

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成30年2月22日 (2018.2.22)

【公表番号】特表2017-520950(P2017-520950A)

【公表日】平成29年7月27日 (2017.7.27)

【年通号数】公開・登録公報2017-028

【出願番号】特願2016-565434(P2016-565434)

【国際特許分類】

H 0 4 B 7/005 (2006.01)

H 0 4 B 7/06 (2006.01)

【 F I 】

H 0 4 B 7/005

H 0 4 B 7/06

【手続補正書】

【提出日】平成30年1月10日 (2018.1.10)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 5 5

【補正方法】変更

【補正の内容】

【 0 0 5 5 】

分類ブロック 6 2 0 は C F R ブロック 5 2 2 に結合され、それに、パラメトリック入力信号 5 1 2 を介して C F R パラメトリック入力を提供してもよい。そのような C F R パラメトリック入力は、対応する波形タイプと関連付けて L U T 6 2 2 に格納された C F R パラメータを含んでいてもよい。オプションで、別の実現化例では、L U T 6 2 2 は、以下により詳細に説明されるように、C F R ブロック 5 2 2 の L U T 5 8 1 および D P D ブロック 5 2 4 の L U T 5 8 2 として効果的に分散されてもよい。さらに、オプションで、S A A C ブロック 5 0 5 は、ブロック 5 2 2 および 5 2 4 のいずれかまたは双方のためのパラメトリック入力を生成するために分類ブロック 6 2 0 によって生成された分類情報を受信するために結合された、プロセッサベースのハードウェアアクセラレータ 5 8 3 を含んでいてもよい。しかしながら、限定することなく明確にするために、L U T 6 2 2 が使用されると仮定する。