

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成23年7月7日(2011.7.7)

【公開番号】特開2010-205990(P2010-205990A)

【公開日】平成22年9月16日(2010.9.16)

【年通号数】公開・登録公報2010-037

【出願番号】特願2009-50758(P2009-50758)

【国際特許分類】

H 01 L 23/52 (2006.01)

H 01 L 21/3205 (2006.01)

H 01 L 25/065 (2006.01)

H 01 L 25/07 (2006.01)

H 01 L 25/18 (2006.01)

【F I】

H 01 L 21/88 J

H 01 L 25/08 Z

【手続補正書】

【提出日】平成23年5月18日(2011.5.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

素子形成面となる第1面及び前記第1面とは反対側の第2面を有する半導体基板と、前記半導体基板を貫通する貫通ビアと、前記貫通ビアの側壁と前記半導体基板との間に形成された絶縁性のビア被覆膜と、前記半導体基板の前記第2面上に形成された絶縁性の保護膜と、前記保護膜と前記貫通ビアの側壁との間に形成された絶縁膜とを備え、前記ビア被覆膜と前記保護膜と前記絶縁膜とはそれぞれ互いに異なる絶縁膜であることを特徴とする半導体装置。

【請求項2】

請求項1に記載の半導体装置において、

前記絶縁膜は、前記保護膜と実質的に同じ平面上に存在していることを特徴とする半導体装置。

【請求項3】

請求項1又は2に記載の半導体装置において、

前記ビア被覆膜の前記第2面側の端は、前記半導体基板の前記第2面と実質的に同じ平面内に位置しており、

前記ビア被覆膜の前記第2面側の端を覆うように、前記絶縁膜が形成されていることを特徴とする半導体装置。

【請求項4】

請求項3に記載の半導体装置において、

前記ビア被覆膜の前記第1面側の端は、前記半導体基板の前記第1面と実質的に同じ平面内に位置していることを特徴とする半導体装置。

【請求項5】

請求項1～4のいずれか1項に記載の半導体装置において、

前記保護膜は窒化シリコンからなることを特徴とする半導体装置。

**【請求項 6】**

請求項 1 ~ 5 のいずれか 1 項に記載の半導体装置において、

前記絶縁膜は、前記ビア被覆膜よりもエッチングされにくい材料からなることを特徴とする半導体装置。

**【請求項 7】**

請求項 1 ~ 6 のいずれか 1 項に記載の半導体装置において、

前記絶縁膜は、窒化シリコン膜、炭化シリコン膜又はシリコン酸化膜からなることを特徴とする半導体装置。

**【請求項 8】**

素子形成面となる第 1 面及び前記第 1 面とは反対側の第 2 面を有する半導体基板の前記第 2 面上に絶縁性の保護膜を形成する工程 (a) と、

前記保護膜及び前記半導体基板を貫通するようにビアホールを形成する工程 (b) と、

前記ビアホール内に絶縁性のビア被覆材料を埋め込む工程 (c) と、

前記保護膜中に位置する部分の前記ビアホール内に埋め込まれている前記ビア被覆材料を除去する工程 (d) と、

前記ビアホール内に残存する前記ビア被覆材料の上に絶縁膜を形成する工程 (e) と、

前記保護膜中に位置する部分の前記ビアホールの内壁を覆う部分の前記絶縁膜を残して前記絶縁膜を除去する工程 (f) と、

前記保護膜中に位置する部分の前記ビアホールの内壁上に残存する前記絶縁膜をマスクとして、前記ビアホールの内壁を覆う部分の前記ビア被覆材料をビア被覆膜として残して前記ビア被覆材料を除去する工程 (g) と、

前記ビア被覆膜が残存する前記ビアホール内に導電膜を埋め込むことにより、前記半導体基板を貫通する貫通ビアを形成する工程 (h) とを備えていることを特徴とする半導体装置の製造方法。

**【請求項 9】**

請求項 8 に記載の半導体装置の製造方法において、

前記工程 (d) において、前記ビア被覆材料の前記第 2 面側の端が、前記半導体基板の前記第 2 面と実質的に同じ平面内に位置するまで、前記ビア被覆材料を除去することを特徴とする半導体装置の製造方法。

**【請求項 10】**

請求項 8 又は 9 に記載の半導体装置の製造方法において、

前記工程 (e) において、前記絶縁膜を CVD 法により形成することを特徴とする半導体装置の製造方法。

**【請求項 11】**

請求項 8 ~ 10 のいずれか 1 項に記載の半導体装置の製造方法において、

前記絶縁膜は、窒化シリコン膜、炭化シリコン膜又はシリコン酸化膜からなることを特徴とする半導体装置の製造方法。

**【請求項 12】**

請求項 8 ~ 11 のいずれか 1 項に記載の半導体装置の製造方法において、

前記絶縁膜は前記ビア被覆材料よりもエッチングされにくい材料からなることを特徴とする半導体装置の製造方法。

**【請求項 13】**

素子形成面となる第 1 面及び前記第 1 面とは反対側の第 2 面を有する半導体基板と、前記半導体基板を貫通する貫通ビアと、

前記貫通ビアの側壁と前記半導体基板との間に形成された絶縁性のビア被覆膜と、

前記半導体基板の前記第 2 面上に形成された絶縁性の保護膜とを備え、

前記ビア被覆膜の前記第 2 面側の端は、前記保護膜の表面と実質的に同じ平面内に位置していることを特徴とする半導体装置。

**【請求項 14】**

素子形成面となる第1面及び前記第1面とは反対側の第2面を有する半導体基板と、  
前記半導体基板を貫通する貫通ビアと、  
前記貫通ビアの側壁と前記半導体基板との間に形成された絶縁性のビア被覆膜と、  
前記半導体基板の前記第2面上に形成された絶縁性の保護膜とを備え、  
前記ビア被覆膜は前記保護膜上にまで形成されていることを特徴とする半導体装置。

#### 【請求項15】

請求項1～7、13、14のいずれか1項に記載の半導体装置において、  
前記ビア被覆膜は絶縁性ポリマーからなることを特徴とする半導体装置。

#### 【請求項16】

素子形成面となる第1面及び前記第1面とは反対側の第2面を有する半導体基板の前記第2面上に絶縁性の保護膜を形成する工程(a)と、  
前記保護膜及び前記半導体基板を貫通するようにビアホールを形成する工程(b)と、  
前記ビアホール内に絶縁性のビア被覆材料を埋め込む工程(c)と、  
前記ビアホールの内壁を覆う部分の前記ビア被覆材料をビア被覆膜として残して前記ビア被覆材料を除去する工程(d)と、  
前記ビア被覆膜が残存する前記ビアホール内に導電膜を埋め込むことにより、前記半導体基板を貫通する貫通ビアを形成する工程(e)とを備え、

前記工程(d)において、前記保護膜中に位置する部分の前記ビアホールの内壁上にも前記ビア被覆材料を前記ビア被覆膜として残存させることを特徴とする半導体装置の製造方法。

#### 【請求項17】

請求項16に記載の半導体装置の製造方法において、  
前記工程(c)において、前記ビア被覆材料を前記保護膜上にまで形成し、  
前記工程(d)において、前記保護膜上にも前記ビア被覆材料を前記ビア被覆膜として残存させることを特徴とする半導体装置の製造方法。

#### 【請求項18】

請求項8～12、16、17のいずれか1項に記載の半導体装置の製造方法において、  
前記ビア被覆材料は絶縁性ポリマーからなることを特徴とする半導体装置の製造方法。

#### 【請求項19】

請求項8～12、16～18のいずれか1項に記載の半導体装置の製造方法において、  
前記保護膜は窒化シリコンからなることを特徴とする半導体装置の製造方法。

#### 【請求項20】

請求項8～12、16～19のいずれか1項に記載の半導体装置の製造方法において、  
前記ビア被覆膜は絶縁性ポリマーからなることを特徴とする半導体装置の製造方法。