

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成27年1月22日(2015.1.22)

【公開番号】特開2013-115182(P2013-115182A)

【公開日】平成25年6月10日(2013.6.10)

【年通号数】公開・登録公報2013-029

【出願番号】特願2011-259074(P2011-259074)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 21/8242 (2006.01)

H 0 1 L 27/108 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

H 0 1 L 21/8247 (2006.01)

H 0 1 L 27/115 (2006.01)

H 0 1 L 29/417 (2006.01)

H 0 1 L 27/10 (2006.01)

【 F I 】

H 0 1 L 29/78 6 1 6 S

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 7 L

H 0 1 L 29/78 6 1 6 V

H 0 1 L 29/78 6 1 8 F

H 0 1 L 29/78 6 1 6 K

H 0 1 L 21/28 3 0 1 B

H 0 1 L 27/10 3 2 1

H 0 1 L 29/78 3 7 1

H 0 1 L 27/10 4 3 4

H 0 1 L 27/10 6 7 1 C

H 0 1 L 27/10 6 7 1 Z

H 0 1 L 29/50 M

H 0 1 L 27/10 4 8 1

H 0 1 L 27/10 4 6 1

【手続補正書】

【提出日】平成26年11月24日(2014.11.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上の酸化物半導体膜と、
前記酸化物半導体膜上のゲート絶縁膜と、
前記ゲート絶縁膜上のゲート電極と、
前記ゲート電極上の導電膜と、

前記酸化物半導体膜と、前記ゲート絶縁膜の側面とに接する領域を有するソース電極と、

前記酸化物半導体膜と、前記ゲート絶縁膜の側面とに接する領域を有するドレイン電極と、を有し、

前記ソース電極上面の前記基板表面からの高さ、ドレイン電極上面の前記基板表面からの高さは、前記ゲート電極上面の前記基板表面からの高さより低く、

前記導電膜、前記ソース電極、及びドレイン電極は、同一の金属元素を有することを特徴とする半導体装置。

【請求項 2】

基板上の酸化物半導体膜と、

前記酸化物半導体膜上のゲート絶縁膜と、

前記ゲート絶縁膜上のゲート電極と、

前記ゲート電極の側面と接する領域を有する側壁絶縁膜と、

前記ゲート電極上の導電膜と、

少なくとも前記酸化物半導体膜と、前記ゲート絶縁膜の側面とに接する領域を有するソース電極と、

少なくとも前記酸化物半導体膜と、前記ゲート絶縁膜の側面とに接する領域を有するドレイン電極と、を有し、

前記ソース電極上面の前記基板表面からの高さ、ドレイン電極上面の前記基板表面からの高さは、前記ゲート電極上面の前記基板表面からの高さより低く、

前記導電膜、前記ソース電極、及びドレイン電極は、同一の金属元素を有することを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 において、

前記ゲート電極と前記導電膜との間に、絶縁膜を有することを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

前記酸化物半導体膜は、ソース領域と、ドレイン領域と、前記ソース領域と前記ドレイン領域との間に配置され、前記ゲート電極と重畳するチャンネル形成領域と、を有し、

前記ソース領域及びドレイン領域の各々は、リン、ホウ素、窒素及びフッ素から選ばれた一種以上の元素を含むことを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、

前記酸化物半導体膜は、In、Ga、Sn、及びZnから選ばれた一種以上の元素を含むことを特徴とする半導体装置。

【請求項 6】

酸化物半導体膜を形成し、

前記酸化物半導体膜上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に、前記酸化物半導体膜と重畳する領域を有するゲート電極を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、及び前記ゲート電極を覆う導電膜を形成し、

前記導電膜を等方性エッチングして、少なくとも前記ゲート電極の側面を露出させ、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項 7】

酸化物半導体膜を形成し、

前記酸化物半導体膜上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に前記酸化物半導体膜と重畳する領域を有するゲート電極を形成し、

前記ゲート電極上に絶縁膜を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、前記ゲート電極、及び前記絶縁膜を覆う導電

膜を形成し、

前記導電膜を等方性エッチングして、少なくとも前記ゲート電極の側面を露出させ、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項 8】

酸化物半導体膜を形成し、

前記酸化物半導体膜上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に前記酸化物半導体膜と重畳する領域を有するゲート電極を形成し

、
前記ゲート絶縁膜上に、前記ゲート電極の側面と接する領域を有する側壁絶縁膜を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、前記側壁絶縁膜、及び前記ゲート電極を覆う導電膜を形成し、

前記導電膜を等方性エッチングして、少なくとも前記側壁絶縁膜を露出させ、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項 9】

酸化物半導体膜を形成し、

前記酸化物半導体膜上にゲート絶縁膜を形成し、

前記ゲート絶縁膜上に前記酸化物半導体膜と重畳する領域を有するゲート電極を形成し

、
前記ゲート電極上に絶縁膜を形成し、

前記ゲート絶縁膜上に、前記ゲート電極及び前記絶縁膜の側面と接する領域を有する側壁絶縁膜を形成し、

前記酸化物半導体膜、前記ゲート絶縁膜、前記側壁絶縁膜、及び前記絶縁膜を覆う導電膜を形成し、

前記導電膜を等方性エッチングして、少なくとも前記側壁絶縁膜を露出させ、ソース電極及びドレイン電極を形成することを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 6 乃至請求項 9 のいずれか一項において、

前記等方性エッチングは、ウェットエッチングにより行うことを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 6 乃至請求項 10 のいずれか一項において、

前記ゲート電極をマスクとして、前記酸化物半導体膜にリン、ホウ素、窒素及びフッ素から選ばれた一種以上の元素を添加することを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 6 乃至請求項 11 のいずれか一項において、

前記ゲート絶縁膜を形成する前に、前記酸化物半導体膜に酸素を添加することを特徴とする半導体装置の作製方法。

【請求項 13】

請求項 6 乃至請求項 12 のいずれか一項において、

前記酸化物半導体膜は、In、Ga、Sn 及び Zn から選ばれた一種以上の元素を含むことを特徴とする半導体装置の作製方法。

【請求項 14】

請求項 6 乃至請求項 13 のいずれか一項において、

前記導電膜は、ロングスロースパッタリング法又はコリメータスパッタリング法により形成することを特徴とする半導体装置の作製方法。