

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開2005-65208(P2005-65208A)  
 【公開日】平成17年3月10日(2005.3.10)  
 【年通号数】公開・登録公報2005-010  
 【出願番号】特願2003-347803(P2003-347803)  
 【国際特許分類第7版】

H 0 3 K 5/13  
 H 0 3 K 3/356  
 H 0 3 K 19/0185

【F I】

H 0 3 K 5/13  
 H 0 3 K 19/00 1 0 1 E  
 H 0 3 K 3/356 B

【手続補正書】

【提出日】平成17年3月4日(2005.3.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項3

【補正方法】変更

【補正の内容】

【請求項3】

前記入力データがビデオデータであり、

前記休止期間が、水平ブランキング期間又は垂直ブランキング期間であることを特徴とする請求項2に記載のデータ処理回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

このように正しくデータをラッチできない場合、液晶表示装置においては、上述したように、階調データを偶数列と奇数列とに分離して高解像度の表示部を駆動する場合、垂直ブランキング期間の直後において、局所的に誤った階調により画素を駆動することになる。また例えば黒色の背景の中にウィンドウ形状により白色の領域を表示する場合に、この白色の領域の走査開始端側でも、同様に誤った階調により画素を駆動することになる。また液晶表示装置においては、このような階調データD1が表示部の階調数に対応する例えば6ビットパラレルにより入力され、このような遅延時間の変化においては、階調データの各ビットで発生することにより、階調データの特定ビットだけ誤ったデータをラッチする場合も発生し、これらにより表示に供する画像によっては、著しく見苦しくなる。

【特許文献1】特開平10-17371号公報

【特許文献2】特開平10-177368号公報

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

## 【 0 0 1 8 】

## （ 1 ）遅延時間補正原理

図 1 は、図 1 1 との対比により本発明に係る遅延時間補正原理の説明に供するブロック図である。この補正原理においては、一定の周期で、一定期間の間、一定の論理レベルに保持される入力データを処理するデータ処理回路に対して、この一定の論理レベルに保持される期間の間の所定のタイミングで、この一定の論理レベルとは逆の論理レベルによるダミーデータを入力データに介挿する。なおここでこのように一定の周期で、一定期間の間、一定の論理レベルに保持される期間は、例えばビデオデータにおける水平ブランキング期間のように、有意なデータの伝送に供していない期間であり、以下においては、この期間を適宜、休止期間と呼ぶ。

## 【 手続補正 4 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 2 1

【 補正方法 】 変更

【 補正の内容 】

## 【 0 0 2 1 】

すなわち図 1 3 との対比により図 3 に示すように、このような論理回路出力をサブクロック S C K ( 図 3 ( A ) ) でサンプリングする場合であっても、垂直ブランキング期間 V B L の間の水平ブランキング期間でダミーデータ D D が介挿されていることにより、垂直ブランキング期間 V B L に続く論理レベルの立ち上がりにおける出力データ D 2 の遅延時間を短くし得、有効映像期間における場合と同様のタイミングにより出力データ D 2 をサンプリングしてラッチすることができ ( 図 3 ( B 1 ) ~ ( C 2 ) )、これにより垂直ブランキング期間 V B L の立ち上がりに対応する画素を正しい階調により表示することができる。また黒レベルが数ライン連続して白レベルに立ち上がるような場合、さらには複数ビットの特定ビットが数ライン連続して L レベルに保持されて立ち上がるような場合でも、正しく入力データ D 1 をラッチし得、これにより液晶表示装置に適用して各画素の階調を正しく表示することができる。

## 【 手続補正 5 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 2 2

【 補正方法 】 変更

【 補正の内容 】

## 【 0 0 2 2 】

ところで図 1 2 について上述した遅延時間の変化においては、入力データ D 1 が長時間論理 L レベルに保持された直後に、論理レベルが立ち上がった場合に、この立ち上がった論理レベルの立ち下がりが遅延するものである。しかしながらこのような論理レベルの立ち上がりのタイミングを詳細に検討したところ、入力データ D 1 が長時間論理 L レベルに保持された場合、立ち上がりのタイミングにあっては、図 1 1 との対比により図 4 に示すように、立ち下がりのタイミングとは逆に、遅延時間が短くなることが判った ( 図 4 ( A ) ~ ( C 2 ) )。これにより入力データ D 1 をサンプリングするタイミングが、論理レベルが切り換わる直前に設定されている場合であって、サンプリングに係る位相余裕が少ない場合、この立ち上がりのタイミングに係る遅延時間の変化によっても、データを正しく処理できなくなる。

## 【 手続補正 6 】

【 補正対象書類名 】 明細書

【 補正対象項目名 】 0 0 2 5

【 補正方法 】 変更

【 補正の内容 】

## 【 0 0 2 5 】

ここで表示部 1 2 は、液晶セルと、この液晶セルのスイッチング素子である T F T と、

保持容量とにより各画素が形成され、この各画素をマトリックス状に配置して矩形形状により形成される。