(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
H02J 7/00

(11) 공개번호 특2002-0034096
(43) 공개일자 2002년05월08일

(21) 출원번호 10-2001-7016626
(22) 출원일자 2001년12월26일
번역문 제출일자 2001년12월26일
(86) 국제출원번호 PCT/US2000/17272
(86) 국제출원출원일자 2000년06월23일
(87) 국제공개번호 WO 2001/01553
(87) 국제공개일자 2001년01월04일

(81) 지정국 국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아-헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀랜드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기즈, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 라이베리아, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크메니스탄, 터어키, 트리니다드토바고, 우크라이나, 우간다, 미국, 우즈베키스탄, 베트남, 폴란드, 포르투칼, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구아바부다, 코스타리카, 도미니카연방, 알제리, 모로코, 탄자니아, 남아프리카, 벨리즈, 모잠비크, 인도네시아, 그레나다, 가나, 크로아티아, 인도, 시에라리온, 유고슬라비아, 짐바브웨,
AP ARIPO특허: 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨, 모잠비크, 탄자니아,
EA 유라시아특허: 아르메니아, 아제르바이잔, 벨라루스, 키르기즈, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크메니스탄,
EP 유럽특허: 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀랜드, 사이프러스,
OA OAPI특허: 부르키나파소, 베넹, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기네, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기네비쏘,

(30) 우선권주장 60/141,119 1999년06월25일 미국(US)

(71) 출원인 더 보오드 오브 트러스티스 오브 더 유니버시티 오브 일리노이즈
질 에이.타르지안
미합중국, 일리노이즈 60612, 시카고, 슈트 405, 1737 웨스트 포울크

(72) 발명자 네브리직,드라간,대닐로
미국,오하이오45011,인디안스프링스,4155밀크레스트드라이브
게르트스테인,블라디미르
미국,오하이오45241,신시네티,11187헌트위크플레이스

(74) 대리인 이병호

심사청구 : 있음

(54) 배터리, 파워 관리 회로 및 파워 변환기

요약

DC/DC 파워 변환기는 로드 장치에 의해 요구된 바와 같이 로드 커패시터 양단에 소정 출력 전압을 생성하기 위해 효과적으로 스위치된다. 특히, 용량성 및/또는 유도성 소자는 출력 전압을 유지하기 위해 요구된 바와 같이 충전 및 방전 상태 사이에서 스위치된다. 용량성만의 파워 변환기 또는 전하 펌프에 대해서, 기준 전압에 대한 출력 전압을 비교하여 충전 및 방전 상태 사이에서 효과적으로 플라이 커패시터를 스위치한다. 또한, 로드 커패시터를 충전시키기 위해 동기 정류기 및 스위치를 갖는 유도성 소자의 스위칭에 기초하여 파워 변환기는 소정 출력 전압에 이를 때, 펄스폭 변조(PWM)를 정지시키기 위한 소정 임계값들에 대한 출력 전압의 히스테리시스적 비교에 의해 더 효과적으로 제조된다. 예시된 파워 변환기들은 집적회로 구현에 적합하고, 더 효율적인 배터리를 제조하기 위해 배터리의 다른 소자들과 조합될 수 있어, 보다긴 수명 및 출력 전압 안전성을 달성할 수 있다.

대표도

도 3

색인어

배터리, 파워 변환기, 전원, 로드, 스위치. 동전기 셀

명세서

기술분야

발명의 분야

본 발명은 DC/DC 전원 제어기들에 관한 것으로, 특히, 통합 전원 관리 시스템들용의 조절된 용량성만의 또는 용량성/유도성(capacitive/inductive) 파워 변환기에 관한 것이다.

배경기술

발명의 배경

전자 기술이 발달함에 따라 휴대용 전자장치들의 설계 및 비용 효율적 제조가 가능하게 되었다. 따라서, 휴대용 전자장치들의 사용이 지속적으로 증가하며 제품의 수와 유형들이 지속적으로 증가하고 있다. 광범위한 휴대용 전자장치들의 예들은 페이저들, 휴대 전화기들, 음악 플레이어들, 계산기들, 랩탑 컴퓨터들, 및 개인용 디지털 보조기들 등을 포함한다.

휴대용 전자장치에서 전자기기들은 직류(DC) 전기 파워를 필요로 한다. 통상, 하나 이상의 배터리들이 이 DC 전기 파워를 제공하는 에너지원으로서 사용된다. 이상적으로는, AAA, AA, A, C, D, 및 프리즘형(prismatic) 9V와 같은 표준 사이즈들의 소모용 배터리들과 같은 에너지원이 휴대용 전자장치의 에너지 요구에 완벽히 합치된다. 알칼리와 리튬 전기화학적 셀들과 같은 전기화학식들(electrochemical formulations)이 향상됨에 따라 증가된 저장수명, 증가된 저장 전하, 및 피크 용량을 갖는 배터리들을 위한 제한된 정도의 필요성을 만족시켜왔다. 이러한 변화에도 불구하고, 수많은 결점들이 존재한다.

예를 들면, 많은 휴대 장치들은 동작을 위해 최소 전압 레벨을 갖는 통합 회로들을 포함한다. 전기화학적 셀들과 같은 동전기 셀들(voltatic cells)은 일반적으로 배터리의 수명을 감소시키는 출력 전압 레벨을 갖는다. 일반적으로, 배터리 수명의 상당 부분은 배터리의 출력 전압이 그 장치의 최소 전압 레벨 이하로 떨어진 후에 일어난다. 몇몇 예들에서, 낭비된 수명은 80%에 이른다.

또한, 배터리들로부터의 전압과 전류는 대부분의 경우 휴대용 전자 장치의 전자기기들에 직접 파워를 공급하는 데에는 적합하지 않다. 예컨대, 배터리들로부터 결정된 전압 레벨은 전자적으로 그 장치에 의해 요구된 전압 레벨과 다를 수 있다. 또한 전자기기의 일부들은 다른 부분들과는 다른 전압 레벨에서 동작할 수 있어, 상이한 에너지원 전압 레벨들을 요구한다. 또한, 배터리들은 종종 장치에 의한 전압 요구시에 빠른 변동(fluctuation)에 대해 빠르게 응답할 수 없다.

전형적인 장치가 도 1에 도시되는데, 휴대용 전자장치(10)는 하나 이상의 배터리들과 같은 에너지원(12) 및 전기 파워를 필요로 하는 내부 전자기기들과 같은 로드 장치(load device:14)를 포함한다. 수많은 기능들을 수행할 수 있는 전원(16)이 에너지원(12)과 로드 장치(14) 사이에 삽입되어 있다. 예컨대, 전원(16)에 통합된 것으로 묘사된 파워 변환기(20)는 로드 장치(14)에 적합하도록 에너지원(12)으로부터의 파워에 대해 필요한 변화들을 제공한다.

필요한 파워 변환의 유형들에 대하여, 파워 변환기(20)는 전압을 " 높이거나" 또는 " 낮출" 수 있다. 즉, 변환기(20)는 입력 단자들 쌍(24, 25) 양단의 에너지원(12)에서 출력 단자들 쌍(26, 27) 양단의 에너지원(12)으로 제공된 출력 전압(V_0)로 입력 전압(V_S)를 증가 또는 감소시킬 수 있다. 파워 변환기(20)는 또한 브리프 스파이크(brief spike)를 만족시키거나 에너지원(12)이 제공될 수 없는 로드 장치(14)에 의한 요구시에 증가하는 에너지량을 저장할 수 있다.

파워 변환기(20)는 또한 원하는 출력 전압 레벨에 근접하도록 출력 전압(V_0)을 유지하고 유해한 노이즈를 일으키거나 로드 장치(14)의 바람직하지 못한 수행성능을 일으킬 수 있는 빠른 변동들을 줄이는 출력 전압(V_0)을 조절할 수 있다. 이러한 변동들은 로드에 의한 요구 변동으로 인해 일어날 수 있고, 외부 전자기원들로부터의 유도 노이즈, 에너지원(12)의 특성들, 및/또는 전원(16)의 다른 성분들로부터의 노이즈를 감소시킬 수 있다.

종래에, 스위칭 파워 변환기들(20)은 적합한 크기 및 단가로 인해 휴대 장치들에 사용되고 있다. 하지만, 용량성만의 전하 펌프(pump) 또는 유도성/용량성 스위칭 파워 변환기들(20)은 통상 전기화학적 동전기 셀(12)과 같은 에너지원에서 로드 장치(14)로 파워를 전달하기 위해 충전과 방전 상태 사이의 발진 스위칭(oscillatory switching)에 의존한다. 상태의 각 스위칭은 동전기 셀의 저장 수명(shelf-life)을 감소시키는 파워의 상당한 소모를 초래한다.

또한, 일반적으로 휴대하기에는 적합하지만, 이러한 파워 변환기들(20)은 여전히 휴대 장치의 크기, 무게, 및 단가에 악영향을 미친다.

더욱이, 파워 변환기는 통상 다양한 종류의 전기화학적 동전기 셀들(12)(예컨대, 리튬, 알칼리)의 광범위한 어레이에 대해 최적화될 수 있다. 따라서, 이러한 파워 변환기들(20)은 일반적으로 효율성의 상당한 손실로 전압을 조정하거나, 조정되지 않은 방식으로 셀(12)로부터 유도된 전압을 높인다.

따라서, 휴대용 전자 장치들을 위한 효율적으로 조정된 출력 전압을 더욱 효과적으로 제공하는 파워 변환기에 대한 상당한 필요성이 존재한다.

발명의 상세한 설명

(발명의 개요)

본 발명은 로드 장치에 의해 요구된 것과 같은 에너지원으로부터의 파워를 효과적으로 전달하는 다이내믹하게 제어된 유도성 DC/DC 파워 변환기를 위한 장치 및 방법을 제공함으로써 종래 기술의 상술한 결함들 및 다른 결함들을 해소한다.

본 발명은 내장형(built-in)의 다이내믹하게 스위치된 용량성 장치를 갖는 배터리를 제공함으로써 여러 가지 필요성들에 부합한다. 특히, 파워 변환기는 효과적인 스위칭 접근법을 이용하여 다이내믹하게 전기 로드(electrical load)에 기초하여 배터리의 양의 단자와 음의 단자 양단의 출력 전압(V_0)을 조정하기 위해 제공되며, 파워 변환기와 스위칭 접근법은 배터리 컨테이너 내에서 통합을 위해 최적화된다. 또한, 파워 변환기는 수많은 배터리 유형들에 적응가능하다.

우리의 이전 발명들의 일부에서는 배터리, 특히 표준 크기의 소모용 배터리들의 컨테이너 내로의 전자회로의 도입은 출력 전압을 조정함으로써 수많은 이점들을 제공함을 보여주었다. 특히, 아래의 계류중이고 공동 소유의 출원들, 즉 Vladimir Gartstein과 Dragan D.Nebrigic 이름으로 " PRIMARY BATTERY HAVING A BUILT-IN CONTROLLER TO EXTEND BATTERY RUN TIME" 이란 제목의 미국출원 제09/054,192호, Vladimir Gartstein과 Dragan D.Nebrigic 이름으로 " BATTERY HAVING A BUILT-IN CONTROLLER TO EXTEND BATTERY SERVICE RUN TIME" 이란 제목의 미국출원 제09/054,191호, Vladimir Gartstein과 Dragan D.Nebrigic 이름으로 " ENTITLED BATTERY HAVING A BUILT-IN CONTROLLER" 이란 제목의 미국출원 제09/054,087호, 및 Dragan D.Nebrigic과 Vladimir Gartstein 이름으로 " BATTERY HAVING A BUILT-IN CONTROLLER TO EXTEND BATTERY SERVICE RUN TIME" 이란 제목의 미국 임시출원 제60/080,427호가 1998년 4월 2일에 출원되었다. 상기 출원들은 모두 본 명세서에 참조문헌으로서 포함된다.

우리의 또 다른 발명들에서, 우리는 배터리의 충전 상태의 향상된 표시들을 제공하는 부가적인 이점들을 대한 통합 전자회로의 이점을 보여주었다. 특히, 계류중이고 공동 소유의 출원, 즉 Dragan D.Nebrigic과 Vladimir Gartstein 이름으로 " BATTERY HAVING A BUILT-IN INDICATOR" 이란 제목의 미국 출원 제09/298,804호가 1999년 4월 23일에 출원되었으며, 전술한 출원은 본 명세서에 참조문헌으로써 포함된다. 또한, 배터리 출력 전압을 이롭게 증가시키는 유도성-용량성 파워 변환기가 논의되었다.

우리는 전하 펌프에 기초한 용량만의 파워 변환기가 배터리 출력 전압의 증가를 필요로 하는 어플리케이션들, 특히 배터리의 크기 및 파워 필요성들을 제공하는 이하에서 상술된 버전들(versions)들에 대해 수많은 바람직한 특성들을 갖음을 발견했다.

또한, 예시적인 버전에서, 파워 변환기는 플라이 커패시터로부터 전하의 전달을 수신하는 로드 커패시터를 이용한다. 특히, 플라이 커패시터는 효과적으로 전하를 전달하기 위해 로드 커패시터 상에 가변 로드들을 수용하도록 다이내믹하게 스위치된다. 특히, 파워 변환기는 플라이 커패시터를 제어하는 스위칭 매트릭스를 포함하는 전하 펌프를 포함하고, 플라이 커패시터는 배터리의 동전기 셀에 대해 전기적으로 병렬인 전하 모드로 스위치된다. 그후에, 스위칭 매트릭스는 플라이 커패시터의 전위가 부가적으로 동전기 셀과 직렬로 위치되는 방전 모드에 대해 스위치하고, 그 조합은 플라이 커패시터에 저장된 전하를 로드 커패시터 쪽으로 방전하기 위해 로드 커패시터 양단에 전기적으로 결합된다.

또 다른 양상으로서, 로드 커패시터의 전류 출력 용량을 증가시키기 위해, 플라이 커패시터의 스위칭은 전기적 로드에 상관없이 스위칭 매트릭스의 상태를 단순히 발진시키기보다는, 스위칭 매트릭스 제어기에 의해 다이내믹하게 수행된다. 다이내믹 제어는 배터리 상의 낮은 파워 요구 기간 동안 파워 변환을 허용한다.

또 다른 양상은 스위칭 매트릭스 제어기에 비교기를 포함시킴으로써 스위칭 매트릭스를 다이내믹하게 제어하는 것이다. 몇몇 버전들에서, 또한 소정의 임계값에 출력 전압을 비교하는데 사용하는 비교기에 대한 전압 기준 및 전압 기준에 대한 온도 보상을 제공한다.

또 다른 양상에서, 내부 전원이 파워 변환기를 바이어스하기 위해 제공되고, 특히 비교적 작은 명목상의 전압을 갖는 동전기 셀들에 대해 제공된다.

낮은 파워 소비를 달성하고 몇몇 배터리들을 대표하는 작은 볼륨 내에서 동작시키기 위해서, 파워 변환기는 주로 응용 주문형 집적 회로(ASIC; Application Specific Integrated Circuit))로서 제조된다. 더욱이, 피크 배터리 전류를 위한 용량(capacity)을 가지며 낮은 파워 소비를 제공하는 전계 효과 트랜지스터들(FET)가 상술된다.

특히, 배터리 상의 로드에 의해 요구된 바와 같이 파워 변환기를 다이내믹하게 제어하면 다른 이점들 중에서 부가적인 피크 용량 및/또는 증가된 파워 효율성을 제공한다는 것을 알았다. 또한, 이러한 다이내믹 스위칭은 광범위의 동전기 셀들(예컨대, 리튬, 아연 산(acid), 알칼리 등과 같은 전기화학 셀들, 전기 기계적 셀들, 솔라 셀들 등)에 적합하다.

본 발명의 또 다른 양상으로, 유도성-용량성 DC/DC 파워 변환기의 다이내믹 제어는 출력 단자들 양단의 로드 커패시터의 전하의 적합한 상태를 감지하고, 파워 변환기에 의한 파워 소비를 줄이기 위해 유도성 소자, 동기 정류기, 및 스위치를 스위칭하는 펄스폭 변조 제어를 정지시키는 것을 포함한다.

본 발명의 여러 가지 이점들을 이하에서 밝힌다.

본 명세서에 포함되고 그 일부를 구성하는 첨부된 도면들은 전술한 본 발명의 일반적인 설명과 함께 본 발명의 실시예들을 설명하며, 이하에 주어진 실시예들의 상세한 설명은 본 발명의 원리를 설명하는 기능을 한다.

도면의 간단한 설명

도 1은 파워 변환기를 갖춘 전원을 포함하는 휴대용 전자장치의 핵심 블록도.

도 2는 배터리의 동전기 셀과 단자들 사이에 파워 변환기를 삽입한 배터리의 전기 블록도.

도 3은 응용 주문형 집적 회로(ASIC), 출력 커패시터, 및 플라이 커패시터로 구성된 파워 변환기를 포함하는 배터리의 전기 블록도.

도 4는 도 3의 비반전(noninverting) 스위칭 매트릭스, 플라이 커패시터, 및 출력 커패시터의 전기 회로도.

도 4a는 도 3의 반전 스위칭 매트릭스, 플라이 커패시터, 및 출력 커패시터의 전기 회로도.

도 5는 소스 전압(V_S) 및 플라이 커패시터의 커패시턴스(C_F)의 함수로서의 플라이 커패시터 내에 저장된 전하의 3차원 플로트(plot).

도 6a 및 6b는 고효율 커패시터, 특히 모델 울트라(model Ultra) PC223으로서 맥스웰에 의해 판매된 8F 울트라-커패시터에 대한 주파수의 함수로서 전형적인 복합 임피던스 플로트.

도 7은 도 4의 스위칭 매트릭스 제어기를 위한 접근법을 나타내는 제 1 비교기에 대한 예시적인 회로의 전기 회로도.

도 8은 출력 커패시터에 대해 충전하는데 필요한 시간 구간 동안, 출력 커패시터에서 감지된 플로트된 출력 전압에 응답하여 도 7의 제 1 비교기에 의해 생성된 도 4의 스위칭 매트릭스에 대한 스위치 신호의 전압 플로트.

도 9는 파워 변환기의 정상 상태 동작을 보여주기 위한 보다 큰 시간의 주기에 대한 도 8의 전압 플로트.

도 10은 소정의 임계값에 대해 전압 분할기에 의해 바이어스된 비교기를 이용하는 스위칭 매트릭스 제어기의 전기 회로도.

도 10a는 출력 전압이 소정 임계값 주변에서 변함에 따라 스위칭 매트릭스에 대한 스위치 명령들에 있어 바람직한 히스테리시스(hysteresis)를 보여주는 도 10의 스위칭 매트릭스 제어기에 대한 시간에 따른 전형적인 전압 플로트.

도 11은 도 10의 스위칭 매트릭스 제어기에 대한 제 2 비교기의 전기 블록도.

도 11a는 도 11의 제 2 비교기에 대한 히스테리시스 결정 증폭기 앞의 차동 증폭기의 제 1 쌍을 도시하는 도면.

도 11b는 도 11의 제 2 비교기에 대한 히스테리시스 결정 증폭기 앞의 차동 증폭기의 제 2 쌍을 도시하는 도면.

도 11c는 도 11의 제 2 비교기에 대한 셀프-바이어스 증폭기(self-biasing amplifier).

도 11d는 도 11의 제 2 비교기에 대한 인버터들의 쌍을 도시하는 도면.

도 12a 내지 12d는 도 11, 11a 내지 11d에 도시된 제 2 비교기의 전형적인 전압 플로트들이고, 도 12a는 제 1 차동 증폭기, 히스테리시스 결정 증폭기 쌍을 포함하고, 도 12b는 제 2 차동 증폭기, 히스테리시스 결정 증폭기 쌍을 포함하고, 도 12c는 셀프-바이어스 증폭기를 포함하고, 도 12d는 인버터들의 쌍을 포함하는 도면.

도 13은 출력 커패시터의 초기 전하 상승 주기에 대한 도 12b 및 12d의 전압 플로트.

도 14는 도 10의 스위칭 매트릭스 제어기에 대한 제 3 비교기의 전기 블록도.

도 14a는 도 14의 비교기에 대한 내장형(built-in)의 히스테리시스를 갖는 차동 증폭기들의 쌍을 도시하는 도면.

도 14b는 도 12a 내지 12d의 비교기에 대한 높은 이득 레일-대-레일(rail-to-rail)에 대한 슈미트 트리거(Schmitt trigger)를 도시하는 도면.

도 14c는 스위칭 점들을 네모지게 구분하는 도 14의 비교기에 대한 3개의 인버터들을 도시하는 도면.

도 15a는 도 14, 14a 내지 14c의 회로에 대해 도 15b에 도시된 스위칭 매트릭스 상태와 관련하여 그려진 전류를 도시하는 도면.

도 16은 적절히 연속적인 회로에 대한 클로킹 신호를 나타내는 도 16a와 도 3의 응용 주문형 집적 회로(ASIC)에 대한 다중-스테이지 부스트 체인 내부 전원(multi-stage boost chain internal power supply)의 전기 회로도.

도 17은 적절히 연속적인 회로에 대한 클로킹 신호를 나타내는 도 17a와 도 3의 응용 주문형 집적 회로(ASIC)에 대한 다중-스테이지 부스트 체인 내부 전원의 전기회로도.

도 18은 도 17의 다중-스테이지 부스트 체인 내부 전원의 각 스테이지에 대한 시간에 따른 전압 플로트.

도 19a는 버크(buck) 파워 변환기에 대한 출력 스테이지의 핵심도면.

도 19b는 부스트 파워 변환기에 대한 출력 스테이지의 핵심도면.

도 20은 도 19의 부스트 파워 변환기에 대한 개시-정지 제어기용 회로의 한 버전(version)도.

도 21은 도 20의 개시-정지 제어기에 대한 타이밍도.

실시예

파워 변환기의 다이내믹한 제어

도 2를 참조하면, 배터리(28)의 전기 블록도는 배터리(28)의 동전기 셀(36)의 입력 단자들(32,34) 및 양의 출력 단자(38)와 음의 출력 단자(40) 사이에 삽입된 파워 변환기를 포함한다. 파워 변환기(30)는 모드가 스위칭 매트릭스(44)에 의해 스위칭된 양과 음의 출력 단자들(38,40) 양단에 스위칭된 용량성 장치(42)를 포함한다. 스위칭 매트릭스(

44)는 스위칭 매트릭스(44)로부터 수신된 측정치(M)에 응답하여 신호(S)를 생성하는 스위칭 매트릭스 제어기(46)로부터의 신호(S)에 의해 제어된다.

도 3은 본 발명의 부가적인 양상을 도시하는 도 2의 배터리(28)의 전기 블록도이다. 예를 들어, 파워 변환기(30)는 플라이 커패시터(C_{FLY})와 단자들(38,40) 양단의 출력 커패시터(C_{OUT})의 형태로 스위칭되는 용량성 장치(42)를 이용할 수 있다. 출력 커패시터(C_{OUT})와 플라이 커패시터(C_{FLY})는 또한 스위칭 매트릭스(44)의 각 부분들 양단에 전기적으로 결합된다. 파워 변환기(30)의 부분은 스위칭 매트릭스(44)와 스위칭 매트릭스 제어기(46)를 포함하는 응용 주문형 집적회로(ASIC)를 포함할 수 있다. 비교적 낮은 명목상의 소스 전압(V_S)을 갖는 동전기 셀들(14)을 이용하는 몇몇 어플리케이션에 대해, ASIC(48)는 바람직하게는 매우 안정하여 극히 낮은 파워를 소비하고, 스위칭 매트릭스 제어기(46)에 기준 전압(V_{REF}) 신호를 제공하는 전압 기준(voltage reference:50)을 더 포함할 수 있다. 몇몇 전압 기준들(50)은 반도체 온도의 함수로서 변할 수 있으므로, 또한 전압 기준(50)에 대한 온도 보상(52)은 이를테면 절대 온도에 비례하는 회로(proportional-to-absolute-temperature circuit)로서 포함될 수 있다. 리튬 전기화학적 셀들과 같은 동전기 셀들(14)은 이용될 수 있는 고유 밴드갭(iherent bandgap) 전압 기준을 갖는다. 더 상세히 설명하겠지만, ASIC(48)는 소스 전압(V_S)의 비교적 낮은 전압 레벨들에서 ASIC(48)의 다른 부분들의 효과적인 동작을 가능하게 하는 내부 전원(56)을 포함한다.

용량성만의 파워 변환기(전하 펌프)

도 4는 비반전 스위칭 매트릭스(44'), 플라이 커패시터(C_{FLY}), 및 출력 커패시터(C_{OUT})에 대한 전기회로이고, 간소화된 전압 2배기(doubler)를 나타낸다. 충전 모드 동안의 제 1 반주기 동안, 스위치 신호(S1)는 스위치 Q1 과 스위치 Q2의 폐쇄를 명하고, 스위칭 신호(S2)는 스위치 Q2 와 스위치 Q4의 폐쇄를 명하며, 커패시터(C_{FLY})는 V_S로 충전된다. 제 2 반주기 동안, 스위칭 신호(S1)는 스위치 Q1 과 스위치 Q2의 개방을 명하고, 스위치 신호(S2)는 스위치 Q2와 스위치 Q4의 폐쇄를 명하며, C_{FLY} 는 V_S 볼트까지 상승 변경된 레벨이다. 이는 출력 커패시터(C_{OUT})에 플라이 커패시터(C_{FLY})를 접속시켜, 에너지가 필요에 따라 출력에 전달되도록 한다. 실제 전압은 $2\times V_S$보다 약간 낮은데, 이는 스위치들(Q1 내지 Q4)이 C_{OUT} 로부터 전하를 배출시키는 저항을 갖기 때문이다.

스위치된 용량성 장치(42)의 파워 효율성은 3가지 요소, 즉 커패시터들(C_{FLY} , C_{OUT}) 사이의 전하 전달 동안 ASIC(48)의 내부 손실, 커패시터들(C_{FLY} , C_{OUT})의 저항 손실, 및 변환 손실에 의해 영향을 받는다.

총 파워 손실은,

$$P_{LOSS} = P_{LOSS\ INTERNAL\ LOSSES} + P_{PUMP\ CAPACITOR\ LOSSES} + P_{CONVERSION\ LOSSES}$$

여기서, (1)내부 손실은 스위치들 등을 구동하는 것과 같은 IC의 내부 기능들과 관련되고, (이 손실은 입력 전압, 온도, 및 주파수와 같은 조건들을 조절함에 따라 영향을 받음), (2)스위치 손실은 IC 내의 MOSFET(금속 산화물 반도체 전계 효과 트랜지스터) 스위치들의 저항으로 인해 일어나고, (3)전하 펌프 커패시터 손실은 플라이 커패시터 및 로드 커패시터의 등가 직렬 저항(Equivalent Series Resistance: ESR)으로 인해 일어난다.

이들 손실들과 출력 저항 사이의 관계는 아래와 같다.

$$P_{PUMP\ CAPACITOR\ LOSSES} + P_{SWITCH\ LOSSES} = i_O{}^2 \times R_{OUT}$$

$$R_{OUT} \cong (1/(f_{osc} \times C_{FLY})) + 2R_{SWITCHES} + 4ESR_{CFLY} + ESR_{COUT}$$

여기서, f_{osc} 는 발진기 주파수이다. 제 1의 용어 R_{OUT} 는 이상적인 스위치된 커패시터 파워 변환기(30)로부터의 유효 저항이다.

출력 전류 i_O가 증가함에 따라, 배터리(28)의 출력 전압 V_O는 드롭(droop)한다. 전압 드롭(V_{DROOP})은 아래와 같이 배터리(28)로부터 강하된 출력 전압(V_O) 곱하기 배터리의 출력 저항(R_{OUT})과 같다.

$$V_{DROOP} = i_O \times R_{OUT}$$

$$V_O = 2 \times V_S - V_{DROOP}$$

변환 손실은 플라이 커패시터(C_{FLY})와 로드 커패시터(C_{OUT}) 사이에 전압 차가 있을 때, 그들 사이의 전압 전달 중에 일어난다. 파워 손실은,

$$P_{CONVERSION} = [(C_{FLY}/2)\times(4V_{2S} - V20) + (C_{OUT}/2)\times(2V_0 \times V_{RIPPLE} - V^2_{RIPPLE})]\times f_{OSC}$$

여기서, V_{RIPPLE}는 출력 커패시터(C_{OUT})와 로드 전류(i_O)에 의해 결정된 피크-대-피크 출력 전압 리플(ripple)이다.

가장 낮은 출력 저항(R_{OUT})을 유지하기 위해, 낮은 ESR를 갖는 커패시터들 (C_{FLY}, C_{OUT})을 사용하여야 한다. 전하 펌프 출력 저항(R_{OUT})은 수식 아래에 보여진 바와 같이 플라이 커패시터(C_{FLY})와 로드 커패시터(C_{OUT})의 ESR 및 내부 스위치 저항의 함수이다. 로드 저항(C_{OUT})의 ESR를 최소화시켜 총 저항(R_{OUT})을 최소화한다. 보다 큰 플라이 커패시터(C_{FLY})를 사용하여 출력 임피던스를 줄이고 효율성을 향상시킨다. 임의의 점 위에서, 플라이 커패시터(C_{FLY})의 커패시턴스(capacitance)를 증가시키는 것은 출력 저항(ROUT)이 내부 스위치들의 저항 및 커패시턴스에 의해 지배되므로 거의 영향을 받지 않는다. 하지만, 대부분의 배터리들에서와 같이 공간이 제한될 때, 이것은 작은 커패시터 크기를 위해서 달성가능한 작은 출력 저항(R_{OUT})을 교환(trade-off)하기 위해 필요하다.

약 10uF 이상의 플라이 커패시터(C_{FLY})에 대한 커패시턴스값은 특정 로드 전류를 공급하기에 충분하다. 이 커패시턴스 범위 내의 표면-내장 세라믹 커패시터들은 그들의 작은 크기, 낮은 단가, 및 낮은 등가 직렬 저항(ESR)으로 인해, 플라이 커패시터(C_{FLY})에 대한 수많은 어플리케이션들에 적합하다. 전체 온도 범위에 걸친 적절한 동작을 보장하기 위해, X7R(또는 등가) 낮은 온도 계수의 유전체들을 갖는 세라믹 커패시터들이 바람직하게 사용될 수 있다.

출력 커패시터(C_{FLY})의 출력 커패시턴스값을 증가시켜 출력 리플 전압(V_{RIPPLE})을 줄인다. 이것의 ESR을 줄여 출력 저항(R_{OUT})과 리플(V_{RIPPLE}) 모두를 줄인다. 출력 커패시터(C_{OUT})의 커패시턴스를 증가시켜 출력 리플 전압을 줄인다. 이것의 ESR을 증가시켜 출력 저항과 리플 모두를 줄인다. 보다 작은 커패시턴스값들에는 가벼운 로드들이 사용될 수 있다. 아래와 같은 수식으로 피크-대-피크 리플을 계산한다.

$$V_{RIPPLE} = i_O/(f_{OSC} \times C_{OUT}) + 2\times i_O \times ESR_{COUT}$$

출력 커패시터(C_{OUT})는 플라이 커패시터(C_{FLY})로부터 전달된 전하를 저장하고 충전/방전 사이클들 사이에서 로드로서 기능한다. 상당히 일반적인 규칙은 플라잉(flying) 커패시턴스보다 적어도 10배 이상 작은 출력 커패시턴스를 만드는 것이다.

개시-정지 모드에서, 파워 변환기(30)는 원하는 값으로 출력 전압을 유지하기 위해 필요할 때에만 스위치 한다. 또한, 가벼운 로드들 및 보다 낮은 임계 출력 전압 이상의 전압들에 대해, 스위칭 매트릭스(44)는 완전히 턴오프된다. 이 모드는 큰 커패시턴스값이 2차 배터리로서 동작하기 때문에 고효율 커패시터들을 갖는 파워 변환기(30)의 경우에 지배적이다. 이 모드에서, 리플(V_{RIPPLE})은 주로 두 개의 매개변수들, 즉 C_{FLY}와 C_{OUT} 커패시턴스값들 사이의 전하 전송, 및 C_{OUT}의 ESR에 의존한다.

고 효율 커패시터들은 비교적 낮은 전하 누설을 갖는 커패시터들의 유형들, 예컨대 이중층 전해질 커패시터들(예컨대, 슈퍼 커패시터들, 울트라 커패시터들, 및 파워 커패시터들과 같이 공지된 커패시터들) 및 의사 커패시터들(pseudo capacitor)이다.

ESR 리플 기여(contribution)는 출력 커패시터(C_{OUT}) 전하들로서 일어난다. 충전 전류는 출력 커패시터(C_{OUT}) 전하들로서 감퇴하는 출력 커패시터(C_{OUT})의 ESR 양단에 음의 전압 펄스를 생성한다. 안정 상태에서. 플라이 커패시터(C_{FLY}) 상의 전압이 출력 커패시터(C_{OUT}) 상의 전압에 접근할 때, 충전 전류가 흐르지 않는다. 이 효과는 고 효율 커패시터의 경우에 훨씬 더 강조된다.

커패시터들(C_{FLY}, C_{OUT}) 사이의 전하 전달로 인한 리플 기여는 출력 커패시터(C_{OUT})에 전하가 흐름에 따라 펄스를 생성시킨다. 동시에 피크들이 일어나지 않으므로 두 가지 조건들을 더하여 피크-대-피크 리플을 결정하지 않는다. C_{OUT} 의 ESR로 인한 리플 성분에 대한 표현은 아래와 같다.

$$V_{RIPPLE(ESR)} = 8\times[(V_S - 2V_O^2)/f_{OSC}]\times[ESR_{COUT}/(R_O^2\times C_{FLY})]$$

지배적으로 전하 전송으로 인한 리플 성분에 대한 표현은,

$V_{RIPPLE(ESR)} = 2\times[(V_S - 2V_O 2)/f_{OSC}]\times[1/(R_{OUT}\times(C_{FLY}+C_{OUT}))]$이고, 여기서 R_{OUT} 는 개방형 루프 출력 임피던스이다. 만일 출력 커패시터(C_{OUT})의 ESR이 매우 작으면, 세라믹 커패시터가 사용될 때와 유사하게, $V_{RIPPLE(TRANSFER)}$ 가 지배적이다. 만일 ESR가 비교적 크면, 저가의 탄탈륨 커패시터들과 같이, 이때에는 $V_{RIPPLR(ESR)}$ 이 지배적이다.

지속적인 모드는 전하 펌프 파워 변환기(30)가 지속적으로 작용할 때의 일정한 주파수 모드이다. 따라서 지배적인 리플에 대한 표현은 아래와 같다.

$$V_{RIPPLE} = i_O/(f_{OSC}\times C_{OUT}) + 2\times i_O\times ESR_{COUT}$$

고 효율 커패시터의 경우에, 출력 전압은 유사-선형(quasi-linear)이고, 따라서 리플은 거의 부적절한 매개변수이다.

초기 개시 모드에서, 스위치들(Q1,Q2)은 바람직하게는 출력 커패시터(C_{OUT})에 초기 전하를 제공하기 위해 "온(on)" 상태로 미리 설정되어, 특히, 약 1.2V 내지 1.5V의 명목상의 전압을 갖는 전기 동전기 셀들에 대하여 ASIC(48)의 기생적인 래치-업(latch-up)을 방지할 수 있다. 스위칭 매트릭스 제어기(46)가 내부 전원(도시되지 않음)에 의해 로드된 후, 그리고 플라이 커패시터(C_{FLY})가 충전된 후에, 명목상의 동작이 행해진다.

도 4a는 반전된 출력을 달성하기 위해 용량성 파워 변환기(30)의 다이내믹 스위칭의 이점을 도시하는 도 4의 반전 스위칭 매트릭스(44"), 플라이 커패시터(C_{FLY}), 및 출력 커패시터(C_{OUT})의 전기 회로이다. 도 4a에 도시된 바와 같이 후반부에서, 양의 단자(38)에서 양의 전압 전위를 상향 조절하기보다는, 음의 단자(40)에서 음의 전압 전위가 스위치들(SW0 및 SW1)들을 선택적으로 스위칭함으로써 보다 낮아진다.

도 5는 소스 전압(V_S) 및 플라이 커패시터(C_{FLY})의 커패시턴스의 함수로서 플라이 커패시터(C_{FLY})에 저장된 전하의 3차원 플로트이다.

도 6a 및 6b는 이로운 낮은 임피던스를 도시하는, 울트라-커패시터, 특히 모델 울트라 PC223으로서 맥스웰에 의해 판매된 8F 울트라-커패시터에 대한 주파수의 함수로서 전형적인 복합 임피던스 플로트이다.

도 7은 도 4의 스위칭 매트릭스 제어기(46)에 대한 접근법을 나타내는 제 1 비교기(53)를 위한 예시적인 회로의 전기 회로이다.

스위칭 매트릭스(44)를 다이내믹하게 스위치하기 위해 사용될 때 이러한 비교기(53)가 제공하는 성능이 이하에서 보여진다. 한마디로, 플라이 커패시터(C_{FLY})는 이롭게는 폐쇄형-루프 접근법에서 필요할 때에만 스위치되고, 개방형-루프 발진기 접근법에 기초하지 않는다. 기본적인 생각은 출력 커패시터(C_{OUT})가 임의의 소정 임계 전압(V1)에 다다를 때 방전 모드로 플라이 커패시터(C_{FLY})를 스위치하는 것이다. 이러한 점에서, 플라이 커패시터(C_{FLY})는 출력 커패시터(C_{OUT})를 방전시킬 것이다. 출력 커패시터(C_{OUT})가 임의의 전압(V2)에 다다를 때, 플라이 커패시터(C_{FLY})는 스위치 아웃되고, 방전되도록 동전기 셀(36)을 되돌린다. 여기서 중요한 것은 이들 전압들에 기초하여서만 스위치한다는 것이다.

비교기(53)는 스위치를 위한 측정 지점들로서 M1/M2를 이용한다. 이는 단지 이상적인 모델들에만 기초한, 예시적인 표현임을 주지하는 것이 중요하다. 일반적인 비교기(53)가 다이내믹 스위칭 매트릭스 제어기(46)의 일반적인 동작들을 설명하기 위해 사용된다.

도 8은 충전하기 위해 출력 커패시터(C_{OUT})에 대해 요구된 시간 구간 동안의 전압 플로트이다. 이 시뮬레이션에 대해, 성분값들(component values)은 R2=6kΩ, R3=1kΩ, R4=6kΩ, R5=1kΩ, R6=100kΩ, R7=R8=R9=10kΩ, R10=R11=25kΩ, C3=10pF, C4=C5=1pF으로 선택되었다. 도 4의 스위칭들(Q1, Q3)에서 스위칭 매트릭스(44)에 대한 스위칭 신호(S1)의 전압 플로트를 도시하고, 이 신호(S1)는 도 7의 제 1 비교기(53)에 의해 생성된다. 또한 출력 커패시터(C_{OUT})에서 감지되고 측정된 신호(M2)로서 제 1 비교기(53)로 되돌려진 출력 전압(V_O)이 플로트된다. 도 8로부터 입증된 비교기(53)의 동작의 한 양상은 배터리(28) 상의 로드에 따라 스위칭 속도가 어떻게 변하는가 이다.

도 9는 로드 요구에 대해 비교기(53)의 다이내믹한 동작을 강화시키는, 파워 변환기(30)의 정상 상태 동작을 늦추기 위한 보다 긴 주기의 시간에 대한 도 8의 전압 플로트이다.

도 10은 소정의 임계값에 대해 전압 분배기(54)에 의해 바이어스된 비교기(53)를 이용하는 스위칭 매트릭스 제어기(46)용 전기회로이다.

도 10a는 도 10의 스위칭 매트릭스 제어기(46)에 대한 시간에 따른 전형적인 전압 플로트이다. 이 시뮬레이션에 대해, 도 10에 대한 성분값은 R22=1MΩ, R23=40kΩ, R24=10MΩ, R27=1MΩ, R28=200kΩ, C21=22pF로 선택되었다.

도 11은 도 10의 스위칭 매트릭스 제어기(46)에 대한 제 2 비교기(53')의 전기 블록도이다. 특히, 직렬 장치는 차동 증폭기(55), 차동 증폭기(56), 히스테리시스 결정 증폭기(57), 히스테리시스 결정 증폭기(58), 셀프-바이어스 증폭기(59), 인버터(60) 및 인버터(61)로 도시된다.

도 11a는 도 11의 제 2 비교기(48')에 대한 히스테리시스 결정 증폭기(56) 앞의 차동 증폭기(55)의 제 1 쌍이다.

도 11b는 도 11의 제 2 비교기(48')에 대한 히스테리시스 결정 증폭기(58) 앞의 차동 증폭기(57)의 제 2 쌍이다.

도 11c는 도 11의 제 2 비교기(48')에 대한 셀프-바이어스 증폭기(59)이다.

도 11d는 도 11의 제 2 비교기(48')에 대한 인버터들(60,61)의 쌍이다.

도 12a 내지 12d는 도 11, 11a 내지 11d에 도시된 제 2 비교기(48)를 대표하는 전압 플로트를 보여주고, 특히 도 12a는 제 1 차동 증폭기(64), 히스테리시스 결정 증폭기(65) 쌍을 포함하고, 도 12b는 제 2 차동 증폭기(66), 히스테리시스 결정 증폭기(65) 쌍을 포함하고, 도 12c는 셀프-바이어스 증폭기(68)를 포함하고, 도 12d는 인버터들(69,70)의 쌍을 포함한다.

도 13은 출력 커패시터(C_{OUT})의 초기 충전 주기 동안 도 12b 및 12d의 전압 플로트들이다.

도 14는 도 10의 스위칭 매트릭스 제어기(46)에 대한 제 3 비교기(48")를 위한 전기 블록도이다. 특히, 직렬 장치는 비트-인 히스테리시스(72,73)를 갖는 제 1 및 제 2 차동 증폭기, 높은 이득 레일-대-레일(74), 및 제 1, 제 2, 및 제 3 인버터들(75, 76, 77)로 도시된다.

도 14a는 도 14의 비교기(48")에 대한 내장형의 히스테리시스(72,73)를 갖는 차동 증폭기들의 쌍이다.

도 14b는 도 14의 비교기(48")에 대한 높은 이득 레일-대-레일을 위한 슈미트 트리거(74a)이다.

도 14c는 스위칭 점들을 네모지어 구분하는 도 14의 비교기(48")에 대한 3개의 인버터들(75,76,77)이다.

도 15a는 도 14, 14a 내지 14c의 비교기(48)에 대해 도 15b에 도시된 스위칭 매트릭스 상태와 관련하여 그려진 전류이다.

도 16은 적절히 연속적인 회로에 대한 클로킹 신호를 나타내는 도 16a와 도 3의 응용 주문형 집적 회로(ASIC:48)에 대한 다중-스테이지 부스트 체인 내부 전원(multi-stage boost chain internal power supply:56a)의 전기회로이다.

도 17은 도 17은 적절히 연속적인 회로에 대한 클로킹 신호를 나타내는 도 17a와 도 3의 응용 주문형 집적 회로(ASIC)에 대한 다중-스테이지 부스트 체인 내부 전원의 전기회로이다. 다중-스테이지 부스트 체인 내부 전원(56b)은 두 개의 단일-스테이지 부스트 체인 내부 전원(56a',56a")이다.

도 18은 도 17의 다중-스테이지 부스트 체인 내부 전원(56b)의 각 스테이지(56a',56")에 대해 시간에 따른 전압 플로트이다.

용량성 스위칭 매트릭스(44)가 하나의 로드 커패시터(C_{OUT})와 하나의 플라이 커패시터(C_{FLY})를 갖는 것으로 도시되었지만, 두 개 이상의 커패시터들이 원하는 커패시턴스를 달성하기 위해 사용될 수 있음을 당업자들은 이해해야 한다. 더욱이, 단일-스테이지(one-stage) 용량성 전하 펌프(26)가 도시되어 있지만, 복수의 스테이지들이 배터리(28)의 단자들(38,40)에서 전압 전위(V_0)를 더 조절하기 위해 이용될 수 있다. 또한, 배터리(28)는 내장형의 다이내믹하게 스위치된 용량성 파워 변환기(30)가 하나 이상의 동전기 셀들(36)을 포함할 수 있다. 또한, 파워 변환기(30)는 배터리(28)에 이롭게 포함된 것으로 도시되었고, 본 발명의 양상과 일관된 다양한 버전들은 개별적인 성분들(components)이고, 그리고/또는 다른 유형들의 에너지원(12)을 이용한다.

또한, 비교기(53)는 이로운 다이내믹 스위칭 제어를 제공한 폐쇄형 루프 제어 기능을 제공하는 것으로 도시되어 있지만, 기술분야의 당업자는 몇몇 형태의 비교를 수행하는 다른 폐쇄형 루프 설계가 아주 일정하거나 일정치 않은 전압 임계값들로 대체될 수 있음을 이해할 것이다. 예를 들어, 이것은 발진기 개방형 루프 제어 기능을 제거하게 한다.

유도성-용량성 파워 변환기의 개시-정지 PWM 제어

도 19a를 참조하면, 파워 변환기(82a)에 대한 버크(buck) 파워 출력 스테이지(80a)의 핵심도가 입력 전압(V_S)보다 적은 출력 전압(V_0)을 제공하는 스텝 다운 파워 변환기의 예로서 도시되어 있다. 버크 출력 스테이지(80a)는 에너지원(12)에서 로드 장치(14)로 에너지를 전달하기 위해 입력 단자들(24,25)에서 에너지원(12)에, 출력 단자들(26,27)에서 로드 장치(14)에 결합된다. 에너지원(12)은 입력 전압(V_S)과 입력 전류(i_S)를 제공한다.

버크 출력 스테이지(80a)는 스위치(MS), 전류 소자(MR), 인덕터(L)와 같은 유도성 소자, 및 로드 커패시터(C_{OUT})와 같은 커패시턴스 소자를 포함한다. 로드 커패시터(C_{OUT})는 양의 출력 단자(26)에 결합된 양의 단자(84) 및 음의 출력 단자(27)에 결합된 음의 단자(86)를 가지며, 또한 접지(ground) 기준을 형성하는 음의 입력 단자(25)에 결합된다. 따라서 로드 커패시터(C_{OUT})는 출력 전압(V_0)까지 충전된다. 인덕터(L)는 피드백 전압(V_F)을 갖는 노드(node)에 결합된 양의 단부(positive end: 88)를 갖는다. 피드백 전압(V_F)은 인덕터(L) 양단의 전압(V_L)과 관련된다. 인덕터(L)는 양의 출력 단자(26)에 결합된 음의 단부(90)를 갖는다.

동기 정류기로서 구성된 MOSFET로 구현된 정류 소자(MR)는 피드백 전압 노드(V_F)에 결합된 양의 단자(소스)(92), 음의 입력 및 출력 단자들(25,27)에 결합된 음의 단자(드레인)(94)를 갖는다. 정류 소자(MR)는 제어 신호(S1)에 따라 폐쇄된다. 정류 소자(MR)의 MOSFET는 역방향으로 전류를 도전시키는 채널을 가지며, 그로 인해 MOSFET 스위치(MS)와 비교된 역전된 소스 및 드레인을 가짐으로써 다이오드와 같이 동작한다. 스위치(MS)는 양의 입력 단자(24)에 결합된 양의 단부(드레인)(96) 및 피드백 전압 노드(V_F)에 결합된 음의 단부(소스)(98)를 갖는다. 스위치(MS)는 턴온하는 제어 신호에 따라 폐쇄된다.

방전 상태 동안, 제어 신호(S1)는 정류 소자(MR)를 폐쇄하기 위해 ON되어, 정류 소자(MR)가 도전하고, 제어 신호(S2)는 스위치(MS)를 개방하기 위해 OFF되어, 인덕터(L)가 로드 커패시터(C_L)로 방전하게 한다. 방전 상태 동안, 제어 신호(S1)는 정류 소자를 개방하기 위해 OFF되거나 정류 소자를 비도전성 MR로 만들고, 제어 신호(S2)는 스위치 MS를 폐쇄하기 위해 ON되어, 인덕터가 에너지원(12)으로부터 입력 전류(i_S)에 의해 에너지를 공급받는다.

도 19b를 참조하면, 파워 변환기(82b)를 위한 부스트 파워 출력 스테이지(80b)는 입력 전압(V_S)에 대하여 출력 전압(V_0)을 증가시키기 위해(부스트하기 위해) 적합한 구성을 보여준다. 로드 커패시터(C_{OUT})는 양의 출력 단자(27)에 결합된 양의 단자(84) 및 음의 출력 단부(27)에 결합된 음의 단자(86)를 갖고, 또한 접지 기준을 형성하는 음의 입력 단자(25)에 결합된다. 따라서, 로드 커패시터(C_{OUT})는 출력 전압(V_F)을 갖는 노드에 결합된 음의 단부(90) 및 양의 입력 단자(24)에 결합된 양의 단부(88)를 갖는다. 인덕터 전압(V_L)은 입력 단자(24)와 피드백 전압 노드(V_F) 사이에 한정된다. 이 인덕터 전압(V_L)은 따라서 피드백 전압(V_F) 빼기 입력 전압(V_S)과 등가이다.

정류 소자(MR)는 노드(V_L), 로드 커패시터(C_{OUT})의 양의 단자(84), 및 양의 출력 단자(26)에 결합된 음의 단부(94)를 갖는다. 정류 소자(MR)는 피드백 전압 노드(V_F)에 결합된 양의 단부(92)를 갖는다. MOSFET 스위치(MS)는 피드백 전압 노드(V_F)에 결합된 양의 단부(드레인)(96) 및 음의 입출력 단자들(25,27)에 결합된 음의 단부(소스)(98)를 갖는다.

방전 상태 동안, MOSFET 스위치(MS)는 턴오프하는 제어 신호(S2)에 따라 개방되고, 정류 소자(MR)는 턴온하는 제어 신호(S1)에 따라 폐쇄되어, 에너지원(12)과 로드 커패시터(C_L)에 대한 인덕터(L)를 결합시킨다. 따라서, 입력 전압(V_L) 및 인덕터 전압(V_L)은 로드 커패시터(C_L)에 분배된 출력 전압(V_0)을 부스트하기 위해 더해진다. 충전 상태 동안, MOSFET 스위치(MS)는 턴온하는 제어 신호(S2)에 따라 폐쇄되어, 에너지원(12) 양단의 인덕터(L)를 결합시킨다. 정류 소자(MR)는 턴오프하는 제어 신호(S1)에 따라 개방되어, 에너지원(12)으로부터의 로드 커패시터(C_{OUT})와 인덕터(L)를 단절시킨다.

본 발명의 한 양상에 따라, 도19a의 버크 파워 출력 스테이지(80a) 및 도 19b의 부스트 파워 출력 스테이지(80b)는 이로운 효과를 가지며 낮은 입력 전압으로 동작가능한데, 이는 현재 계류중이고 공동 소유의 출원으로서 본 명세서에서 참조문헌으로 통합된 2000년 3월 22일에 출원된 Ting Xu 등의 이름(P& G Case No.7992)의, " Lateral Asymmetric Lightly Doped Drain MOSFET" 란 제목의 미국출원 제09/532,761호에 개시된 바와 같이, 낮은 임계값(예컨대, 1볼트 이하) 제어가 가능한 MOSFET 트랜지스터 스위치들을 이용하여 0.35마이크로 이중 셀리사이드 처리(double salicide process)(두개의 금속, 두 개의 폴리 셀리사이드)로 제조된 집적회로로서 구현된다. 낮은 임계값 제어를 갖는 것에 부가하여, 개시된 MOSFET 장치들은 낮은 온-저항(on-resistance)을 가지며, 본 발명에 따라 사용된 파워 출력 스테이지(80a, 80b)의 효율성에 직접적으로 기여한다.

도 20을 참조하면, 개시-정지 파워 변환기(82b)는 도 19b의 파워 출력 스테이지(80b)를 스위치가능하게 제어하기 위해 개시-정지 제어기(100)를 이용한다. 유도성 파워 변환기들을 포함하는 일반적으로 공지된 파워 변환기들은 로드 장치(14)로부터의 낮은 요구(low demand)가 파워 변환기에 의한 발진을 비효율적으로 만들 때조차 발진을 지속한다. 그 결과, 개시-정지 제어기(100)는 로드 커패시터(C_{OUT})가 적절히 충전될 때 펄스폭 변조(Pulse Width Modulation: PWM)의 발진을 정지한다.

특히, 부스트 파워 출력 스테이지(80b)는 입력 전압(V_S)의 안전성을 향상시키는데 사용된 입력 단자들(24,25) 양단에 결합된 용량성 소자(C1)의 첨부를 제외하고는 도 19b에 개시된 것과 같다.

개시-정지 제어기(100)는 펄스폭 변조(PWM)를 위한 입력 신호와 방전 상태 동안 정류 소자(MR)를 폐쇄하고 충전 상태 동안 정류 소자(MR)를 개방하도록 제어 신호(S1)를 선택적으로 발생시키고, 방전 상태 동안 스위치(MS)를 개방하고 충전 상태 동안 스위치(MS)를 폐쇄하도록 제어 신호(S2)를 선택적으로 발생시킴으로써 파워 출력 스테이지(80b)의 발진된 제어를 위한 입력 신호에 응답한다. 개시-정지 제어기(100)는 출력 스테이지(80b)가 방전 상태로 남아있도록 발진된 제어 신호를 히스테리시스하게 정지시키기 위해 전압 기준(104)과 출력 전압(V_0)으로부터의 기준 전압(V_{REF})을 비교함으로써 나타내어진 바와 같이 낮은 요구를 감지한다. 개시-정지 제어기(100)는 듀티-사이클 신호(duty-cycle signal)를 발생시키기 위해 기준 전압(V_{REF}), 출력 전압(V_O), 및 피드백 전압(V_F)에 응답하고, 정지 신호를 발생시키기 위해 출력 전압(V_0) 및 기준 전압(V_{REF})에 히스테리시스하게 응답하는 히스테리시스 비교기(106)를 포함한다. 변조기(108)는 고정 주파수 발진기(110)로부터 소정의 주파수를 갖는 발진 신호를 발생시킨다. SR 플립플롭(112)은 충전 상태 및 방전 상태를 결정하는 스위칭 신호를 생성하기 위해 설정된 듀티-사이클 신호에 의해 설정되고, 발신 신호에 의해 리셋(reset)된다. 다중화기(114)는 제어 신호들(S1,S2)을 발생시키기 위해 스위칭 신호에 응답한다. 다중화기(114)는 파워 출력 스테이지(80b)의 교차 도전(cross conduction)을 줄이기 위해 소정 상태 스위칭 지연시간을 갖는다. 다중화기(114)는 또한 스위치(MS)를 개방하기 위해 제어 신호(S2)를 턴오프하고 그리고 정류 소자(MR)를 폐쇄하기 위해 제어 신호(S1)를 턴온하는데 더 많은 에너지가 필요할 때까지 발진들을 정지하기 위해 정지 신호에 응답한다.

또한, 개시 회로(116)는 파워 출력 스테이지(80b)가 방전될 때 개시-정지 제어기(100)를 바이어스하고, 로드 커패시터(C_L)에 초기 전하를 제공한다.

도 21을 참조하면, 개시 정지 파워 변환기(82a)의 동작이 타이밍도로 도시되어 있다. 소스 전압(V_S)은 전기화학적 동전기 셀들로 구성된 에너지원(14)과 같은 많은 어플리케이션들에서 시간에 따라 저하되는 경향이 있어, 결국 에너지원(12) 부류에 대한 명목상의 전압 레이팅(nominal voltage rating: V_{NOM}) 이하로 떨어진다.

출력 전압(V_0)은 초기에 두 개의 임계값들(V_{OFF},V_{ON}) 이하이다. 충전과 방전 상태 사이에서 스위칭의 듀티-사이클은 성분들의 용량값과 유도값 및 원하는 출력 전압(V_0)을 고려한 소정 값이고, 듀티-사이클은 출력 전압(V_0)을 유지하기 위해 소스 전압(V_S)의 감소에 응답한다. 듀티 사이클을 스위칭하는 동작은 출력 전압(V_0)이 전압 임계값(V_{OFF}) 보다 더 크게된 시간(A)까지 지속되어, 그후에, 히스테리시스 비교기(70)는 스위칭 신호들(S1, S2)을 출력하는 것을 정지시키기 위해 다중화기(114)에 신호하여, 정류 소자(MR) 및 스위치(MS)를 개방한다. 로드 장치(14)는 출력 커패시터(C_{OUT})로부터 저장된 에너지를 끌어내서, 출력 전압(V_0)이 전압 임계값(V_{OFF}) 이하로 강하할 때까지 출력 전압(V_0)을 줄인다. 하지만, 비교기(70)는 출력 전압(V_0)이 전압 임계값(V_{ON}) 이하로 강하할 때, 스위칭 신호들(S1, S3)을 재개하기 위해 다중화기(114)에 신호하기에 앞서, 시간(B)까지 기다림으로써 히스테리시스하게 응답한다.

그러므로, 보다 광의의 양상에서 본 발명은 상세한 설명, 대표적인 장치와 방법, 및 상술된 예들에 제한되지 않는다. 따라서, 본 발명의 정신이나 범위에서 벗어남이 없이 상세한 설명으로부터 개시될 수 있다.

(57) 청구의 범위

청구항 1.

양의 전극 및 음의 전극을 포함하는 동전기 셀(voltaic cell)로서, 상기 셀은 상기 양 전극 및 음의 전극 양단의 전극 전압을 생기게 하는 전기 전하를 저장하는, 상기 동전기 셀과,

상기 동전기 셀을 실질적으로 둘러싸는 콘테이너로서, 상기 콘테이너는 양의 단자와 음의 단자를 포함하는, 상기 콘테이너를 포함하는 배터리에 있어서,

다이내믹하게 스위치된 용량성 전하 펌프가 상기 전극들 및 상기 단자들 사이에 전기적으로 삽입되고, 상기 전하 펌프는 상기 콘테이너에 의해 실질적으로 둘러싸이고, 바람직하게는, 상기 다이내믹하게 스위치된 용량성 전하 펌프는 집적 회로를 포함하는 것을 특징으로 하는, 배터리.

청구항 2.

제 1항에 있어서, 상기 용량성 전하 펌프는 상기 양의 단자 및 음의 단자 양단에 전기적으로 결합된 출력 커패시터를 포함하고, 상기 용량성 전하 펌프는 충전 모드에서 충전하기 위해 상기 전극들 양단에 교대로 전기적으로 결합된 플라이 커패시터(fly capacitor)와, 부가적으로 방전 모드에서 상기 출력 커패시터로 방전하기 위해 상기 동전기 셀과의 직렬 조합을 포함하고, 바람직하게는 상기 플라이 커패시터와 상기 출력 커패시터 중 하나는 고 효율 커패시터인, 배터리.

청구항 3.

선행항 중 어느 한 항에 있어서,

상기 충전 모드와 상기 방전 모드 사이에서 상기 플라이 커패시터, 상기 출력 커패시터, 및 상기 동전기 셀을 전기적으로 스위치가능하게 결합시키는 스위칭 매트릭스와,

충전과 방전 모드들 사이에서 상기 스위칭을 명령하기 위해 상기 스위칭 매트릭스에 동작가능하게(operatively) 결합된 스위칭 매트릭스 제어기로서, 바람직하게는 상기 스위칭 매트릭스 제어기는 상기 방전 모드로 상기 스위칭 매트릭스를 명령하기 위해 소정 임계값 이하로 떨어지는 상기 출력 전압에 응답하고, 상기 충전 모드로 상기 스위칭 매트릭스를 명령하기 위해 상기 소정 임계값 이상으로 올라가는 상기 출력 전압에 응답하는 비교기를 포함하고, 더욱 바람직하게는 상기 비교기는 상기 출력 전압이 상기 소정 임계값에 접근할 때 빠른 발진을 막기 위해 히스테리시스 회로를 포함하고, 그리고/또는 상기 비교기는 증폭기 및 히스테리시스 장치를 포함하는 출력 스테이지를 포함하는, 상기 스위칭 매트릭스 제어기를 더 포함하는, 배터리.

청구항 4.

선행항 중 어느 한 항에 있어서,

(a)전압원으로서 상기 동전기 셀에 전기적으로 결합된 내부 전원으로서, 상기 내부 전원은 상기 스위칭 매트릭스 제어기를 전기적으로 바이어스하는, 상기 내부 전원과,

(b)상기 스위칭 매트릭스 제어기에 전압 기준을 제공하는 전압 기준 회로로서, 바람직하게는 상기 전압 기준 회로를 위한 온도 보상 회로를 포함하는, 상기 전압 기준 회로 중 하나 이상을 더 포함하는, 배터리.

청구항 5.

선행항 중 어느 한 항에 있어서, 상기 스위칭 매트릭스는,

상기 플라이 커패시터의 제 1 단부에 상기 양의 전극을 전기적으로 스위치가능하게 결합시키는 제 1 스위치와, 상기 배터리의 양의 단자에 상기 플라이 커패시터의 상기 제 1 단부를 전기적으로 스위치가능하게 결합시키는 제 2 스위치와, 상기 플라이 커패시터의 제 2 단부에 상기 음의 전극을 전기적으로 스위치가능하게 결합시키는 제 3 스위치와, 상기 양의 전극에 상기 플라이 커패시터의 상기 제 2 단부에 전기적으로 스위치가능하게 결합시키는 제 4 스위치를 포함하고, 바람직하게는, 상기 제 1, 제 2, 제 3, 스위치들, 및 제 4 스위치는 각각 집적회로 전계 효과(integrated circuit field effect)로 구성되고, 상기 충전 모드로 작용하도록 상기 제 1 및 제 3 스위치들은 폐쇄하고 상기 제 2 및 제 4 스위치들은 개방되며, 역으로 상기 방전 모드에 대해서는, 상기 제 1 및 제 3 스위치들은 개방되고 상기 제 2 및 제 4 스위치들은 폐쇄되며, 더 바람직하게는, 상기 스위칭 매트릭스는 상기 파워 변환기의 일부분이 비활성되는 초기 조건을 더 포함하는, 배터리.

청구항 6.

선행항 중 어느 한 항에 있어서, 상기 동전기 셀은 리튬 전기화학적 셀과 알칼리 전기화학적 셀 중 선택된 하나를 포함하는, 배터리.

청구항 7.

배터리의 양의 단자 및 음의 단자 양단의 출력 전압을 조정하기 위해 구성된 파워 관리 장치에 있어서,

상기 배터리는 양의 전극 및 음의 전극을 갖는 동전기 셀, 플라이 커패시터, 및 상기 단자들 양단에 전기적으로 결합된 로드 커패시터를 더 포함하고,

상기 파워 관리 회로는,

충전 모드와 방전 모드 사이에서 전기적으로 스위치가능한 스위칭 매트릭스로서, 충전 모드에서 상기 스위칭 매트릭스는 상기 동전기 셀의 전극들 양단에 상기 플라이 커패시터를 전기적으로 결합시키도록 구성되고, 방전 모드에서 상기 스위칭 매트릭스는 상기 동전기 셀과 상기 플라이 커패시터의 직렬 조합을 상기 로드 커패시터 양단에서 전기적으로 결합시키도록 구성되는, 상기 스위칭 매트릭스와,

상기 충전과 방전 모드들을 선택하기 위해 상기 스위칭 매트릭스에 동작가능하게 결합된 스위칭 매트릭스 제어기를 포함하는, 파워 관리 회로.

청구항 8.

제 7항에 있어서, 상기 스위칭 매트릭스는 비반전(noninverting) 스위치된 용량성 장치, 반전 스위치된 용량성 장치 및 유도성 파워 변환기 중 하나를 포함하는, 파워 관리 회로.

청구항 9.

에너지원에 결합하기 위한 입력 단자들과 로드 장치에 결합하기 위한 출력 단자들을 갖는 파워 변환기에 있어서,

에너지원에서 로드 장치로 에너지를 전달하기 위해 상기 출력 단자들에 상기 입력 단자들을 선택적으로 결합시키기 위한 출력 스테이지와,

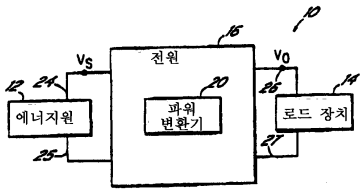
상기 입력 및 출력 단자들의 상기 선택적 결합을 제어하는 펄스폭 변조 제어를 위해 상기 출력 스테이지에 동작가능하게(operable) 결합된 개시-정지 제어기를 포함하고,

상기 출력 스테이지는, 상기 입력 단자들에 결합된 유도성 소자, 상기 출력 단자들에 결합된 용량성 소자, 제 1 상태에 대해 폐쇄하도록 응답하고 제 2 상태에 대해 개방하도록 응답하는 정류 소자, 및 상기 제어기로부터의 제어 신호(S2)에 응답하는 스위치를 포함하고, 상기 정류 소자와 상기 스위치는 상기 용량성 소자에 결합된 상기 유도성 소자가 상기 제 1 상태 동안 상기 유도성 소자로부터 상기 용량성 소자로 에너지를 방전하고, 상기 유도성 소자가 상기 제 2 상태 동안 에너지를 공급받게 하기 위해 상기 유도성 소자 및 용량성 소자에 대하여 동작가능하게 결합되며,

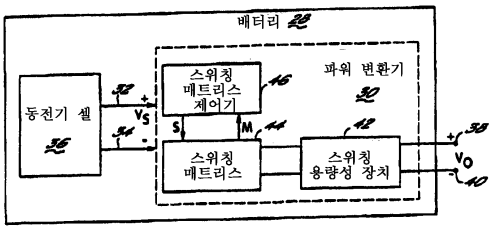
상기 개시-정지 제어기는 상기 입력 및 출력 단자들의 결합을 절단시키기 위해 충전된 용량성 소자를 나타내는 상기 출력 스테이지로부터의 입력 신호들에 히스테리시스하게 응답하는, 파워 변환기.

도면

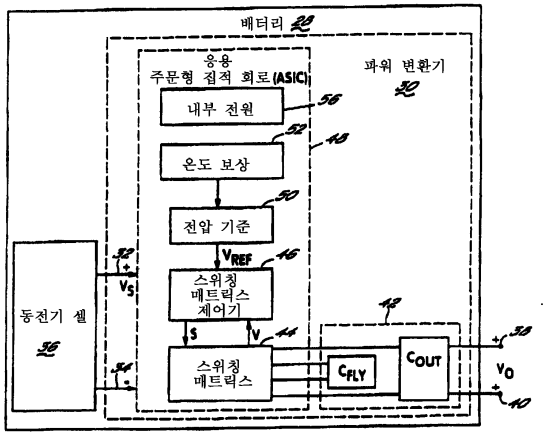
도면 1



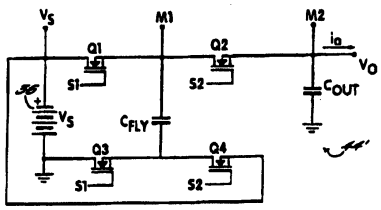
도면 2



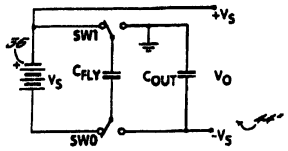
도면 3



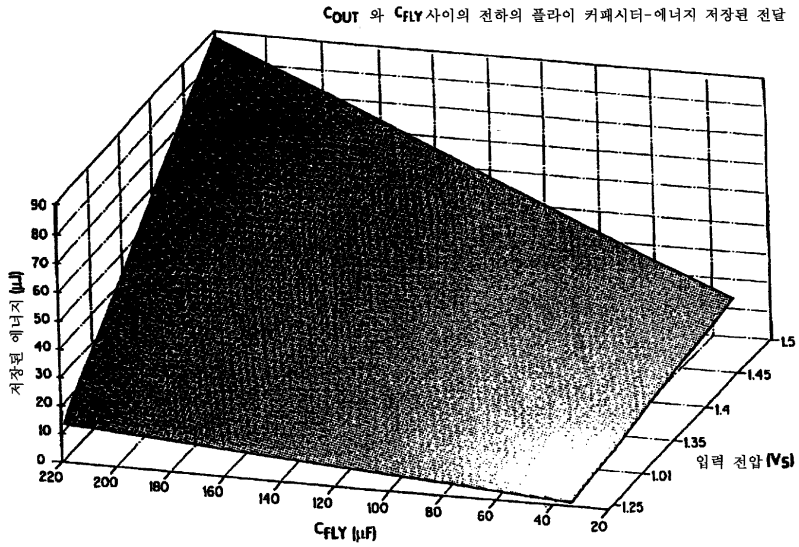
도면 4



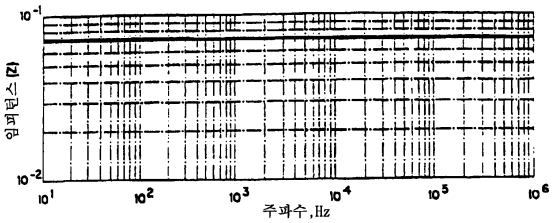
도면 4a



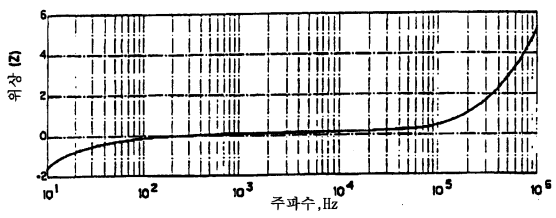
도면 5



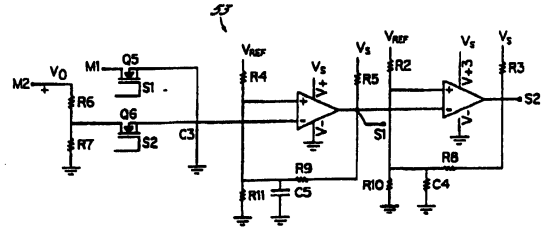
도면 6a



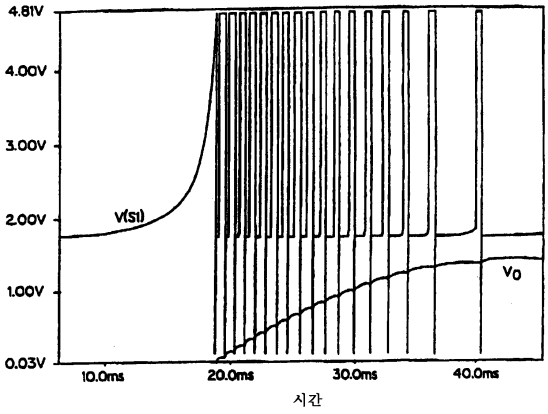
도면 6b



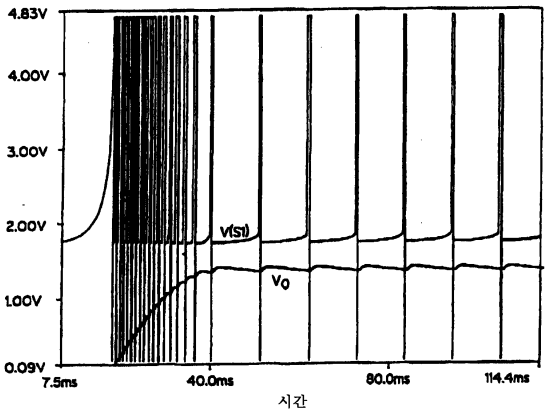
도면 7


M1
M2
Q5
Q6
S1
S2
R6
R7
C3
R4
R5
R2
R3
R8
R9
R10
R11
C4
C5

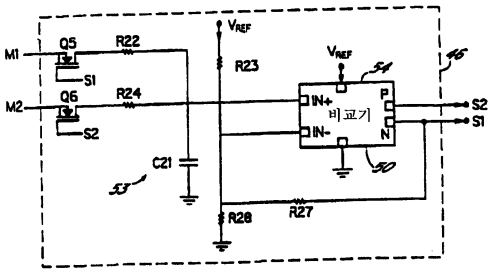
도면 8


4.81V
4.00V
3.00V
2.00V
1.00V
0.03V
V(S1)
Vo
10.0ms
20.0ms
30.0ms
40.0ms
시간

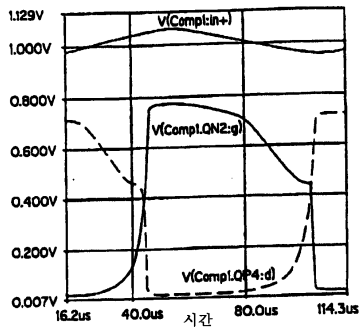
도면 9


4.83V
4.00V
3.00V
2.00V
1.00V
0.09V
V(S1)
Vo
7.5ms
40.0ms
80.0ms
114.4ms
시간

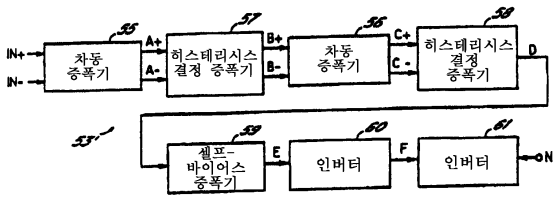
도면 10



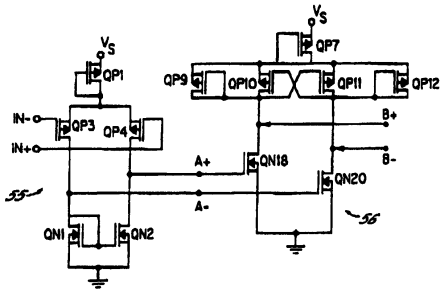
도면 10a



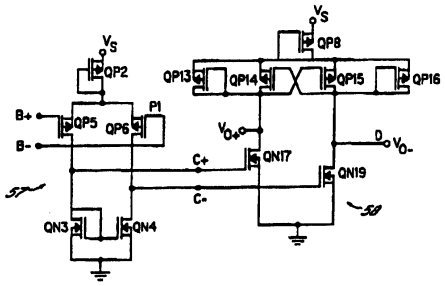
도면 11



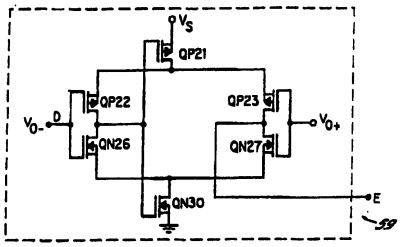
도면 11a



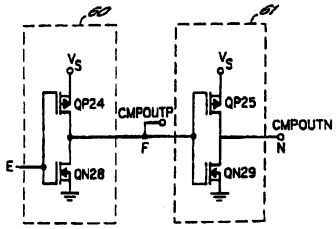
도면 11b



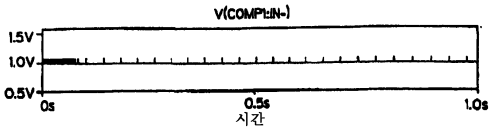
도면 11c



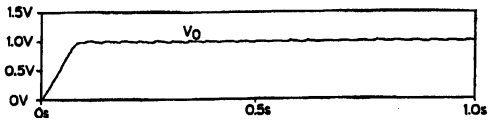
도면 11d



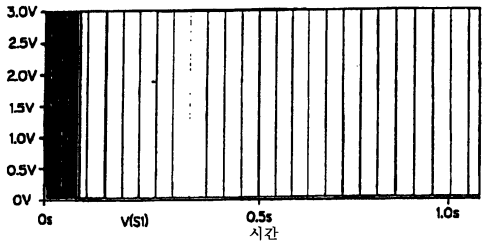
도면 12a



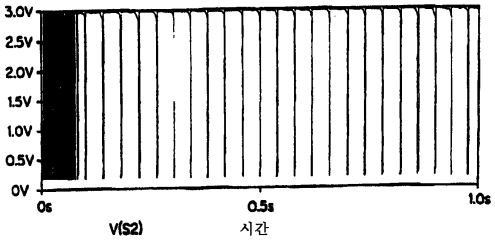
도면 12b



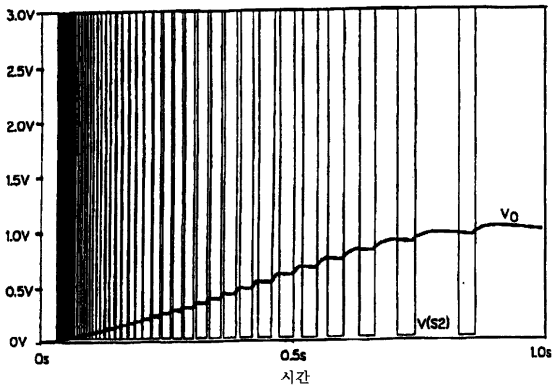
도면 12c



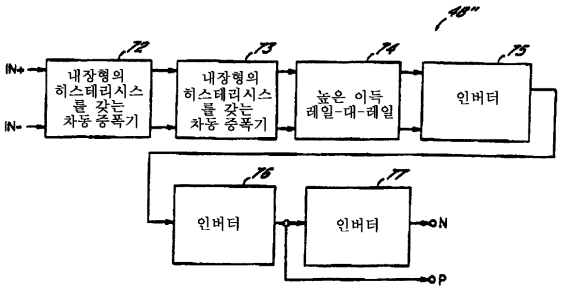
도면 12d



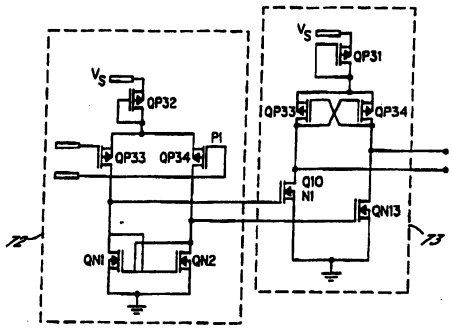
도면 13



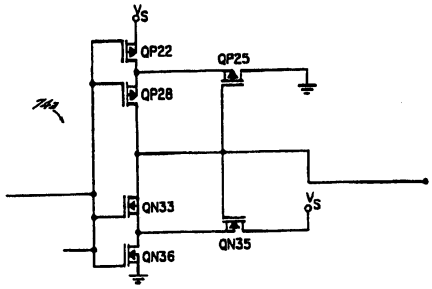
도면 14



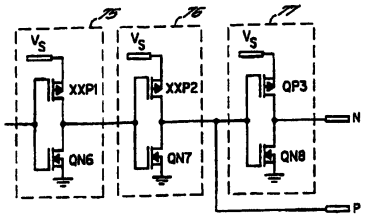
도면 14a



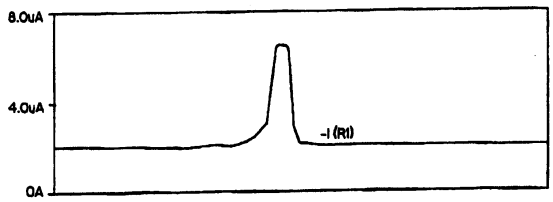
도면 14b



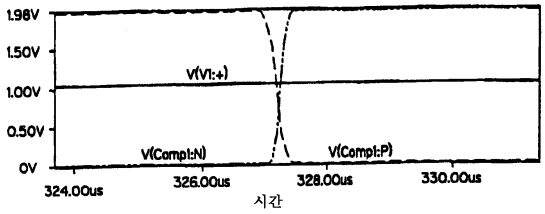
도면 14c



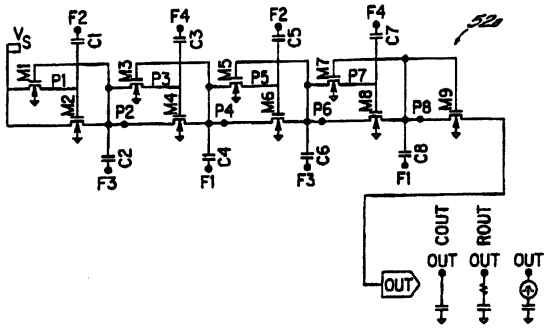
도면 15a



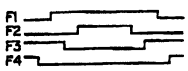
도면 15b



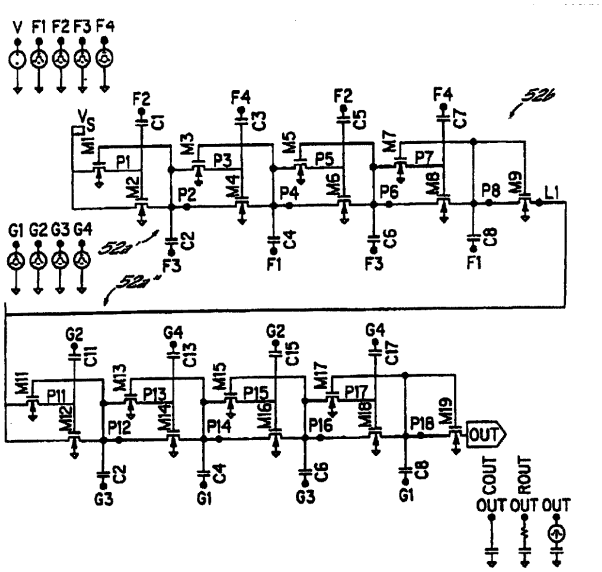
도면 16



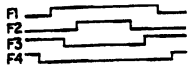
도면 16a



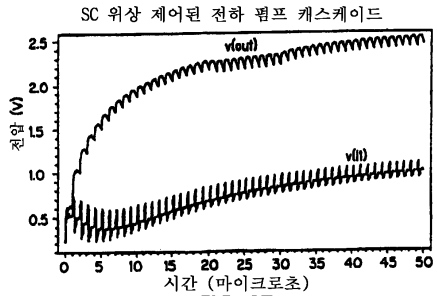
도면 17



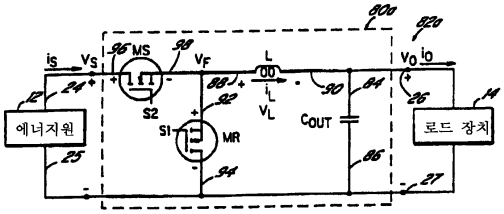
도면 17a



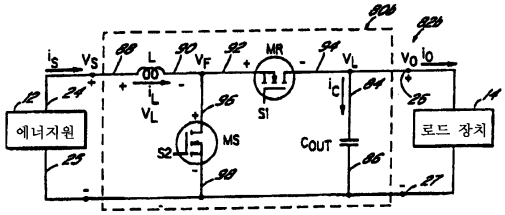
도면 18



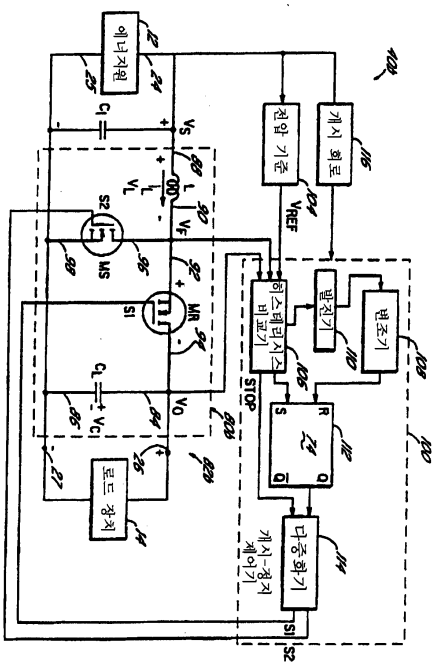
도면 19a



도면 19b



도면 20



도면 21

