



(12) 发明专利申请

(10) 申请公布号 CN 102403277 A

(43) 申请公布日 2012. 04. 04

(21) 申请号 201110269152. 8

(22) 申请日 2011. 09. 13

(30) 优先权数据

102010040704. 6 2010. 09. 14 DE

(71) 申请人 罗伯特·博世有限公司

地址 德国斯图加特

(72) 发明人 T. 皮尔克 J. 布茨 A. 弗兰克

F. 哈格 H. 韦伯 A. 赫希斯特

S. 克尼斯

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 胡莉莉 李家麟

(51) Int. Cl.

H01L 21/98(2006. 01)

H01L 23/538(2006. 01)

H01L 23/31(2006. 01)

H01L 25/065(2006. 01)

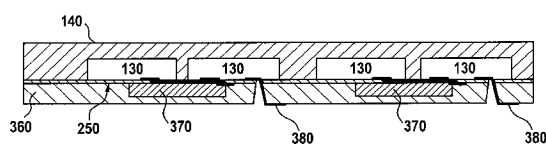
权利要求书 1 页 说明书 11 页 附图 8 页

(54) 发明名称

构造电路的方法和电路

(57) 摘要

本发明涉及构造电路的方法和电路。建议了一种用于构造具有至少一个半导体芯片(130)的电路的方法,所述至少一个半导体芯片(130)被注入有浇注材料(140)。该方法包括施加产生电流的层装置(370)的步骤,用于在具有所述至少一个半导体芯片(130)的电路的元件上构造电化学元件。



1. 一种用于构造具有至少一个半导体芯片(130)的电路的方法,所述至少一个半导体芯片(130)被注入有浇注材料(140),该方法具有如下步骤:

施加(805 ;915 ;1025 ;835 ;1145)产生电流的层装置(370 ;470 ;570 ;670 ;770),用于在具有所述至少一个半导体芯片(130)的电路的元件上构造电化学元件。

2. 根据权利要求1所述的方法,其中,在施加(805 ;915 ;1025 ;835 ;1145 ;855)的步骤中,在时间上相继地施加多个薄层,以便形成产生电流的层装置(370 ;470 ;570 ;670 ;770)。

3. 根据上述权利要求之一所述的方法,其中,施加(805 ;915 ;1025 ;835 ;1145)的步骤在以下步骤之前、之后或者与以下步骤并行地进行:将至少一个半导体芯片(130)以所述至少一个半导体芯片(130)的接触侧安置(810)在支承体衬底(110)上的步骤;给支承体衬底上的所述至少一个半导体芯片注入(820)有浇注材料(140)的步骤;将支承体衬底从所述至少一个半导体芯片脱离(830)的步骤,其中所述至少一个半导体芯片的接触侧被显露;和/或在所述至少一个半导体芯片的接触侧上形成(1140)布线层(250)的步骤。

4. 根据上述权利要求之一所述的方法,其中,元件是电路的布线层(250),其中在施加的步骤中将产生电流的层装置施加在布线层的区域上。

5. 根据上述权利要求之一所述的方法,其中,元件是浇注材料(140),至少一个半导体芯片(130)被注入到所述浇注材料(140)中,其中在施加的步骤中将产生电流的层装置施加在浇注材料的区域上。

6. 根据上述权利要求之一所述的方法,其中,元件是至少一个半导体芯片(130),其中在施加的步骤中将产生电流的层装置施加在所述至少一个半导体芯片的区域上。

7. 根据权利要求6所述的方法,其中,至少一个半导体芯片(130)在接触侧上具有凹进部,其中在施加的步骤中将产生电流的层装置施加在所述凹进部中。

8. 根据权利要求6或7所述的方法,其中,在施加的步骤中将产生电流的层装置施加在所述至少一个半导体芯片(130)的背侧的至少一部分上。

9. 一种具有至少一个半导体芯片(130)的电路,所述至少一个半导体芯片(130)被注入有浇注材料(140),该电路具有以下特征:

产生电流的层装置(370 ;470 ;570 ;670 ;770),所述产生电流的层装置(370 ;470 ;570 ;670 ;770)被施加用于在具有所述至少一个半导体芯片(130)的电路的元件上构造电化学元件。

10. 一种传感器模块,其具有根据权利要求9所述的电路。

构造电路的方法和电路

技术领域

[0001] 本发明涉及一种用于构造具有至少一个半导体芯片的电路的方法,涉及一种具有至少一个半导体芯片的电路和涉及一种具有所述电路的传感器模块。

背景技术

[0002] 在芯片的构造和连接技术中,采用所谓的晶片级封装(Waferlevelpackaging)。在此,各个封装过程在硅晶片上或在晶片格式的装置上被执行。

[0003] US 3,579,056 A1 描述了一种用于制造半导体设备的方法,其中半导体器件被安置在支承体(Traeger)上并且被聚氨酯层包络。紧接着,去除支承体并且针对半导体器件安置导体。

发明内容

[0004] 在该背景下,利用本发明介绍了一种根据独立权利要求所述的用于构造具有至少一个半导体芯片的电路的方法和具有至少一个半导体芯片的电路。有利的扩展方案从相应的从属权利要求以及以下的描述中得到。

[0005] 本发明基于如下认知:与集成蓄能器、譬如薄层电池一起以晶片级工艺(所谓的晶片级封装)制造芯片封装提供了极大的优点。因此,芯片封装可以被扩展了例如薄层电池形式的蓄能器的附加功能,使得产生了具有集成形成的薄层电池的晶片级封装。

[0006] 在晶片级工艺中,芯片被装备在临时的支承体衬底上。紧接着,借助模制材料(Moldmasse)制造芯片模制材料晶片,在去除支承体衬底之后在该芯片模制材料晶片上制造用于电接触的新布线平面。布线平面的任务是将非常细小的连接格栅(Anschlussraster)(如在原始硅晶片上)展开到更粗的程度,以连接到由于制造技术而不能实现精细结构的印刷电路板上。

[0007] 薄层电池适合于集成有硅半导体芯片。例如可以采用基于美国橡树岭国家实验室(Oak Ridge National Laboratory)的Bates等人在“Thin-film rechargeable lithium batteries”(1995年,J. Power Sources 54,第58页)所描述的工艺的薄层电池。这种具有固体电解质的电池比常规的具有液态电解质的电池也耐受更高的温度。

[0008] 本发明的优点在于,薄层电池的制造过程可以被直接集成到晶片级封装工艺流中。此外,在需要时,封装大小、例如横向尺寸(Abmasse)可以成本低廉地被扩展,只要现有的硅芯片面对于电池而言不足够,或另一方面在结构上可以利用配置接合垫本来所需的对尺寸的增大。事后将电池集成到制成的电路中不是必要的。因此,可以成本低廉且紧凑地制造能量自主的或能量辅助的半导体模块或传感器模块。

[0009] 本发明提出了一种用于构造具有至少一个半导体芯片的电路的方法,所述至少一个半导体芯片被注入有浇注材料,该方法具有如下步骤:

施加(Aufbringen)产生电流的层装置(galvanische Schichtanordnung),用于在具有至少一个半导体芯片的该电路的元件上构造电化学元件。

[0010] 电路可以被理解为如下集成电路：该集成电路具有多个电子器件。该电路可以以晶片级封装的形式给出。该半导体芯片可以是半导体部件，例如是硅芯片。该电路在此可以具有一个或多个半导体芯片。半导体芯片可以以封装的形式或带壳体的形式存在并且被配备有接触连接。产生电流的层装置可以被理解为多个薄层的序列。产生电流的层装置用于进行能量存储的原电池。例如，产生电流的层装置可以是电池并且尤其是可以是薄层电池，其中可设想 2D 电池或者 3D 电池。产生电流的层装置可以通过依次例如沉积或者溅射多个薄层来形成。在此，不必要的是，产生电流的层装置按时间顺序来施加。而是电化学元件可以在一个步骤中、即同时被施加为“制成的”电池。例如，可以将电化学元件层压。产生电流的层装置被形成在该电路的一个元件上，更确切地说被形成在该电路的一个元件的表面上。该电路的该元件例如可以是至少一个半导体芯片、布线层或者该电路的浇注材料。在制成的电路中，半导体芯片至少部分地用浇注材料包络。例如，半导体芯片除了接触侧之外可以被注入有浇注材料。根据一种实施形式，在芯片被注入之前，电化学元件已经处于该芯片上。根据另一实施形式，电化学元件被施加到已经被注入的芯片上。

[0011] 根据一种实施形式，在施加步骤在时间上相继地施加多个薄层，以便形成产生电流的层装置。薄层例如可以是薄的电极层和固体电解质层。该实施形式提供了如下优点：产生电流的层装置可以在该电路的不同元件的不同表面上形成，而不改变产生电流的层装置的基本设计。不同于预制的电池，在形成产生电流的层装置的步骤中可以进行对施加表面的相应情况进行不费事的匹配。

[0012] 施加的步骤可以在以下步骤之前、之后或者与以下步骤并行地进行：将至少一个半导体芯片以其接触侧安置在支承体衬底上的步骤；给支承体衬底上的至少一个半导体芯片注入有浇注材料的步骤；将支承体衬底从所述至少一个半导体芯片脱离（Abloesen）的步骤，其中所述至少一个半导体芯片的接触侧被显露；和 / 或在所述至少一个半导体芯片的接触侧上形成布线层的步骤。这些步骤通常在一个晶片级封装过程中被实施。将至少一个半导体芯片以接触侧安置在支承体衬底上例如可以被理解为借助胶粘剂、例如粘合膜的粘贴。粘合膜在此可以已被或者被设置在支承体衬底上，并且所述至少一个芯片接着可以被置于该支承体衬底上。支承体衬底例如可以具有晶片的形式。在将支承体衬底从所述至少一个半导体芯片脱离时，支承体衬底和胶粘剂从所述至少一个半导体芯片的支承体衬底的胶粘剂被去除。布线层的形成利用公知的譬如金属溅射、涂装（Belacken）、光刻或者电镀的半导体技术方法来进行。这提供了如下优点：根据本发明的、产生电流的层装置的形成可以没有困难地被列入到晶片级封装工艺过程中并且因而可以以最小的制造开销和以在过程方面灵活的方式被实现。在上述步骤中的一个或多个之前、之后或与上述步骤中的一个或多个并行地实施形成的步骤取决于在该电路的哪个元件上要布置产生电流的层装置。

[0013] 根据一种实施形式，该元件可以是该电路的布线层，其中在施加的步骤中将产生电流的层装置施加在布线层的区域上。该电路可以具有层结构，其中布线层可以被理解为该电路的层结构中的布线平面。布线层尤其是用于提供用于接触半导体芯片的接触线路和用于提供在该电路的电子器件之间的电路内部的电连接。布线层可以延伸超出半导体芯片的接触侧的面。在这种情况下，产生电流的层装置可以至少在布线层的部分上延伸。该实施形式提供了如下优点：产生电流的层装置的施加或者形成可以与该电路的布线几何结构无关地进行。但是此外，产生电流的层装置也可以被定位在本来就存在的布线附近，这能够

实现来自 / 到产生电流的层装置的短的线路长度。

[0014] 该元件也可以是浇注材料,至少一个半导体芯片被注入到该浇注材料中,其中在施加的步骤中将产生电流的层装置施加在浇注材料的区域上。浇注材料可以是模制材料或模制复合物(Mold-Compound)。浇注材料的施加有多个薄层的区域可以是浇注材料的背侧表面。浇注材料的背侧表面与布线层背离。在这种情况下,多个用于形成产生电流的层装置的薄层可以被施加到浇注材料的背侧表面上。多个用于形成产生电流的层装置的薄层也可以被施加到浇注材料的背侧表面中的凹进部或者加深部(Vertiefung)中。该实施形式提供了如下优点:产生电流的层装置的形成与该电路的布线几何结构无关地或没有损害该电路的布线几何结构地进行。

[0015] 此外,该元件可以是至少一个半导体芯片,其中在施加的步骤中将产生电流的层装置施加在所述至少一个半导体芯片的区域上。在这种情况下,多个薄层可以至少被施加在所述至少一个半导体芯片的表面的部分上。这提供了如下优点:产生电流的层装置被定位在要供给能量的半导体芯片附近并且也定位在布线附近,这能够实现来自 / 到产生电流的层装置的短的线路长度。

[0016] 在这种情况下,所述至少一个半导体芯片在接触侧上具有凹进部,其中在施加的步骤中将产生电流的层装置施加在该凹进部中。半导体芯片的接触侧可以是该半导体芯片的有源侧,在该有源侧上也可以有该芯片的电接触部。如果半导体芯片被注入在浇注材料中,则接触侧没有用浇注材料覆盖。在接触侧上的凹进部可以被布置为使得所述至少一个半导体芯片的接触部不受损害。半导体芯片可以与凹进部一起被预制在接触侧上。凹进部可以在接触侧的部分上延伸。该特别的实施形式提供了如下优点:在将产生电流的层结构集成到该电路中时不需要附加的分离的层用于构造蓄能器的多个薄层。

[0017] 在施加的步骤中,产生电流的层装置也可以被施加在所述至少一个半导体芯片的背侧的至少一部分上。所述至少一个半导体芯片的背侧可以被理解为与所述至少一个半导体芯片的接触侧背离的表面。多个薄层在这种情况下可以被施加在所述至少一个半导体芯片的背侧的部分上或者被施加在整个背侧上。在该背侧上也可以是凹进部或者加深部,在该凹进部或者加深部中可以施加有产生电流的层装置。该其他的特别的实施形式提供了如下优点:产生电流的层装置的形成与该电路的布线几何结构无关地或没有损害该电路的布线几何结构地进行。

[0018] 此外,本发明提出了一种具有至少一个半导体芯片的电路,所述至少一个半导体芯片被注入有浇注材料,该电路具有以下特征:

产生电流的层装置,所述产生电流的层装置被施加用于在具有至少一个半导体芯片的电路的元件上构造电化学元件。

[0019] 产生电流的层装置可以用作用于存储能量的装置,并且给该电路提供供电电压、稳定的参考电压或者短时的旁路电压(Ueberbrueckungsspannung)。

[0020] 此外,本发明提出了一种带有根据本发明的电路的传感器模块。

[0021] 传感器模块例如可以被理解为具有分析 IC 的磁传感器、压力传感器、惯性传感器等等。在该传感器模块中,可以有利地采用根据本发明的电路。因此,根据本发明的晶片级封装工艺可以与集成蓄能器一起被用在传感器模块中。传感器的使用可能性例如在 RFID 标签中。因此,传感器模块、例如压力传感器可以是能量自主的或能量辅助的。

附图说明

[0022] 以下借助所附的附图示例性地详细阐述本发明。其中：

图 1 至 7 示出了根据本发明的实施例的处于制造过程中的电路的图示；以及

图 8 至 11 示出了根据本发明的实施例的方法的流程图。

[0023] 在以下对本发明的优选实施例的描述中，针对在不同附图中示出的并且类似起作用的元件使用了相同的或者类似的附图标记，其中省去了对这些元件的重复描述。

具体实施方式

[0024] 图 1 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。该层结构包括支承体衬底 110、粘合膜 120 形式的胶粘剂、半导体芯片 130 和模制材料或浇注材料 140。该方法基于晶片级封装工艺。在此，借助粘合膜 120 将芯片 130 固定在支承体衬底 110 上并且紧接着进行过模制或者注入。

[0025] 在支承体衬底 110 的上侧上有粘合膜 120 的薄层。在粘合膜 120 的表面上，将半导体芯片 130 彼此相邻地粘接。半导体芯片 130 可以在粘合膜 120 上被布置成一个或多个行或者被布置成其他图案。所粘贴的半导体芯片 130 被注入在浇注材料 140 中。在图 1 的截面图中，为了清楚易懂和适宜性起见仅仅示出了通过晶片的部分的层结构的横截面。所示出的结构可以在整个晶片上以所示出的方式和方法重复。

[0026] 支承体衬底 110 由适于该工艺的材料、例如晶片或者金属板构成。支承体衬底此处可以由合适的在本领域中公知的材料来制造。在这种情况下自然也可以涉及合适材料的组合。支承体衬底 110 具有两个主表面。

[0027] 粘合膜 120 在支承体衬底 110 的两个主表面之一(图 1 中的上部主表面)上以薄的层被施加。粘合膜 120 覆盖支承体衬底 110 的在图 1 中所示的整个主表面。粘合膜 120 可以由合适的在本领域中公知的胶粘剂材料来制造。在这种情况下自然也可以涉及合适材料的组合。

[0028] 半导体芯片 130 分别在其主表面之一上被固定在粘合膜 120 上。半导体芯片 130 是相同的或者不同的集成电路或者是基于半导体衬底(例如硅)的微结构化的器件或者纳米结构化的器件。在图 1 中例如示出了四个半导体芯片 130。半导体芯片 130 在下文中为了更好的清楚性目的在图 1 中从左向右被称作芯片 A、芯片 B、芯片 C 和芯片 D。芯片 A 和 B 与第一电路相关，而芯片 C 和 D 与第二电路相关。在芯片 A 和芯片 B 之间以及在芯片 C 和芯片 D 之间的横向距离小于在芯片 B 和芯片 C 之间的横向距离，在图 1 中大致为一半大。在半导体芯片 130 被粘接到粘合膜 120 上的下侧上存在半导体芯片 130 的连接面。半导体芯片 130 的下侧在这种情况下是半导体芯片 130 的有源侧或者接触侧。半导体芯片 130 的连接面或者电接触部在图 1 中在芯片的下端部上被示为扁平的矩形。在图 1 中，芯片 A 和芯片 C 各具有一个连接面，而芯片 B 和芯片 D 各具有两个连接面。半导体芯片 130 可以具有其他连接面，这些其他的连接面在图 1 中所选择的剖切平面之前或者之后。

[0029] 模制材料或浇注材料 140 (也公知为模制复合物)可以由合适的在本领域公知的材料来制造。在这种情况下也自然可以涉及合适材料的组合。浇注材料 140 在图 1 中作为

向上平面的覆盖层被布置在半导体芯片 130 上。浇注材料 140 在除了半导体芯片 130 被固定在粘合膜 120 上的那侧之外的所有侧包围和覆盖半导体芯片 130。浇注材料 140 围绕所有被布置在粘合膜 120 上的半导体芯片 130 并且在所述半导体芯片 130 上形成连续的层。在粘合膜 120 的未粘贴有半导体芯片 130 的区域中,浇注材料 140 与粘合膜 120 接触。如在图 1 中所示的那样,半导体芯片 130 的有源侧和浇注材料 140 对于粘合膜 120 在一个平面中平齐地结束。

[0030] 因此,图 1 中所示的层结构可以通过以下方式借助晶片级封装工艺来制造:待封装的半导体芯片 130 以有源侧向下借助合适的材料、优选地粘合膜 120 被固定到支承体衬底 110 上。接着,半导体芯片 130 借助合适的模制方法、有利地例如是膜模制(Filmmolden)而以浇注材料 140 来过模制或被注入有浇注材料 140。

[0031] 图 2 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。该方法基于晶片级封装工艺。图 2 中所示的层结构类似于在图 1 中所示的层结构,不同之处在于:粘合膜 120 和支承体衬底 110 被去除,并且在半导体芯片 130 和浇注材料 140 的现在显露的表面上利用例如涂装、金属溅射、光刻等等的半导体技术安放布线层 250。

[0032] 布线平面或者布线层 250 覆盖半导体芯片 130 的有源侧和浇注材料 140 的下部表面。在布线层 250 的朝向半导体芯片 130 的表面上形成导电连接,用于半导体芯片彼此间并且向外的布线(后者在图 2 中未示出)。在图 2 中通过在第一布线层 250 中的扁平的矩形示出了芯片彼此间的两个导电连接或者印制导线。图 2 中所示的连接在芯片 A 的连接面与芯片 B 的连接面之间和在芯片 C 的连接面与芯片 D 的连接面之间走向。在芯片 B 和芯片 C 之间不存在导电连接,因为这些芯片分别与稍后被分离的不同电路相关。在图 2 中,布线层 250 大致具有图 1 中的粘合膜 120 的厚度。

[0033] 为了从图 1 中所示的层结构出发得到图 2 中所示的层结构,实施晶片级封装工艺的其他步骤。从图 1 中的状态出发,将粘合膜 120 和支承体衬底 110 从半导体芯片 130 和模制材料或浇注材料 140 脱离。因此,获得一类芯片-模制材料复合晶片。基于晶片形式,所述复合晶片现在可以在半导体技术的公知设备上被进一步加工。在去除膜 120 和支承体衬底 110 之后,布线平面 250 借助如涂装、金属溅射、光刻等等的半导体技术来安放。利用譬如金属溅射、光刻或者电镀的半导体技术方法,实现了半导体芯片 130 的电布线,或者实现了在不同半导体芯片在一个封装中的情况下的多个芯片的电布线。

[0034] 图 3 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。图 3 中所示的层结构类似于图 2 中所示的层结构,不同之处在于:在布线层 250 上施加有电池层 360。这些图中所示的层厚度只是出于清楚易懂的原因这样被选择。实际的层厚度可以不同于所示的层厚度。

[0035] 根据图 3 的截面图,电池层 360 具有薄层电池形式的两个产生电流的层装置 370,用于各自构造蓄能器,并且电池层 360 具有针对外部连接的两个接触垫或接触连接面 380。因此,两个电池 370 被集成到电池层 360 中。整个电路的接触连接面的数目可以不同于在该截面图中所示的两个接触连接面,并且例如明显更高。芯片 B 和 D 的连接面分别通过经由布线层 250 和电池层 360 的穿通接触部而与接触连接面 380 之一导电连接。在图 3 中,电池层 360 大致具有布线层 250 的六倍的厚度。布线层 250 在此被布置在半导体芯片 130

或者浇注材料 140 与电池层 360 之间。产生电流的层装置 370 与电池层 360 的朝向布线层 250 的表面平齐地结束,并且在图 3 中在厚度方面延伸穿过电池层 360 的层厚度的大约四分之三。接触连接面 380 被布置在电池层 360 的背离布线层 250 的表面上。

[0036] 产生电流的层装置 370 的第一产生电流的层装置在相邻的芯片 A 和 B 的中间空隙上并且在相邻的芯片 A 和 B 的边缘区域上延伸。产生电流的层装置 370 的第二产生电流的层装置在相邻的芯片 C 和 D 的中间空隙上和相邻的芯片 C 和 D 的边缘区域上延伸。产生电流的层装置的第一产生电流的层装置通过布置在布线层 250 的下侧或者电池层 360 的上侧上的印制导线和穿通接触部与布线层 250 的上侧上的印制导线导电连接。芯片 B 和 D 的连接面分别通过穿过层 250、360 的穿通接触部而与接触连接面 380 之一导电连接。

[0037] 为了从图 2 中所示的层结构出发得到图 3 中所示的层结构,在晶片级封装工艺的步骤中利用如金属溅射、光刻或者电镀的半导体技术方法与布置在电池层 360 中的产生电流的层装置 370 共同实现电池层 360。在此,首先,产生电流的层装置 370 可以被施加到布线层 250 上,并且紧接着被电池层 360 的基本材料包围。可替换地,首先可以将电池层 360 的基本材料的部分施加到布线层 250 上,紧接着将产生电流的层装置 370 施加到基本材料的凹处部中并且最后施加电池层 360 的其他基本材料,以便遮盖产生电流的层装置 370。因此,利用诸如溅射或者沉积的工艺此外还在电池层 360 上或者在电池层 360 中实现一个或多个产生电流的层装置 370。与施加电池 370 并行地或在电池沉积之前或者紧接着电池沉积,利用如金属溅射、光刻或者电镀的半导体技术方法实现硅芯片的电布线或者实现在不同的硅芯片在一个封装中的情况下的多个芯片的电布线,并且实现了用于接触封装的接触垫。

[0038] 在根据本发明的该实施例中,在制造图 2 中的芯片-模制材料复合晶片之后,在所述复合晶片的有源侧上进行产生电流的层装置 370 或薄层电池的集成。通过与模制材料 140 的耐温性匹配的合适的方法将针对电池的层系统 370 施加到复合晶片上。

[0039] 利用简单的方法、譬如 2D 层的溅射,这样可以实现可以提供少量容量、例如针对稳定的参考电压或者短的旁路电压提供少量容量的 2D 电池。另外的可能方法例如是借助例如在气相中的合适的前体进行沉积或者是所谓的“原子层沉积(ALD, atomic layer deposition)”,所谓的“原子层沉积(ALD)”逐个单层地沉积并且在此实现了非常好的层质量以及沉积的高一致性。

[0040] 也可能的是实现如下三维电池:所述三维电池在相同的面积需求的情况下能够实现明显更高的容量并且这样例如能够实现这样生产的系统在较长的时间段上的自主运行。这在本发明的该实施例中在晶片的有源前侧上通过如下方式进行:合适的材料、例如苯并环丁烯(BCB, Benzocyclobuten)以较高的层厚度被施加并且被结构化。在另一实施形式中,半导体芯片也可以以合适的方法、譬如 DRIE/ 开槽(Trenchen)来预先结构化。紧接着,电池层系统以如下合适的方法来施加:该方法能够实现以充分的层厚度和一致性沉积在被结构化的衬底上。

[0041] 因此获得了根据本发明的实施例的在前侧上具有集成的薄层电池(2D 或 3D)的晶片级封装。

[0042] 图 4 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。图 4 中所示的层结构类似于图 2 中所示

的层结构,不同之处在于:在浇注材料 140 的背离布线层 250 的表面上施加有带有产生电流的层装置 470 的电池层 460。此外,不同于图 2 和图 3,在布线层 250 中和在布线层 250 上形成接触连接面 380。产生电流的层装置对半导体芯片或者对布线平面的(图 4 中未示出的)接触优选地可以通过在浇注材料中的导电穿通接触部来进行。针对外部连接的两个接触垫或接触连接面 380 根据图 4 的截面图被布置在布线层 250 的背离半导体芯片 130 的接触侧的表面上。整个电路的接触连接面的数目自然可以不同于在该截面图中所示的两个接触连接面,并且明显更高。芯片 B 和 D 的连接面分别通过穿过布线层 250 的穿通接触部而与接触连接面 380 之一导电连接。

[0043] 电池层 460 在图 4 中具有薄层电池形式的两个产生电流的层装置 470,用于各自构造蓄能器。在图 4 中,电池层 460 大致具有布线层 250 的四倍的厚度。产生电流的层装置 470 与电池层 460 的朝向浇注材料 140 的表面平齐地结束。产生电流的层装置 470 在图 4 中在厚度方面延伸穿过电池层 460 的层厚度的大约四分之三。

[0044] 产生电流的层装置 470 的第一产生电流的层装置在相邻的芯片 A 和 B 的中间空隙上并且至少在相邻的芯片 A 和 B 的边缘区域上延伸。在图 4 中,产生电流的层装置 470 的第一产生电流的层装置多数部分在芯片 A 上延伸。产生电流的层装置 470 的第二产生电流的层装置在相邻的芯片 C 和 D 的中间空隙上并且至少在相邻的芯片 C 和 D 的边缘区域上延伸。在图 4 中,产生电流的层装置 470 的第二产生电流的层装置多数部分在芯片 C 上延伸。产生电流的层装置 470 与其余的电路或其余的封装或者复合晶片的导电连接为了简单起见而在图 4 中未示出,但是在实际电路中自然如本领域技术人员所清楚的那样来实施。

[0045] 为了从图 2 中所示的层结构出发得到图 4 中所示的层结构,在晶片级封装工艺的步骤中利用如金属溅射、光刻或者电镀的半导体技术方法在布线层 250 上实现接触垫 380,用于接触封装。根据该实施例,利用诸如溅射或者沉积的工艺此外还在电池层 460 上或者在电池层 460 中实现一个或多个产生电流的层装置 470。利用半导体技术方法(金属溅射、光刻、电镀)进行硅芯片(或者在不同硅芯片在一个封装中的情况下的多个芯片)的电布线和用于接触封装的接触垫与施加电池并行地或在电池沉积之前或者紧接着电池沉积来实现。

[0046] 在根据本发明的该实施例中,在制造图 2 的芯片-模制材料复合晶片之后,在所述复合晶片的与布线层 250 对置的背侧上进行产生电流的层装置 470 或薄层电池的集成。通过与模制材料 140 的耐温性匹配的合适的方法将针对电池的层系统 470 施加到所述复合晶片上。

[0047] 利用简单的方法、譬如溅射 2D 层,这样可以实现如下 2D 电池:所述 2D 电池可以提供少量容量、例如针对稳定的参考电压或者短的旁路电压提供少量容量。其他可能的方法例如是借助例如在气相中的合适的前体进行沉积或者是所谓的“原子层沉积(ALD)”,所述“原子层沉积(ALD)”逐个单层地沉积并且在此实现了非常好的层质量以及沉积的高一致性。

[0048] 也可能的是实现如下三维电池:所述三维电池在相同的面积需求的情况下能够实现明显更高的容量并且这样例如能够实现这样生产的系统在较长的时间段上的自主运行。这在本发明的该实施例中在晶片的背侧上通过如下方式进行:合适的材料、例如苯并环丁烯(BCB)以较高的层厚度被施加并且被结构化。在另一实施形式中,半导体芯片也可以以合

适的方法、譬如 DRIE/ 开槽来预先结构化。紧接着,电池层系统以如下合适的方法来施加:该方法能够实现以充分的层厚度和一致性沉积在被结构化的衬底上。

[0049] 因此获得了根据本发明的实施例的在背侧上具有集成的薄层电池(2D 或者 3D)的晶片级封装。

[0050] 图 5 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。图 5 中所示的层结构类似于图 2 中所示的层结构,主要不同在于:在浇注材料 140 的与布线层 250 背离的表面中施加有产生电流的层装置 570。图 5 中所示的截面图仅仅示出了具有唯一的处于制造过程中的电路的复合晶片的部分,其中该电路例如具有芯片 A 和芯片 B 或者具有芯片 C 和芯片 D。

[0051] 此外,在图 5 中所示的本发明实施例(类似于图 4 中的实施例)中,在布线层 250 中和在布线层 250 上形成接触连接面 380。产生电流的层装置 570 被施加在如下凹进部或者加深部中:所述凹进部或者加深部被形成在浇注材料 140 的背离布线层 250 的表面(图 2 中的复合晶片的背侧)中。形成有产生电流的层装置 570 的凹进部在复合晶片的背侧的边缘区域中在浇注材料 140 中延伸。带有产生电流的层装置 570 的该凹进部在图 5 的截面图中被布置为使得这些凹进部和产生电流的层装置 570 没有重叠半导体芯片 130 之一。产生电流的层装置 570 的厚度为布线层 250 的厚度的大约五倍。产生电流的层装置 570 的厚度对应于凹进部的深度。因此,产生电流的层装置 570 与复合晶片的背侧上的浇注材料平齐地结束。

[0052] 根据该实施例,封装经焊接接触部被接触到上级的印刷电路板 590 上,并且电池经线接合被接触到上级的印刷电路板 590 上。另一(未示出的)可能性会是借助在模制材料中的穿通接触部将电池接触到布线平面 250 上。

[0053] 为了从图 2 中所示的层结构出发得到图 5 中所示的层结构,只要不是已经存在,就在浇注材料 140 中形成凹进部。利用合适的工艺、譬如溅射或者沉积将产生电流的层装置 570 施加在该凹进部中。此外,针对接合线的连接面和接触垫 380 被构造用于接触产生电流的层装置 570。

[0054] 在根据本发明的该实施例中,在制造图 2 中的芯片-模制材料复合晶片之后,在所述复合晶片的与布线层 250 对置的背侧上进行产生电流的层装置 570 或薄层电池的集成。通过与模制材料 140 的耐温性匹配的合适方法将针对电池的层系统 570 施加到在浇注材料 140 的背侧中的凹进部中。

[0055] 通过在制造晶片复合结构时(例如仿制被结构化的模制工具时)的合适方法可以制造被结构化的背侧,或者利用合适的结构化方法或者对模制材料 140 的有针对性地刻蚀来结构化在复合晶片的背侧上的平坦的模制材料 140。紧接着,电池层系统 570 以合适的方法被施加。在这种情况下也应注意模制材料 140 的温度限制。然而,必要时例如使用与标准不同的具有较高的偏差温度的合成材料。

[0056] 根据一种实施例,在图 5 中所示的布局中,3D 电池可以被施加到复合晶片的背侧中。得到了根据本发明的实施例的在背侧中具有封装集成的薄层电池(3D)的晶片级封装。

[0057] 图 6 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。图 6 中所示出的层结构类似于图 2 中所示的层结构,主要不同在于:在半导体芯片 130 的接触侧的凹进部中施加有产生电流的层

装置 670。图 6 中所示的截面图仅仅示出了唯一的处于制造过程中的电路,其中该电路例如具有芯片 A 和芯片 B 或者具有芯片 C 和芯片 D。凹进部被形成在芯片 A 或芯片 C 的接触侧中。

[0058] 此外,在本发明的在图 6 中所示的实施例(类似于图 4 和图 5 中的实施例)中,在布线层 250 中和在布线层 250 上形成接触连接面 380。

[0059] 产生电流的层装置 670 在半导体芯片 130 的朝向布线层 250 的表面(半导体芯片 130 的接触侧或者有源侧)上被施加在凹进部中。半导体芯片 130 的接触侧中的凹进部在图 6 的截面图中从左边缘延伸直至大约半导体芯片 130 的接触侧的中部中。然而,凹进部的延伸可以不同于图 6 中所示的延伸,并且例如更小或者更大。产生电流的层装置 670 的厚度大致对应于布线层 250 的厚度。产生电流的层装置 670 的厚度对应于凹进部的深度。因此,产生电流的层装置 670 与半导体芯片 130 的接触侧平齐地结束。

[0060] 为了获得图 6 中所示的层结构,首先利用诸如溅射或者沉积的工艺,将产生电流的层装置 670 施加在半导体芯片 130 的接触侧或前侧或者有源侧上的凹进部中。接着,带有集成的薄层电池 670 的半导体芯片 130 在晶片级封装的在图 1 和图 2 中所描述的工艺流的范围中被封装。此外,在晶片级封装工艺的步骤中利用如金属溅射、光刻或者电镀的半导体技术方法在布线层 250 上实现接触垫 380,用于接触封装。

[0061] 因此,获得根据本发明的实施例的晶片级封装,其中首先将薄层电池集成到芯片的前侧(有源侧)上。因此,芯片集成的电池通过集成到硅晶片的芯片前侧或有源前侧上而形成。

[0062] 图 7 示出了根据本发明的实施例的处于制造过程中的电路的层结构的截面图。该电路在此借助根据本发明的实施例的方法来制造。图 7 中所示出的层结构类似于图 2 中所示的层结构,主要不同在于:在半导体芯片 130 的与半导体芯片 130 的接触侧对置的背侧上分别施加有产生电流的层装置 770。图 7 中所示的截面图仅仅示出了唯一的处于制造过程中的电路,其中该电路例如具有芯片 A 和芯片 B 或者具有芯片 C 和芯片 D。

[0063] 此外,在本发明的在图 7 中示出的实施例中,类似于图 4 至图 6 的实施例,在布线层 250 中和在布线层 250 上形成接触连接面 380。

[0064] 产生电流的层装置 770 被施加在半导体芯片 130 的背离布线层 250 的并且与接触侧对置的表面(半导体芯片 130 的背侧)上。在半导体芯片 130 的背侧上的产生电流的层装置 770 在图 7 的截面图中在半导体芯片 130 的整个背侧、即整个表面上延伸。然而,产生电流的层装置 770 的延伸可以不同于图 7 中的延伸。

[0065] 为了获得图 7 中所示的层结构,首先利用诸如溅射或者沉积的工艺将产生电流的层装置 770 施加在半导体芯片 130 的背侧上。接着,带有集成的薄层电池 770 的半导体芯片 130 在晶片级封装的在图 1 和图 2 中所描述的工艺流的范围中被封装。产生电流的层装置与半导体芯片的(图 7 中未示出的)接触优选地可以通过在半导体芯片中从背侧到接触部前侧的导电穿通接触部来实现。此外,在晶片级封装工艺的步骤中利用如金属溅射、光刻或者电镀的半导体技术方法在布线层 250 上实现接触垫 380,用于接触封装。

[0066] 因此获得了根据本发明的实施例的晶片级封装,其中薄层电池事先被集成到硅晶片/芯片的背侧上。因此,芯片集成的电池通过集成到芯片背侧或硅晶片的未被使用的背侧上来形成。

[0067] 图 8 示出了根据本发明的实施例的用于构造具有至少一个半导体芯片的电路的方法的流程图。在步骤 805, 由多个薄层构成的产生电流的层装置在时间上相继地被施加在至少一个半导体芯片的接触侧的凹进部上。在步骤 810, 至少一个半导体芯片以接触侧被安置在支承体衬底上。在步骤 820, 支承体衬底上的至少一个半导体芯片被注入有浇注材料。在步骤 830, 支承体衬底从至少一个半导体芯片被脱离, 其中至少一个半导体芯片的接触侧被显露。因此, 现在提供了半导体芯片-浇注材料复合晶片, 在所述半导体芯片-浇注材料复合晶片上借助公知的方法可以施加布线层。

[0068] 图 9 示出了根据本发明的另一实施例的用于构造具有至少一个半导体芯片的电路的方法的流程图。在步骤 915, 由多个薄层构成的产生电流的层装置同时或者在时间上相继地被施加在至少一个半导体芯片的与接触侧对置的背侧上。这优选地还在半导体芯片的晶片复合结构中进行。在步骤 810, 接着至少一个半导体芯片以接触侧被安置在支承体衬底上。在步骤 820, 至少一个半导体芯片与多个薄层和支承体衬底共同被注入有浇注材料。在步骤 830, 支承体衬底从至少一个半导体芯片被脱离, 其中至少一个半导体芯片的接触侧被显露。因此, 现在提供了半导体芯片-浇注材料复合晶片, 在所述半导体芯片-浇注材料复合晶片上可以借助公知的方法施加布线层。因此, 根据该实施例, 在芯片被注入之前首先将电池施加到芯片背侧上。

[0069] 图 10 示出了根据本发明的另一实施例的用于构造具有至少一个半导体芯片的电路的方法的流程图。在步骤 810, 至少一个半导体芯片以接触侧被安置在支承体衬底上。在步骤 820, 支承体衬底上的至少一个半导体芯片被注入有浇注材料。在步骤 1025, 由多个薄层构成的产生电流的层装置在时间上相继地被施加在浇注材料上。在步骤 830, 支承体衬底从至少一个半导体芯片脱离, 其中至少一个半导体芯片的接触侧被显露。步骤 830 和 1025 也可以以相反的顺序来实施。因此, 现在提供了半导体芯片-浇注材料复合晶片, 在所述半导体芯片-浇注材料复合晶片上可以借助公知的方法施加布线层。

[0070] 图 11 示出了根据本发明的另一实施例的用于构造具有至少一个半导体芯片的电路的方法的流程图。在步骤 810, 至少一个半导体芯片以接触侧被安置在支承体衬底上。在步骤 820, 支承体衬底上的至少一个半导体芯片被注入有浇注材料。在步骤 830, 支承体衬底从至少一个半导体芯片被脱离, 其中至少一个半导体芯片的接触侧被显露。因此, 现在提供了如下的至少一个半导体芯片, 所述至少一个半导体芯片除了接触面之外被注入有浇注材料。在步骤 1140, 借助诸如金属溅射、涂装、光刻或者电镀的半导体技术方法, 在至少一个半导体芯片的接触侧上形成布线层。在步骤 1145, 由多个薄层构成的产生电流的层装置在时间上相继地被施加在布线层上。

[0071] 紧接着, 可以分别分割复合晶片。分别与施加电池并行地或在电池沉积之前或者紧接着电池沉积, 利用如金属溅射、光刻或者电镀的半导体技术方法实现硅芯片的电布线或者实现在不同硅芯片在一个封装中的情况下的多个芯片的电布线, 并且实现接触垫, 用于接触封装。

[0072] 替换于在时间上相继地施加电化学元件的各个层, 如依据上述实施例所描述的那样, 也可以将预制的电化学元件作为一个单元来施加。该行为方式尤其是可以应用于依据图 3 和 4 所描述的实施例中。

[0073] 所描述的并且在附图中所示的实施例仅仅示例性地被选择。不同的实施例可以完

全或者关于各个特征彼此组合。一个实施例也可以通过另一实施例的特征来补充。根据已经进行何种预处理或者还要进行何种后处理,所述用于制造电路的方法也可以仅仅包括依据附图所描述的方法步骤中的一个或者各个方法步骤。

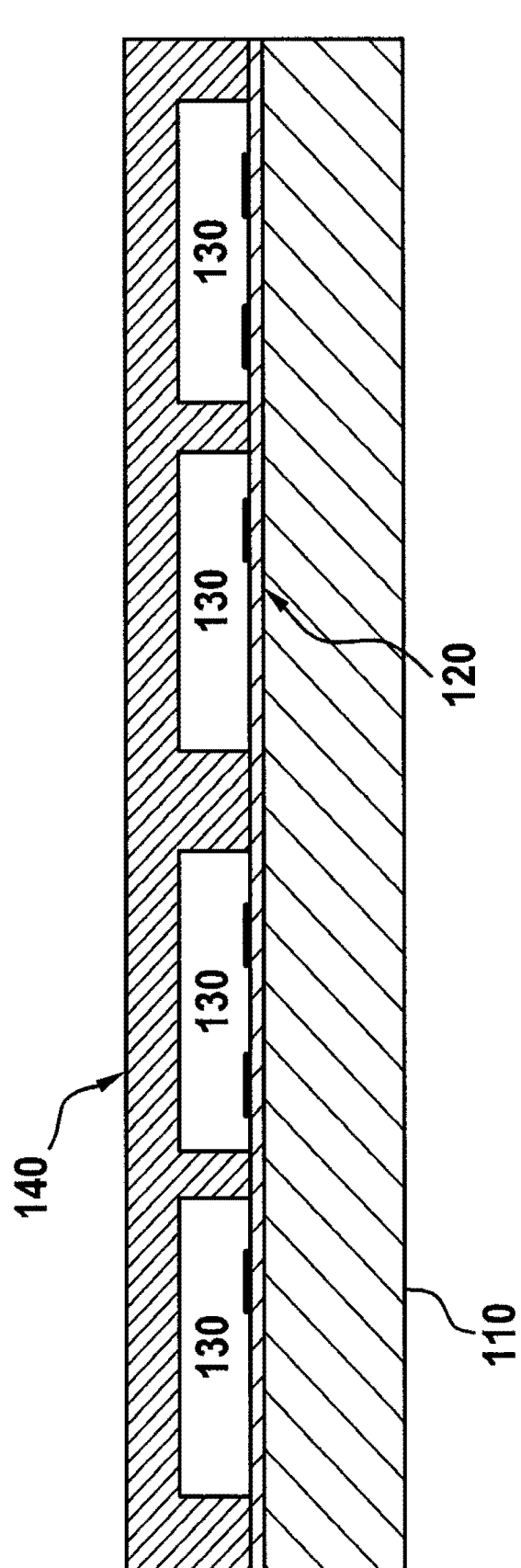


图 1

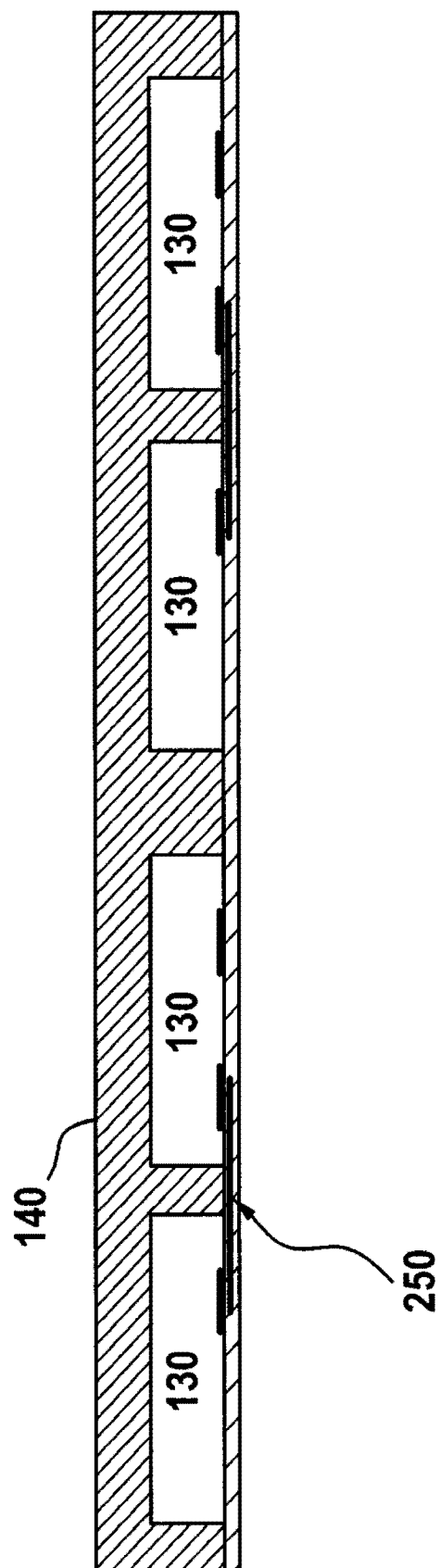


图 2

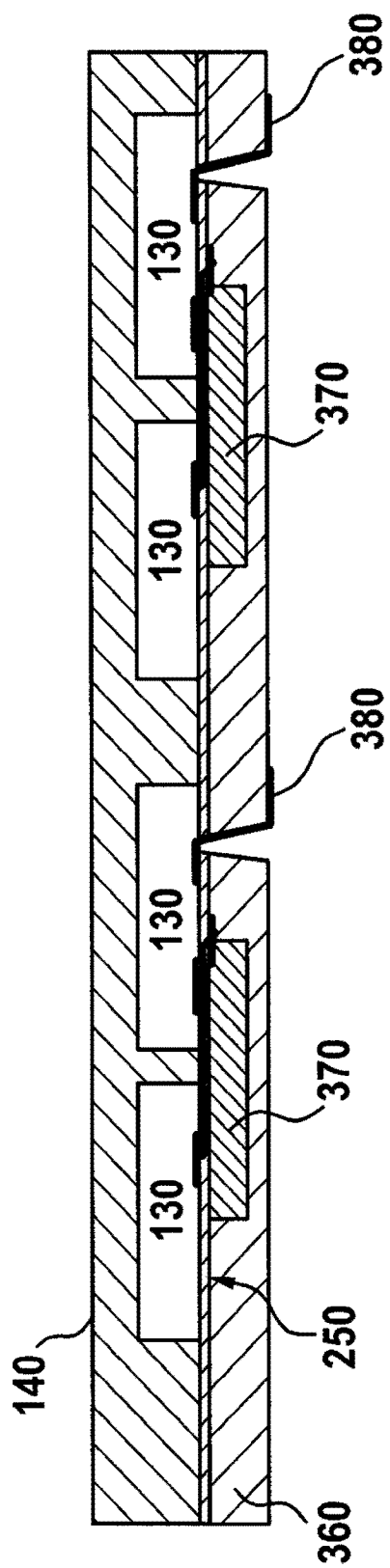


图 3

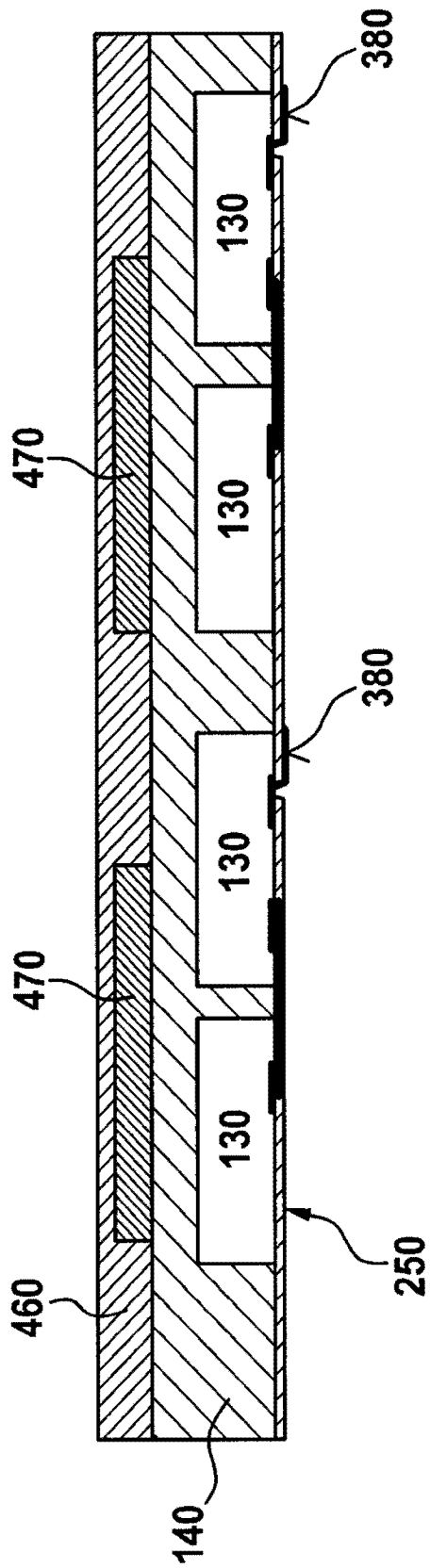


图 4

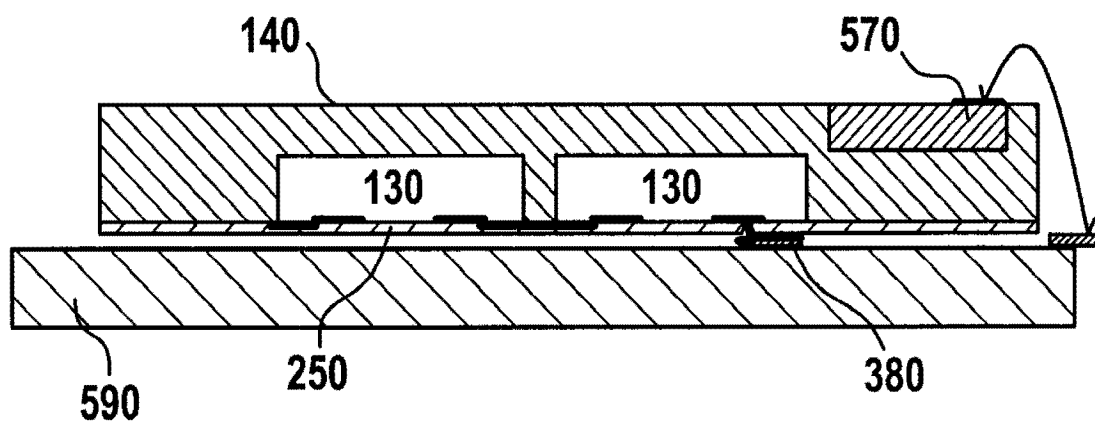


图 5

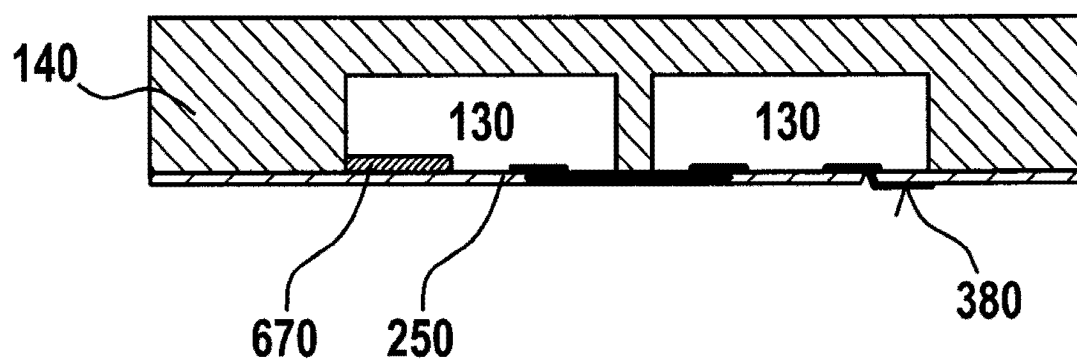


图 6

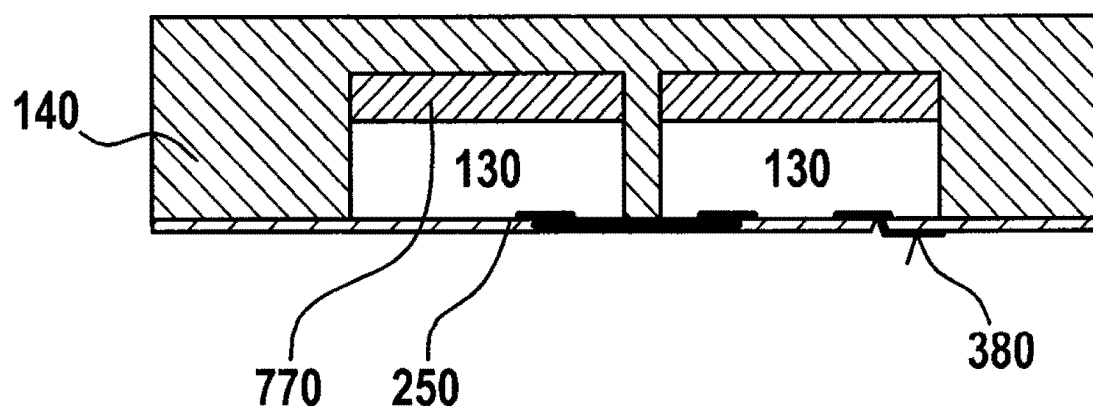


图 7

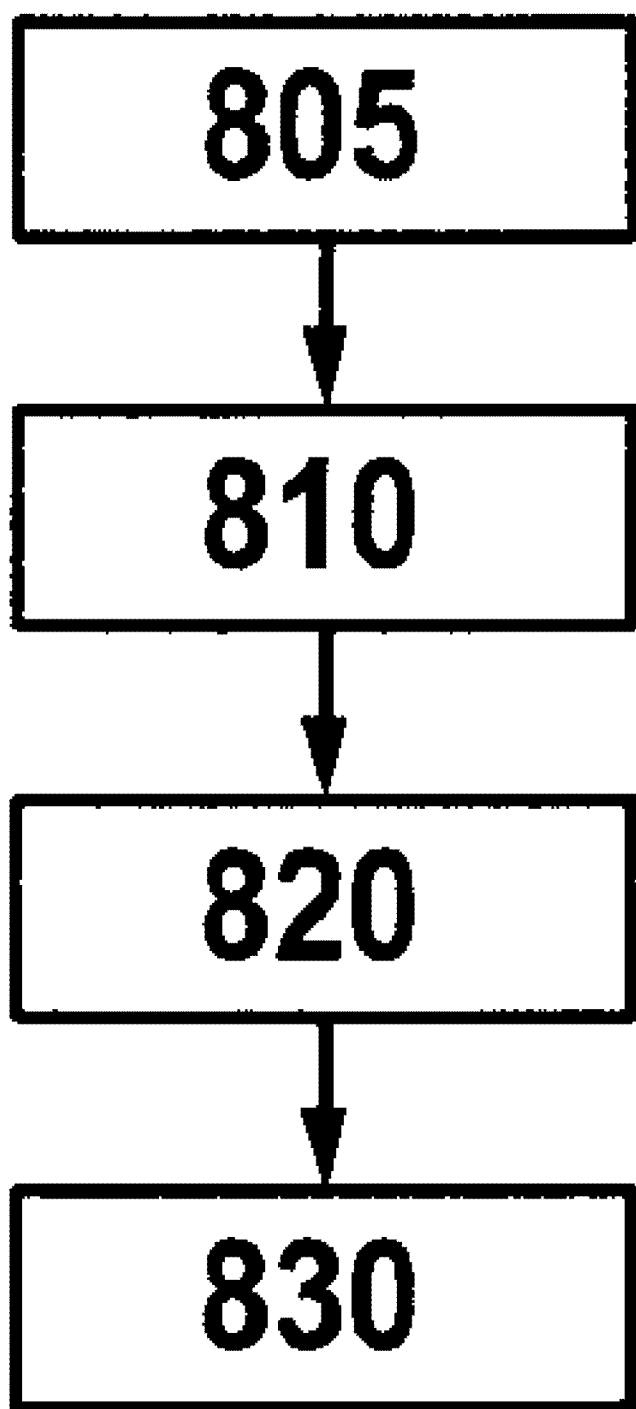


图 8

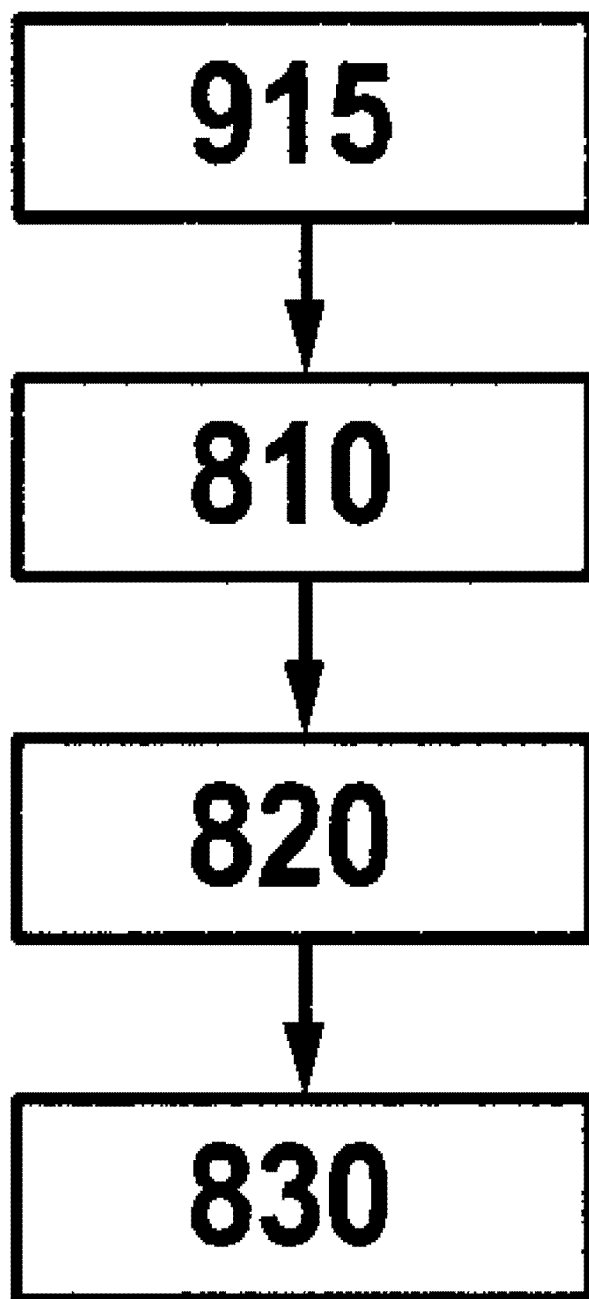


图 9

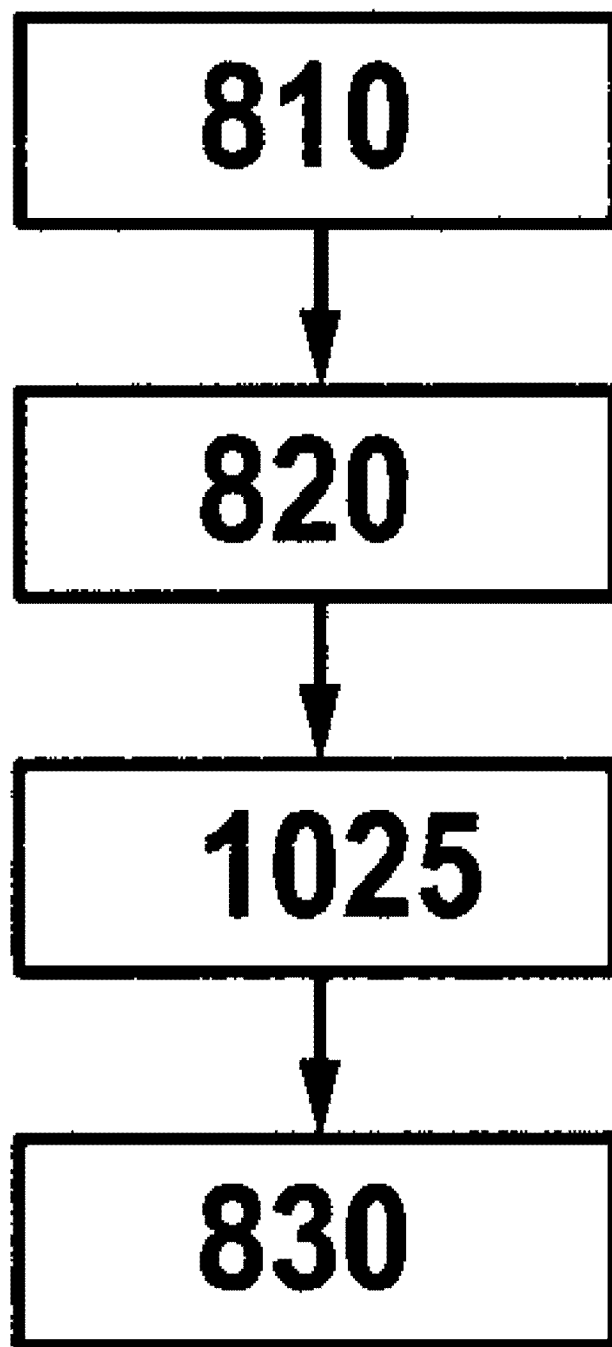


图 10

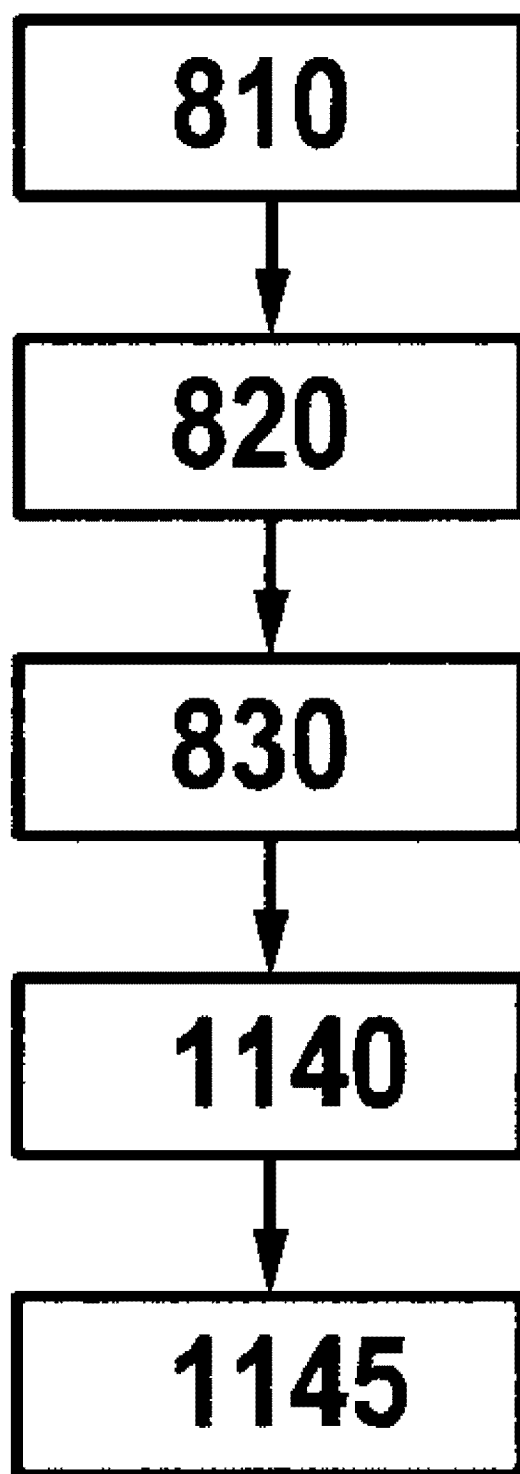


图 11