

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2007 年 1 月 4 日 (04.01.2007)

PCT

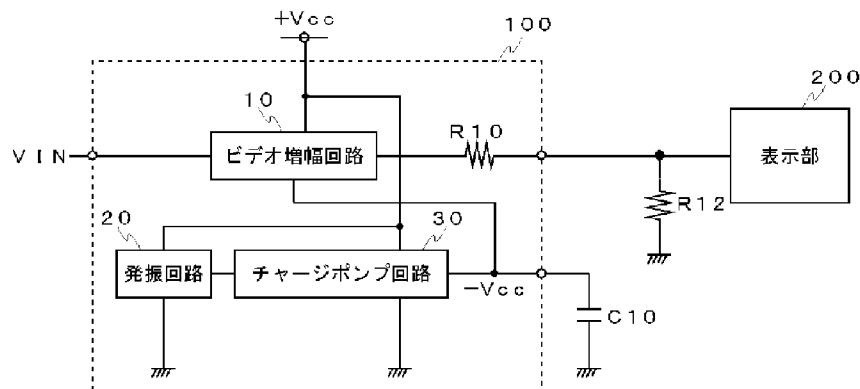
(10) 国際公開番号
WO 2007/000997 A1

- (51) 国際特許分類:
H04N 5/14 (2006.01) H04N 5/63 (2006.01)
- (21) 国際出願番号: PCT/JP2006/312805
- (22) 国際出願日: 2006 年 6 月 27 日 (27.06.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-189353 2005 年 6 月 29 日 (29.06.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD.) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 高間 欣也 (TAKAMA, Kinya) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町 2 1 ローム株式会社内 Kyoto (JP).
- (74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021 東京都渋谷区恵比寿西 2 - 1 1 - 1 2 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: VIDEO SIGNAL PROCESSING CIRCUIT AND ELECTRONIC DEVICE WITH SUCH VIDEO SIGNAL PROCESSING CIRCUIT MOUNTED THEREIN

(54) 発明の名称: ビデオ信号処理回路、およびそれを搭載した電子機器



20... OSCILLATION CIRCUIT
10... VIDEO AMPLIFYING CIRCUIT
30... CHARGE PUMP CIRCUIT
200... DISPLAY SECTION

(57) Abstract: A video amplifying circuit (10) amplifies a video signal with a prescribed gain. A charge pump circuit (30) generates different voltages from a prescribed fixed voltage to supply the video amplifying circuit (10) with a plurality of different power supply voltages, respectively. An oscillation circuit (20) supplies the charge pump circuit (30) with operation clock. Noise caused by the operation clock of the charge pump (30) is mixed in the video amplifying circuit (10). The oscillation circuit (20) sets the frequency of the operation clock to visually reduce quality deterioration due to image noise in an image generated by the video signal processed by the video amplifying circuit (10).

[続葉有]



WO 2007/000997 A1



添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: ビデオ増幅回路10は、ビデオ信号に所定の利得で増幅する。チャージポンプ回路30は、ビデオ増幅回路10にそれぞれ異なる複数の電源電圧を供給するため、所定の固定電圧から別の電圧を生成する。発振回路20は、チャージポンプ回路30に動作クロックを供給する。ビデオ増幅回路10には、チャージポンプ回路30の動作クロックに起因するノイズが混入される。発振回路20は、ビデオ増幅回路10により処理されたビデオ信号から生成される画像中に発生する画像ノイズによる品質低下を視覚的に軽減するよう、動作クロックの周波数を設定する。

明 細 書

ビデオ信号処理回路、およびそれを搭載した電子機器

技術分野

[0001] 本発明は、DC－DCコンバータなどから供給される電圧を利用したビデオ信号処理回路、およびそれを搭載した電子機器に関する。

背景技術

[0002] 映像信号を扱う電子回路(以下、ビデオ信号処理回路という。)にて、そのビデオ信号処理回路で使用する電源電圧が一種類ではなく、異なった複数の電圧が必要になることがある。このようなとき、外部の電源回路から複数の電源電圧を供給する手法が考えられる。また、外部から複数の電源電圧を供給する代わりに、供給する電源電圧を一種類にして、その電源電圧を異なる電圧に変換するためのチャージポンプ回路を使用して、複数の電圧を得る手法もある。

[0003] チャージポンプ回路は、その回路の動作原理上、動作クロックの立ち上がりおよび立ち下がりで発生するノイズや、出力電圧に残留する動作クロック周波数のリップル成分などにより、出力電圧が理想的にならないことが一般的である。例えば、特許文献1は駆動電圧に生じるリップルに起因した表示ムラについて開示する。

特許文献1:特開2001－92402号公報

発明の開示

発明が解決しようとする課題

[0004] このようなチャージポンプ回路で生成した電圧をビデオ信号処理回路に使用すると、ノイズが重畳された電圧の供給を受けてビデオ信号処理回路が動作することにより、ビデオ信号処理回路内の回路素子はその影響を受ける可能性がある。とくに、半導体集積回路などで同一のICチップ内にビデオ信号処理回路およびチャージポンプ回路を混載した場合、ICチップ内で直接、チャージポンプ回路の動作クロックがビデオ信号処理回路に干渉するため、より大きな問題となる。このようなビデオ信号処理回路で再生される映像には、チャージポンプ回路からのノイズ成分により、画面上に縞線などの画像ノイズが発生し、画質を低下させる原因となる。

[0005] 本発明はこうした状況に鑑みてなされたものであり、その目的は、DC－DCコンバータなどから電圧が供給される回路構成にて、画質低下の影響を軽減することができるビデオ信号処理回路、およびそれを搭載した電子機器を提供することにある。

課題を解決するための手段

[0006] 上記課題を解決するために、本発明のある態様のビデオ信号処理回路は、ビデオ信号に所定の処理を施すビデオ信号処理部と、ビデオ信号処理部にそれぞれ異なる複数の電源電圧を供給するため、所定の固定電圧から別の電圧を生成する回路と、別の電圧を生成する回路に動作クロックを供給するクロック生成回路と、を備え、クロック生成回路は、前記別の電圧を生成する回路の動作クロックに起因するノイズが混入される前記ビデオ信号処理部によって処理されたビデオ信号から生成される画像中に発生する画像ノイズによる品質低下を視覚的に軽減するよう、前記動作クロックの周波数が選ばれている。「所定の固定電圧」は、電源電圧であってもよい。「クロック生成回路」は、発振回路であってもよく、また所与のクロックを変換して新たなクロックを生成する回路であってもよい。

[0007] この態様によると、DC－DCコンバータなどの動作クロックの周波数を調整することにより、DC－DCコンバータなどのスイッチング動作によるノイズに起因する画像ノイズの画質に与える影響を視覚的に調整することができる。

[0008] クロック生成回路は、画像中に発生する画像ノイズの集合による線が斜め方向に流れるよう、動作クロックの周波数を設定してもよい。また、クロック生成回路は、線が所定の速度以上で移動するよう、動作クロックの周波数を設定してもよい。また、クロック生成回路は、線が複数本生じるよう、動作クロックの周波数を設定してもよい。動作クロックの周波数を90kHz～230kHzの範囲で設定してもよい。この態様によると、人間の目に目立ちにくい画像ノイズに調整することができる。

[0009] クロック生成回路は、動作クロックの周波数とビデオ信号の水平同期信号の周波数とが所定の関係を満たすよう、動作クロックの周波数を設定してもよい。動作クロックの周波数がビデオ信号の水平同期信号の周波数の整数倍または略整数倍にならないよう、動作クロックの周波数を設定してもよい。動作クロックの周波数がビデオ信号の水平同期信号の周波数の整数倍に近づくにしがって、生じる画像ノイズが静止

した縦線状となっていく。この態様によると、このような画像ノイズの発生を抑制することができる。

[0010] ビデオ信号処理部は、入力ビデオ信号を所定の利得で増幅するためのオペアンプを含んでもよい。オペアンプは、複数の電源電圧で動作し、少なくとも一方の電源電圧の供給を別の電圧を生成する回路から受けてもよい。別の電圧を生成する回路は、DC-DCコンバータであってもよく、DC-DCコンバータは、所定の固定電圧を降圧して負電圧を生成し、オペアンプは、正電源端子から所定の固定電圧の供給を受け、負電源端子から負電圧の供給を受けて動作してもよい。正負電源のオペアンプを用いることにより、オペアンプの出力電圧レベルを調整するができ、その後段の回路素子を簡素化することができる。

[0011] 少なくともビデオ信号処理部および別の電圧を生成する回路を同一半導体基板上に集積化してもよい。クロック生成回路も同一基板上に集積化してもよい。

[0012] 本発明の別の態様は、電子機器である。この電子機器は、ビデオ信号処理回路と、ビデオ信号処理回路に所定の固定電圧を供給する電池と、を備える。この態様によると、小規模な回路で複数電源のビデオ信号処理回路を構成することができ、DC-DCコンバータを使用することによる画質低下の影響も軽減することができる。

[0013] なお、以上の構成要素の任意の組合せ、本発明の表現を装置、方法、システムなどの間で変換したものもまた、本発明の態様として有効である。

発明の効果

[0014] 本発明によれば、DC-DCコンバータなどから電圧が供給される回路構成にて、画質低下の影響を軽減することができる。

図面の簡単な説明

[0015] [図1]水平同期信号にしたがってディスプレイ上に表示された画像の一例を示す図である。

[図2]本発明の実施形態1におけるビデオ信号処理回路および表示部の構成を示す図である。

[図3]発振周波数とリップル除去率との間の特性を示す図である。

[図4]発振回路の構成例を示す図である。

[図5]チャージポンプ回路で発生するノイズが前段の回路に流入する経路を示す図である。

[図6]ビデオ信号処理回路を搭載した携帯機器および表示装置を示す図である。

符号の説明

[0016] 10 ビデオ増幅回路、20 発振回路、30 チャージポンプ回路、100 ビデオ信号処理回路、110 電池、200 表示部、210 表示装置、310 デジタル-アナログ変換器、400 電子機器、410 ケーブル。

発明を実施するための最良の形態

[0017] 以下、本発明を好適な実施の形態をもとに図面を参照しながら説明する。各図面に示される同一または同等の構成要素、部材、処理には、同一の符号を付するものとし、適宜重複した説明は省略する。また、実施の形態は、発明を限定するものではなく例示であって、実施の形態に記述されるすべての特徴やその組み合わせは、必ずしも発明の本質的なものであるとは限らない。

[0018] まず前提として、本発明の実施形態におけるビデオ信号処理回路に入力されるビデオ信号について説明する。ビデオ信号には、画像情報の他に水平同期信号が含まれており、この水平同期信号に基づいて、テレビ画面などのディスプレイ上に画像が再生される。水平同期信号は、NTSC方式の場合、約15.734kHzの周波数が採用され、PAL方式の場合、約15.625kHzの周波数が採用されている。

[0019] 図1は、水平同期信号にしたがってディスプレイ上に表示された画像の一例を示す。水平同期信号にしたがって、電子ビームが画面内の左上から右下に走査していくことにより、画像が形成されていく。図1の走査線hに示すように、画面内の左端から右端までの走査を複数回繰り返すことにより、1枚の画像を形成していく。水平同期信号は、画面内の左端から右端までの1回の走査の周波数を規定する。

[0020] ここで、後述するチャージポンプ回路から混入されるノイズの周波数と、この水平同期信号との周波数とが一致した場合、画面上に縦線nのノイズが発生する。これは、両周波数が一致していると、各走査線hについて同じ位置にノイズnが発生することになり、それが画面上に縦一列に並ぶことになるからである。しかも、同じ位置にノイズが発生するため、静止して見える。上記チャージポンプ回路から混入されるノイズ

の周波数が水平同期信号の周波数の2倍になると、同様の原理で2本の静止した縦線 n が発生する。さらに、当該ノイズの周波数が高くなっても同様の現象が続き、当該ノイズの周波数と水平同期信号の周波数とが整数比になったところで、その比の数の縦線 n が発生する。

[0021] これに対し、チャージポンプ回路から混入されるノイズの周波数が水平同期信号の周波数に対して高くなっていくと、縦線が斜めになりながら横方向に流れるようになり、画面上のノイズが人間の目に見えにくくなる。上述したように、縦線 n は、画面上に静止しているため非常に目立つ。逆にいえば、縦線 n が発生しないように、両周波数の関係を設定すれば、チャージポンプ回路から混入されるノイズによる画質低下の影響を軽減することができる。以下、この知見を利用して、チャージポンプ回路の動作クロックを、水平同期信号の周波数の整数倍にならないよう、当該動作クロックの周波数に設定するビデオ信号処理回路について説明する。

[0022] 図2は、本発明の実施形態1におけるビデオ信号処理回路100および表示部200の構成を示す。本実施形態におけるビデオ信号処理回路100は、入力されるビデオ信号を増幅し、75 Ω ドライバを介して表示部200に供給する。ビデオ信号処理回路100は、ビデオ増幅回路10、発振回路20、およびチャージポンプ回路30を含む。また、ビデオ増幅回路10の出力端子は、第1抵抗 $R10$ を介して表示部200の入力端子に接続される。第1抵抗 $R10$ と表示部200の入力端子との接続点と、グラウンドとの間に第2抵抗 $R12$ が接続される。この第1抵抗 $R10$ および第2抵抗 $R12$ は、75 Ω ドライバとして機能する。

[0023] ビデオ増幅回路10、発振回路20、およびチャージポンプ回路30には、電源電圧 V_{cc} が供給される。ビデオ増幅回路10は、負電源が供給されるために第1容量 $C10$ に接続する。第1容量 $C10$ は、チャージポンプ回路30の出力電圧を保持する。図2では、ビデオ増幅回路10、発振回路20、チャージポンプ回路30、および第1抵抗 $R10$ をICチップ化した例を示している。本ビデオ信号処理回路100は、ICチップ化されている構成に限るものではなく、また、ICチップ化される場合も、設計者が任意の回路要素をICチップ化することができる。

[0024] ビデオ増幅回路10は、オペアンプなどを用いて構成され、入力されるビデオ信号

を所定の利得で増幅する。本実施形態では、オペアンプは単電源ではなく2電源すなわち正負電源を用いる。正負電源のオペアンプを用いると、直流成分を0Vレベルに設定することができ、オペアンプの出力に大きな容量を接続する必要がなく、回路全体の小型化に資する。

[0025] チャージポンプ回路30は、上述したようにビデオ増幅回路10に負の電圧を供給するため、電源電圧 V_{cc} を利用して当該負の電圧を生成する。すなわち、容量、並びにその容量の経路について電源電圧 V_{cc} とグラウンドとの第1経路および電源電圧 V_{cc} と出力電圧を保持するための容量との第2経路を切り替えるためのスイッチを基本構成として備える。チャージポンプ回路30は、このような処理にて電源電圧 V_{cc} を反転する。なお、チャージポンプ回路30は、DC-DCコンバータの一例であり、スイッチングレギュレータなどを用いてもよい。

[0026] 発振回路20は、チャージポンプ回路30内のスイッチのオンオフを制御するためのクロックを生成する。本実施形態では、このクロックの周波数を上記ビデオ信号の水平同期信号の周波数の整数倍にならないように調整する。チャージポンプ回路30の動作クロックの周波数について、ビデオ信号から生成される画像の品質の観点からは、低周波数にするほど、画像中に発生するノイズ自体を抑制することができる。また、高周波数にするほど、画像中のノイズの流れが速くなり人間の目に目立ちにくくなる。ノイズによる縞線は多いほど逆に気にならなくなるという感応評価もありえる。これに対し、チャージポンプ回路30の性能を十分に発揮させるためには、その仕様に応じた適当な周波数範囲がある。これらの観点を踏まえ、例えば、チャージポンプ回路30の動作クロックの周波数を90kHz～230kHz程度の範囲で設定し、かつ水平同期信号の整数倍にならないよう設定する。

[0027] チャージポンプ回路30の動作クロックを規定する発振回路20の発振周波数を高くすると、ビデオ増幅回路10のリップル除去率は低下する。図3は、発振周波数とリップル除去率との間の特性を示す。図3の横軸は発振周波数 f_{osc} を示し、対数スケールで記述している。縦軸はリップル除去率RRを示す。図3にて、A点に示すように発振周波数 f_{osc} が90kHzでリップル除去率RRが-45dBとなり、B点に示すように発振周波数 f_{osc} が230kHzでリップル除去率RRが-37dBとなる。この差の8dBは、

約2.5倍に相当する。そのとき、発振周波数 f_{osc} も $230/90=2.5$ 倍となる。すなわち、リップル除去率RRは発振周波数 f_{osc} に比例して低下する。

[0028] 一方、電源に発生するリップル電圧は発振周波数 f_{osc} に比例して低下するので、リップル電圧の減少とリップル除去率の増加が相殺されて、ビデオ増幅回路10の出力に現れるリップル電圧のレベルは発振周波数 f_{osc} に無関係になる。ただし、発振周波数 f_{osc} を下げていっても、リップル除去率の向上は頭打ちになるので、発振周波数 f_{osc} を下げるにも限界がある。

[0029] 一方、画面上に発生する干渉縞を制御するには、約15kHzの水平同期信号の整数倍、つまり約15kHz間隔で正確に制御しなければならない。発振回路20の発振周波数 f_{osc} を高くしていくと、発振周波数 f_{osc} に対する15kHzの割合がシビアになっていくので、発振周波数 f_{osc} の安定性が低下していく。これらの事情を考慮し、本実施形態では、チャージポンプ回路30の動作クロックを90kHz～230kHz程度の範囲に設定している。

[0030] 以下、チャージポンプ回路30の動作クロックの周波数を調整するための発振回路20の構成について説明する。図4は、発振回路20の構成例を示す。この発振回路20は、対をなす第1コンパレータCP22、第2コンパレータCP24およびフリップフロップ28を備える。第1コンパレータCP22および第2コンパレータCP24は、ウインドウコンパレータとして機能する。電源電圧 V_{cc} とグラウンドとの間に、第1定電流源24および第2定電流源26の直列回路が設けられる。第1定電流源24と第2定電流源26との接続点に並列に第2容量C20が設けられる。第2容量C20は、その接続点の電圧を三角波状にする。第2容量C20の出力電圧は、第1コンパレータCP22の反転入力端子および第2コンパレータCP24の非反転入力端子に印加される。第1コンパレータCP22の非反転入力端子および第2コンパレータCP24には、電源電圧 V_{cc} がそれぞれの抵抗ストリングで分圧された第1および第2リファレンス電圧が印加される。

[0031] 電源電圧 V_{cc} と第1定電流源24との間に第1スイッチSW22が設けられ、第1定電流源24と第2定電流源26との間の接続点と第2定電流源26との間に第2スイッチSW24が設けらる。第1スイッチSW22は、上記フリップフロップ28の出力信号によりオンオフ制御され、第2スイッチSW24は、その反転信号によりオンオフ制御される。ま

た、上記第1定電流源24に電流を与えるための電圧－電流変換回路22が設けられる。電圧－電流変換回路22は、第3リファレンス電圧 V_{ref} を元に生成された電圧に基づいて、第1定電流源24に与える電流を生成する。

[0032] 第1コンパレータCP22および第2コンパレータCP24は、それぞれの抵抗ストリングにより生成されたリファレンス電圧と、上記三角波状の入力電圧とを比較し、ハイレベル信号またはローレベル信号を出力する。第1コンパレータCP22の出力信号は、フリップフロップ28のリセット端子に入力され、第2コンパレータCP24の出力信号は、フリップフロップ28のセット端子に入力される。第1コンパレータCP22および第2コンパレータCP24は、入力端子の接続関係が逆になっているため、出力信号の位相も逆になる。フリップフロップ28は、第1コンパレータCP22および第2コンパレータCP24から入力される信号を所定の期間ラッチし、所定のタイミングでそれぞれ出力する。図4では、RSラッチ型のフリップフロップ28を記載している。フリップフロップ28の出力信号は方形波状の信号となり、チャージポンプ回路30に供給する動作クロックとなる。なお上述したように、この出力信号の逆位相の出力信号は、第2スイッチSW24をオンオフ制御するための信号となる。

[0033] このような発振回路20の構成にて、設計者は、発振回路20の出力信号の周波数を決定している抵抗値または容量値をレーザトリミング、またはダイオードザッピングなどを用いて調整する。これにより、チャージポンプ回路30で使用する動作クロックの周波数を、所望の値に設定することができる。

[0034] 例えば、図4に示すように、電圧－電流変換回路22に供給する基準電圧、第1定電流源24に供給する基準電流、第1コンパレータCP22および第2コンパレータCP24に供給する第1および第2リファレンス電圧などを、トリミングにより調整することができる。電圧－電流変換回路22に供給する電圧を調整するため、第3リファレンス電圧 V_{ref} とグラウンドとの間に第3抵抗R20から第8抵抗R29までの6つの抵抗が直列に接続される。第3抵抗R20、第4抵抗R22、第7抵抗R28および第8抵抗R29には、それぞれ並列に第1フューズF20、第2フューズF22、第3フューズF28および第4フューズF29が接続される。第5抵抗R24と第6抵抗R26との接続点から電圧－電流変換回路22に供給する基準電圧を得ている。設計者は、上記複数のフューズのうち

1つ以上をレーザで溶断することにより、抵抗ストリングを所定の分圧比に設定することができる。

[0035] 次に、電圧－電流変換回路22をオペアンプを用いて構成した場合、その帰還抵抗やそのリファレンス電圧を生成するための抵抗の値を調整することにより、出力電流を調整することができる。このように、入力電圧と出力電流との比を調整するための抵抗値の調整も、第9抵抗R30、第10抵抗R32、第11抵抗R34を含む抵抗ストリング、および第9抵抗R30、第10抵抗R32にそれぞれ並列に接続された第3フューズF30、第4フューズF32を用いて実現することができる。

[0036] また、電源電圧Vccとグラウンドとの間に第12抵抗R40から第17抵抗R49までの6つの抵抗が直列に接続される。第12抵抗R40、第13抵抗R42、第15抵抗R46および第16抵抗R48には、それぞれ並列に第7フューズF40、第8フューズF42、第9フューズF46および第10フューズF48が接続される。第14抵抗R44と第15抵抗R46との接続点から第1コンパレータCP22に供給する基準電圧を得ている。第2コンパレータCP24についても、第18抵抗R50、第19抵抗R52、第20抵抗R54、第21抵抗R56、第22抵抗R58、第23抵抗R59、第11フューズF50、第12フューズF52、第13フューズF56および第14フューズF58を用いた同様の回路構成とすることができる。

[0037] また、第2容量の容量値を調整してもよい。設計者は、これらの調整を1つ用いてもよいし、重畳的に用いてもよい。なお、ヒューズの代わりにダイオードを用いてもよい。その場合、ブレークダウン電圧を超える電流をダイオードに流して、ショートさせればよい。

[0038] 以上説明したように本実施形態によれば、ビデオ信号を増幅するビデオ増幅回路にチャージポンプ回路から電源を供給する場合、当該チャージポンプ回路から混入されるノイズの周波数と、上記ビデオ信号の水平同期信号との周波数とが所定の関係にならないよう、チャージポンプ回路の動作クロックを設定したことにより、上記ビデオ信号から生成される画像の品質低下の影響を軽減することができる。

[0039] より具体的に説明すると、まず、チャージポンプ回路から上記ビデオ増幅回路を構成するオペアンプの負電源端子に流入するノイズによる画質低下の影響を軽減する

ことができる。また、チャージポンプ回路の電源端子側もそのスイッチング動作に対応した電流変化が起きるが、図2に示したように、ビデオ増幅回路10およびチャージポンプ回路30が同一の電源線から電源電圧Vccの供給を受けている場合、当該電流変化によるノイズがビデオ増幅回路10を構成するオペアンプの正電源端子にも流入する可能性がある。これを防止するには、ビデオ増幅回路10とチャージポンプ回路30とを結ぶ電源線に容量やコイルなどで構成されるリップルフィルタを設ける手法があるが、回路面積の増大を招く。この点、本実施形態では、このような経路で流入されるノイズによる画質低下の影響を軽減することができる。よって、リップルフィルタなどのフィルタを設けない選択肢も採用することができ、その場合、回路面積を縮小することができる。

[0040] さらに、チャージポンプ回路で発生するノイズが前段の回路に回り込み、前段の回路にて当該ノイズがビデオ信号に混入することもある。図5は、チャージポンプ回路で発生するノイズが前段の回路に流入する経路を示す図である。図2で説明したICチップ化されたビデオ信号処理回路100の前段に別のICチップ化された回路300が設けられる。例えば、その前段の回路300は、デジタルーアナログ変換器310を備え、デジタルデータのビデオ信号をアナログデータのビデオ信号に変換する処理を行ってもよい。図5のように、複数のICチップ化された回路300、400が同一の電源線から電源電圧Vccを供給される場合、チャージポンプ回路30で発生するノイズが、当該電源線から前段のデジタルーアナログ変換器310などに回り込む場合がある。本実施形態では、このような経路で流入されるノイズによる画質低下の影響を軽減することもできる。

[0041] 次に、上記実施形態におけるビデオ信号処理回路100を搭載した電子機器400について説明する。図6は、ビデオ信号処理回路100を搭載した電子機器400および表示装置210を示す。電子機器400には、携帯電話機やデジタルカメラなどの携帯機器が該当し得る。電子機器400は、ビデオ信号処理回路100およびそれに電源電圧を供給するための電池110を含む。電子機器400は、テレビなどの表示装置210とケーブル410で接続することができ、ビデオ信号を表示装置210に出力することができる。例えば、電子機器400に搭載された図示しないカメラなどで撮像した映像

を表示装置210に表示させることができる。

[0042] 上述したように、本発明は外部から複数の電源電圧の供給を受けることが難しい構成に有効な技術である。携帯機器は正にその環境にあるといえる。上記実施形態におけるビデオ信号処理回路100は、リップルフィルタなどを設けて、チャージポンプ回路から発生するノイズを低減しなくても、ビデオ信号から生成された画像の品質低下の影響を軽減することができるため、回路の小型化と画像ノイズ対策を両立することができる。

[0043] 以上、本発明を実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0044] 上記実施形態では、チャージポンプ回路30の動作クロックを同一ICチップ内の発振回路20から与える例を説明した。この点、外部から所望の周波数のクロックが得られる場合、そのクロックをチャージポンプ回路30の動作クロックとしてもよい。その場合、発振回路20を搭載しない分、ICチップを小規模化することができる。

[0045] 実施の形態にもとづき、本発明を説明したが、実施の形態は、本発明の原理、応用を示しているにすぎないことはいうまでもなく、実施の形態には、請求の範囲に規定された本発明の思想を離脱しない範囲において、多くの変形例や配置の変更が可能であることはいうまでもない。

産業上の利用可能性

[0046] 本発明に係るビデオ信号処理回路は、映像信号を扱う電子機器に使用することができる。

請求の範囲

- [1] ビデオ信号に所定の処理を施すビデオ信号処理部と、
前記ビデオ信号処理部にそれぞれ異なる複数の電源電圧を供給するため、所定の固定電圧から別の電圧を生成する回路と、
前記別の電圧を生成する回路に動作クロックを供給するクロック生成回路と、を備え、
前記クロック生成回路は、前記別の電圧を生成する回路の動作クロックに起因するノイズが混入される前記ビデオ信号処理部によって処理されたビデオ信号から生成される画像中に発生する画像ノイズによる品質低下を視覚的に軽減するよう、前記動作クロックの周波数が選ばれていることを特徴とするビデオ信号処理回路。
- [2] 前記クロック生成回路は、前記画像中に発生する画像ノイズの集合による線が斜め方向に流れるよう、前記動作クロックの周波数を設定することを特徴とする請求項1に記載のビデオ信号処理回路。
- [3] 前記クロック生成回路は、前記線が所定の速度以上で移動するよう、前記動作クロックの周波数を設定することを特徴とする請求項2に記載のビデオ信号処理回路。
- [4] 前記クロック生成回路は、前記線が複数本生じるよう、前記動作クロックの周波数を設定することを特徴とする請求項2に記載のビデオ信号処理回路。
- [5] 前記クロック生成回路は、前記動作クロックの周波数と前記ビデオ信号の水平同期信号の周波数とが所定の関係を満たすよう、前記動作クロックの周波数を設定することを特徴とする請求項1から4のいずれかに記載のビデオ信号処理回路。
- [6] 前記クロック生成回路は、前記動作クロックの周波数が前記ビデオ信号の水平同期信号の周波数の整数倍にならないよう、前記動作クロックの周波数を設定することを特徴とする請求項5に記載のビデオ信号処理回路。
- [7] 前記クロック生成回路は、前記動作クロックの周波数を調整するための回路を含むことを特徴とする請求項6に記載のビデオ信号処理回路。
- [8] ビデオ信号に所定の処理を施すビデオ信号処理部と、
前記ビデオ信号処理部にそれぞれ異なる複数の電源電圧を供給するため、所定の固定電圧から別の電圧を生成する回路と、

前記別の電圧を生成する回路に動作クロックを供給するクロック生成回路と、を備え、

前記クロック生成回路は、前記動作クロックの周波数が前記ビデオ信号の水平同期信号の周波数の整数倍にならないよう、前記動作クロックの周波数を設定することを特徴とするビデオ信号処理回路。

[9] 前記クロック生成回路は、前記動作クロックの周波数を調整するための回路を含むことを特徴とする請求項8に記載のビデオ信号処理回路。

[10] 前記クロック生成回路は、前記動作クロックの周波数が前記ビデオ信号の水平同期信号の周波数の整数倍にならないよう、前記動作クロックの周波数を調整するための回路を含むことを特徴とする請求項1に記載のビデオ信号処理回路。

[11] 前記クロック生成回路は、前記動作クロックの周波数を決定している抵抗値または容量値がトリミングされることにより、前記動作クロックを調整することを特徴とする請求項10に記載のビデオ信号処理回路。

[12] 前記ビデオ信号処理部は、入力ビデオ信号を所定の利得で増幅するためのオペアンプを含み、

前記オペアンプは、正負電源電圧で動作し、少なくとも一方の電源電圧の供給を前記別の電圧を生成する回路から受けることを特徴とする請求項1から4のいずれかに記載のビデオ信号処理回路。

[13] 前記別の電圧を生成する回路は、DC-DCコンバータであり、

前記DC-DCコンバータは、所定の固定電圧を降圧して負電圧を生成し、

前記オペアンプは、正電源端子から前記所定の固定電圧の供給を受け、負電源端子から前記負電圧の供給を受けて動作することを特徴とする請求項12に記載のビデオ信号処理回路。

[14] 前記クロック生成回路は、

ウインドウコンパレータとして機能する第1コンパレータおよび第2コンパレータと、

前記第1コンパレータおよび前記第2コンパレータから入力される信号を所定の期間ラッチし、所定のタイミングでそれぞれ出力するフリップフロップと、

電源電圧とグラウンドとの間に直列に設けられた第1定電流源および第2定電流源

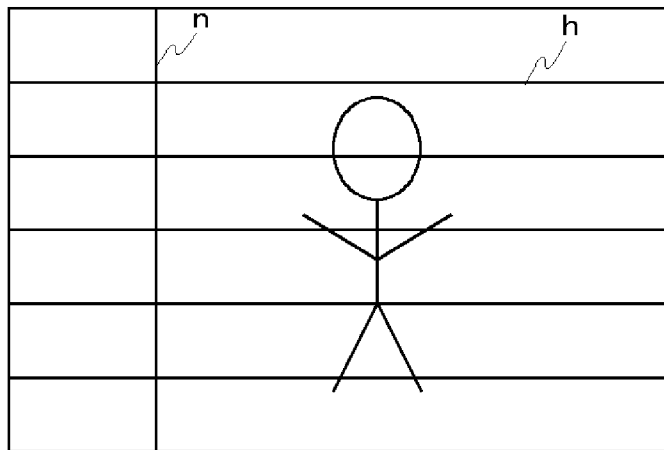
と、

前記第1定電流源と前記第2定電流源との接続点に並列に設けられ、該接続点の電圧を三角波状にし、前記第1コンパレータおよび前記第2コンパレータに印加する容量と、

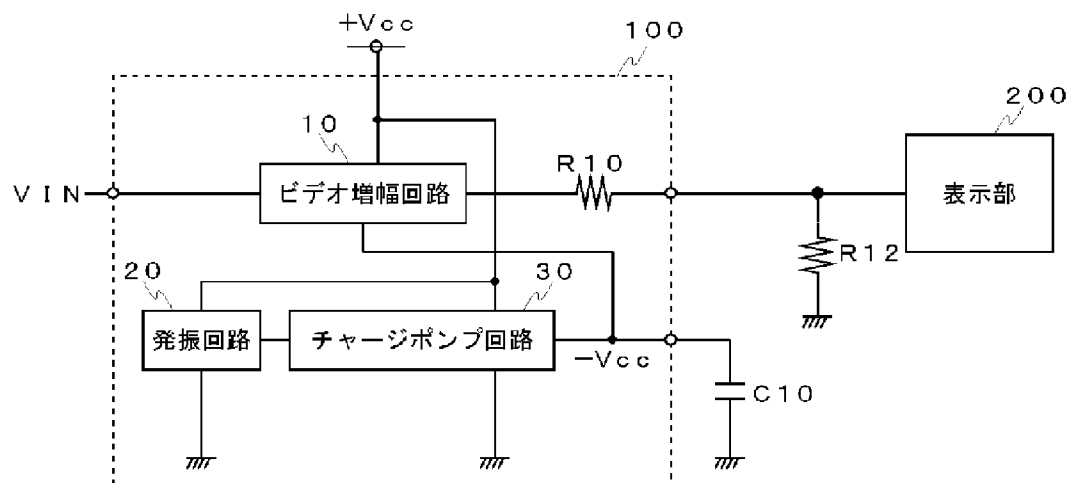
前記電源電圧と第1定電流源との間に設けられた第1スイッチと、
前記接続点と第2定電流源との間に設けられた第2スイッチと、
前記第1定電流源に電流を与えるための電圧－電流変換回路と、を含み、
前記第1スイッチは、前記フリップフロップの出力信号によりオンオフ制御され、前記第2スイッチは、その反転信号によりオンオフ制御されることを特徴とする請求項1から4のいずれかに記載のビデオ信号処理回路。

- [15] 所定のリファレンス電圧とグラウンドとの間に設けられた抵抗ストリングがトリミングされることにより、前記電圧－電流変換回路に供給される基準電圧が調整されることを特徴とする請求項14に記載のビデオ信号処理回路。
- [16] 前記電圧－電流変換回路の入力電圧と出力電流との比を調整するための抵抗ストリングがトリミングされることにより、前記電圧－電流変換回路の出力電流が調整されることを特徴とする請求項14に記載のビデオ信号処理回路。
- [17] 前記電源電圧とグラウンドとの間に設けられた抵抗ストリングがトリミングされることにより、前記第1コンパレータおよび前記第2コンパレータに供給される基準電圧が調整されることを特徴とする請求項14に記載のビデオ信号処理回路。
- [18] 少なくとも前記ビデオ信号処理部および前記別の電圧を生成する回路を同一半導体基板上に集積化したことを特徴とする請求項1から4のいずれかに記載のビデオ信号処理回路。
- [19] 請求項1から4のいずれかに記載のビデオ信号処理回路と、
前記ビデオ信号処理回路に前記所定の固定電圧を供給する電池と、
を備えることを特徴とする電子機器。

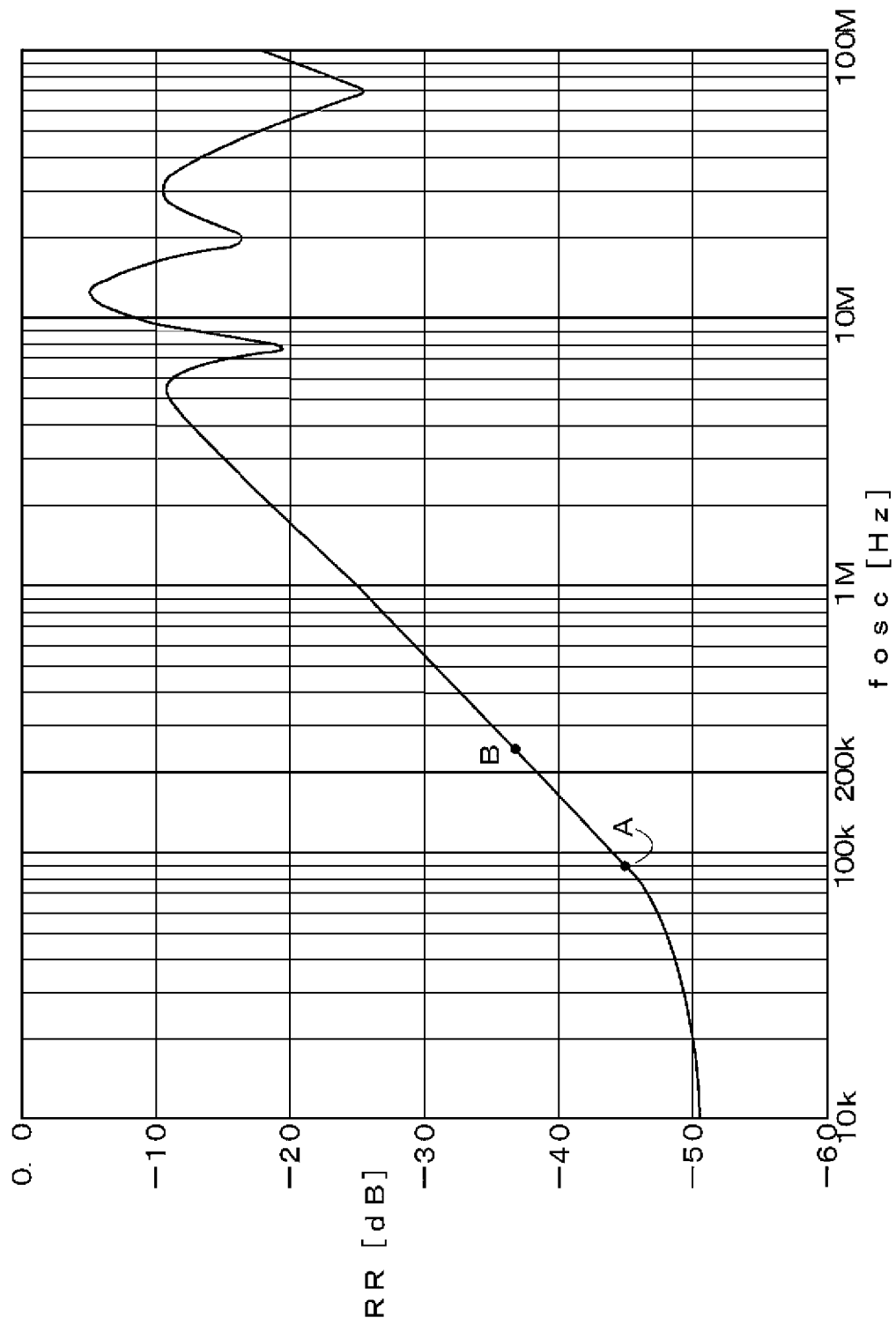
[図1]



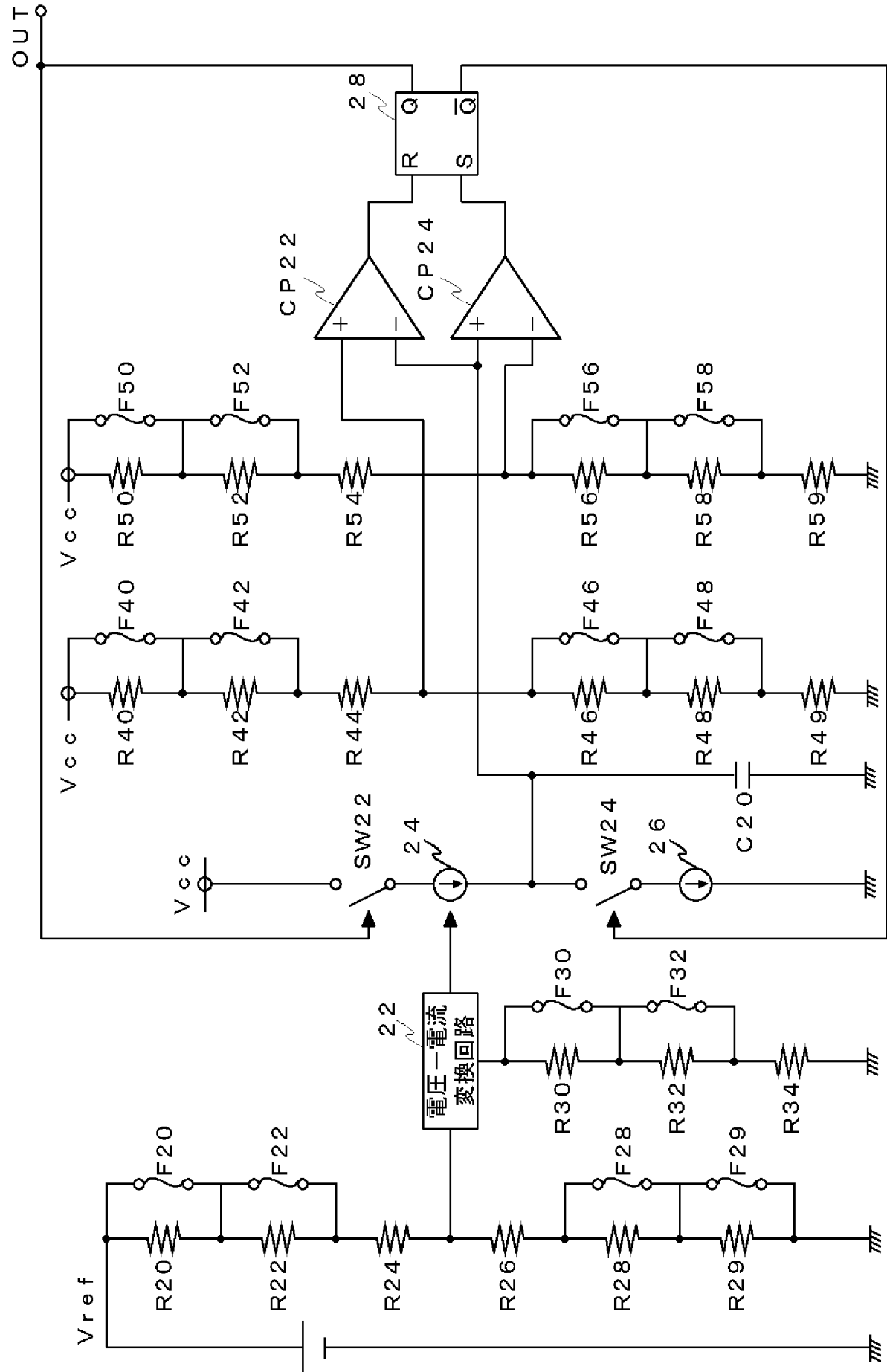
[図2]



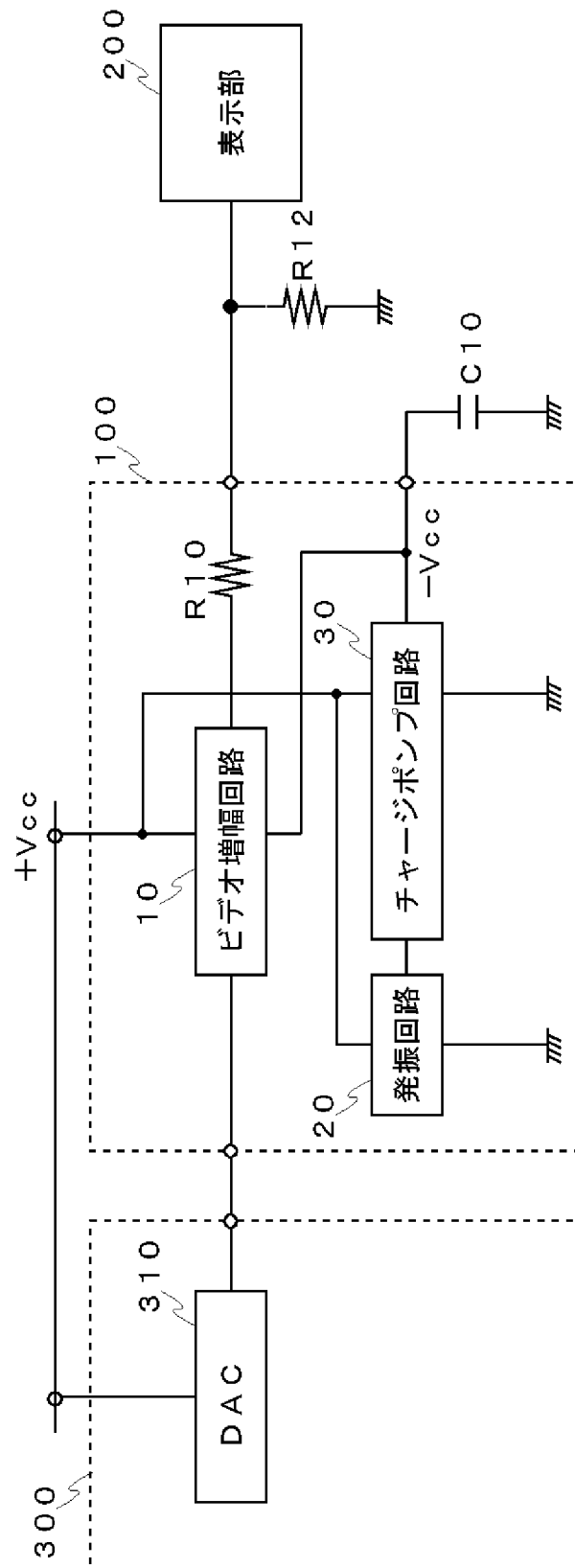
[図3]



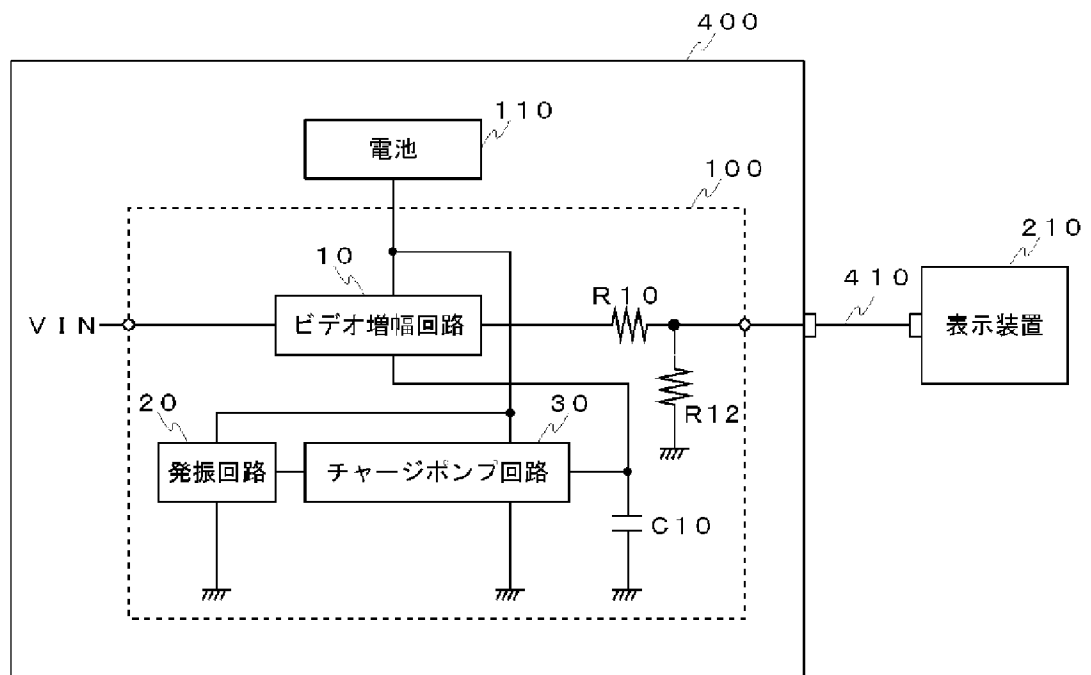
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/312805

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/14(2006.01) i, H04N5/63(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/14-5/217, H04N5/63, H02M3/00-3/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-106963 A (Victor Company Of Japan, Ltd.), 21 April, 1995 (21.04.95), Full text; all drawings (Family: none)	1-19
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 143205/1983 (Laid-open No. 50576/1985) (Sanyo Electric Co., Ltd.), 09 April, 1985 (09.04.85), Full text; all drawings (Family: none)	1-19

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 August, 2006 (11.08.06)

Date of mailing of the international search report
22 August, 2006 (22.08.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/312805

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2000-299979 A (Cohsel Kabushiki Kaisha), 24 October, 2000 (24.10.00), Full text; all drawings (Family: none)	13-17
Y	JP 2003-70247 A (Fuji Electric Co., Ltd.), 07 March, 2003 (07.03.03), Full text; all drawings (Family: none)	13-17
Y	JP 2004-7266780 A (Fuji Denki Debaisutekunoroji Kabushiki Kaisha), 24 September, 2004 (24.09.04), Full text; all drawings (Family: none)	13-17
Y	JP 2000-217346 A (Toyoda Automatic Loom Works, Ltd.), 04 August, 2000 (04.08.00), Full text; all drawings (Family: none)	15-17
A	JP 2000-106658 A (NEC Engineering Kabushiki Kaisha), 11 April, 2000 (11.04.00), Full text; all drawings (Family: none)	1-19

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04N5/14(2006.01)i, H04N5/63(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04N5/14-5/217, H04N5/63, H02M3/00-3/44

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 6 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 7-106963 A（日本ビクター株式会社）1995.04.21, 全文, 全図（ファミリーなし）	1-19
Y	日本国実用新案登録出願58-143205号（日本国実用新案登録出願公開60-50576号）の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム（三洋電機株式会社）, 1985.04.09, 全文, 全図（ファミリーなし）	1-19
Y	JP 2000-299979 A（コーセル株式会社）2000.10.24, 全文, 全図（ファミリーなし）	13-17

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 8 . 2 0 0 6

国際調査報告の発送日

2 2 . 0 8 . 2 0 0 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

清水 正一

5 P

8 9 4 2

電話番号 03-3581-1101 内線 3581

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2003-70247 A (富士電機株式会社) 2003. 03. 07, 全文, 全図 (ファミリーなし)	13-17
Y	JP 2004-7266780 A (富士電機デバイステクノロジー株式会社) 2004. 09. 24, 全文, 全図 (ファミリーなし)	13-17
Y	JP 2000-217346 A (株式会社豊田自動織機製作所) 2000. 08. 04, 全文, 全図 (ファミリーなし)	15-17
A	JP 2000-106658 A (日本電気エンジニアリング株式会社) 2000. 04. 11, 全文, 全図 (ファミリーなし)	1-19