



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I536577 B

(45)公告日：中華民國 105 (2016) 年 06 月 01 日

(21)申請案號：104122303

(22)申請日：中華民國 98 (2009) 年 11 月 03 日

(51)Int. Cl. : H01L29/78 (2006.01)

H01L21/336 (2006.01)

H01L21/28 (2006.01)

(30)優先權：2008/11/13 日本

2008-291228

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：桑原秀明 KUWABARA, HIDEAKI (JP)；秋元健吾 AKIMOTO, KENGO (JP)；佐
佐木俊成 SASAKI, TOSHINARI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2006/0113536A1

US 2007/0057261A1

US 2007/0194379A1

US 2008/0038882A1

US 2008/0073653A1

US 2008/0237598A1

審查人員：孫建文

申請專利範圍項數：40 項 圖式數：31 共 133 頁

(54)名稱

半導體裝置及其製造方法

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

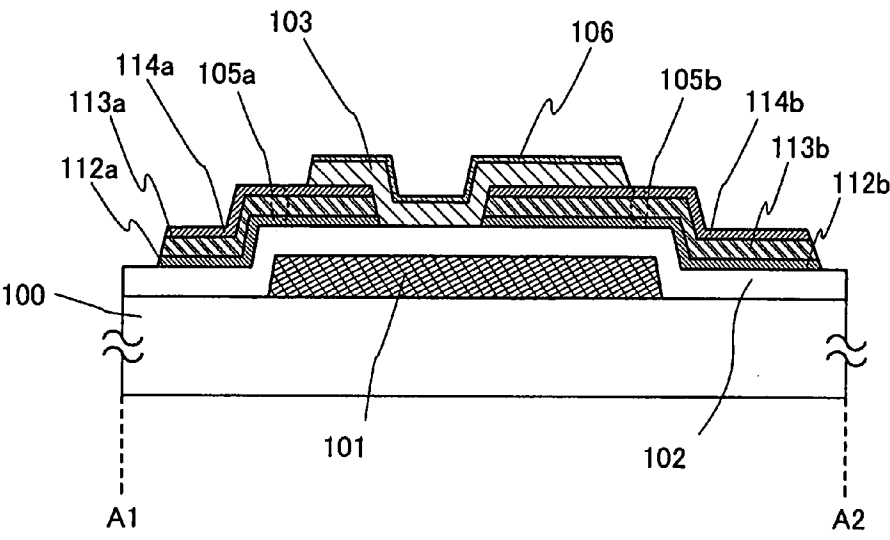
(57)摘要

本發明的目的之一在於提高包含氧化物半導體的薄膜電晶體的場效應遷移率。本發明的另一個目的在於使薄膜電晶體的電特性穩定。在包含氧化物半導體層的薄膜電晶體中，藉由在該氧化物半導體層上形成其導電率高於該氧化物半導體層的半導體層或導電層，可以提高該薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層和薄膜電晶體的保護絕緣層之間形成其導電率高於該氧化物半導體層的半導體層或導電層，可以防止氧化物半導體層的組成的變化或氧化物半導體層的膜質的劣化，而使薄膜電晶體的電特性穩定。

An object is to increase field effect mobility of a thin film transistor including an oxide semiconductor. Another object is to stabilize electrical characteristics of the thin film transistor. In a thin film transistor including an oxide semiconductor layer, a semiconductor layer or a conductive layer having higher electrical conductivity than the oxide semiconductor is formed over the oxide semiconductor layer, whereby field effect mobility of the thin film transistor can be increased. Further, by forming a semiconductor layer or a conductive layer having higher electrical conductivity than the oxide semiconductor between the oxide semiconductor layer and a protective insulating layer of the thin film transistor, change in composition or deterioration in film quality of the oxide semiconductor layer is prevented, so that electrical characteristics of the thin film transistor can be stabilized.

指定代表圖：

圖 1A



符號簡單說明：

- 100 . . . 基板
- 101 . . . 閘極電極層
- 102 . . . 閘極絕緣層
- 103 . . . 氧化物半導體層
- 105a . . . 源極電極層及汲極電極層
- 105b . . . 源極電極層及汲極電極層
- 106 . . . 半導體層
- 112a . . . 第一導電膜
- 112b . . . 第一導電膜
- 113a . . . 第二導電膜
- 113b . . . 第二導電膜
- 114a . . . 第三導電膜
- 114b . . . 第三導電膜

發明摘要

※申請案號：104122303

(由98137297分割)

※申請日：098年11月03日

※IPC分類：H01L 29/78 (2006.01)

H01L 21/336 (2006.01)

【發明名稱】(中文/英文)

H01L 21/28 (2006.01)

半導體裝置及其製造方法

Semiconductor device and method for manufacturing the same

【中文】

本發明的目的之一在於提高包含氧化物半導體的薄膜電晶體的場效應遷移率。本發明的另一個目的在於使薄膜電晶體的電特性穩定。在包含氧化物半導體層的薄膜電晶體中，藉由在該氧化物半導體層上形成其導電率高於該氧化物半導體層的半導體層或導電層，可以提高該薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層和薄膜電晶體的保護絕緣層之間形成其導電率高於該氧化物半導體層的半導體層或導電層，可以防止氧化物半導體層的組成的變化或氧化物半導體層的膜質的劣化，而使薄膜電晶體的電特性穩定。

【 英文 】

An object is to increase field effect mobility of a thin film transistor including an oxide semiconductor. Another object is to stabilize electrical characteristics of the thin film transistor. In a thin film transistor including an oxide semiconductor layer, a semiconductor layer or a conductive layer having higher electrical conductivity than the oxide semiconductor is formed over the oxide semiconductor layer, whereby field effect mobility of the thin film transistor can be increased. Further, by forming a semiconductor layer or a conductive layer having higher electrical conductivity than the oxide semiconductor between the oxide semiconductor layer and a protective insulating layer of the thin film transistor, change in composition or deterioration in film quality of the oxide semiconductor layer is prevented, so that electrical characteristics of the thin film transistor can be stabilized.

【代表圖】

【本案指定代表圖】：第(1A)圖。

【本代表圖之符號簡單說明】：

100：基板

101：閘極電極層

102：閘極絕緣層

103：氧化物半導體層

105a：源極電極層及汲極電極層

105b：源極電極層及汲極電極層

106：半導體層

112a：第一導電膜

112b：第一導電膜

113a：第二導電膜

113b：第二導電膜

114a：第三導電膜

114b：第三導電膜

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：
無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置及其製造方法

Semiconductor device and method for manufacturing the same

【技術領域】

● 本發明關於包括使用氧化物半導體的半導體裝置、以及使用該半導體裝置的顯示裝置及其製造方法。

【先前技術】

● 近年來，以液晶顯示器為代表的液晶顯示裝置逐漸普遍。作為液晶顯示器，通常使用在每個像素中設置有薄膜電晶體（TFT）的主動矩陣型的顯示器。在主動矩陣型液晶顯示器的薄膜電晶體中使用非晶矽或多晶矽作為主動層。雖然使用非晶矽的薄膜電晶體的場效應遷移率低，但是也可以容易地形成在如大型玻璃基板的大面積基板上。另一方面，雖然使用多晶矽的薄膜電晶體的場效應遷移率高，但是因為需要雷射退火等的晶化程序，所以當在如大型玻璃基板的大面積基板上形成時，需要極長的時間。

針對於此，使用氧化物半導體代替上述的矽材料，來製造薄膜電晶體，並將其應用於電子裝置及光裝置的技術受到矚目。例如，專利文獻 1 及專利文獻 2 公開了使用氧化鋅、In-Ga-Zn-O 類氧化物半導體用作氧化物半導體膜製

造薄膜電晶體，並將它用作圖像顯示裝置的開關元件等的技術。

[專利文獻 1]日本專利申請公開 2007-123861 號公報

[專利文獻 2]日本專利申請公開 2007-96055 號公報

在氧化物半導體層中設置通道形成區的薄膜電晶體可以獲得比使用非晶矽的薄膜電晶體的 10 倍至 100 倍左右的場效應遷移率。可以藉由濺射法等以 300℃ 或更低的溫度形成氧化物半導體膜，包含氧化物半導體層的薄膜電晶體的製造程序與使用多晶矽的薄膜電晶體的製造程序相比簡單。因此，即使在使用大型基板的情況下，也可以容易地將顯示裝置的像素部和其周圍的驅動電路形成在同一基板上。

在主動矩陣型的液晶顯示裝置中，由於在較短的開極開關時間內進行對於液晶層的電壓施加及儲存電容器的充電，因此需要大驅動電流。尤其在將畫面大型化或高精細化了的液晶顯示裝置中，要求更大的驅動電流。因此，較佳用作開關元件的薄膜電晶體的場效應遷移率高。

然而，使用氧化物半導體的薄膜電晶體的場效應遷移率低於用於現有的液晶顯示裝置的驅動電路的使用多晶矽的薄膜電晶體的場效應遷移率。

另外，由於用於薄膜電晶體的氧化物半導體層與用作薄膜電晶體的保護絕緣層的氧化矽等的絕緣膜的接觸，有時發生氧化物半導體層的組成的變化或膜質的劣化，而薄膜電晶體的電特性劣化。

【發明內容】

在此，本發明的一實施例的目的之一在於提高使用氧化物半導體的薄膜電晶體的場效應遷移率。另外，本發明的一實施例的目的之一在於使薄膜電晶體的電特性穩定。另外，本發明的一實施例的目的之一在於提供具有使用該氧化物半導體的薄膜電晶體的顯示裝置。

在本發明的一實施例中，當形成薄膜電晶體時，使用氧化物半導體層並在該氧化物半導體層上形成其導電率高於該氧化物半導體層的導電率的半導體層或導電層。

本發明的一實施例是一種半導體裝置，包括：閘極電極層；閘極電極層上的閘極絕緣層；閘極絕緣層上的源極電極層及汲極電極層；源極電極層及汲極電極層上的氧化物半導體層；以及氧化物半導體層上的半導體層，其中在源極電極層和汲極電極層之間氧化物半導體層部分地接觸於閘極絕緣層和源極電極層及汲極電極層的側面部，並且氧化物半導體層是包含銦、鎵及鋅的氧化物半導體層，並且半導體層的導電率高於氧化物半導體層的導電率，並且氧化物半導體層和源極電極層及汲極電極層彼此電連接。

本發明的另一實施例是一種半導體裝置，包括：閘極電極層；閘極電極層上的閘極絕緣層；閘極絕緣層上的源極電極層及汲極電極層；源極電極層及汲極電極層上的具有 n 型導電型的緩衝層；具有 n 型導電型的緩衝層上的氧化物半導體層；以及氧化物半導體層上的半導體層，其中

在源極電極層和汲極電極層之間氧化物半導體層部分地接觸於閘極絕緣層和源極電極層及汲極電極層的側面部，並且氧化物半導體層及緩衝層是包含銦、鎵及鋅的氧化物半導體層，並且緩衝層的載子濃度高於氧化物半導體層的載子濃度，並且半導體層的導電率高於氧化物半導體層的導電率，並且緩衝層的導電率高於半導體層的導電率，並且氧化物半導體層和源極電極層及汲極電極層的上部隔著緩衝層彼此電連接。

本發明的另一實施例是一種半導體裝置，包括：閘極電極層；閘極電極層上的閘極絕緣層；閘極絕緣層上的源極電極層及汲極電極層；源極電極層及汲極電極層上的氧化物半導體層；氧化物半導體層上的半導體層；以及半導體層上的導電層，其中在源極電極層和汲極電極層之間氧化物半導體層部分地接觸於閘極絕緣層和源極電極層及汲極電極層的側面部，並且氧化物半導體層是包含銦、鎵及鋅的氧化物半導體層，並且半導體層的導電率高於氧化物半導體層的導電率，並且導電層的導電率高於氧化物半導體層及半導體層的導電率，並且氧化物半導體層和源極電極層及汲極電極層彼此電連接。

本發明的另一實施例是一種半導體裝置，包括：閘極電極層；閘極電極層上的閘極絕緣層；閘極絕緣層上的源極電極層及汲極電極層；源極電極層及汲極電極層上的氧化物半導體層；以及氧化物半導體層上的導電層，其中在源極電極層和汲極電極層之間氧化物半導體層部分地接觸

於閘極絕緣層和源極電極層及汲極電極層的側面部，並且氧化物半導體層是包含銦、鎵及鋅的氧化物半導體層，並且導電層的導電率高於氧化物半導體層的導電率，並且氧化物半導體層和源極電極層及汲極電極層彼此電連接。

另外，半導體層較佳為包含銦、鎵及鋅的氧化物半導體層。另外，半導體層的導電率較佳大於 $1.0 \times 10^{-3} \text{ S/cm}$ 。

另外，作為導電層較佳使用銦、鎵、鋅、或以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氧化物或氮化物。另外，較佳僅在源極電極和汲極電極層之間的半導體層的凹部上形成導電層。注意，導電層也用作氧化物半導體層的遮光膜。

另外，氧化物半導體層的載子濃度較佳低於 $1 \times 10^{17} / \text{cm}^3$ 。另外，緩衝層的載子濃度較佳為 $1 \times 10^{18} / \text{cm}^3$ 或更高。

本發明的另一實施例是一種半導體裝置的製造方法，包括如下步驟：在基板上形成閘極電極層；在閘極電極層上形成閘極絕緣層；在閘極絕緣層上形成導電膜；對導電膜進行蝕刻形成源極電極層及汲極電極層；在閘極絕緣層、源極電極層及汲極電極層上藉由濺射法形成包含銦、鎵及鋅的第一氧化物半導體膜；在第一氧化物半導體膜上藉由濺射法形成包含銦、鎵及鋅的第二氧化物半導體膜；以及對第一氧化物半導體膜及第二氧化物半導體膜進行蝕刻形成氧化物半導體層及半導體層。將氧化物半導體層設置為在源極電極層和汲極電極層之間該氧化物半導體層部

分地接觸於閘極絕緣層和源極電極層及汲極電極層的側面部。將第二氧化物半導體膜形成時的氣體流量中的氧氣流量的比率設定為小於第一氧化物半導體膜形成時的氣體流量中的氧氣流量的比率。

注意，較佳將第一氧化物半導體膜形成時的氧氣體流量的比率設定為 10 體積 % 或更高，並且將第二氧化物半導體膜形成時的氧氣體流量的比率設定為低於 10 體積 %。而且，更較佳的是在氬氣體和氧氣體的氣氛下形成第一氧化物半導體膜，並且在氬氣體氣氛下形成第二氧化物半導體膜。

作為本說明書中所使用的氧化物半導體，形成表示為 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 的薄膜，並製造使用該薄膜的薄膜電晶體。另外，M 表示選自鎵 (Ga)、鐵 (Fe)、鎳 (Ni)、錳 (Mn) 及鈷 (Co) 中的一種金屬元素或多種金屬元素。例如，作為 M，有時採用 Ga，有時包含 Ga 以外的上述金屬元素諸如 Ga 和 Ni 或 Ga 和 Fe 等。此外，在上述氧化物半導體中，有不僅包含作為 M 的金屬元素，而且還包含作為雜質元素的 Fe、Ni 等其他過渡金屬元素或該過渡金屬的氧化物的氧化物半導體。在本說明書中，也將該薄膜稱為 In-Ga-Zn-O 類非單晶膜。

In-Ga-Zn-O 類非單晶膜藉由 XRD (X 線分析) 測量觀察到非晶結構。在藉由濺射法形成 In-Ga-Zn-O 類非單晶膜之後，以 200°C 至 500°C，典型地以 300°C 至 400°C 進行 10 分至 100 分的熱處理。另外，可以製造具有如下電

特性的薄膜電晶體：當閘極電壓是 $\pm 20\text{V}$ 時，導通/截止比為 10^9 或更高，遷移率為10或更高。

注意，爲了方便起見附加了第一、第二等序數詞，其並不表示步驟順序或層疊順序。另外，在本說明書中不表示用來特定發明的事項的固有名詞。

注意，在本說明書中半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置，電光學裝置、半導體電路及● 電子設備都是半導體裝置。

本發明的一實施例在使用氧化物半導體層的薄膜電晶體中，藉由在該氧化物半導體層上形成其導電率高於該氧化物半導體的半導體層或導電層，可以提高該薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層和薄膜電晶體的保護絕緣層之間形成其導電率高於該氧化物半導體的半導體層或導電層，可以防止氧化物半導體層的組成的變化或膜質的劣化，而使薄膜電晶體的電特性穩定。

● 本發明的一實施例藉由將該薄膜電晶體用於顯示裝置的像素部及驅動電路部，可以提供電特性高且可靠性高的顯示裝置。

【圖式簡單說明】

圖 1A 和 1B 是說明根據本發明的一實施例的半導體裝置的圖；

圖 2A 至 2D 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 3A 至 3C 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 4 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 5 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 6 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 7 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 8A 至 8D 是說明根據本發明的一實施例的半導體裝置的圖；

圖 9 是說明根據本發明的一實施例的半導體裝置的圖；

圖 10 是說明根據本發明的一實施例的半導體裝置的圖；

圖 11A 至 11C 是說明根據本發明的一實施例的半導體裝置的製造方法的圖；

圖 12 是表示氧化物半導體層的導電率的測量結果的圖表；

圖 13 是說明根據本發明的一實施例的半導體裝置的圖；

圖 14A 和 14B 是說明半導體裝置的方塊圖的圖；

圖 15 是說明信號線驅動電路的結構的圖；

圖 16 是說明信號線驅動電路的工作的時序圖；

圖 17 是說明信號線驅動電路的工作的時序圖；

圖 18 是說明移位暫存器的結構的圖；

圖 19 是說明圖 18 所示的正反器的連接結構的圖；

圖 20 是說明根據本發明的一實施例的半導體裝置的像素等效電路的圖；

圖 21A 至 21C 是說明根據本發明的一實施例的半導體裝置的圖；

圖 22A 至 22C 是說明根據本發明的一實施例的半導體裝置的圖；

圖 23 是說明根據本發明的一實施例的半導體裝置的圖；

圖 24A 和 24B 是說明根據本發明的一實施例的半導體裝置的圖；

圖 25A 和 25B 是說明電子紙的使用方式的例子的圖；

圖 26 是示出電子書籍的一例的外觀圖；

圖 27A 和 27B 是示出電視裝置及數位相框的例子的外觀圖；

圖 28A 和 28B 是示出遊戲機的例子的外觀圖；

圖 29A 和 29B 是示出移動電話機的一例的外觀圖；

圖 30 是說明根據本發明的一實施例的半導體裝置的圖；

圖 31 是說明根據本發明的一實施例的半導體裝置的

圖。

【實施方式】

參照附圖對本發明的實施例及例子進行詳細說明。但是，本發明不局限於以下的說明，所屬技術領域的普通技術人員可以很容易地理解一個事實就是，其方式及詳細內容在不脫離本發明的宗旨及其範圍內的情況下可以被變化為各種各樣的形式。因此，本發明不應當被解釋為僅限定在以下所示的實施例及實施例所記載的內容中。注意，在以下說明的發明的結構中，在不同附圖中的使用相同的附圖標記表示相同部分或具有相同功能的部分，並且從略重複說明。

[實施例 1]

在本實施例中，使用圖 1A 和 1B 說明薄膜電晶體的結構。

圖 1A 和 1B 示出本實施例的底閘結構的薄膜電晶體。圖 1A 是截面圖，圖 1B 是平面圖。圖 1A 是沿著圖 1B 中的線 A1-A2 的截面圖。

在圖 1A 和 1B 所示的薄膜電晶體中，在基板 100 上設置有閘極電極層 101，在閘極電極層 101 上設置有閘極絕緣層 102，在閘極絕緣層 102 上設置有源極電極層及汲極電極層 105a、105b，在閘極絕緣層 102 和源極電極層及汲極電極層 105a、105b 上設置有氧化物半導體層

103，在氧化物半導體層 103 上設置有半導體層 106。

閘極電極層 101 可以藉由使用鋁、銅、鉬、鈦、鉻、鉭、鎢、釷、釷等金屬材料、或以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物的單層或疊層形成。較佳由鋁或銅等低電阻導電材料形成，但是存在耐熱性低或容易腐蝕的問題，因此較佳與耐熱性導電材料組合使用。作為耐熱性導電材料，使用鉬、鈦、鉻、鉭、鎢、釷、釷等。

例如，作為閘極電極層 101 的疊層結構，較佳採用在鋁層上層疊鉬層的兩層結構、在銅層上層疊鉬層的兩層結構、在銅層上層疊氮化鈦層或氮化鉭層的兩層結構、層疊氮化鈦層和鉬層的兩層結構。作為三層的疊層結構，較佳採用鎢層或氮化鎢層、鋁和矽的合金層或鋁和鈦的合金層、氮化鈦層或鈦層的疊層結構。

氧化物半導體層 103 使用包含 In、Ga 及 Zn 的 In-Ga-Zn-O 類非單晶膜，採用表示為 $\text{InMO}_3(\text{ZnO})_m$ ($m>0$) 的結構。另外，M 表示選自鎵 (Ga)、鐵 (Fe)、鎳 (Ni)、錳 (Mn) 及鈷 (Co) 中的一種金屬元素或多種金屬元素。例如，作為 M，有時採用 Ga，有時包含 Ga 以外的上述金屬元素諸如 Ga 和 Ni 或 Ga 和 Fe 等。此外，在上述氧化物半導體中，有不僅包含作為 M 的金屬元素，而且還包含作為雜質元素的 Fe、Ni 等其他過渡金屬元素或該過渡金屬的氧化物的氧化物半導體。

另外，將氧化物半導體層 103 設置為該氧化物半導體

層 103 的一部分在源極電極層及汲極電極層 105a、105b 之間與閘極絕緣層 102 和源極電極層及汲極電極層 105a、105b 的側面部接觸。將氧化物半導體層 103 的厚度設定為 10nm 至 300nm，較佳設定為 20nm 至 100nm。

氧化物半導體層 103 的導電率較佳為 $1.0 \times 10^{-11} \text{ S/cm}$ 至 $1.0 \times 10^{-3} \text{ S/cm}$ 導電。氧化物半導體層 103 的載子濃度範圍較佳低於 $1 \times 10^{17} / \text{cm}^3$ （更較佳為 $1 \times 10^{11} / \text{cm}^3$ 或更高）。氧化物半導體層 103 的載子濃度範圍超過上述範圍時，有薄膜電晶體成為常開啓型的憂慮。

另外，將氧化物半導體層 103 中的鈉濃度設定為 $5 \times 10^{19} / \text{cm}^3$ 或更低，較佳為 $1 \times 10^{18} / \text{cm}^3$ 或更低。

半導體層 106 的導電率高於氧化物半導體層 103 的導電率，半導體層 106 的導電率較佳大於 $1.0 \times 10^{-3} \text{ S/cm}$ 。另外，半導體層 106 的厚度較佳為 1nm 至 50nm，更較佳為 5nm 至 10nm。因此，藉由在氧化物半導體層 103 上形成導電率高的半導體層 106，可以提高薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層 103 和薄膜電晶體的保護絕緣層之間形成半導體層 106，可以防止氧化物半導體層 103 的組成的變化或膜質的劣化，而可以使薄膜電晶體的電特性穩定。

在本實施例中，作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜。因此，可以連續層疊氧化物半導體層 103 和半導體層 106，而可以在氧化物半導體層 103 的上面不暴露於大氣的狀態下進行氧化物半導體層 103 的構圖。注

意，在作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜的情況下，有時氧化物半導體層 103 和半導體層 106 的界線消失。

當使用 In-Ga-Zn-O 類非單晶膜作用半導體層 106 時，至少使其包含非晶矽成分，有時在非晶結構中包含晶粒（奈米晶體）。該半導體層 106 中的晶粒（奈米晶體）的直徑為 1nm 至 10nm，典型的為 2nm 至 4nm 左右。但是，半導體層 106 不局限於 In-Ga-Zn-O 類非單晶膜。當滿足上述條件時，可以使用藉由濺射法形成的除了 In-Ga-Zn-O 類非單晶膜之外的氧化物半導體、多晶半導體、微晶半導體、非晶半導體及化合物半導體等的半導體。例如，作為半導體層 106 也可以使用非晶矽、多晶矽、或對它們摻雜以磷為代表的第 15 族元素的半導體。當半導體層 106 使用 In-Ga-Zn-O 類非單晶膜時，可以連續形成氧化物半導體層 103 和半導體層 106，因此可以謀求製造薄膜電晶體時的高效化且提高生產率。

在作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜的情況下，使當濺射形成半導體層 106 時的氧氣體流量的對於成膜氣體整體的比率低於當濺射形成氧化物半導體層 103 時的氧氣體流量的對於成膜氣體整體的比率，來可以使半導體層 106 的導電率高於氧化物半導體層 103 的導電率。較佳將半導體層 106 的成膜條件設定為氧氣體流量的對於成膜氣體整體的比率低於 10 體積%。另外，較佳將氧化物半導體層 103 的成膜條件設定為氧氣體流量的對於

成膜氣體整體的比率 10 體積 % 或更高。另外，半導體層 106 的成膜條件也可以為成膜氣體不包含氧氣體的氬等稀有氣體氣氛下。

源極電極層及汲極電極層 105a、105b 採用由第一導電膜 112a、112b、第二導電膜 113a、113b、第三導電膜 114a、114b 構成的三層結構。作為第一導電膜 112a、112b 至第三導電膜 114a、114b 的材料，可以使用鋁、銅、鉬、鈦、鉻、鉭、鎢、釷、釷等金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物。較佳由鋁或銅等低電阻導電材料形成，但是存在耐熱性低或容易腐蝕的問題，因此較佳與耐熱性導電材料組合使用。作為耐熱性導電材料，使用鉬、鈦、鉻、鉭、鎢、釷、釷等。

例如，較佳對第一導電膜 112a、112b 及第三導電膜 114a、114b 使用耐熱性導電材料的鈦，並且對第二導電膜 113a、113b 使用低電阻的包含釷的鋁合金。藉由採用這種結構，可以發揮鋁的低電阻性並減少小丘的發生。注意，在本實施例中，源極電極層及汲極電極層 105a、105b 採用由第一導電膜 112a、112b、第二導電膜 113a、113b、第三導電膜 114a、114b 構成的三層結構，但是不局限於此，還可以採用單層結構、兩層結構或四層或更高的結構。

藉由採用上述結構，可以在氧化物半導體層上形成其導電率高於氧化物半導體層的半導體層，並且提高該薄膜

電晶體的場效應遷移率。另外，藉由在氧化物半導體層和薄膜電晶體的保護絕緣層之間形成其導電率高於該氧化物半導體層的半導體層，可以防止氧化物半導體層的組成的變化或膜質的劣化。也就是說，其導電率高於該氧化物半導體層的半導體層用作保護層，而可以使薄膜電晶體的電特性穩定。

注意，本實施例所示的結構可以與其他實施例所示的

● 結構適當地組合而使用。

[實施例 2]

在本實施例中，使用圖 2A 至圖 9 說明包括實施例 1 所示的薄膜電晶體的顯示裝置的製造程序。圖 2A 至 2D 和圖 3A 至 3C 是截面圖，圖 4 至圖 7 是平面圖，並且圖 4 至圖 7 中的線 A1-A2 及線 B1-B2 對應於圖 2A 至 2D 和圖 3A 至 3C 的截面圖所示的線 A1-A2 及線 B1-B2。

● 首先準備基板 100。基板 100 除了可以使用藉由熔化方法或浮法（float method）製造的無碱玻璃基板如鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃、或鋁矽酸鹽玻璃等、及陶瓷基板之外，還可以使用具有可承受本製造程序的處理溫度的耐熱性的塑膠基板等。此外，還可以使用在不銹鋼合金等金屬基板的表面上設置有絕緣膜的基板。基板 100 的尺寸可以採用 320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、730mm×920mm、1000mm×1200mm、1100mm×1250mm、1150mm

×1300mm 、 1500mm×1800mm 、 1900mm×2200mm 、
2160mm×2460mm、 2400mm×2800mm、 或 2850mm×
3050mm 等。

另外，還可以在基板 100 上形成絕緣膜作為基底膜。至於基底膜，可以利用 CVD 法或濺射法等由氧化矽膜、氮化矽膜、氧氮化矽膜、或氮氧化矽膜的單層或疊層來形成即可。在作為基板 100 使用如玻璃基板等的含有可動離子的基板的情況下，藉由作為基底膜使用含有氮化矽膜、氮氧化矽膜等的含有氮的膜，可以防止可動離子進入到氧化物半導體層或半導體層。

接著，藉由濺射法或真空蒸鍍法在基板 100 的整個面上形成用來形成包括閘極電極層 101 的閘極佈線、電容器佈線 108、以及第一端子 121 的導電膜。接著，進行第一光刻步驟，形成抗蝕劑掩模，藉由蝕刻去除不需要的部分來形成佈線及電極（包括閘極電極層 101 的閘極佈線、電容器佈線 108 以及第一端子 121）。此時，較佳進行蝕刻以至少使閘極電極層 101 的端部形成為錐形形狀，以便防止斷開。圖 2A 示出這個步驟的截面圖。另外，這個步驟的平面圖相當於圖 4。

包括閘極電極層 101 的閘極佈線、電容器佈線 108 以及端子部的第一端子 121 可以藉由使用鋁、銅、鈳、鈦、鉻、鈹、鎢、鈹、鈳等金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物的單層或疊層形成。較佳由鋁或銅等低電阻導電材料形成，但

是存在耐熱性低或容易腐蝕的問題，因此較佳與耐熱性導電材料組合使用。作為耐熱性導電材料，使用鉬、鈦、鉻、鉭、鎢、釹、鈳等。

例如，作為閘極電極層 101 的疊層結構，較佳採用在鋁層上層疊鉬層的兩層結構、在銅層上層疊鉬層的兩層結構、在銅層上層疊氮化鈦層或氮化鉭層的兩層結構、層疊氮化鈦層和鉬層的兩層結構。作為三層的疊層結構，較佳採用鎢層或氮化鎢層、鋁和矽的合金層或鋁和鈦的合金層、氮化鈦層或鈦層的疊層結構。

接著，在閘極電極層 101 的整個面上形成閘極絕緣層 102。藉由 CVD 法或濺射法等，以 50nm 至 250nm 的厚度形成閘極絕緣層 102。

例如，藉由 CVD 法或濺射法並使用氧化矽膜來形成 100nm 厚的閘極絕緣層 102。當然，閘極絕緣層 102 不局限於這種氧化矽膜，也可以使用氧氮化矽膜、氮氧化矽膜、氮化矽膜、氧化鋁膜、氧化鉭膜等的其他絕緣膜來形成由這些材料構成的單層或疊層結構。

此外，作為閘極絕緣層 102，也可以採用使用有機矽烷氣體的 CVD 法形成氧化矽層。作為有機矽烷氣體，可以使用含矽化合物諸如正矽酸乙酯（TEOS：化學式 $\text{Si}(\text{OC}_2\text{H}_5)_4$ ）、四甲基矽烷（TMS：化學式 $\text{Si}(\text{CH}_3)_4$ ）、四甲基環四矽氧烷（TMCTS）、八甲基環四矽氧烷（OMCTS）、六甲基二矽氮烷（HMDS）、三乙氧基矽烷（ $\text{SiH}(\text{OC}_2\text{H}_5)_3$ ）、三（二甲氨基）矽烷（ $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ）

等。

此外，作為閘極絕緣層 102，也可以使用鋁、鉍或鉛的氧化物、氮化物、氧氮化物、氮氧化物中的一種或者包含至少其中兩種以上的化合物的化合物。

注意，在本說明書中，氧氮化物是作為其成分氧原子的數量多於氮原子的數量的物質，而氮氧化物是作為其成分氮原子的數量多於氧原子的數量的物質。例如，氧氮化矽膜是指如下膜：在組成方面氧原子的數量比氮原子的數量多且當使用盧瑟福背散射光譜學法（RBS:Rutherford Backscattering Spectrometry）以及氫前方散射法（HFS:Hydrogen Forward Scattering）測量時，作為濃度範圍，其包含 50 原子%至 70 原子%的氧、0.5 原子%至 15 原子%的氮、25 原子%至 35 原子%的矽、0.1 原子%至 10 原子%的氫。此外，氮氧化矽膜是指在組成方面包含的氮原子的數量比氧原子的數量多的膜，在使用 RBS 和 HFS 執行測量的情況下，包括濃度範圍分別為 5 原子%至 30 原子%的氧、20 原子%至 55 原子%的氮、25 原子%至 35 原子%的矽、以及 10 原子%至 30 原子%的氫。此外，當將構成氧氮化矽或氮氧化矽的原子總量設定為 100 原子%時，氮、氧、矽及氫的含量比率在上述範圍內。

接著，進行第二光刻步驟在閘極絕緣層 102 上形成抗蝕劑掩模，藉由蝕刻去除不需要的部分且在閘極絕緣層 102 中形成到達與閘極電極層 101 相同材料的佈線或電極

層的接觸孔。該接觸孔是為用來與後面形成的導電膜直接連接而設置的。例如，在形成與端子部的第一端子 121 電連接的端子的情況下形成接觸孔。

接著，在閘極絕緣層 102 上利用濺射法或真空蒸鍍法形成由金屬材料構成的第一導電膜 112、第二導電膜 113 及第三導電膜 114。圖 2B 示出這個步驟的截面圖。

作為第一導電膜 112、第二導電膜 113 及第三導電膜 114 的材料，可以使用鋁、銅、鉬、鈦、鉻、鉭、鎢、釹、銦等金屬材料、或以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物。較佳由鋁或銅等低電阻導電材料形成，但是存在耐熱性低或容易腐蝕的問題，因此較佳與耐熱性導電材料組合使用。作為耐熱性導電材料，使用鉬、鈦、鉻、鉭、鎢、釹、銦等。

在此，較佳作為第一導電膜 112 及第三導電膜 114 使用耐熱性導電材料鈦，並且作為第二導電膜 113 使用包含釹的鋁合金。藉由採用這種結構，可以發揮鋁的低電阻性並減少小丘的發生。注意，在本實施例中，採用由第一導電膜 112 至第三導電膜 114 構成的三層結構，但是不局限於此，還可以採用單層結構、兩層結構或四層或更高的結構。例如，可以採用鈦膜的單層結構，或包含矽的鋁膜的單層結構。

接著，進行第三光刻步驟形成抗蝕劑掩模，藉由蝕刻去除不需要的部分形成源極電極層及汲極電極層 105a、105b 及連接電極 120。作為此時的蝕刻方法使用濕蝕刻或

乾蝕刻。例如，在對第一導電膜 112 及第三導電膜 114 使用鈦，並且對第二導電膜 113 使用包含鈹的鋁合金的情況下，可以將過氧化氫溶液、加熱鹽酸或包含氟化氫的硝酸水溶液用作蝕刻劑進行濕蝕刻。例如，可以藉由使用 KSMF-240（日本關東化學製造），一次性地對第一導電膜 112 至第三導電膜 114 進行蝕刻。

另外，因為可以使用過氧化氫溶液或加熱鹽酸作為蝕刻劑一次性地對第一導電膜 112 至第三導電膜 114 進行蝕刻，所以源極電極層及汲極電極層 105a、105b 的每個導電膜的端部一致，成為連續結構。圖 2C 示出這個步驟的截面圖。另外，圖 5 相當於這個步驟的平面圖。

此外，在該第三光刻步驟中，將與源極電極層及汲極電極層 105a、105b 相同材料的第二端子 122 殘留在端子部。另外，第二端子 122 與源極佈線（包括源極電極層及汲極電極層 105a、105b 的源極佈線）電連接。

此外，在端子部中連接電極 120 透過形成在閘極絕緣層 102 中的接觸孔與端子部的第一端子 121 直接連接。

接著，在去除抗蝕劑掩模之後，藉由進行引入氬氣體來產生電漿的反濺射，去除附著於閘極絕緣層 102 表面的塵屑。另外，藉由進行反濺射，可以提高閘極絕緣層 102 表面的平坦性。圖 2D 示出這個步驟的截面圖。反濺射是指一種方法，該方法不對靶材一側施加電壓，而在氬氣氛下使用 RF 電源對基板一側施加電壓並在基板上產生電漿來對表面進行改性。注意也可以使用氮、氦等代替氬氣

氛。另外，也可以在對氬氣氛中加入氧、氬及 N_2O 等的氣氛下進行。另外，也可以對氬氣氛中加入 Cl_2 、 CF_4 等的氣氛下進行。在反濺射處理之後，藉由不暴露于大氣地形成第一氧化物半導體膜，可以防止在閘極絕緣層 102 和氧化物半導體層 103 的介面上附著塵埃或水分。

接著，在閘極絕緣層 102 上藉由濺射法在氬等稀有氣體和氧氣體的氣氛下形成用來形成氧化物半導體層 103 的第一氧化物半導體膜（本實施例中的第一 In-Ga-Zn-O 類非單晶膜）。作為具體條件的例子，使用直徑為 8 英寸的包含 In、Ga 以及 Zn 的氧化物半導體靶材（ In_2O_3 : Ga_2O_3 : $ZnO=1 : 1 : 1$ ），基板和靶材之間的距離為 170mm，壓力為 0.4Pa，直流（DC）電源為 0.5kW，成膜氣體使用 Ar 及 O_2 ，將各個氣體的流量設定為 $Ar=50sccm$ ， $O_2=5sccm$ ，將成膜溫度設定為室溫來進行濺射成膜。另外，作為靶材可以在包括 In_2O_3 的直徑為 8 英寸的圓盤狀上佈置顆粒狀態的 Ga_2O_3 和 ZnO 。此外，藉由使用脈衝直流（DC）電源，可以減少塵埃，膜厚度分佈也變得均勻，所以這是較佳的。將第一 In-Ga-Zn-O 類非單晶膜的厚度設定為 10nm 至 300nm，較佳為 20nm 至 100nm。

接著，不暴露於大氣地藉由濺射法在氬等稀有氣體和氧氣體的氣氛下形成用來形成半導體層 106 的第二氧化物半導體膜（本實施例中的第二 In-Ga-Zn-O 類非單晶膜）。但是，並不是一定需要氧氣體。在形成第一氧化物

半導體膜之後，藉由不暴露於大氣地形成第二氧化物半導體膜，可以防止在氧化物半導體層 103 和半導體層 106 的介面上附著塵屑或水分。作為具體條件的例子，使用直徑為 8 英寸的包含 In、Ga 以及 Zn 的氧化物半導體靶材（ $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ ），基板和靶材之間的距離為 170mm，壓力為 0.4Pa，直流（DC）電源為 0.5kW，成膜氣體使用 Ar 及 O_2 ，將各個氣體的流量設定為 $\text{Ar} = 50\text{sccm}$ ， $\text{O}_2 = 1\text{sccm}$ ，將成膜溫度設定為室溫來進行濺射成膜。另外，作為靶材可以在包含 In_2O_3 的直徑為 8 英寸的圓盤上佈置顆粒狀態的 Ga_2O_3 和 ZnO。此外，藉由使用脈衝直流（DC）電源，可以減少塵埃，膜厚度分佈也變得均勻，所以這是較佳的。

雖然意圖性地使用 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 的靶材，但有時在剛成膜之後形成有包括尺寸為 1nm 至 10nm 的晶粒的第二 In-Ga-Zn-O 類非單晶膜。另外，可以認為藉由適當地調整靶材的成分比、成膜壓力、電力、成膜溫度等的濺射成膜條件，可以調整晶粒的有無及晶粒的密度，直徑尺寸。例如，將成膜壓力設定為 0.1Pa 至 2.0Pa、電力設定為 250W 至 3000W（當靶材為 8 英寸 ϕ 左右時）、成膜溫度為室溫至 100℃，可以將晶粒的直徑尺寸設定為 1nm 至 10nm 左右。第二 In-Ga-Zn-O 類非單晶膜的厚度為 1nm 至 50nm，較佳為 5nm 至 10nm。當然，當在膜中包括晶粒時，所包括的晶粒的尺寸不超過膜厚度。此外，藉由使用脈衝直流（DC）電源，可以減少塵

埃，膜厚度分佈也變得均勻，所以這是較佳的。

藉由作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜，可以連續形成第一氧化物半導體膜和第二氧化物半導體膜，因此可以謀求製造顯示裝置時的高效化且提高生產率。注意，在本實施例中作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜，但是不局限於此，可以使用藉由濺射法形成的除了 In-Ga-Zn-O 類非單晶膜之外的氧化物半導體、多晶半導體、微晶半導體、非晶半導體及化合物半導體等的半導體。例如，也可以使用利用濺射法形成的非晶矽、多晶矽、或對它們摻雜以磷為代表的第 15 族元素的半導體。

使藉由濺射形成第二 In-Ga-Zn-O 類非單晶膜的氧氣體流量的對於成膜氣體整體的比率少於濺射形成第一 In-Ga-Zn-O 類非單晶膜的氧氣體流量的對於成膜氣體整體的比率。由此，可以將第二 In-Ga-Zn-O 類非單晶膜的導電率高於第一 In-Ga-Zn-O 類非單晶膜。作為第一 In-Ga-Zn-O 類非單晶膜的成膜條件，氧氣體流量的對於成膜氣體整體的比率為 10 體積%或更高。另外，作為第二 In-Ga-Zn-O 類非單晶膜的成膜條件，設定為氧氣體流量的對於成膜氣體整體的比率為低於 10 體積%。另外，第二 In-Ga-Zn-O 類非單晶膜的成膜條件也可以為成膜氣體不包含氧氣體的氬等稀有氣體氣氛下。

第一 In-Ga-Zn-O 類非單晶膜或第二 In-Ga-Zn-O 類非單晶膜的成膜既可以使用與之前進行了反濺射的處理室同

一處理室，又可以使用與之前進行了反濺射的處理室不同的處理室進行成膜。

濺射法具有作為濺射用電源使用高頻電源的 RF 濺射法、DC 濺射法，還具有以脈衝方法施加偏壓的脈衝 DC 濺射法。RF 濺射法主要用於絕緣膜的形成，而 DC 濺射法主要用於金屬膜的形成。

此外，還具有可以設置多個材料不同的靶材的多元濺射裝置。多元濺射裝置既可以在同一處理室中層疊形成不同材料的膜，又可以在同一處理室中同時對多種材料進行放電而進行成膜。

此外，具有利用如下濺射法的濺射裝置：在處理室內具備磁石機構的磁控管濺射法；不使用輝光放電而利用使用微波並產生的電漿的 ECR 濺射法。

此外，作為使用濺射法的成膜方法，還具有在成膜時使靶材物質和濺射氣體成分發生化學反應而形成它們的化合物薄膜的反應濺射法，以及在成膜時對基板也施加電壓的偏壓濺射法。

接著，進行第四光刻步驟形成抗蝕劑掩模，而對第一 In-Ga-Zn-O 類非單晶膜及第二 In-Ga-Zn-O 類非單晶膜進行蝕刻。在此，藉由在第二 In-Ga-Zn-O 類非單晶膜上形成抗蝕劑掩模，可以防止抗蝕劑掩模與第一 In-Ga-Zn-O 類非單晶膜直接接觸，而防止來自抗蝕劑的氫等雜質進入到第一 In-Ga-Zn-O 類非單晶膜。另外，在使用 O₂ 灰化處理或抗蝕劑剝離液去除抗蝕劑的情況下，在第一 In-Ga-

Zn-O 類非單晶膜上形成第二 In-Ga-Zn-O 類非單晶膜，來可以防止第一 In-Ga-Zn-O 類非單晶膜被污染。可以將檸檬酸或草酸等的有機酸用作蝕刻劑進行蝕刻。在此藉由使用 ITO-07N（日本關東化學株式會社製造）的濕蝕刻去除不需要的部分來使第一 In-Ga-Zn-O 類非單晶膜及第二 In-Ga-Zn-O 類非單晶膜成為島狀，並且形成由第一 In-Ga-Zn-O 類非單晶膜構成的氧化物半導體層 103、由第二 In-Ga-Zn-O 類非單晶膜構成的半導體層 106。藉由將氧化物半導體層 103 及半導體層 106 的端部蝕刻為錐形形狀，可以防止因臺階形狀導致的佈線的斷開。此外，此時的蝕刻不局限於濕蝕刻，而也可以利用乾蝕刻。藉由上述步驟可以製造將氧化物半導體層 103 及半導體層 106 用作通道形成區的薄膜電晶體 170。圖 3A 示出這個步驟的截面圖。此外，圖 6 相當於這個步驟的平面圖。

在此，較佳以 200℃ 至 600℃，典型的是以 250℃ 至 500℃ 進行熱處理。在此將其放置在爐中，在氮氣氛下以 350℃ 進行一個小時的熱處理。藉由該熱處理，進行 In-Ga-Zn-O 類非單晶膜的原子級的重新排列。由於借助於該熱處理而釋放阻礙載子遷移的應變，所以在此的熱處理（還包括光退火）是重要的。另外，進行熱處理的時序只要在形成第二 In-Ga-Zn-O 類非單晶膜之後，就沒有特別的限制，例如也可以在形成像素電極之後進行。

接著，去除抗蝕劑掩模形成覆蓋薄膜電晶體 170 的保護絕緣層 107。作為保護絕緣層 107，可以使用利用濺射

法等而得到的氮化矽膜、氧化矽膜、氧氮化矽膜、氧化鋁膜、氧化鋇膜等。

接著，進行第五光刻步驟，形成抗蝕劑掩模，並藉由對保護絕緣層 107 的蝕刻來形成到達汲極電極層 105b 的接觸孔 125。此外，藉由在此的蝕刻，形成到達第二端子 122 的接觸孔 127、到達連接電極 120 的接觸孔 126。圖 3B 表示這個步驟的截面圖。

接著，在去除抗蝕劑掩模之後，形成透明導電膜。作為透明導電膜的材料，藉由濺射法及或真空蒸鍍法等形成氧化銦（ In_2O_3 ）、氧化銦氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ 、縮寫為 ITO）等。使用鹽酸之類的溶液對這些材料進行蝕刻處理。然而，由於對 ITO 的蝕刻特別容易產生殘渣，因此也可以使用氧化銦氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ），以便改善蝕刻加工性。

接著，進行第六光刻步驟，形成抗蝕劑掩模，並藉由蝕刻去除不需要的部分，來形成像素電極層 110。像素電極層 110 透過接觸孔 125 與汲極電極層 105b 直接連接。

此外，在該第六光刻步驟中，以電容部中的閘極絕緣層 102 及保護絕緣層 107 為電介質並使用電容器佈線 108 和像素電極層 110 形成儲存電容器（storage capacitor）。

另外，在該第六光刻步驟中，使用抗蝕劑掩模覆蓋第一端子及第二端子並使形成在端子部的透明導電膜 128、129 殘留。透明導電膜 128、129 成為用來與 FPC 連接的電極或佈線。形成在與第一端子 121 直接連接的連接電極

120 上的透明導電膜 128 是用作閘極佈線的輸入端子的連接用端子電極。形成在第二端子 122 上的透明導電膜 129 是用作源極佈線的輸入端子的連接用端子電極。

接著，去除抗蝕劑掩模。圖 3C 示出這個步驟的截面圖。另外，圖 7 相當於這個步驟的平面圖。

此外，圖 8A 和圖 8B 分別示出這個步驟的閘極佈線端子部的截面圖及平面圖。圖 8A 相當於沿著圖 8B 中的 C1-C2 線的截面圖。在圖 8A 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 8A 中，在端子部中，使用與閘極佈線相同的材料形成的第一端子 151 和使用與源極佈線相同的材料形成的連接電極 153 隔著閘極絕緣層 152 互相重疊，並互相電連接。另外，連接電極 153 與透明導電膜 155 透過設置在保護絕緣膜 154 中的接觸孔直接連接並導通。

另外，圖 8C 及圖 8D 分別示出源極佈線端子部的截面圖及平面圖。此外，圖 8C 相當於沿著圖 8D 中的 D1-D2 線的截面圖。在圖 8C 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作輸入端子的連接用端子電極。另外，在圖 8C 中，在端子部中，使用與閘極佈線相同的材料形成的電極 156 隔著閘極絕緣層 102 重疊於與源極佈線電連接的第二端子 150 的下方。電極 156 不與第二端子 150 電連接，藉由將電極 156 設定為與第二端子 150 不同的電位，例如浮動狀態、GND、0V 等，可以形成作為對雜波的措施的電容或作為對靜電的措施的電容。此外，第

二端子 150 隔著保護絕緣膜 154 與透明導電膜 155 電連接。

根據像素密度設置多個閘極佈線、源極佈線及電容器佈線。此外，在端子部中，排列地配置多個具有與閘極佈線相同的電位的第一端子、多個具有與源極佈線相同的電位的第二端子、多個具有與電容器佈線相同的電位的第三端子等。各端子的數量可以是任意的，實施者適當地決定各端子的數量，即可。

像這樣，藉由六次的光刻步驟，使用六個光掩模可以完成包括底閘型的 n 通道型薄膜電晶體的薄膜電晶體 170 的像素薄膜電晶體部、儲存電容器。而且，藉由對應於每一個像素將該像素薄膜電晶體部、儲存電容器配置為矩陣狀來構成像素部，可以將其用作用來製造主動矩陣型顯示裝置的其中一個基板。在本說明書中，為方便起見將這種基板稱為主動矩陣基板。

當製造主動矩陣型液晶顯示裝置時，在主動矩陣基板和設置有對置電極的對置基板之間設置液晶層，固定主動矩陣基板和對置基板。另外，在主動矩陣基板上設置與設置在對置基板上的對置電極電連接的共同電極，在端子部設置與共同電極電連接的第四端子。該第四端子是用來將共同電極設定為固定電位例如 GND、0V 等的端子。

此外，本實施例不局限於圖 7 的像素結構。圖 9 示出與圖 7 不同的平面圖的例子。圖 9 示出一例，其中不設置電容器佈線，並隔著保護絕緣膜及閘極絕緣層重疊像素電

極與相鄰的像素的閘極佈線來形成儲存電容器。在此情況下，可以省略電容器佈線及與電容器佈線連接的第三端子。另外，在圖 9 中，使用相同的附圖標記說明與圖 7 相同的部分。

在主動矩陣型液晶顯示裝置中，藉由驅動配置為矩陣狀的像素電極，在螢幕上形成顯示圖案。詳細地說，藉由在被選擇的像素電極和對應於該像素電極的對置電極之間施加電壓，進行配置在像素電極和對置電極之間的液晶層的光學調變，該光學調變被觀察者識別為顯示圖案。

當液晶顯示裝置顯示動態圖像時，由於液晶分子本身的響應慢，所以有產生餘象或動態圖像的模糊的問題。有一種被稱為黑插入的驅動技術，該驅動技術為了改善液晶顯示裝置的動態圖像特性，而在每隔一框進行整個表面的黑顯示。

此外，還有被稱為倍速驅動的驅動技術，其中藉由將垂直同步頻率設定為經常的 1.5 倍或更高以改善動態特性。

另外，還有如下驅動技術：為了改善液晶顯示裝置的動態圖像特性，而作為背光燈使用多個 LED（發光二極體）光源或多個 EL 光源等構成面光源，並使構成面光源的各光源獨立地在一個框期間內進行間歇發光驅動。作為面光源，可以使用三種以上的 LED 或白色發光的 LED。由於可以獨立地控制多個 LED，因此也可以按照液晶層的光學調變的切換時序使 LED 的發光時序同步。因為在這

種驅動技術中可以部分地關斷 LED，所以尤其是在進行一個螢幕中的黑色顯示區所占的比率高的圖像顯示的情況下，可以得到耗電量的減少效果。

藉由組合這些驅動技術，可以比現有的液晶顯示裝置進一步改善液晶顯示裝置的動態圖像特性等的顯示特性。

由於根據本實施例而得到的 n 通道型電晶體將 In-Ga-Zn-O 類非單晶膜用於通道形成區並具有良好的動態特性，因此可以組合這些驅動技術。

此外，在製造發光顯示裝置的情況下，因為將有機發光元件的一個電極（也稱為陰極）設定為低電源電位，例如 GND、0V 等，所以在端子部設置用來將陰極設定為低電源電位，例如 GND、0V 等的第四端子。此外，在製造發光顯示裝置的情況下，除了源極佈線及閘極佈線之外還設置電源供給線。由此，在端子部設置與電源供給線電連接的第五端子。

如上所述，藉由在氧化物半導體層上形成其導電率高於氧化物半導體層的半導體層，可以提高該薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層和薄膜電晶體的保護絕緣層之間形成其導電率高於該氧化物半導體層的半導體層，可以防止氧化物半導體層的組成的變化或膜質的劣化，並且可以使薄膜電晶體的電特性穩定。

藉由將該薄膜電晶體用於顯示裝置的像素部及驅動電路部，可以提供電特性高且可靠性優越的顯示裝置。

注意，本實施例所示的結構可以與其他實施例所示的

結構適當地組合而使用。

[實施例 3]

在本實施例中，參照圖 10 說明與實施例 1 所示的薄膜電晶體不同形狀的薄膜電晶體。

圖 10 示出本實施例的底閘結構的薄膜電晶體。在圖 10 所示的薄膜電晶體中，在基板 100 上設置有閘極電極層 101，在閘極電極層 101 上設置有閘極絕緣層 102，在閘極絕緣層 102 上設置有源極電極層及汲極電極層 105a、105b，在源極電極層及汲極電極層 105a、105b 上設置有緩衝層 301a、301b，在閘極絕緣層 102、緩衝層 301a、301b 上設置有氧化物半導體層 103，在氧化物半導體層 103 上設置有半導體層 106。另外，源極電極層及汲極電極層 105a、105b 具有由第一導電膜 112a、112b、第二導電膜 113a、113b、第三導電膜 114a、114b 構成的三層結構。也就是說，圖 10 所示的薄膜電晶體具有如下結構，即：在實施例 1 中的圖 1A 和 1B 示出的薄膜電晶體的氧化物半導體層 103 和源極電極層及汲極電極層 105a、105b 之間設置有緩衝層 301a、301b。

與氧化物半導體層 103 同樣，用作源區或汲區的緩衝層 301a、301b 使用包含 In、Ga 及 Zn 的氧化物半導體膜的 In-Ga-Zn-O 類非單晶膜而形成。但是，緩衝層 301a、301b 具有 n 型導電型，並將其導電率設定為高於氧化物半導體層 103 的導電率。另外，將緩衝層 301a、301b 的

導電率設定為與半導體層 106 相同程度或高於半導體層 106 的導電率。另外，緩衝層 301a、301b 是 In-Ga-Zn-O 類非單晶膜，至少包含非晶矽成分，有時在非晶結構中包含晶粒（奈米晶體）。晶粒（奈米晶體）的直徑為 1nm 至 10nm，代表的為 2nm 至 4nm 左右。

藉由濺射法形成用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜。作為具體條件的例子，使用直徑為 8 英寸的包含 In、Ga 以及 Zn 的氧化物半導體靶材（ In_2O_3 ： Ga_2O_3 ： ZnO =1：1：1），基板和靶材之間的距離為 170mm，壓力為 0.4Pa，直流（DC）電源為 0.5kW，成膜氣體使用 Ar 及 O_2 ，將各個氣體的流量設定為 $\text{Ar}=50\text{sccm}$ ， $\text{O}_2=5\text{sccm}$ ，將成膜溫度設定為室溫來進行濺射成膜。

但是，用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的成膜條件與用於氧化物半導體層 103 的 In-Ga-Zn-O 類非單晶膜的成膜條件不同。例如，使用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的氧氣體流量的對於成膜氣體的比率低於用於氧化物半導體層 103 的 In-Ga-Zn-O 類非單晶膜的氧氣體流量的對於成膜氣體的比率。另外，設定為如下條件：與用於半導體層 106 的 In-Ga-Zn-O 類非單晶膜的成膜條件中的氧氣體流量的比率相比，用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的成膜條件中的氧氣體流量的比率相同或更少。另外，還可以將用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的

成膜條件設定為在成膜氣體中不包含氧氣體的氬等稀有氣體的氣氛下。

用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的膜厚度為 5nm 至 20nm。當然，在膜中包含晶粒的情況下，所包含的晶粒的尺寸不超過膜厚度。在本實施例中，用於緩衝層 301a、301b 的 In-Ga-Zn-O 類非單晶膜的膜厚度為 5nm。

● 另外，也可以使緩衝層 301a、301b 包含賦予 n 型的雜質元素。作為雜質元素可以使用如鎂、鋁、鈦、鐵、錫、鈣、鍺、釩、鉍、銦、鉛、硼、銻、鉛等。當使緩衝層包含鎂、鋁、鈦等時，具有對氧的阻擋效果等，且藉由成膜之後的加熱處理等可以將氧化物半導體層的氧濃度保持於最合適的範圍內。

另外，緩衝層的載子濃度範圍較佳為 $1 \times 10^{18}/\text{cm}^3$ 或更高（ $1 \times 10^{22}/\text{cm}^3$ 或更低）。

● 如上所述，藉由設置緩衝層 301a、301b，可以在氧化物半導體層 103 和源極電極層及汲極電極層 105a、105b 之間，與肖特基結相比提高熱穩定性，並且可以使薄膜電晶體的工作特性穩定。另外，因為導電性優越，所以即使高汲極電壓也可以保持良好的遷移率。

注意，關於本實施例的薄膜電晶體的緩衝層 301a、301b 之外的結構和材料參照實施例 1。

本實施例的薄膜電晶體的製造程序與實施例 2 所示的薄膜電晶體的製造程序大致相同。首先，藉由實施例 2 所

示的方法形成第一導電膜 112 至第三導電膜 114，並藉由上述方法連續地利用濺射來形成用來形成緩衝層 301a、301b 的氧化物半導體膜 302（參照圖 11A）。接著，藉由第三光刻步驟，與第一導電膜 112 至第三導電膜 114 同時將氧化物半導體膜 302 蝕刻為島狀，來形成源極電極層及汲極電極層 105a、105b 及氧化物半導體膜 3021a、302b，並且以與實施例 2 同樣的方法進行反濺射（參照圖 11B）。然後，在藉由實施例 2 所示的方法形成氧化物半導體層 103 及半導體層 106 時，與此同時蝕刻氧化物半導體膜 302a、302b，來形成緩衝層 301a、301b（參照圖 11C）。以後的步驟與實施例 2 同樣。

注意，本實施例所示的結構可以將其他實施例所示的結構適當地組合而使用。

[實施例 4]

在本實施例中，使用圖 30 說明與實施例 1 及實施例 3 所示的薄膜電晶體不同的形狀的薄膜電晶體。

圖 30 示出本實施例的底閘極結構的薄膜電晶體。在圖 30 所示的薄膜電晶體中，在基板 100 上設置有閘極電極層 101，在閘極電極層 101 上設置有閘極絕緣層 102，在閘極絕緣層 102 上設置有源極電極層及汲極電極層 105a、105b，在閘極絕緣層 102、源極電極層及汲極電極層 105a、105b 上設置有氧化物半導體層 103，在氧化物半導體層 103 上設置有半導體層 106，在半導體層 106 上

設置有導電層 401。另外，源極電極層及汲極電極層 105a、105b 具有由第一導電膜 112a、112b、第二導電膜 113a、113b、第三導電膜 114a、114b 構成的三層結構。另外，半導體層 106 在源極電極層及汲極電極層 105a、105b 之間具有凹部。就是說，圖 30 所示的薄膜電晶體具有如下結構，即：在實施例 1 中的圖 1A 和 1B 示出的薄膜電晶體的半導體層 106 的凹部上設置有導電層 401 的結構。

導電層 401 的導電率高於氧化物半導體層 103 及半導體層 106 的導電率。作為導電層 401，較佳使用銦、鎵、鋅等金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氧化物或氮化物。如實施例 1 至實施例 3 所示，在作為半導體層 106 使用 In-Ga-Zn-O 類非單晶膜的情況下，藉由使導電層 401 包含上述金屬材料，可以減少在導電層 401 和半導體層 106 之間的介面態密度或介面反應。注意，在作為導電層 401 使用銦、鎵及鋅等金屬材料的情況下，較佳將半導體層 106 形成得較厚，以防止對導電層 401 進行構圖時半導體層 106 的消失。

另外，在形成導電層 401 之後進行氧化物半導體層 103 的熱處理的情況下，導電層 401 可以使用具有耐熱性的導電材料。作為具有耐熱性的導電材料，可以使用如鉬、鈦、鎢等的金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物。

另外，藉由將上述的金屬材料用於導電層 401，可以將導電層 401 用作半導體層 106 及氧化物半導體層 103 的遮光膜。

另外，作為半導體層 106 也可以使用非晶矽等，以提高使用上述金屬材料的導電層 401 與半導體層 106 的蝕刻選擇比。

藉由在半導體層 106 上設置其導電率高於氧化物半導體層 103 及半導體層 106 的導電層 401，可以進一步提高薄膜電晶體的場效應遷移率。另外，藉由僅在半導體層 106 的凹部上設置導電層 401，可以減少在導電層 401 和源極電極層及汲極電極層 105a、105b 之間發生的寄生電容。

注意，雖然在本實施例中，僅在半導體層 106 的凹部上形成導電層 401，但是導電層 401 也可以形成為重疊於半導體層 106 的整體。另外，在本實施例中，如實施例 3 所示，也可以採用在氧化物半導體層 103 和源極電極層及汲極電極層 105a、105b 之間設置緩衝層的結構。

注意，關於本實施例的薄膜電晶體的導電層 401 之外的結構和材料參照實施例 1。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 5]

在本實施例中，使用圖 31 說明與實施例 1、實施例 3

及實施例 4 所示的薄膜電晶體不同的形狀的薄膜電晶體。

圖 31 示出本實施例的底閘結構的薄膜電晶體。在圖 31 所示的薄膜電晶體中，在基板 100 上設置有閘極電極層 101，在閘極電極層 101 上設置有閘極絕緣層 102，在閘極絕緣層 102 上設置有源極電極層及汲極電極層 105a、105b，在閘極絕緣層 102、源極電極層及汲極電極層 105a、105b 上設置有氧化物半導體層 103，在氧化物半導體層 103 上設置有導電層 402。另外，源極電極層及汲極電極層 105a、105b 具有由第一導電膜 112a、112b、第二導電膜 113a、113b、第三導電膜 114a、114b 構成的三層結構。就是說，圖 30 所示的薄膜電晶體具有如下結構，即：設置導電層 402，代替在實施例 1 中的圖 1A 和 1B 示出的薄膜電晶體的半導體層 106。

導電層 402 的導電率高於氧化物半導體層 103 的導電率。作為導電層 402，較佳使用銦、鎵及鋅等金屬材料、包含這些金屬材料中任一作為主要成分的合金材料、或包含這些金屬材料中任一的氧化物或氮化物。如實施例 1 至實施例 4 所示，作為氧化物半導體層 103 使用 In-Ga-Zn-O 類非單晶膜，因此藉由使導電層 402 包含上述金屬材料，可以減少在導電層 402 和氧化物半導體層 103 之間的介面態密度或介面反應。

另外，在形成導電層 402 之後進行氧化物半導體層 103 的熱處理的情況下，導電層 402 可以使用具有耐熱性的導電材料。作為具有耐熱性的導電材料，可以使用如

鉬、鈦、鎢等的金屬材料、以這些金屬材料為主要成分的合金材料、或以這些金屬材料為成分的氮化物。

另外，藉由將上述的金屬材料用於導電層 402，可以將導電層 402 用作氧化物半導體層 103 的遮光膜。

藉由在氧化物半導體層 103 上設置其導電率高於氧化物半導體層 103 的導電層 402，可以提高薄膜電晶體的場效應遷移率。另外，藉由在氧化物半導體層 103 和薄膜電晶體的保護絕緣層之間形成導電層 402，可以防止氧化物半導體層 103 的組成的變化或膜質的劣化，並且可以使薄膜電晶體的電特性穩定。

另外，在本實施例中，如實施例 3 所示，也可以採用在氧化物半導體層 103 和源極電極層及汲極電極層 105a、105b 之間設置緩衝層的結構。

注意，關於本實施例的薄膜電晶體的導電層 402 之外的結構和材料參照實施例 1。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 6]

在本實施例中，在半導體裝置的一例的顯示裝置中，以下說明在同一基板上至少製造驅動電路的一部分和配置在像素部中的薄膜電晶體的例子。

根據實施例 1 至實施例 5 形成配置在像素部中的薄膜電晶體。此外，實施例 1 至實施例 5 所示的薄膜電晶體是

n 通道型 TFT，所以將可以由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。

圖 14A 示出半導體裝置的一例的主動矩陣型液晶顯示裝置的方塊圖的一例。圖 14A 所示的顯示裝置在基板 5300 上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；以及對被選擇了的像素的視頻信號輸入進行控制的信號線驅動電路 5303。

像素部 5301 藉由從信號線驅動電路 5303 在列方向上延伸地配置的多個信號線 S1-Sm（未圖示）與信號線驅動電路 5303 連接，並且藉由從掃描線驅動電路 5302 在行方向上延伸地配置的多個掃描線 G1-Gn（未圖示）與掃描線驅動電路 5302 連接，並具有對應於信號線 S1-Sm 以及掃描線 G1-Gn 配置為矩陣形的多個像素（未圖示）。並且，各像素與信號線 Sj（信號線 S1-Sm 中的某一個）、掃描線 Gi（掃描線 G1-Gn 中的某一個）連接。

此外，可以與實施例 1 至實施例 5 所示的薄膜電晶體是 n 通道型 TFT，參照圖 15 說明由 n 通道型 TFT 構成的信號線驅動電路。

圖 15 所示的信號線驅動電路包括：驅動器 IC5601；開關組 5602_1 至 5602_M；第一佈線 5611；第二佈線 5612；第三佈線 5613；以及佈線 5621_1 至 5621_M。開關組 5602_1 至 5602_M 分別包括第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c。

驅動器 IC5601 連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及佈線 5621_1 至 5621_M。而且，開關組 5602_1 至 5602_M 分別連接到第一佈線 5611、第二佈線 5612、第三佈線 5613 及分別對應於開關組 5602_1 至 5602_M 的佈線 5621_1 至 5621_M。而且，佈線 5621_1 至 5621_M 分別透過第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到三個信號線（信號線 S_{m-2} 、信號線 S_{m-1} 、信號線 S_m ($m=3M$)）。例如，第 J 列的佈線 5621_J（佈線 5621_1 至佈線 5621_M 中的某一個）分別透過開關組 5602_J 所具有的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到信號線 S_{j-2} 、信號線 S_{j-1} 、信號線 S_j ($j=3J$)。

注意，對第一佈線 5611、第二佈線 5612、第三佈線 5613 分別輸入信號。

注意，驅動器 IC5601 較佳使用單晶半導體形成。再者，開關組 5602_1 至 5602_M 較佳形成在與像素部同一基板上。因此，較佳透過 FPC 等連接驅動器 IC5601 和開關組 5602_1 至 5602_M。或者，也可以藉由與像素部貼合在同一基板上等地設置單晶半導體層，來形成驅動器 IC5601。

接著，參照圖 16 的時序圖說明圖 15 所示的信號線驅動電路的工作。注意，圖 16 的時序圖示出選擇第 i 行掃描線 G_i 時的時序圖。再者，第 i 行掃描線 G_i 的選擇期間

被分割為第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3。而且，圖 15 的信號線驅動電路在其他行的掃描線被選擇的情況下也進行與圖 16 相同的工作。

注意，圖 16 的時序圖示出第 J 列的佈線 5621_J 分別透過第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 連接到信號線 Sj-2、信號線 Sj-1、信號線 Sj 的情況。

● 注意，圖 16 的時序圖示出第 i 行掃描線 Gi 被選擇的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5703a、第二薄膜電晶體 5603b 的導通/截止的時序 5703b、第三薄膜電晶體 5603c 的導通/截止的時序 5703c 及輸入到第 J 列佈線 5621_J 的信號 5721_J。

注意，在第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3 中，分別對佈線 5621_1 至佈線 5621_M 輸入不同的視頻信號。例如，在第一子選擇期間 T1 輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj-2，在第二子選擇期間 T2 輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj-1，在第三子選擇期間 T3 輸入到佈線 5621_J 的視頻信號輸入到信號線 Sj。再者，在第一子選擇期間 T1、第二子選擇期間 T2 及第三子選擇期間 T3 中輸入到佈線 5621_J 的視頻信號分別為 Data_j-2、Data_j-1、Data_j。

如圖 16 所示，在第一子選擇期間 T1 中，第一薄膜電晶體 5603a 導通，第二薄膜電晶體 5603b 及第三薄膜電晶

體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j-2 透過第一薄膜電晶體 5603a 輸入到信號線 Sj-2。在第二子選擇期間 T2 中，第二薄膜電晶體 5603b 導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 Data_j-1 藉由第二薄膜電晶體 5603b 輸入到信號線 Sj-1。在第三子選擇期間 T3 中，第三薄膜電晶體 5603c 導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 Data_j 藉由第三薄膜電晶體 5603c 輸入到信號線 Sj。

據此，圖 15 的信號線驅動電路藉由將一個閘極選擇期間分割為三個從而可以在一個閘極選擇期間中從一個佈線 5621 將視頻信號輸入到三個信號線。因此，圖 15 的信號線驅動電路可以將形成有驅動器 IC5601 的基板和形成有像素部的基板的連接數設定為信號線數的大約 $1/3$ 。藉由將連接數設定為大約 $1/3$ ，可以提高圖 15 的信號線驅動電路的可靠性、成品率等。

注意，只要能夠如圖 15 所示，將一個閘極選擇期間分割為多個子選擇期間，並在各子選擇期間中從某一個佈線向多個信號線分別輸入視頻信號，就對於薄膜電晶體的配置、數量及驅動方法等沒有限制。

例如，當在三個以上的子選擇期間的每個中從一個佈線將視頻信號分別輸入到三個以上的信號線時，追加薄膜電晶體及用來控制薄膜電晶體的佈線，即可。但是，當將一個閘極選擇期間分割為四個以上的子選擇期間時，一個

子選擇期間變短。因此，較佳將一個閘極選擇期間分割為兩個或三個子選擇期間。

作為另一例，也可以如圖 17 的時序圖所示，將一個選擇期間分割為預充電期間 T_p 、第一子選擇期間 T_1 、第二子選擇期間 T_2 、第三子選擇期間 T_3 。再者，圖 17 的時序圖示出選擇第 i 行掃描線 G_i 的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5803a、第二薄膜電晶體 5603b 的導通/截止的時序 5803b、第三薄膜電晶體 5603c 的導通/截止的時序 5803c 以及輸入到第 J 列佈線 5621_J 的信號 5821_J。如圖 17 所示，在預充電期間 T_p 中，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 導通。此時，輸入到佈線 5621_J 的預充電電壓 V_p 透過第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 分別輸入到信號線 S_{j-2} 、信號線 S_{j-1} 、信號線 S_j 。在第一子選擇期間 T_1 中，第一薄膜電晶體 5603a 導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 $Data_{j-2}$ 藉由第一薄膜電晶體 5603a 輸入到信號線 S_{j-2} 。在第二子選擇期間 T_2 中，第二薄膜電晶體 5603b 導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 截止。此時，輸入到佈線 5621_J 的 $Data_{j-1}$ 藉由第二薄膜電晶體 5603b 輸入到信號線 S_{j-1} 。在第三子選擇期間 T_3 中，第三薄膜電晶體 5603c 導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 截止。此時，輸入到佈線 5621_J 的 $Data_j$ 藉由第

三薄膜電晶體 5603c 輸入到信號線 Sj。

據此，因為應用了圖 17 的時序圖的圖 15 的信號線驅動電路可以藉由在子選擇期間之前提供預充電選擇期間來對信號線進行預充電，所以可以高速地進行對像素的視頻信號的寫入。注意，在圖 17 中，使用相同的附圖標記來表示與圖 16 相同的部分，而省略對於同一部分或具有相同的功能的部分的詳細說明。

此外，說明掃描線驅動電路的結構。掃描線驅動電路包括移位暫存器、緩衝器。此外，根據情況，還可以包括位準轉移器。在掃描線驅動電路中，藉由對移位暫存器輸入時鐘信號（CLK）及起始脈衝信號（SP），生成選擇信號。所生成的選擇信號在緩衝器中被緩衝放大，並供給到對應的掃描線。掃描線連接到一行的像素的電晶體的閘極電極。而且，由於需要將一行上的像素的電晶體同時導通，因此使用能夠產生大電流的緩衝器。

參照圖 18 和圖 19 說明用於掃描線驅動電路的一部分的移位暫存器的一實施例。

圖 18 示出移位暫存器的電路結構。圖 18 所示的移位暫存器由正反器 5701_1 至 5701_n 的多個正反器構成。此外，輸入第一時鐘信號、第二時鐘信號、起始脈衝信號、重定信號來進行工作。

說明圖 18 的移位暫存器的連接關係。第一級正反器 5701_1 連接到第一佈線 5711、第二佈線 5712、第四佈線 5714、第五佈線 5715、第七佈線 5717_1 及第七佈線

5717_2。另外，第二級正反器 5701_2 連接到第三佈線 5713、第四佈線 5714、第五佈線 5715、第七佈線 5717_1、第七佈線 5717_2 及第七佈線 5717_3。

與此同樣，第 i 級正反器 5701_ i （正反器 5701_1 至 5701_ n 中的任一個）連接到第二佈線 5712 或第三佈線 5713 的一者、第四佈線 5714、第五佈線 5715、第七佈線 5717_ $i-1$ 、第七佈線 5717_ i 及第七佈線 5717_ $i+1$ 。在此，
 ● 在 i 為奇數的情況下，第 i 級正反器 5701_ i 連接到第二佈線 5712，在 i 為偶數的情況下，第 i 級正反器 5701_ i 連接到第三佈線 5713。

另外，第 n 級正反器 5701_ n 連接到第二佈線 5712 或第三佈線 5713 的一者、第四佈線 5714、第五佈線 5715、第七佈線 5717_ $n-1$ 、第七佈線 5717_ n 及第六佈線 5716。

注意，第一佈線 5711、第二佈線 5712、第三佈線 5713、第六佈線 5716 也可以分別稱為第一信號線、第二
 ● 信號線、第三信號線、第四信號線。再者，第四佈線 5714、第五佈線 5715 也可以分別稱為第一電源線、第二電源線。

接著，使用圖 19 說明圖 18 所示的正反器的詳細結構。圖 19 所示的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。注意，第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜

電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 是 n 通道型電晶體，並且當閘-源間電壓（ V_{gs} ）超過臨界值電壓（ V_{th} ）時它們成為導通狀態。

另外，圖 19 所示的正反器具有第一佈線 5501、第二佈線 5502、第三佈線 5503、第四佈線 5504、第五佈線 5505 及第六佈線 5506。

在此示出將所有薄膜電晶體設定有增強型 n 通道型電晶體的例子，但是沒有特別的限制，例如即使使用耗盡型 n 通道型電晶體也可以驅動驅動電路。

接著，下面示出圖 18 所示的正反器的連接結構。

第一薄膜電晶體 5571 的第一電極（源極電極及汲極電極中的一者）連接到第四佈線 5504，並且第一薄膜電晶體 5571 的第二電極（源極電極及汲極電極中的另一者）連接到第三佈線 5503。

第二薄膜電晶體 5572 的第一電極連接到第六佈線 5506，並且第二薄膜電晶體 5572 的第二電極連接到第三佈線 5503。

第三薄膜電晶體 5573 的第一電極連接到第五佈線 5505，第三薄膜電晶體 5573 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，第三薄膜電晶體 5573 的閘極電極連接到第五佈線 5505。

第四薄膜電晶體 5574 的第一電極連接到第六佈線

5506，第四薄膜電晶體 5574 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第四薄膜電晶體 5574 的閘極電極連接到第一薄膜電晶體 5571 的閘極電極。

第五薄膜電晶體 5575 的第一電極連接到第五佈線 5505，第五薄膜電晶體 5575 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第五薄膜電晶體 5575 的閘極電極連接到第一佈線 5501。

● 第六薄膜電晶體 5576 的第一電極連接到第六佈線 5506，第六薄膜電晶體 5576 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第六薄膜電晶體 5576 的閘極電極連接到第二薄膜電晶體 5572 的閘極電極。

第七薄膜電晶體 5577 的第一電極連接到第六佈線 5506，第七薄膜電晶體 5577 的第二電極連接到第一薄膜電晶體 5571 的閘極電極，並且第七薄膜電晶體 5577 的閘極電極連接到第二佈線 5502。第八薄膜電晶體 5578 的第一電極連接到第六佈線 5506，第八薄膜電晶體 5578 的第二電極連接到第二薄膜電晶體 5572 的閘極電極，並且第八薄膜電晶體 5578 的閘極電極連接到第一佈線 5501。

注意，以第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極的連接部為節點 5543。再者，以第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜

電晶體 5576 的閘極電極以及第八薄膜電晶體 5578 的第二電極的連接部為節點 5544。

注意，第一佈線 5501、第二佈線 5502、第三佈線 5503 以及第四佈線 5504 也可以分別稱為第一信號線、第二信號線、第三信號線、第四信號線。再者，第五佈線 5505、第六佈線 5506 也可以分別稱為第一電源線、第二電源線。

在第 i 級正反器 5701 _{i} 中，圖 19 中的第一佈線 5501 和圖 18 中的第七佈線 5717 _{$i-1$} 連接。另外，圖 19 中的第二佈線 5502 和圖 18 中的第七佈線 5717 _{$i+1$} 連接。另外，圖 19 中的第三佈線 5503 和第七佈線 5717 _{i} 連接。而且，圖 19 中的第六佈線 5506 和第五佈線 5715 連接。

在 i 為奇數的情況下，圖 19 中的第四佈線 5504 連接到圖 18 中的第二佈線 5712，在 i 為偶數的情況下，圖 19 中的第四佈線 5504 連接到圖 18 中的第三佈線 5713。另外，圖 19 中的第五佈線 5505 和圖 18 中的第四佈線 5714 連接。

在第一級正反器 5701₁ 中，圖 19 中的第一佈線 5501 連接到圖 18 中的第一佈線 5711。另外，在第 n 級正反器 5701 _{n} 中，圖 19 中的第二佈線 5502 連接到圖 18 中的第六佈線 5716。

此外，也可以僅使用與實施例 1 至實施例 5 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。因為與實施例 1 至實施例 5 所示的 n 通道型 TFT 的電晶體

遷移率大，所以可以提高驅動電路的驅動頻率。另外，由於與實施例 1 至實施例 5 所示的 n 通道型 TFT 利用 In-Ga-Zn-O 類非單晶膜的源區或汲區減少寄生電容，因此頻率特性（稱為 f 特性）高。例如，由於可以使用與實施例 1 至實施例 5 所示的 n 通道型 TFT 的掃描線驅動電路進行高速工作，因此可以提高框頻率或實現黑屏插入等。

再者，藉由增大掃描線驅動電路的電晶體的通道寬度，或配置多個掃描線驅動電路等，可以實現更高的框頻率。在配置多個掃描線驅動電路的情況下，藉由將用來驅動偶數行的掃描線的掃描線驅動電路配置在一側，並將用來驅動奇數行的掃描線的掃描線驅動電路配置在其相反一側，可以實現框頻率的提高。此外，藉由使用多個掃描線驅動電路對同一掃描線輸出信號，有利於顯示裝置的大型化。

此外，在製造半導體裝置的一例的主動矩陣型發光顯示裝置的情況下，因為至少在一個像素中配置多個薄膜電晶體，因此較佳配置多個掃描線驅動電路。圖 14B 示出主動矩陣型發光顯示裝置的方塊圖的一例。

圖 14B 所示的發光顯示裝置在基板 5400 上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；以及控制對被選擇的像素的視頻信號的輸入的信號線驅動電路 5403。

在輸入到圖 14B 所示的發光顯示裝置的像素的視頻信

號為數位方式的情況下，藉由切換電晶體的導通和截止，像素處於發光或非發光狀態。因此，可以採用面積灰度法或時間灰度法進行灰度顯示。面積灰度法是一種驅動法，其中藉由將一個像素分割為多個子像素並根據視頻信號分別驅動各子像素，來進行灰度顯示。此外，時間灰度法是一種驅動法，其中藉由控制像素發光的期間，來進行灰度顯示。

因為發光元件的回應速度比液晶元件等高，所以與液晶元件相比適合於時間灰度法。在具體地採用時間灰度法進行顯示的情況下，將一個框期間分割為多個子框期間。然後，根據視頻信號，在各子框期間中使像素的發光元件處於發光或非發光狀態。藉由將一個框期間分割為多個子框期間，可以利用視頻信號控制在一個框期間中像素實際上發光的期間的總長度，並可以進行灰度顯示。

注意，在圖 14B 所示的發光顯示裝置中示出一種例子，其中當在一個像素中配置兩個開關 TFT 時，使用第一掃描線驅動電路 5402 生成輸入到其中一個開關 TFT 的閘極佈線的第一掃描線的信號，而使用第二掃描線驅動電路 5404 生成輸入到另一個的開關 TFT 的閘極佈線的第二掃描線的信號。但是，也可以使用一個掃描線驅動電路生成輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如根據一個像素所具有的開關 TFT 的數量，可能會在各像素中設置多個用來控制開關元件的工作的掃描線。在此情況下，既可以使用一個掃描線驅動電路生成輸

入到多個掃描線的所有信號，又可以使用多個掃描線驅動電路生成輸入到多個掃描線的所有信號。

此外，在發光顯示裝置中也可以將能夠由 n 通道型 TFT 構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板上。另外，也可以僅使用與實施例 1 至實施例 5 所示的 n 通道型 TFT 製造信號線驅動電路及掃描線驅動電路。

此外，上述驅動電路除了液晶顯示裝置及發光顯示裝置以外還可以用於利用與開關元件電連接的元件來驅動電子墨水的電子紙。電子紙也稱為電泳顯示裝置（電泳顯示器），並具有如下優點：與紙相同的易讀性、耗電量比其他的顯示裝置小、可形成為薄且輕的形狀。

作為電泳顯示器可考慮各種方式。電泳顯示器是如下裝置，即在溶劑或溶質中分散有包含具有正電荷的第一粒子和具有負電荷的第二粒子的多個微囊，並且藉由對微囊施加電場使微囊中的粒子向相互相反的方向移動，以僅顯示集中在一側的粒子的顏色。注意，第一粒子或第二粒子包含染料，且在沒有電場時不移動。此外，第一粒子和第二粒子的顏色不同（包含無色）。

像這樣，電泳顯示器是利用所謂的介電電泳效應的顯示器。在該介電電泳效應中，介電常數高的物質移動到高電場區。

將在溶劑中分散有上述微囊的材料稱作電子墨水，該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另

外，還可以藉由使用彩色濾光片或具有色素的粒子來進行彩色顯示。

此外，藉由在主動矩陣基板上適當地設置多個上述微囊，使得微囊夾在兩個電極之間就完成了主動矩陣型顯示裝置，若當對微囊施加電場時可以進行顯示。例如，可以使用利用與實施例 1 至實施例 5 的薄膜電晶體來得到的主動矩陣基板。

此外，作為微囊中的第一粒子及第二粒子，採用選自導電體材料、絕緣體材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料中的一種或這些材料的組合材料即可。

藉由上述步驟，可以製造作為半導體裝置可靠性高的顯示裝置。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 7]

藉由製造實施例 1 至實施例 5 所示的薄膜電晶體並將該薄膜電晶體用於像素部及驅動電路，從而可以製造具有顯示功能的半導體裝置（也稱為顯示裝置）。此外，可以將實施例 1 至實施例 5 的薄膜電晶體使用於驅動電路的一部分或全部並一體地形成在與像素部同一基板上，從而形成系統型面板（system-on-panel）。

顯示裝置包括顯示元件。作為顯示元件，可以使用液

晶元件（也稱為液晶顯示元件）、發光元件（也稱為發光顯示元件）。在發光元件的範疇內包括利用電流或電壓控制亮度的元件，具體而言，包括無機 EL（Electro Luminescence；電致發光）元件、有機 EL 元件等。此外，也可以應用電子墨水等的對比度因電作用而變化的顯示媒體。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的 IC 等的模組。再者，關於一種元件基板，該元件基板相當於製造該顯示裝置的過程中的顯示元件完成之前的一實施例，並且它在多個各像素中分別具備用於將電流供給到顯示元件的單元。具體而言，元件基板既可以是只形成有顯示元件的像素電極的狀態，又可以是形成成為像素電極的導電膜之後且藉由蝕刻形成像素電極之前的狀態，而可以採用各種方式。

注意，本說明書中的顯示裝置是指圖像顯示裝置、顯示裝置、或光源（包括照明裝置）。另外，顯示裝置還包括安裝有連接器，諸如 FPC（Flexible Printed Circuit；撓性印刷電路）、TAB（Tape Automated Bonding；載帶自動鍵合）帶或 TCP（Tape Carrier Package；載帶封裝）的模組；將印刷線路板固定到 TAB 帶或 TCP 端部的模組；藉由 COG（Chip On Glass；玻璃上晶片）方式將 IC（積體電路）直接安裝到顯示元件上的模組。

在本實施例中，參照圖 22A、22B 以及 22C 說明相當於半導體裝置的一實施例的液晶顯示面板的外觀及截面。

圖 22A、22B 是一種面板的俯視圖，其中利用密封材料 4005 將包括用作氧化物半導體層的形成在第一基板 4001 上的實施例 1 至實施例 5 所示的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在第一基板 4001 和第二基板 4006 之間。圖 22C 相當於沿著圖 22A、22B 的 M-N 的截面圖。

以圍繞設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 的方式設置有密封材料 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起由第一基板 4001、密封材料 4005 和第二基板 4006 密封。此外，在與第一基板 4001 上的由密封材料 4005 圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜形成在另行準備的基板上。

注意，對於另行形成的驅動電路的連接方法沒有特別的限制，而可以採用 COG 方法、引線鍵合方法或 TAB 方法等。圖 22A 是藉由 COG 方法安裝信號線驅動電路 4003 的例子，而圖 22B 是藉由 TAB 方法安裝信號線驅動電路 4003 的例子。

此外，設置在第一基板 4001 上的像素部 4002 和掃描線驅動電路 4004 包括多個薄膜電晶體。在圖 22C 中例示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電路 4004 所包括的薄膜電晶體 4011。在薄膜電晶體 4010、

4011 上設置有絕緣層 4020、4021。

對薄膜電晶體 4010、4011 可以應用實施例 1 至實施例 5 所示的包括用作氧化物半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。在本實施例中，薄膜電晶體 4010、4011 是 n 通道型薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極層 4031 形成在第二基板 4006 上。像素電極層 4030、對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元件 4013。注意，像素電極層 4030、對置電極層 4031 分別設置有用作對準膜的絕緣層 4032、4033，且隔著絕緣層 4032、4033 夾有液晶層 4008。

注意，作為第一基板 4001、第二基板 4006，可以使用玻璃、金屬（典型的是不銹鋼）、陶瓷、塑膠。作為塑膠，可以使用 FRP（Fiberglass-Reinforced Plastics；玻璃纖維增強塑膠）板、PVF（聚氟乙烯）薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在 PVF 膜之間或聚酯膜之間的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而得到的柱狀間隔件，並且它是為控制像素電極層 4030 和對置電極層 4031 之間的距離（單元間隙）而設置的。注意，還可以使用球狀間隔件。另外，對置電極層 4031 與設置在與薄膜電晶體 4010 同一基板上的共同電位線電連接。使用共同連接部，可以透過配置在一對基板之

間的導電性粒子電連接對置電極層 4031 和共同電位線。此外，將導電性粒子包含在密封材料 4005 中。

另外，還可以使用不使用對準膜的顯示藍相的液晶。藍相是液晶相的一種，是指當使膽固醇相液晶的溫度上升時即將從膽固醇相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以爲了改善溫度範圍而將使用混合有 5 重量%或更高的手性試劑的液晶組成物而使用於液晶層 4008。包含顯示藍相的液晶和手性試劑的液晶組成物的回應速度短，即爲 $10\ \mu\text{s}$ 至 $100\ \mu\text{s}$ ，並且由於其具有光學各向同性而不需要取向處理從而視角依賴小。

另外，雖然本實施例示出透過型液晶顯示裝置的例子，但是本發明也可以應用於反射型液晶顯示裝置或半透過型液晶顯示裝置。

另外，雖然在本實施例的液晶顯示裝置中示出在基板的外側（可見的一側）設置偏光板，並在內側依次設置著色層、用於顯示元件的電極層的例子，但是也可以在基板的內側設置偏光板。另外，偏光板和著色層的疊層結構也不局限於本實施例的結構，只要根據偏光板和著色層的材料或製造程序條件適當地設定即可。另外，還可以設置用作黑底的遮光膜。

另外，在本實施例中，使用用作保護膜或平坦化絕緣膜的絕緣層（絕緣層 4020、絕緣層 4021）覆蓋在實施例 1 至實施例 5 中得到的薄膜電晶體，以降低薄膜電晶體的表面凹凸並提高薄膜電晶體的可靠性。另外，因爲保護膜

用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入，所以較佳採用緻密的膜。利用濺射法並利用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或疊層而形成保護膜即可。雖然在本實施例中示出利用濺射法形成保護膜的例子，但是並不局限於此，而使用各種方法形成保護膜即可。

● 在此，作為保護膜形成疊層結構的絕緣層 4020。在此，作為絕緣層 4020 的第一層利用濺射法形成氧化矽膜。當作為保護膜使用氧化矽膜時，對用作源極電極層及汲極電極層的鋁膜的小丘防止有效。

另外，作為保護膜的第二層形成絕緣層。在此，利用濺射法形成氮化矽膜作為絕緣層 4020 的第二層。當使用氮化矽膜作為保護膜時，可以抑制鈉等的可動離子侵入到半導體區域中而使 TFT 的電特性變化。

● 另外，也可以在形成保護膜之後進行對氧化物半導體層的退火（300℃至 400℃）。

另外，形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧等。另外，除了上述有機材料之外，還可以使用低介電常數材料（low-k 材料）、矽氧烷類樹脂、PSG（磷矽玻璃）、BPSG（硼磷矽玻璃）等。另外，也可以藉由層疊多個由這些材料形成的絕緣膜，來形成絕緣層 4021。

另外，矽氧烷類樹脂相當於以矽氧烷類材料為起始材料而形成的包含 Si-O-Si 鍵的樹脂。作為矽氧烷類樹脂的取代基可以使用有機基（例如烷基、芳基）、氟基團用作取代基。另外，有機基可以具有氟基團。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法（噴墨法、絲網印刷、膠版印刷等）、刮片、輥塗機、幕塗機、刮刀塗布機等。在使用材料液形成絕緣層 4021 的情況下，也可以在進行焙燒的步驟中同時進行對氧化物半導體層的退火（300℃至 400℃）。藉由兼作絕緣層 4021 的焙燒步驟和對氧化物半導體層的退火，可以有效地製造半導體裝置。

作為像素電極層 4030、對置電極層 4031，可以使用具有透光性的導電材料諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面表示為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

此外，可以使用包含導電高分子（也稱為導電聚合物）的導電組成物形成像素電極層 4030、對置電極層 4031。使用導電組成物形成的像素電極的薄層電阻較佳為 $10000\ \Omega/\square$ 或更低，並且其波長為 550nm 時的透光率較佳為 70% 或更高。另外，導電組成物所包含的導電高分子的電阻率較佳為 $0.1\ \Omega\cdot\text{cm}$ 或更低。

作為導電高分子，可以使用所謂的 π 電子共軛類導電

高分子。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物等。

另外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC4018 供給的。

在本實施例中，連接端子電極 4015 由與液晶元件 4013 所具有的像素電極層 4030 相同的導電膜形成，並且端子電極 4016 由與薄膜電晶體 4010、4011 的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4015 透過各向異性導電膜 4019 電連接到 FPC4018 所具有的端子。

此外，雖然在圖 22A、22B 以及 22C 中示出另行形成信號線驅動電路 4003 並將它安裝在第一基板 4001 上的例子，但是本實施例不局限於該結構。既可以另行形成掃描線驅動電路而安裝，又可以另行僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 23 示出使用應用實施例 1 至實施例 5 所示的 TFT 製造的 TFT 基板 2600 來構成液晶顯示模組作為半導體裝置的一例。

圖 23 是液晶顯示模組的一例，利用密封材料 2602 固定 TFT 基板 2600 和對置基板 2601，並在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層

2605，並且當採用 RGB 方式時，對應於各像素設置有分別對應於紅色、綠色、藍色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、擴散板 2613。光源由冷陰極管 2610 和反射板 2611 構成，電路基板 2612 利用撓性線路板 2609 與 TFT 基板 2600 的佈線電路部 2608 連接，且其中組裝有控制電路及電源電路等的外部電路。此外，也可以在偏光板和液晶層之間具有相位差板的狀態下層疊。

作為液晶顯示模組可以採用 TN（扭曲向列；Twisted Nematic）模式、IPS（平面內轉換；In-Plane-Switching）模式、FFS（邊緣電場轉換；Fringe Field Switching）模式、MVA（多疇垂直取向；Multi-domain Vertical Alignment）模式、PVA（垂直取向排列；Patterned Vertical Alignment）模式、ASM（軸對稱排列微胞；Axially Symmetric aligned Micro-cell）模式、OCB（光學補償雙折射；Optically Compensated Birefringence）模式、FLC（鐵電性液晶；Ferroelectric Liquid Crystal）模式、AFLC（反鐵電性液晶；AntiFerroelectric Liquid Crystal）模式等。

藉由上述步驟，可以製造作為半導體裝置可靠性高的液晶顯示裝置。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 8]

在本實施例中，作為應用了實施例 1 至實施例 5 所示的薄膜電晶體的半導體裝置示出電子紙的例子。

在圖 13 中，作為半導體裝置的例子示出主動矩陣型電子紙。作為用於半導體裝置的薄膜電晶體 581，可以應用實施例 1 至實施例 5 所示的薄膜電晶體。

圖 13 的電子紙是採用扭轉球顯示方式（twist ball type）的顯示裝置的例子。扭轉球顯示方式是指一種方法，其中將分別塗成白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層及第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

薄膜電晶體 581 是底閘結構的薄膜電晶體，並且源極電極層或汲極電極層在形成於絕緣層 585 中的開口中接觸於第一電極層 587 並與它電連接。在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區 590a、白色區 590b，且其周圍包括充滿了液體的空洞 594，並且球形粒子 589 的周圍充滿有樹脂等的填料 595（參照圖 13）。在本實施例中，第一電極層 587 相當於像素電極，第二電極層 588 相當於共同電極。第二電極層 588 與設置在與薄膜電晶體 581 同一基板上的共同電位線電連接。使用共同連接部來可以透過配置在一對基板之間的導電性粒子電連接第二電極層 588 和共同電位線。

此外，還可以使用電泳元件代替扭轉球。使用直徑為 $10\ \mu\text{m}$ 至 $200\ \mu\text{m}$ 左右的微囊，該微囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。在設置在第一電極層和第二電極層之間的微囊中，當由第一電極層和第二電極層施加電場時，白色微粒和黑色微粒向相反方向移動，從而可以顯示白色或黑色。應用這種原理的顯示元件就是電泳顯示元件，一般地稱為電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助光源。此外，耗電量低，並且在昏暗的地方也能夠辨別顯示部。另外，即使不向顯示部供應電源，也能夠保持顯示過一次的圖像。從而，即使使具有顯示功能的半導體裝置（簡單地稱為顯示裝置，或稱為具備顯示裝置的半導體裝置）遠離電波發送源，也能夠儲存顯示過的圖像。

藉由上述步驟，可以製造作為半導體裝置可靠性高的電子紙。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 9]

在本實施例中，作為應用實施例 1 至實施例 5 所示的薄膜電晶體的半導體裝置示出發光顯示裝置的例子。在此，示出了將利用了電致發光的發光元件作為顯示裝置所具有的顯示元件。利用電致發光的發光元件根據其發光材料是有機化合物還是無機化合物來進行區分，一般來說，

前者稱為有機 EL 元件，而後者稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對電極分別注入到包含發光有機化合物的層，以產生電流。然後，由於這些載子（電子和電洞）的複合，發光有機化合物形成激發態，並且當該激發態恢復到基態時，得到發光。根據這種機制，該發光元件稱為電流激勵型發光元件。

● 根據其元件的結構，將無機 EL 元件分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在黏合劑中分散有發光材料的粒子的發光層，且其發光機制是利用施主能級和受主能級的施主-受主複合型發光。薄膜型無機 EL 元件具有利用電介質層夾住發光層再被電極夾住的結構，並且其發光機制是利用金屬離子的內殼電子躍遷的局部型發光。注意，在此使用有機 EL 元件作為發光元件而進行說明。

● 圖 20 示出作為應用本發明的一實施例的半導體裝置的例子能夠應用數位時間灰度級驅動（digital time grayscale driving）的像素結構的一例的圖。

以下對能夠應用數字時間灰度級驅動的像素的結構及像素的工作進行說明。在此示出一個像素中使用兩個 n 通道型電晶體的例子，該 n 通道型電晶體將實施例 1 至實施例 5 所示的氧化物半導體層（In-Ga-Zn-O 類非單晶膜）用作通道形成區。

像素 6400 包括：開關電晶體 6401、驅動電晶體

6402、發光元件 6404 以及電容器 6403。在開關電晶體 6401 中，閘極連接於掃描線 6406，第一電極（源極電極及汲極電極中的一者）連接於信號線 6405，第二電極（源極電極及汲極電極中的另一者）連接於驅動電晶體 6402 的閘極。在驅動電晶體 6402 中，閘極透過電容器 6403 連接於電源線 6407，第一電極連接於電源線 6407，第二電極連接於發光元件 6404 的第一電極（像素電極）。發光元件 6404 的第二電極相當於共同電極 6408。共同電極 6408 採用其與形成在同一基板上的共同電位線電連接，將該連接部分用作共同連接部，圖 1A、圖 2A 或圖 3A 所示的結構，即可。

此外，將發光元件 6404 的第二電極（共同電極 6408）設置為低電源電位。另外，低電源電位是指，以電源線 6407 所設定的高電源電位為基準滿足低電源電位 < 高電源電位的電位，作為低電源電位例如可以設定為 GND、0V 等。將該高電源電位與低電源電位的電位差施加到發光元件 6404 上，為了使發光元件 6404 產生流過以使發光元件 6404 發光，以高電源電位與低電源電位的電位差為發光元件 6404 的正向臨界值電壓以上的方式分別設定其電位。

另外，還可以使用驅動用電晶體 6402 的閘極電容代替電容器 6403 而省略電容器 6403。至於驅動用電晶體 6402 的閘極電容，可以在通道形成區與閘極電極之間形成電容。

這裏，在採用電壓輸入電壓驅動方式的情況下，對驅動用電晶體 6402 的閘極輸入能夠使驅動用電晶體 6402 充分成為導通或截止的兩個狀態的視頻信號。即，驅動用電晶體 6402 在線形區域進行工作。由於驅動用電晶體 6402 在線形區域進行工作，將比電源線 6407 的電壓高的電壓施加到驅動用電晶體 6402 的閘極上。另外，對信號線 6405 施加（電源線電壓+驅動用電晶體 6402 的 V_{th} ）以上的電壓。

另外，當進行模擬灰度級驅動而代替數位時間灰度級驅動時，藉由使信號的輸入不同，可以使用與圖 20 相同的像素結構。

當進行模擬灰度級驅動時，對驅動電晶體 6402 的閘極施加（發光元件 6404 的正向電壓+驅動電晶體 6402 的 V_{th} ）以上的電壓。發光元件 6404 的正向電壓是指得到所希望的亮度時的電壓，至少包括正向臨界值電壓。此外，藉由輸入使驅動電晶體 6402 工作在飽和區域的視頻信號時，可以將電流供給到發光元件 6404。為了使驅動電晶體 6402 工作在飽和區域，電源線 6407 的電位高於驅動電晶體 6402 的閘極電位。當視頻信號是類比信號時，對應於該視頻信號的電流可以供給到發光元件 6404，可以進行模擬灰度級驅動。

此外，圖 20 所示的像素結構不局限於此。例如，也可以對圖 20 所示的像素另外添加開關、電阻器、電容器、電晶體、或邏輯電路等。

接著，參照圖 21A 至 21C 說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況為例子來說明像素的截面結構。作為用於圖 21A、21B 和 21C 的半導體裝置的驅動 TFT7001、7011、7021 可以與實施例 1 至實施例 5 所示的薄膜電晶體同樣地製造，其是包括用作氧化物半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的薄膜電晶體。

發光元件的陽極及陰極中之至少一者是透明以發光，即可。而且，有如下結構的發光元件，即在基板上形成薄膜電晶體及發光元件，並從與基板相反的面發光的頂部發射、從基板一側發光的底部發射、以及從基板一側及與基板相反的面發光的雙面發射。根據本發明的一實施例的像素結構可以應用於任何發射結構的發光元件。

參照圖 21A 說明頂部發射結構的發光元件。

在圖 21A 中示出當驅動 TFT7001 是 n 型，並且從發光元件 7002 發射的光穿過陽極 7005 一側時的像素的截面圖。在圖 21A 中，發光元件 7002 的陰極 7003 和驅動 TFT7001 電連接，在陰極 7003 上按順序層疊有發光層 7004、陽極 7005。作為陰極 7003，只要是功函數小且反射光的導電膜，就可以使用各種材料。例如，較佳採用 Ca、Al、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多個層的疊層構成。在由多個層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層。注意，不需要設置上述的所有層。使用透過光的具有透光性的導電材料形成陽極

7005，也可以使用具有透光性的導電膜例如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（下面，表示為ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

使用陰極 7003 及陽極 7005 夾住發光層 7004 的區域相當於發光元件 7002。在圖 21A 所示的像素中，從發光元件 7002 發射的光如箭頭所示那樣發射到陽極 7005 一側。

接著，參照圖 21B 說明底部發射結構的發光元件。圖 21B 示出在驅動 TFT7011 是 n 型，並且從發光元件 7012 發射的光發射到陰極 7013 一側的情況下的像素的截面圖。在圖 21B 中，在與驅動 TFT7011 電連接的具有透光性的導電膜 7017 上形成有發光元件 7012 的陰極 7013，在陰極 7013 上按順序層疊有發光層 7014、陽極 7015。注意，在陽極 7015 具有透光性的情況下，也可以覆蓋陽極上地形成有用於反射光或進行遮光的遮罩膜 7016。與圖 21A 的情況同樣地，陰極 7013 只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度（較佳為 5nm 至 30nm 左右）。例如，也可以將膜厚度為 20nm 的鋁膜用作陰極 7013。而且，與圖 21A 同樣地，發光層 7014 可以由單層或多個層的疊層構成。陽極 7015 不需要透過光，但是可以與圖 21A 同樣地使用具有透光性的導電材料形成。並且，雖然遮罩膜 7016 例如可以使用反射光的金屬等，但是不局限於金屬膜。例如，也

可以使用添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾住發光層 7014 的區域相當於發光元件 7012。在圖 21B 所示的像素中，從發光元件 7012 發射的光如箭頭所示那樣發射到陰極 7013 一側。

接著，參照圖 21C 說明雙面發射結構的發光元件。在圖 21C 中，在與驅動 TFT7021 電連接的具有透光性的導電膜 7027 上形成有發光元件 7022 的陰極 7023，而在陰極 7023 上按順序層疊有發光層 7024、陽極 7025。與圖 21A 的情況同樣地，作為陰極 7023，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透過光的程度。例如，可以將膜厚度為 20nm 的 Al 用作陰極 7023。而且，與圖 21A 同樣地，發光層 7024 可以由單層或多個層的疊層構成。陽極 7025 可以與圖 21A 同樣地使用具有透過光的透光性的導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 21C 所示的像素中，從發光元件 7022 發射的光如箭頭所示那樣發射到陽極 7025 一側和陰極 7023 一側兩者。

注意，雖然在此描述了有機 EL 元件作為發光元件，但是也可以設置無機 EL 元件作為發光元件。

注意，雖然在本實施例中示出了控制發光元件的驅動的薄膜電晶體（驅動 TFT）和發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

注意，本實施例所示的半導體裝置不局限於圖 21A 至 21C 所示的結構而可以根據本發明的技術思想進行各種變形。

接著，參照圖 24A 和 24B 說明相當於應用實施例 1 至實施例 5 所示的薄膜電晶體的半導體裝置的一實施例的發光顯示面板（也稱為發光面板）的外觀及截面。圖 24A 是一種面板的俯視圖，其中利用密封材料在第一基板與第二基板之間密封可以形成在第一基板上的薄膜電晶體及發光元件。圖 24B 相當於沿著圖 24A 的 H-I 的截面圖。

以圍繞設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 的方式設置有密封材料 4505。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 上設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 與填料 4507 一起由第一基板 4501、密封材料 4505 和第二基板 4506 密封。像這樣，為了不暴露於空氣中，較佳使用氣密性高且漏氣少的保護薄膜（貼合薄膜、紫外線固化樹脂薄膜等）及覆蓋材料進行封裝（密封）。

此外，設置在第一基板 4501 上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體。在圖 24B 中，例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路

4503a 中的薄膜電晶體 4509。

薄膜電晶體 4509、4510 可以應用包括用作氧化物半導體層的 In-Ga-Zn-O 類非單晶膜的可靠性高的實施例 1 至實施例 5 所示的薄膜電晶體。在本實施例中，薄膜電晶體 4509、4510 是 n 通道型薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，發光元件 4511 所具有的作為像素電極的第一電極層 4517 與薄膜電晶體 4510 的源極電極層或汲極電極層電連接。注意，雖然發光元件 4511 的結構是第一電極層 4517、電場發光層 4512、第二電極層 4513 的疊層結構，但是不局限於本實施例所示的結構。可以根據從發光元件 4511 發光的方向等適當地改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷形成分隔壁 4520。特別較佳的是，使用感光材料，在第一電極層 4517 上形成開口部，並將其開口部的側壁形成為具有連續的曲率而成的傾斜面。

電場發光層 4512 既可以由單層構成，又可以由多個層的疊層構成。

也可以在第二電極層 4513 及分隔壁 4520 上形成保護膜，以防止氧、氫、水分、二氧化碳等侵入到發光元件 4511 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、DLC 膜等。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及

電位是從 FPC4518a、4518b 供給的。

在本實施例中，連接端子電極 4515 由與發光元件 4511 所具有的第一電極層 4517 相同的導電膜形成，並且端子電極 4516 由與薄膜電晶體 4509、4510 所具有的源極電極層及汲極電極層相同的導電膜形成。

連接端子電極 4515 透過各向異性導電膜 4519 與 FPC4518a 所具有的端子電連接。

● 位於從發光元件 4511 發光的方向上的第二基板 4506 需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸薄膜等的具有透光性的材料。

此外，作為填料 4507，除了氮及氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固化樹脂。可以使用 PVC（聚氯乙烯）、丙烯酸、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB（聚乙烯醇縮丁醛）、或 EVA（乙烯-醋酸乙烯酯）。在本實施例中，作為填料 4507 使用氮。

● 另外，若有需要，也可以在發光元件的射出面上適當地設置諸如偏光板、圓偏光板（包括橢圓偏光板）、相位差板（ $\lambda/4$ 片、 $\lambda/2$ 片）、彩色濾光片等的光學薄膜。另外，也可以在偏光板或圓偏光板上設置抗反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸來擴散反射光並降低眩光的處理。

信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 也可以作為在另行準備的基板上由單晶半導體膜或多晶半導體膜形成的驅動電路安裝。此外，也可

以另行僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分安裝。本實施例不局限於圖 21A 和 21B 的結構。

藉由上述步驟，可以製造作為半導體裝置可靠性高的發光顯示裝置（顯示面板）。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 10]

應用實施例 1 至實施例 5 所示的薄膜電晶體的半導體裝置可以用作電子紙。電子紙可以用於顯示資訊的所有領域的電子設備。例如，可以將電子紙應用於電子書籍（電子書）、海報、電車等的交通工具的車廂廣告、信用卡等的各種卡片中的顯示等。圖 25A 和 25B 以及圖 26 示出電子設備的一例。

圖 25A 示出使用電子紙製造的海報 2631。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用電子紙，則可以在短時間內能夠改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的圖像。注意，海報也可以採用以無線的方式收發資訊的結構。

此外，圖 25B 示出電車等的交通工具的車廂廣告 2632。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用電子紙，則可以在短時間內不需要許多人手地改變廣告的顯示內容。此外，顯示不會打亂而可以

得到穩定的圖像。注意，車廂廣告也可以採用以無線的方式收發資訊的結構。

另外，圖 26 示出電子書籍 2700 的一例。例如，電子書籍 2700 由兩個框體，即框體 2701 及框體 2703 構成。框體 2701 及框體 2703 由軸部 2711 形成為一體，且可以以該軸部 2711 為軸進行開閉工作。藉由這種結構，可以進行如紙的書籍那樣的工作。

● 框體 2701 組裝有顯示部 2705，而框體 2703 組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如在右邊的顯示部（圖 26 中的顯示部 2705）中可以顯示文章，而在左邊的顯示部（圖 26 中的顯示部 2707）中可以顯示圖像。

此外，在圖 26 中示出框體 2701 具備操作部等的例子。例如，在框體 2701 中，具備電源 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。注意，也可以採用在與框體的顯示部同一個面具備鍵盤及定位裝置等的結構。另外，也可以採用在框體的背面或側面具備外部連接用端子（耳機端子、USB 端子或可與 AC 適配器及 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。再者，電子書籍 2700 也可以具有電子詞典的功能。

此外，電子書籍 2700 也可以採用以無線的方式收發資訊的結構。還可以採用以無線的方式從電子書籍伺服器

購買所希望的書籍資料等，然後下載的結構。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[實施例 11]

使用實施例 1 至實施例 5 所示的薄膜電晶體的半導體裝置可以應用於各種電子設備（包括遊戲機）。作為電子設備，可以舉出電視裝置（也稱為電視或電視接收機）、用於計算機等的監視器、數位相機、數位攝像機、數位相框、移動電話機（也稱為移動電話、移動電話裝置）、可攜式遊戲機、可攜式資訊終端、聲音再現裝置、彈珠機等的大型遊戲機等。

圖 27A 示出電視裝置 9600 的一例。在電視裝置 9600 中，框體 9601 組裝有顯示部 9603。利用顯示部 9603 可以顯示圖像。此外，在此示出利用支架 9605 支撐框體 9601 的結構。

可以藉由利用框體 9601 所具備的操作開關、另行提供的遙控操作機 9610 進行電視裝置 9600 的操作。藉由利用遙控操作機 9610 所具備的操作鍵 9609，可以進行頻道及音量的操作，並可以對在顯示部 9603 上顯示的圖像進行操作。此外，也可以採用在遙控操作機 9610 中設置顯示從該遙控操作機 9610 輸出的資訊的顯示部 9607 的結構。

注意，電視裝置 9600 採用具備接收機及數據機等的

結構。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，從而進行單向（從發送者到接收者）或雙向（在發送者和接收者之間或在接收者之間等）的資訊通信。

圖 27B 示出數位相框 9700 的一例。例如，在數位相框 9700 中，框體 9701 組裝有顯示部 9703。顯示部 9703 可以顯示各種圖像，例如藉由顯示使用數位相機等拍攝的圖像資料，可以發揮與一般的相框同樣的功能。

注意，數位相框 9700 採用具備操作部、外部連接用端子（USB 端子、可以與 USB 電纜等的各種電纜連接的端子等）、記錄媒體插入部等的結構。這種結構也可以組裝到與顯示部同一個面，但是藉由將它設置在側面或背面上來提高設計性，所以是較佳的。例如，可以對數位相框的記錄媒體插入部插入儲存有由數位相機拍攝的圖像資料的記憶體並提取圖像資料，然後可以將所提取的圖像資料顯示於顯示部 9703。

此外，數位相框 9700 既可以採用以無線的方式收發資訊的結構，又可以以無線的方式提取所希望的圖像資料並進行顯示的結構。

圖 28A 示出一種可攜式遊戲機，其由框體 9881 和框體 9891 的兩個框體構成，並且藉由連接部 9893 可以開閉地連接。框體 9881 安裝有顯示部 9882，並且框體 9891 安裝有顯示部 9883。另外，圖 28A 所示的可攜式遊戲機還具備揚聲器部 9884、記錄媒體插入部 9886、LED 燈

9890、輸入單元（操作鍵 9885、連接端子 9887、感測器 9888（即，具有測定如下因素的功能的裝置：力量、位移、位置、速度、加速度、角速度、轉動數、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、射線、流量、濕度、傾斜度、振動、氣味或紅外線）、以及麥克風 9889）等。當然，可攜式遊戲機的結構不局限於上述結構，只要採用如下結構即可：至少具備根據本發明的一實施例的半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。圖 28A 所示的可攜式遊戲機具有如下功能：讀出儲存在記錄媒體中的程式或資料並將它顯示在顯示部上；以及藉由與其他可攜式遊戲機進行無線通信而共用資訊。注意，圖 28A 所示的可攜式遊戲機所具有的功能不局限於此，而可以具有各種各樣的功能。

圖 28B 示出大型遊戲機的一種的自動賭博機 9900 的一例。在自動賭博機 9900 的框體 9901 中安裝有顯示部 9903。另外，自動賭博機 9900 還具備如起動手柄或停止開關等的操作單元、投幣口、揚聲器等。當然，自動賭博機 9900 的結構不局限於此，只要採用如下結構即可：至少具備根據本發明的一實施例的半導體裝置。因此，可以採用適當地設置有其他附屬設備的結構。

圖 29A 示出移動電話機 1000 的一例。移動電話機 1000 除了安裝在框體 1001 的顯示部 1002 之外還具備操作按鈕 1003、外部連接埠 1004、揚聲器 1005、受話器

1006 等。

圖 29A 所示的移動電話機 1000 可以用手指等觸摸顯示部 1002 來輸入資訊。此外，可以用手指等觸摸顯示部 1002 來進行打電話或輸入電子郵件等的操作。

顯示部 1002 的畫面主要有三個模式。第一是以圖像的顯示為主的顯示模式，第二是以文字等的資訊的輸入為主的輸入模式，第三是顯示模式和輸入模式的兩個模式混合的顯示與輸入模式。

例如，在打電話或輸入電子郵件的情況下，將顯示部 1002 設定為以文字輸入為主的文字輸入模式，並進行在畫面上顯示的文字的輸入操作，即可。在此情況下，較佳的是，在顯示部 1002 的畫面的大多部分中顯示鍵盤或號碼按鈕。

此外，藉由在移動電話機 1000 的內部設置具有陀螺儀和加速度感測器等檢測傾斜度的感測器的檢測裝置，判斷移動電話機 1000 的方向（移動電話機 1000 處於垂直或水準的狀態時變為豎向方式或橫向方式），而可以對顯示部 1002 的畫面顯示進行自動切換。

藉由觸摸顯示部 1002 或對框體 1001 的操作按鈕 1003 進行操作，切換畫面模式。此外，還可以根據顯示在顯示部 1002 上的圖像種類切換畫面模式。例如，當顯示在顯示部上的視頻信號為動態圖像的資料時，將畫面模式切換成顯示模式，而當顯示在顯示部上的視頻信號為文字資料時，將畫面模式切換成輸入模式。

另外，當在輸入模式中藉由檢測出顯示部 1002 的光感測器所檢測的信號得知在一定期間中沒有顯示部 1002 的觸摸操作輸入時，也可以以將畫面模式從輸入模式切換成顯示模式的方式進行控制。

還可以將顯示部 1002 用作圖像感測器。例如，藉由用手掌或手指觸摸顯示部 1002，來拍攝掌紋、指紋等，而可以進行個人識別。此外，藉由在顯示部中使用發射近紅外光的背光燈或發射近紅外光的感測用光源，也可以拍攝手指靜脈、手掌靜脈等。

圖 29B 也示出移動電話機的一例。圖 29B 的移動電話機包括：在框體 9411 中具有包括顯示部 9412 以及操作按鈕 9413 的顯示裝置 9410；在框體 9401 中具有包括操作按鈕 9402、外部輸入端子 9403、麥克風 9404、揚聲器 9405 以及接電話時發光的發光部 9406 的通信裝置 9400，具有顯示功能的顯示裝置 9410 與具有電話功能的通信裝置 9400 可以向箭頭的兩個方向裝卸。因此，可以將顯示裝置 9410 和通信裝置的 9400 的短軸彼此安裝或將顯示裝置的 9410 和通信裝置 9400 的長軸彼此安裝。此外，當只需要顯示功能時，從通信裝置 9400 卸下顯示裝置 9410，而可以單獨使用顯示裝置 9410。通信裝置 9400 和顯示裝置 9410 可以以無線通信或有線通信收發圖像或輸入資訊，它們分別具有能夠充電的電池。

注意，本實施例所示的結構可以與其他實施例所示的結構適當地組合而使用。

[例子 1]

在本例子中，說明氧化物半導體膜的導電率的成膜時的氧氣體流量的比率依賴性的調查結果。

在本例子中，藉由濺射法形成 In-Ga-Zn-O 類非單晶膜，並且測量所形成的 In-Ga-Zn-O 類非單晶膜的導電率。在成膜時的氧氣體流量的比率為 0 體積%至 100 體積%的條件下製造樣品，測量每個氧氣體流量的比率的 In-Ga-Zn-O 類非單晶膜的導電率。注意，導電率的測量使用安捷倫科技有限公司製造的半導體參數分析儀 HP4155C。

當濺射形成 In-Ga-Zn-O 類非單晶膜時，作為靶材使用以 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ (In : Ga : Zn = 1 : 1 : 0.5) 的比率混合的直徑為 8 英寸的圓盤狀的氧化物半導體靶材。作為其他成膜條件，設定為如下：將基板和靶材之間的距離為 170mm、成膜氣體壓力為 0.4Pa、直流 (DC) 電源 0.5kW、成膜溫度為室溫。

作為成膜氣體使用氬氣體和氧氣體。在對於氬氣體和氧氣體的氧氣體的流量比率為 0 體積%至 100 體積%的條件下成膜，並進行 In-Ga-Zn-O 類非單晶膜的導電率的測量。注意，因為進行 In-Ga-Zn-O 類非單晶膜的原子級的重新排列，所以在形成 In-Ga-Zn-O 類非單晶膜之後，在氮氣氛下，以 350℃ 進行一個小時的熱處理。

對應於每個氧氣體流量的比率的 In-Ga-Zn-O 類非單晶膜的導電率如圖 12 所示。在圖 12 中，橫軸表示對於氬

氣體流量和氧氣體流量的氧氣體流量的比率（體積％），縱軸表示 In-Ga-Zn-O 類非單晶膜的導電率（S/cm）。另外，表 1 示出對應於圖 12 的氬氣體的流量（sccm）、氧氣體的流量（sccm）、氧氣體的流量比率（體積％）及 In-Ga-Zn-O 類非單晶膜的導電率（S/cm）。

表 1

Ar(sccm)	O ₂ (sccm)	氧氣體的流量比率(體積%)	導電率(S/cm)
50	0	0	6.44×10^0
40	5	11.1	7.01×10^{-5}
40	10	20	5.24×10^{-5}
30	15	33.3	1.23×10^{-4}
30	20	40	3.98×10^{-5}
25	25	50	1.52×10^{-6}
20	30	60	2.92×10^{-7}
15	35	70	2.68×10^{-9}
10	40	80	2.57×10^{-10}
5	45	90	1.59×10^{-10}
0	50	100	4.19×10^{-11}

根據圖 12 及表 1 的結果，可以觀察到如下趨勢：在氧氣體流量的比率為 0 體積％至 11.1 體積％之間時導電率急劇下降，在氧氣體流量的比率為 11.1 體積％至 40 體積％之間時導電率為 1.0×10^{-5} S/cm 至 1.0×10^{-4} S/cm 左右，並且當氧氣體流量的比率為 40 體積％或更高時，導電率逐漸下降。但是，在氧氣體流量的比率為 60 體積％至 70 體積％之間時導電率的下降稍微變得顯著。在此，在氧氣體流量的比率為 0 體積％的條件下，即，在僅使用氬氣體

作為成膜氣體的條件下，導電率的最大值為 6.44 S/cm 。在氧氣體流量的比率為 100 體積％的條件下，即，在僅使用氧氣體作為成膜氣體的條件下，導電率的最小值為 $4.19\times 10^{-11}\text{ S/cm}$ 。

在圖 12 的圖表中，以導電率的傾斜度較大的氧氣體流量的比率為 10 體積％附近的區域為分界線，藉由使導電率高的半導體層和導電率比半導體層低的氧化物半導體層的氧氣體流量的條件不同，可以使其導電率的差變大。因此，當形成用作導電率高的半導體層的 In-Ga-Zn-O 類非單晶膜時，較佳將氧氣體流量的比率設定為低於 10 體積％，並且將導電率設定為大於 $1.0\times 10^{-3}\text{ S/cm}$ 。另外，當形成用作比半導體層的導電率低的氧化物半導體層的 In-Ga-Zn-O 類非單晶膜時，較佳將氧氣體流量的比率設定為 10 體積％或更高，並且將導電率設定為 $1.0\times 10^{-3}\text{ S/cm}$ 或更低。例如，在實施例 1 至實施例 5 中，將其導電率高於 $1.0\times 10^{-3}\text{ S/cm}$ 的 In-Ga-Zn-O 類非單晶膜用作半導體層 106 及緩衝層 301a、301b，並且可以將導電率為 $1.0\times 10^{-3}\text{ S/cm}$ 或更低的 In-Ga-Zn-O 類非單晶膜用作氧化物半導體層 103。

另外，也可以以圖 12 的圖表中的導電率的傾斜度稍微變陡的氧氣體的比率為 70 體積％附近的區域為界線。在此情況下，當形成用作導電率高的半導體層的 In-Ga-Zn-O 類非單晶膜時，較佳將氧氣體流量的比率設定為低於 70 體積％，並且將導電率設定為大於 $1.0\times 10^{-8}\text{ S/cm}$ 。

另外，當形成用作比半導體層的導電率低的氧化物半導體層的 In-Ga-Zn-O 類非單晶膜時，較佳將氧氣體流量的比率設定為 70 體積 % 或更高，並且將導電率設定為 $1.0 \times 10^{-8} \text{ S/cm}$ 或更低。例如，在實施例 1 至實施例 5 中，將導電率高於 $1.0 \times 10^{-8} \text{ S/cm}$ 的 In-Ga-Zn-O 類非單晶膜用作半導體層 106 及緩衝層 301a、301b，並且可以將導電率為 $1.0 \times 10^{-8} \text{ S/cm}$ 或更低的 In-Ga-Zn-O 類非單晶膜用作氧化物半導體層 103。

本申請案根據 2008 年 11 月 13 日在日本專利局提交的日本專利申請序列號 2008-291228 而製造，所述申請內容包括在本說明書中。

【符號說明】

- 100：基板
- 101：閘極電極層
- 102：閘極絕緣層
- 103：氧化物半導體層
- 105a：源極電極層及汲極電極層
- 105b：源極電極層及汲極電極層
- 106：半導體層
- 107：保護絕緣層
- 108：電容器佈線
- 110：像素電極層
- 112a：第一導電膜

112b：第一導電膜

113a：第二導電膜

113b：第二導電膜

114a：第三導電膜

114b：第三導電膜

120：連接電極

121：端子

● 122：端子

125：接觸孔

126：接觸孔

127：接觸孔

128：透明導電膜

129：透明導電膜

150：端子

151：端子

● 152：閘極絕緣層

153：連接電極

154：保護絕緣膜

155：透明導電膜

156：電極

170：薄膜電晶體

301a：緩衝層

302：氧化物半導體膜

302a：氧化物半導體膜

401：導電層
402：導電層
581：薄膜電晶體
585：絕緣層
587：電極層
588：電極層
589：球形粒子
590a：黑色區
590b：白色區
594：空洞
595：填料
1000：移動電話機
1001：框體
1002：顯示部
1003：操作按鈕
1004：外部連接埠
1005：揚聲器
1006：受話器
2600：TFT 基板
2601：對置基板
2602：密封材料
2603：像素部
2604：顯示元件
2605：著色層

2606：偏光板

2607：偏光板

2608：佈線電路部

2609：撓性線路板

2610：冷陰極管

2611：反射板

2612：電路基板

● 2613：擴散板

2631：海報

2632：車廂廣告

2700：電子書籍

2701：框體

2703：框體

2705：顯示部

2707：顯示部

● 2711：軸部

2721：電源

2723：操作鍵

2725：揚聲器

4001：基板

4002：像素部

4003：信號線驅動電路

4004：掃描線驅動電路

4005：密封材料

4006：基板
4008：液晶層
4010：薄膜電晶體
4011：薄膜電晶體
4013：液晶元件
4015：連接端子電極
4016：端子電極
4018：FPC
4019：各向異性導電膜
4020：絕緣層
4021：絕緣層
4030：像素電極層
4031：對置電極層
4032：絕緣層
4501：基板
4502：像素部
4503a：信號線驅動電路
4504a：掃描線驅動電路
4505：密封材料
4506：基板
4507：填料
4509：薄膜電晶體
4510：薄膜電晶體
4511：發光元件

4512：電場發光層

4513：電極層

4515：連接端子電極

4516：端子電極

4517：電極層

4518a：FPC

4519：各向異性導電膜

● 4520：隔壁

5300：基板

5301：像素部

5302：掃描線驅動電路

5303：信號線驅動電路

5400：基板

5401：像素部

5402：掃描線驅動電路

● 5403：信號線驅動電路

5404：掃描線驅動電路

5501：佈線

5502：佈線

5503：佈線

5504：佈線

5505：佈線

5506：佈線

5543：節點

5544：節點

5571：薄膜電晶體

5572：薄膜電晶體

5573：薄膜電晶體

5574：薄膜電晶體

5575：薄膜電晶體

5576：薄膜電晶體

5577：薄膜電晶體

5578：薄膜電晶體

5601：驅動器 IC

5602：開關組

5603a：薄膜電晶體

5603b：薄膜電晶體

5603c：薄膜電晶體

5611：佈線

5612：佈線

5613：佈線

5621：佈線

5701：正反器

5703a：時序

5703b：時序

5703c：時序

5711：佈線

5712：佈線

5713：佈線

5714：佈線

5715：佈線

5716：佈線

5717：佈線

5721：信號

5803a：時序

● 5803b：時序

5803c：時序

5821：信號

6400：像素

6401：開關電晶體

6402：驅動電晶體

6403：電容器

6404：發光元件

● 6405：信號線

6406：掃描線

6407：電源線

6408：共同電極

7001：TFT

7002：發光元件

7003：陰極

7004：發光層

7005：陽極

7011：驅動 TFT

7012：發光元件

7013：陰極

7014：發光層

7015：陽極

7016：遮罩膜

7017：導電膜

7021：驅動 TFT

7022：發光元件

7023：陰極

7024：發光層

7025：陽極

7027：導電膜

9400：通信裝置

9401：框體

9402：操作按鈕

9403：外部輸入端子

9404：麥克風

9405：揚聲器

9406：發光部

9410：顯示裝置

9411：框體

9412：顯示部

9413：操作按鈕

9600：電視裝置

9601：框體

9603：顯示部

9605：支架

9607：顯示部

9609：操作鍵

9610：遙控操作機

● 9700：數位相框

9701：框體

9703：顯示部

9881：框體

9882：顯示部

9883：顯示部

9884：揚聲器部

9885：操作鍵

● 9886：記錄媒體插入部

9887：連接端子

9888：感測器

9889：麥克風

9890：LED 燈

9891：框體

9893：連接部

9900：自動賭博機

9901：框體

9903：顯示部

申請專利範圍

1. 一種半導體裝置，包括：

閘極電極層；

該閘極電極層上的閘極絕緣層；

該閘極絕緣層上的源極電極層及汲極電極層；

該閘極絕緣層上的氧化物半導體層；以及

該氧化物半導體層上的半導體層，

● 其中該氧化物半導體層接觸該閘極絕緣層和該源極電極層及該汲極電極層的側面部，

其中該半導體層的導電率高於該氧化物半導體層的導電率，以及

其中該半導體層包含晶體。

2. 根據申請專利範圍第 1 項之半導體裝置，其中該氧化物半導體層包含銦、鎵及鋅中的至少一種。

3. 根據申請專利範圍第 1 項之半導體裝置，

● 其中該半導體層是包含銦、鎵及鋅中的至少一種的氧化物半導體層，以及

其中該氧化物半導體層具有比該半導體層的氧濃度高的氧濃度。

4. 根據申請專利範圍第 1 項之半導體裝置，其中該氧化物半導體層中的鈉濃度為 $5 \times 10^{19}/\text{cm}^3$ 或更低。

5. 根據申請專利範圍第 1 項之半導體裝置，其中該氧化物半導體層位於該源極電極層及該汲極電極層上。

6. 根據申請專利範圍第 1 項之半導體裝置，其中該

半導體裝置是選自電子紙、電子書閱讀器、電視機、數位相框、可攜式遊戲機、拉霸機及手機中的一種。

7. 一種半導體裝置，包括：

閘極電極層；

該閘極電極層上的閘極絕緣層；

該閘極絕緣層上的源極電極層及汲極電極層；

該閘極絕緣層上的第一氧化物半導體層；以及

該第一氧化物半導體層上的第二氧化物半導體層，

其中該第一氧化物半導體層接觸該閘極絕緣層和該源極電極層及該汲極電極層的側面部，

其中該第二氧化物半導體層的導電率高於該第一氧化物半導體層的導電率，以及

其中該第二氧化物半導體層包含晶體。

8. 根據申請專利範圍第 7 項之半導體裝置，其中該第一氧化物半導體層包含銦、鎵及鋅中的至少一種。

9. 根據申請專利範圍第 7 項之半導體裝置，

其中該第二氧化物半導體層是包含銦、鎵及鋅中的至少一種，以及

其中該第一氧化物半導體層具有比該第二氧化物半導體層的氧濃度高的氧濃度。

10. 根據申請專利範圍第 7 項之半導體裝置，其中該第一氧化物半導體層中的鈉濃度為 $5 \times 10^{19}/\text{cm}^3$ 或更低。

11. 根據申請專利範圍第 7 項之半導體裝置，其中該第一氧化物半導體層位於該源極電極層及該汲極電極層

上。

12. 根據申請專利範圍第 7 項之半導體裝置，其中該半導體裝置是選自電子紙、電子書閱讀器、電視機、數位相框、可攜式遊戲機、拉霸機及手機中的一種。

13. 一種半導體裝置，包括：

閘極電極層；

該閘極電極層上的閘極絕緣層；

該閘極絕緣層上的源極電極層及汲極電極層；

該閘極絕緣層上的第一氧化物半導體層；

該第一氧化物半導體層上的第二氧化物半導體層；以及

該第二氧化物半導體層上的導電層，

其中該第一氧化物半導體層接觸該閘極絕緣層和該源極電極層及該汲極電極層的側面部，

其中該第二氧化物半導體層的導電率高於該第一氧化物半導體層的導電率，以及

其中該第二氧化物半導體層包含晶體。

14. 根據申請專利範圍第 13 項之半導體裝置，其中該第一氧化物半導體層包含銦、鎵及鋅中的至少一種。

15. 根據申請專利範圍第 13 項之半導體裝置，

其中該第二氧化物半導體層是包含銦、鎵及鋅中的至少一種，以及

其中該第一氧化物半導體層具有比該第二氧化物半導體層的氧濃度高的氧濃度。

16. 根據申請專利範圍第 13 項之半導體裝置，其中該第一氧化物半導體層中的鈉濃度為 $5 \times 10^{19}/\text{cm}^3$ 或更低。

17. 根據申請專利範圍第 13 項之半導體裝置，其中該氧化物氧化物半導體層位於該源極電極層及該汲極電極層上。

18. 根據申請專利範圍第 13 項之半導體裝置，
其中該第二氧化物半導體層具有設置在該第一氧化物半導體層接觸於該閘極絕緣層的區域的一部分上的凹部，
以及

其中該導電層僅形成在該凹部上。

19. 根據申請專利範圍第 13 項之半導體裝置，其中該導電層使用如銦、鎵、或鋅等的金屬材料、作為主要成分包含該金屬材料中的任一種的合金材料、或包含該金屬材料中的任一種的氧化物或氮化物形成。

20. 根據申請專利範圍第 13 項之半導體裝置，其中該導電層設置成對該第一氧化物半導體層進行遮光。

21. 根據申請專利範圍第 13 項之半導體裝置，其中該導電層直接接觸該第二氧化物半導體層。

22. 根據申請專利範圍第 13 項之半導體裝置，其中該半導體裝置是選自電子紙、電子書閱讀器、電視機、數位相框、可攜式遊戲機、拉霸機及手機中的一種。

23. 一種半導體裝置，包括：

在絕緣表面上包含銦的第一非單晶氧化物半導體層，
該第一非單晶氧化物半導體層具有第一導電率；

在該第一非單晶氧化物半導體層上包含銦的第二非單晶氧化物半導體層，該第二非單晶氧化物半導體層具有比該第一導電率更高的第二導電率；

閘極電極，其中該閘極電極與該第一非單晶氧化物半導體層及該第二非單晶氧化物半導體層重疊；以及

在該第二非單晶氧化物半導體層上的絕緣膜。

24. 根據申請專利範圍第 23 項之半導體裝置，其中該絕緣膜包含矽及氧。

25. 根據申請專利範圍第 23 項之半導體裝置，進一步包含源極電極及汲極電極，其中該源極電極及該汲極電極接觸該第一非單晶氧化物半導體層。

26. 根據申請專利範圍第 23 項之半導體裝置，其中該第一非單晶氧化物半導體層及該第二非單晶氧化物半導體層各進一步包含銻及鋅。

27. 根據申請專利範圍第 23 項之半導體裝置，其中該第一非單晶氧化物半導體層的厚度為 10nm 到 300nm。

28. 根據申請專利範圍第 23 項之半導體裝置，進一步包含閘極絕緣膜，該閘極絕緣膜包含鄰近於該閘極電極的矽及氧。

29. 根據申請專利範圍第 23 項之半導體裝置，其中該閘極電極位於該第一非單晶氧化物半導體層的下方。

30. 根據申請專利範圍第 23 項之半導體裝置，其中該半導體裝置是選自電子紙、電子書閱讀器、電視機、數位相框、可攜式遊戲機、拉霸機及手機中的一種。

31. 一種半導體裝置，包括：

在絕緣表面上包含銮的第一非單晶氧化物半導體層，
該第一非單晶氧化物半導體層具有第一導電率；

在該第一非單晶氧化物半導體層上包含銮的第二非單
晶氧化物半導體層，該第二非單晶氧化物半導體層具有比
該第一導電率更高的第二導電率；

閘極電極，其中該閘極電極與該第一非單晶氧化物半
導體層及該第二非單晶氧化物半導體層重疊；

在該第二非單晶氧化物半導體層上的絕緣膜；

經由第一緩衝區電接觸該第一非單晶氧化物半導體層
的源極電極，該第一緩衝區具有 n 型導電率；以及

經由第二緩衝區電接觸該第一非單晶氧化物半導體層
的汲極電極，該第二緩衝區具有 n 型導電率，

其中該第一緩衝區及該第二緩衝區各包含包括銮的氧
化物半導體材料之晶粒。

32. 根據申請專利範圍第 31 項之半導體裝置，其中
該絕緣膜包含矽及氧。

33. 根據申請專利範圍第 31 項之半導體裝置，其中
該第一非單晶氧化物半導體層及該第二非單晶氧化物半導
體層各進一步包含銻及鋅。

34. 根據申請專利範圍第 31 項之半導體裝置，其中
該第一非單晶氧化物半導體層的厚度為 10nm 到 300nm。

35. 根據申請專利範圍第 31 項之半導體裝置，進一
步包含閘極絕緣膜，該閘極絕緣膜包含鄰近於該閘極電極

的矽及氧。

36. 根據申請專利範圍第 31 項之半導體裝置，其中該閘極電極位於該第一非單晶氧化物半導體層的下方。

37. 根據申請專利範圍第 31 項之半導體裝置，其中該晶粒的該氧化物半導體材料進一步包含銻及鋅。

38. 根據申請專利範圍第 31 項之半導體裝置，進一步包含像素電極，該像素電極電接觸該源極電極與該汲極電極中的一個。

39. 根據申請專利範圍第 31 項之半導體裝置，其中該第一緩衝區及該第二緩衝區的載子濃度為 $1 \times 10^{18}/\text{cm}^3$ 或更高。

40. 根據申請專利範圍第 31 項之半導體裝置，其中該半導體裝置是選自電子紙、電子書閱讀器、電視機、數位相框、可攜式遊戲機、拉霸機及手機中的一種。

圖式

圖 1A

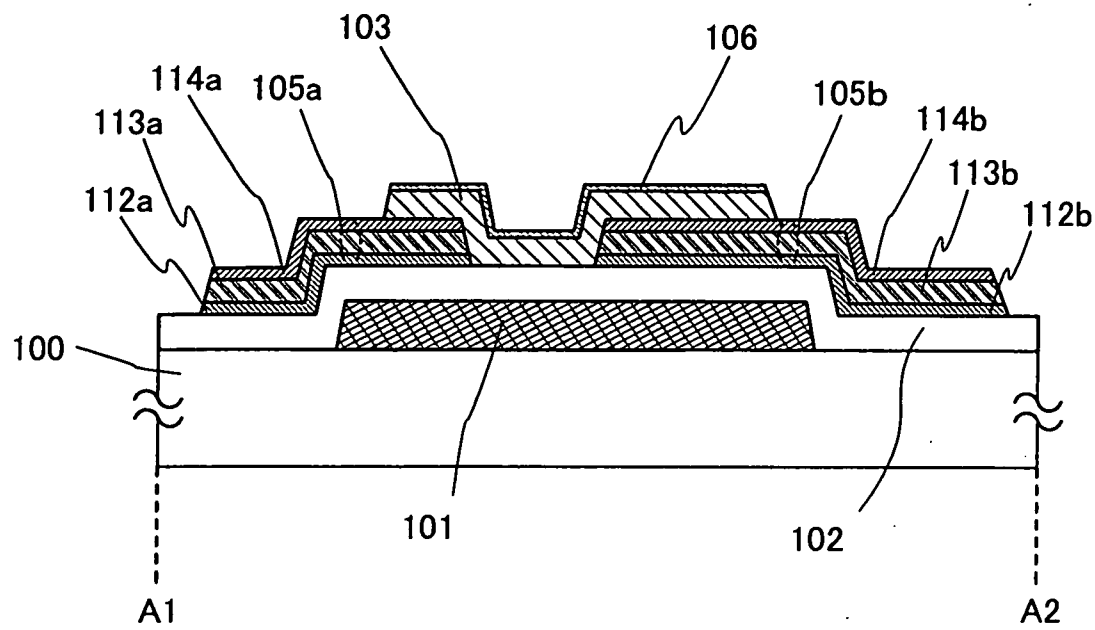


圖 1B

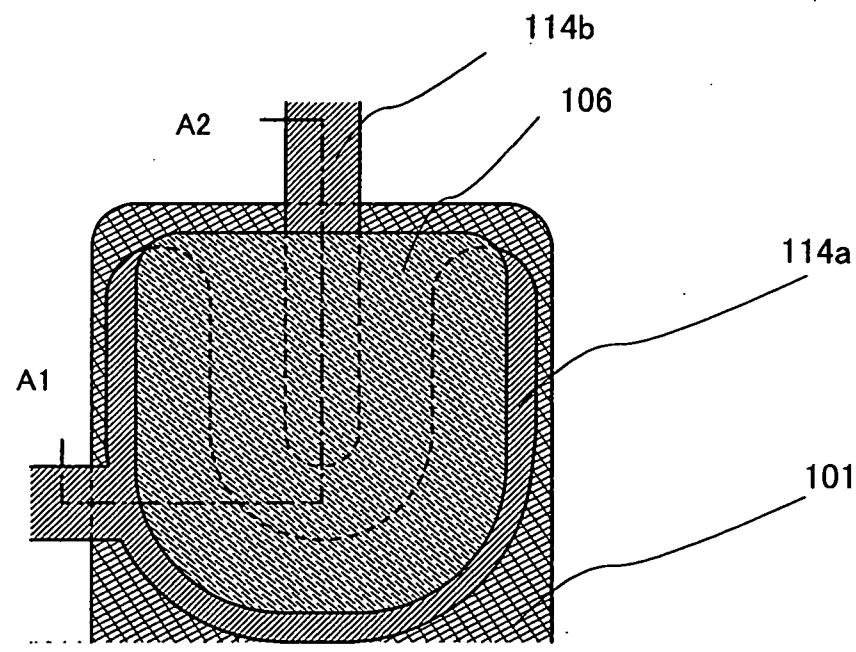


圖 2A

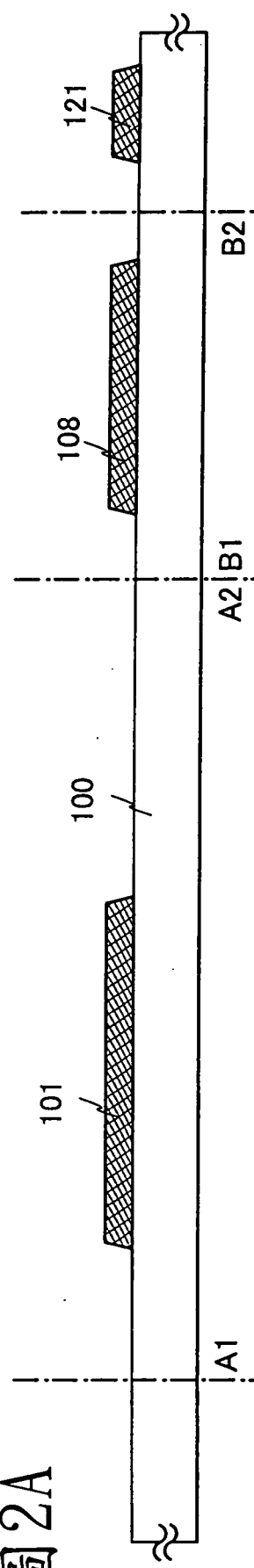


圖 2B

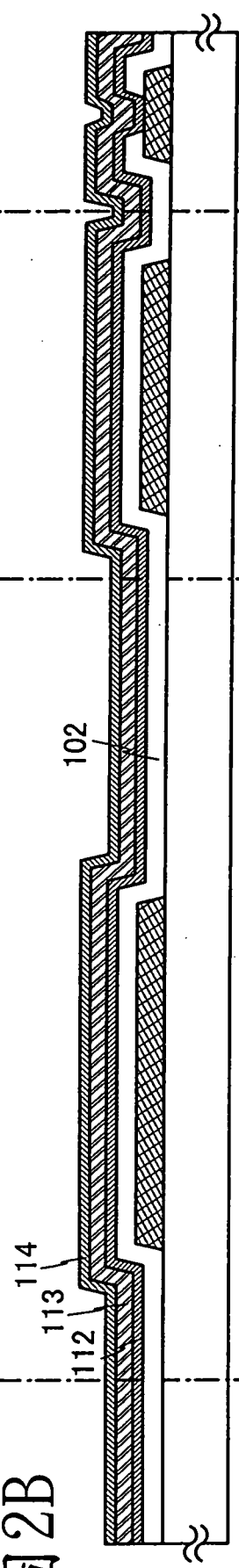


圖 2C

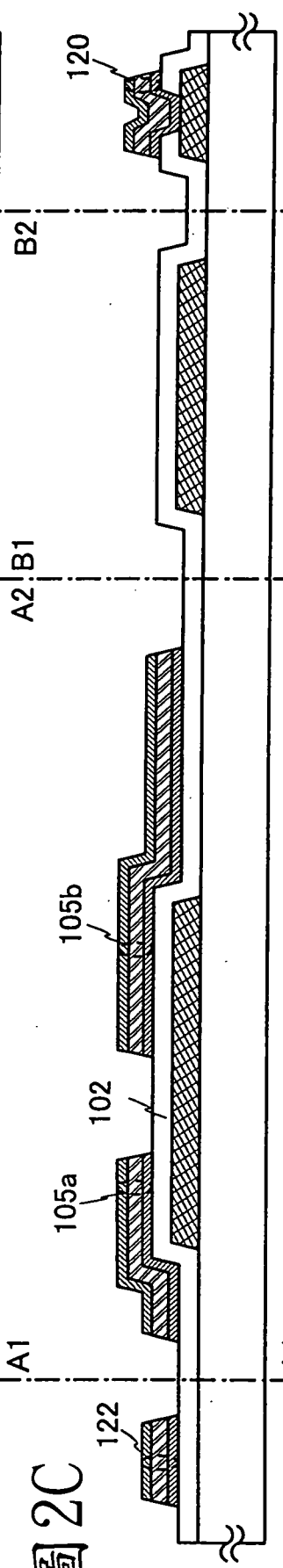


圖 2D

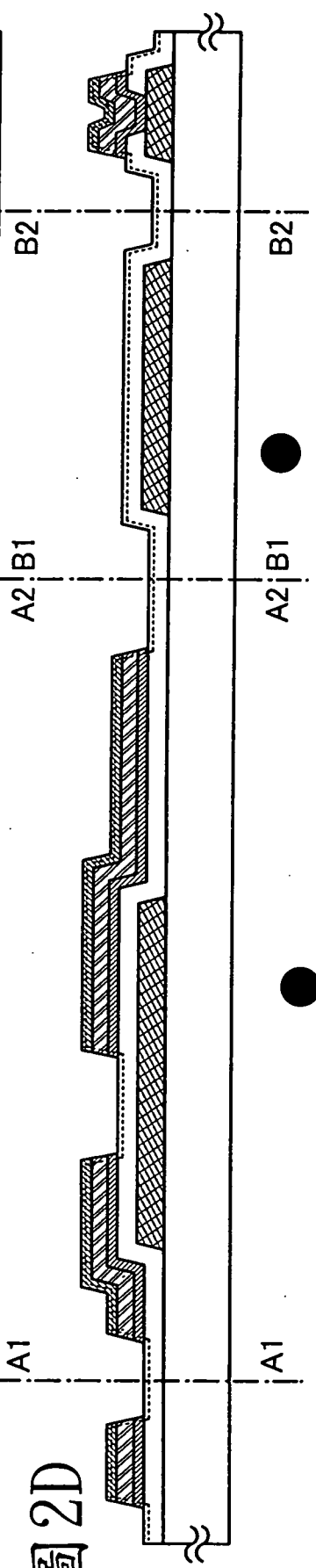


圖3A

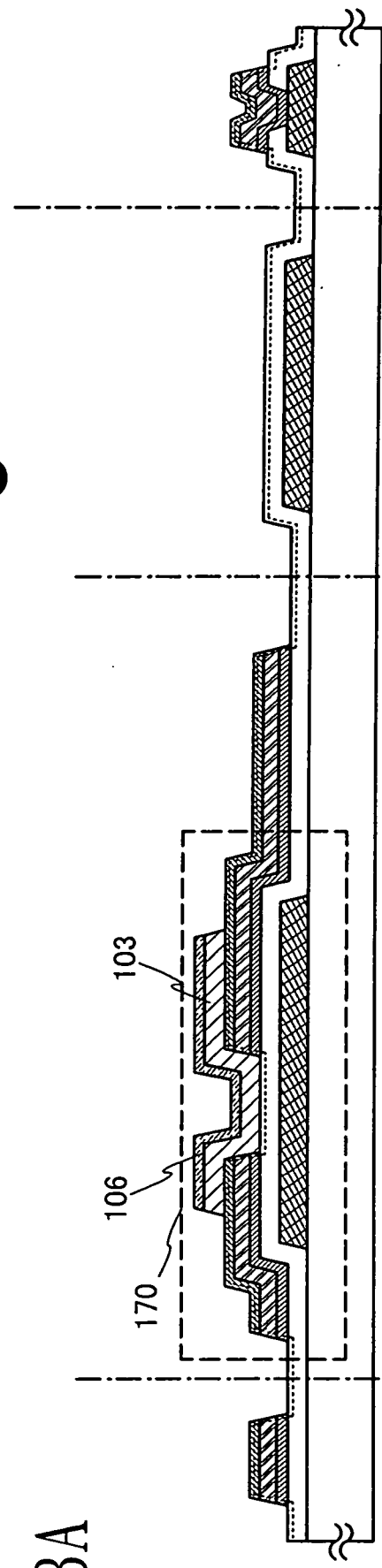


圖3B

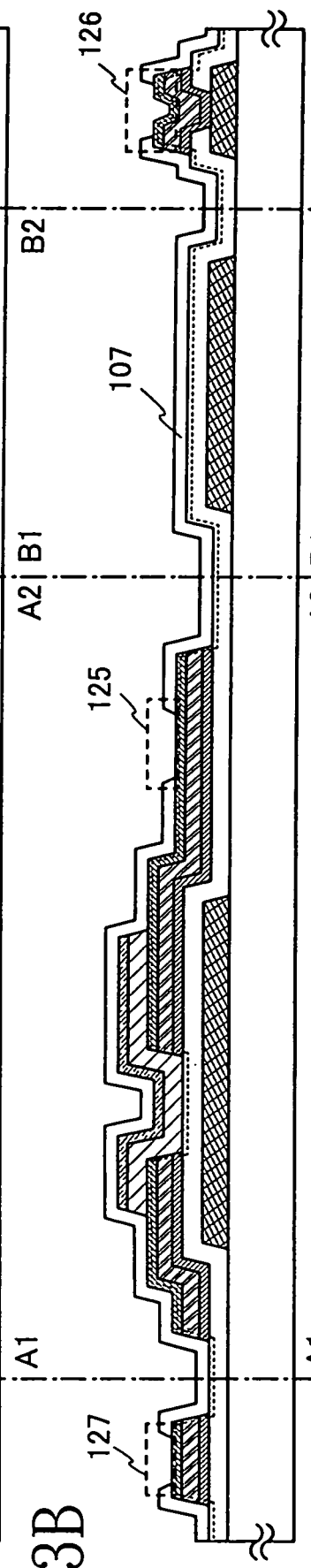


圖3C

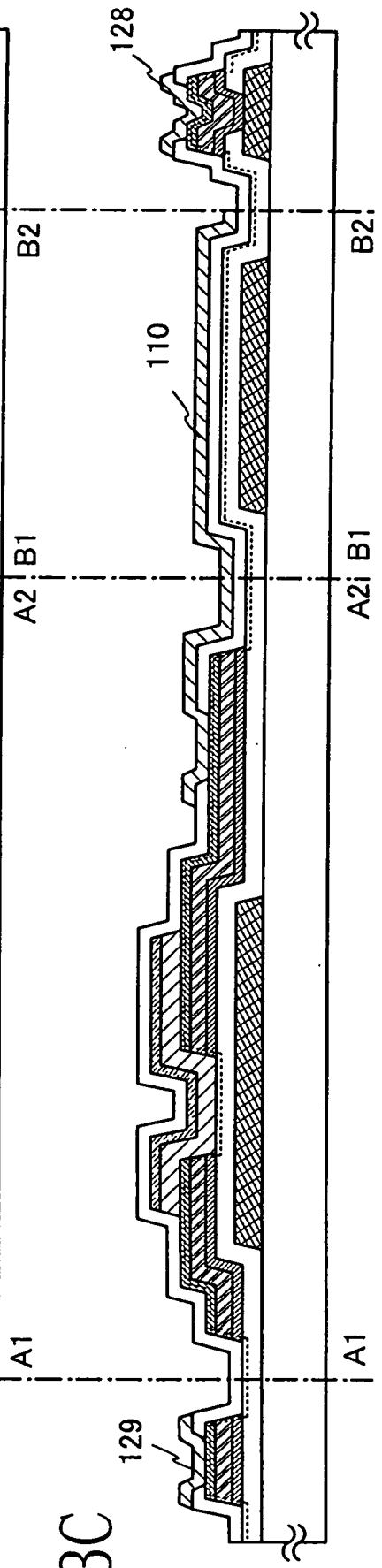


圖4

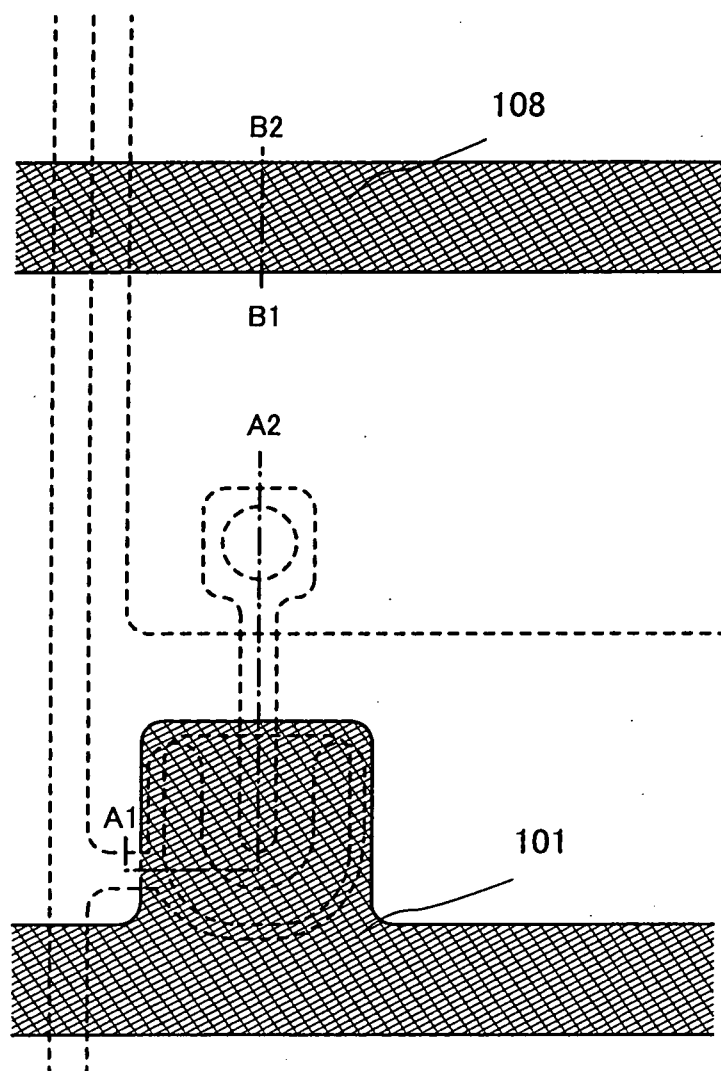


圖5

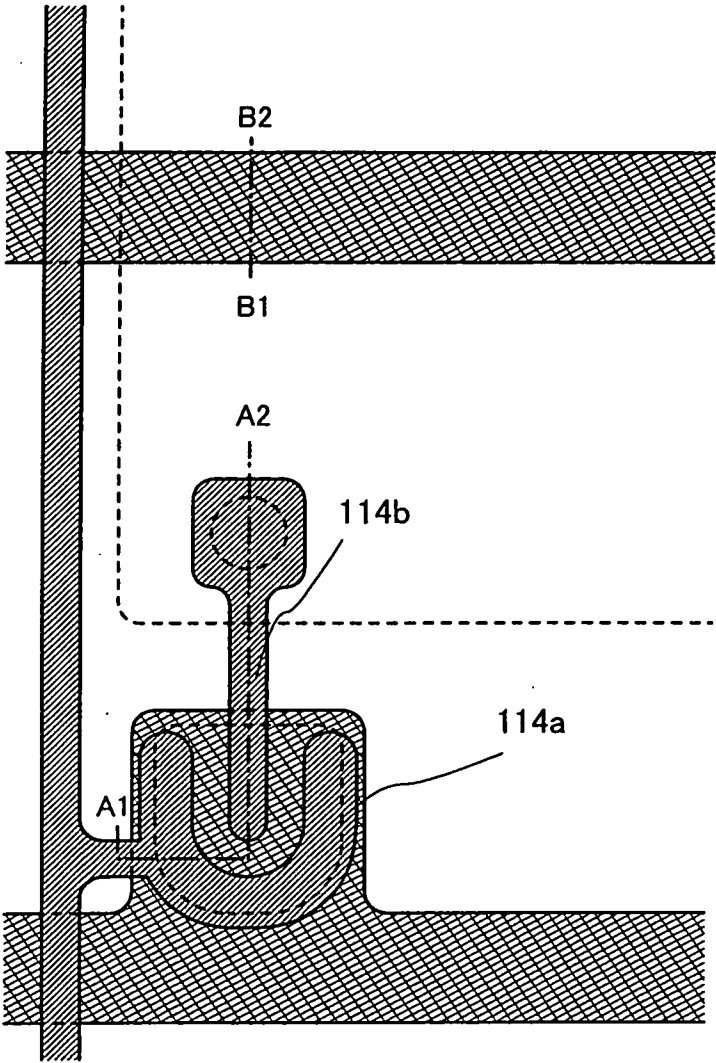


圖6

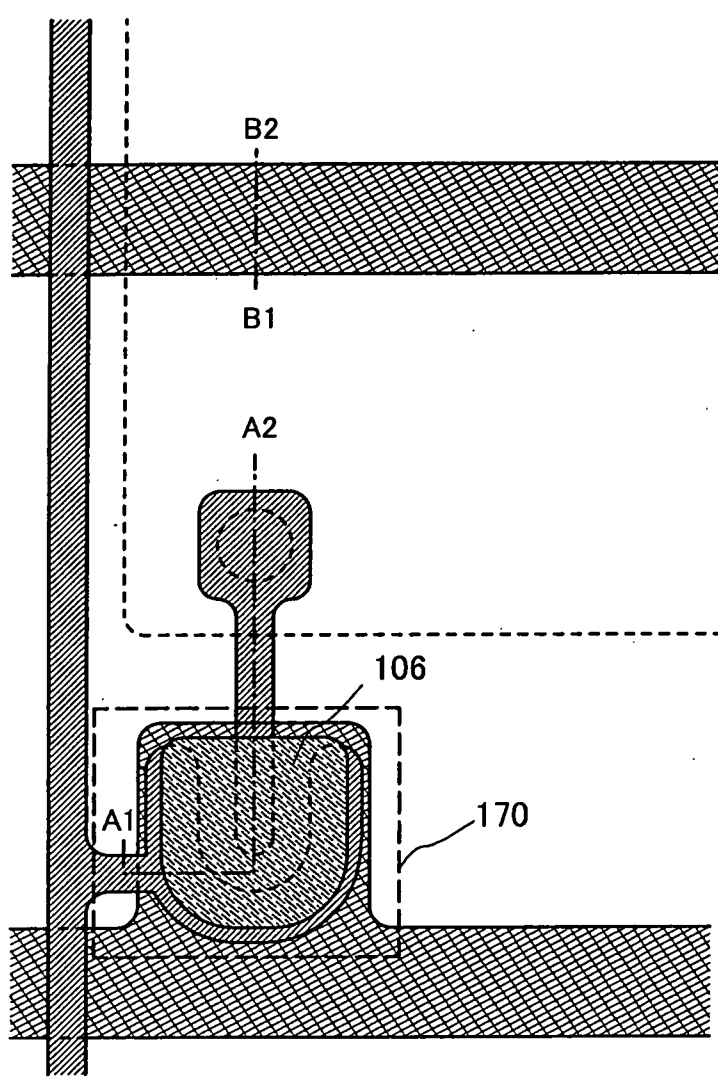


圖 7

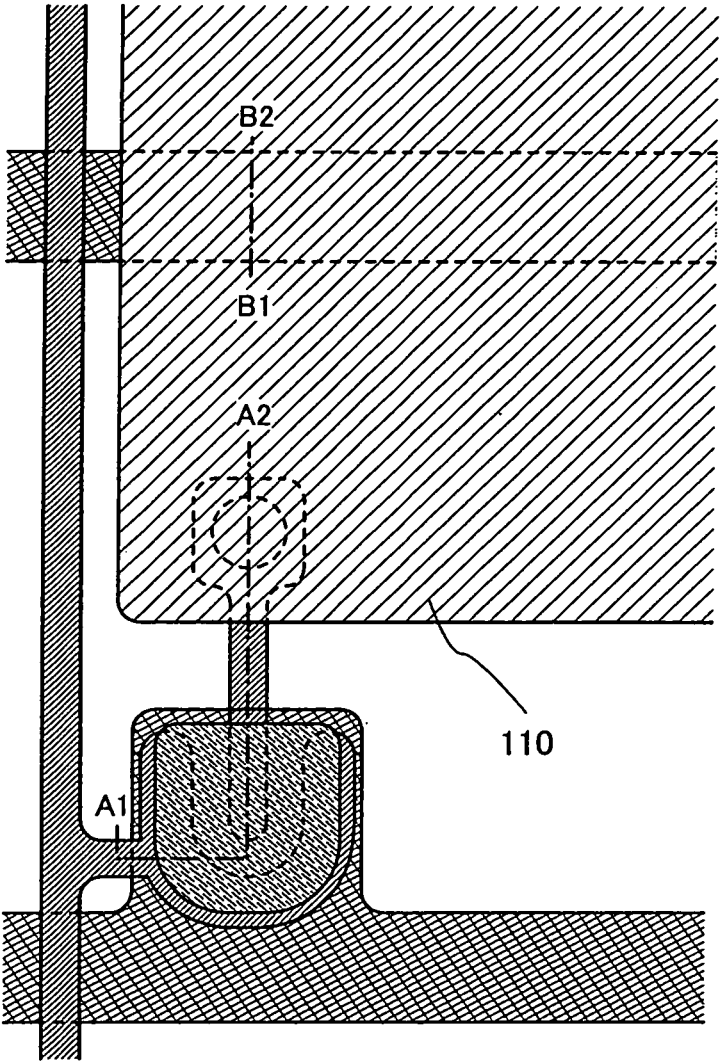


圖 8B

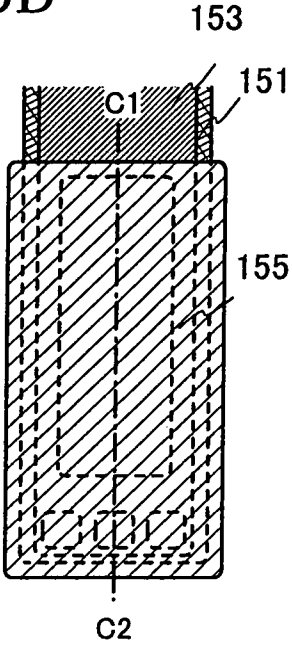


圖 8A

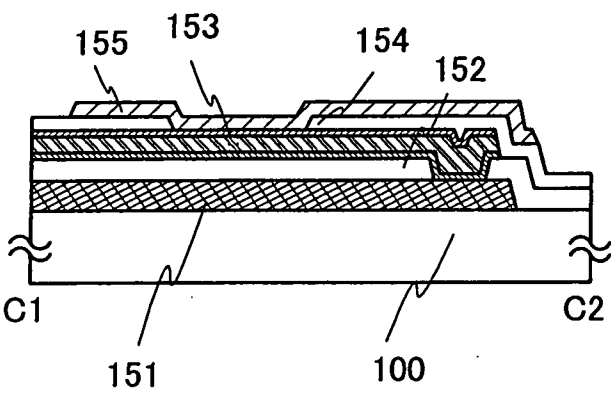


圖 8D

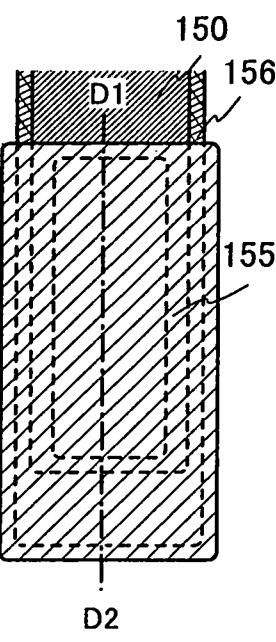


圖 8C

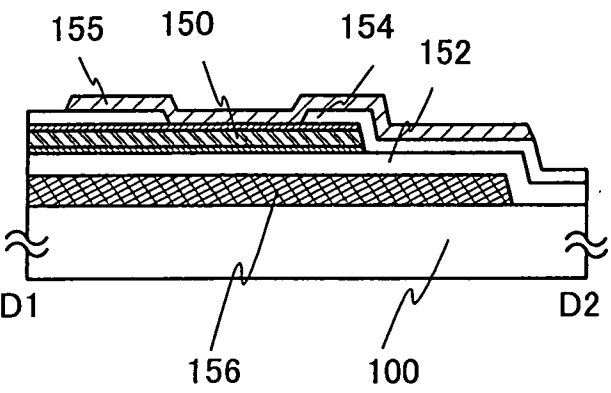


圖 9

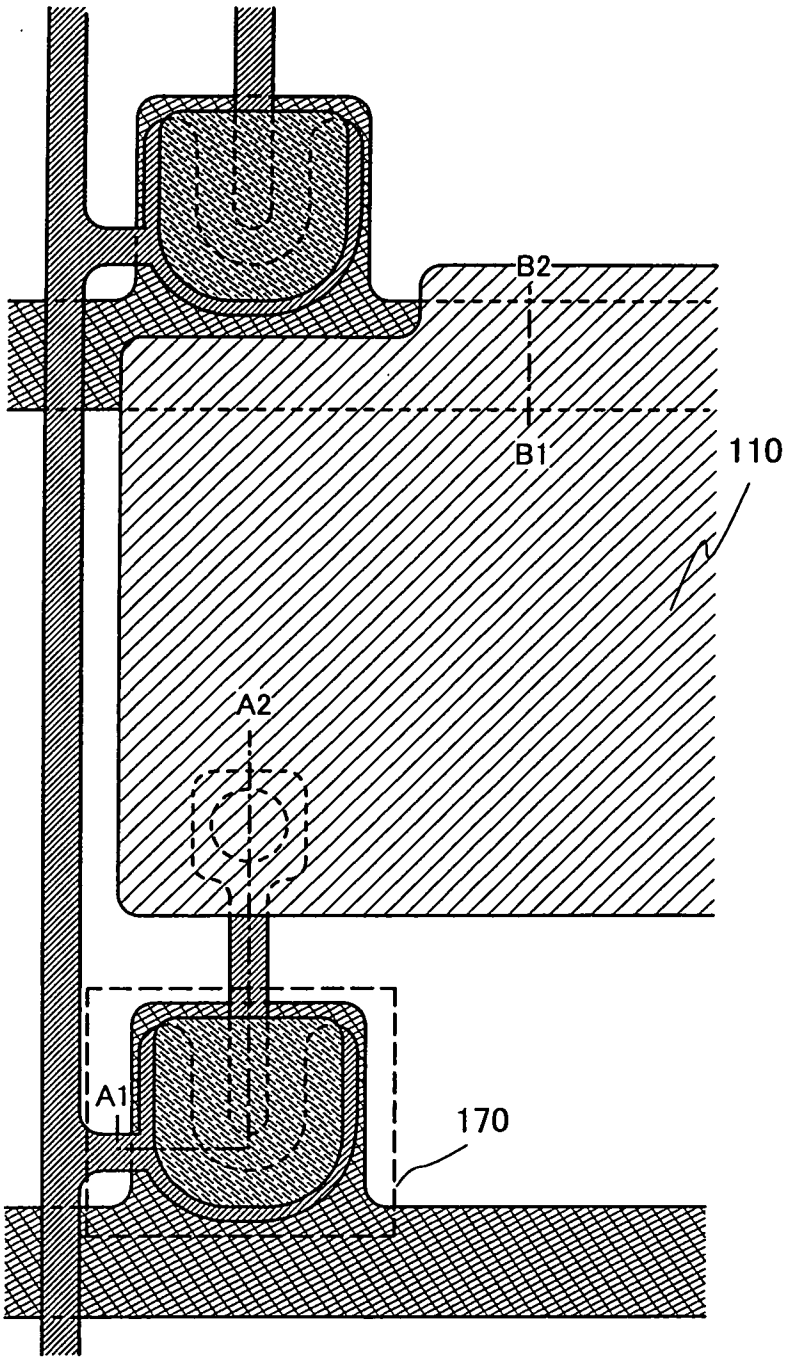


圖10

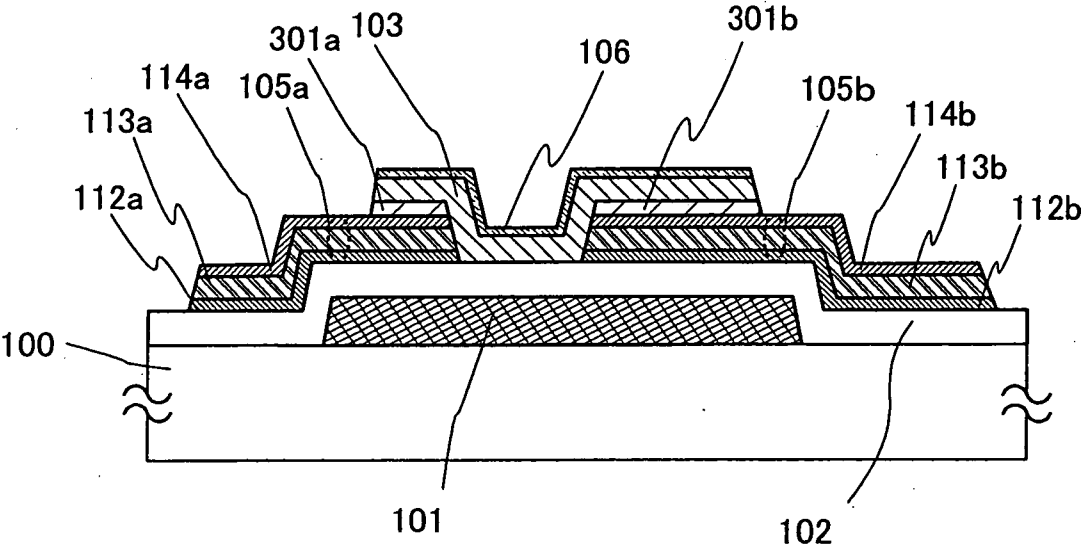


圖11A

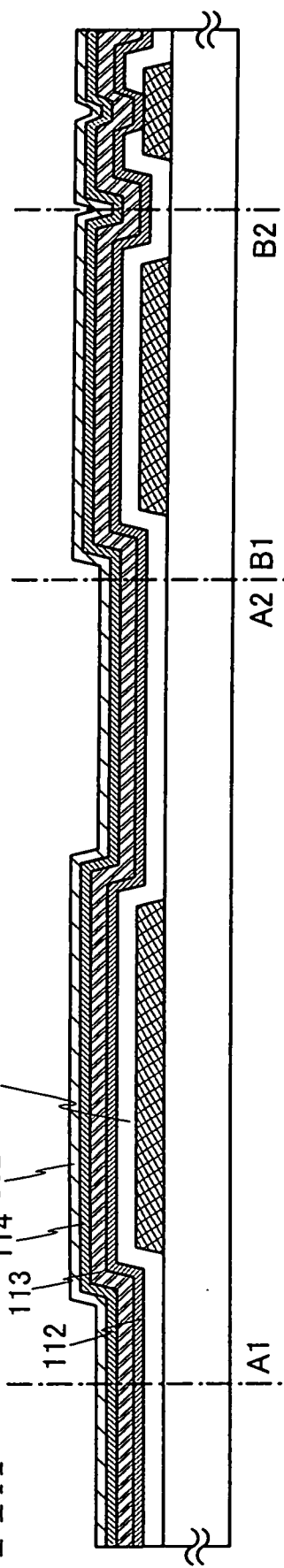


圖11B

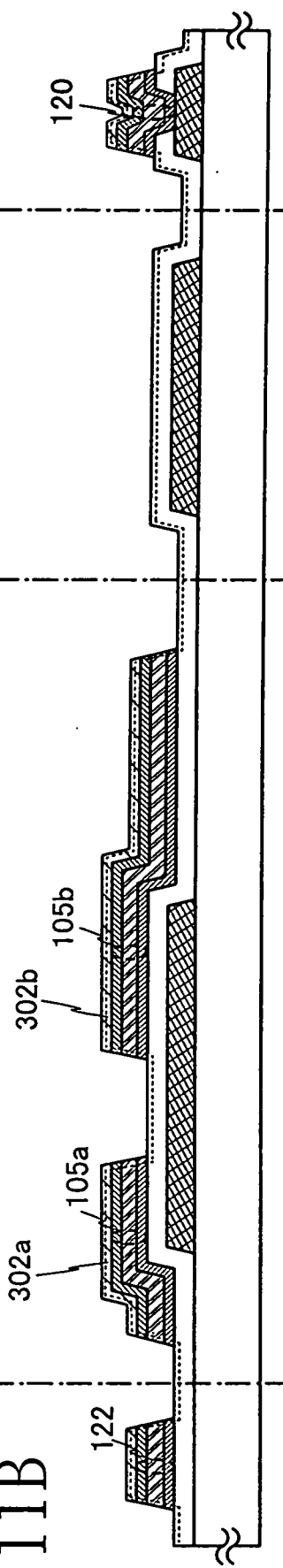


圖11C

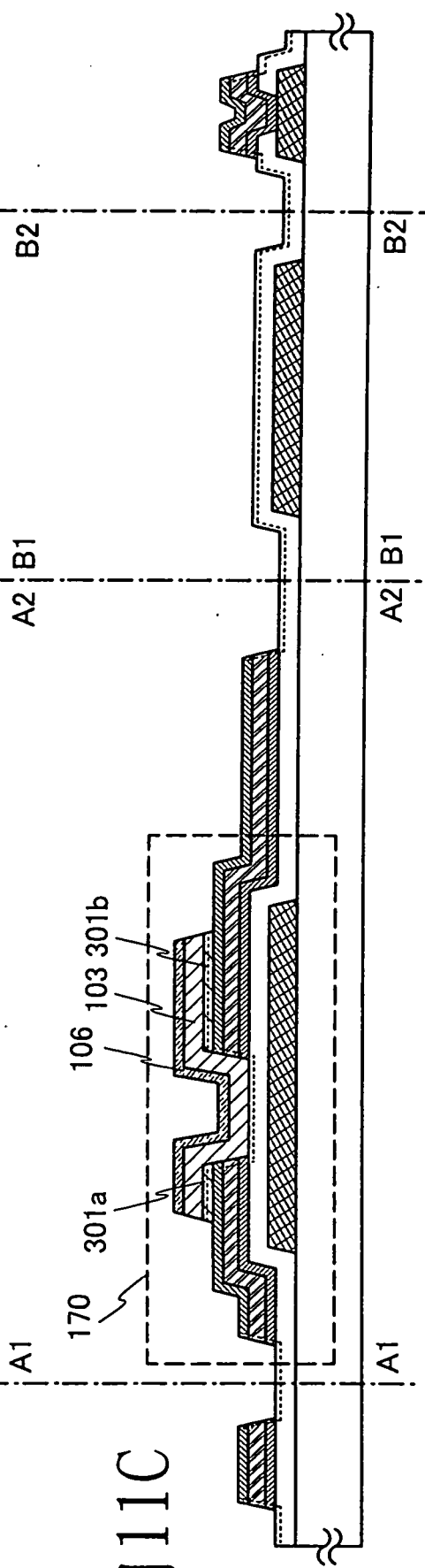


圖12

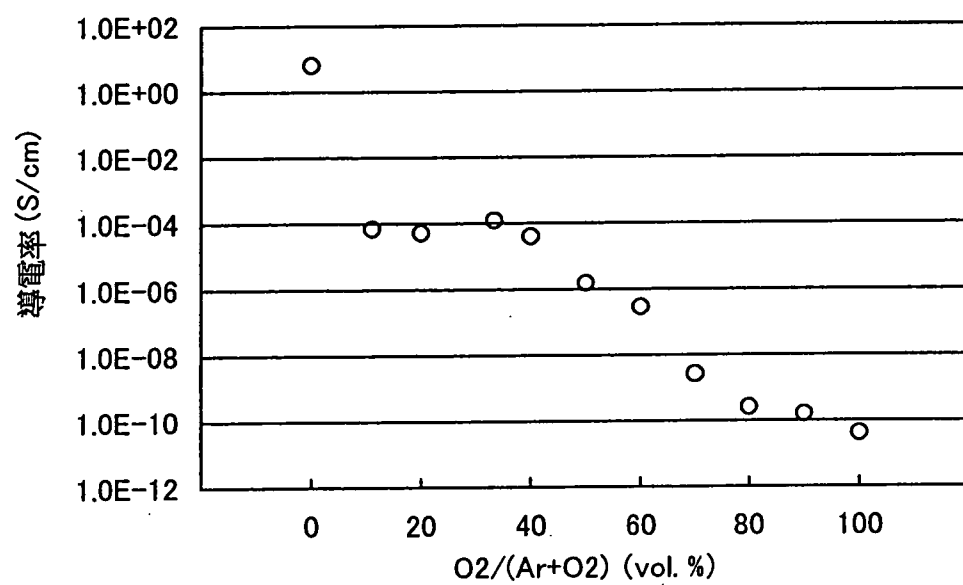


圖13

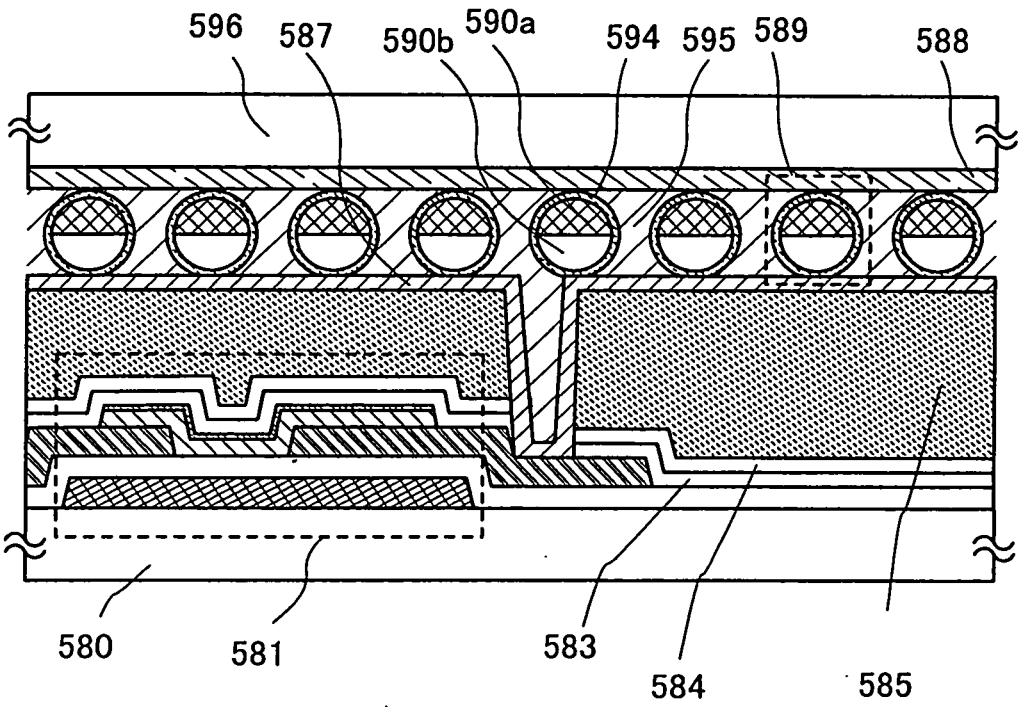


圖 14A

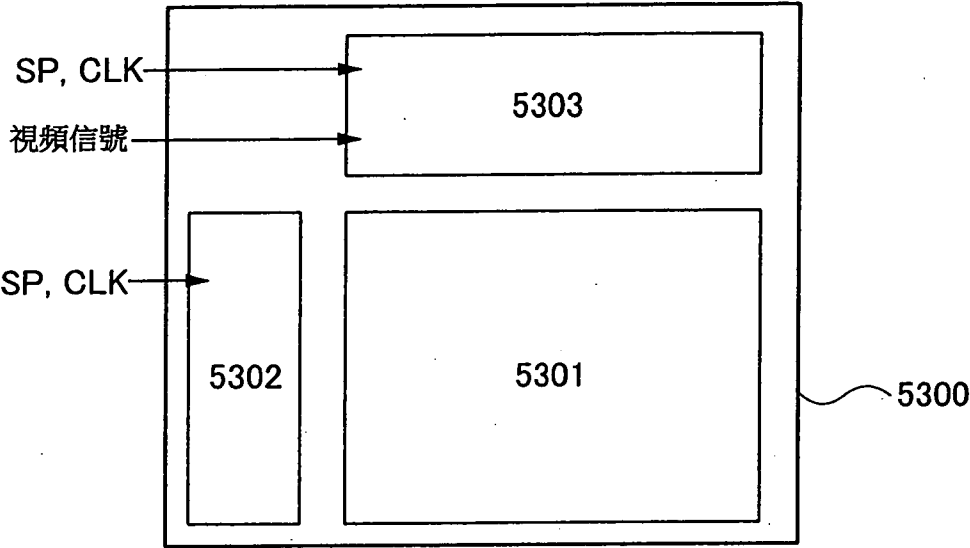


圖 14B

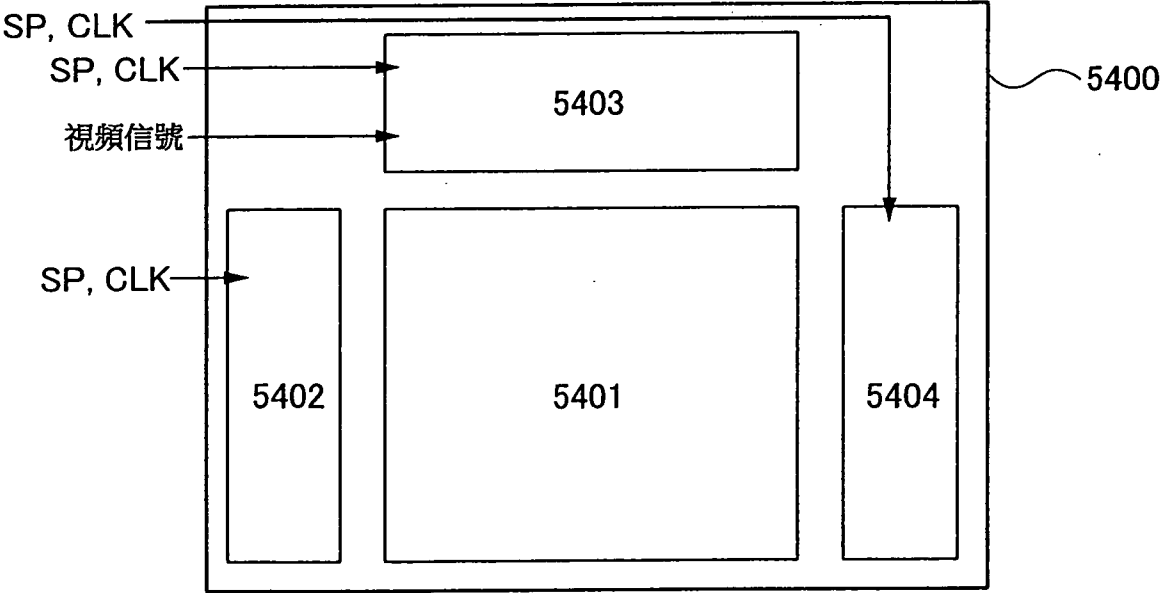


圖15

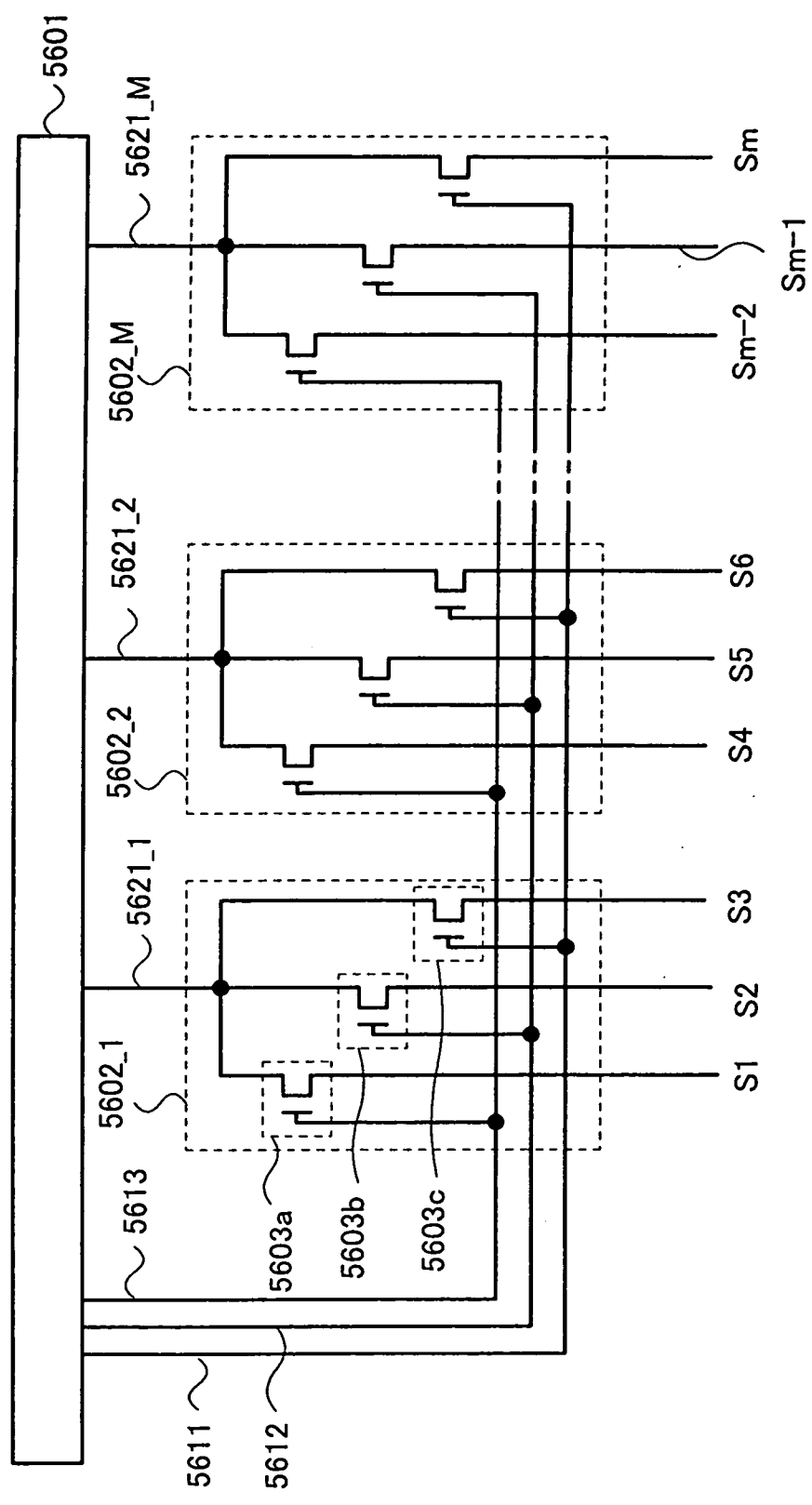


圖16

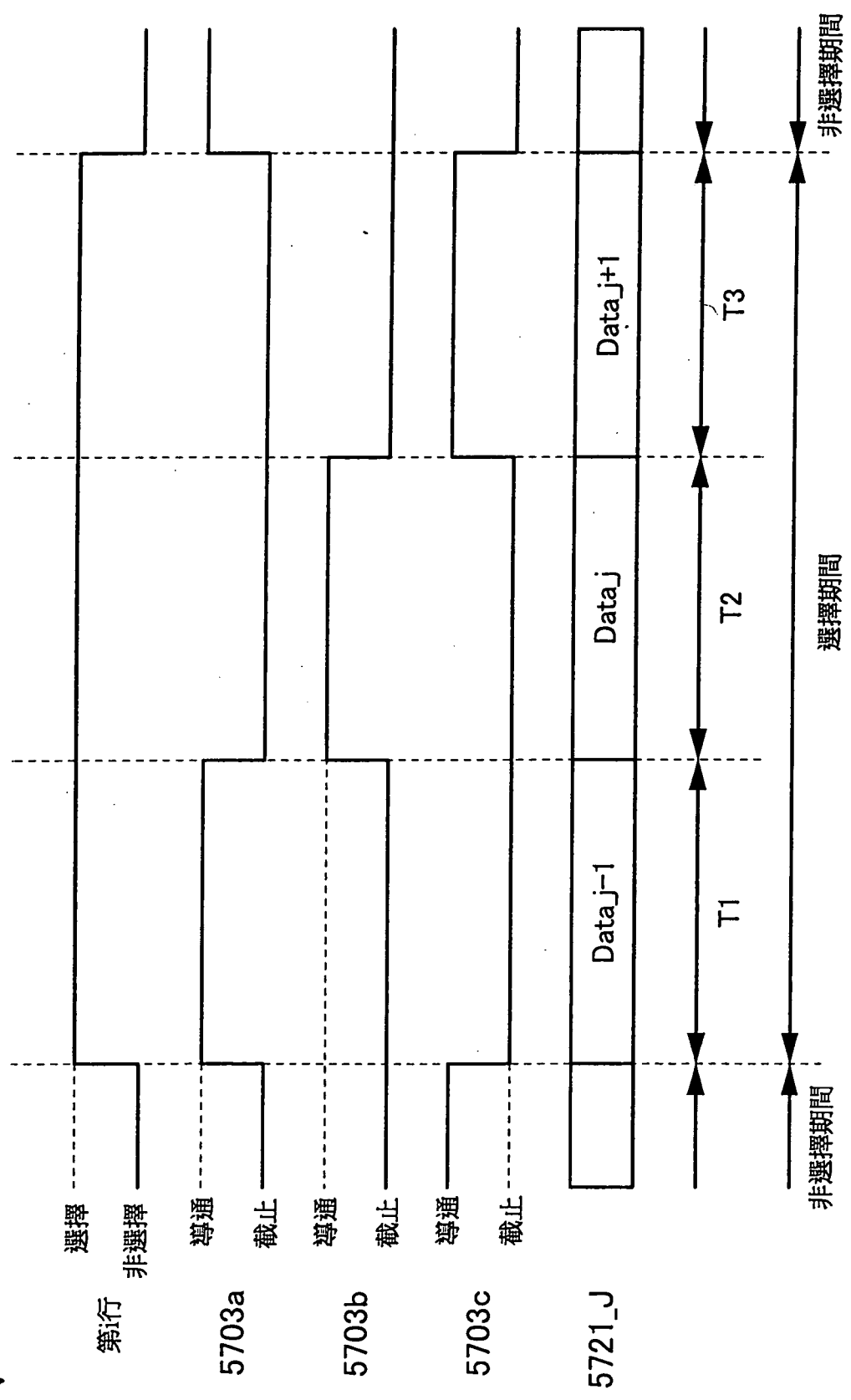


圖17

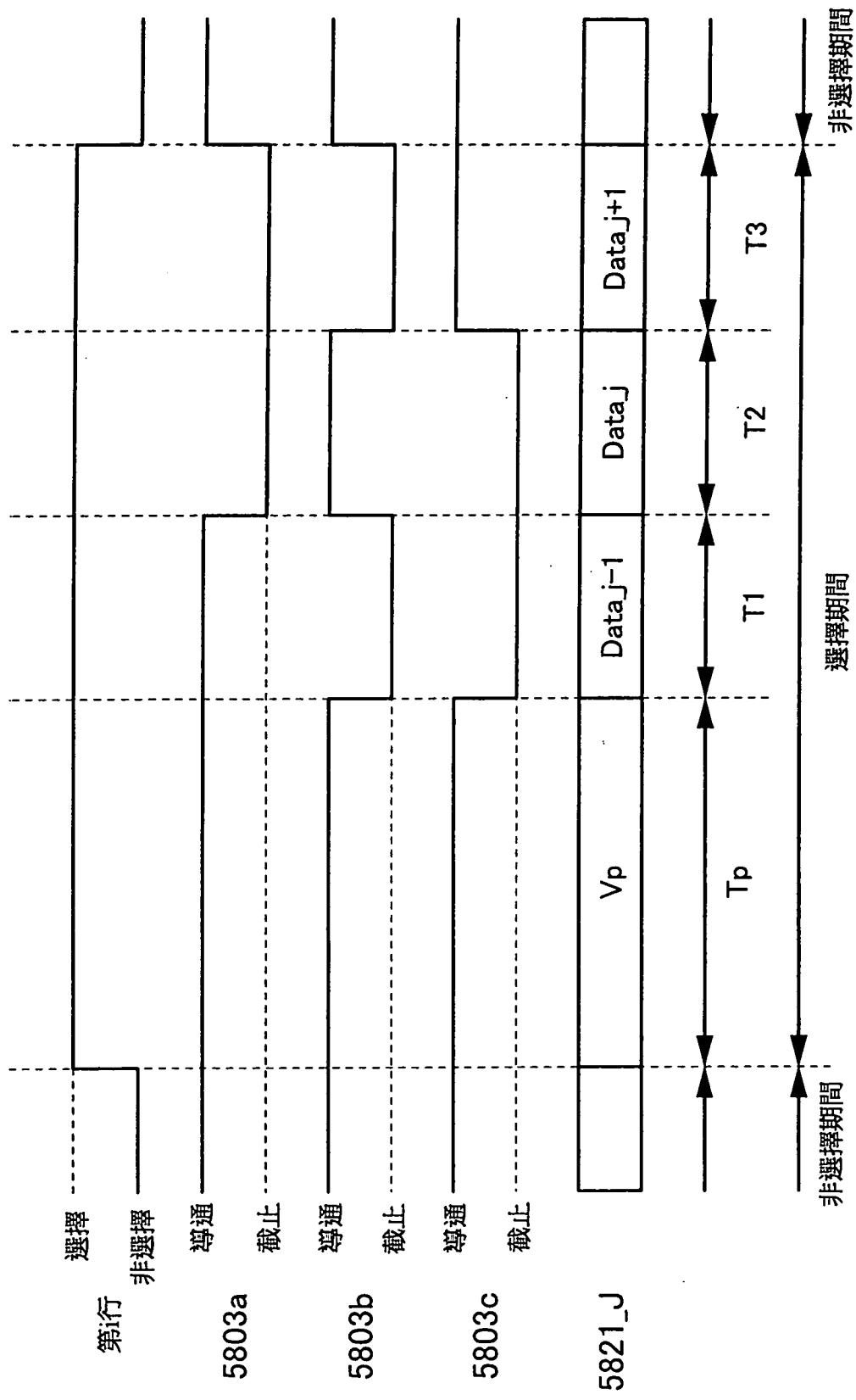


圖18

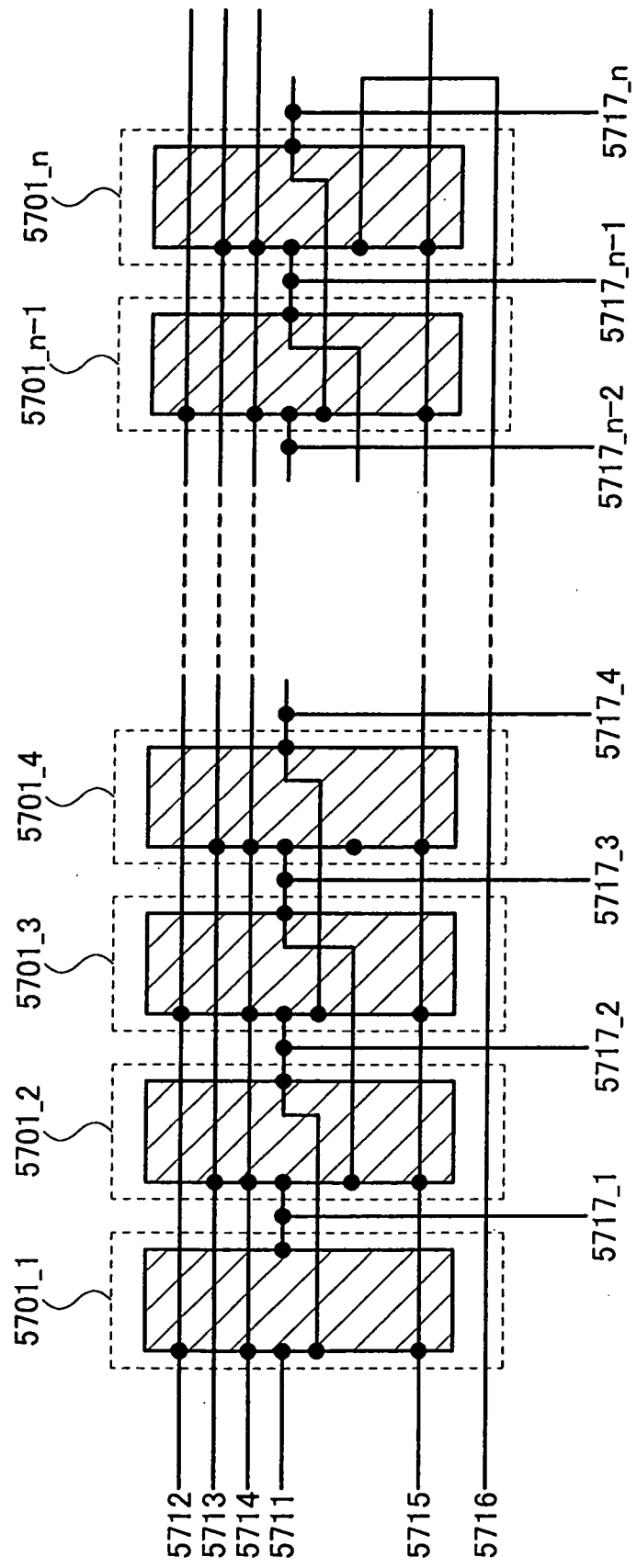


圖19

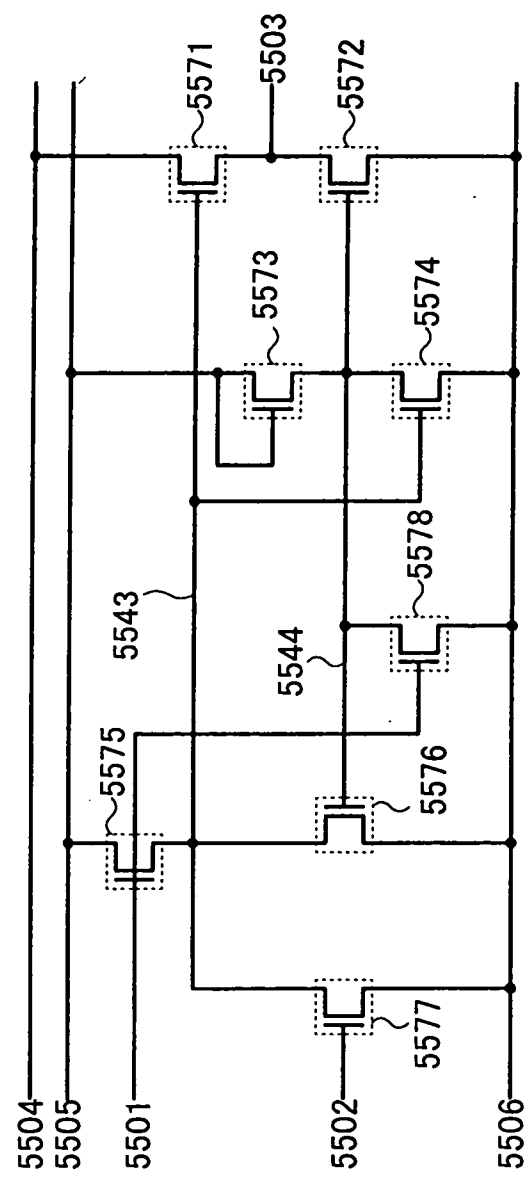


圖 20

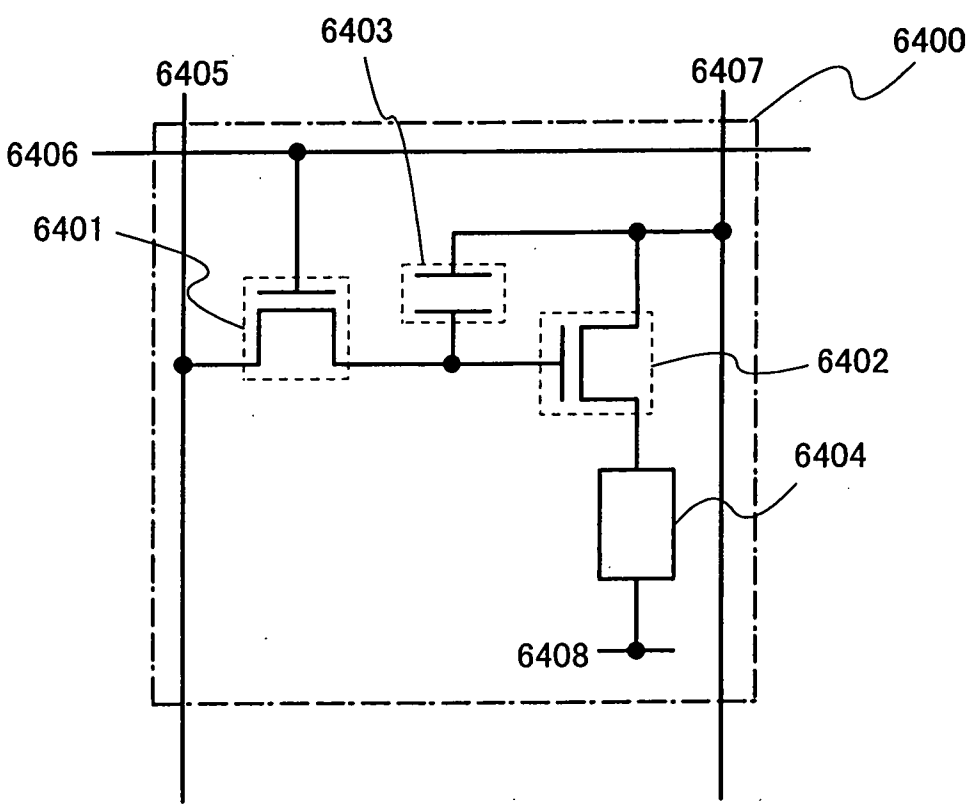


圖 21A

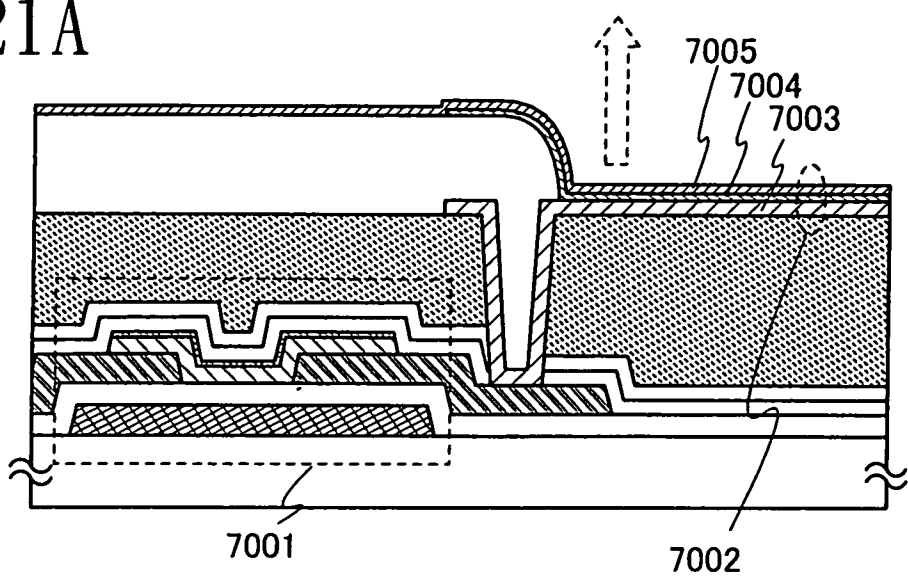


圖 21B

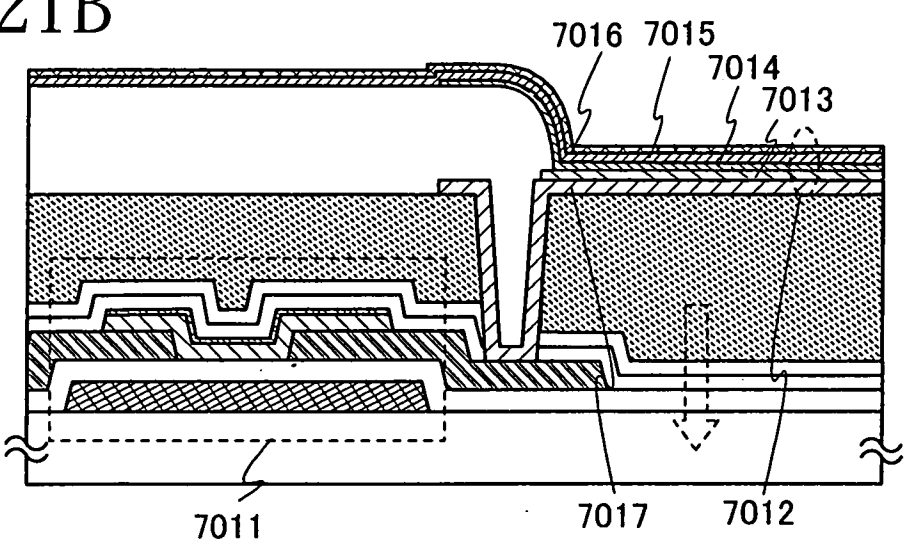


圖 21C

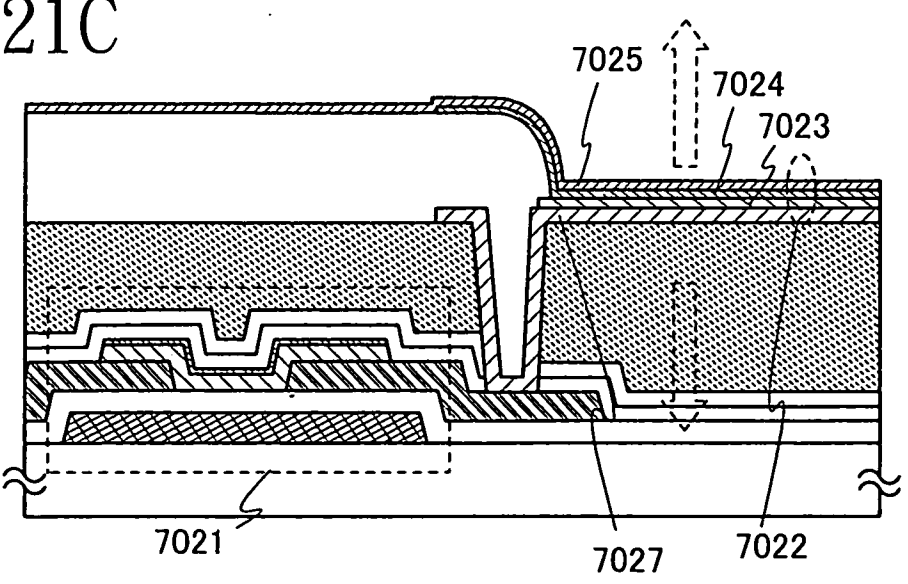


圖 22A

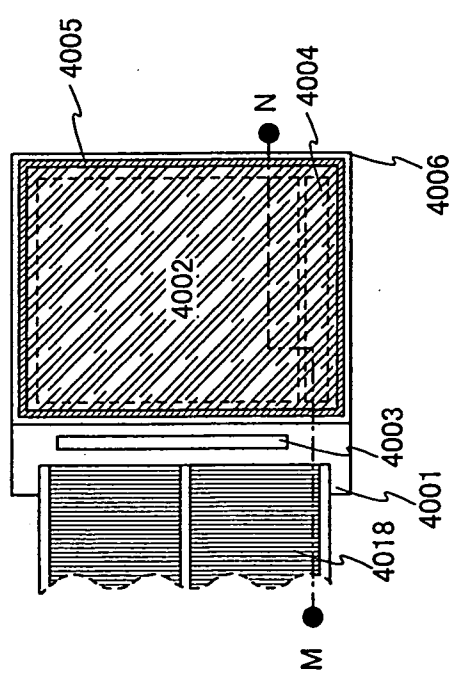


圖 22B

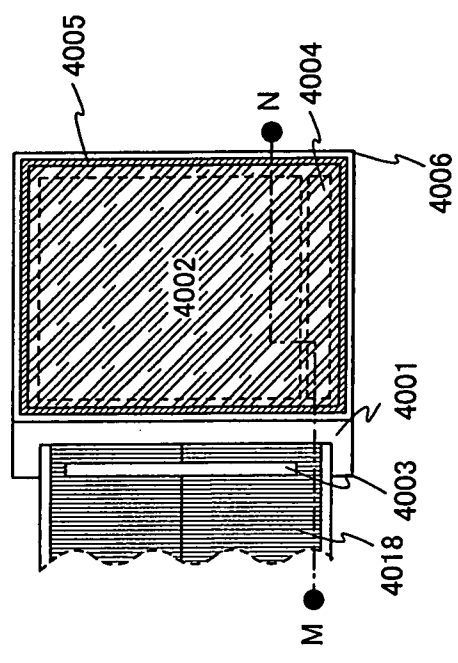


圖 22C

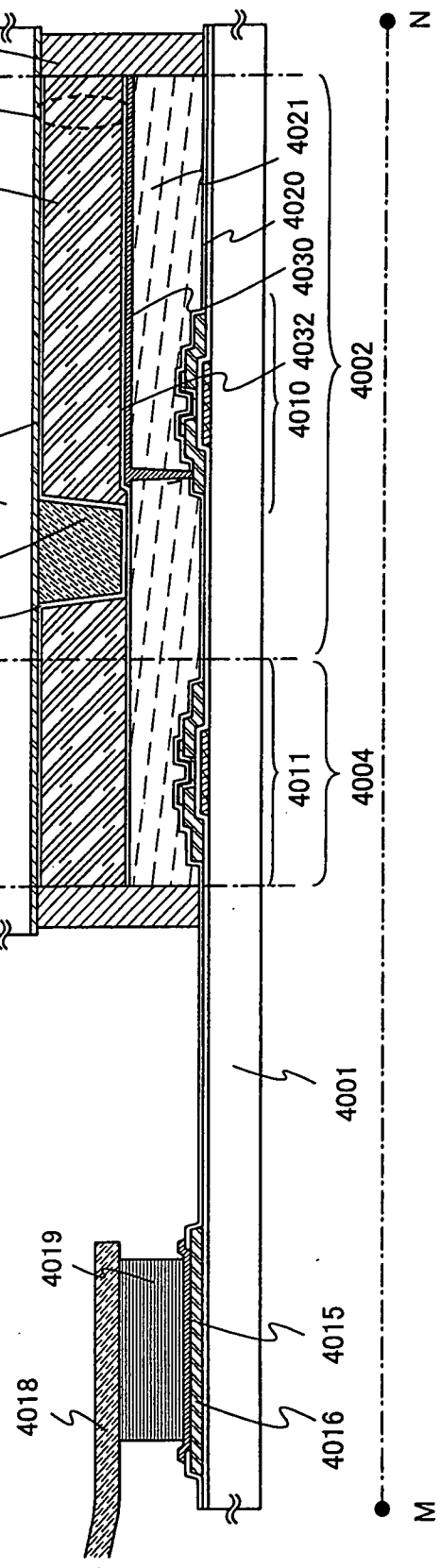


圖23

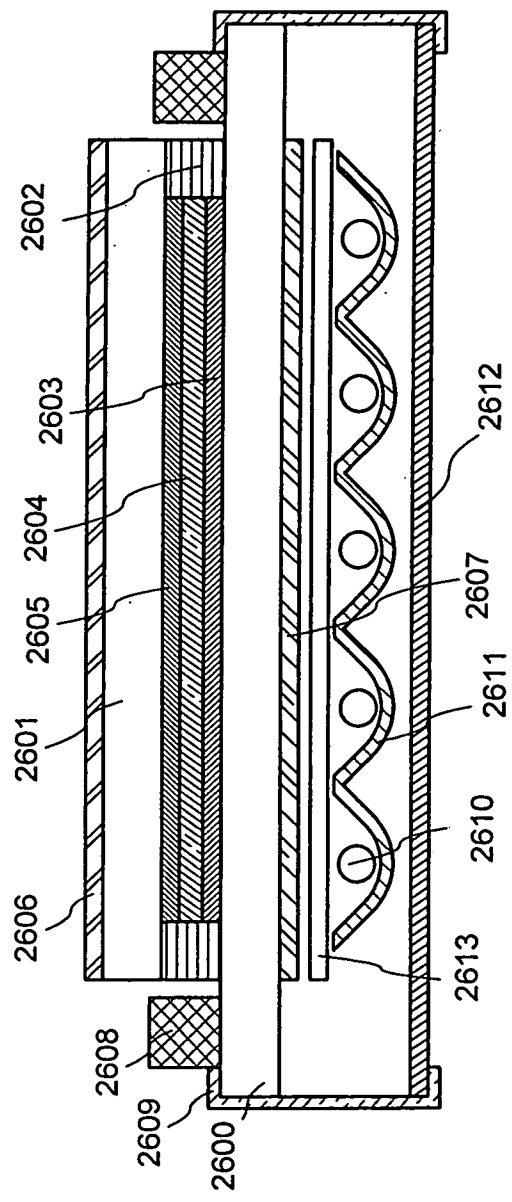


圖 24A

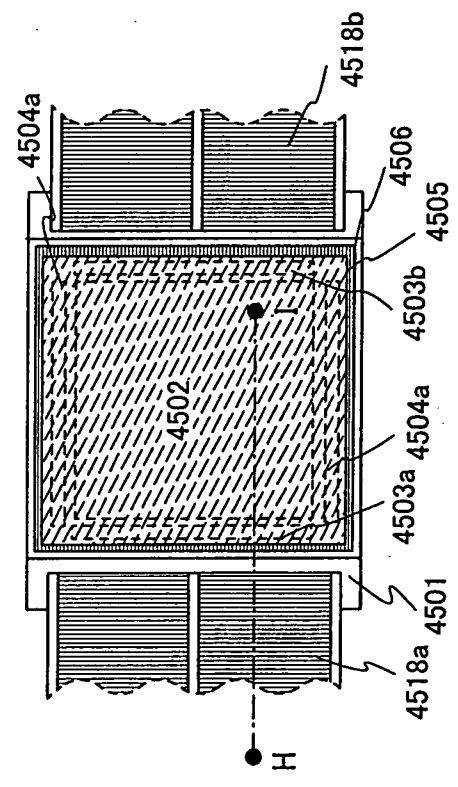


圖 24B

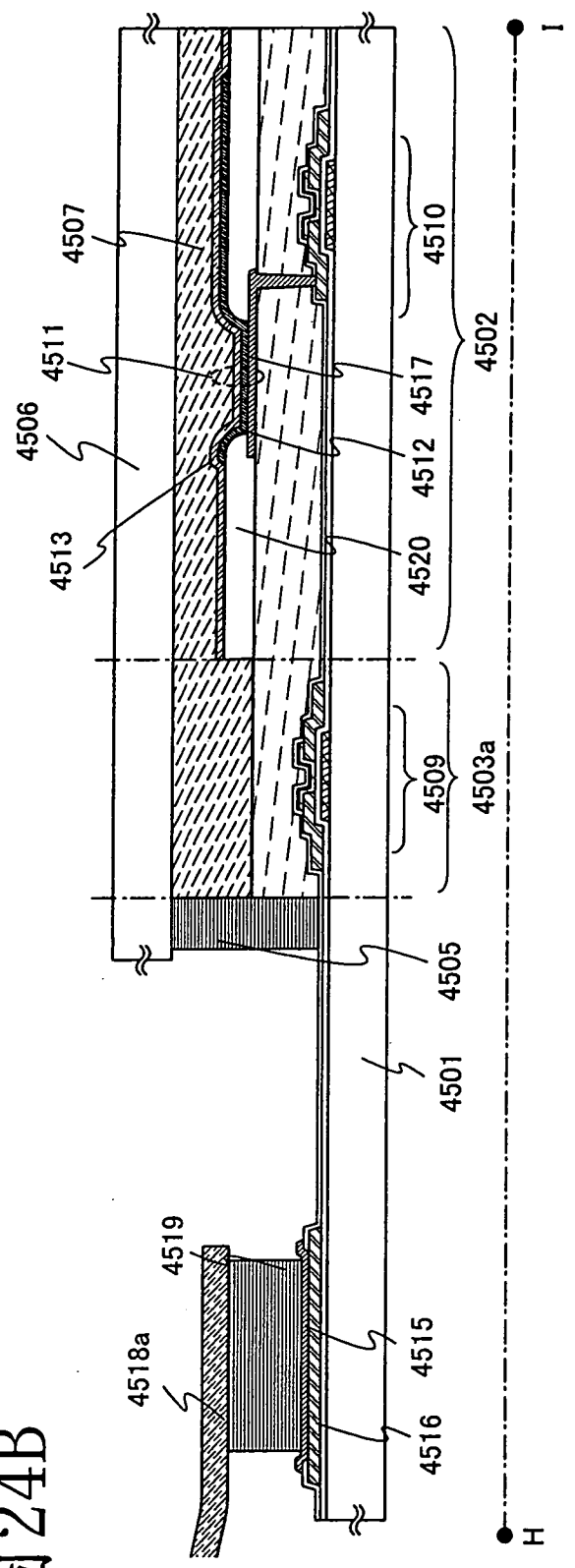


圖 25A

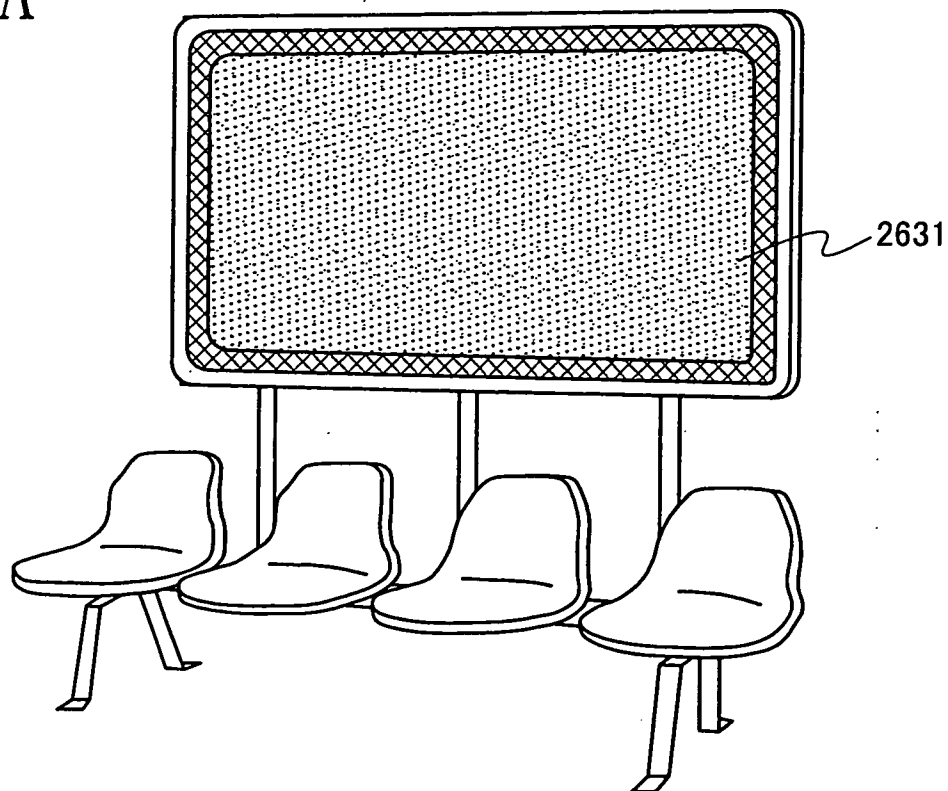


圖 25B

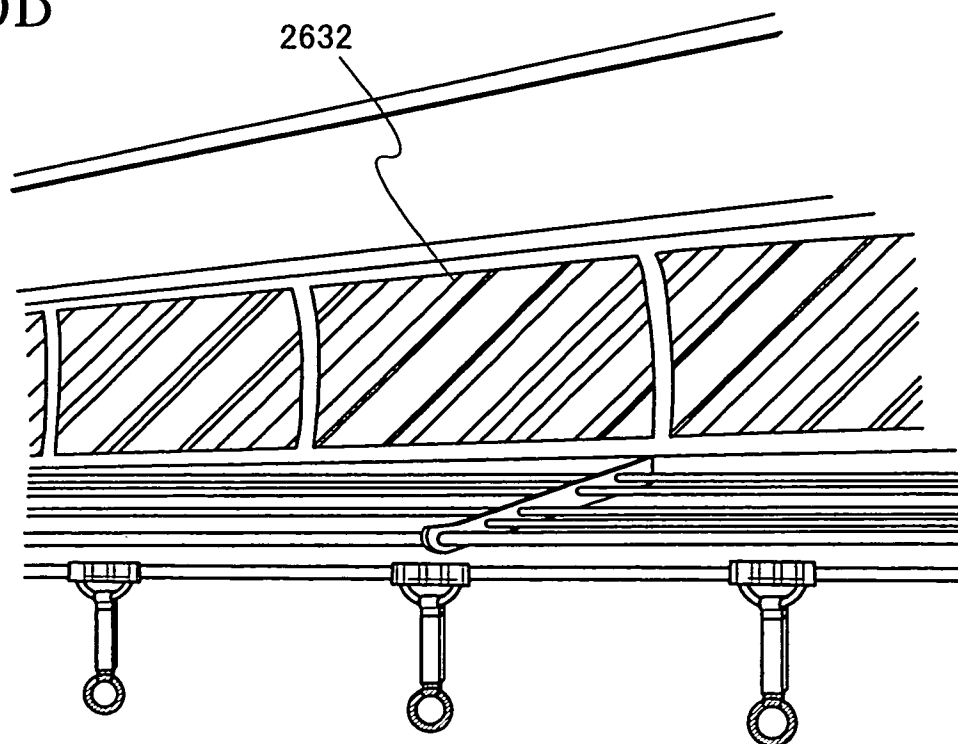


圖 26

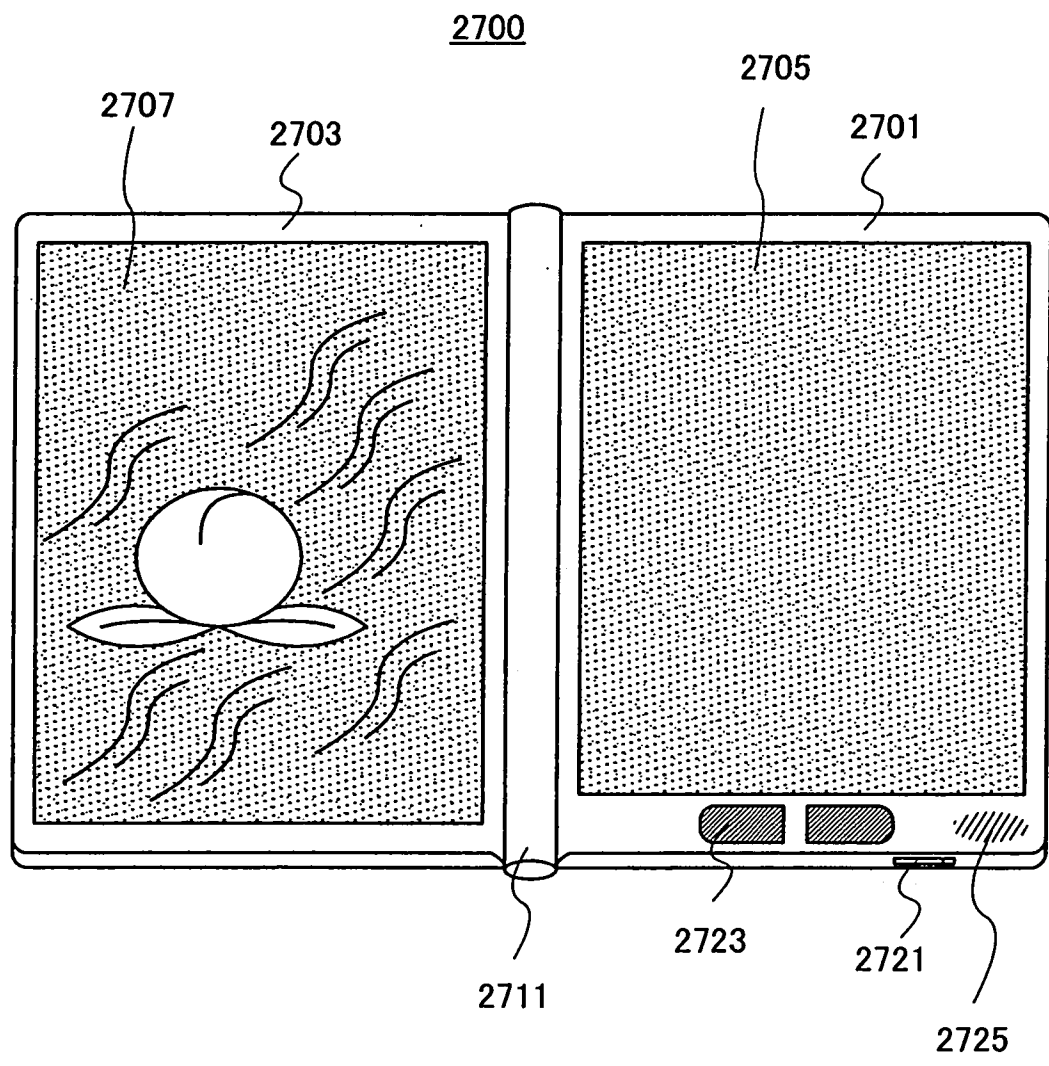


圖 27A

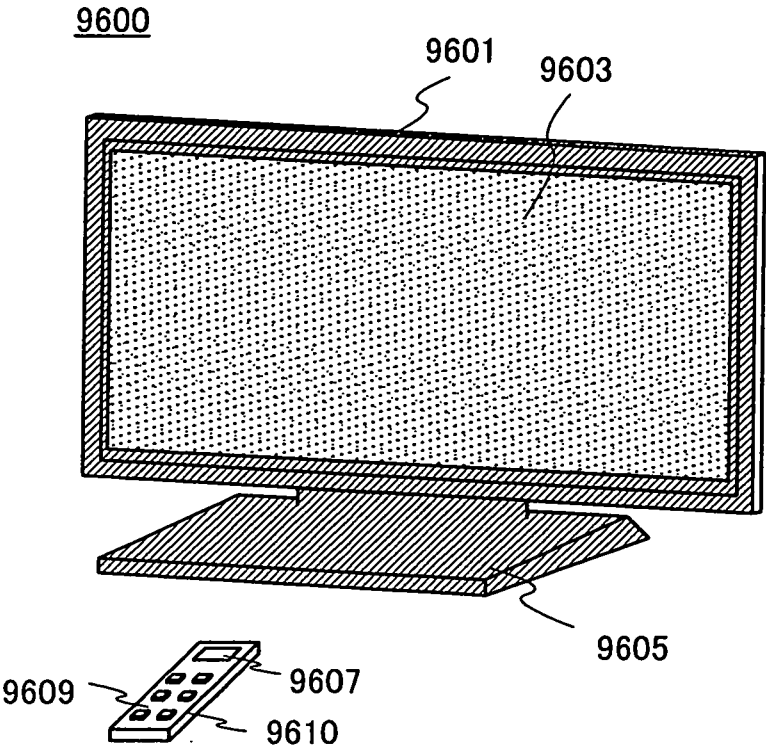


圖 27B

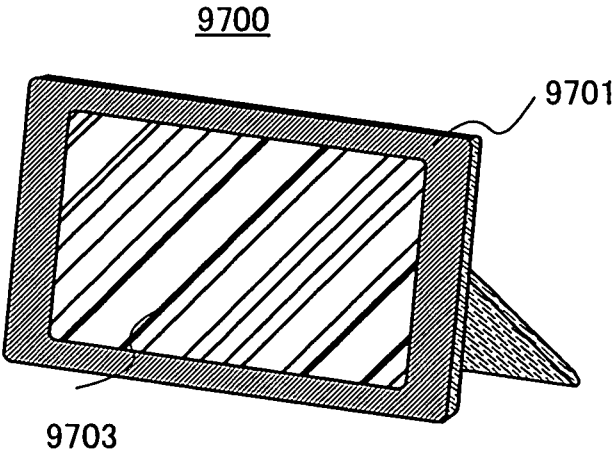


圖 28A

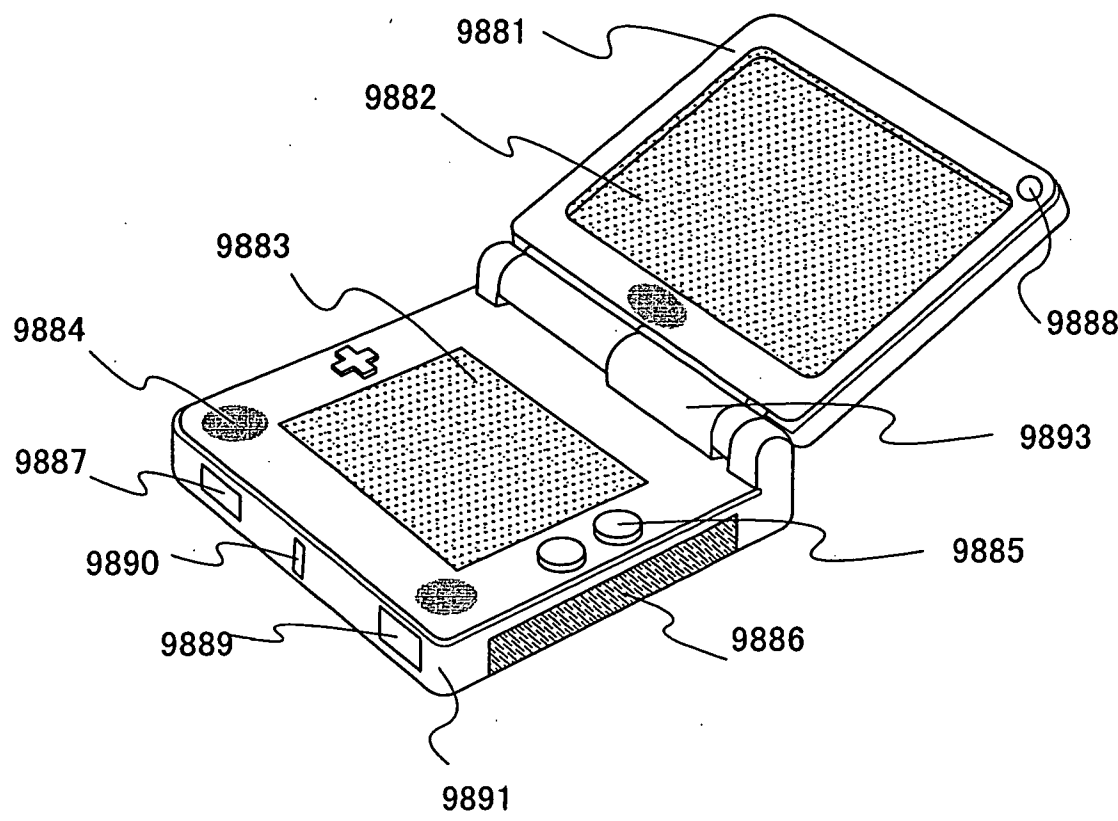


圖 28B

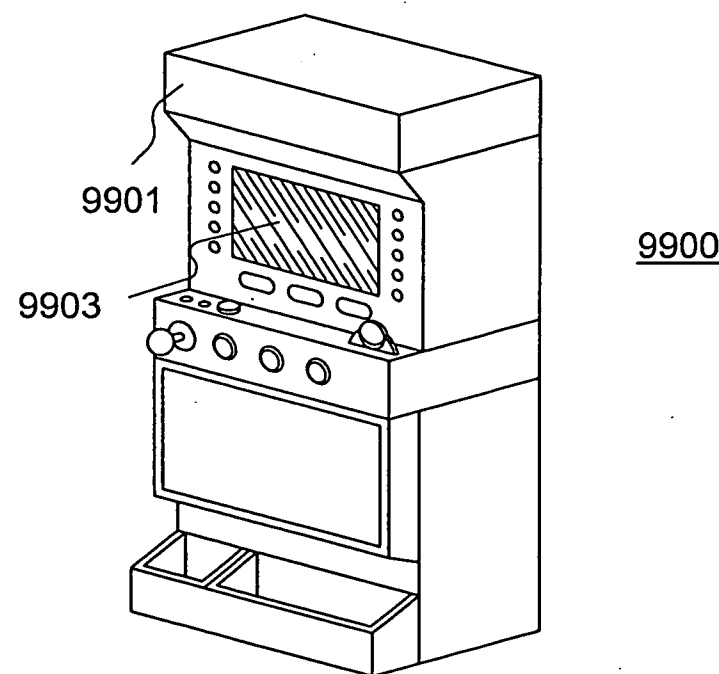


圖 29A

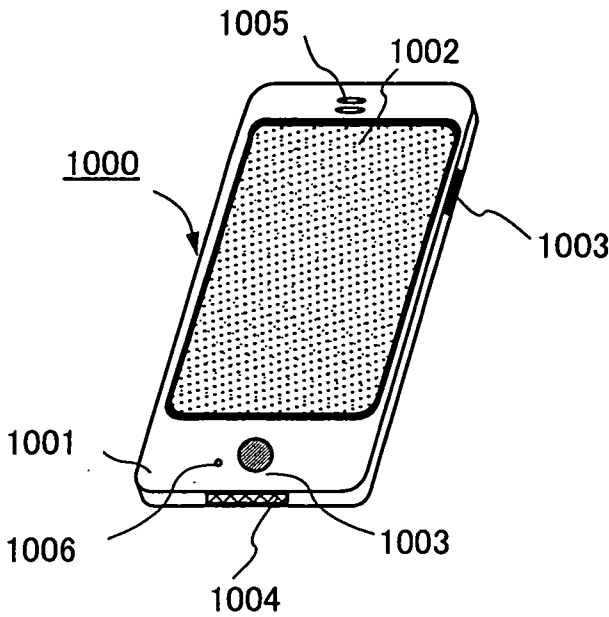


圖 29B

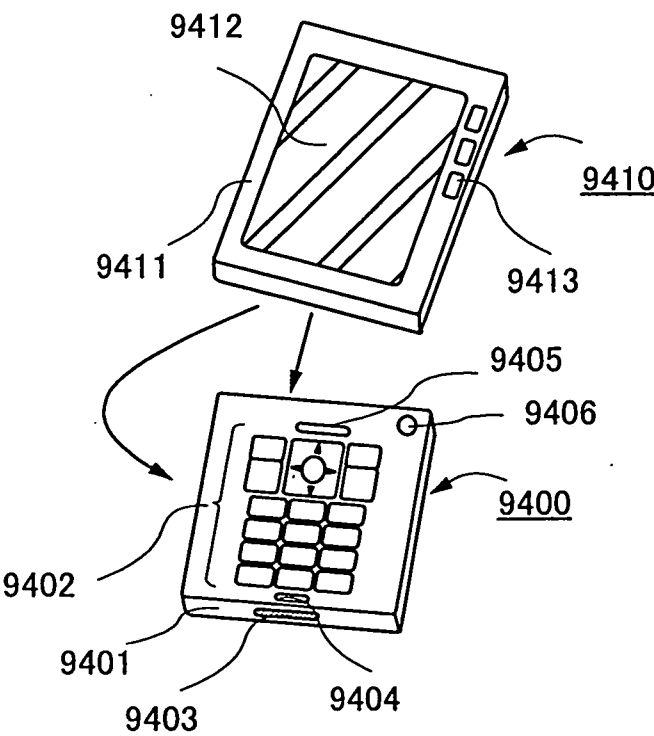


圖 30

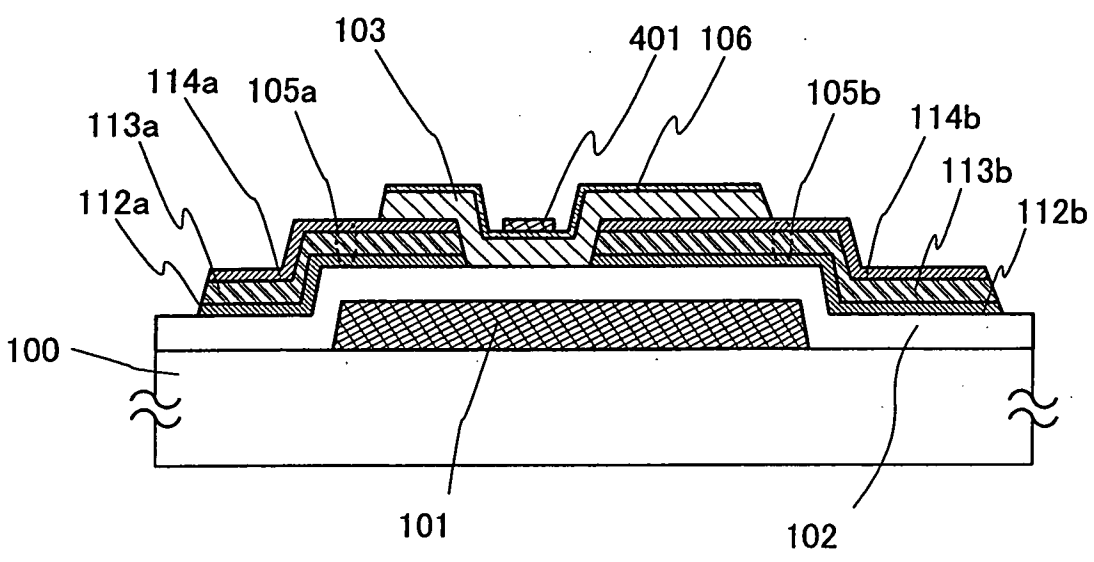


圖 31

