

發明專利說明書

200529241

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93118807

※申請日期：93-6-25

※IPC 分類：G11C29

壹、發明名稱：(中文/英文)

判斷記憶體完整性的方法/

METHOD FOR DETERMINING INTEGRITY OF MEMORY

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

瑞昱半導體股份有限公司/REALTEK SEMICONDUCTOR CORP.

代表人：葉博任/YEH, PO-LEN

住居所或營業所地址：(中文/英文)

新竹科學園區工業東九路二號/2 Industry E. Rd. IX, Science-Based Industrial Park, Hsin-Chu Hsien, Taiwan, R.O.C.

國籍：中華民國/TW

參、發明人：(共 2 人)

姓名：(中文/英文)

1. 劉博偉/LIU, PO-WEI

2. 吳昌璉/WU, CHANG-LIEN

住居所地址：

1. 台南市中區忠義路一段八十四巷十八弄十一號一樓/1F, No. 11, Alley 18, Lane 84, Sec. 1, Jong-Yi Rd., Central District, Tai-Nan City 700, Taiwan, R.O.C.

2. 台中市濟世街二巷九號/No. 9, Lane 2, Jih-Shih St., Tai-Chung City, Taiwan, R.O.C.

國籍：

1. 中華民國/TW

2. 中華民國/TW

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

◎ 本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國/US ; 2004/2/20 ; 10/708,276

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1. 無

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明係相關於用來決定記憶體完整性的方法，尤指一種用來決定一具有缺陷之記憶體在複數個操作環境下的記憶體完整性。

【先前技術】

在現今常見的各種電子裝置（例如交換器、路由器、或其他類似的電子裝置）中，記憶體是個非常重要的組成元件，舉例來說，標頭表（header table）或是封包緩衝器（packet buffer）皆必須使用記憶體來提供儲存空間。而由於記憶體在各種電子裝置中常會佔有舉足輕重的地位，因此在使用上，一般而言都會盡量使用不具缺陷（defect free）的記憶體。然而，這並不代表可正常使用的使用的記憶體都必須完全不具任何缺陷，若能使用正確的技術，則製造商亦可以將具有缺陷區段的記憶體使用於電子裝置中，且電子裝置依舊可以與使用不具缺陷區段之記憶體時具有相同的功能。

然而，在將具有缺陷的記憶體使用在一電子裝置中之前，製造商還是必須要先確定記憶體的完整性（integrity）。亦即，任一個製造出的記憶體在一特定範圍之操作環境的不同狀態設定之下均具有一致性（consistency）。而一個具備完整性的記憶體，通常指的就是一個不論在電子裝置（包含有該記憶體）所可能面臨的各種操作環境下，其缺陷區段的數量以及各缺陷區段的位置都是固定的。舉例來說，若一個電子產品必須要運作在兩種不同的操作環境（一低電壓環境與一中電壓環境），而在測試結束後，發現製造商欲使用於其產品中的記憶體在低電壓環境下是具有缺陷區段的記憶體，共有兩個缺陷區段，分別為區段 1 與區段 5，則除非該記憶體在中電壓環境下亦有兩個缺陷區段（需分別為區段 1 與區段 5），該記憶體才可算是具備完整性的記憶

體。若在低電壓環境與中電壓環境下具有不同數量的缺陷區段（或是兩個環境下缺陷區段的位置不相同），該記憶體就不能算是具有完整性的記憶體。

對一具有缺陷的記憶體而言，檢查其完整性是一件非常重要的工作，因為若一具有缺陷的記憶體不具備完整性，則當其使用在電子裝置中時，就很容易導致運作上的種種問題。舉例來說，若將一不具完整性的記憶體使用在交換器之中（例如用來作為標頭表記憶體或封包緩衝器記憶體），當交換器的電路（包括該具缺陷的記憶體）的操作溫度超過一閾溫度（threshold temperature）時，記憶體具有之缺陷數量可能會增加。雖然剛開啟時，電路可以操作於比閾溫度更低的溫度下，但是經過一段時間後，電路的溫度就有可能變的比閾溫度更高，此時當交換器要試著存取該記憶體中一個在較低溫度下可正常使用的區段時，該區段卻可能已變成了缺陷區段（因為操作溫度超過了閾溫度），此時交換器的就會異常工作（例如，無法正確依據標頭表或封包緩衝器建立起並使用相關的網路鍊結表）。

【發明內容】

因此本發明的一個目的在於提供一種用來測試一記憶體之完整性的方法。

依據本發明一實施例所揭露的方法係可用來測試一記憶體在複數個操作環境下的完整性，該方法包含有以下步驟：對欲測試的一測試條件設定複數個操作環境；分別於該複數個操作環境下對該記憶體進行測試；記錄下於該複數個操作環境下進行測試的測試結果；以及，比較於該複數個操作環境下進行測試的測試結果。

【實施方式】

請參閱圖一。圖一為用來依據本發明所提出之實施例進行測試之記憶體的示意圖。在後續的說明中，圖一的記憶體 10 亦將會用來表示圖二與圖三中所指的記憶體。而在實際的應用下，記憶體 10 可以是一交換器之中的一標頭表或是一封包緩衝器（或者是於其他電子產品中之其他類似的記憶裝置）。

在圖一的例子中，記憶體 10 共可區分為 N 個區段。本發明之實施例中所提供的方法係用來測試具有缺陷區段的記憶體於一測試條件的複數個不同之操作環境中，記憶體的完整性。至於特定的狀況或是各種不同的操作環境則可由進行測試人員自行設計。舉例來說，測試人員可以選擇測試兩種測試條件（例如電壓與溫度）。每一個測試條件測試人員則選擇三種不同的操作環境，例如低電壓（溫度）環境、中電壓（溫度）環境、以及高電壓（溫度）環境。當然，測試人員在定義各種不同環境時亦可以給定更明確的環境參數，例如電壓這個測試條件分成 1.8V、3.3V、與 5V 三種不同的操作環境；溫度這個測試條件則分成 65° 、 100° 、與 130° 三種不同的操作環境。當然，前述的例子僅供參考，並不是本發明的限制條件。

請參閱圖二。圖二為本發明方法的一實施例流程圖。本流程圖係假設測試人員在執行測試步驟之前已經先決定好了各個測試條件以及其相對應的操作環境。以下將詳述圖二中的各個步驟。而關於「內建自我測試」(built-in self test, BIST) 的部分請參閱「美國電機電子工程師學會設計與測試期刊」(IEEE Design and Test Magazine) 於 1999 年 1-3 月號中的文章「用於嵌入式動態隨機存取記憶體中的可程式化內建自我測試核心」(A programmable BIST core for embedded DRAM)。

步驟 200：開始。

步驟 210：設定操作環境。測試系統需在複數個操作環境中選擇一目前操作環境來對記憶體 10 進行測試。每當執行此步驟一次，系統即設定為一不同的操作環境。

步驟 220：對記憶體 10 進行測試。測試程序需檢測出記憶體 10 中缺陷的數量，以及各個缺陷的相對位置。舉例而言，本步驟可以利用對記憶體 10 進行內建自我測試 (BIST) 的程序進行實施。

步驟 230：記錄測試結果。每一個操作環境下的測試結果皆以可以相互比較的方式儲存。於本步驟中所記錄的測試結果係可稱為「目前測試結果」。

步驟 240：檢查是否還有需測試的操作環境？若有，即表示測試尚未結束，測試系統需回到步驟 210 繼續進行測試。否則則表示測試已經結束，可以進入步驟 250。

步驟 250：測試系統比較不同操作環境下的測試結果。若各個測試結果相互吻合，則進入步驟 260。否則則進入步驟 270。

步驟 260：測試合格。亦即記憶體 10 通過所有不同的操作環境下的測試工作，表示記憶體 10 具備完整性。此一記憶體 10 可以適用於一電子裝置之中。

步驟 270：測試不合格。表示記憶體 10 在不同的操作環境下具有不一致的缺陷區段位置（或數目），因此記憶體 10 並不具備完

整性。此一記憶體 10 無法適用於一電子裝置之中。

步驟 280：結束。

假設欲對一記憶體 10（共包含有 N 個區段）依序於一低電壓操作環境、一中電壓操作環境、以及一高電壓操作環境下進行測試，則測試系統需先於步驟 210 中將操作環境設定為低電壓的操作環境。之後，於步驟 220 中對記憶體 10 進行測試，並於步驟 230 中記錄測試結果（假設測試系統於此時發現了區段 1 是一個缺陷區段）。接下來，在步驟 240 中測試系統會檢查是否還有需要進行測試的操作環境。由於對中電壓操作環境以及高電壓操作環境都還沒有作過測試，故測試系統會回到步驟 210 重新設定操作環境。

此時於步驟 210 中測試系統會將操作環境設定成中電壓的操作環境。之後，於步驟 220 中對記憶體 10 進行測試，並於步驟 230 中記錄測試結果（假設測試系統於此時發現了區段 1 是一個缺陷區段）。接下來，在步驟 240 中測試系統會檢查是否還有需要進行測試的操作環境。由於對高電壓操作環境還沒有作過測試，故測試系統會回到步驟 210 重新設定操作環境，並重新執行步驟 220、230 各一次。

記錄下三個不同操作環境的測試結果後，於步驟 240 中測試系統會判斷出已經沒有需要進行測試的操作環境了，故測試系統會進入步驟 250，以比較於三個不同環境下的測試結果是否相互吻合。若在高電壓測試環境下亦發現區段 1 是一個缺陷區段，則表示三個操作環境下的測試結果相互吻合，故測試系統會進入步驟 260 中，並將記憶體 10 判斷為具備完整性的記憶體。故此一通過測試的記憶體 10 即可被使用於一電子裝置之中。然而，若在高電壓測試環境下發現區段 1 與區段 8 都是缺陷區段，則表示三個操作環境下的測試結果並不吻合，故測試系統會進入步驟 270 中，並將記憶體 10 判斷為不具完整性的記憶體。

故此一未通過測試的記憶體 10 並不能適用於一電子裝置之中。

請注意，在圖二中所示的流程圖僅為一個可行的實施例，並非是限制本發明的限制條件，並請注意，以電壓或溫度定義三個高、中、低不同的操作環境亦僅是方便說明所使用的例子，在實施本發明所提出的方法時，習知技術者可以自行決定所要進行測試的不同的操作環境的各種環境參數。

在前述實施例中的步驟 220 中，對記憶體 10 所執行的內建自我測試可以配合一狀態記錄記憶體 (status record memory) 20 進行，如圖三所示。在圖三中，狀態記錄記憶體 20 中的每一個區段皆對應於記憶體 10 中的一個相對應的區段，用來記錄記憶體 10 中相對應的區段的缺陷狀態 (有缺陷或無缺陷)。在本實施例中，於進行完「內建自我測試」之後，狀態記錄記憶體 20 中對應於記憶體 10 中缺陷區段的各個區段都會被標示起來 (例如圖三中畫 X 的區段 2，用來表示區段 2 是一個缺陷區段)。至於於步驟 230 中所執行的紀錄動作即可以記錄狀態記錄記憶體 20 中所儲存的内容這樣的動作來完成。

在前述的實施例中，內建自我測試所需的測試資料可以由測試系統透過一電子裝置 (包含有要進行測試的記憶體) 中的複數個輸入/輸出介面 (I/O interface) 輸入至該電子裝置之中。而於步驟 250 所進行的比較動作則可以由該電子裝置中內建的比較電路來負責進行 (但這並非本發明的限制條件)。而比較所得到的結果可以被鎖存入 (latch) 該電子裝置中內建的一暫存器中，以於後續判斷是否通過測試時使用。

本發明係提供了一種用來測試具有缺陷區段之記憶體的完整性的方法。藉由使用本發明所提出的方法，製造商可以在不影響產品可靠度 (reliability) 的情形下使用具有缺陷區段的記憶體。故在記憶體製造完成之後，有更多數的記憶體可以被判斷為可使用的記憶體，故

製造商可以降低系統成本、並增加生產效能。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。

【圖式簡單說明】

圖式之簡單說明

圖一為用來依據本發明所提出之實施例進行測試之記憶體之示意圖。

圖二為本發明方法之一實施例流程圖。

圖三為本發明實施例中被測試記憶體與配合使用之狀態記錄記憶體之示意圖。

圖式之符號說明

10	記憶體
20	狀態記錄記憶體

伍、中文發明摘要：

本發明係提供一種方法，用來檢測一具有缺陷區段的記憶體在複數個操作環境下的完整性，該方法包含有以下步驟：分別於該複數個操作環境下對該記憶體進行測試；記錄下於該複數個操作環境下進行測試的測試結果；以及，比較於該複數個操作環境下進行測試的測試結果。當於該複數個操作環境下的測試結果均相同時，即代表該記憶體為具有完整性的記憶體；否則該記憶體即為不具完整性的記憶體。

陸、英文發明摘要：

A method for testing the integrity of a memory with defective sections under a plurality of operating environments includes testing the memory with defective sections under a plurality of operating environments, recording results of each operating environment test, and comparing the results of the tests. If the results of are the same, the memory with defective sections is declared to have integrity. If not, the memory with defective sections is declared to not have integrity.

拾、申請專利範圍：

1. 一種方法，用來判斷一記憶體在複數個操作環境下的完整性，該方法包含有：
對欲測試的一測試條件設定複數個操作環境；
分別於該複數個操作環境下對該記憶體進行測試；
記錄下於該複數個操作環境下進行測試的測試結果；以及
比較於該複數個操作環境下進行測試的測試結果。
2. 如申請專利第 1 項所述之方法，其中對該記憶體進行測試的步驟另包含有：
於每一個操作環境下對該記憶體執行一內建自我測試。
3. 如申請專利第 2 項所述之方法，其另包含有：
依據該內建自我測試的結果對一狀態記錄記憶體進行標示動作，其中，該狀態記錄記憶體係對應於該記憶體；以及
記錄於每一個操作環境下該狀態記錄記憶體的內容。
4. 如申請專利第 1 項所述之方法，其中該複數個操作環境係分別對應於複數個不同的供應電壓。
5. 如申請專利第 1 項所述之方法，其中該複數個操作環境係分別對應於複數個不同的溫度。
6. 如申請專利第 1 項所述之方法，其中對該記憶體進行測試的步驟另包含有：
檢測該記憶體中缺陷的存在狀況。
7. 如申請專利第 6 項所述之方法，其中記錄測試結果的步驟另包含有：

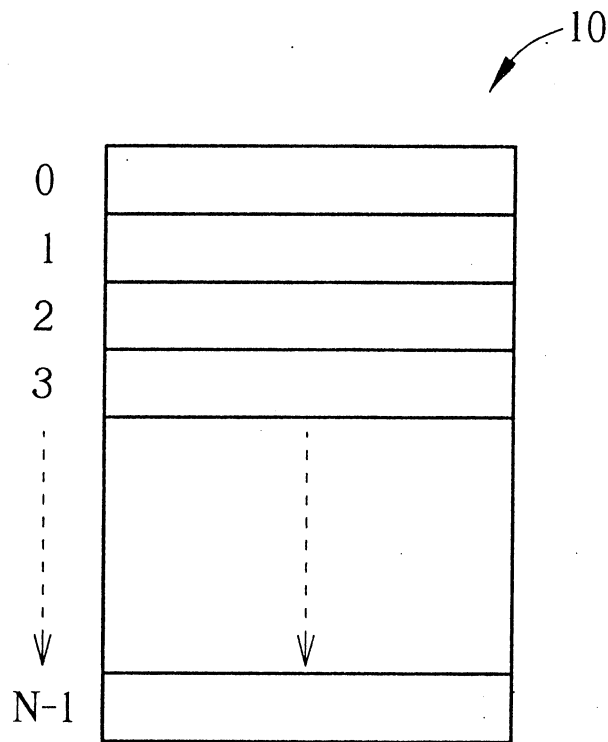
記錄於該記憶體中所檢測到的缺陷的數量。

8. 如申請專利第 7 項所述之方法，其中比較測試結果的步驟另包含有：
判斷於該複數個操作環境下所檢測到的缺陷數量是否相等。
9. 如申請專利第 6 項所述之方法，其中記錄測試結果的步驟另包含有：
記錄於該記憶體中所檢測到的每一個缺陷的位置。
10. 如申請專利第 9 項所述之方法，其中比較測試結果的步驟另包含有：
判斷於該複數個操作環境下所檢測到的各個缺陷的位置是否相同。
11. 一種方法，用來判斷一記憶體的完整性，該方法包含有：
於一第一操作環境下對該記憶體進行測試；
記錄於該第一操作環境下對該記憶體進行測試的一第一測試結果；
於一第二操作環境下對該記憶體進行測試；
記錄於該第二操作環境下對該記憶體進行測試的一第二測試結果；以
及
比較該第一測試結果與該第二測試結果。
12. 如申請專利第 11 項所述之方法，其中於該第一與該第二操作環境下對
該記憶體進行測試的步驟另包含有：
對該記憶體執行一內建自我測試。
13. 如申請專利第 12 項所述之方法，其另包含有：
依據該內建自我測試的結果對一狀態記錄記憶體進行標示動作，其
中，該狀態記錄記憶體係對應於該記憶體；以及
記錄於該第一與該第二操作環境下該狀態記錄記憶體的內容。
14. 如申請專利第 11 項所述之方法，其中該第一與該第二操作環境的差異

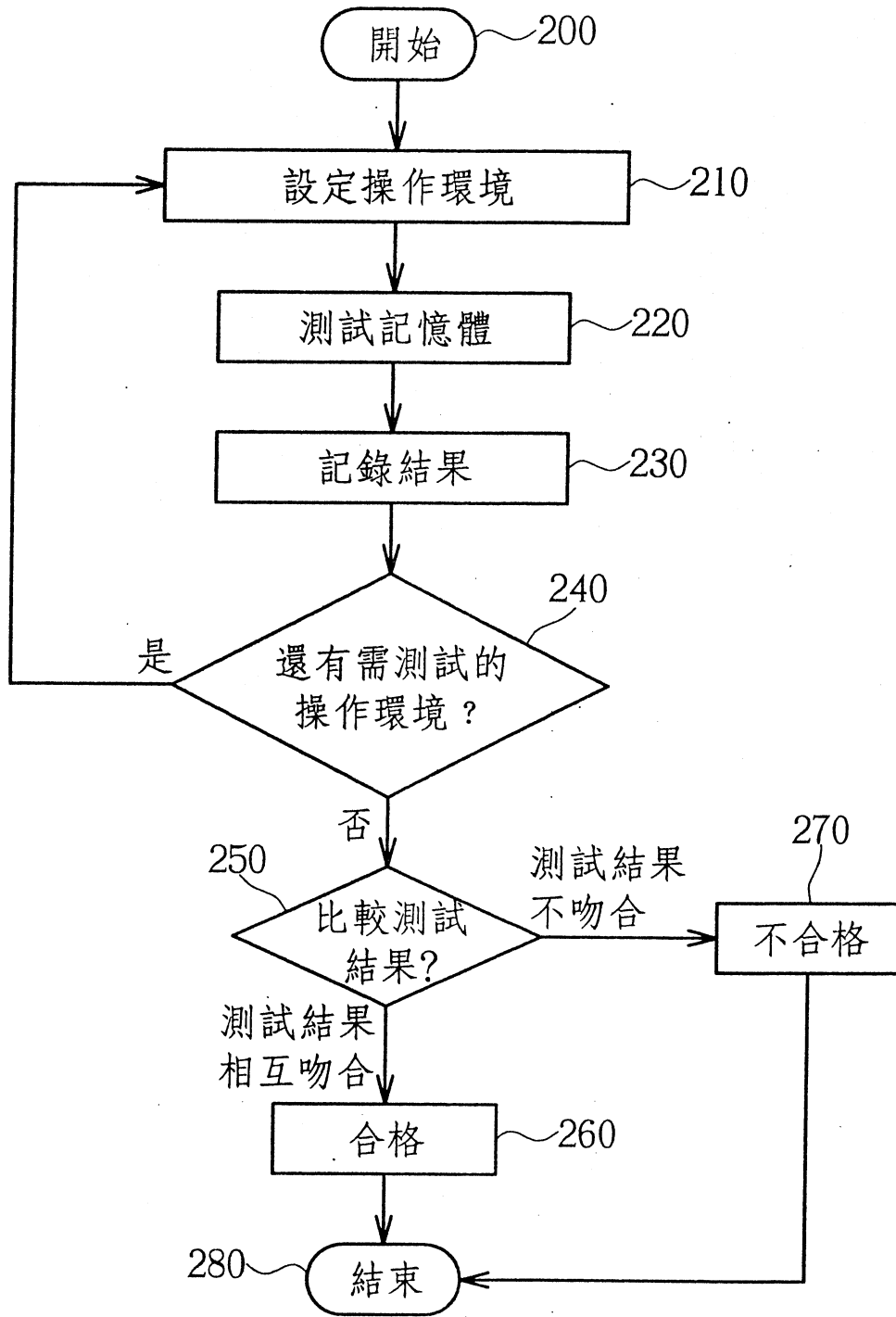
係在於兩者具有不同的供應電壓。

15. 如申請專利第 11 項所述之方法，其中該第一與該第二操作環境的差異係在於兩者具有不同的溫度。

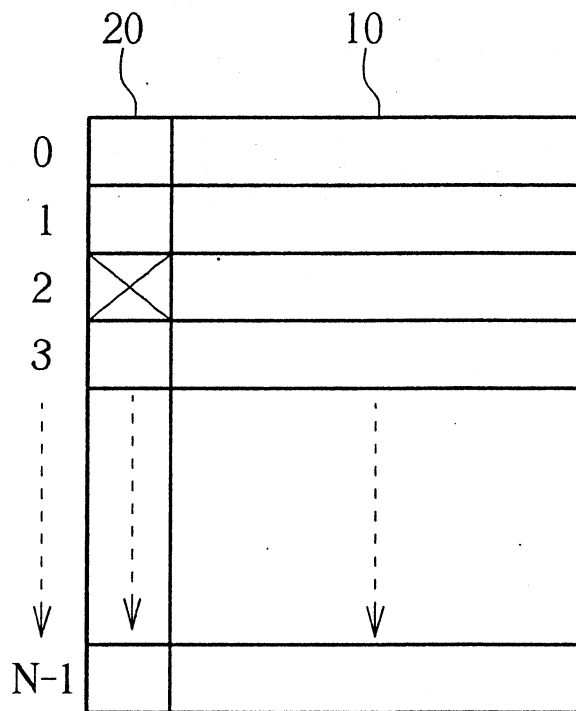
拾壹、圖式：



圖一



圖二



圖三

柒、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件代表符號簡單說明：

捌、本案若有化學式時，請揭示最能顯示發明特徵的
化學式：

無