

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年3月13日(13.03.2025)



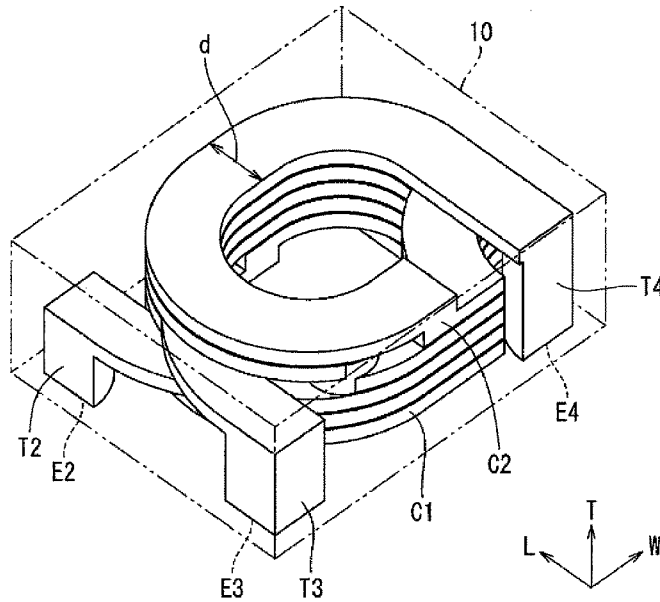
(10) 国際公開番号
WO 2025/052729 A1

- (51) 国際特許分類:
H01F 17/00 (2006.01) *H01F 27/29* (2006.01)
H01F 27/00 (2006.01)
- (21) 国際出願番号: PCT/JP2024/018328
- (22) 国際出願日: 2024年5月17日(17.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-144455 2023年9月6日(06.09.2023) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
- JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 大場 裕一(OHBA, Yuichi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 山尾 憲人, 外(YAMAOKA, Norihito et al.); 〒5300017 大阪府大阪市北区角田町 8 番 1 号 大阪梅田ツインタワーズ・ノース 青山特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: LAMINATED INDUCTOR AND LAMINATED INDUCTOR ARRAY

(54) 発明の名称: 積層インダクタおよび積層インダクタアレイ

図2



(57) Abstract: The present invention provides a laminated inductor and a laminated inductor array in each of which an element area is reduced and DC superimposition characteristics are further improved. A laminated inductor according to the present disclosure comprises: an element body 10 to which a magnetic layer is laminated, and the bottom surface of which is quadrangular; a first external electrode E1, second external electrode E2, third external electrode E3, and fourth external electrode E4 which are provided to the four corners of the bottom surface of the element body 10; a first winding

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

part W1 to which a plurality of conductor layers that are disposed inside the element body are connected in the lamination direction, and which has a winding axis P in the lamination direction; a second winding part which is provided higher in the lamination direction than the first winding part W1, to which a plurality of conductor layers that are disposed in the element body are connected in the lamination direction, and which has a winding axis P in the lamination direction; a first through hole T1 which electrically connects the first external electrode E1 and one end of the first winding part W1, and which extends in the lamination direction; a second through hole T2 which electrically connects the second external electrode E2 and the other end of the first winding part W1, and which extends in the lamination direction; a third through hole T3 which electrically connects the third external electrode E3 and one end of the second winding part W2, and which extends in the lamination direction; and a fourth through hole T4 which electrically connects the fourth external electrode E4 and the other end of the second winding part W2, and which extends in the lamination direction, wherein the first winding part W1 and the second winding part W2 have an elliptical shape in plan view, and the first winding part W1 and/or the second winding part W2 are/is provided with an avoidance part A that avoids one through hole among the first through hole T1 to the fourth through hole T4.

(57) 要約 : 素子面積を小さくしつつ、直流重畳特性が更に向上された積層インダクタおよび積層インダクタアレイを提供する。本開示の積層インダクタは、磁性層が積層され、底面が四角形状の素体10と、素体10の底面の四隅に設けられた、第1外部電極E1、第2外部電極E2、第3外部電極E3および第4外部電極E4と、前記素体内に配置された複数の導体層が積層方向に接続され、前記積層方向に巻回軸Pを有する第1巻回部W1と、第1巻回部W1よりも積層方向の上方に有し、前記素体内に配置された複数の導体層が積層方向に接続され、積層方向に巻回軸Pを有する第2巻回部と、第1巻回部W1の一端と第1外部電極E1とを電氣的に接続し、積層方向に延伸する第1スルーホールT1と、第1巻回部W1の他端と第2外部電極E2とを電氣的に接続し、積層方向に延伸する第2スルーホールT2と、第2巻回部W2の一端と第3外部電極E3とを電氣的に接続し、積層方向に延伸する第3スルーホールT3と、第2巻回部W2の他端と第4外部電極E4とを電氣的に接続し、積層方向に延伸する第4スルーホールT4と、を備え、第1巻回部W1および第2巻回部W2は、上面視で長円形状であり、第1巻回部W1および/または第2巻回部W2には、第1スルーホールT1から第4スルーホールT4までのうちのいずれか1つを回避する回避部Aを備えている。

明 細 書

発明の名称：積層インダクタおよび積層インダクタアレイ

技術分野

[0001] 本開示は、積層インダクタおよび積層インダクタアレイに関する。

背景技術

[0002] 特許文献1には、磁性粒子を含有する磁性層を含む素体と、素体に内蔵されたコイルと、素体の底面に設けられ、コイルの端部のいずれか1つにそれぞれ電氣的に接続された外部電極と、を有してなる積層型電子部品であって、コイルが、第1コイルと、第2コイルとを含み、外部電極が、第1コイルおよび第2コイルの端部のいずれか1つにそれぞれ電氣的に接続された第1外部電極、第2外部電極、第3外部電極および第4外部電極を含む、積層型電子部品（積層インダクタ）が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2022-922号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1に記載の積層インダクタは、直流重畳特性の観点で更なる改良の余地があった。具体的には、特許文献1に記載された従来の積層インダクタの模式図（図7A参照）によると、上面視においてコイルCの内周部分に隅部Zが設けられている。なお、本明細書でいう「隅部」とは、コイルの内周部分において平面部分と曲面部分とが交わっている位置を意図している。また、「隅部」は、平面部分同士が交わっている位置や、曲面部分同士が交わっている位置を包含してよい。

[0005] 図7Aに示す従来の積層インダクタを、シミュレーションによる磁場解析を行うと、図7Bに示すように、隅部Z（特に、隅部Zが集中する領域R）に磁気飽和が発生することを本願発明者は見出した。そして、本願発明者は

、当該磁気飽和を低減することにより、積層インダクタの直流重畳特性を更に向上できる知見が得られた。

[0006] 一方、積層インダクタにおいて、図8に示すように、上面視でコイルに隅部が設けられていない形状（例えば、円形や長円形等）とすると、コイルCと外部電極とを電氣的に接続する引出配線DWを上面視でコイルCよりも外側に設ける必要があり、素子面積が大きくなる。

[0007] かかる点を鑑みて、本開示は、素子面積を小さくしつつ、直流重畳特性が更に向上された積層インダクタおよび積層インダクタアレイを提供することを目的とする。

課題を解決するための手段

[0008] 本開示に係る積層インダクタは、
磁性層が積層され、底面が四角形状の素体と、
前記素体の前記底面の四隅に設けられた、第1外部電極、第2外部電極、
第3外部電極および第4外部電極と、
前記素体内に配置された複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、
前記第1巻回部よりも前記積層方向の上方に有し、前記素体内に配置された複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第2巻回部と、
前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、
前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、
前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層方向に延伸する第3スルーホールと、
前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、を備え、
前記第1巻回部および前記第2巻回部は、上面視で長円形状であり、

前記第1巻回部および／または前記第2巻回部には、前記第1スルーホールから前記第4スルーホールまでのうちのいずれか1つを回避する回避部を備えている。

- [0009] 本開示に係る積層インダクタアレイは、
- 磁性層が積層方向に積層され、底面が四角形状の素体と、
- 前記素体の前記底面の四辺に沿って設けられた、第1外部電極、第2外部電極、第3外部電極、第4外部電極、第5外部電極、第6外部電極、第7外部電極および第8外部電極と、
- 複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、
- 前記第1巻回部よりも前記積層方向の上方に有し、複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第2巻回部と、
- 複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第3巻回部と、
- 前記第3巻回部よりも前記積層方向の上方に有し、複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第4巻回部と、
- 前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、
- 前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、
- 前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層方向に延伸する第3スルーホールと、
- 前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、
- 前記第3巻回部の一端と前記第5外部電極とを電氣的に接続し、前記積層方向に延伸する第5スルーホールと、
- 前記第3巻回部の他端と前記第6外部電極とを電氣的に接続し、前記積層方向に延伸する第6スルーホールと、

前記第4巻回部の一端と前記第7外部電極とを電氣的に接続し、前記積層方向に延伸する第7スルーホールと、

前記第4巻回部の他端と前記第8外部電極とを電氣的に接続し、前記積層方向に延伸する第8スルーホールと、を備え、

前記第3巻回部は、前記第1巻回部に対して積層方向と交差する方向に配置されており、

前記第4巻回部は、前記第2巻回部に対して積層方向と交差する方向に配置されており、

前記第1巻回部～前記第4巻回部は、上面視で長円形状であり、

前記第1巻回部または前記第2巻回部には、前記第1スルーホールから第4スルーホールまでのうちのいずれか1つを回避する第1回避部を備え、

前記第3巻回部または前記第4巻回部には、前記第5スルーホールから第8スルーホールまでのうちのいずれか1つを回避する第2回避部を備えている。

発明の効果

[0010] 本開示によれば、素子面積を小さくしつつ、直流重畳特性が更に向上された積層インダクタを提供できる。具体的には、第1巻回部および第2巻回部が上面視で長円形状であるため、特許文献1に記載の積層インダクタと比較して回避部を減らし積層インダクタの隅部の個数を低減して磁気飽和を低減できる。したがって、積層インダクタの直流重畳特性を更に向上できる。また、第1巻回部および／または第2巻回部には第1スルーホール～第4スルーホールのうちのいずれか1つを回避する回避部が設けられているため、回避部が設けられていない完全な長円形状のコイルを備えた積層インダクタと比較して素子面積を更に小さくできる。

図面の簡単な説明

[0011] [図1]図1は、本開示の積層インダクタの一例を模式的に示す斜視図である。

[図2]図2は、本開示の第1コイルおよび第2コイルの一例を模式的に示す斜視図である。

[図3]図3は、本開示の積層インダクタの内部構造の一例を模式的に示す分解斜視図である。

[図4]図4は、本開示の積層インダクタアレイの一例を模式的に示す斜視図である。

[図5]図5は、本開示の積層インダクタアレイの変形例を模式的に示す斜視図である。

[図6]図6は、本開示の積層インダクタに対するシミュレーションによる磁場解析結果を説明する説明図である。

[図7A]図7Aは、積層インダクタの比較例を模式的に示す斜視図である。

[図7B]図7Bは、従来の積層インダクタの比較例に対するシミュレーションによる磁場解析結果を説明する説明図である。

[図8]コイルに隅部が設けられていないインダクタの平面図である。

[図9]図9は、直流重畳特性の結果を示すグラフである。

発明を実施するための形態

[0012] 以下、本開示の積層インダクタについて説明する。なお、本開示は、以下の構成に限定されるものではなく、本開示の要旨を逸脱しない範囲において適宜変更されてもよい。また、以下において記載する個々の好ましい構成を複数組み合わせたものもまた本開示である。

[0013] 本開示の積層インダクタは、例えば、DC-DCコンバータのチョークコイルとして用いられる。本開示の積層インダクタは、チョークコイル以外の用途にも適用可能である。

[0014] 本明細書中、要素間の関係性を示す用語（例えば、「平行」、「直交」等）及び要素の形状を示す用語は、文字どおりの厳密な態様のみを意味するだけでなく、実質的に同等な範囲、例えば、数%程度の差異を含む範囲も意味する。なお、本明細書では、素体を構成する磁性体層およびコイル導体が積層される方向を「積層方向」とする。

[0015] 以下に示す図面は模式図であり、その寸法、縦横比の縮尺等は実際の製品と異なる場合がある。

[0016] <積層インダクタ>

まず、本開示の積層インダクタの一実施形態について図1～図3を参照しながら説明する。図1は、本開示の積層インダクタの一例を模式的に示す斜視図であり、図2は、本開示の第1コイルおよび第2コイルの一例を模式的に示す斜視図である。

[0017] 図1、図2に示す積層インダクタ1Aは、素体10と、第1外部電極E1、第2外部電極E2、第3外部電極E3および第4外部電極E4と、第1コイルC1および第2コイルC2と、第1スルーホールT1、第2スルーホールT2、第3スルーホールT3および第4スルーホールT4と、を備えている。以下、各構成要素について詳述する。

[0018] ー素体ー

素体10は、例えば、六面を有する六面体形状である。一例として、直方体形状又は略直方体形状であってよい。素体10は、角部及び稜線部に丸みが付けられていてもよい。角部は、素体10の三面が交わる部分であり、稜線部は、素体10の二面が交わる部分である。

[0019] 図1には、積層インダクタ1A及び素体10における長さ方向、幅方向、高さ方向を、それぞれL方向、W方向、T方向として示している。長さ方向Lと幅方向Wと高さ方向Tとは互いに直交する。

[0020] 図1に示す素体10は、高さ方向Tに相対する第1主面11及び第2主面12と、長さ方向Lに相対する第1端面13及び第2端面14と、幅方向Wに相対する第1側面15及び第2側面16とを有する。図1に示す例では、素体10の第1主面11の四隅にそれぞれ第1外部電極E1、第2外部電極E2、第3外部電極E3、第4外部電極E4が形成されており、素体10の実装面（底面）に相当する。

[0021] 図3は、本開示の積層インダクタの内部構造の一例を模式的に示す分解斜視図である。図3に示すように、素体10は、磁性体層MLを高さ方向に複数積層して構成されている。そして、素体10の内部には、後述する第1巻回部W1を有する第1コイルC1、および、第2巻回部W2を有する第2コ

イルC 2を備えてよい。本実施形態では、図3に示すとおり、素体10は、積層グループG 1～G 13を積層し、積層グループG 13の下側に第1外部電極E 1～第4外部電極E 4を形成することによって構成されている。なお、素体10が有する積層構造の各層の境界は消失してよい。また、各積層グループG 1～G 13は、同一のパターンを複数積層して構成されていてよい。

[0022] (積層グループG 1)

積層グループG 1は、磁性体層MLを有しており、素体10の第2主面12を構成してよい。

[0023] (積層グループG 2)

積層グループG 2は、磁性体層MLと、導体層を巻回して構成された第2巻回部W 2と、第4スルーホール(不図示)とを備えている。さらに、積層グループG 2は、第2巻回部W 2と第4スルーホールとを接続する第4接続部J 4と、積層グループG 4の第2巻回部W 2と接続するビアホール(不図示)と、を備えていてよい。

[0024] 積層グループG 2の第2巻回部W 2は、上面視で長円形状である。本明細書でいう「長円形状」とは、回避部で避けている場所を除き巻回部の内周部分において隅部を有さない形状を意図している。具体的には、卵型形状、楕円形状、曲面部分と直線部分とが滑らかに連続する長円形状(オーバルトラック形状)を意図している。また、第2巻回部W 2の巻回軸Pは、上面視で素体10の中心Oからずれていてよい。言い換えると、コイルの巻回軸Pと素体10の中心Oとが一致していなくてよい。

[0025] 積層グループG 2の第2巻回部W 2は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sは、上面透視で第4外部電極E 4と第3外部電極E 3とを結ぶ直線L 1上に設けられてよい。そして、一端Sは、積層グループG 3のビアホールVと接続ビアホールされてよい。また、他端Fは、上面透視で第4外部電極E 4と第1外部電極E 1とを結ぶ直線L 2上に設けられてよい。このような巻始めおよび巻終わり

の構成とすることにより、第2巻回部W2の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0026] 積層グループG2の第4スルーホール（不図示）は、第2巻回部W2の他端Fと電氣的に接続されてよい。本明細書で云う「電氣的に接続する」とは、巻回部とスルーホールとが直接的に接続されていることに限定されるものではなく、介在物（例えば、接続部）等の他要素が介在することを許容することを意図している。第4スルーホールT4は、第4外部電極E4上方に配置されてよい。

[0027] 積層グループG2の第4接続部J4は、第2巻回部W2と第4スルーホール（不図示）との間に介在してよい。上面視における第4接続部J4の形状は、直線状であってよい。このような形状とすることにより、第2巻回部W2の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0028] （積層グループG3）

積層グループG3は、磁性体層MLと、積層方向に隣接する第2巻回部W2同士を接続するビアホールVと、第4スルーホールT4と、を備えている。

[0029] 積層グループG3のビアホールVは、上述した積層グループG2の第2巻回部W2の一端Sと接続する位置に配置されてよい。積層グループG3のビアホールVは、第4スルーホールT4と電氣的に絶縁性が担保できる距離に、上面視で隣接して配置されてよい。

[0030] 積層グループG3の第4スルーホールT4は、積層方向に隣接する積層グループG2、G4の第4スルーホールT4同士を接続して第4外部電極E4と電氣的に導通されてよい。従って、第4スルーホールT4は、第4外部電極E4上方に配置されてよい。また、第4スルーホールT4は、上面透視で後述する回避部Aの外縁に対応する形状であってよい。つまり、第4スルーホールT4の形状は、回避部Aとの間の間隔が一定に保たれた形状であってよい。

[0031] （積層グループG4）

積層グループG 4は、磁性体層MLと、導体層を巻回して構成された第2巻回部W 2と、第4スルーホールT 4とを備えている。さらに、積層グループG 4は、積層グループG 6の第2巻回部W 2と接続するビアホール（不図示）を備えていてよい。

[0032] 積層グループG 4の第2巻回部W 2は、上面視で長円形状である。また、上面透視において、積層グループG 4の第2巻回部W 2は、積層グループG 2の第2巻回部W 2と少なくとも一部が重なっていてよい。また、第2巻回部W 2の巻回軸Pは、上面視で素体10の中心Oからずれていてよい。

[0033] 積層グループG 4の第2巻回部W 2は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sおよび他端Fは、上面透視で第4外部電極E 4と第3外部電極E 3とを結ぶ直線L 1上に設けられてよい。更に、一端Sは他端Fと比較して第3外部電極E 3に近い側に配置されてよい。そして、一端Sは、積層グループG 5のビアホールVと接続ビアホールされてよい。また、他端Fは、積層グループG 3のビアホールVと接続されてよい。このような巻始めおよび巻終わりの構成とすることにより、第2巻回部W 2の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0034] 積層グループG 4の第2巻回部W 2は、第4スルーホールT 4を回避する回避部Aを備えてよい。回避部Aの好適な態様として、回避部Aは、上面視で第4スルーホールT 4よりもコイルの内径側に突出した形状（コイルの内側に向けて膨出した形状）であってよい。また、回避部Aは、第2巻回部W 2において1箇所設けられてよい。回避部Aによって第4スルーホールT 4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0035] 積層グループG 4の第4スルーホールT 4は、積層方向に隣接する積層グループG 3、G 5の第4スルーホールT 4同士を接続して第4外部電極E 4と電氣的に導通されてよい。従って、第4スルーホールT 4は、第4外部電極E 4上方に配置されてよい。また、第4スルーホールT 4は、上面透視で

回避部Aの外縁に対応する形状であってよい。

[0036] (積層グループG5)

積層グループG5は、磁性体層MLと、積層方向に隣接する第2巻回部W2同士を接続するビアホールVと、第4スルーホールT4と、を備えている。

[0037] 積層グループG5のビアホールVは、上述した積層グループG4の第2巻回部W2の一端Sと接続する位置に配置されてよい。積層グループG5のビアホールVは、第4スルーホールT4と電氣的に絶縁性が担保できる距離に、上面視で隣接して配置されてよい。

[0038] 積層グループG5の第4スルーホールT4は、積層方向に隣接する積層グループG4、G6の第4スルーホールT4同士を接続して第4外部電極E4と電氣的に導通されてよい。従って、第4スルーホールT4は、第4外部電極E4上方に配置されてよい。また、第4スルーホールT4は、上面透視で回避部Aの外縁に対応する形状であってよい。

[0039] (積層グループG6)

積層グループG6は、磁性体層MLと、導体層を巻回して構成された第2巻回部W2と、第3スルーホール(不図示)と、第4スルーホールT4とを備えている。さらに、積層グループG6は、第2巻回部W2と第3スルーホールT3とを接続する第3接続部J3を備えていてよい。

[0040] 積層グループG6の第2巻回部W2は、上面視で長円形状である。また、上面透視において、積層グループG6の第2巻回部W2は、積層グループG4の第2巻回部W2と少なくとも一部が重なっていてよい。また、第2巻回部W2の巻回軸Pは、上面視で素体10の中心Oからずれていてよい。

[0041] 積層グループG6の第2巻回部W2は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sは、上面透視で第3外部電極E3と第2外部電極E2とを結ぶ直線L3上または直線L3よりも内側に設けられてよい。また、他端Fは、上面透視で第4外部電極E4と第3外部電極E3とを結ぶ直線L1上に設けられてよい。そして、他端F

は、積層グループG5のビアホールVと接続されてよい。このような巻始めおよび巻終わりの構成とすることにより、第2巻回部W2の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0042] 積層グループG6の第2巻回部W2は、第4スルーホールT4を回避する回避部Aを備えてよい。回避部Aの好適な態様として、回避部Aは、上面視で第4スルーホールT4よりもコイルの内径側に突出した形状であってよい。また、回避部Aは、第2巻回部W2において1箇所設けられてよい。回避部Aによって第4スルーホールT4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0043] 積層グループG6の第3スルーホール（不図示）は、第2巻回部W2の一端Sと電氣的に接続されている。第3スルーホールは、第3外部電極E3上方に配置されてよい。

[0044] 積層グループG6の第3接続部J3は、第2巻回部W2と第3スルーホール（不図示）との間に介在してよい。上面視における第3接続部J3の形状は、曲線状であってよい。このような形状とすることにより、第2巻回部W2と第3スルーホールとを適切に接続できる。

[0045] 積層グループG6の第3接続部J3の曲率は、長円形状の第2巻回部W2の曲率よりも小さくてよい。言い換えると、第3接続部J3は、第2巻回部W2よりもカーブが緩やかとなっていてよい。このように第3接続部J3の曲率を設定することにより、第2巻回部W2の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0046] 積層グループG6の第4スルーホールT4は、積層方向に隣接する積層グループG5、G7の第4スルーホールT4同士を接続して第4外部電極E4と電氣的に導通されてよい。従って、第4スルーホールT4は、第4外部電極E4上方に配置されてよい。また、第4スルーホールT4は、上面透視で回避部Aの外縁に対応する形状であってよい。

[0047] （積層グループG7）

積層グループG7は、磁性体層MLと、第3スルーホールT3と、第4ス

ルーホールT4と、を備えてよい。

[0048] 積層グループG7の第3スルーホールT3は、積層方向に隣接する積層グループG6、G8の第3スルーホールT3同士を接続して第3外部電極E3と電氣的に導通されてよい。従って、第3スルーホールT3は、第3外部電極E3上に配置されてよい。

[0049] 積層グループG7の第4スルーホールT4は、積層方向に隣接する積層グループG6、G8の第4スルーホールT4同士を接続して第4外部電極E4と電氣的に導通されてよい。従って、第4スルーホールT4は、第4外部電極E4上方に配置されてよい。

[0050] (積層グループG8)

積層グループG8は、磁性体層MLと、導体層を巻回して構成された第1巻回部W1と、第2スルーホール(不図示)と、第3スルーホールT3と、第4スルーホールT4とを備えている。さらに、積層グループG8は、第1巻回部W1と第2スルーホールとを接続する第2接続部J2と、積層グループG10の第1巻回部W1と接続するビアホール(不図示)と、を備えてよい。

[0051] 積層グループG8の第1巻回部W1は、上面視で長円形状である。また、上面透視において、積層グループG8の第1巻回部W1は、積層グループG10の第1巻回部W1と少なくとも一部が重なっていてよい。また、第1巻回部W1の巻回軸Pは、上面視で素体10の中心Oに対し、からずれていてよい。

[0052] 積層グループG8の第1巻回部W1は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sは、上面透視で第2外部電極E2と第1外部電極E1とを結ぶ直線L4上に設けられてよい。また、一端Sは、積層グループG9のビアホールVと接続ビアホールされてよい。他端Fは、上面透視で第3外部電極E3と第2外部電極E2とを結ぶ直線L3上または直線L3よりも内側に設けられてよい。このような巻始めおよび巻終わりの構成とすることにより、第1巻回部W1の内径を可能な

限り最大化して、インダクタの特性を向上できる。

- [0053] 積層グループG 8の第1巻回部W 1は、第4スルーホールT 4を回避する回避部Aを備えてよい。回避部Aは、第1巻回部W 1において1箇所設けられてよい。回避部Aの好適な態様として、回避部Aは、上面視で第4スルーホールT 4よりもコイルの内径側に突出した形状であってよい。回避部Aによって第4スルーホールT 4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。
- [0054] 積層グループG 8の第2スルーホール（不図示）は、第1巻回部W 1の他端Fと電氣的に接続されてよい。第2スルーホールT 2は、第2外部電極E 2上方に配置されてよい。
- [0055] 積層グループG 8の第2接続部J 2は、第1巻回部W 1と第2スルーホール（不図示）との間に介在してよい。上面視における第2接続部J 2の形状は、曲線状であってよい。このような形状とすることにより、第1巻回部W 1と第2スルーホールとを適切に接続できる。
- [0056] 積層グループG 8の第2接続部J 2の曲率は、長円形状の第1巻回部W 1の曲率よりも小さくてよい。言い換えると、第2接続部J 2は、第1巻回部W 1よりもカーブが緩やかとなっていてよい。このように第2接続部J 2の曲率を設定することにより、第1巻回部W 1の内径を可能な限り最大化して、インダクタの特性を向上できる。
- [0057] 積層グループG 8の第3スルーホールT 3は、積層方向に隣接する積層グループG 7、G 9の第3スルーホールT 3同士を接続して第3外部電極E 3と電氣的に導通されてよい。従って、第3スルーホールT 3は、第3外部電極E 3上方に配置されてよい。
- [0058] 積層グループG 8の第4スルーホールT 4は、積層方向に隣接する積層グループG 7、G 9の第4スルーホールT 4同士を接続して第4外部電極E 4と電氣的に導通されてよい。従って、第4スルーホールT 4は、第4外部電極E 4上方に配置されてよい。また、第4スルーホールT 4は、上面透視で回避部Aの外縁に対応する形状であってよい。

[0059] (積層グループG9)

積層グループG9は、磁性体層MLと、積層方向に隣接する第1巻回部W1同士を接続するビアホールVと、第2スルーホールT2と、第3スルーホールT3と、第4スルーホールT4と、を備えてよい。

[0060] 積層グループG9のビアホールVは、上述した積層グループG8の第1巻回部W1の一端Sと接続する位置に配置されてよい。積層グループG9のビアホールVは、第2スルーホールT2と電氣的に絶縁性が担保できる距離に、上面視で隣接して配置されてよい。

[0061] 積層グループG9の第2スルーホールT2は、積層方向に隣接する積層グループG8、G10の第2スルーホールT2同士を接続して第2外部電極E2と電氣的に導通されてよい。従って、第2スルーホールT2は、第2外部電極E2上方に配置されてよい。

[0062] 積層グループG9の第3スルーホールT3は、積層方向に隣接する積層グループG8、G10の第3スルーホールT3同士を接続して第3外部電極E3と電氣的に導通されてよい。従って、第3スルーホールT3は、第3外部電極E3上方に配置されてよい。

[0063] 積層グループG9の第4スルーホールT4は、積層方向に隣接する積層グループG8、G10の第4スルーホールT4同士を接続して第4外部電極E4と電氣的に導通されてよい。従って、第4スルーホールT4は、第4外部電極E4上方に配置されてよい。また、第4スルーホールT4は、上面透視で回避部Aの外縁に対応する形状であってよい。

[0064] (積層グループG10)

積層グループG10は、磁性体層MLと、導体層を巻回して構成された第1巻回部W1と、第2スルーホールT2と、第3スルーホールT3と、第4スルーホールT4とを備えている。さらに、積層グループG10は、積層グループG12の第1巻回部W1と接続するビアホール(不図示)と、を備えていてよい。

[0065] 積層グループG10の第1巻回部W1は、上面視で長円形状である。また

、上面透視において、積層グループG10の第1巻回部W1は、積層グループG8の第1巻回部W1と少なくとも一部が重なっていてよい。また、第1巻回部W1の巻回軸Pは、上面視で素体10の中心Oからずれていてよい。

[0066] 積層グループG10の第1巻回部W1は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sおよび他端Fは、上面透視で第2外部電極E2と第1外部電極E1とを結ぶ直線L4上に設けられてよい。さらに、一端Sは他端Fと比較して第1外部電極E1に近い側に配置されてよい。また、一端Sは、積層グループG11のビアホールVと接続ビアホールされてよい。他端Fは、積層グループG9のビアホールVと接続されてよい。このような巻始めおよび巻終わりの構成とすることにより、第1巻回部W1の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0067] 積層グループG10の第1巻回部W1は、第4スルーホールT4を回避する回避部Aを備えてよい。回避部Aの好適な態様として、回避部Aは、上面視で第4スルーホールT4よりもコイルの内径側に突出した形状であってよい。回避部Aは、第1巻回部W1において1箇所設けられてよい。回避部Aによって第4スルーホールT4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0068] 積層グループG10の第2スルーホールT2は、積層方向に隣接する積層グループG9、G11の第2スルーホールT2同士を接続して第2外部電極E2と電氣的に導通されてよい。従って、第2スルーホールT2は、第2外部電極E2上方に配置されてよい。

[0069] 積層グループG10の第3スルーホールT3は、積層方向に隣接する積層グループG9、G11の第3スルーホールT3同士を接続して第3外部電極E3と電氣的に導通されてよい。従って、第3スルーホールT3は、第3外部電極E3上方に配置されてよい。

[0070] 積層グループG10の第4スルーホールT4は、積層方向に隣接する積層グループG9、G11の第4スルーホールT4同士を接続して第4外部電極

E 4 と電氣的に導通されてよい。従って、第 4 スルーホール T 4 は、第 4 外部電極 E 4 上方に配置されてよい。また、第 4 スルーホール T 4 は、上面透視で回避部 A の外縁に対応する形状であってよい。

[0071] (積層グループ G 1 1)

積層グループ G 1 1 は、磁性体層 ML と、積層方向に隣接する第 1 巻回部 W 1 同士を接続するビアホール V と、第 2 スルーホール T 2 と、第 3 スルーホール T 3 と、第 4 スルーホール T 4 と、を備えてよい。

[0072] 積層グループ G 1 1 のビアホール V は、上述した積層グループ G 1 0 の第 1 巻回部 W 1 の一端 S と接続する位置に配置されてよい。積層グループ G 1 1 のビアホール V は、第 2 スルーホール T 2 と電氣的に絶縁性が担保できる距離に、上面視で隣接して配置されてよい。

[0073] 積層グループ G 1 1 の第 2 スルーホール T 2 は、積層方向に隣接する積層グループ G 1 0, G 1 2 の第 2 スルーホール T 2 同士を接続して第 2 外部電極 E 2 と電氣的に導通されてよい。従って、第 2 スルーホール T 2 は、第 2 外部電極 E 2 上方に配置されてよい。

[0074] 積層グループ G 1 1 の第 3 スルーホール T 3 は、積層方向に隣接する積層グループ G 1 0, G 1 2 の第 3 スルーホール T 3 同士を接続して第 3 外部電極 E 3 と電氣的に導通されてよい。従って、第 3 スルーホール T 3 は、第 3 外部電極 E 3 上方に配置されてよい。

[0075] 積層グループ G 1 1 の第 4 スルーホール T 4 は、積層方向に隣接する積層グループ G 1 0, G 1 2 の第 4 スルーホール T 4 同士を接続して第 4 外部電極 E 4 と電氣的に導通されてよい。従って、第 4 スルーホール T 4 は、第 4 外部電極 E 4 上方に配置されてよい。また、第 4 スルーホール T 4 は、上面透視で回避部 A の外縁に対応する形状であってよい。

[0076] (積層グループ G 1 2)

積層グループ G 1 2 は、磁性体層 ML と、導体層を巻回して構成された第 1 巻回部 W 1 と、第 1 スルーホール (不図示) と、第 2 スルーホール T 2 と、第 3 スルーホール T 3 と、第 4 スルーホール T 4 とを備えている。さらに

、積層グループG 1 2は、第1巻回部W 1と第1スルーホールとを接続する第1接続部J 1を備えていてよい。

[0077] 積層グループG 1 2の第1巻回部W 1は、上面視で長円形状である。また、上面透視において、積層グループG 1 2の第1巻回部W 1は、積層グループG 1 0の第1巻回部W 1と少なくとも一部が重なっていてよい。また、第1巻回部W 1の巻回軸Pは、上面視で素体1 0の中心Oからずれていてよい。

[0078] 積層グループG 1 2の第1巻回部W 1は、巻始めに対応する端部を一端Sとし、巻終わりに対応する端部を他端Fとしたときに、一端Sは、上面透視で第4外部電極E 4と第1外部電極E 1とを結ぶ直線L 2上に設けられてよい。他端Fは、上面透視で第2外部電極E 2と第1外部電極E 1とを結ぶ直線L 4上に設けられてよい。また、他端Fは、積層グループG 1 1のビアホールVと接続されてよい。このような巻始めおよび巻終わりの構成とすることにより、第1巻回部W 1の内径を可能な限り最大化して、インダクタの特性を向上できる。

[0079] 積層グループG 1 2の第1巻回部W 1は、第4スルーホールT 4を回避する回避部Aを備えてよい。回避部Aは、第1巻回部W 1において1箇所設けられてよい。回避部Aの好適な態様として、回避部Aは、上面視で第4スルーホールT 4よりもコイルの内径側に突出した形状であってよい。回避部Aによって第4スルーホールT 4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0080] 積層グループG 1 2の第1スルーホール（不図示）は、第1巻回部W 1の一端Sと電氣的に接続されている。第1スルーホールT 1は、第1外部電極E 1上方に配置されてよい。

[0081] 積層グループG 1 2の第1接続部J 1は、第1巻回部W 1と第1スルーホール（不図示）との間に介在してよい。上面視における第1接続部J 1の形状は、直線状であってよい。このような形状とすることにより、第2巻回部W 2の内径を可能な限り最大化して、インダクタの特性を向上できる。

- [0082] 積層グループG 1 2の第2スルーホールT 2は、積層方向に隣接する積層グループG 1 1, G 1 3の第2スルーホールT 2同士を接続して第2外部電極E 2と電氣的に導通されてよい。従って、第2スルーホールT 2は、第2外部電極E 2上方に配置されてよい。
- [0083] 積層グループG 1 2の第3スルーホールT 3は、積層方向に隣接する積層グループG 1 1, G 1 3の第3スルーホールT 3同士を接続して第3外部電極E 3と電氣的に導通されてよい。従って、第3スルーホールT 3は、第3外部電極E 3上方に配置されてよい。
- [0084] 積層グループG 1 2の第4スルーホールT 4は、積層方向に隣接する積層グループG 1 1, G 1 3の第4スルーホールT 4同士を接続して第4外部電極E 4と電氣的に導通されてよい。従って、第4スルーホールT 4は、第4外部電極E 4上方に配置されてよい。また、第4スルーホールT 4は、上面透視で回避部Aの外縁に対応する形状であってよい。
- [0085] (積層グループG 1 3)
積層グループG 1 3は、磁性体層MLと、第1スルーホールT 1と、第2スルーホールT 2と、第3スルーホールT 3と、第4スルーホールT 4と、を備えてよい。積層グループG 1 ~G 1 3の第1スルーホールT 1 ~第4スルーホールT 4の上面視の面積は、略同一であってよい。
- [0086] 好適な積層グループの態様として、積層グループG 1 3の下方に追加の積層グループを設けていてもよい。追加の積層グループは、積層グループG 1 ~G 1 3の第1スルーホールT 1 ~第4スルーホールT 4の上面視の面積よりも大きい第1スルーホール ~第4スルーホールを備えていてよい。追加の積層グループの第1スルーホールT 1 ~第4スルーホールT 4の平面積を第1外部電極E 1 ~第4外部電極E 4より大きくすることにより、焼成による収縮が生じてても、焼成後に第1外部電極E 1 ~第4外部電極E 4を形成すれば、外部電極の位置を所定の位置とすることができる。追加の積層グループは位置ずれの緩衝のために設けられるのでその厚みは積層グループG 1 ~G 1 3の厚みより薄くてよい。

[0087] 各積層グループにおける第1巻回部W1および／または第2巻回部W2の厚みは、各々、同じであってよい。また、第1スルーホールT1～第4スルーホールT4および／またはビアホールVの厚みは、各積層グループにおける第1巻回部W1および／または第2巻回部W2の厚みより薄くてよい。ビアホールVの厚みは、各層ごとに異なっていても良い。例えば、第1巻回部W1間（積層グループG3、G5）および第2巻回部W2間（積層グループG9、G11）のビアホールVは、第1巻回部W1と第2巻回部W2との間（積層グループG7）より薄くてよい。

[0088] 第1巻回部W1および／または第2巻回部W2、第1スルーホールT1～第4スルーホールT4、ビアホールVは、その材料の一例として、Agおよび／またはCu等の金属導体であってよく、それぞれ同種の材料を用いてもよく、異種の材料を用いてもよい。第1巻回部W1および／または第2巻回部W2、第1スルーホールT1～第4スルーホールT4および／またはビアホールVは、例えば上述の磁性体層MLに導電性ペーストを印刷し、導電性ペーストを印刷した後に導電性ペースト外に磁性体層MLを印刷することによって形成されてよい。

[0089] 以上のように、素体10が積層グループG1～G13を備える積層構造を有すると、積層インダクタ1Aの設計の自由度がより高くなる。例えば、素体10の底面（第1主面11）に第1外部電極E1、第2外部電極E2、第3外部電極E3及び第4外部電極E4を備える積層インダクタ1Aを製造する場合、底面側への第1巻回部W1及び第2巻回部W2の引き出しが行いやすくなる。なお、上記積層グループG1～G13を備える積層構造は、素体10の第2主面12側から又は第1主面11側から磁性体層MLを構成する材料、第1巻回部W1または第2巻回部W2を構成する材料、スルーホールおよび／またはビアホールを構成する材料を例えば、スクリーン印刷等で順次ビアホール所望の厚みになるまで繰り返し印刷を行ってもよく、スパッタ法、インクジェット法、またはこれら以外の公知の方法で形成されてもよい。

[0090] 更なる素体10に関する付加的な要素について説明する。磁性体層MLは、磁性材料で構成される金属磁性粒子を含んでよい。金属磁性粒子は、Feおよび/またはSiを含んでいてよい。より具体的には、Fe粒子又はFe合金粒子であってよい。Fe合金としては、Fe-Si系合金、Fe-Si-Cr系合金、Fe-Si-Al系合金、Fe-Si-B-P-Cu-C系合金、Fe-Si-B-Nb-Cu系合金等であってよい。また、金属磁性粒子には、製造上意図しないCr、Mn、Cu、Ni、P、SまたはCo等の不純物を含んでいてもよい。また、金属磁性粒子は、磁性ペーストに含有されてよい。そのため、金属磁性粒子には、磁性ペースト作製時に添加されるFeよりも酸化し易い元素（例えば、Cr、Al、Li、Zn）が含まれていてもよい。

[0091] 上述の金属磁性粒子の表面は、絶縁被膜（不図示）で覆われていてよい。金属磁性粒子の表面が絶縁被膜で覆われていると、金属磁性粒子間の絶縁性を高くできる。金属磁性粒子の表面に絶縁被膜を形成する方法としては、ゾルーゲル法、メカノケミカル法等を用いることができる。絶縁被膜を構成する材料は、P、Si等の酸化物、リン酸亜鉛、リン酸マンガンであってよい。また、絶縁被膜は金属磁性粒子の表面が酸化されることで形成された酸化膜であってもよい。絶縁被膜の厚みは、好ましくは1nm以上50nm以下、より好ましくは1nm以上30nm以下、さらに好ましくは1nm以上20nm以下である。例えば、インダクタの試料を研磨することで得られた断面を走査型電子顕微鏡（SEM）で撮影し、得られたSEM写真から、金属磁性粒子の表面を覆う絶縁被膜の厚みを測定できる。

[0092] 磁性体層ML中の金属磁性粒子の平均粒径は、好ましくは1 μ m以上30 μ m以下、より好ましくは1 μ m以上20 μ m以下、さらに好ましくは1 μ m以上10 μ m以下である。磁性層中の金属磁性粒子の平均粒径は、以下に説明する手順で測定できる。インダクタの試料を切断して試料断面を得る。具体的には、素体の中心部を通して素体の実装面と端面に直交する様に切断して試料断面を得る。得られた断面について、複数箇所（例えば5箇所）の

領域（例えば $130\mu\text{m}\times 100\mu\text{m}$ ）をSEMで撮影し、得られたSEM画像を画像解析ソフト（例えば、画像解析ソフトウェアWinROOF2021（三谷商事株式会社製））を用いて解析し、金属磁性粒子の円相当径を求める。得られた円相当径の平均値を金属磁性粒子の平均粒径とする。

[0093] 素体10を形成する際には、熱処理が施される。この場合、素体10に含まれる金属磁性粒子は表面に酸化膜を有する。この酸化膜は、金属磁性粒子に由来するものであり、熱処理により形成される。素体10において、隣接する金属磁性粒子は酸化膜を介して互いに接合されてよい。

[0094] 素体10は、素体強度をより向上させるため、素体10の焼成後に樹脂材料を含浸させてよい。素体強度を高める樹脂の一例として、エポキシ樹脂または／およびフェノール樹脂または／およびシリコーン樹脂を用いてよい。

[0095] ー外部電極ー

外部電極は、素体10の底面に設けられている。外部電極は、第1外部電極E1、第2外部電極E2、第3外部電極E3および第4外部電極E4を含んでよい。第1外部電極E1および第2外部電極E2は第1巻回部W1と電気的に接続されてよい。また、第3外部電極E3および第4外部電極E4は第2巻回部W2と電気的に接続されてよい。素体10の底面（第1主面11）に外部電極を設けると、積層インダクタ1Aを適切に実装基板等に実装が可能となる。

[0096] 第1外部電極E1は、素体10の第1主面11のみに設けられていてもよいが、素体10の第1主面11と、第1端面13および／または第1側面15に跨って設けられていてもよい。

[0097] 第2外部電極E2は、素体10の第1主面11のみに設けられていてもよいが、素体10の第1主面11、第1端面13および／または第2側面16に跨って設けられていてもよい。

[0098] 第3外部電極E3は、素体10の第1主面11のみに設けられていてもよいが、素体10の第1主面11、第2端面14および／または第2側面16に跨って設けられていてもよい。

- [0099] 第4外部電極E4は、素体10の第1主面11のみに設けられていてもよいが、素体10の第1主面11、第2端面14および／または第1側面15に跨って設けられていてもよい。
- [0100] 好適な外部電極の態様として、素体10の実装面側から見た外部電極の平面積は、積層グループG13の第1スルーホールT1～第4スルーホールT4の平面積よりも小さくしてよい。外部電極の平面積を積層グループG13の第1スルーホールT1～第4スルーホールT4より小さくすることにより、素体上の所定の位置精度が要求される外部電極と、焼成による収縮で位置がずれるスルーホールとの接続を容易に行うことができる。
- [0101] 外部電極は、一例として、Cuおよび／またはAu等様々な材料を用いてよい。外部電極の形成は、どのような手法で形成されてもよいが、一例として、めっき（例えば、無電解めっき法、スパッタ法）で形成されためっき電極であってよく、外部電極を形成した後、さらにめっき法を用いて外部電極上にNiおよびSn等のめっき層を形成し、二層以上の積層構造としてもよい。
- [0102] ー第1コイルー
- 第1コイルC1は、素体10の内部に設けられている。第1コイルC1は、ビアホールVによって互いに接続されている複数の第1巻回部W1と、第1スルーホールT1と、第2スルーホールT2と、第1巻回部W1の一端と第1スルーホールT1を接続する第1接続部J1と、第1巻回部W1の他端と第2スルーホールT2を接続する第2接続部J2と、を備えてよい。
- [0103] 複数の第1巻回部W1は、上述したとおり、3つの積層グループ（積層グループG8, G10, G12）に亘って設けられている。これにより、第1コイルC1は、3層構造で2.5ターンとなっている。また、複数の第1巻回部W1同士を接続するビアホールVの積層方向の長さは、第1スルーホールT1の長さ、または、第2スルーホールT2の長さよりも短くてよい。
- [0104] 複数の第1巻回部W1は、上述したとおり、第4スルーホールT4を回避する回避部Aを備えてよい。回避部Aによって第4スルーホールT4を回避

することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0105] 第1スルーホールT1は、第1コイルC1のうち、素体10の底面（第1主面11）に最も近い第1巻回部W1の端部と第1外部電極E1とを電氣的に接続してよい。なお、第1巻回部W1の一端と第1スルーホールT1との間に第1接続部J1を介在させてもよい。第1スルーホールT1は、積層方向（例えば高さ方向T）に沿って延びていてよい。第1スルーホールT1は、積層構造を有してもよい。

[0106] 第2スルーホールT2は、第1コイルC1の他方の端部と第2外部電極E2とを電氣的に接続してよい。なお、第1巻回部W1の他端と第2スルーホールT2との間に第2接続部J2を介在させてもよい。第2スルーホールT2は、積層方向（例えば高さ方向T）に沿って延びていてよい。第2スルーホールT2は、積層構造を有してもよい。

[0107] ー第2コイルー

第2コイルC2は、素体10の内部であって、第1コイルC1の積層方向の上側に設けられている。第2コイルC2は、ビアホールVによって互いに接続されている複数の第2巻回部W2と、第3スルーホールT3と、第4スルーホールT4と、第2巻回部W2の一端と第3スルーホールT3を接続する第3接続部J3と、第2巻回部W2の他端と第4スルーホールT4を接続する第4接続部J4と、を備えてよい。

[0108] 複数の第2巻回部W2は、上述したとおり、3つの積層グループ（積層グループG2, G4, G6）に亘って設けられている。これにより、第2コイルC2は、3層構造で2.5ターンとなっている。また、複数の第2巻回部W2同士を接続するビアホールVの積層方向の長さは、第3スルーホールT3の長さ、または、第4スルーホールT4の長さよりも短くてよい。

[0109] 複数の第2巻回部W2は、上述したとおり、第4スルーホールT4と電氣的に接続される第2巻回部W2を除いて、第4スルーホールT4を回避する回避部Aを備えてよい。回避部Aによって第4スルーホールT4を回避することで、回避部を設けない態様と比較して素子面積を小さくできる。

[0110] 第3スルーホールT3は、第2コイルC2のうち、素体10の底面（第1主面11）に最も近い第2巻回部W2の端部と第3外部電極E3とを電氣的に接続してよい。なお、第2巻回部W2の一端と第3スルーホールT3との間に第3接続部J3を介在させてもよい。第3スルーホールT3は、積層方向（例えば高さ方向T）に沿って延びていてよい。第3スルーホールT3は、積層構造を有してもよい。

[0111] 第4スルーホールT4は、第2コイルC2の他方の端部と第4外部電極E4とを接続してよい。なお、第2巻回部W2の他端と第4スルーホールT4との間に第4接続部J4を介在させてもよい。第4スルーホールT4は、積層方向（例えば高さ方向T）に沿って延びていてよい。第4スルーホールT4は、積層構造を有してもよい。

[0112] 以上説明した素体10と、第1外部電極E1～第4外部電極E4と、第1巻回部W1を備えた第1コイルC1と、第2巻回部W2を備えた第2コイルC2と、第1スルーホールT1～第4スルーホールT4と、を備えた積層インダクタ1Aによれば、第1巻回部W1および第2巻回部W2が上面視で長円形状であるため、従来の積層インダクタ（図7参照）と比較して回避部を減らし積層インダクタの隅部の個数を低減して磁気飽和を低減できる。したがって、積層インダクタの直流重畳特性を更に向上できる。また、第1巻回部W1および／または第2巻回部W2には第1スルーホールT1～第4スルーホールT4のうちのいずれか1つを回避する回避部Aが設けられているため、回避部が設けられていない完全な長円形状のコイルを備えた積層インダクタと比較して素子面積を更に小さくできる。

[0113] <積層インダクタの付加的構成>

好適な積層インダクタ1Aの構成として、積層方向におけるスルーホールの長さは、第4スルーホールT4の長さ>第3スルーホールT3の長さ>第2スルーホールT2の長さ>第1スルーホールT1の長さの関係にあり、回避部Aは、第4スルーホールT4を回避してよい。具体的には、回避部Aは、一番長く設定された第4スルーホールT4を回避してよい。また、回避部

Aは、積層グループG2の第2巻回部W2を除き、積層グループG4, G6の第2巻回部W2および積層グループG8, G10, G12の第1巻回部W1に設けられてよい。このような構成によると、第1巻回部W1および第2巻回部W2の多くに回避部Aを設けることができ、回避部Aに起因して素子面積を更に小型にできる。

[0114] また、第1巻回部W1および／または第2巻回部W2には、第1スルーホールT1～第4スルーホールT4のうちのいずれか1つを回避する回避部Aを備えることに加えて、第1巻回部W1の巻回軸Pおよび第2巻回部W2の巻回軸Pは、上面視で素体10の中心Oからずれていてよい。上記構成によると、第1巻回部W1および第2巻回部W2から外側にはみ出る配線を低減でき、素子面積を更に小型にできる。

[0115] また、上記した巻回軸Pのずれの方向は、上面視で回避部Aが設けられている側であってよい。例えば、図3に示す例では、回避部Aが設けられている側(+W方向側)に巻回軸Pがずれてよい。このような構成によれば、第1巻回部W1および第2巻回部W2から回避部Aより外側にはみ出る配線をより低減でき、素子面積を更に小型にできる。

[0116] 好適な積層インダクタ1Aの構成として、第1巻回部W1の一端と第1スルーホールT1とが直線状の第1接続部J1を介して接続され、第1巻回部W1の他端と第2スルーホールT2とが曲線状の第2接続部J2を介して接続され、第2巻回部W2の一端と第3スルーホールT3とが曲線状の第3接続部J3を介して接続され、第2巻回部W2の他端と第4スルーホールT4とが直線状の第4接続部J4を介して接続されてよい。例えば、図2および図3に示す例では、上面視で-W方向側の接続部(第2接続部J2および第3接続部J3)が曲線形状であり、+W方向側の接続部(第1接続部J1および第4接続部J4)が上面視で直線形状となっているため、上述したとおり第1巻回部W1および第2巻回部W2の巻回軸Pを上面視で適切に素体の中心Oからずらすことができる。さらに、+W方向側の接続部が上面視で直線形状であるため、第1巻回部W1および第2巻回部W2から回避部Aより

外側にはみ出る配線を低減でき、素子面積を更に小型にできる。

[0117] また、上述した曲線状の第2接続部J2および第3接続部J3において、第2接続部J2および第3接続部J3の曲率は、第1巻回部W1および第2巻回部W2の曲率よりも小さくてよい。第2接続部J2および第3接続部J3の曲率を可能な限り小さくする（カーブを緩やかにする）ことにより、第1巻回部W1および第2巻回部W2の内径を可能な限り最大化して、インダクタンスの特性を向上できる。

[0118] 第2外部電極E2と第3外部電極E3は、四角形状の前記素体の底面の一侧辺に沿って配置されてよい。当該構成とすると、第2外部電極E2と第3外部電極E3とが対角線上に配置することを除外し、第2外部電極E2と電氣的に接続される第2スルーホールT2および第1巻回部W1の他端と、第3外部電極E3と電氣的に接続される第3スルーホールT3および第2巻回部W2の一端とを適切に配置して、素子面積を更に小型にできる。

[0119] <積層インダクタアレイ>

次に、本開示の積層インダクタアレイについて、図4を参照しながら説明する。図4は、本開示の積層インダクタアレイの一例を模式的に示す斜視図である。

[0120] 本開示の積層インダクタアレイ1Bは、第1コイルおよび第2コイルが積層方向と交差する方向に3個並設してコイルアレイを構成している。具体的には、第1巻回部W1および第2巻回部W2に加えて、導体層を巻回して構成された第3巻回部W3および第4巻回部W4並びに第5巻回部W5および第6巻回部W6を含んでよい。

[0121] 第3巻回部W3および第5巻回部W5は、第1巻回部W1に対して積層方向と交差する方向に整列して配置されてよい。また、第4巻回部W4および第6巻回部W6は、第2巻回部W2に対して積層方向と交差する方向に整列して配置されてよい。なお、第3巻回部W3、第5巻回部W5、第1巻回部W1は実質的に同じ構造であり、第4巻回部W4、第6巻回部W6、第2巻回部W2は実質的に同じ構造である。

- [0122] 第3巻回部W3は、第5外部電極（不図示）および第6外部電極E6と電氣的に接続されてよい。具体的には、第3巻回部W3における底面に最も近い端部と第5外部電極とが第5スルーホール（不図示）によって電氣的に接続されてよい。また、第3巻回部W3の他方の端部と第6外部電極E6とが第6スルーホールT6によって接続されてよい。
- [0123] 第4巻回部W4は、第7外部電極E7および第8外部電極（不図示）と電氣的に接続されてよい。具体的には、第4巻回部W4における底面に最も近い端部と第7外部電極E7とが第7スルーホールT7によって接続されてよい。また、第4巻回部W4の他方の端部と第8外部電極とが第8スルーホールT8によって接続されてよい。
- [0124] 第5巻回部W5は、第9外部電極（不図示）および第10外部電極E10と電氣的に接続されてよい。具体的には、第5巻回部W5における底面に最も近い端部と第9外部電極とが第9スルーホール（不図示）によって接続されてよい。また、第5巻回部W5の他方の端部と第10外部電極E10とが第10スルーホールT10によって接続されてよい。
- [0125] 第6巻回部W6は、第11外部電極E11および第12外部電極E12と電氣的に接続されてよい。具体的には、第6巻回部W6における底面に最も近い端部と第11外部電極E11とが第11スルーホールT11によって接続されてよい。また、第6巻回部W6の他方の端部と第12外部電極E12とが第12スルーホールT12によって接続されてよい。
- [0126] 本開示の積層インダクタアレイは、第1巻回部W1～第6巻回部W6は、上面視で長円形状であり、第1巻回部W1および／または第2巻回部W2には、第1スルーホールT1から第4スルーホールまでのうちのいずれか1つを回避する第1回避部A1を備え、第3巻回部W3および／または第4巻回部W4には、第5スルーホールから第8スルーホールT8までのうちのいずれか1つを回避する第2回避部A2を備え、第5巻回部W5および／または第6巻回部W6には、第9スルーホールから第12スルーホールT12までのうちのいずれか1つを回避する第3回避部A3を備えている。具体的には

、図4に示すように、第1回避部A1は第4スルーホールT4を回避し、第2回避部A2は第8スルーホールT8を回避し、第3回避部A3は第12スルーホールT12を回避している。

[0127] 本開示の積層インダクタアレイ1Bによれば、第1巻回部W1～第4巻回部W4が上面視で長円形状であるため、本開示の積層インダクタ1Aと同様に、磁気飽和を低減でき、直流重畳特性を更に向上できる。また、第1回避部A1、第2回避部A2、第3回避部A3が設けられているため、本開示の積層インダクタ1Aと同様に、素子面積を更に小さくできる。

[0128] 次に、本開示の積層インダクタアレイの変形例について、図5を参照しながら説明する。図5は、本開示の積層インダクタアレイの変形例を模式的に示す斜視図である。なお、本変形例は、第1回避部A1および第3回避部と第2回避部A2の位置関係が上述した積層インダクタアレイと相違する。その他の構成については、上述の積層インダクタアレイで説明したとおりである。

[0129] 本変形例の積層インダクタアレイ1Cは、図5に示すとおり、第2回避部A2が、第1回避部A1と第3回避部と同じ素体10の一側辺に沿って配置されていない。具体的には、第1回避部A1および第3回避部は、素体10の+W方向側に配置され、第2回避部A2は、素体10は、180°回転されて-W方向側に配置されてよい（つまり、第1回避部A1と第2回避部A2とが互い違いとなっていてよい。）。このような構成によれば、第2巻回部W2と隣り合う第1巻回部W1と第5巻回部W5、または第4巻回部W4と隣り合う第2巻回部W2と第6巻回部W6で磁束の方向が逆向きになって磁束の偏りが低減され、磁気飽和が更に起き難くなる。従って、積層インダクタの直流重畳特性を向上できる。

[0130] なお、上記の積層インダクタアレイ1B、1Cでは、積層インダクタ1Aを3つアレイにした形状で説明したが、2つのアレイであってよく、4つ以上のアレイであってもよい。

実施例

[0131] 以下、本開示の積層インダクタに関して、実証試験を行った。

[0132] <実証試験 1（磁場解析シミュレーション）>

実証試験 1 において、以下に示す本開示の積層インダクタである実施例 1 および従来の積層インダクタである比較例 1 のシミュレーションモデルを作成し、磁場解析シミュレーションを行った。

[0133] ・実施例 1

図 2 に示すとおり、第 1 巻回部 W 1 および第 2 巻回部 W 2 は、上面視で長円形状であり、第 1 巻回部 W 1 および第 2 巻回部 W 2 には、第 4 スルーホール T 4 を回避する回避部 A を備え、隅部 Z が 2 個（図 6 参照）設けられている、積層インダクタ。

[0134] より具体的なパラメータは、以下のとおりである。

素体 1 0 のサイズ（図 2 参照）：L 方向：1.6 mm × W 方向：2.0 mm × T 方向：1.0 mm

第 1 巻回部（または第 2 巻回部）の上面視の幅 d（図 2 参照）：0.38 mm

第 1 巻回部（または第 2 巻回部）の高さ（図 3 の各積層グループにおける第 1, 2 巻回部 W 1, W 2 の高さ（厚み））：0.085 mm

第 1 巻回部（または第 2 巻回部）の層間ギャップ（図 3 の各積層グループにおける積層グループ間の間隔）：0.01 mm

第 1 巻回部（または第 2 巻回部）のターン数：2.5 ターン

[0135] ・比較例 1

図 7 A に示すとおり、第 1 巻回部および第 2 巻回部は、上面視で略四角形状であり、第 1 巻回部および第 2 巻回部には、第 2 スルーホールを回避する回避部、第 3 スルーホールを回避する回避部および第 4 スルーホールを回避する回避部を備えており、隅部 Z が 5 箇所（図 7 A 参照）設けられている、積層インダクタ。

[0136] 磁場解析シミュレーションは、ムラタソフトウェア株式会社製 Femtet（登録商標）を使用した。

[0137] 比較例1の積層インダクタに対して磁場解析シミュレーションした結果を図7に示す。図7によれば、隅部Zに磁束が集中する領域Rにおいて、磁気飽和を起こす結果が得られた。一方で、実施例1の積層インダクタに対して磁場解析シミュレーションした結果を図6に示す。図6によれば、図7と比較して隅部の個数が低減されており、磁気飽和が低減されている結果が得られた。

[0138] <実証試験2（直流重畳電流シミュレーション）>

次に、上述の実施例1および比較例1のシミュレーション結果から、直流重畳電流を求めた。図9は実施例1および比較例1の直流重畳特性のシミュレーション結果を示すグラフである。

[0139] 図9の結果から、比較例1の積層インダクタの直流重畳電流は14Aであるのに対し、実施例1の積層インダクタは、17.5Aであった。この結果から、実施例1の積層インダクタは、より直流重畳電流が高い結果が得られた。

[0140] なお、今回開示した実施態様は、すべての点で例示であって、限定的な解釈の根拠となるものではない。したがって、本開示の技術的範囲は、上記した実施態様のみによって解釈されるものではなく、特許請求の範囲の記載に基づいて画定される。また、本開示の技術的範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

[0141] 本開示の積層インダクタおよび積層インダクタアレイは、以下の態様を包含する。

<1>磁性層が積層され、底面が四角形状の素体と、

前記素体の前記底面の四隅に設けられた、第1外部電極、第2外部電極、第3外部電極および第4外部電極と、

前記素体内に配置された複数の導体層が積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、

前記第1巻回部よりも前記積層方向の上方に位置し、前記素体内に配置された複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有す

る第2巻回部と、

前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、

前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、

前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層方向に延伸する第3スルーホールと、

前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、を備え、

前記第1巻回部および前記第2巻回部は、上面視で長円形状であり、

前記第1巻回部および／または前記第2巻回部には、前記第1スルーホールから前記第4スルーホールまでのうちのいずれか1つを回避する回避部を備えている、積層インダクタ。

<2>前記積層方向におけるスルーホールの長さは、以下の関係にあり、

前記第4スルーホールの長さ>前記第3スルーホールの長さ

前記第3スルーホールの長さ>前記第2スルーホールの長さ

前記第2スルーホールの長さ>前記第1スルーホールの長さ

前記回避部は、前記第4スルーホールを回避している、<1>に記載の積層インダクタ。

<3>前記第1巻回部の巻回軸および前記第2巻回部の巻回軸は、前記素体の中心に対し、前記積層方向と交差する方向にずれている、<1>または<2>に記載の積層インダクタ。

<4>前記巻回軸の前記ずれの方向は、上面視で前記積層方向と交差する方向であって前記回避部が設けられている側である、<3>に記載の積層インダクタ。

<5>前記第1巻回部の一端と前記第1スルーホールとが直線状の第1接続部を介して接続され、

前記第1巻回部の他端と前記第2スルーホールとが曲線状の第2接続部を

介して接続され、

前記第2巻回部の一端と前記第3スルーホールとが曲線状の第3接続部を介して接続され、

前記第2巻回部の他端と前記第4スルーホールとが直線状の第4接続部を介して接続されている、 $\langle 1 \rangle \sim \langle 4 \rangle$ のいずれか1つに記載の積層インダクタ。

$\langle 6 \rangle$ 前記第2接続部および前記第3接続部の曲率は、前記第1巻回部および前記第2巻回部の曲率よりも小さい、 $\langle 5 \rangle$ に記載の積層インダクタ。

$\langle 7 \rangle$ 前記第2外部電極と前記第3外部電極は、四角形状の前記素体の底面の一側辺に沿って配置されている、 $\langle 1 \rangle \sim \langle 6 \rangle$ のいずれか1つに記載の積層インダクタ。

$\langle 8 \rangle$ 磁性層が積層方向に積層され、底面が四角形状の素体と、

前記素体の前記底面の四辺に沿って設けられた、第1外部電極、第2外部電極、第3外部電極、第4外部電極、第5外部電極、第6外部電極、第7外部電極および第8外部電極と、

複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、

前記第1巻回部よりも前記積層方向の上方に有し、複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第2巻回部と、

複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第3巻回部と、

前記第3巻回部よりも前記積層方向の上方に有し、複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第4巻回部と、

前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、

前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、

前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層

方向に延伸する第3スルーホールと、

前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、を備え、

前記第3巻回部の一端と前記第5外部電極とを電氣的に接続し、前記積層方向に延伸する第5スルーホールと、

前記第3巻回部の他端と前記第6外部電極とを電氣的に接続し、前記積層方向に延伸する第6スルーホールと、

前記第4巻回部の一端と前記第7外部電極とを電氣的に接続し、前記積層方向に延伸する第7スルーホールと、

前記第4巻回部の他端と前記第8外部電極とを電氣的に接続し、前記積層方向に延伸する第8スルーホールと、を備え、

前記第3巻回部は、前記第1巻回部に対して積層方向と交差する方向に配置されており、

前記第4巻回部は、前記第2巻回部に対して積層方向と交差する方向に配置されており、

前記第1巻回部、前記第2巻回部、前記第3巻回部および前記第4巻回部は、上面視で長円形状であり、

前記第1巻回部および／または前記第2巻回部には、前記第1スルーホールから前記第4スルーホールまでのうちのいずれか1つを回避する第1回避部を備え、

前記第3巻回部および／または前記第4巻回部には、前記第5スルーホールから前記第8スルーホールまでのうちのいずれか1つを回避する第2回避部を備えている、積層インダクタアレイ。

<9>前記第1回避部と前記第2回避部とが前記素体の一側辺に沿って配置されていない、<8>に記載の積層インダクタアレイ。

<10>前記積層方向に対して交差する方向で互いに隣接する前記第1巻回部並びに前記第3巻回部および／または前記第2巻回部並びに前記第4巻回部が互い違いに配置されている、<8>または<9>に記載の積層インダク

タアレイ。

産業上の利用可能性

[0142] 本開示は、素子面積を小さくしつつ、直流重畳特性が更に向上された積層インダクタおよび積層インダクタアレイに利用できる。

符号の説明

- [0143] 1 A 積層インダクタ
1 B, 1 C 積層インダクタアレイ
1 O 素体
1 1 第1主面
1 2 第2主面
1 3 第1端面
1 4 第2端面
1 5 第1側面
1 6 第2側面
A 回避部
A 1 第1回避部
A 2 第2回避部
C コイル
C 1 ~ C 2 第1コイル ~ 第2コイル
J 1 ~ J 4 第1接続部 ~ 第4接続部
E 1 ~ E 1 2 第1外部電極 ~ 第1 2外部電極
T 1 ~ T 1 2 第1スルーホール ~ 第1 2スルーホール
V ビアホール
W 1 第1巻回部
W 2 第2巻回部
M L 磁性体層
Z 隅部
D W 引出配線

- P 巻回軸
- O 素体の中心

請求の範囲

[請求項1]

磁性層が積層され、底面が四角形状の素体と、
前記素体の前記底面の四隅に設けられた、第1外部電極、第2外部電極、第3外部電極および第4外部電極と、
前記素体内に配置された複数の導体層が積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、
前記第1巻回部よりも前記積層方向の上方に位置し、前記素体内に配置された複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第2巻回部と、
前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、
前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、
前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層方向に延伸する第3スルーホールと、
前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、を備え、
前記第1巻回部および前記第2巻回部は、上面視で長円形状であり、
前記第1巻回部および／または前記第2巻回部には、前記第1スルーホールから前記第4スルーホールまでのうちのいずれか1つを回避する回避部を備えている、積層インダクタ。

[請求項2]

前記積層方向におけるスルーホールの長さは、以下の関係にあり、
前記第4スルーホールの長さ>前記第3スルーホールの長さ
前記第3スルーホールの長さ>前記第2スルーホールの長さ
前記第2スルーホールの長さ>前記第1スルーホールの長さ
前記回避部は、前記第4スルーホールを回避している、請求項1に記載の積層インダクタ。

- [請求項3] 前記第1巻回部の巻回軸および前記第2巻回部の巻回軸は、前記素体の中心に対し、前記積層方向と交差する方向にずれている、請求項1または2に記載の積層インダクタ。
- [請求項4] 前記巻回軸の前記ずれの方向は、上面視で前記積層方向と交差する方向であって前記回避部が設けられている側である、請求項3に記載の積層インダクタ。
- [請求項5] 前記第1巻回部の一端と前記第1スルーホールとが直線状の第1接続部を介して接続され、
前記第1巻回部の他端と前記第2スルーホールとが曲線状の第2接続部を介して接続され、
前記第2巻回部の一端と前記第3スルーホールとが曲線状の第3接続部を介して接続され、
前記第2巻回部の他端と前記第4スルーホールとが直線状の第4接続部を介して接続されている、請求項1～4のいずれか1項に記載の積層インダクタ。
- [請求項6] 前記第2接続部および前記第3接続部の曲率は、前記第1巻回部および前記第2巻回部の曲率よりも小さい、請求項5に記載の積層インダクタ。
- [請求項7] 前記第2外部電極と前記第3外部電極は、四角形状の前記素体の底面の一側辺に沿って配置されている、請求項1～6のいずれか1項に記載の積層インダクタ。
- [請求項8] 磁性層が積層され、底面が四角形状の素体と、
前記素体の前記底面の四辺に沿って設けられた、第1外部電極、第2外部電極、第3外部電極、第4外部電極、第5外部電極、第6外部電極、第7外部電極および第8外部電極と、
前記素体内に配置された複数の導体層が積層方向に接続され、前記積層方向に巻回軸を有する第1巻回部と、
前記第1巻回部よりも前記積層方向の上方に位置し、前記素体内に

配置された複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第2巻回部と、

複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第3巻回部と、

前記第3巻回部よりも前記積層方向の上方に有し、複数の導体層が前記積層方向に接続され、前記積層方向に巻回軸を有する第4巻回部と、

前記第1巻回部の一端と前記第1外部電極とを電氣的に接続し、前記積層方向に延伸する第1スルーホールと、

前記第1巻回部の他端と前記第2外部電極とを電氣的に接続し、前記積層方向に延伸する第2スルーホールと、

前記第2巻回部の一端と前記第3外部電極とを電氣的に接続し、前記積層方向に延伸する第3スルーホールと、

前記第2巻回部の他端と前記第4外部電極とを電氣的に接続し、前記積層方向に延伸する第4スルーホールと、を備え、

前記第3巻回部の一端と前記第5外部電極とを電氣的に接続し、前記積層方向に延伸する第5スルーホールと、

前記第3巻回部の他端と前記第6外部電極とを電氣的に接続し、前記積層方向に延伸する第6スルーホールと、

前記第4巻回部の一端と前記第7外部電極とを電氣的に接続し、前記積層方向に延伸する第7スルーホールと、

前記第4巻回部の他端と前記第8外部電極とを電氣的に接続し、前記積層方向に延伸する第8スルーホールと、を備え、

前記第3巻回部は、前記第1巻回部に対して積層方向と交差する方向に配置されており、

前記第4巻回部は、前記第2巻回部に対して積層方向と交差する方向に配置されており、

前記第1巻回部、前記第2巻回部、前記第3巻回部および前記第4

巻回部は、上面視で長円形状であり、

前記第1巻回部および／または前記第2巻回部には、前記第1スルーホールから前記第4スルーホールまでのうちのいずれか1つを回避する第1回避部を備え、

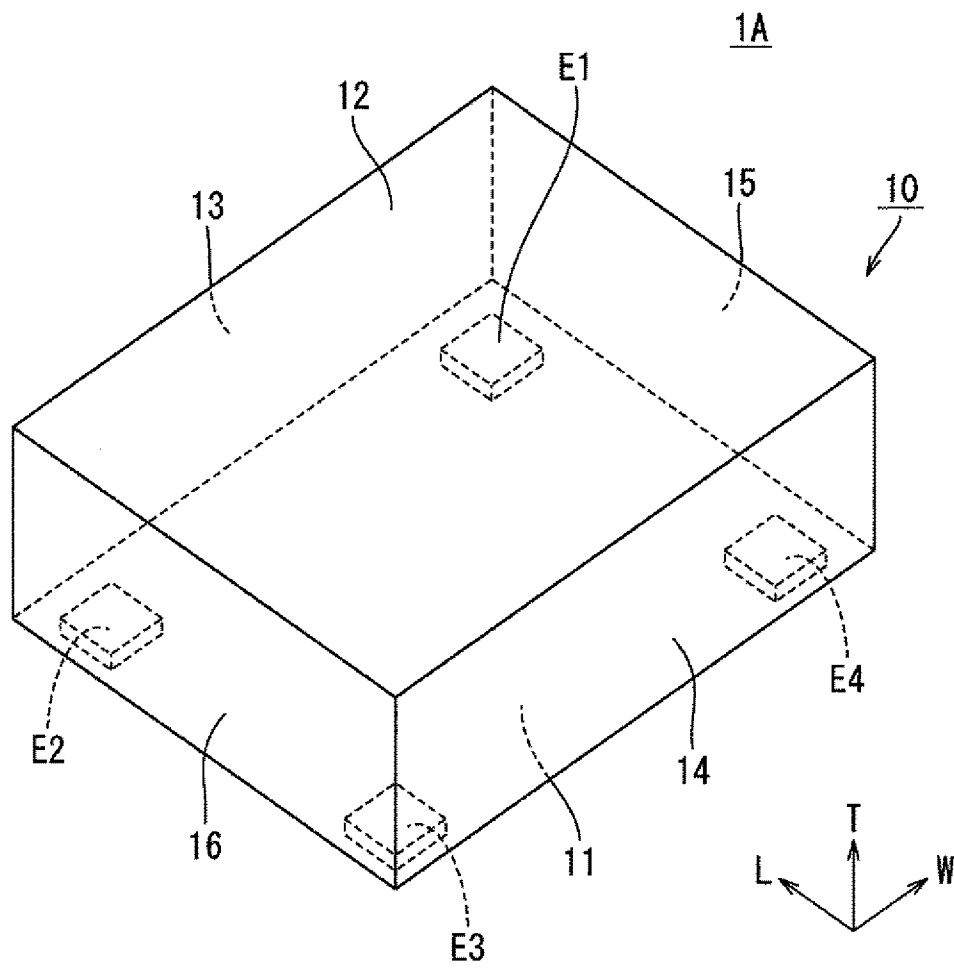
前記第3巻回部および／または前記第4巻回部には、前記第5スルーホールから前記第8スルーホールまでのうちのいずれか1つを回避する第2回避部を備えている、積層インダクタアレイ。

[請求項9] 前記第1回避部と前記第2回避部とが前記素体の一側辺に沿って配置されていない、請求項8に記載の積層インダクタアレイ。

[請求項10] 前記積層方向に対して交差する方向で互いに隣接する前記第1巻回部並びに前記第3巻回部および／または前記第2巻回部並びに前記第4巻回部が互い違いに配置されている、請求項8または9に記載の積層インダクタアレイ。

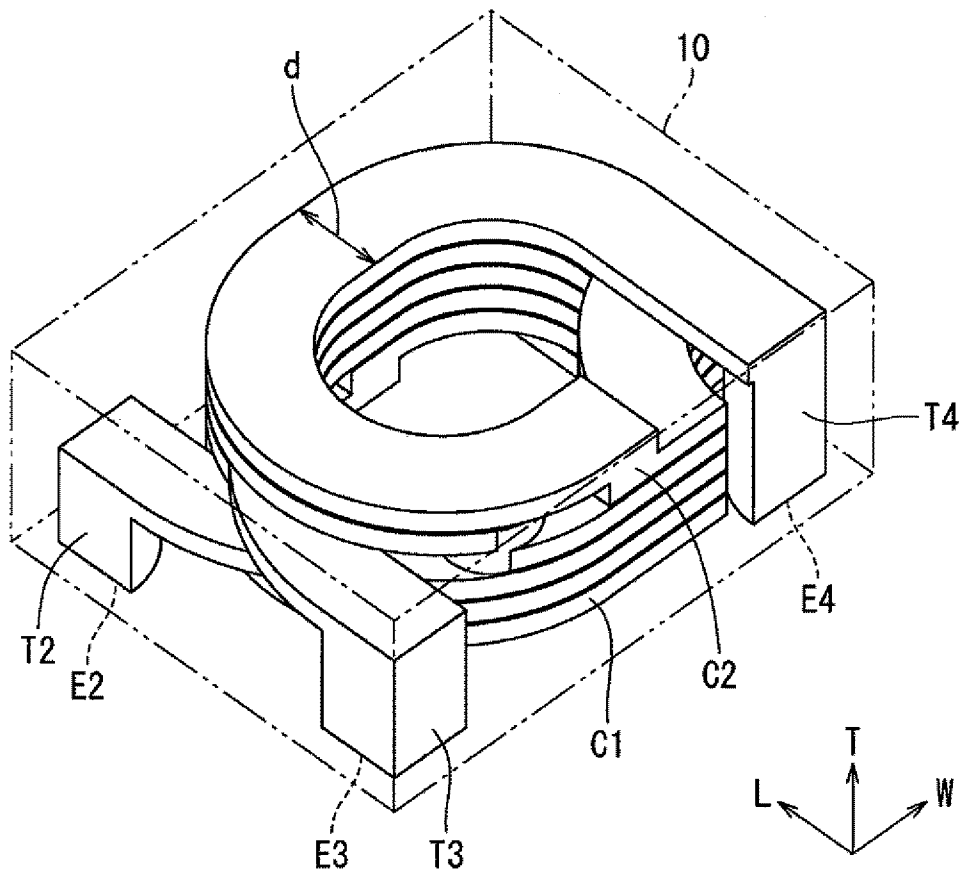
[図1]

図1

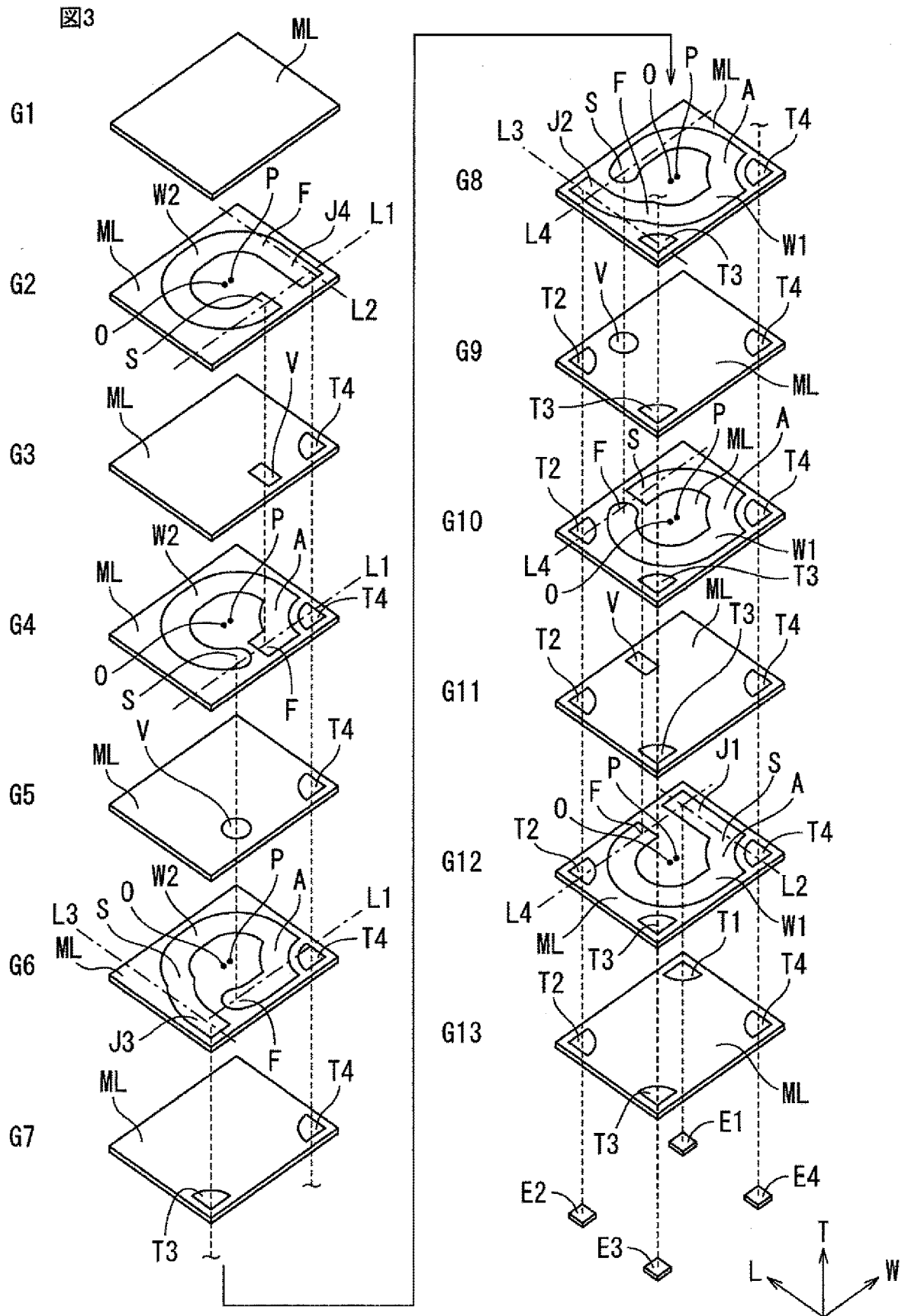


[図2]

図2

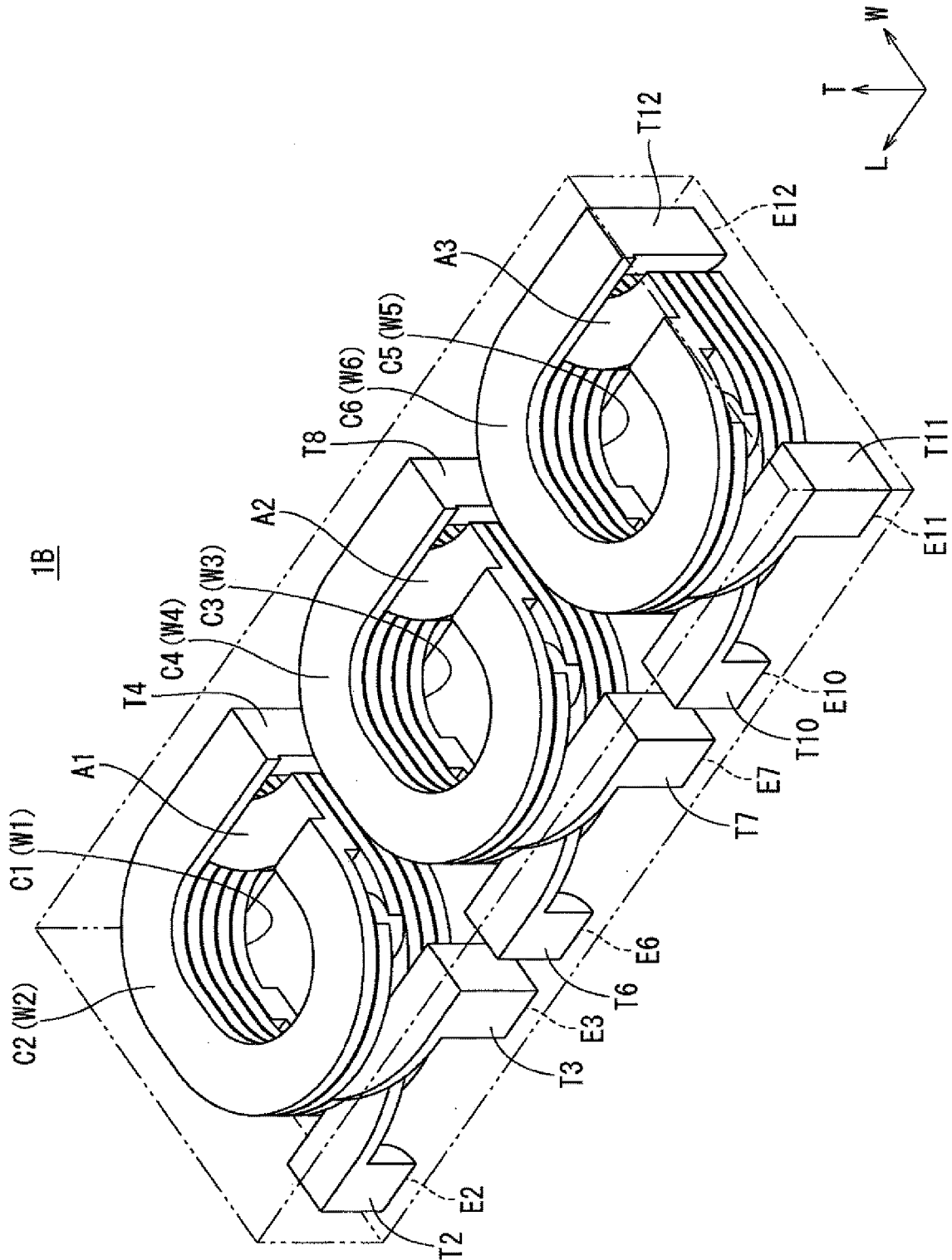


[図3]



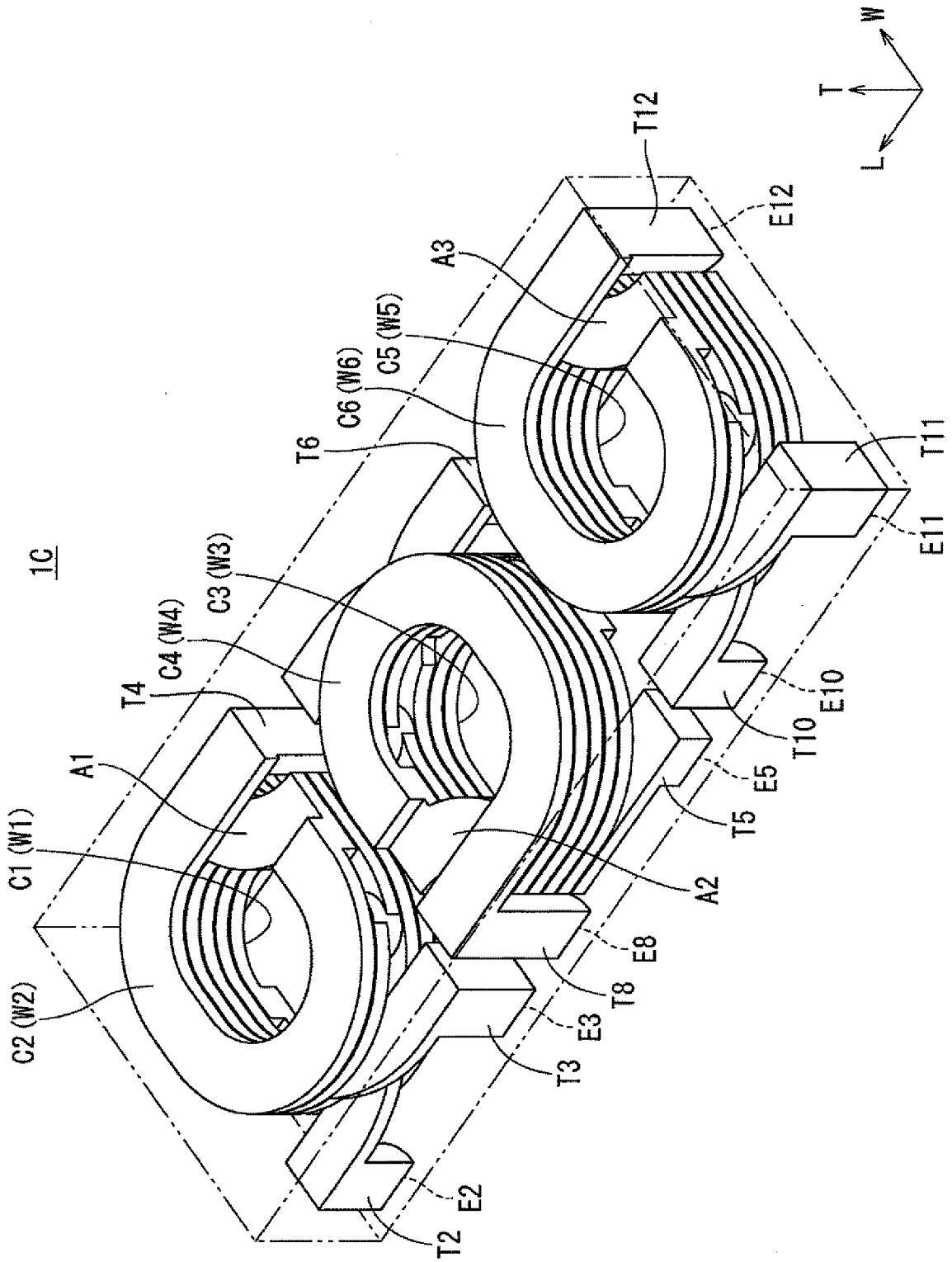
[圖4]

圖4



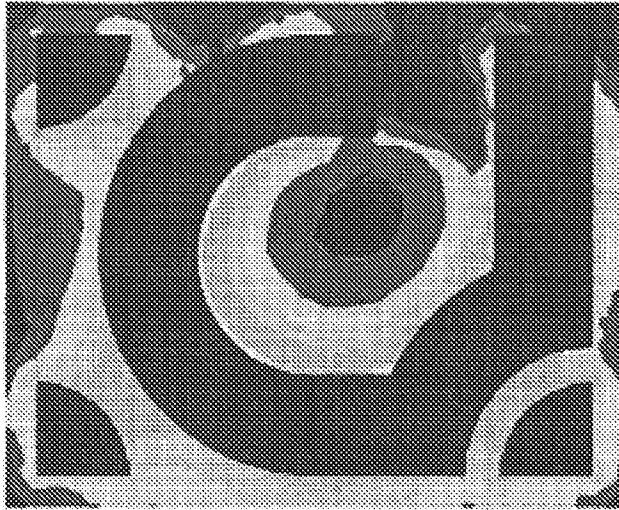
[圖5]

圖5



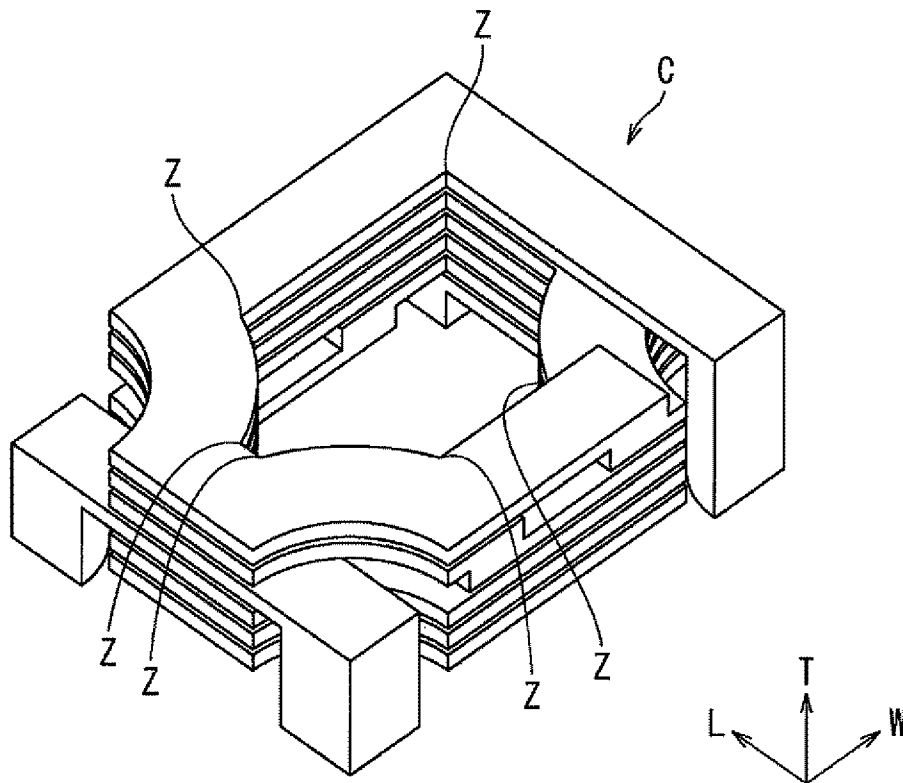
[図6]

図6



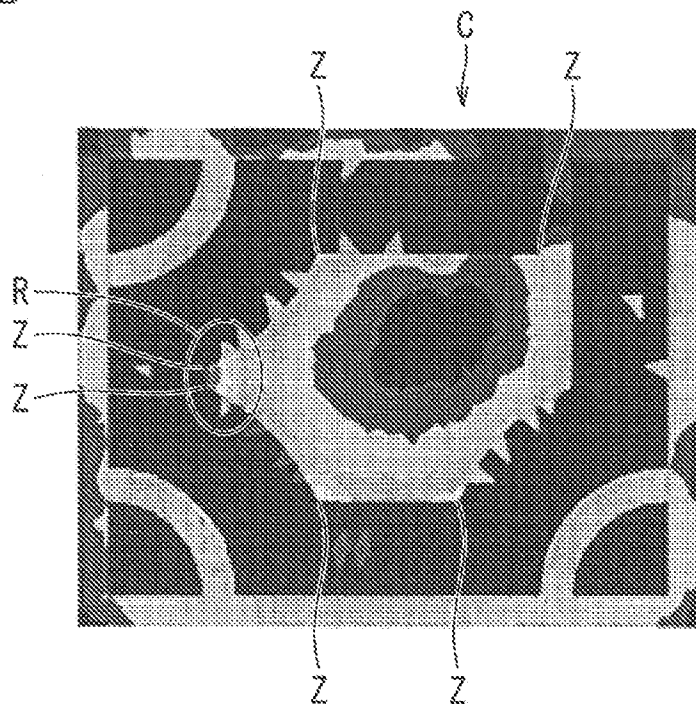
[図7A]

図7A



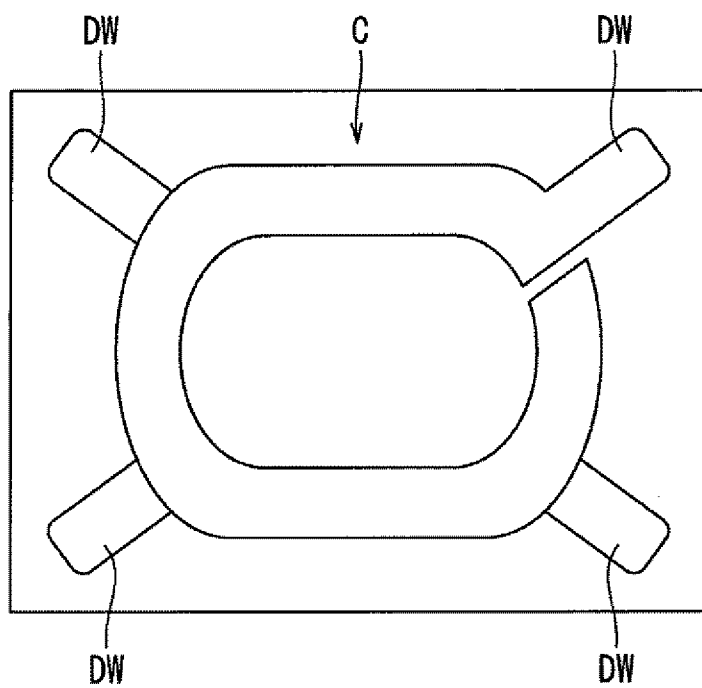
[図7B]

図7B



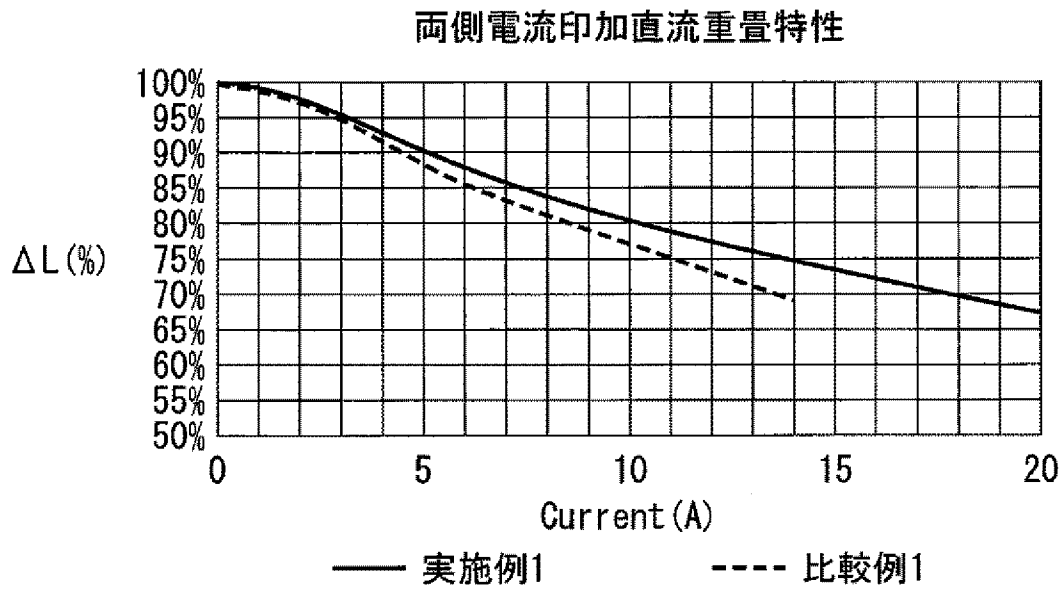
[図8]

図8



[図9]

図9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/018328

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01F 17/00</i> (2006.01)i; <i>H01F 27/00</i> (2006.01)i; <i>H01F 27/29</i> (2006.01)i FI: H01F17/00 D; H01F27/29 123; H01F27/00 R		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01F17/00; H01F27/00; H01F27/29		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2020-61411 A (MURATA MANUFACTURING CO., LTD.) 16 April 2020 (2020-04-16) paragraphs [0011]-[0070], fig. 1A-3S	1-10
Y	JP 2021-52076 A (TDK CORPORATION) 01 April 2021 (2021-04-01) paragraphs [0001]-[0055], fig. 1-43	1-10
Y	JP 2014-138168 A (TDK CORPORATION) 28 July 2014 (2014-07-28) paragraphs [0013]-[0036], fig. 1-2	1-10
Y	JP 2006-93603 A (MITSUBISHI MATERIALS CORPORATION) 06 April 2006 (2006-04-06) paragraphs [0012]-[0047], fig. 1-6	8-10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 03 July 2024		Date of mailing of the international search report 30 July 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/JP2024/018328

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-61411	A	16 April 2020	US 2020/0111609 A1 paragraphs [0032]-[0102], fig. 1A-3S CN 111009394 A	
JP	2021-52076	A	01 April 2021	US 2022/0375681 A1 paragraphs [0001]-[0119], fig. 1-43 WO 2021/060332 A1	
JP	2014-138168	A	28 July 2014	(Family: none)	
JP	2006-93603	A	06 April 2006	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01F 17/00(2006.01)i; H01F 27/00(2006.01)i; H01F 27/29(2006.01)i FI: H01F17/00 D; H01F27/29 123; H01F27/00 R		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01F17/00; H01F27/00; H01F27/29		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2020-61411 A (株式会社村田製作所) 16.04.2020 (2020-04-16) [0011] - [0070], 図1A-3S	1-10
Y	JP 2021-52076 A (TDK株式会社) 01.04.2021 (2021-04-01) [0001] - [0055], 図1-43	1-10
Y	JP 2014-138168 A (TDK株式会社) 28.07.2014 (2014-07-28) [0013] - [0036], 図1-2	1-10
Y	JP 2006-93603 A (三菱マテリアル株式会社) 06.04.2006 (2006-04-06) [0012] - [0047], 図1-6	8-10
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 03.07.2024	国際調査報告の発送日 30.07.2024	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 井上 健一 5D 9373 電話番号 03-3581-1101 内線 3549	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/018328

引用文献	公表日	パテントファミリー文献	公表日
JP 2020-61411 A	16.04.2020	US 2020/0111609 A1 [0032] - [0102], 図1A-3S CN 111009394 A	
JP 2021-52076 A	01.04.2021	US 2022/0375681 A1 [0001] - [0119], 図1-43 WO 2021/060332 A1	
JP 2014-138168 A	28.07.2014	(ファミリーなし)	
JP 2006-93603 A	06.04.2006	(ファミリーなし)	