202339289

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202339289 A

(43)公開日： 中華民國 112 (2023) 年 10 月 01 日

(21)申請案號：112101534 (22)申請日： 中華民國 112 (2023) 年 01 月 13 日

(51)Int. Cl.： *H01L29/812 (2006.01)* *H01L29/78 (2006.01)*

(30)優先權：2022/01/14 日本 2022-004696

(71)申請人：日商ＦＬＯＳＦＩＡ股份有限公司 (日本) FLOSFIA INC. (JP)
日本

(72)發明人：四戶孝 SHINOHE, TAKASHI (JP) ；沖川滿 OKIGAWA, MITSURU (JP) ；雨堤耕史 AMAZUTSUMI, KOJI (JP) ；樋口安史 HIGUCHI, YASUSHI (JP) ；松田時宜 MATSUDA, TOKIYOSHI (JP)

(74)代理人：葉信金

申請實體審查：無 申請專利範圍項數：22 項 圖式數：13 共 0 頁

(54)名稱

半導體裝置

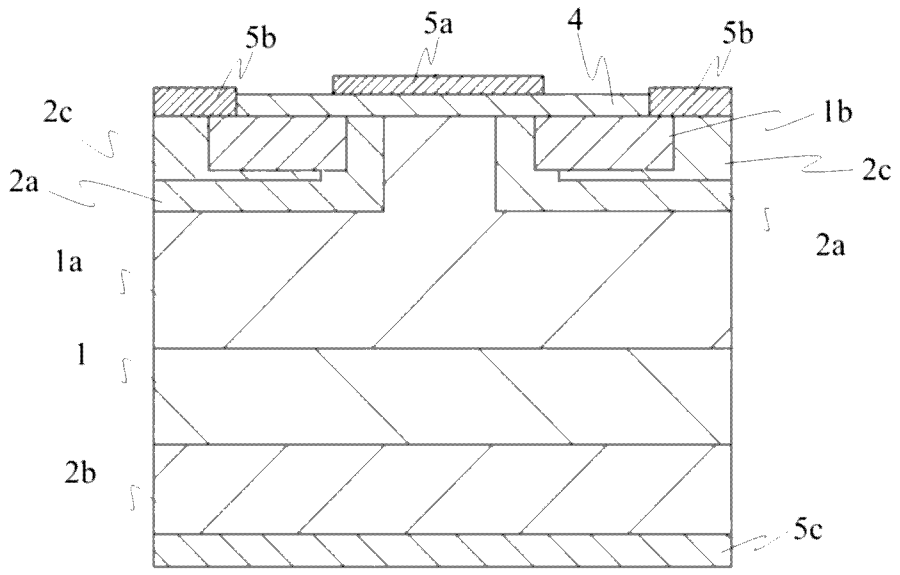
(57)摘要

本發明提供一種半導體特性優異的半導體裝置，其尤其可用於功率元件。

一種半導體裝置，至少具備：n 型氧化物半導體層、與前述 n 型氧化物半導體層形成主接合之第一 p 型氧化物半導體層、以及電洞供給層，其中，

前述電洞供給層係由與前述第一 p 型氧化物半導體層不同的第二 p 型氧化物半導體層所構成。

指定代表圖：



【圖1】

符號簡單說明：

1:n 型氧化物半導體層(緩衝層)

1a:n-型氧化物半導體層(漂移層)

1b:n+型氧化物半導體層(發射層)

2a:第一 p 型氧化物半導體層(井層、第一氧化物半導體層)

2b:第二 p 型氧化物半導體層(電洞供給層、集極層、第二氧化物半導體層)

2c:第三 p 型氧化物半導體層(p 接觸層)

4:閘極絕緣膜

5a:閘極電極

5b:射極

5c:集電極

【發明摘要】

【中文發明名稱】　半導體裝置

【中文】

本發明提供一種半導體特性優異的半導體裝置，其尤其可用於功率元件。

一種半導體裝置，至少具備：n 型氧化物半導體層、與前述 n 型氧化物半導體層形成主接合之第一 p 型氧化物半導體層、以及電洞供給層，其中，

前述電洞供給層係由與前述第一 p 型氧化物半導體層不同的第二 p 型氧化物半導體層所構成。

【指定代表圖】　圖1

【代表圖之符號簡單說明】

1:n 型氧化物半導體層(緩衝層)

1a:n-型氧化物半導體層(漂移層)

1b:n+型氧化物半導體層(發射層)

2a:第一 p 型氧化物半導體層(井層、第一氧化物半導體層)

2b:第二 p 型氧化物半導體層(電洞供給層、集極層、第二氧化物半導體層)

2c:第三 p 型氧化物半導體層(p 接觸層)

4:閘極絕緣膜

5a:閘極電極

5b:射極

5c:集電極

【發明說明書】

【中文發明名稱】　　半導體裝置

【技術領域】

【0001】

本發明係關於可用作功率元件等的半導體裝置。

【先前技術】

【0002】

氧化鎵(Ga_2O_3)在室溫下具有 4.8-5.3eV 這樣的寬能隙，其係幾乎不吸收可見光及紫外光的透明半導體。因此，其係尤其可望用於在深紫外光線區域中運作的光/電子元件或透明電子的材料，近年來正在開發以氧化鎵(Ga_2O_3)為基礎的光感測器、發光二極體(LED)及電晶體(參照專利文獻 1)。根據專利文獻 1，藉由將該氧化鎵分別與銦或鋁或是其組合以作為混晶，可控制能隙，其作為 InAlGaO 系半導體，構成極具魅力的材料系統。此處所謂的 InAlGaO 系半導體係表示 $In_XAl_YGa_ZO_3$($0\leq X\leq 2$，$0\leq Y\leq 2$，$0\leq Z\leq 2$，$X+Y+Z=1.5\sim 2.5$)，可將其視為內含氧化鎵的相同材料系統。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻 1]專利第 5343224 號公報

【發明內容】

[發明所欲解決之課題]

【0004】

本發明之目的在於提供一種半導體特性優異的半導體裝置。

[解決課題之手段]

【0005】

本案發明人等為了達成上述目的而詳細研究，結果發現一種半導體裝置，至少具備：n 型氧化物半導體層、與前述 n 型氧化物半導體層形成主接合之第一 p 型氧化物半導體層、以及電洞供給層，其中，前述電洞供給層包含與前述第一 p 型氧化物半導體層不同的第二 p 型氧化物半導體層，這樣的半導體裝置一方面維持耐壓性，一方面接通(on)電壓等半導體特性得以改善。

又，本案發明人等得到上述見解後，進一步反覆研究而完成本發明。

【0006】

亦即，本發明係關於以下的發明。

[1] 一種半導體裝置，至少具備：n 型氧化物半導體層、與前述 n 型氧化物半導體層形成主接合之第一 p 型氧化物半導體層、以及電洞供給層，其中，

前述電洞供給層包含與前述第一 p 型氧化物半導體層不同的第二 p 型氧化物半導體層。

[2] 如前述[1]之半導體裝置，其中前述第一 p 型氧化物半導體層與前述第二 p 型氧化物半導體層分別具有不同組成。

[3] 如前述[1]或[2]之半導體裝置，其中前述第一 p 型氧化物半導體層的能隙大於前述第二 p 型氧化物半導體層的能隙。

[4] 如前述[1]至[3]中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層及前述第二 p 型氧化物半導體層為結晶成長層。

[5] 如前述[1]至[4]中任一項之半導體裝置，其中在前述半導體裝置的積層方向上，前述第一 p 型氧化物半導體層的底面位於比前述第二 p 型氧化物半導體層的底面更靠近前述 n 型氧化物半導體層側。

[6] 如前述[1]至[5]中任一項之半導體裝置，其中前述 n 型氧化物半導體層包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物作為主成分。

[7] 如前述[1]至[6]中任一項之半導體裝置，其中前述 n 型氧化物半導體層具有剛玉結構。

[8] 如前述[1]至[7]中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物作為主成分。

[9] 如前述[1]至[8]中任一項之半導體裝置，其中前述第二 p 型氧化物半導體層至少包含元素週期表第 9 族金屬的氧化物。

[10] 如前述[9]之半導體裝置，其中元素週期表第 9 族金屬包含銥。

[11] 如前述[9]或[10]之半導體裝置，其中前述第二 p 型氧化物半導體層更包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物。

[12] 如前述[1]至[11]中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層具有剛玉結構。

[13] 如[1]至[12]中任一項之半導體裝置，其中前述第二 p 型氧化物半導體層具有剛玉結構。

[14] 一種半導體裝置，至少具備集極層(collector layer)、漂移層及井層(well layer)，其中，前述漂移層包含 n 型氧化物半導體層，前述井層包含第一氧化物半導體層，前述集極層包含與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為絕緣閘雙極電晶體。

[15] 一種半導體裝置，至少具備：n 型氧化物半導體層、設於該 n 型氧化物半導體層上的肖特基電極、以及設於前述 n 型氧化物半導體層與前述肖特基電

極之間的至少一部分的屏障層，其中，前述屏障層包含第一氧化物半導體層以及與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為接面屏障肖特基二極體。

[16] 一種半導體裝置，至少具備：p 型氧化物半導體層、i 型氧化物半導體層及 n 型氧化物半導體層，其中，前述 p 型氧化物半導體層包含第一氧化物半導體層以及與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為 PiN 二極體。

[17] 如前述[14]至[16]中任一項之半導體裝置，其中前述第一氧化物半導體層與前述第二氧化物半導體層分別具有不同組成。

[18] 如前述[14]至[17]中任一項之半導體裝置，其中前述第一氧化物半導體層的能隙大於前述第二氧化物半導體層的能隙。

[19] 如前述[14]至[18]中任一項之半導體裝置，其中在前述半導體裝置的積層方向上，前述第一氧化物半導體層的底面位於比前述第二氧化物半導體層的底面更靠近前述 n 型氧化物半導體層側。

[20] 如前述[14]至[19]中任一項之半導體裝置，其中前述第二氧化物半導體層的電洞載子密度大於前述第一氧化物半導體層的電洞載子密度。

[21]一種電力轉換裝置，其係使用如前述[1]至[20]中任一項之半導體裝置。

[22] 一種控制系統，其係使用如前述[1]至[20]中任一項之半導體裝置。

[發明之效果]

【0007】

根據本發明，可提供一種半導體特性優異的半導體裝置。

【圖式簡單說明】

【0008】

圖 1 係示意顯示本發明的實施態樣之絕緣閘雙極電晶體(IGBT)的圖。

圖 2 係示意顯示本發明的實施態樣之 PiN 二極體的圖。

圖 3 係示意顯示本發明的實施態樣之 PiN 二極體的圖。

圖 4 係示意顯示本發明的實施態樣之接面屏障肖特基二極體(JBS)的圖。

圖 5 係示意顯示本發明的實施態樣之金屬氧化膜半導體場效電晶體(MOSFET)的圖。

圖 6 係顯示實施例及比較例中的 I-V 測量之結果的圖。縱軸表示電流，橫軸表示電壓。

圖 7 係本發明的實施態樣中所使用的霧化 CVD 裝置的構成圖。

圖 8 係顯示採用本發明的實施態樣之半導體裝置的控制系統之一例的區塊（block）構成圖。

圖 9 係顯示採用本發明的實施態樣之半導體裝置的控制系統之一例的電路圖。

圖 10 係顯示採用本發明的實施態樣之半導體裝置的控制系統之一例的區塊構成圖。

圖 11 係顯示採用本發明的實施態樣之半導體裝置的控制系統之一例的電路圖。

圖 12 係示意顯示圖 4 之 JBS 的較佳製造方法的圖。

圖 13 係示意顯示圖 4 之 JBS 的較佳製造方法的圖。

【實施方式】

【0009】

本發明的實施態樣之半導體裝置，至少具備：n 型氧化物半導體層、與前述 n 型氧化物半導體層形成主接合之第一 p 型氧化物半導體層、以及電洞供給層，前述半導體裝置的特徵為：前述電洞供給層包含與前述第一 p 型氧化物半導體層不同的第二 p 型氧化物半導體層。

【0010】

前述電洞供給層其正電洞(電洞)密度大於電子密度，在前述半導體裝置運作時(開啟時)，只要係從前述電洞供給層往其他層(n 型氧化物半導體層等)供給電洞(正電洞)者，且不阻礙本發明之目的，則無特別限定。前述半導體裝置為閘極絕緣型雙極性電晶體(IGBT)時，前述電洞供給層構成集極層。又，前述半導體裝置為 PiN 二極體時，前述電洞供給層構成 p 型半導體層的至少一部分。前述半導體裝置為接面屏障肖特基二極體(JBS)時，前述電洞供給層構成 JBS 中的屏障層(p 型半導體層等)的至少一部分。再者，前述半導體裝置為二極體內置 MOSFET 時，前述電洞供給層構成前述二極體內置 MOSFET 中的 p 型井層或 p 型陽極層的至少一部分。又，本發明的實施態樣中，所謂「不同」，不僅為前述第一 p 型氧化物半導體層(第一氧化物半導體層)與前述第二 p 型氧化物半導體層(第二氧化物半導體層)的組成不同的情況，亦包含組成相同而摻雜物不同的情況。此外，本發明的實施態樣中，前述第一 p 型氧化物半導體層(第一氧化物半導體層)與前述第二 p 型氧化物半導體層(第二氧化物半導體層)較佳為組成彼此不同。又，本發明的實施態樣中，所謂「主接合」，係具有整流作用的界面。本發明的實施態樣中，前述主接合較佳為 PN 接合。又，在本揭示中，所謂「p 型」的半導體層，係正電洞(電洞)密度大於電子密度的半導體層，且不限於可藉由霍爾效應測量而確認為 p 型者。例如，在將前述 p 型氧化物半導體層用作通道層時，只要在施加電壓時發揮作為通道的功能，則前述 p 型氧化物半導體層被包含於「p 型」。

【0011】

(第一 p 型氧化物半導體層/第一氧化物半導體層)

第一 p 型氧化物半導體層及/或第一氧化物半導體層(以下亦簡稱為「第一 p 型氧化物半導體層」)只要與第二 p 型氧化物半導體層(第二氧化物半導體層)不同，則無特別限定。本發明的實施態樣中，前述第一 p 型氧化物半導體層較佳為包含第一結晶性氧化物半導體作為主成分。作為前述第一結晶性氧化物半導體，可列舉選自鋁、鎵、銦、鐵、鉻、釩、鈦、銠、鎳、鈷及銥中的 1 種或 2 種以上之金屬的金屬氧化物等。本發明的實施態樣中，前述第一結晶性氧化物半導體較佳為含有選自鋁、銦及鎵中的至少 1 種金屬，更佳為至少含鎵。又，本發明的實施態樣中，前述第一結晶性氧化物半導體再佳為包含選自元素週期表第 6~第 10 族中的至少 1 種金屬。作為元素週期表第 6 族金屬，可列舉例如選自鉻(Cr)、鉬(Mo)及鎢(W)中的 1 種或 2 種以上的金屬。本發明的實施態樣中，元素週期表第 6 族金屬較佳為鉻(Cr)。作為元素週期表第 7 族金屬，可列舉例如選自錳(Mn)、鎝(Tc)及錸(Re)中的 1 種或 2 種以上的金屬等。作為元素週期表第 8 族金屬，可列舉例如選自鐵(Fe)、釕(Ru)及鋨(Os)中的 1 種或 2 種以上的金屬等。作為元素週期表第 9 族金屬，可列舉例如選自鈷(Co)、銠(Rh)及銥中的 1 種或 2 種以上的金屬等。

【0012】

本發明的實施態樣中，前述第一結晶性氧化物半導體較佳為至少包含元素週期表第 9 族金屬與元素週期表第 13 族金屬的混晶。此情況下，前述第一 p 型氧化物半導體層較佳為氧化銥及氧化鎵的混晶(例如，α-$(Ir,Ga)_2O_3$ 等)。又，本發明的實施態樣中，前述第一 p 型氧化物半導體層亦可包含 p 型摻雜物。作為前述 p 型摻雜物，可列舉：Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N 或 P 等。前述第一 p 型氧化物半導體層的結晶結構，只要不阻礙本發明之目的，則無特別限

定。作為前述第一 p 型氧化物半導體層的結晶結構，可列舉：剛玉結構、β-gallia 結構、六方晶結構(例如 ε 型結構等)、直方晶結構(例如 κ 型結構等)、立方晶結構或正方晶結構等。本發明的實施態樣中，前述第一 p 型氧化物半導體層較佳為具有剛玉結構、β-gallia 結構或六方晶結構(例如 ε 型結構等)，更佳為具有剛玉結構。又，本發明的實施態樣中，前述第一 p 型氧化物半導體層較佳為(並非藉由離子注入而形成者)結晶成長層。此外，所謂「主成分」，係以原子比計，相對於前述第一 p 型氧化物半導體層的所有成分，較佳為包含 50%以上的前述第一結晶性氧化物半導體，更佳為 70%以上，再更佳為 90%以上，亦可為 100%。例如，前述第一結晶性氧化物半導體為氧化銦時，只要前述第一 p 型氧化物半導體層中所包含之所有金屬元素中的銦的原子比以 0.5 以上的比例在前述第一 p 型氧化物半導體層中包含氧化銦即可。此情況下，前述第一 p 型氧化物半導體層中所包含之所有金屬元素中的銦的原子比較佳為 0.7 以上，更佳為 0.9 以上。又，例如，前述第一結晶性氧化物半導體為氧化銦與氧化銥的混晶(例如，α-$(Ir,Ga)_2O_3$ 等)時，只要前述第一 p 型氧化物半導體層中的所有金屬元素中的銦與銥的總原子比以 0.5 以上的比例包含氧化銦與氧化銥的混晶即可。此情況下，前述第一 p 型氧化物半導體層中所包含之所有金屬元素中的銦與銥的總原子比較佳為 0.7 以上，更佳為 0.9 以上。

【0013】

(第二 p 型氧化物半導體層/第二氧化物半導體層)

電洞供給層只要包含與第一p型氧化物半導體層(第一氧化物半導體層)不同的第二 p 型氧化物半導體層(第二氧化物半導體層)，則無特別限定。本發明的實施態樣中，前述第二 p 型氧化物半導體層及/或第二氧化物半導體層(以下亦簡稱為「第二 p 型氧化物半導體層」)較佳為包含第二結晶性氧化物半導體作為主成分。作為前述第二結晶性氧化物半導體，可列舉包含選自鋁、銦、銦、鐵、鉻、

釩、鈦、銠、鎳、鈷及銥中的 1 種或 2 種以上之金屬的金屬氧化物等。本發明的實施態樣中，前述第二結晶性氧化物半導體較佳為含有選自鋁、銦及鎵中的至少 1 種金屬，更佳為至少含鎵。又，本發明的實施態樣中，前述第二結晶性氧化物半導體再佳為包含選自元素週期表第 6~第 10 族中的至少 1 種金屬。作為元素週期表第 6 族金屬，可列舉例如選自鉻(Cr)、鉬(Mo)及鎢(W)中的 1 種或 2 種以上的金屬。本發明的實施態樣中，元素週期表第 6 族金屬較佳為鉻(Cr)。作為元素週期表第 7 族金屬，可列舉例如選自錳(Mn)、鎝(Tc)及錸(Re)中的 1 種或 2 種以上的金屬等。作為元素週期表第 8 族金屬，可列舉例如選自鐵(Fe)、釕(Ru)及鋨(Os)中的 1 種或 2 種以上的金屬等。作為元素週期表第 9 族金屬，可列舉例如選自鈷(Co)、銠(Rh)及銥中的 1 種或 2 種以上的金屬等。

【0014】

本發明的實施態樣中，前述第二結晶性氧化物半導體較佳為至少包含元素週期表第 9 族金屬與元素週期表第 13 族金屬的混晶。此情況下，前述第二 p 型氧化物半導體層較佳為氧化銥及氧化鎵的混晶(例如，α-$(Ir,Ga)_2O_3$ 等)。又，本發明的實施態樣中，前述第二 p 型氧化物半導體層亦可包含 p 型摻雜物。作為前述 p 型摻雜物，可列舉：Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N 或 P 等。前述第二 p 型氧化物半導體層的結晶結構，只要不阻礙本發明之目的，則無特別限定。作為前述第二 p 型氧化物半導體層的結晶結構，可列舉：剛玉結構、β-gallia 結構、六方晶結構(例如 ε 型結構等)、直方晶結構(例如 κ 型結構等)、立方晶結構或正方晶結構等。本發明的實施態樣中，前述第二 p 型氧化物半導體層較佳為具有剛玉結構、β-gallia 結構或六方晶結構(例如 ε 型結構等)，更佳為具有剛玉結構。又，本發明的實施態樣中，前述第二 p 型氧化物半導體層較佳為(並非藉由離子注入而形成者)結晶成長層。

【0015】

此外，所謂「主成分」，係以原子比計，相對於前述第二 p 型氧化物半導體層的所有成分，較佳為包含 50%以上的前述第二結晶性氧化物半導體，更佳為 70%以上，再更佳為 90%以上，亦可為 100%。例如，前述第二結晶性氧化物半導體為氧化銦時，只要前述第二 p 型氧化物半導體層中所包含之所有金屬元素中的銦的原子比以 0.5 以上的比例在前述第二 p 型氧化物半導體層中包含作為前述第二結晶性氧化物半導體的氧化銦即可。此情況下，前述第二 p 型氧化物半導體層中所包含之所有金屬元素中的銦的原子比較佳為 0.7 以上，更佳為 0.9 以上。又，例如，前述第二結晶性氧化物半導體為氧化銦與氧化銥的混晶(例如，α-$(Ir,Ga)_2O_3$ 等)時，只要前述第二 p 型氧化物半導體層中的所有金屬元素中的銦與銥的總原子比以 0.5 以上的比例包含氧化銦與氧化銥的混晶即可。此情況下，前述第二 p 型氧化物半導體層中所包含之所有金屬元素中的銦與銥的總原子比較佳為 0.7 以上，更佳為 0.9 以上。又，例如，前述第二結晶性氧化物半導體為氧化銦與氧化鉻的混晶(例如，α-$(Cr,Ga)_2O_3$ 等)時，只要前述第二 p 型氧化物半導體層中的所有金屬元素中的銦與鉻的總原子比以 0.5 以上的比例包含氧化銦與氧化鉻的混晶即可。此情況下，前述第二 p 型氧化物半導體層中所包含之所有金屬元素中的銦與鉻的原子比較佳為 0.7 以上，更佳為 0.9 以上。

【0016】

本發明的實施態樣中，前述第一 p 型氧化物半導體層的能隙較佳為大於前述第二 p 型氧化物半導體層的能隙。前述第一 p 型氧化物半導體例如為 3.5eV 以上，較佳為 4.0eV 以上。又，前述第二 p 型氧化物半導體層的能隙例如為 2.5eV 以上，較佳為 3.0eV 以上。又，本發明的實施態樣中，前述第一 p 型氧化物半導體層與前述第二 p 型氧化物半導體層較佳為組成不同者。更具體而言，例如，前述第一 p 型氧化物半導體層與前述第二 p 型氧化物半導體層皆為氧化銦與氧化

銦的混晶時，前述第一 p 型氧化物半導體層中的鎵與銦的原子比較佳係與前述第二 p 型氧化物半導體層中的鎵與銦的原子比不同。又，本發明的實施態樣中，前述第二 p 型氧化物半導體層的電洞載子密度較佳為大於前述第一 p 型氧化物半導體層的電洞載子密度。前述第一 p 型氧化物半導體層的電洞載子密度例如在 $1.0\times10^{16}/cm^3$～$1.0\times10^{18}/cm^3$ 的範圍內。又，第二 p 型氧化物半導體層的電洞載子密度例如在 $5.0\times10^{17}/cm^3$～$1.0\times10^{20}/cm^3$ 的範圍內。如上所述，藉由區分使用 p 型氧化物半導體層，可進一步降低前述半導體裝置的接通電壓並進一步提升耐壓性。本發明的實施態樣中，在前述半導體裝置的積層方向上，前述第一 p 型氧化物半導體層的底面較佳係位於比前述第二 p 型氧化物半導體層的底面更靠近前述 n 型氧化物半導體層側。藉由形成所述較佳結構，例如即使在使用能隙小於前述第一 p 型氧化物半導體層的材料作為前述第二 p 型氧化物半導體層的情況下，亦可不降低前述半導體裝置的耐壓性，而發揮改善接通電壓等電特性的效果。前述第一 p 型氧化物半導體層及第二 p 型氧化物半導體層的厚度，只要不阻礙本發明之目的，則無特別限定。前述第一 p 型氧化物半導體層的厚度較佳為大於前述第二 p 型氧化物半導體層的厚度。前述第一 p 型氧化物半導體層的厚度例如在 0.1μm～5.0μm 的範圍內。前述第二 p 型氧化物半導體層的厚度例如在 0.01μm～3.0μm 的範圍內。又，本發明的實施態樣中，前述第一 p 型氧化物半導體層及前述第二 p 型氧化物半導體層較佳為結晶成長層。藉由形成所述較佳結構，在與前述 n 型氧化物半導體層的組合中，可更良好地發揮前述第一 p 型氧化物半導體層及前述第二 p 型氧化物半導體層的功能。

【0017】

(n 型氧化物半導體層)

前述 n 型氧化物半導體層，只要具有 n 型導電性之氧化物半導體層，且不阻礙本發明之目的，則無特別限定。本發明的實施態樣中，前述 n 型氧化物半導體

層較佳為包含結晶性氧化物半導體作為主成分。作為前述結晶性氧化物半導體，可列舉例如包含選自鋁、鎵、銦、鐵、鉻、釩、鈦、銠、鎳、鈷及銥中的 1 種或 2 種以上之金屬的金屬氧化物等。本發明的實施態樣中，前述結晶性氧化物半導體較佳為含有選自鋁、銦及鎵中的至少 1 種金屬，更佳為至少含鎵，最佳為 α-Ga_2O_3 或其混晶。前述 n 型氧化物半導體層的結晶結構，只要不阻礙本發明之目的，則亦無特別限定。作為前述 n 型氧化物半導體層的結晶結構，可列舉例如：剛玉結構、β-gallia 結構、六方晶結構(例如 ε 型結構等)、直方晶結構(例如 κ 型結構等)、立方晶結構或正方晶結構等。本發明的實施態樣中，前述 n 型氧化物半導體層較佳為具有剛玉結構、β-gallia 結構或六方晶結構(例如，ε 型結構等)，更佳為具有剛玉結構。此外，所謂「主成分」，係以原子比計，相對於前述 n 型氧化物半導體層的所有成分，較佳為包含 50%以上的前述結晶性氧化物半導體，更佳為 70%以上，再更佳為 90%以上，亦可為 100%。例如，前述結晶性氧化物半導體為氧化鎵時，只要前述 n 型氧化物半導體層中所包含之所有金屬元素中的鎵的原子比以 0.5 以上的比例在前述 n 型氧化物半導體層中包含作為結晶性氧化物半導體的氧化鎵即可。前述 n 型氧化物半導體層中所包含之所有金屬元素中的鎵的原子比較佳為 0.7 以上，更佳為 0.9 以上。又，前述 n 型氧化物半導體層的厚度並無特別限定，可為 1μm 以下，亦可為 1μm 以上，但本發明的實施態樣中，較佳為 5μm 以上，更佳為 10μm 以上。前述半導體膜的(俯視下)表面積並無特別限定，可為 1mm^2 以上，亦可為 1mm^2 以下，但較佳為 10mm^2～300mm^2，更佳為 10mm^2～100mm^2。又，前述 n 型氧化物半導體層通常為單晶，但亦可為多晶。又，前述 n 型氧化物半導體層通常包含 2 層以上的半導體層。前述 n 型氧化物半導體層，例如至少包含 n+型半導體層、漂移層(n-型半導體層)、通道層及源極區域(n+型半導體層)。針對 n 型半導體層的半導體裝置中的具體功能，連同

圖式說明一起於以下敘述。又，前述 n 型氧化物半導體層的載子密度可藉由調整摻雜量來適當設定。

【0018】

前述 n 型氧化物半導體層較佳為包含 n 型摻雜物。前述 n 型摻雜物並無特別限定，可為習知者。本發明的實施型態中，尤其是前述 n 型氧化物半導體以含鎵之結晶性氧化物半導體作為主成分時，作為前述 n 型摻雜物的較佳例，可列舉例如：錫、鍺、矽、鈦、鋯、釩或鈮等 n 型摻雜物等。本發明的實施態樣中，前述 n 型摻雜物較佳為選自 Sn、Ge 及 Si 中的至少 1 種。前述 n 型摻雜物的含量，在前述半導體層的組成中，較佳為 0.00001 原子%以上，更佳為 0.00001 原子%～20 原子%，最佳為 0.00001 原子%～10 原子%。更具體而言，前述 n 型摻雜物的濃度通常可為約 $1\times10^{16}/cm^3$～$1\times10^{22}/cm^3$，又亦可使前述 n 型摻雜物的濃度為例如約 $1\times10^{17}/cm^3$ 以下的低濃度。又，再者，根據本發明，亦可以約 $1\times10^{20}/cm^3$ 以上的高濃度含有摻雜物。

【0019】

前述 n 型氧化物半導體層或 p 型氧化物半導體層（以下稱為「氧化物半導體層」、「半導體膜」或「半導體層」）可使用習知手段形成。作為前述半導體層的形成手段，可列舉例如：CVD 法、MOCVD 法、MOVPE 法、霧化 CVD 法、霧化/磊晶法、MBE 法、HVPE 法、脈衝成長法或 ALD 法等。本發明的實施態樣中，前述半導體層的形成手段較佳為 MOCVD 法、霧化 CVD 法、霧化/磊晶法或 HVPE 法，更佳為霧化 CVD 法或霧化/磊晶法。前述的霧化 CVD 法或霧化/磊晶法中，例如使用圖 7 所示的霧化 CVD 裝置，將原料溶液霧化(霧化步驟)，使液滴飄浮，霧化後以載氣載持所得之霧化液滴而將其運送至基體上(運送步驟)，然後在前述基體附近使前述霧化液滴進行熱反應，藉此在基體上積層半導體膜(成膜步驟)，藉此形成前述半導體層。

【0020】

(霧化步驟)

霧化步驟係將前述原料溶液霧化。前述原料溶液的霧化手段，只要可將前述原料溶液霧化則未特別限定，可為習知的手段，本發明的實施態樣中較佳為使用超音波的霧化手段。使用超音波所得之霧化液滴，初速度為零而飄浮在空中，因而較佳，例如並非以噴霧的方式吹附，而是能夠飄浮在空間中作為氣體運送的霧氣，因此不會因衝撞的能量造成損傷而極佳。液滴尺寸並未特別限定，可為數 mm 左右的液滴，較佳為 50μm 以下，更佳為 100nm～10μm。

【0021】

(原料溶液)

前述原料溶液只要包含可霧化或液滴化而能夠形成半導體膜的原料則未特別限定，可為無機材料，亦可為有機材料。本發明的實施態樣中，前述原料較佳為金屬或金屬化合物，更佳為包含選自鋁、鎵、銦、鐵、鉻、釩、鈦、銠、鎳、鈷及銥中的 1 種或 2 種以上的金屬。

【0022】

本發明的實施態樣中，作為前述原料溶液可優選地使用以錯合物或鹽的型態使前述金屬溶解或分散於有機溶劑或水而成者。作為錯合物的型態，可列舉例如：乙醯丙酮錯合物、羰基錯合物、氨錯合物、氫化物錯合物等。作為鹽的型態，可列舉例如：有機金屬鹽(例如乙酸金屬鹽、乙二酸金屬鹽、檸檬酸金屬鹽等)、硫化金屬鹽、硝化金屬鹽、磷氧化金屬鹽、鹵化金屬鹽(例如氯化金屬鹽、溴化金屬鹽、碘化金屬鹽等)等。

【0023】

又，前述原料溶液中較佳係混合氫鹵酸或氧化劑等添加劑。作為前述氫鹵酸，可列舉例如：氫溴酸、鹽酸、氫碘酸等，其中，從可更有效率地抑制異常粒子產

生的理由來看，較佳為氫溴酸或氫碘酸。作為前述氧化劑，可列舉例如：過氧化氫(H_2O_2)、過氧化鈉(Na_2O_2)、過氧化鋇(BaO_2)、過氧化苯甲醯$(C_6H_5CO)_2O_2$等的過氧化物、次氯酸(HClO)、過氯酸、硝酸、臭氧水、過乙酸或硝基苯等有機過氧化物等。

【0024】

前述原料溶液中亦可包含摻雜物。藉由使原料溶液包含摻雜物，可良好地進行摻雜。前述摻雜物只要不阻礙本發明之目的即未特別限定。作為前述摻雜物，可列舉例如：錫、鍺、矽、鈦、鋯、釩或鈮等 n 型摻雜物、或 Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N、或 P 等 p 型摻雜物等。前述摻雜物的含量可藉由使用校正曲線來適當設定，該校正曲線顯示摻雜物在原料中的濃度相對於預期載子密度的關係。

【0025】

原料溶液的溶劑並未特別限定，可為水的無機溶劑，亦可為醇等有機溶劑，亦可為無機溶劑與有機溶劑的混合溶劑。本發明的實施態樣中，前述溶劑較佳為含水，更佳為水或水與醇的混合溶劑。

【0026】

(運送步驟)

運送步驟中，以載氣載持前述霧化液滴而將其運送至成膜室內。作為前述載氣，只要不阻礙本發明之目的即未特別限定，作為較佳例，可列舉例如：氧、臭氧、氮或氬等非活性氣體、氫氣或合成氣體等還原氣體等。又，載氣的種類可為 1 種，亦可為 2 種以上，亦可進一步使用降低流量的稀釋氣體(例如 10 倍稀釋氣體等)等以作為第 2 載氣。又，載氣的供給處可不僅為 1 處而為 2 處以上。載氣

的流量並未特別限定，較加為 0.01～20L/分鐘，更佳為 1 至 10L/分鐘。稀釋氣體的情況中，稀釋氣體的流量較佳為 0.001～5L/分鐘，更佳為 0.1 至 3L/分鐘。

【0027】

(成膜步驟)

成膜步驟中，藉由在前述基體附近使前述霧化液滴進行熱反應，而在基體上使前述半導體膜成膜。熱反應只要係以熱使前述霧化液滴反應即可，反應條件等只要不阻礙本發明之目的則未特別限定。本步驟中，通常係以溶劑的蒸發溫度以上的溫度使前述熱反應進行，較佳為不太高的溫度(例如 1000℃)以下，更佳為 650℃以下，最佳為 300℃～650℃。又，熱反應只要不阻礙本發明之目的，則可在真空下、非氧環境下(例如非活性氣體環境下等)、還原氣體環境下及氧環境下的任一環境下進行，但較佳係在非活性氣體環境下或氧環境下進行。又，可在大氣壓下、加壓下及減壓下的任一條件下進行，本發明的實施態樣中，較佳係在大氣壓下進行。另外，膜厚可藉由調整成膜時間來設定。

【0028】

(基體)

前述基體只要可支撐前述半導體膜則未特別限定。前述基體的材料，只要不阻礙本發明之目的即未特別限定，可為習知的基體，亦可為有機化合物，亦可為無機化合物。前述基體的形狀可為任何形狀，對於所有形狀皆有效，可列舉例如：平板或圓板等板狀、纖維狀、棒狀、圓柱狀、角柱狀、筒狀、螺旋狀、球狀、環狀等，本發明的實施態樣中較佳為基板。基板的厚度在本發明的實施態樣中並未特別限定。

【0029】

前述基板只要為板狀且成為前述半導體膜的支撐體則未特別限定。可為絕緣體基板，亦可為半導體基板，亦可為金屬基板或導電性基板，但前述基板較佳

為絕緣體基板，又，表面具有金屬膜的基板亦較佳。作為前述基板，可列舉例如：包含具有剛玉結構的基板材料作為主成分的底層基板、或是包含具有 β-gallia 結構的基板材料作為主成分的底層基板、包含具有六方晶結構之基板材料作為主成分的底層基板等。此處，「主成分」係指以原子比計，相對於基板材料的所有成分，較佳為包含 50%以上的具有前述特定結晶結構之基板材料，更佳為包含 70%以上，再佳為包含 90%以上，亦可為 100%。

【0030】

基板材料只要不阻礙本發明之目的即未特別限定，可為習知者。作為前述具有剛玉結構的基板材料，可較佳地列舉例如：α-Al_2O_3(藍寶石基板)或 α-Ga_2O_3，並可舉出 a 面藍寶石基板、m 面藍寶石基板、r 面藍寶石基板、c 面藍寶石基板或 α 型氧化鎵基板(a 面、m 面或 r 面)等作為更佳的例子。以具有 β-gallia 結構的基板材料作為主成分的底層基板，可列舉例如：β-Ga_2O_3 基板、或是包含 Ga_2O_3 與 Al_2O_3 且 Al_2O_3 多於 0wt%且在 60wt%以下的混晶體基板等。又，以具有六方晶結構的基板材料作為主成分的底層基板，可列舉例如：SiC 基板、ZnO 基板、GaN 基板等。

【0031】

本發明的實施態樣中，亦可在前述成膜步驟後進行退火處理。退火的處理溫度只要不阻礙本發明之目的即未特別限定，通常為 300℃～650℃，較佳為 350℃～550℃。又，退火的處理時間通常為 1 分鐘～48 小時，較佳為 10 分鐘～24 小時，更佳為 30 分鐘至 12 小時。另外，退火處理只要不阻礙本發明之目的則亦可在任何環境下進行。可在非氧環境下，亦可在氧環境下。作為非氧環境，可列舉例如：非活性氣體環境(例如氮氣環境)或還原氣體環境等，本發明的實施態樣中較佳係在非活性氣體環境下，更佳係在氮氣環境下。

【0032】

又，本發明的實施態樣中，亦可在前述基體上直接設置前述半導體膜，亦可隔著應力緩和層(例如緩衝層、ELO 層等)、剝離犧牲層等其他層設置前述半導體膜。各層的形成手段並未特別限定，亦可為習知的手段，但本發明的實施態樣中較佳為霧化 CVD 法。

【0033】

本發明的實施態樣中，可將前述半導體膜在使用習知手段從前述基體等剝離等之後作為前述半導體層而用於半導體裝置，亦可將其直接作為前述半導體層用於半導體裝置。

【0034】

本發明的半導體裝置可用於各種半導體元件，尤其可用於功率元件。又，半導體元件可分類為橫向型元件(橫型裝置)與縱向型元件(縱型裝置)，該橫向型元件係在半導體層的單面側形成有電極而電流在與半導體層之膜厚方向垂直的方向流動，該縱向型元件係在半導體層的表面與背面兩側分別具有電極而電流在半導體層的膜厚方向上流動；本發明的實施態樣中，無論是橫向型元件或是縱向型元件皆可適用前述半導體元件，但其中較佳係用於縱向型元件。前述半導體元件可列舉例如：接面屏障肖特基二極體(JBS)、金屬半導體場效電晶體(MESFET)、金屬氧化物半導體場效應電晶體（MOSFET）、靜電感應電晶體（SIT）、接合場效應電晶體（JFET）、絕緣閘雙極電晶體 (IGBT) 或 PiN 二極體 (PND)。在本發明的一個實施例中，前述半導體元件優選為 JBS、PND、MOSFET、SIT、JFET 或 IGBT，更優選為 JBS、MOSFET、PND 或 IGBT。

【0035】

以下，使用圖式說明前述半導體裝置的較佳例，但本發明不限於此等實施態樣。另外，以下例示之半導體裝置中，只要不阻礙本發明之目的，亦可更包含其他層(例如絕緣體層、半絕緣體層、導體層、半導體層、緩衝層或其他中間層等)

等，又亦可適當省略緩衝層(buffer layer)等。另外，在以下的說明中，即使在第一氧化物半導體層為第一 p 型氧化物半導體層、第二氧化物半導體層為第二 p 型氧化物半導體的情況下，也能夠適用本發明的實施方式。

【0036】

圖 1 係示意顯示本發明的較佳實施態樣之一的絕緣閘雙極電晶體(IGBT)之主要部分的圖。圖 1 的 IGBT 具備：集電極 5c、作為電洞供給層的第二氧化物半導體層(集極層)2b、n 型氧化物半導體層(緩衝層)1、n-型氧化物半導體層(漂移層)1a、第一氧化物半導體層(井層)2a、第三 p 型氧化物半導體層(p 接觸層)2c、n+型半導體層(發射層)1b、閘極絕緣膜 4、射極 5b 及閘極電極 5a。圖 1 的 IGBT 中，在前述集電極 5c 上依序積層有第二氧化物半導體層(集極層)2b、n 型氧化物半導體層(緩衝層)1 及 n-型氧化物半導體層 1a。又，圖 1 的 IGBT 更具有配置於 n-型半導體層 1a 之閘極電極 5a 側的第一氧化物半導體層(井層)2a，且在前述第一氧化物半導體層 2a 內具有 n+型半導體層(發射層)1b 及第三氧化物半導體層(p 接觸層)2c。又，在第一氧化物半導體層 2a 上，隔著閘極絕緣膜配置有閘極電極 5a。此外，射極 5b 係以與 n+型半導體層 1b 及第三 p 型氧化物半導體層 2c 接觸的方式配置。此外，圖 1 的半導體裝置中，第一氧化物半導體層(井層)2a 與 n-型氧化物半導體層 1a 形成主接合。圖 1 的半導體裝置中，圖 1 的 IGBT 的開啟狀態下，若對於前述射極 5b 與前述集電極 5c 之間施加正電壓，並對於前述閘極電極 5a 與前述射極 5b 提供正電壓，則在隔著前述閘極絕緣膜 4 與前述閘極電極 5a 相接之範圍的前述第一氧化物半導體層 2a 上形成通道。此時，從 n+型氧化物半導體層 1b 往 n-型氧化物半導體層 1a 供給電子，並從前述第二氧化物半導體層 2b 往前述 n-型氧化物半導體層 1a 供給正電洞。藉此，電流從集電極 5c 流入射極 5b。若使閘極電極 5a 的電位降低至小於閾值，則通道消失，IGBT 關閉。

【0037】

圖 1 的 IGBT 中，前述第一氧化物半導體層 2a 與前述第二氧化物半導體層 2b 其組成不同。本發明的實施態樣中，例如，前述第一氧化物半導體層 2a 為 α-$(Ir,Ga)_2O_3$ 層，前述第二氧化物半導體層 2b 係 Ir 組成及/或 Ga 組成與前述第一氧化物半導體層不同的 α-$(Ir,Ga)_2O_3$ 層。本發明的實施態樣中，前述第一氧化物半導體層 2a 的能隙較佳為大於前述第二氧化物半導體層的能隙。藉由形成所述較佳結構，可一方面維持 IGBT 的耐壓性一方面更良好地引起導電度調變(conductivity modulation)，而可從開啟時的集極層(第二氧化物半導體層)往 n-型氧化物半導體層(漂移層)1a 更良好地供給電洞。又，在關閉時，可利用第一氧化物半導體層 2a 更良好地發揮耐壓維持的功能。本發明的實施態樣中，前述第二氧化物半導體層的電洞載子密度較佳為大於前述第一氧化物半導體層的電洞載子密度。藉由使電洞載子密度在所述較佳範圍，可使順向時來自第二氧化物半導體層 2b 之電洞注入更良好地發揮功能。又，前述第三氧化物半導體層 2c 較佳係與前述第二氧化物半導體層 2b 相同，由電洞載子密度大於前述第一氧化物半導體層 2a 的材料所形成。藉此，可降低與射極 5b 的歐姆接觸電阻，而可防止關閉時的雪崩電流(avalanche current)逃逸至元件外導致元件破壞。又，可防止由前述第二氧化物半導體層 2b、前述 n 型氧化物半導體層(緩衝層)1、前述 n-型氧化物半導體層(漂移層)1a、前述第一氧化物半導體層(井層)2a、前述 n+型半導體層(發射層)1b 所構成之寄生閘流體結構的鎖定(latch up)運作。又，藉由將前述射極 5b 正下方的第二氧化物半導體層 2b 去除，亦可將由前述第三氧化物半導體層 2c、前述第一氧化物半導體層 2a、前述 n-型氧化物半導體層(漂移層)1a、前述 n 型氧化物半導體層(緩衝層)1 所構成之寄生 PND 用作逆導二極體。再者，只要如後述圖 5 之逆導二極體內置 MOSFET 般具備肖特基電極，則可用作從低電壓上升之逆導二極體。此外，圖 1 的 IGBT 係以平面式閘極型的情況為例進行說明，但本發明的實施態樣中，亦可為溝槽式閘極型。

【0038】

前述閘極絕緣膜(層間絕緣膜)的構成材料並無特別限定，亦可為習知的材料。作為前述閘極絕緣膜的材料，可列舉例如：SiO_2膜、SiON 膜、AlON 膜、AlN 膜、Al_2O_3膜、HfO_2膜、磷添加 SiO_2膜(PSG 膜)、硼添加 SiO_2膜(BSG 膜)、磷-硼添加 SiO_2膜(BPSG 膜)等。材料並不限定於此等，只要可用於 MOSFET 的閘極絕緣膜者即可。又，可為非晶、多晶、單晶中任一種，亦可為積層膜。作為前述閘極絕緣膜的形成方法，可列舉例如：化學氣相沉積(CVD)法、常壓化學氣相沉積法、電漿化學氣相沉積法、霧化化學氣相沉積法等。本發明的實施態樣中，前述閘極絕緣膜的形成方法較佳為霧化化學氣相沉積法法或常壓化學氣相沉積法。

【0039】

前述集電極 5c、射極 5b 及閘極電極 5a 只要具有導電性，且不阻礙本發明之目的，則無特別限定。前述集電極 5c、射極 5b 及閘極電極 5a(以下亦統一簡稱為「電極」)的構成材料可為導電性無機材料，亦可為導電性有機材料。本發明的實施態樣中，前述電極的材料較佳為金屬。作為前述金屬，宜為例如選自元素週期表第 4 族~第 10 族中的至少 1 種金屬等。作為元素週期表第 4 族的金屬，可列舉例如：鈦(Ti)、鋯(Zr)、鉿(Hf)等。作為元素週期表第 5 族的金屬，可列舉例如：釩(V)、鈮(Nb)、鉭(Ta)等。作為元素週期表第 6 族的金屬，可列舉例如：鉻(Cr)、鉬(Mo)及鎢(W)等。作為元素週期表第 7 族的金屬，可列舉例如：錳(Mn)、鎝(Tc)、錸(Re)等。作為元素週期表第 8 族的金屬，可列舉例如：鐵(Fe)、釕(Ru)、鋨(Os)等。作為元素週期表第 9 族的金屬，可列舉例如：鈷(Co)、銠(Rh)、銥(Ir)等。作為元素週期表第 10 族的金屬，可列舉例如：鎳(Ni)、鈀(Pd)、鉑(Pt)等。本發明的實施態樣中，前述射極較佳為包含選自鈦(Ti)、鉭(Ta)及鎢(W)中的至少 1 種金屬。又，本發明的實施態樣中，前述電極亦可包含導電性金屬氧化物。作為前述電極所包含之導電性金屬氧化物，可列舉例如：氧化錫、氧化鋅、氧化銦、

氧化銦錫(ITO)、氧化鋅銦(IZO)等金屬氧化物導電膜。前述電極可由單層所構成，亦可包含多層之金屬層。前述電極的形成方法並無特別限定。作為前述電極的形成方法，具體可列舉例如：乾式法或濕式法、霧化化學氣相沉積法等。作為乾式法，可列舉例如：濺鍍、真空蒸鍍、CVD 等。作為濕式法，可列舉例如：網版印刷或模塗等。

【0040】

作為本實施例，為了確認來自前述第二 p 型氧化物半導體層的電洞注入所帶來的導電度調變效果，而試作至少包含與圖 1 之 IGBT 中的第二 p 型氧化物半導體層 2b、n-型氧化物半導體層 1a 及 n+型氧化物半導體層 1b 分別對應之層的半導體裝置(PiN 二極體)。此外，使用 α-Ir_2O_3 層作為第二 p 型氧化物半導體層，使用 α-Ga_2O_3 層作為 n-型氧化物半導體層，使用錫摻雜 α-Ga_2O_3 層作為 n+型氧化物半導體層。此外，本實施例中，使用如圖 7 所示的霧化化學氣相沉積裝置，按照 n+型氧化物半導體層、n-型氧化物半導體層、第二 p 型氧化物半導體層的順序進行結晶成長。本實施例中所製作之半導體裝置的 I-V 測量結果顯示於圖 6。圖 6 中顯示了下述例子作為比較例：除了使其為形成肖特基電極來代替與第二 p 型氧化物半導體層對應之層(α-Ir_2O_3 層)的構成以外，與實施例同樣製作而成之半導體裝置。由圖 6 明確得知，本發明的實施態樣中的第二 p 型氧化物半導體層中，尤其在與氧化鎵等能隙大之 n-型氧化物半導體層的組合中，可良好地引起導電度調變。此外，本發明的實施態樣中，可知使第二 p 型氧化物半導體層的成膜溫度在 530℃～570℃的範圍內進行成膜的情況中，發現良好的導電度調變。這是藉由在特定的條件下將 α-Ir_2O_3 層積層於 α-Ga_2O_3 層上而得的新見解。此外，即使在將上述 α-Ir_2O_3 層置換成 α-$(Ir,Ga)_2O_3$ 層的情況下，亦成為同樣的結果。

【0041】

圖 2 及圖 3 係示意顯示本發明的較佳實施態樣之一的 PiN 二極體(PND)之主要部分的圖。圖 2 及圖 3 所示之 PND 具備：歐姆電極 15b(陰極電極)、n+型氧化物半導體層 11b、n-型氧化物半導體層(i 型氧化物半導體層)11a、包含第一氧化物半導體層 12a 與作為電洞供給層之第二氧化物半導體層 12b 的 p 型氧化物半導體層 12、以及歐姆電極 15a(陽極電極)。圖 2 及圖 3 的 PND 中，在歐姆電極 15b 上依序積層有 n+型氧化物半導體層 11b、n-型氧化物半導體層(i 型氧化物半導體層)11a。又，在 n-型氧化物半導體層 11a 上積層有第一氧化物半導體層 12a 及第二氧化物半導體層 12b。歐姆電極 15a 配置於第一氧化物半導體層 12a 及/或第二氧化物半導體層 12b 上。若對 PND 施加順向的電壓，則正電洞從第一氧化物半導體層 12a 及第二氧化物半導體層 12b 注入 n-型氧化物半導體層 11a，電子從 n+型氧化物半導體層 11b 注入 n-型氧化物半導體層 11a，電流從歐姆電極 15a 流入歐姆電極 15b。此外，圖 2 及圖 3 的半導體裝置中，前述 p 型氧化物半導體層 12 與 n-型氧化物半導體層 11a 形成主接合。

【0042】

作為前述歐姆電極 15a 及 15b 的構成材料，可列舉例如作為前述集電極、射極及閘極電極的構成材料所例示的材料等。又，前述歐姆電極的形成方法並無特別限定。作為前述歐姆電極的形成方法，具體可列舉例如：乾式法或濕式法、霧化化學氣相沉積法等。作為乾式法，可列舉例如：濺鍍、真空蒸鍍、CVD 等。作為濕式法，可列舉例如：網版印刷或模塗等。

【0043】

圖 2 及圖 3 的 PiN 二極體中，在半導體裝置的積層方向(圖中的上下方向)上，前述第一氧化物半導體層的底面位於比前述第二氧化物半導體層的底面更靠近前述 n 型氧化物半導體層(n-型氧化物半導體層、n+型氧化物半導體層)側。藉由形成所述結構，即使在例如前述第二氧化物半導體層的能隙小於前述第一

氧化物半導體層的能隙的情況下，亦可更良好地防止施加反向偏壓時的突崩潰(avalanche breakdown)並發揮優異的半導體特性。又，前述第二氧化物半導體層的電洞載子密度較佳為大於前述第一氧化物半導體層的電洞載子密度。藉由使電洞載子密度在所述較佳範圍，可使順向時來自 p 型氧化物半導體層之電洞注入更良好地發揮功能。圖 3 中，前述第二氧化物半導體層係選擇性地形成，但亦可形成於整個表面。

【0044】

圖 4 係示意顯示本發明的較佳實施態樣之一的接面屏障肖特基二極體(JBS)之主要部分的圖。圖 4 所示之 JBS 具備：歐姆電極 45b、n+型氧化物半導體層 41b、n-型氧化物半導體層 41a、包含第一氧化物半導體層 42a 與作為電洞供給層之第二氧化物半導體層 42b 的 p 型氧化物半導體層(屏障層)42、以及肖特基電極 45a。圖 4 的 JBS 中，在歐姆電極 45b 上依序積層有 n+型氧化物半導體層 41b 及 n-型氧化物半導體層 41a。又，在 n-型氧化物半導體層 41a 與前述肖特基電極 45a 之間的至少一部分配置有第一氧化物半導體層 42a 及第二氧化物半導體層 42b 作為屏障層 42。此外，圖 4 的半導體裝置中，前述 p 型氧化物半導體層 42 與前述 n-型氧化物半導體層 41a 形成主接合。圖 4 的 JBS 的開啟狀態中，若將肖特基電極 45a 的電位作為基準，而對歐姆電極 45b 施加負電壓，則 JBS 成為電流從肖特基電極 45a 流入歐姆電極 45b 的狀態、亦即導通狀態(開啟狀態)。又，若將肖特基電極 45a 的電位作為基準，而對歐姆電極 45b 施加正電壓，則會在肖特基電極 45a 與 n-型氧化物半導體層 41a 的接合(肖特基接合)界面中形成耗盡層(depletion layer)，並且在第一氧化物半導體層 42a 與 n-型氧化物半導體層 41a 的接合(PN 接合)界面中形成耗盡層。藉由以此方式使耗盡層從相鄰之屏障層(第一 p 型氧化物半導體層)42a 展開，而抑制肖特基接合界面的電界強度並降低洩漏電流，耐壓提升。

【0045】

圖 4 的 JBS 中，在半導體裝置的積層方向(圖中的上下方向)上，前述第一氧化物半導體層 42a 的底面位於比前述第二氧化物半導體層 42b 的底面更靠近前述 n 型氧化物半導體層(n-型氧化物半導體層、n+型氧化物半導體層)側。藉由形成所述結構，即使在例如前述第二氧化物半導體層的能隙小於前述第一氧化物半導體層的能隙的情況下，亦可更良好地防止施加反向偏壓時的突崩潰並發揮優異的半導體特性。又，前述第二 p 型氧化物半導體層 42b 的電洞載子密度較佳為大於前述第一 p 型氧化物半導體層 42a 的電洞載子密度。藉由使電洞載子密度在所述較佳範圍，可使順向時來自前述第二氧化物半導體層之電洞注入更良好地發揮功能。

【0046】

以下，使用製造圖 4 之半導體裝置的較佳例，更詳細地說明本發明。圖 12(a)係顯示在 n+型氧化物半導體層 41b 上積層有歐姆電極 45b 且在前述 n+型氧化物半導體層 41b 上與歐姆電極為相反側形成有 n-型氧化物半導體層 41a 的積層體。對於圖 12(a)的積層體，使用習知的蝕刻技術，如圖 12(b)所示形成開口部。得到圖 12(b)的積層體後，使用微影法及習知的蝕刻技術，形成第一氧化物半導體層 42a 及第二氧化物半導體層 42b，得到圖 13(c)的積層體。此外，第一氧化物 42a 及第二氧化物半導體層 42b 的形成較佳係藉由使用上述半導體層之形成方法的結晶成長而進行。得到圖 13(c)的積層體後，可使用上述乾式法或濕式法，形成肖特基電極 45a，得到圖 13(d)的半導體裝置。

【0047】

圖 5 係示意顯示本發明的較佳實施態樣之一的金屬氧化膜半導體場效電晶體(MOSFET)之主要部分的圖。圖 5 的 MOSFET 具備：汲極電極 35c、n 型氧化物半導體層 31、n-型氧化物半導體層(漂移層)31a、包含第一氧化物半導體層 32a

與作為電洞供給層之第二氧化物半導體層 32b 的 p 型氧化物半導體層(p 型井層)32、n+型氧化物半導體層(n 型源極層)31b、閘極絕緣膜 34、源極電極 35b 及閘極電極 35a。圖 5 的 MOSFET 中，在汲極電極 35c 上依序積層有 n 型氧化物半導體層 31 及 n-型氧化物半導體層 31a。又，在 n-型氧化物半導體層 31a 上配置有作為 p 型井層的第一氧化物半導體層 32a 及第二氧化物半導體層 32b。圖 5 的 MOSFET 在第一氧化物半導體層 32a 內進一步具備 n+型氧化物半導體層 31b。在第一氧化物半導體層 32a 上，隔著閘極絕緣膜 34 配置有閘極電極 35a。此外，源極電極 35b 係以與 n+型氧化物半導體層 31b 及第二氧化物半導體層 32b 接觸的方式配置。又，圖 5 的 MOSFET 中，第一氧化物半導體層 32a 與 n-型氧化物半導體層 31a 形成主接合。圖 5 的 MOSFET 為二極體內置 MOSFET，其存在由第一 p 型氧化物半導體層 32a 與 n-型氧化物半導體層 31a 所構成之寄生 PN 接合、以及由源極電極 35b 與 n-型氧化物半導體層 31a 所構成之內置肖特基屏障二極體(SBD)。圖 5 的 MOSFET 開啟時，會施加閾值電壓以上的閘極電壓，在隔著閘極絕緣膜 34 而與閘極電極 35a 相接之範圍的第一 p 型氧化物半導體層 32a 中形成通道，電流從汲極電極 35c 流入源極電極 35b。又，在關閉時，汲極-源極電極間的施加電壓被第一 p 型氧化物半導體層 32a 與 n-型氧化物半導體層 31a 之間所構成的 PN 接合所阻擋。在對於汲極電極 35c 將正電壓施加至源極電極 35b 時，通過內置 SBD 而流動電流。在流動過剩的電流的情況下，可藉由從 p 型氧化物半導體層(p 型井層)32 注入電洞，而以雙極模式的低接通電壓流動大電流。又，在對於汲極電極 35c 將負電壓施加至源極電極 35b 時，汲極-源極電極間的施加電壓被前述寄生 PN 接合與前述內置 SBD 所阻擋。此外，圖 5 的 MOSFET 係以平面式閘極型的情況為例進行說明，但本發明的實施態樣中，亦可為溝槽式閘極型。

【0048】

圖 5 的 MOSFET 中，在半導體裝置的積層方向(圖中的上下方向)上，前述第一 p 型氧化物半導體層 32a 的底面位於比前述第二 p 型氧化物半導體層 32b 的底面更靠近前述 n 型氧化物半導體層(n-型氧化物半導體層、n+型氧化物半導體層)側。藉由形成所述結構，即使在例如前述第二氧化物半導體層的能隙小於前述第一氧化物半導體層的能隙的情況下，亦可更良好地防止施加反向偏壓時的突崩潰並發揮優異的半導體特性。又，前述第二 p 型氧化物半導體層 32b 的電洞載子密度較佳為大於前述第一 p 型氧化物半導體層 32a 的電洞載子密度。藉由使電洞載子密度在所述較佳範圍，在內置肖特基屏障二極體中流動過剩的電流的情況下，可藉由來自前述第二 p 型氧化物半導體層 32b 之電洞注入而以雙極模式的低接通電壓流動大電流。又，可降低與源極電極 35b 的歐姆接觸電阻，而可防止關閉時的雪崩電流逃逸至元件外導致元件破壞。

【0049】

此外，亦可將上述本發明的多個實施型態組合或將一部分構成要件應用於其他實施型態，其亦屬於本發明的實施型態。

【0050】

上述本發明的實施態樣之半導體裝置，為了發揮上述功能，可應用於反向器或轉換器等電力轉換裝置。更具體而言，可以適用於係為開關元件的閘流體(thyristor)、功率電晶體、IGBT(Insulated Gate Bipolar Transistor)、MOSFET(Metal-Oxide-Semiconductor Field Effect Transistor)等；係為整流元件的 PND(PiN diode)、JBS(Junction Barrier Schottky Diode)等。圖 8 係顯示使用本發明的實施態樣之半導體裝置的控制系統之一例的區塊構成圖，圖 9 係該控制系統的電路圖，其係尤其適合搭載於電動車(Electric Vehicle)的控制系統。

【0051】

如圖 8 所示，控制系統 500 具有電池(電源)501、升壓轉換器 502、降壓轉換器 503、反向器 504、馬達(驅動對象)505、驅動控制部 506，此等搭載於電動車。電池 501 係由例如鎳氫電池或鋰離子電池等蓄電池所構成，藉由充電站的充電或減速時的再生能量等而儲存電力，可輸出電動車的運行系統及電氣系統的運作所必要的直流電壓。升壓轉換器 502，例如搭載了截波電路的電壓轉換裝置，藉由截波電路的開關運作將從電池 501 供給的例如 200V 的直流電壓升壓至例如 650V，而可輸出至馬達等的運行系統。降壓轉換器 503 亦相同地為搭載了截波電路的電壓轉換裝置，但將從電池 501 供給的例如 200V 的直流電壓降壓至例如 12V 左右，藉此可輸出至包含電動窗、動力轉向或車載電力設備等電氣系統。

【0052】

反向器 504，藉由開關運作將從升壓轉換器 502 供給的直流電壓轉換成三相的交流電壓而輸出至馬達 505。馬達 505 構成電動車的運行系統的三相交流馬達，藉由從反向器 504 輸出的三相交流電壓而進行旋轉驅動，再通過未圖示的傳動裝置(transmission)等，將其旋轉驅動力傳遞至電動車的車輪。

【0053】

另一方面，使用圖中未顯示的各種感測器，從運行中的電動車量測車輪的旋轉數、扭矩、油門的踩踏量(加速量)等實測值，此等的量測信號輸入驅動控制部 506。又同時，反向器 504 的輸出電壓值亦輸入驅動控制部 506。驅動控制部 506 具有具備中央處理器(CPU，Central Processing Unit)等演算部及記憶體等資料保存部的控制器之功能，使用所輸入之量測信號生成控制信號，作為回饋信號而輸出至反向器 504，藉此以開關元件控制開關運作。藉此瞬間修正反向器 504 給予馬達 505 的交流電壓，而可正確地執行電動車的運轉控制，實現電動車安全、舒適的運作。另外，藉由將來自驅動控制部 506 的回饋信號給予升壓轉換器 502，亦可控制輸出至反向器 504 的電壓。

【0054】

圖 9 係去除了圖 8 中的降壓轉換器 503 的電路構成，亦即僅顯示用以驅動馬達 505 之構成的電路構成。如該圖所示，本發明的半導體裝置，例如作為 MOSFET、JBS 而被採用於升壓轉換器 502 及反向器 504，藉此應用於開關控制。在升壓轉換器 502 中，組裝至截波電路而進行截波控制，又在反向器 504 中組裝至開關電路以進行開關控制。另外，在電池 501 的輸出中透過電感器(線圈等)達到電流的穩定化，又分別在電池 501、升壓轉換器 502、反向器 504 之間隔著電容器(電解電容器等)，藉此達成電壓的穩定化。

【0055】

又，圖 9 中如點線所示，驅動控制部 506 內設有由中央處理器(CPU，Central Processing Unit)所構成之演算部 507 與由非揮發性記憶體所構成之記憶部 508。輸入驅動控制部 506 的信號發送至演算部 507，進行必要的演算，藉此生成與各半導體元件對應的回饋信號。又，記憶部 508 暫存由演算部 507 而來的演算結果，或是以表格的形式儲存驅動控制所需之物理常數及函數等，並適當輸出至演算部 507。演算部 507 及記憶部 508 可採用習知的構成，其處理能力等亦可任意選定。

【0056】

如圖 8 或圖 9 所示，控制系統 500 中，升壓轉換器 502、降壓轉換器 503、反向器 504 的開關運作中，使用作為二極體或開關元件的閘流體、功率電晶體、IGBT、MOSFET 等。藉由在此等的半導體元件中，使用氧化鎵(Ga_2O_3)、尤其是剛玉型氧化鎵(α-Ga_2O_3)作為其材料，可大幅提升開關特性。再者，藉由應用本發明之半導體裝置等，可期待極佳的開關特性，而可實現控制系統 500 的更加小型化及成本降低。亦即，升壓轉換器 502、降壓轉換器 503、反向器 504 皆可期待

本發明之效果，此等任一者或任意二者以上的組合，或是亦包含驅動控制部 506 之型態的任一者，皆可期待本發明的效果。

另外，上述的控制系統 500，不僅可將本發明的半導體裝置應用於電動車的控制系統，亦可應用於將來自直流電源的電力進行升壓/降壓，或是從直流進行電力轉換而成為交流之類的所有用途的控制系統。又，亦可使用太陽能電池等電源作為電池。

【0057】

圖 10 係顯示採用本發明的實施態樣之半導體裝置的控制系統之一例的區塊構成圖。圖 11 係相同控制系統的電路圖，其係為一種控制系統其適合搭載於用來自交流電源之電力而運作的基礎設備或家電設備等。

【0058】

如圖 10 所示，控制系統 600，係輸入由外部的例如三相交流電源(電源)601 所供給的電力，其具有 AC/DC 轉換器 602、反向器 604、馬達(驅動對象)605、驅動控制部 606，此等可搭載於各種設備(後述)。三相交流電源 601 為例如電力公司的發電設施(火力發電廠、水力發電廠、地熱發電廠、核電廠等)，其輸出透過變電所降壓並且作為交流電壓以進行供給。又，例如以自家發電機等型態設置於大樓內或鄰近設施內而以電纜進行供給。AC/DC 轉換器 602 係將交流電壓轉換成直流電壓的電壓轉換裝置，將由三相交流電源 601 所供給的 100V 或 200V 的交流電壓轉換成既定的直流電壓。具體而言，藉由電壓轉換，轉換成 3.3V、5V 或是 12V 之類的一般使用的預期直流電壓。驅動對象為馬達的情況中轉換成 12V。另外，亦可採用單相交流電源代替三相交流電源，此情況中，只要使 AC/DC 轉換器為單相輸入，則可作為相同的系統構成。

【0059】

反向器 604，係藉由開關運作將由 AC/DC 轉換器 602 所供給之直流電壓轉換成三相的交流電壓而輸出至馬達 605。馬達 605，其型態根據控制對象而有所不同，控制對象為電動車的情況係用以驅動車輪的三相交流馬達，工廠設備的情況係用以驅動泵及各種動力源的三相交流馬達，家電設備的情況係用以驅動壓縮機等的三相交流馬達，藉由從反向器 604 所輸出的三相交流電壓進行旋轉驅動，並將該旋轉驅動力傳遞至圖中未顯示的驅動對象。

【0060】

另外，例如家電設備中，亦有許多可直接供給從 AC/DC 轉換器 602 輸出之直流電壓的驅動對象(例如電腦、LED 照明設備、映像設備、音響設備等)，此時控制系統 600 中不需要反向器 604，如圖 11 所示，從 AC/DC 轉換器 602 對於驅動對象供給直流電壓。此情況中，例如對於電腦等供給 3.3V 的直流電壓，對於 LED 照明設備等供給 5V 的直流電壓。

【0061】

另一方面，使用圖中未顯示的各種感測器，量測驅動對象的旋轉數、扭矩、或是驅動對象周邊環境的溫度、流量等之類的實測值，此等的量測信號被輸入驅動控制部 606。又同時，反向器 604 的輸出電壓值亦輸入驅動控制部 606。以此等的測量信號為基準，驅動控制部 606 給予反向器 604 回饋信號，控制由開關元件所進行的開關運作。藉此，藉由瞬間修正反向器 604 給予馬達 605 的交流電壓，可正確地執行驅動對象的運轉控制，而實現驅動對象的穩定運作。又，如上所述，驅動對象能夠由直流電壓所驅動的情況，亦可對於 AC/DC 轉換器 602 進行回饋控制，以代替對於反向器的回饋。

【0062】

圖 11 係顯示圖 10 的電路構成。如該圖所示，本發明的半導體裝置，例如作為 MOSFET、JBS 而被採用於 AC/DC 轉換器 602 及反向器 604，藉此應用於開

關控制。AC/DC 轉換器 602，例如係使用將 JBS 進行電路構成而成為電橋狀者，藉由將輸入電壓的負電壓成分轉換成正電壓以進行整流，藉此進行直流轉換。又在反向器 604 中，組裝至開關電路而進行開關控制。另外，使 AC/DC 轉換器 602 與反向器 604 之間隔著電容器(電解電容器等)，藉此達成電壓的穩定化。

【0063】

又，圖 11 中如點線所示，驅動控制部 606 內設有由中央處理器(CPU)所構成之演算部 607 與由非揮發性記憶體所構成之記憶部 608。輸入驅動控制部 606 的信號發送至演算部 607，進行必要的演算，藉此生成與各半導體元件對應的回饋信號。又記憶部 608 暫存由演算部 607 而來的演算結果，或是以表格的形式儲存驅動控制所需之物理常數或函數等，並適當輸出至演算部 607。演算部 607 及記憶部 608 可採用習知的構成，其處理能力等亦可任意選定。

【0064】

這樣的控制系統 600 中，與圖 8 或圖 9 所示之控制系統 500 相同，亦在 AC/DC 轉換器 602 及反向器 604 的整流運作及開關運作中使用作為二極體或開關元件的閘流體、功率電晶體、IGBT、MOSFET 等。藉由在此等半導體元件中，使用氧化鎵(Ga_2O_3)、尤其是剛玉型氧化鎵(α-Ga_2O_3)作為其材料，藉此提升開關特性。再者，藉由應用本發明之半導體膜或半導體裝置，可期待極佳的開關特性，並且可實現控制系統 600 進一步的小型化及成本降低。亦即，AC/DC 轉換器 602、反向器 604 皆可期待本發明之效果，此等任一者或其組合、或是亦包含驅動控制部 606 的型態皆可期待本發明的效果。

【0065】

另外，圖 10 及圖 11 中雖例示馬達 605 作為驅動對象，但驅動對象並不限於機械地運作的裝置，亦可以需要交流電壓的許多設備作為對象。只要是從交流電源輸入電力以將驅動對象驅動，則可應用控制系統 600，可以基礎設備(例如大

樓及工廠等的電力設備、通信設備、交通管制設備、淨水處理設備、系統設備、省力設備、列車等)或家電設備(例如，冰箱、洗衣機、電腦、LED 照明設備、影像設備、音響設備等)之類的設備為對象，而搭載控制系統 600 以對該等對象進行驅動控制。

[產業上的可利用性]

【0066】

本發明的半導體裝置可用於半導體(例如化合物半導體電子元件等)、電子零件/電氣設備零件、光學/電子影像相關裝置、工業構件等所有領域，但尤其可用於功率元件。

【符號說明】

【0067】

1:n 型氧化物半導體層(緩衝層)

1a:n-型氧化物半導體層(漂移層)

1b:n+型氧化物半導體層(發射層)

2a:第一 p 型氧化物半導體層(井層、第一氧化物半導體層)

2b:第二 p 型氧化物半導體層(電洞供給層、集極層、第二氧化物半導體層)

2c:第三 p 型氧化物半導體層(p 接觸層)

4:閘極絕緣膜

5a:閘極電極

5b:射極

5c:集電極

11a:n-型氧化物半導體層(漂移層)

11b:n+型氧化物半導體層(陰極層)

12:p 型氧化物半導體層(陽極層)

12a:第一氧化物半導體層(第一 p 型氧化物半導體層)

12b:第二氧化物半導體層(第二 p 型氧化物半導體層)

15a:歐姆電極(陽極電極)

15b:歐姆電極(陰極電極)

21:成膜裝置(霧化 CVD 裝置)

22a:載氣源

22b:載氣(稀釋)源

23a:流量調節閥

23b:流量調節閥

24:霧氣產生源

24a:原料溶液

24b:原料微粒子

25:容器

25a:水

26:超音波振動子

27:成膜室

28:加熱板

29:供給管

30:基板

31:n 型氧化物半導體層(汲極層)

31a:n-型氧化物半導體層(漂移層)

31b:n+型氧化物半導體層(源極層)

32:p 型氧化物半導體層(p 型井層)

32a:第一 p 型氧化物半導體層(第一氧化物半導體層)

32b:第二 p 型氧化物半導體層(第二氧化物半導體層)

34:閘極絕緣膜

35a:閘極電極

35b:源極電極

35c:汲極電極

41a:n-型氧化物半導體層(漂移層)

41b:n+型氧化物半導體層(陰極層)

42:p 型氧化物半導體層(屏障層)

42a:第一氧化物半導體層(第一 p 型氧化物半導體層)

42b:第二氧化物半導體層(第二 p 型氧化物半導體層)

45a:肖特基電極(陽極電極)

45b:歐姆電極(陰極電極)

500:控制系統

501:電池(電源)

502:升壓轉換器

503:降壓轉換器

504:反向器

505:馬達(驅動對象)

506:驅動控制部

507:演算部

508:記憶部

600:控制系統

601:三相交流電源(電源)

602:AC/DC 轉換器

604:反向器

605:馬達(驅動對象)

606:驅動控制部

607:演算部

608:記憶部

【發明申請專利範圍】

【請求項1】 一種半導體裝置，至少具備：n型氧化物半導體層、與前述n型氧化物半導體層形成主接合之第一p型氧化物半導體層、以及電洞供給層，其中，

前述電洞供給層包含與前述第一p型氧化物半導體層不同的第二p型氧化物半導體層。

【請求項2】 如請求項 1 之半導體裝置，其中前述第一 p 型氧化物半導體層與前述第二 p 型氧化物半導體層分別具有不同組成。

【請求項3】 如請求項 1 或 2 之半導體裝置，其中前述第一 p 型氧化物半導體層的能隙大於前述第二 p 型氧化物半導體層的能隙。

【請求項4】 如請求項 1 至 3 中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層及前述第二 p 型氧化物半導體層為結晶成長層。

【請求項5】 如請求項 1 至 4 中任一項之半導體裝置，其中在前述半導體裝置的積層方向上，前述第一 p 型氧化物半導體層的底面位於比前述第二 p 型氧化物半導體層的底面更靠近前述 n 型氧化物半導體層側。

【請求項6】 如請求項 1 至 5 中任一項之半導體裝置，其中前述 n 型氧化物半導體層包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物作為主成分。

【請求項7】 如請求項 1 至 6 中任一項之半導體裝置，其中前述 n 型氧化物半導體層具有剛玉結構。

【請求項8】 如請求項 1 至 7 中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物作為主成分。

【請求項9】 如請求項 1 至 8 中任一項之半導體裝置，其中前述第二 p 型氧化物半導體層至少包含元素週期表第 9 族金屬的氧化物。

【請求項10】 如請求項 9 之半導體裝置，其中元素週期表第 9 族金屬包含銥。

【請求項11】 如請求項 9 或 10 之半導體裝置，其中前述第二 p 型氧化物半導體層更包含選自鋁、鎵及銦中的 1 種或 2 種以上之金屬的氧化物。

【請求項12】 如請求項 1 至 11 中任一項之半導體裝置，其中前述第一 p 型氧化物半導體層具有剛玉結構。

【請求項13】 如請求項 1 至 12 中任一項之半導體裝置，其中前述第二 p 型氧化物半導體層具有剛玉結構。

【請求項14】 一種半導體裝置，至少具備集極層、漂移層及井層，其中，前述漂移層包含 n 型氧化物半導體層，前述井層包含第一氧化物半導體層，前述集極層包含與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為絕緣閘雙極電晶體。

【請求項15】 一種半導體裝置，至少具備：n 型氧化物半導體層、設於該 n 型氧化物半導體層上的肖特基電極、以及設於前述 n 型氧化物半導體層與前述肖特基電極之間的至少一部分的屏障層，其中，前述屏障層包含第一氧化物半導體層以及與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為接面屏障肖特基二極體。

【請求項16】 一種半導體裝置，至少具備：p 型氧化物半導體層、i 型氧化物半導體層及 n 型氧化物半導體層，其中，前述 p 型氧化物半導體層包含第一氧化物半導體層以及與前述第一氧化物半導體層不同的第二氧化物半導體層，該半導體裝置為 PiN 二極體。

【請求項17】 如請求項 14 至 16 中任一項之半導體裝置，其中前述第一氧化物半導體層與前述第二氧化物半導體層分別具有不同組成。

【請求項18】 如請求項 14 至 17 中任一項之半導體裝置，其中前述第一氧化物半導體層的能隙大於前述第二氧化物半導體層的能隙。

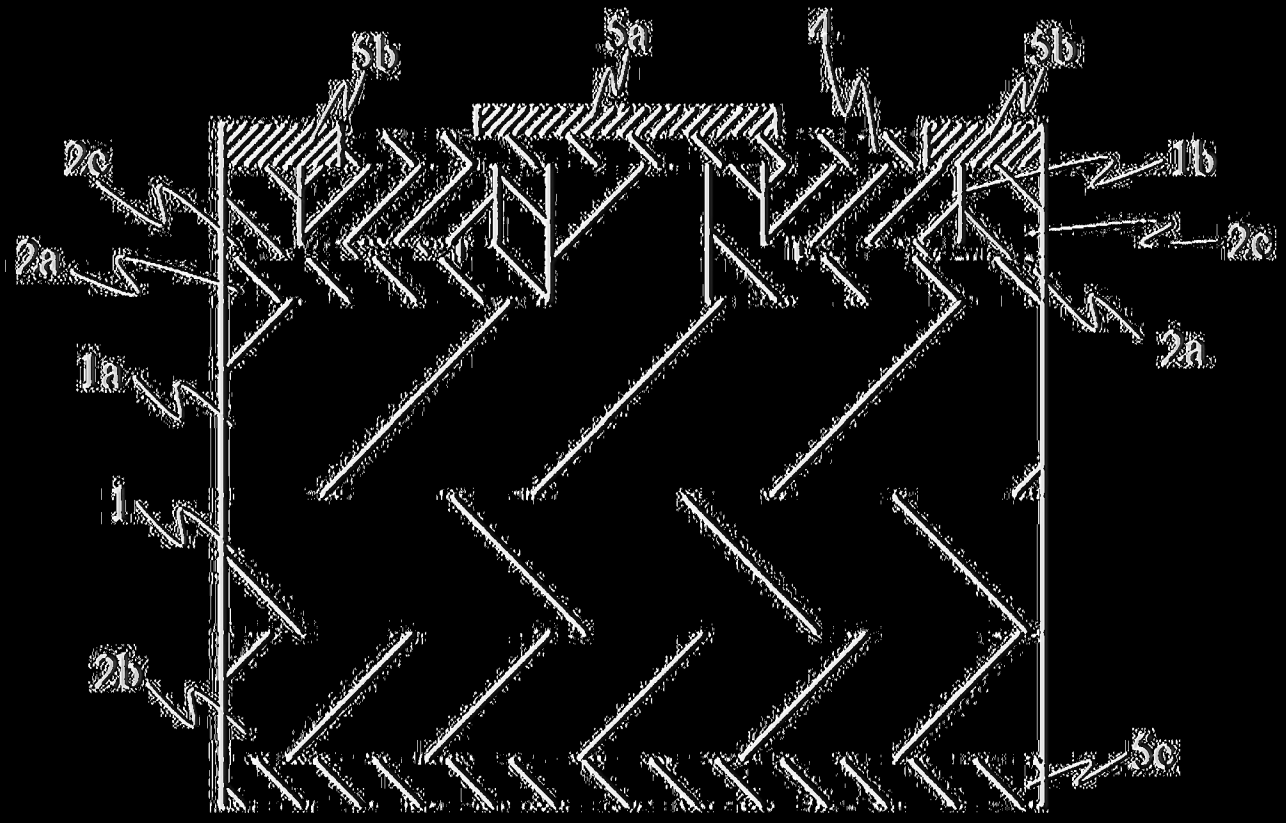
【請求項19】 如請求項 14 至 18 中任一項之半導體裝置，其中在前述半導體裝置的積層方向上，前述第一氧化物半導體層的底面位於比前述第二氧化物半導體層的底面更靠近前述 n 型氧化物半導體層側。

【請求項20】 如請求項 14 至 19 中任一項之半導體裝置，其中前述第二氧化物半導體層的電洞載子密度大於前述第一氧化物半導體層的電洞載子密度。

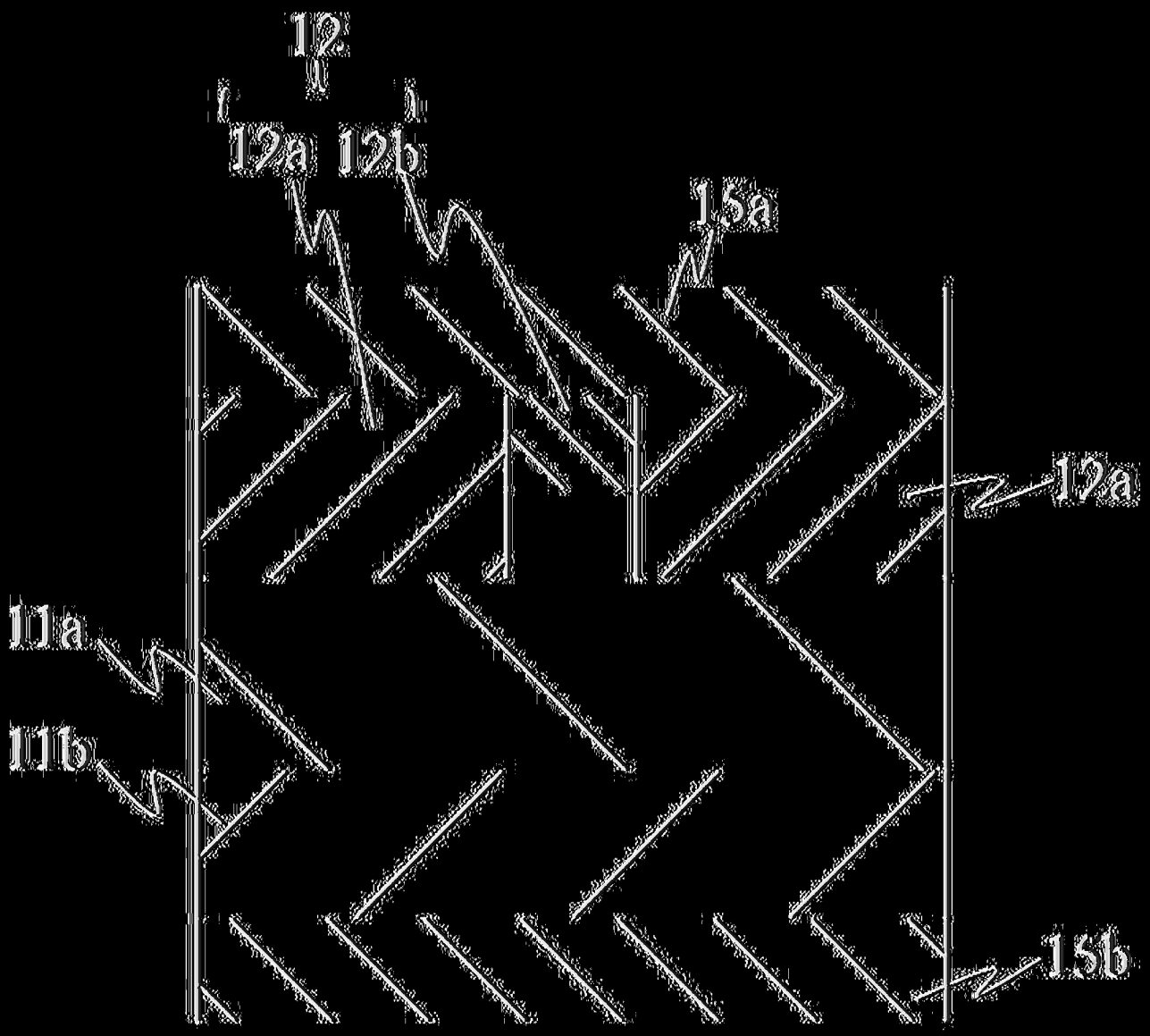
【請求項21】 一種電力轉換裝置，其係使用如請求項 1 至 20 中任一項之半導體裝置。

【請求項22】 一種控制系統，其係使用如請求項 1 至 20 中任一項之半導體裝置。

【發明圖式】



【圖1】



圖(圖2)

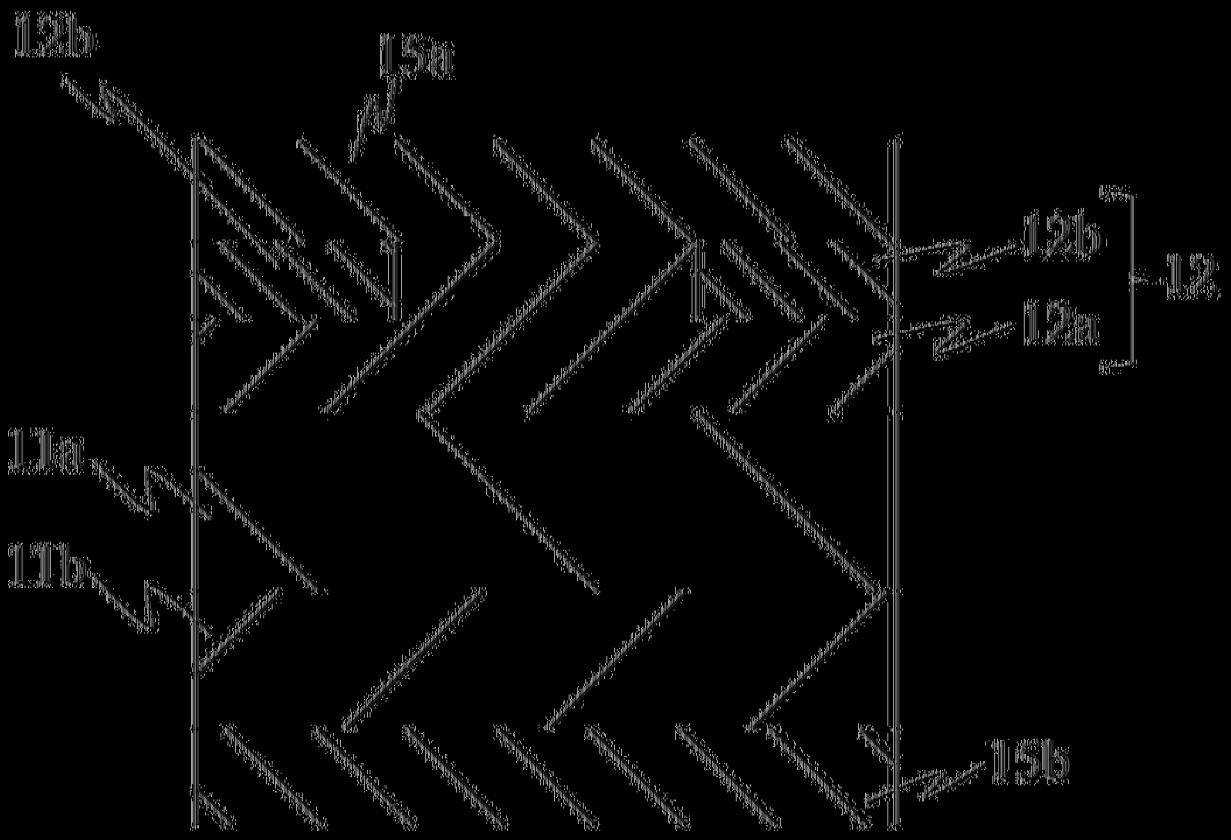


圖3

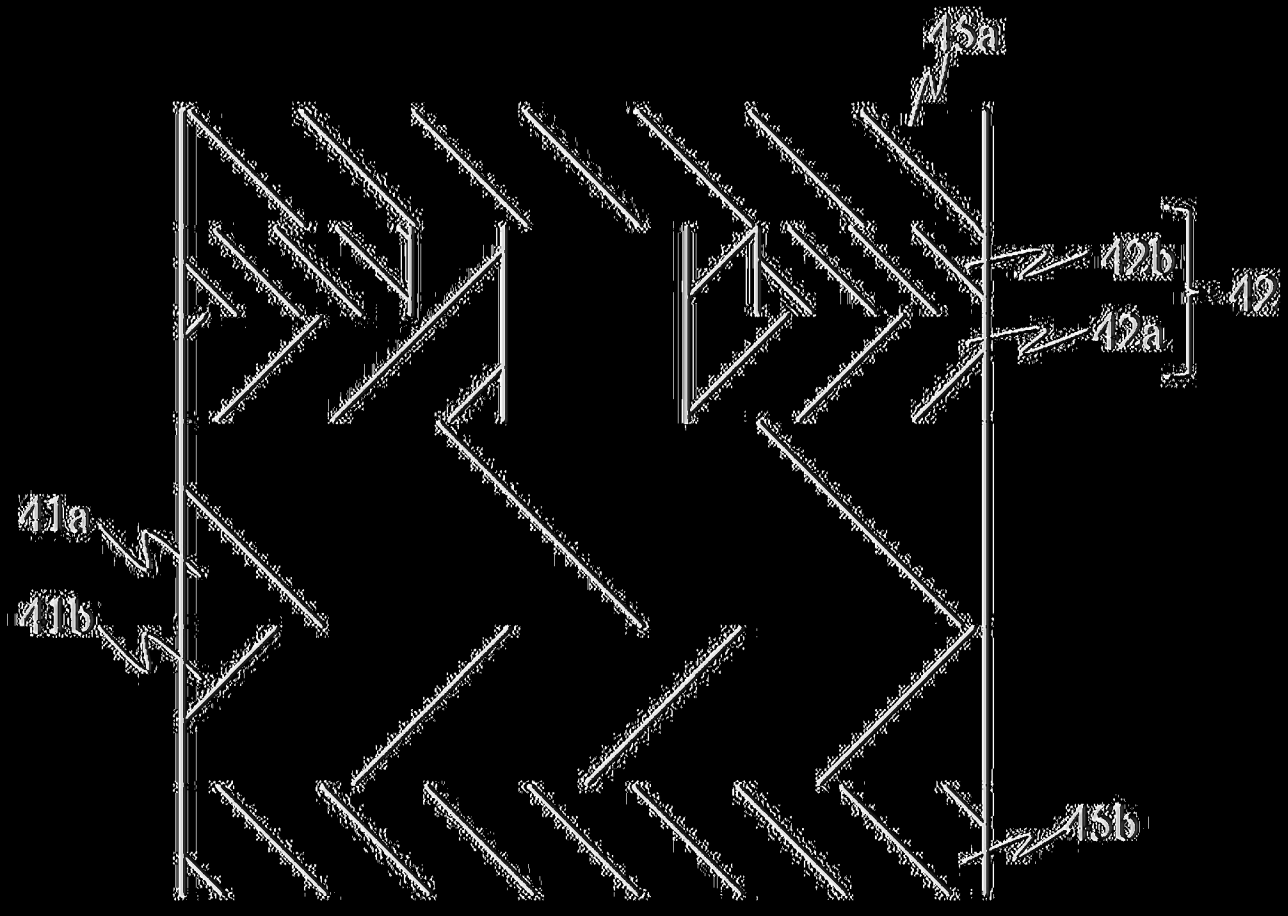


圖4

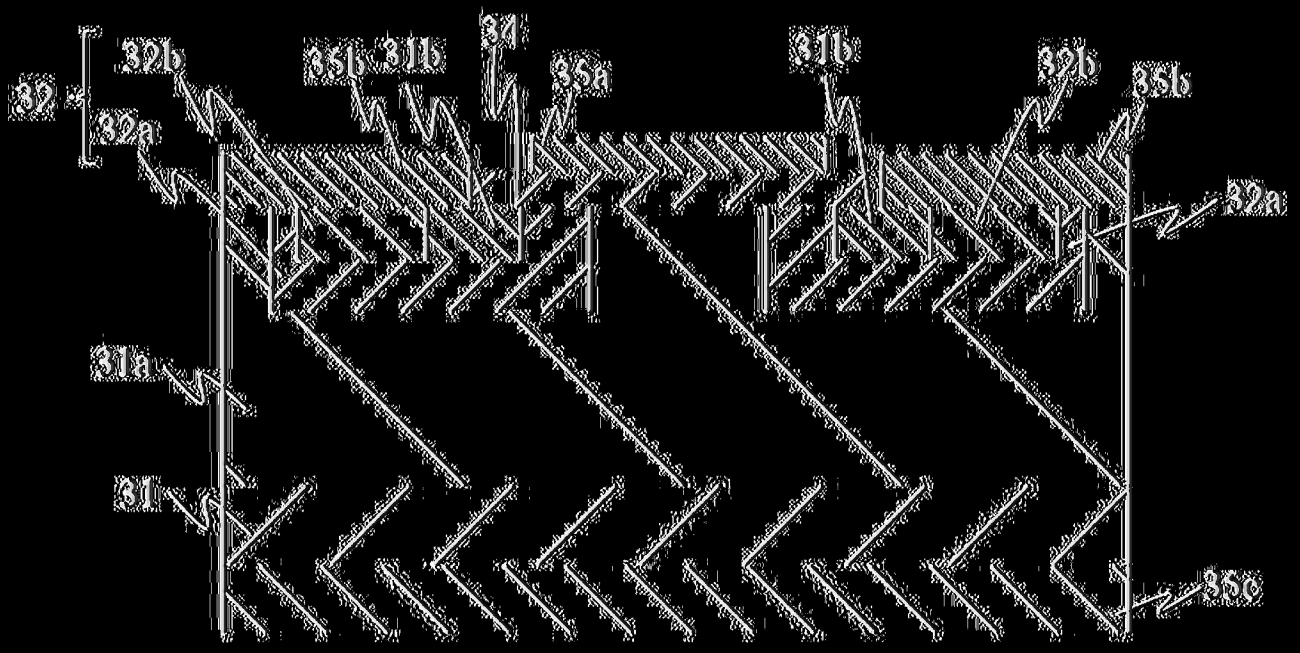


圖5

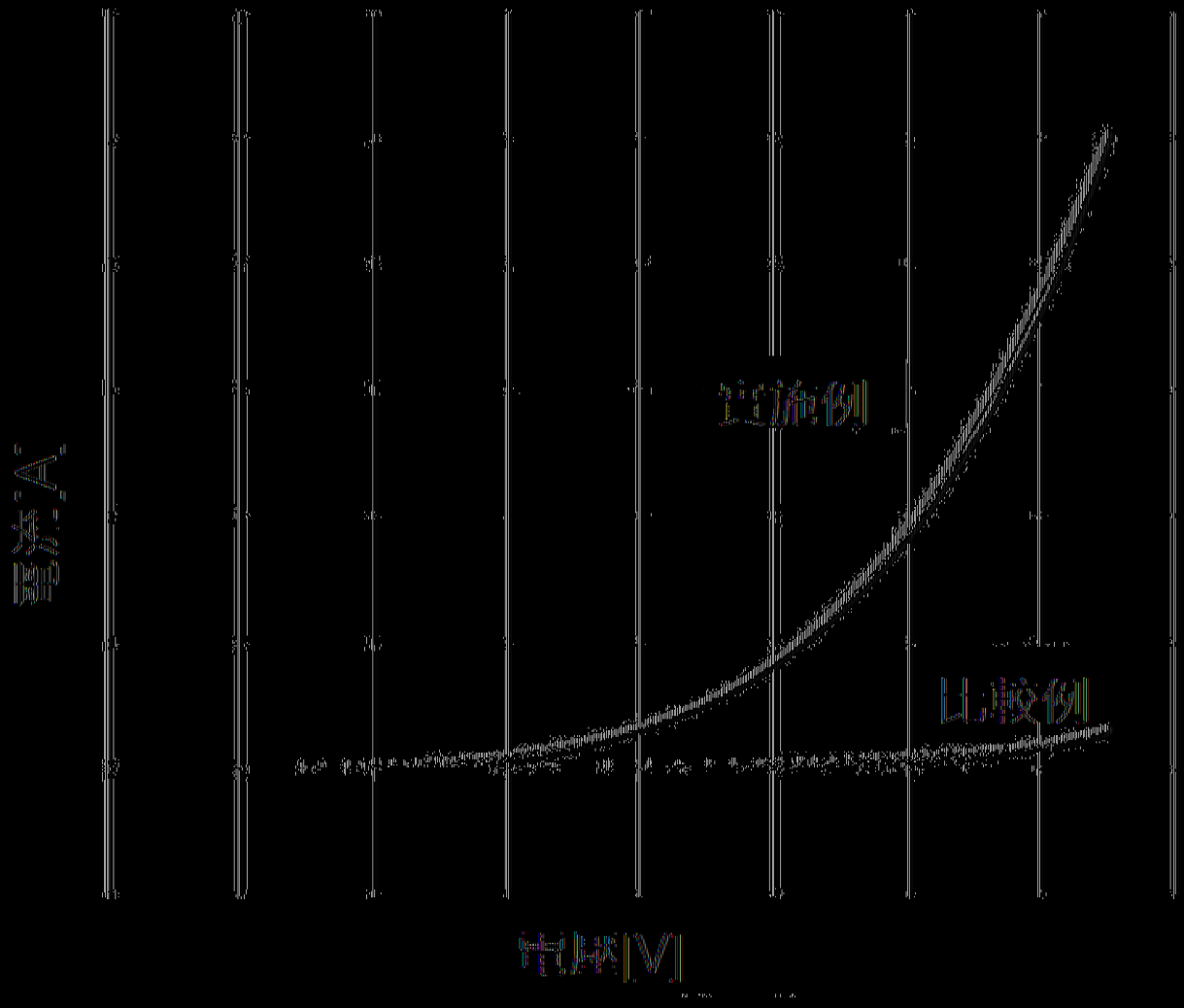


圖6

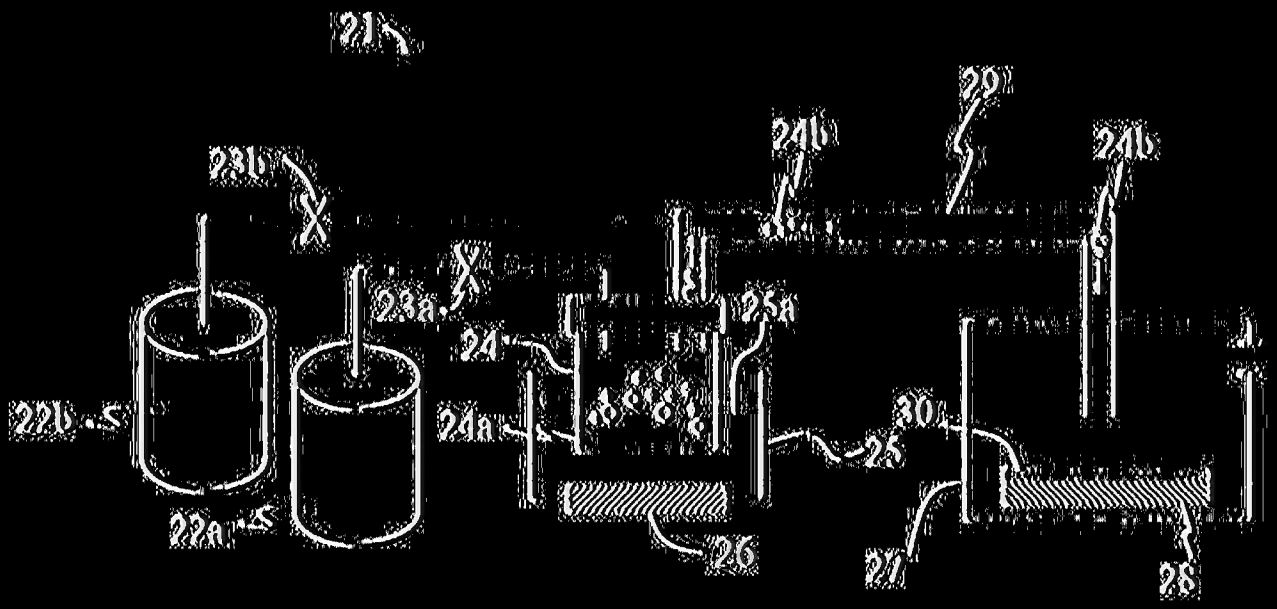

21
29
24b
24b
23b
23a
24
25a
22b
24a
30
25
22a
26
27
28

圖7

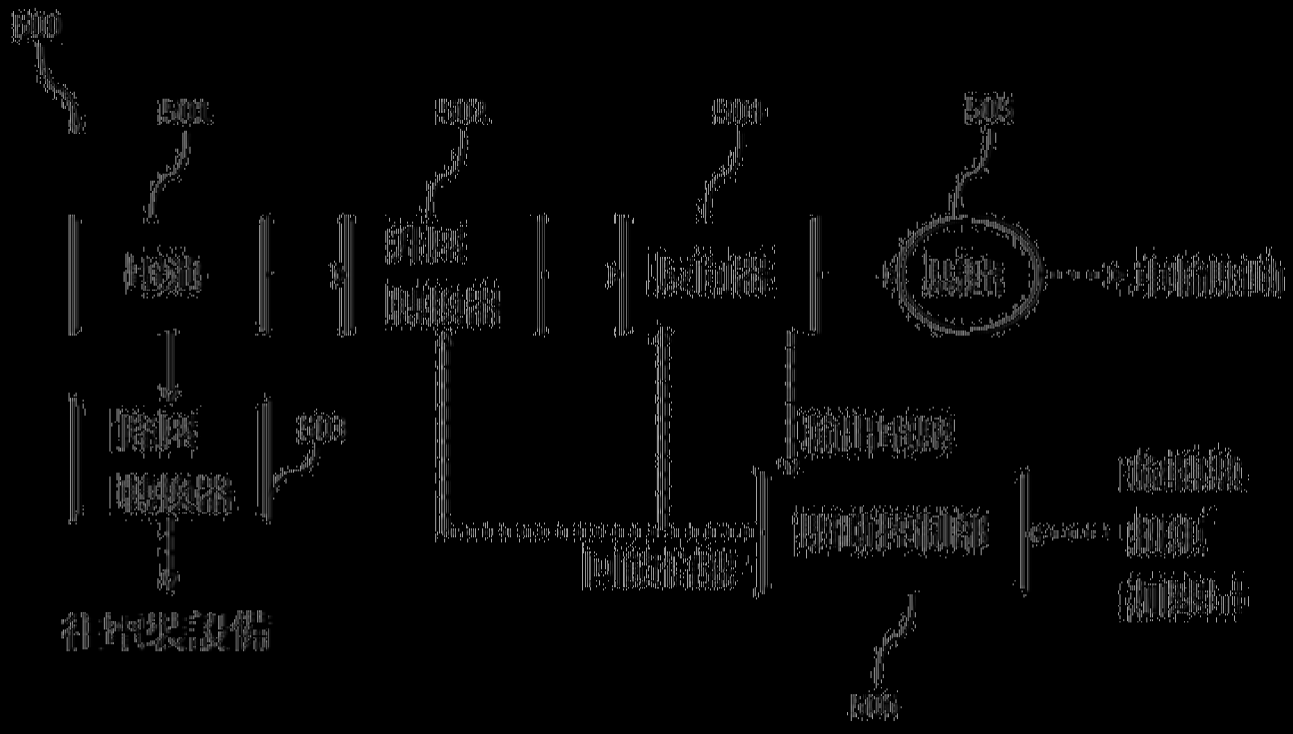

600
501
502
503
504
電池
計時單元
比較單元
感測器
移動機構
電池
降壓轉換器
502
引擎點火設備
輸出控制單元
輸出控制
單元
505
(加速器)

圖8

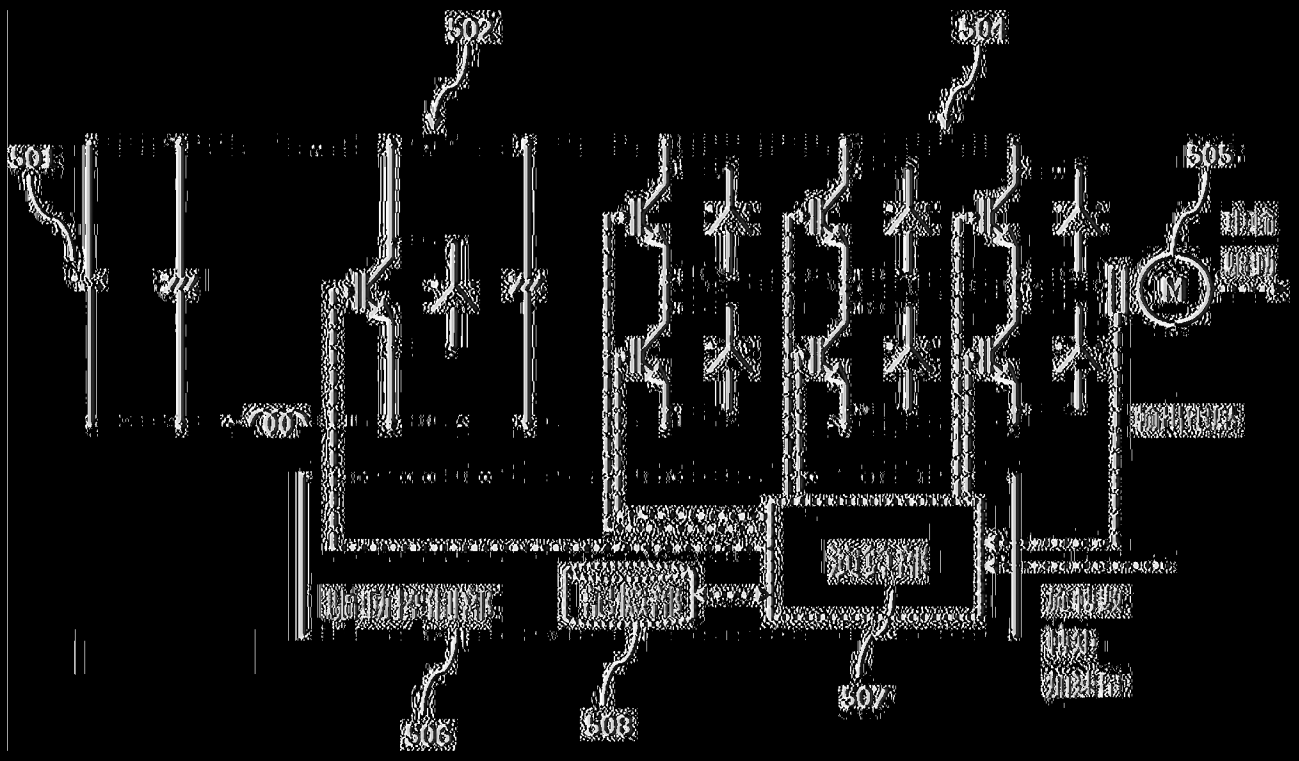


圖9

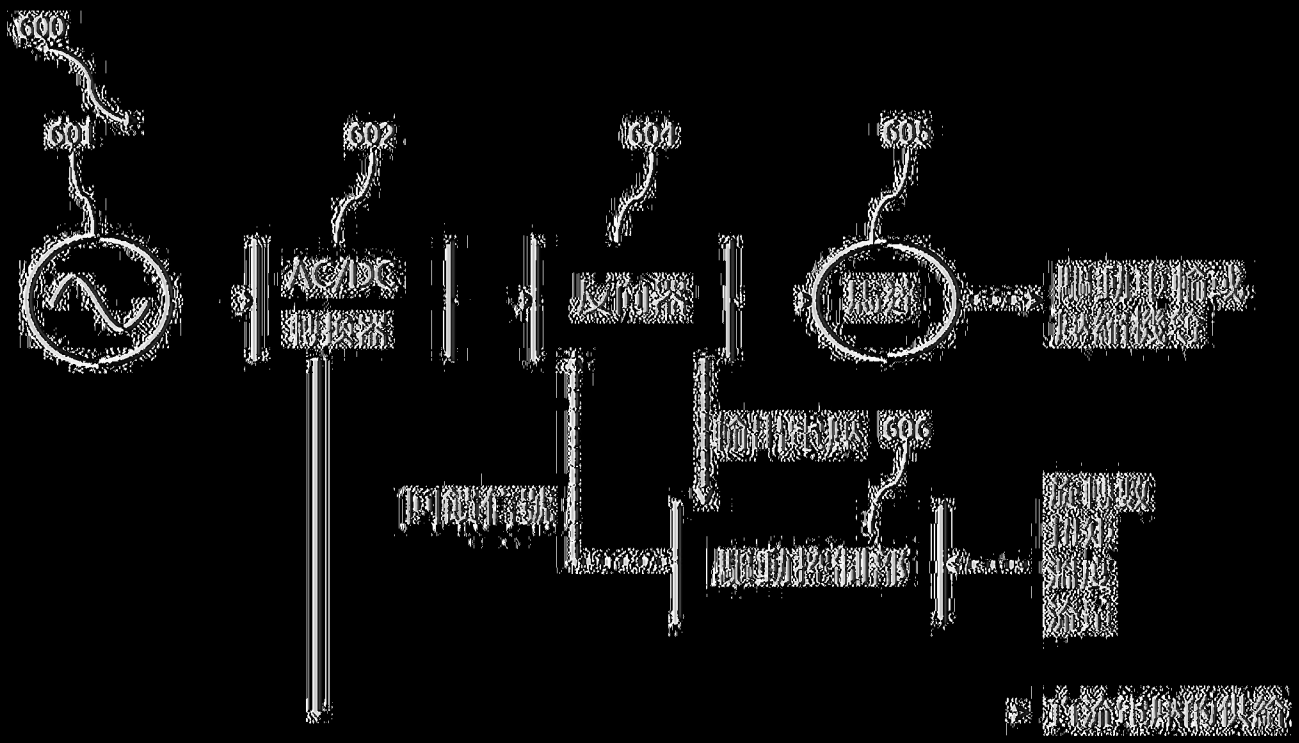


圖10

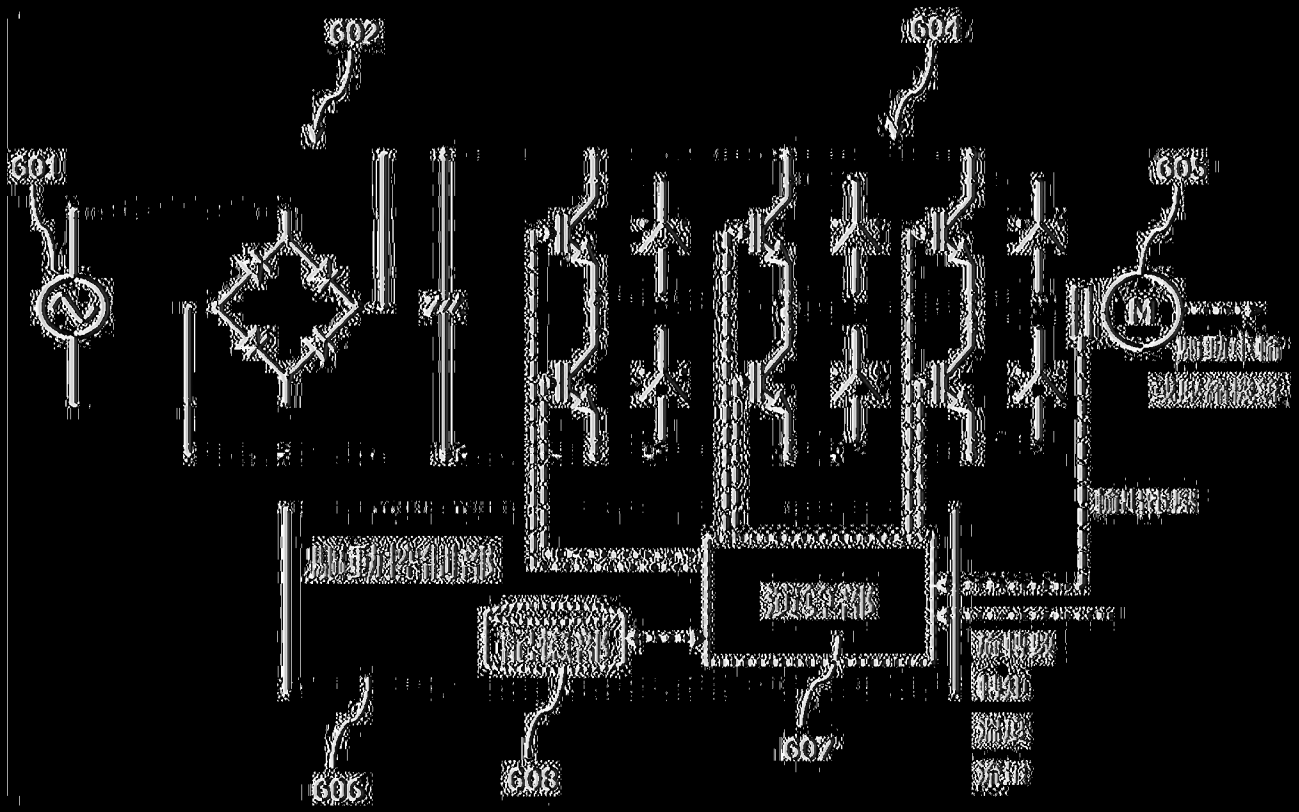
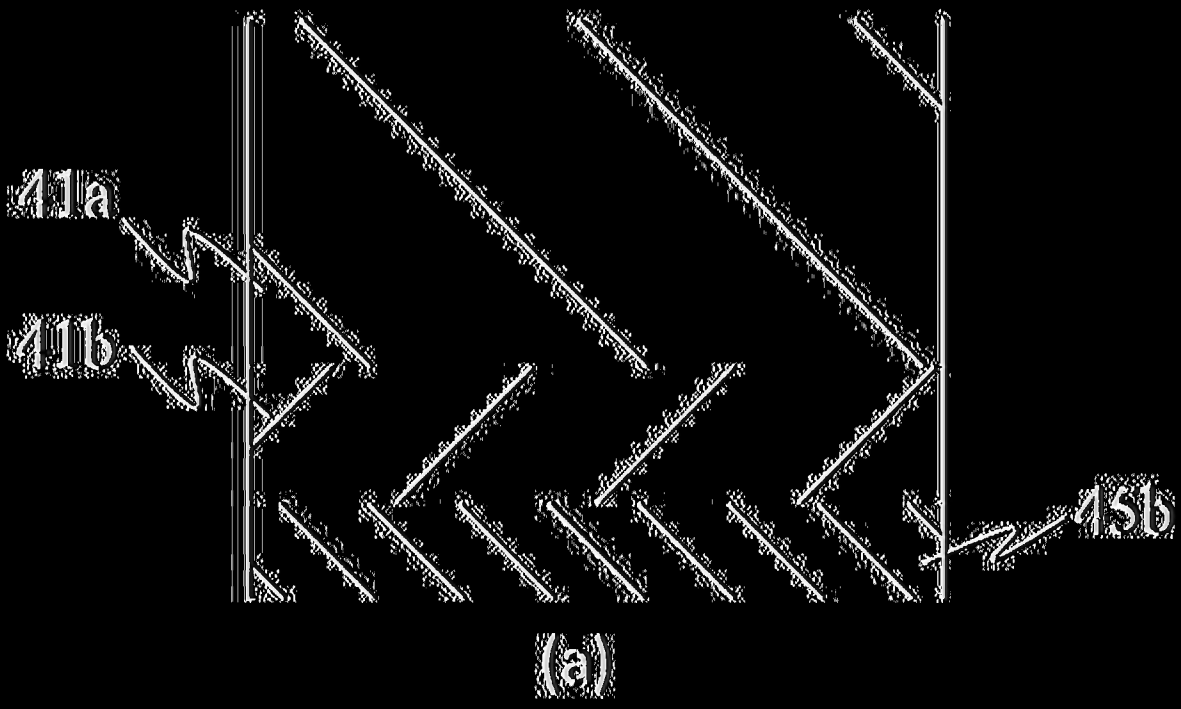
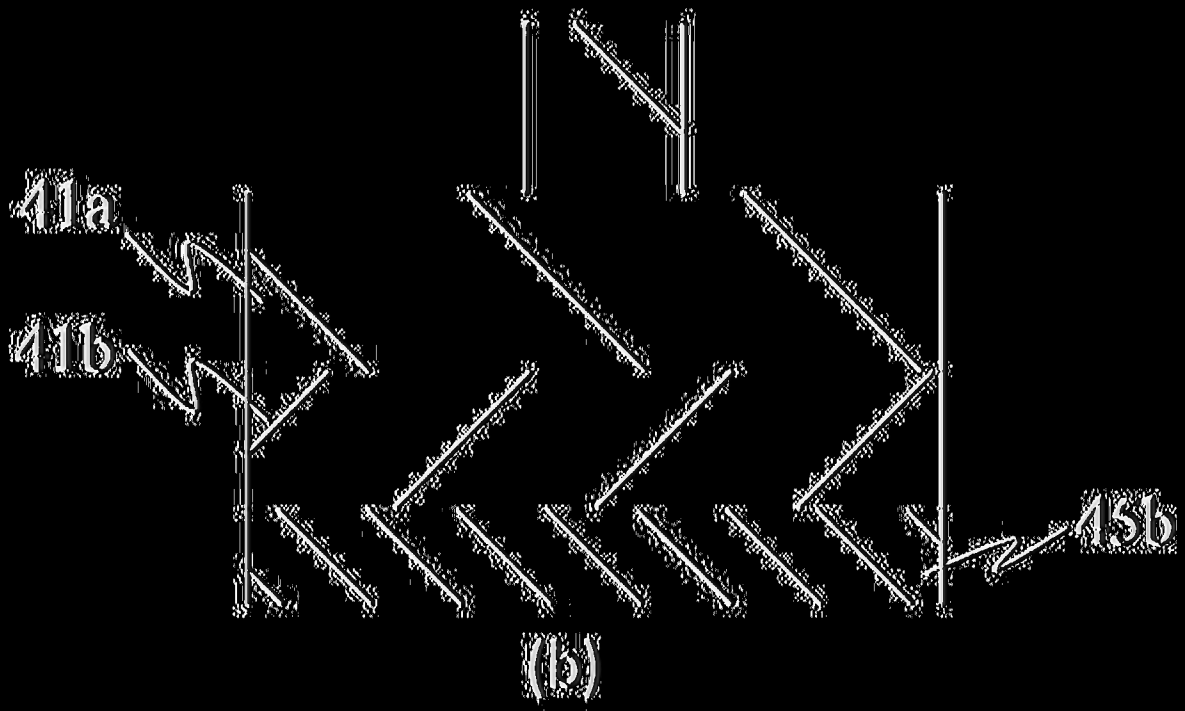


圖11

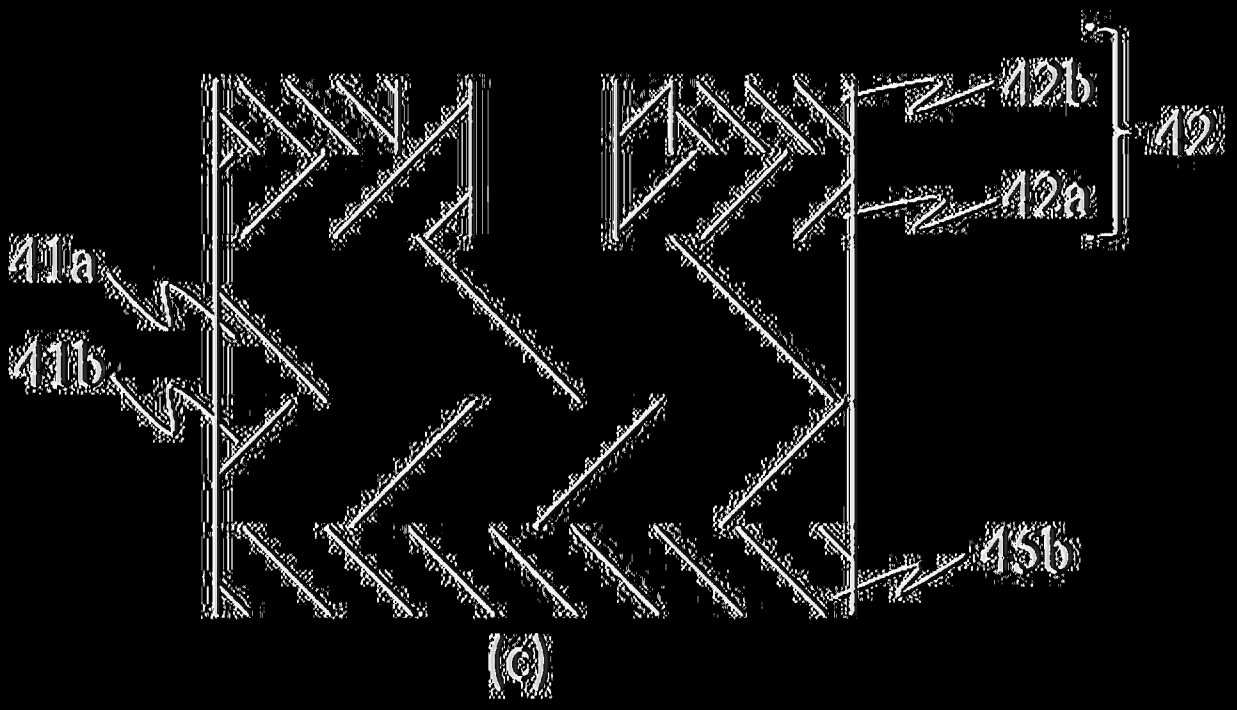


(a)

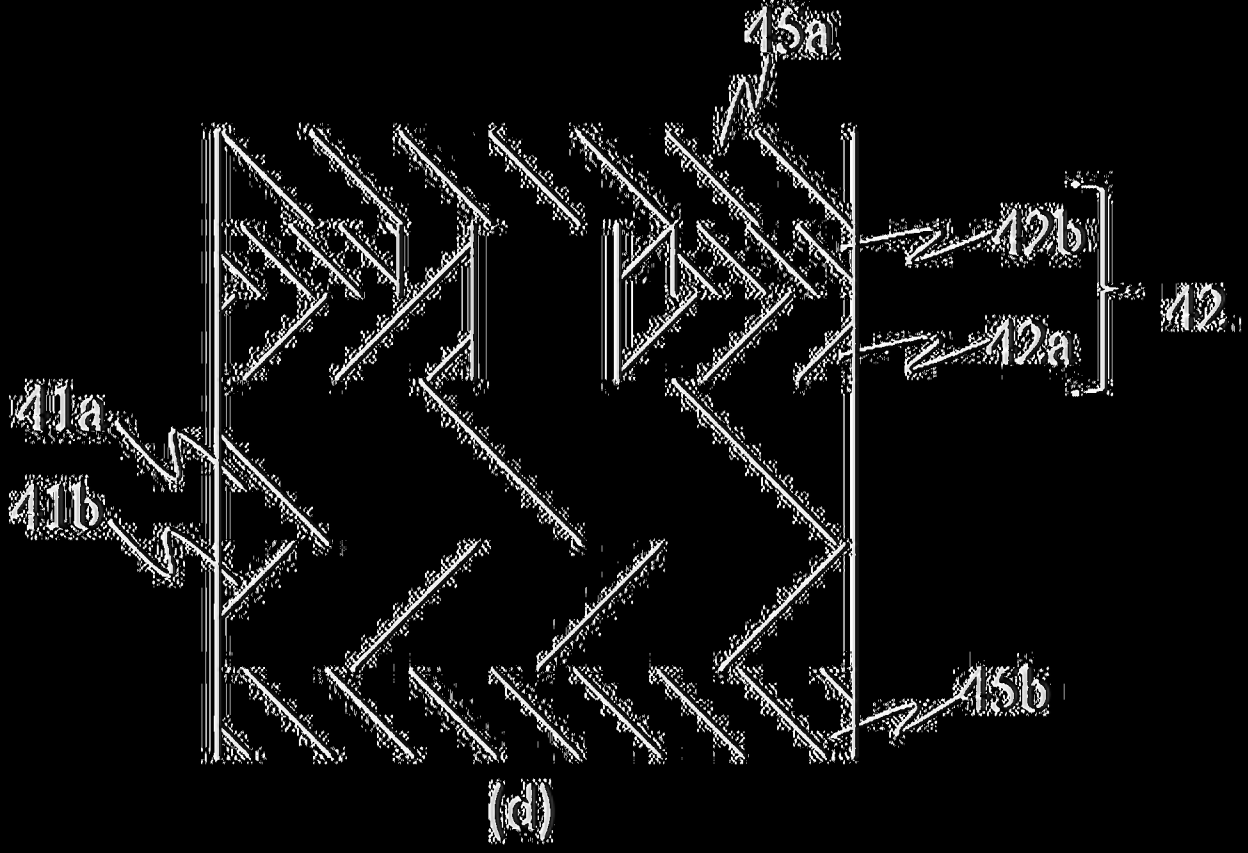


(b)

[圖12]



(c)



(d)

[圖13]