



[12] 发明专利申请公开说明书

[21] 申请号 01803580.9

[43] 公开日 2003 年 1 月 29 日

[11] 公开号 CN 1394461A

[22] 申请日 2001.9.3 [21] 申请号 01803580.9

[30] 优先权

[32] 2000.9.15 [33] US [31] 09/663,807

[86] 国际申请 PCT/EP01/10176 2001.9.3

[87] 国际公布 WO02/23958 英 2002.3.21

[85] 进入国家阶段日期 2002.7.9

[71] 申请人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 李玉山 张 劲

[74] 专利代理机构 中国专利代理(香港)有限公司

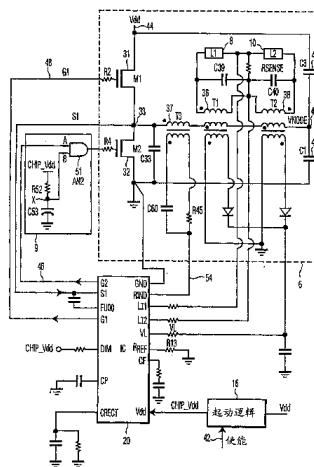
代理人 王 岳 梁 永

权利要求书 2 页 说明书 8 页 附图 7 页

[54] 发明名称 使用启动暂态电压抑制电路的电子镇流器

[57] 摘要

一种 LCD 背光反相器，包括一个电源级，该电源级包括第一电源开关和第二电源开关，给一个或多个冷阴极荧光灯供电。一种控制器产生控制信号，接收电压电平等于或大于规定门限电平的 IC 电源输入信号，以及提供驱动所述第一和第二电源开关的稳态内部振荡。一种暂态防止电路保持所述第二电源开关处于非导通状态，至少直到所述 IC 电源输入信号达到所述规定门限电压。可选地，暂态防止电路保持所述第二电源开关在非导通状态，至少直到所述 IC 电源输入信号达到所述规定电压门限值，并且还防止控制器振荡器产生所述内部振荡，至少直至 IC 电源电压达到门限值。



1. 一种给负载供电的开关模式转换器，包括：
一个电源级，包括第一电源开关（31）和第二电源开关（32），在稳
5 稳态工作期间控制至少一个负载；
一种控制器（20），接受控制器电源电压并提供驱动所述第一电
源开关和第二电源开关的稳态内部振荡；和
一种暂态防止电路（9），用于防止电源级工作，至少直到所述控
制器电源电压达到一个门限值。
10
2. 权利要求 1 的开关模式转换器，其中暂态保护电路（9）
保持所述所述二电源开关在非导通状态，至少直到所述控制器电源
电压达到门限值。
15
3. 权利要求 1 的开关模式转换器，其中暂态防止电路 9 防止
所述振荡器产生所述内部振荡，至少直到所述控制器电源电压达到
所述门限值。
4. 权利要求 2 或 3 的开关模式转换器，其中暂态防止电路包
括具有相应的 RC 时间常数的一个电阻（R52）和一个电容（C53），
该 RC 时间常数保持第二电源开关（32）在非导通状态，至少直到所
述控制器电源电压达到所述门限值。
20
5. 权利要求 4 的开关模式转换器，其中所述 RC 时间延迟输入
到所述电源级模块用于驱动所述电源开关的控制信号中的一个，
至少直至所述控制器电源电压达到所述门限值。
25
6. 权利要求 1 的开关模式转换器，其中所述第一和第二电源开关
包括 N 沟道功率 MOSFETS，连接成半桥结构。
30
7. 权利要求 1 的开关模式转换器，其中所述开关模式转换器是一
种液晶显示背光反相器。

8. 权利要求 1 的开关模式转换器，其中所述负载是荧光灯。

9. 权利要求 6 的开关模式转换器，其中所述荧光灯是冷阴极荧光
5 灯。

10. 权利要求 9 的开关模式转换器，其中所述冷阴极荧光灯为液
晶显示器提供照明。

使用启动暂态电压抑制电路的电子镇流器

本发明总体上涉及荧光灯镇流器，更具体说，涉及用于提供暂态预防的电路，此电路用于可调光的冷阴极荧光灯（CCFL）镇流器。
5

出于安全和可靠性的考虑，通常在电子镇流器中需要开路保护。如果在电子镇流器中没有保护功能，当没有灯连接到镇流器的输出，即没有负载时，在镇流器的输出端将产生一个非常大的不理想的电压。在这种不带负载的情况下，镇流器的输出电压可能 5 倍于带载时的标称输出（例如，电压达到 3500 V 而不是 700 V）。这种过压状态会损坏镇流器元件，并且/或者会导致镇流器陷入不期望的运行状态，并最终损坏镇流器。
10
15

在美国专利 No. 5,680,017、No. 6,011,360、和 No. 6,084,361 所描述的灯驱动电路中，需要过压保护；以上每项专利的内容在此引作参考。
15

图 1 所示的是依据现有技术的液晶显示器（LCD）背光反相器的框图，总体上用标号 100 表示。LCD 背光反相器 100 典型地包括一个电源级模块 6，用于控制诸如 L1 8 和 L2 10 的灯。灯 L1 8 和 L2 10 可以但并不仅限于照亮台式计算机（图中未画出）的液晶显示器（LCD）。
20 LCD 背光反相器 100 还包括一个启动逻辑模块 16、一个短路/开路保护模块 15、和一个控制 IC（集成电路）20。应当注意，稍作修改后，一个脉宽调制模块可以被加入到图 1 的电路结构中，来控制 IC20 和电源级模块 6 之间的信号。
25

IC20 执行多项功能，包括：通过检测灯的电流和电压来调节灯的功率，接收和输出控制信号及非控制信号，产生一个内部振荡来驱动作为电源级模块一部分的电源开关（图中未画出）等。
30

如图 1 所示，两个控制信号 G1 和 G2 表示驱动电源级模块 6 内部的半桥开关的输出控制信号，这两个信号调节电源级模块 6 内部变压器的输出功率，以驱动 L1 和 L2。在正常运行状态下，启动逻辑模块 16 为 IC20 供电（见信号 Chip_V_{dd}）并且防止 IC20 在故障状态下或当启动逻辑模块 16 的使能信号没有激活时获得电源。启动时，信号 Chip_V_{dd} 将沿斜坡上升达到一个门限值，V_{don}。达到门限电压 V_{don} 后，

IC20 据说处于振荡模式。启动逻辑模块 16 还被用于禁止 IC20 以防止检测到的过电压损坏 IC20，后面将进一步说明。

图 2 描述了图 1 中的具体元件并且给出了图 1 中电源模块 6 的详细电路图。电源级模块 6 基于电压反馈型半桥谐振转换器，用于提供高启动电压（例如：>1700V_{rms}）来点亮灯，和提供电流源驱动以便控制导通状态下的灯高效（就是说，>85%）运行。如图 2 所示，电源级模块 6 包括两个电源开关 M1 31 和 M2 32。在本实施例中，M1 31 是一个高端电源 MOSFET 开关，M2 32 是一个低端电源 MOSFET 开关。在备选方案中，电源开关可能是绝缘栅双极型晶体管（IGBT）。半桥开关 M1 与 M2 各自被非重叠栅极信号 G1 和 G2 驱动在恒稳态运行模式。如图所示，电源开关被布置为半桥结构，其公共点 33 是 L-L-C 谐振电路的电源，该电路包括电感 T3 37、变压器 T1 36、T2 38 和电容 C39 及 C40。如图所示，灯 L1 8 被连接到变压器 T1 36 的次级绕组，灯 L2 10 被连接到变压器 T2 38 的次级绕组，没有镇流电容。在示范实施例中，灯 L1 8 和 L2 10 是冷阴极荧光灯（CCFL）。本领域的技术人员都知道，在不同的应用中，其它类型的负载可以替换灯 L1 8 和 L2 10。由于不使用镇流电容，输出变压器的无功功率得以最小化。两个灯 L1 8, L2 10 共用一个公共地及一个公共灯电流检测电阻 RSENSE。

电源开关 M2 32 被 IC20 提供的控制信号 G2 46 驱动交替导通，电源开关 M1 31 被 IC20 提供的控制信号 G1 48 驱动交替导通。灯的功率调节由闭环反馈控制完成。灯电压在输出变压器 T1 36 和 T2 38 的次级绕组的紧耦合线圈上获得，而灯电流通过与灯串联的电阻 RSENSE 进行检测。在 RSENSE 上检测到的灯电流作为 IC20 管脚 LI1 和 LI2 的输入来表示灯的平均电流。然后，IC20 在某一方向上驱动半桥的频率来实现控制器的参考输入所要求的灯功率。在这种情况下，参考输入是控制器的 DIM 输入管脚。

下面将继续参考图 2，描述现有技术中的液晶显示器背光反相器的启动顺序，以说明现有技术不能保护启动过压暂态的这一局限性。

首先，（即启动期间）电源开关 M1 31 和 M2 32 处于非导通状态。ENABLE 42 处于关状态，因此输入信号 Chip_V_{dd} 43 处于关状态。反相器 100 的输入 V_{dd} 44 施加到电路，从而在 C3 40 与 C1 41 之间的公共点处的节点电压 VNODE 40 将被充电到 V_{dd}/2，因为 C3 40 和 C1 41 有

相同的电容值。当 ENABLE 信号 42 切换到开状态的时候，由电源电压 V_{dd} 44 供电的 IC20 电源端 Chip- V_{dd} 43 从 0v 起缓慢充电，并且作用到 IC20 标有 V_{dd} 的管脚。IC20 电源 Chip- V_{dd} 43 缓慢充电达到一个门限电压 V_{don} 。达到门限值 V_{don} 前，作为响应，IC20 将激活管脚 G2，使得 5 输出信号保持 G2M2 32 在开状态，而高端电源开关 M1 31 在关状态。

如前所述，在 Chip- V_{dd} 达到门限值 V_{don} 前，IC20 不发生振荡。在 IC 电源 Chip- V_{dd} 43 达到门限值 V_{don} 前，M2 32 保持在开状态，由此产生由 T2，T1，T3 及 M2 构成的一条路径，从而允许节点 VNODE 40 放电至零。这就在感应电感 T3 37 中产生了一个直流偏移（非对称），该 10 直流偏移被转换为一个沿导线 54 的不平衡感应信号。该电压不对称被 IC20 的输入电感电流检测管脚 RIND 检测到，这样会驱动半桥频率不合要求地向谐振频率降低。特别是，信号 G2 和 G1 过早地开始在不符合要求的低频振荡，由此，在不符合要求的低频速率，分别驱动低端和高端电源开关 M2 32 与 M1 31。低开关速率是不理想的，因为它接 15 近由谐振电感 T3、变压器 T1 36、T2 38 及电容 C39 和 C40 形成的 L-L-C 谐振电路的谐振频率，从而导致启动电压暂态。

以不理想的低频率驱动电源开关 M1 31 和 M2 32 是因为该控制器为导通时间型控制器而非频率控制器。导通时间型控制器的描述详见美国专利 6,084,361。导通时间型控制器的特征在于它以非直接方式控制开关频率。特别地，频率控制是通过对外部电感过零的响应来完成的。相反，频率控制器并不依赖于外部感应信号来完成频率控制，因此更少地免除了过压暂态。 20

图 3 是说明前面描述的过程的波形图。如图所示，通道 1 表示从电压 V_{dd} 44 输出的 IC 电源 Chip- V_{dd} 43。在 Chip- V_{dd} 43 达到预设门限电压 V_{don} 之前，IC20 保持 M2 32 管子处于开状态。该与 Chip- V_{dd} 相关的时间 49（即 Chip- V_{dd} 达到门限水平 V_{don} 之前的时间）导致了 M2 开关工作在如 A（见通道 4）所示的不理想的低频。通道 2 表示 VNODE 40 电压，如图所示，在启动期间即 V_{don} 达到之前，通过由 M2 32 构成的至地的路径首先被放电至 0v。然后，VNODE 40 从零开始增长，在 T3 37 25 中产生了如上讨论的不对称电感电流。通道 3 说明了 IC20 RIND 输入端检测到的电感电流不对称（注意波形左边的不对称尖峰）。通道 4 说明被检测到的不对称的结果。具体而言，如图所示，开关 M2 32 在 30

开始时被以不理想的低开关速率或频率驱动，该频率接近导致启动过压暂态的 L-L-C 串联谐振电路的频率（见时间段 A）。应当注意，这个暂态持续一段延长时间（例如：400: 秒），因为电容 C1 41 和 C3 40 相对较大（例如，各自为 100: f），所以节点 VNODE 40 需要相对较长的暂态时间才能稳定在 $V_{dd}/2$ （见点 B）。在这段时间里，开关 M2 32 的低开关速率持续到 VNODE 40 重新稳定到 $V_{dd}/2$ 为止。

现有技术配置的另一个不理想的结果是：由于暂态时间长，反相器可能无法启动。

因此，需要提供一种液晶显示背光反相器，控制灯工作于更稳定的启动状态。防过压电路应该具体解决使电感电流波形重新变为对称所要求的相对较长的暂态时间。

本发明提供了一种改进型的液晶显示器（LCD）背光反相器，它克服了与现有技术有关的问题。更具体地说，本发明提供了一种电路，用于防止 LCD 背光反相器中的启动暂态（即过压状态）。

本公开内容的第一实施例中，提供了一种改进型的 LCD 背光反相器，包括：一个电源级，包括给一个或多个负载（例如，灯）供电的第一电源开关和第二电源开关；一个控制器，用来产生控制信号，接收等于或超过规定门限值的 IC 电源并产生驱动第一和第二电源开关的稳态内部振荡；和一个暂态防止电路，保持第二电源开关处于非导通状态，直到至少该 IC 电源达到规定电压门限。

本公开内容的第二方案中，提供了一种改进型 LCD 背光反相器，包括：一个电源级，给一个或多个负载（例如，灯）供电的第一电源开关和第二电源开关；一个控制器，产生控制信号，接收电压电平对应于所述电压源的电压电平的 IC 电源输入信号，并产生和输出对应于内部产生的驱动所述第一和第二电源开关的振荡的信号；和一个暂态防止电路，防止所述振荡器产生所述内部产生的振荡，直到至少所述 IC 电源输入信号达到规定门限值。

根据以下对于本发明的说明实施例的详细描述，同时参考配图，本发明的上述特性将会变得更为明显和易于理解。其中，

图 1 是根据现有技术的 LCD 背光反相器的框图；

图 2 是图 1 所示的 LCD 背光反相器的更详细的电路图，包括电源级模块的详细电路图；

图 3 是说明在图 2 所示的现有技术 LCD 背光反相器中电压暂态是如何发生的波形图；

图 4 是根据本发明第一实施例所构成的改进型 LCD 背光反相器的电子电路图；

5 图 5 是用以说明图 4 方案中的电压暂态如何消失的波形图；

图 6 及 6A 是根据本发明第二实施例所构成的改进型 LCD 背光反相器的电子电路图。

图中，相似的标号一般表示相同的、功能相似的、和/或结构相似的单元。

10 下面参考图 4-6 详细描述本发明在此处公开的暂态防止电路的优选实施例，图中相似的标号标识相似或相同的单元。尽管该公开的实施例设计为控制至少一盏 LCD 灯（负载）的液晶显示器（LCD）背光反相器，但是本公开暂态防止系统的实施例可以用于任何操作负载时要求暂态防止的应用。

15 第一实施例：

图 4 是本发明的暂态防止电路的第一实施例的详细电路图，总体上用标号 9 表示。图 4 中的电路 9 包括一个双输入与门 51，其中一个输入端被连接到一个有相应的 RC 时间常数的 RC 串联电路的中点。该 RC 电路包括电阻 R52 和电容 C53。该电阻和电容值由具体应用所要求的时间常数值（即， $R52*C53$ ）确定。在启动过程及随后的运行过程中，电压 Chip-V_{dd} 43 作用于电阻 R52。应当注意，在一种备选方案中，当使用脉宽调制调光逻辑模块时，图 4 中的暂态防止电路 9 可以作为该脉宽调制调光逻辑模块的一部分。

根据该第一方案的 LCD 背光反相器的运行描述如下。IC20 的输出管脚 G2 输出一个信号 G2 46，该信号作为输入在与门 51 输入端 A 提供给暂态防止电路 9。与门的输入端 B 连接到 R-C 电路的中点 X。注意到，在启动时就施加 Chip-V_{dd} 43，因此 X 点和输入 B 的电压根据 RC 时间常数增长。这样，与门 51 的输入 B 的高电平信号被延迟由 RC 时间常数（即， $R52*C53$ ）规定的一段预定时间，从而延迟了与门 51 的输出信号 G2。延迟时间固定为使输出信号 G2 46 延迟足够长的时间以使 Chip-V_{dd} 达到门限电压电平 V_{don} 所需的时间。一旦超过 RC 时间常数，输入 B 变为高电平并保持，与门 51 的输出跟随输入 A 的信号 G2。这样，

5 电路 9 就防止了电源开关 M2 在延迟时间达到之前被信号 G2 激活，从而避免发生前面定义的电压暂态。这一点是通过以下过程实现的：使电源开关 M2 32 的激活延迟足够时间（即延迟输出信号 G2），直到源于电压反相器 100 的输入 V_{dd} 44 的信号 Chip- V_{dd} 43 至少达到门限水平
10 V_{don} ，以防止电源开关在接近于 L-C 串联谐振电路的谐振频率的不理想的低频发生振荡，从而防止因此而产生的不理想的启动电压暂态。

10 图 5 是说明图 4 的上述过程的波形图，其中，每一通道的水平轴是标准的。如图所示，通道 1 表示信号 Chip- V_{dd} 43，象在现有技术中一样，它从电压反相器 100 的输入端 V_{dd} 44 输出。然而，与图 3 中描绘的波形不同的是，图 5 中的通道 2 表明，由于暂态防止电路 9 产生的信号 G2 的延迟，从而保持 M2 处于关状态，信号 VNODE 40 在 Chip- V_{dd} 增长到值 V_{don} 时保持常数而且是一个正值。通常，RC 时间常数的延迟时间多少有些任意，因为决定条件仅仅是延迟足够长的时间来允许控制器电源电压达到门限值。象在现有技术情况下一样，Chip- V_{dd} 43 要求一段有限时间，以便沿斜坡上升到门限电平，然而，与现有技术情况不同的是，如通道 2-4 所表示，由于 VNODE（通道 2）没有象现有技术情况下一样放电到零值，因此不理想的启动电压暂态不会发生。由于 VNODE 40 不放电（因为在此期间暂态防止电路 9 保持开关 M2 不激活），RIND 检测管脚（通道 3）没有检测到电感电流不对称。因此，
15 作为响应，低频时开关 M2 不振荡（通道 4）。而且，输出门信号 G2 保持在关状态，直到 Chip- V_{dd} 至少达到使开关管子 M2 工作在所示的适当开关频率的门限电压。
20

第二实施例：

25 图 6 是第二实施例的详细电路图，包括的本发明的暂态防止电路，总体上用标号 9A 表示，见图 6A 中的放大图。电路 9A 包括一个双输入与非门 71，其一个输入端连接到具有相应 RC 时间常数（即， $R52*C53$ ）的串联 RC 电路的中点 X。应当注意，在一种备选实施例中，当使用脉宽调制（PWM）调光逻辑模块时，图 6 的暂态防止电路 9 可作为 PWM 调光逻辑模块的一部分。电路 9 提供的暂态防止是通过防止 IC20 在启动
30 阶段发生内部振荡来实现的。这样，禁止激活输出管脚 G2，从而防止低端电源开关 M2 32 在 IC20 输入管脚电压达到门限电平 V_{don} 之前变为导通状态。

参考图 6 及 6A，运行时，IC20（见图 6）的输出管脚 G2 输出一个信号 G2 作为暂态防止电路 9A 的与非门 71 的第一输入。与非门 71 的第二输入从包括 R52 与 C53 的 RC 电路的中点 X 得到。对于图 6A 的 RC 电路，中点 X 处的电压在时间常数 RC 内从 $Chip_V_{dd}$ （一个高值）减小至零。因此，在启动期间，与非门 71 的输出与 G2in 信号相反。如前所述，在启动期间，IC20 保持 G2 在高电平，由此 G2in 保持高电平，而与非门 71 的输出处于低电平。

暂态防止电路 9A 有两个输出，第一个输出信号 Osc_Enable 73 连接到 P 沟道 FET Q1 64（见图 6）的一个输入端。在其它实施例中，Q1 可以实现为双极型 PNP。众所周知，施加到 P 沟道 FET 栅极的低电平信号就可以保持该开关处于开状态。如图 6A 所示，Osc_Enable 73 由与非门 71 的输出 Y 提供，因此，如上所述，Osc_Enable 73 被保持在低电平一段由 RC 电路的 RC 时间常数确定的时间，这样保持开关 Q1 64 处于开状态。通过保持 Q1 64 在开状态，输入管脚 CF 通过电源 $Chip_V_{dd}$ 有效地保持在高电压，从而防止信号输出 G2 的振荡。这一点是通过例如在振荡器电容上保持一个电压而实现的，振荡器电容用于产生振荡信号，如 G2。

这样，就防止了 IC20 在启动阶段产生不理想频率的内部振荡，即防止 G2 在由 RC 时间常数 ($R52*C53$) 确定的时间内发生振荡。过了 RC 时间常数后，RC 电路 X 点提供的输入 B 变低。当输入 B 降低的时候，与非门 71 的输出保持为高（与 A 点的 G2in 无关），从而 Osc_Enable 保持为高电平，因此 Q1 64 关断，并且因为 CF 不保持高电平，所以允许振荡。

应当注意，除了防止由 RC 时间常数 $R52*C53$ 决定的时间内在 IC20 中发生内部振荡，开关 M2 32 也在由 $R52*C53$ 时间常数确定的同样周期内保持关的状态。这是由于与门 I4 75 的输出 (Z) 保持在逻辑低电平。因为 AC 输入源自与非门 71，所以在与门 I4 75 的输出端被保持低电平，与非门 71 的相应的输出在启动阶段根据 $R52*C53$ 时间常数保持在低电平。启动以后，与非门 71 的输出如上所述处于高电平，从而与门 75 的输出跟随输入端 D 的输入信号 G2in。

射极跟随器电路 77 的输出 G2out 实际上和与门 75 的输出 Z 相同。与门 75 的输出 Z 耦合到射极跟随器电路 77，该射极跟随器电路 77 的

作用就像信号缓冲器，用于传递信号 Z 75 作为暂态防止电路 9A 的第二输出信号 G2out。因此，启动后，G2out 跟随 G2in.

应当理解，对于此处公开的实施例可以作多种修改，上面的描述不应作为限制，而只是作为优选方案的范例。本领域的技术人员将会预
5 见到权利要求的范畴和主旨之内的其它实施方案。

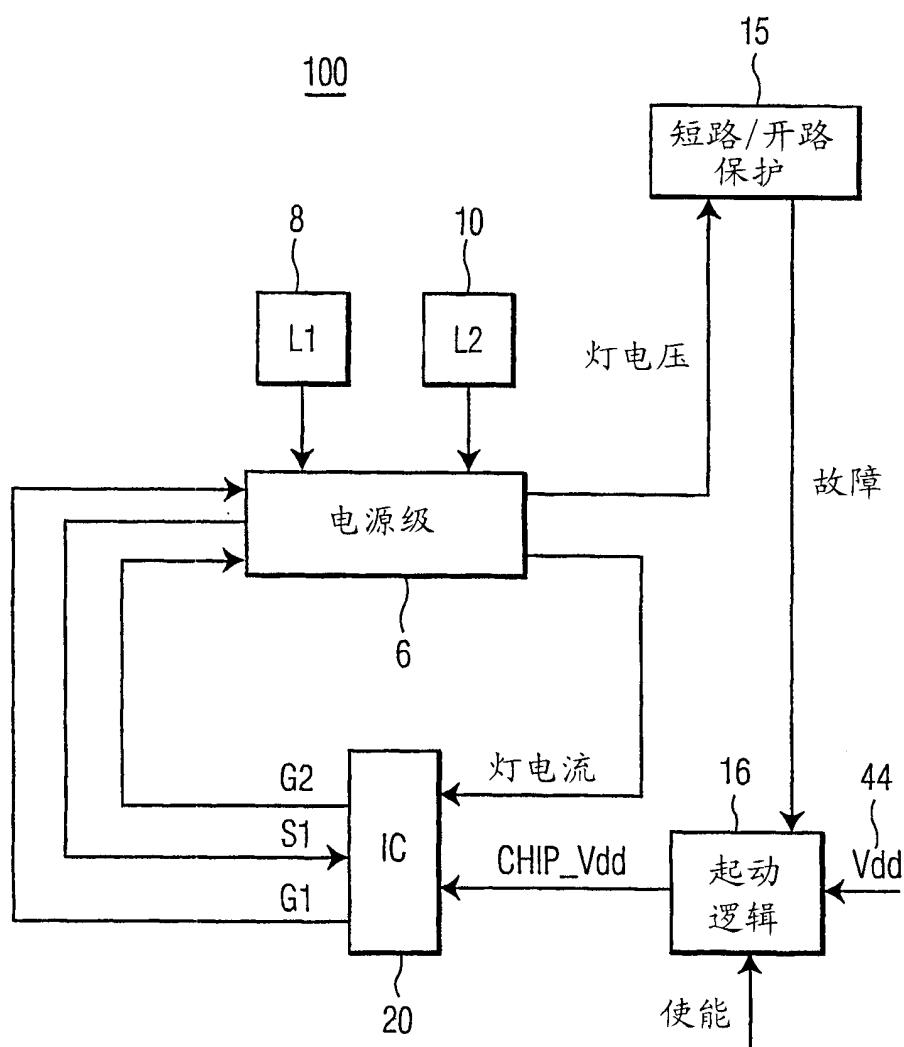


图 1
(现有技术)

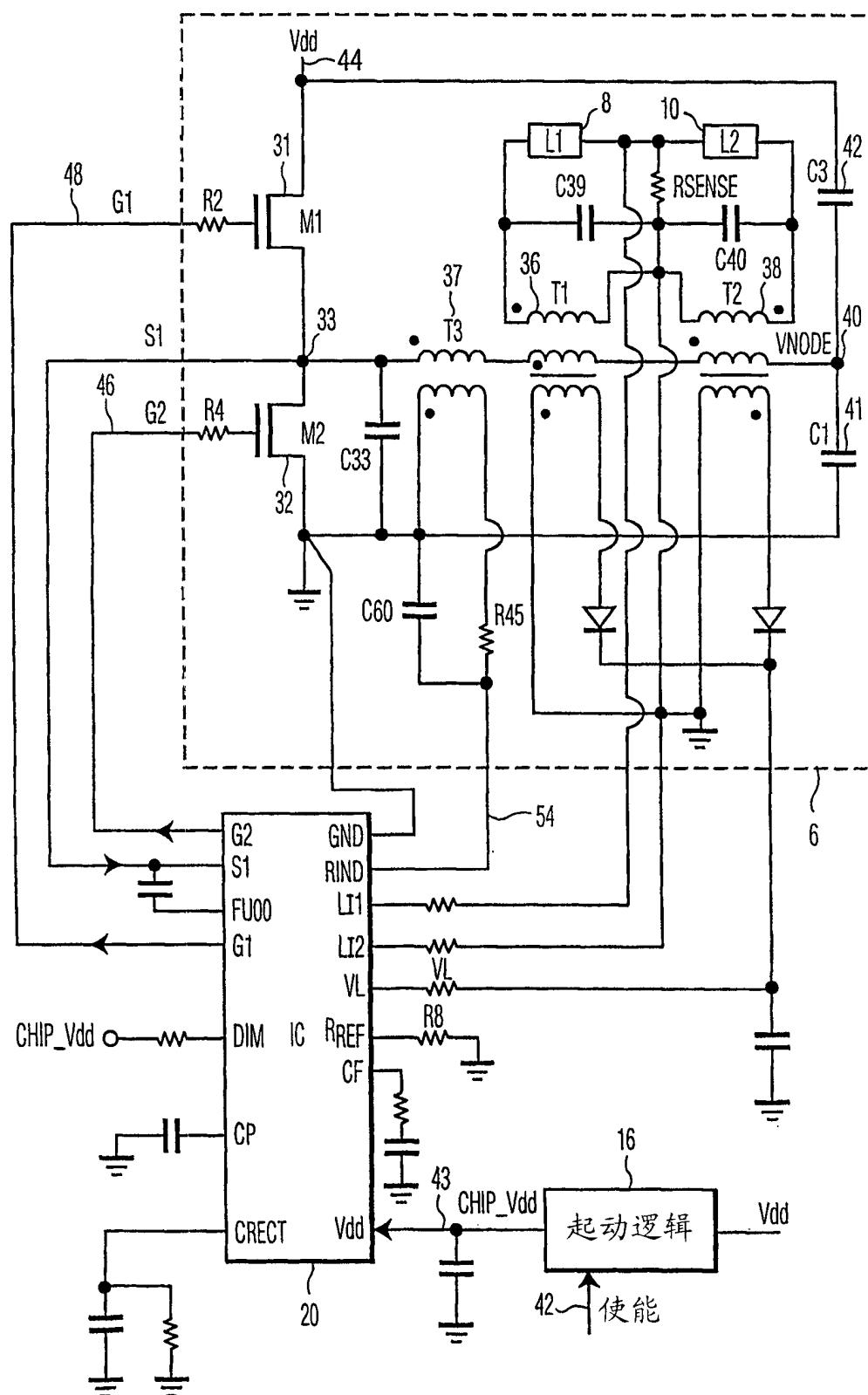


图 2

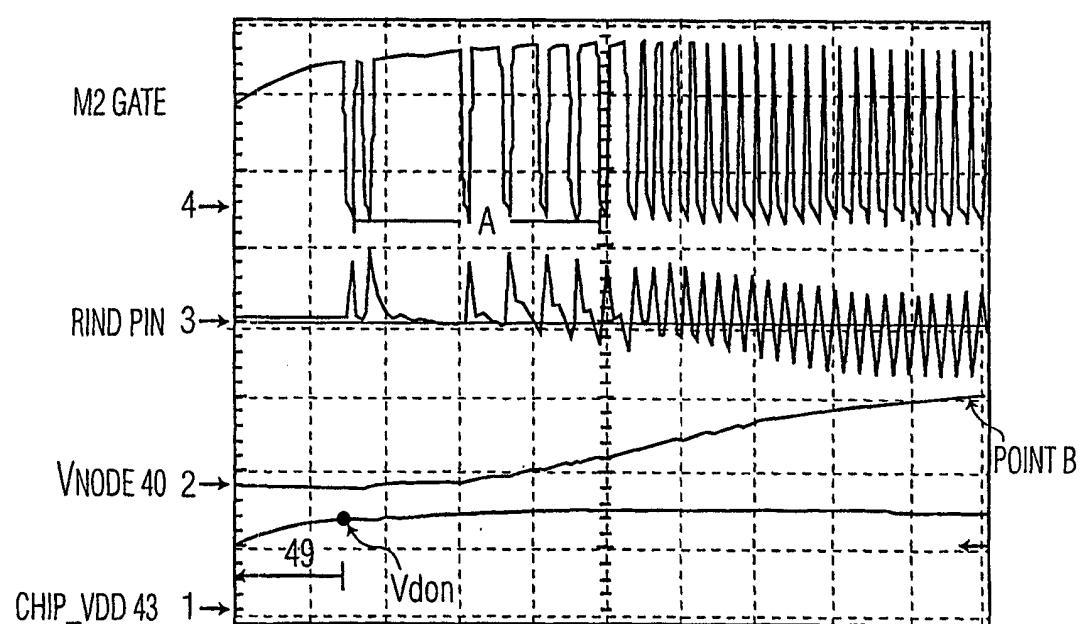


图 3

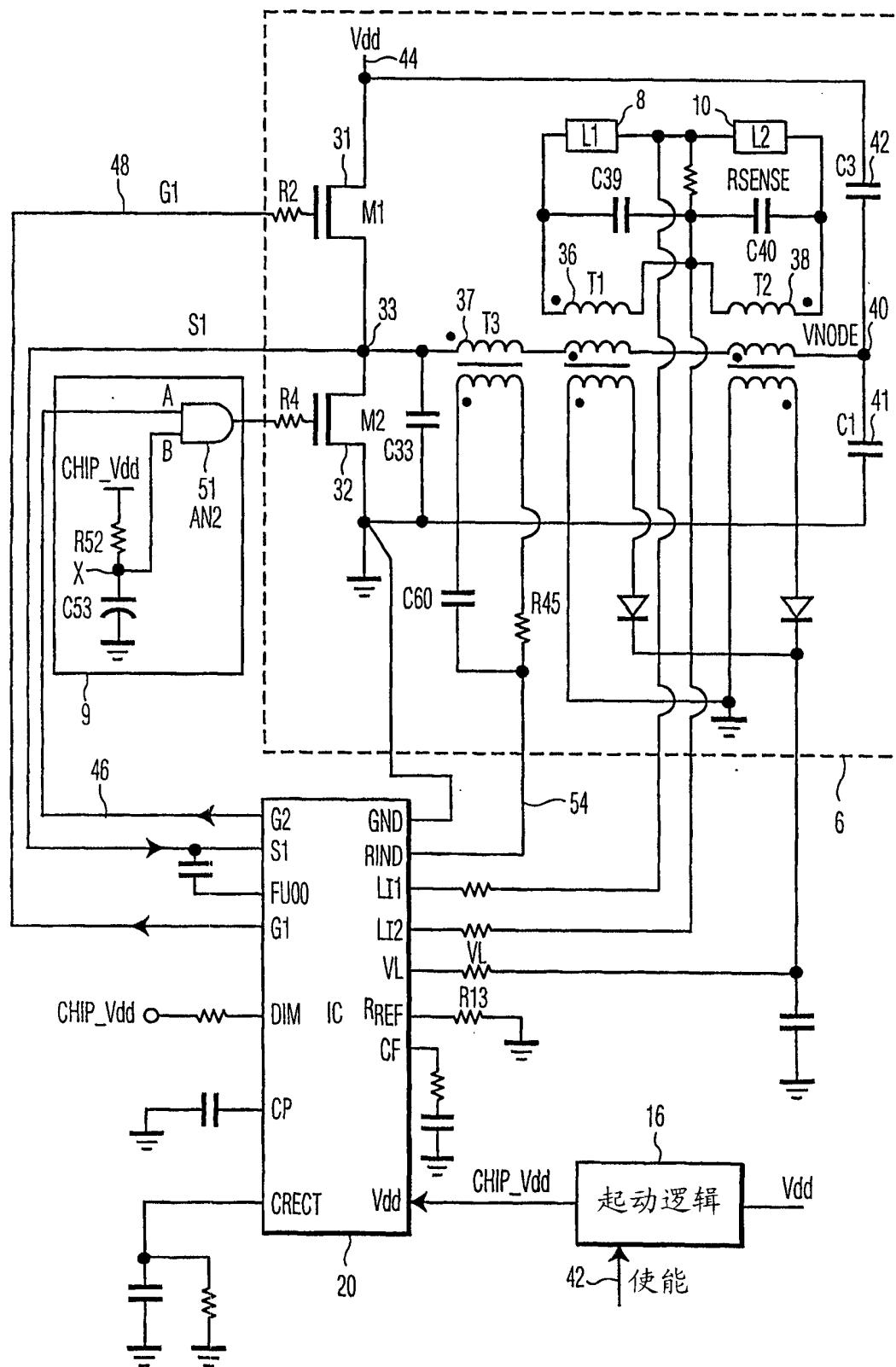


图 4

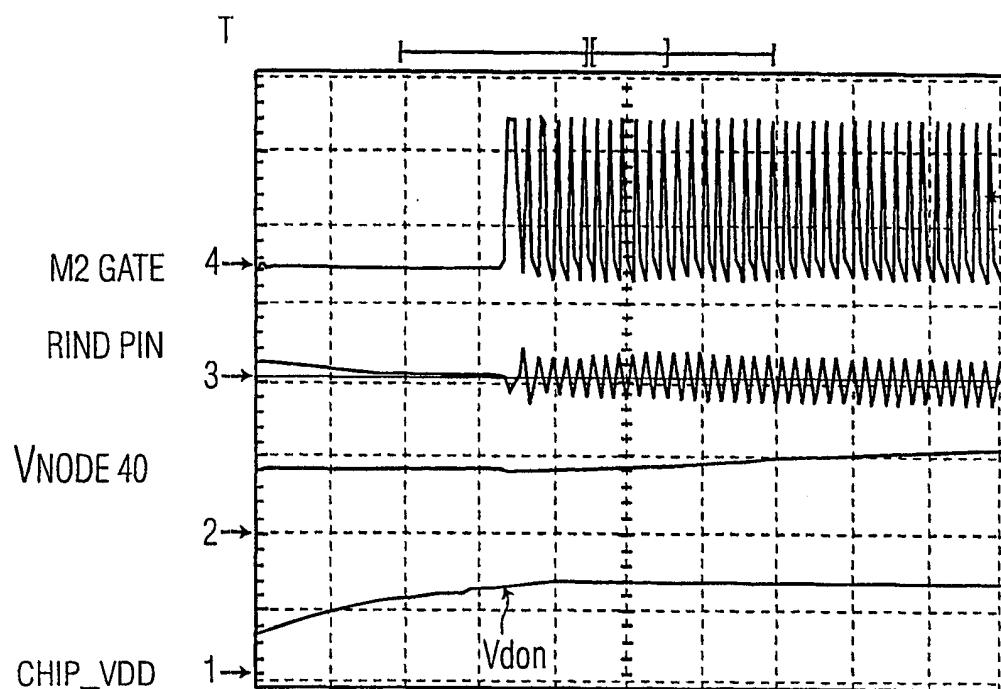


图 5

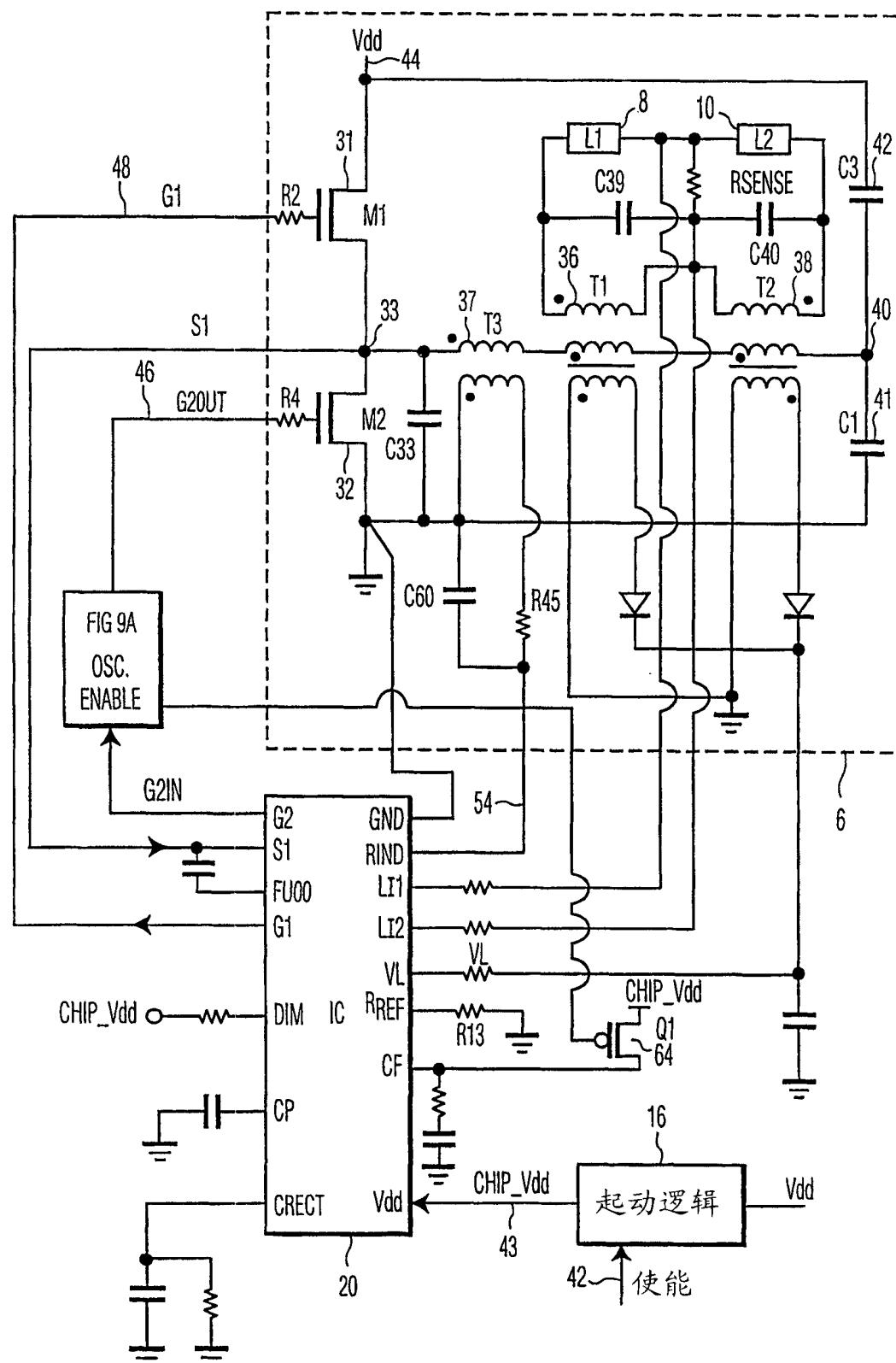


图 6

