

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6133055号
(P6133055)

(45) 発行日 平成29年5月24日 (2017.5.24)

(24) 登録日 平成29年4月28日 (2017.4.28)

(51) Int.Cl.

F I

H O 1 L 27/146 (2006.01)

H O 1 L 27/14 A

H O 1 L 27/144 (2006.01)

H O 1 L 27/14 K

H O 1 L 31/10 (2006.01)

H O 1 L 31/10 A

H O 4 N 5/376 (2011.01)

H O 4 N 5/335 7 6 O

H O 4 N 5/369 (2011.01)

H O 4 N 5/335 6 9 O

請求項の数 12 (全 16 頁)

(21) 出願番号 特願2012-283969 (P2012-283969)
 (22) 出願日 平成24年12月27日 (2012.12.27)
 (65) 公開番号 特開2013-140975 (P2013-140975A)
 (43) 公開日 平成25年7月18日 (2013.7.18)
 審査請求日 平成27年12月14日 (2015.12.14)
 (31) 優先権主張番号 13/343,165
 (32) 優先日 平成24年1月4日 (2012.1.4)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 390041542
 ゼネラル・エレクトリック・カンパニー
 アメリカ合衆国、ニューヨーク州 1 2 3
 4 5、スケネクタデイ、リバーロード、1
 番
 (74) 代理人 100137545
 弁理士 荒川 聡志
 (74) 代理人 100105588
 弁理士 小倉 博
 (74) 代理人 100129779
 弁理士 黒川 俊久
 (74) 代理人 100113974
 弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】 フォトダイオード・アレイ、検出器及び製造方法

(57) 【特許請求の範囲】

【請求項 1】

第一の表面及び裏側の第二の表面を有するシリコン基材と、
 該シリコン基材を貫通する不純物添加多結晶シリコン填装材を内部に含んでいる複数の伝導性ビアと、

前記第一の表面に設けられたパターン付き不純物添加エピタキシャル層とを備えたフォトダイオード・アレイであって、前記パターン付き不純物添加エピタキシャル層と前記基材とが複数のダイオード接合を形成し、パターン付きエッチングにより該ダイオード接合のアレイが画定され、前記パターン付き不純物添加エピタキシャル層は、前記複数の伝導性ビアを覆って、前記複数の伝導性ビアと直接接続し、前記ダイオード接合と前記複数の伝導性ビアとの電氣的相互接続を形成する、フォトダイオード・アレイ。

【請求項 2】

前記シリコン基材は、前記第一の表面を有する高抵抗エピタキシャル層を含んでいる、請求項 1 に記載のフォトダイオード・アレイ。

【請求項 3】

前記シリコン基材は基材層を含んでおり、前記高抵抗エピタキシャル層は該基材層よりも高い抵抗率を有し、前記高抵抗エピタキシャル層と前記基材層とは同じ不純物添加形式を有している、請求項 2 に記載のフォトダイオード・アレイ。

【請求項 4】

前記不純物添加多結晶シリコン填装材は、前記シリコン基材と異なる不純物添加形式及

10

20

び／又は、前記第一の表面の前記不純物添加エピタキシャル層と同じ不純物添加形式を有している、請求項 1 乃至 3 に記載のフォトダイオード・アレイ。

【請求項 5】

前記複数の伝導性ビアを前記シリコン基材から離隔する誘電層をさらに含んでいる請求項 1 乃至 4 のいずれかに記載のフォトダイオード・アレイ。

【請求項 6】

前記誘電層は二酸化ケイ素 (SiO_2) 層を含んでいる、請求項 5 に記載のフォトダイオード・アレイ。

【請求項 7】

前記第二の表面に設けられており、前記複数の伝導性ビアにより前記複数のダイオード接合に電氣的に接続されている相補型金属酸化膜半導体 (CMOS) 電子回路をさらに含んでいる請求項 1 乃至 6 のいずれかに記載のフォトダイオード・アレイ。

【請求項 8】

前記基材は多層 N 不純物添加シリコンであり、前記不純物添加エピタキシャル層は P 不純物添加型である、請求項 1 乃至 7 のいずれかに記載のフォトダイオード・アレイ。

【請求項 9】

前記不純物添加エピタキシャル層は P + 型不純物添加層であり、

前記複数の伝導性ビアは、P + + 型不純物添加多結晶填装材を有する不純物添加多結晶シリコン填装材を内部に含んでいる、請求項 8 に記載のフォトダイオード・アレイ。

【請求項 10】

金属を有さず前記第一の表面に形成される複数のフォトダイオードを備える請求項 1 乃至 9 のいずれかに記載のフォトダイオード・アレイと、

前記裏側の第二の表面に形成される読み出し電子回路とを備えた検出器であって、前記複数のフォトダイオードと前記読み出し電子回路とが前記複数の伝導性ビアにより電氣的に接続されている、検出器。

【請求項 11】

シリコン貫通電極法を用いてシリコン基材を予備加工して前記シリコン基材を貫通し、不純物添加多結晶シリコン填装材を内部に含んでいる複数の伝導性ビアを形成するステップと、

該予備加工済みシリコン基材の表面に、不純物添加エピタキシャル層を堆積して、前記シリコン基材と前記不純物添加エピタキシャル層とで複数のダイオード接合を形成するステップと、

前記ダイオード接合のアレイを画定するように、前記表面にパターンをエッチングするステップと

を備え、前記パターン付き不純物添加エピタキシャル層は、前記複数の伝導性ビアを覆って、前記複数の伝導性ビアと直接接続し、前記ダイオード接合と前記複数の伝導性ビアとの電氣的相互接続を形成する、フォトダイオード・アレイを製造する方法。

【請求項 12】

前記不純物添加エピタキシャル層を備えた前記表面の裏側の前記予備加工済みシリコン基材の表面に相補型金属酸化膜半導体 (CMOS) 電子回路を製造するステップをさらに含んでいる請求項 11 に記載の方法。

【発明の詳細な説明】

【背景技術】

【0001】

フォトダイオードは、多くの異なる応用に用いられる。例えば、フォトダイオードは、X 線イメージング・システムのようなイメージング・システムの検出器の一部として用いられる場合がある。これらの X 線イメージング・システムでは、線源によって発生された X 線が撮像対象を通過して検出器によって検出される。応答して、検出器 (フォトダイオードを含む) は感知されたエネルギーを表わすデジタル信号を発生し、これらの信号を後の処理及び画像再構成に用いる。

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0002】

半導体ウェーハを用いた公知のフォトダイオード製造では、典型的にはイオン注入法を用いてダイオード接合を形成し、金属法（例えば金属被覆法）を用いて電氣的接続を作製している。金属法の後には、ウェーハは半導体装置製造に用いられる如何なる高温工程も受けることができなくなる。例えば、金属被覆を施した部分は熱酸化物成長及び／又はイオン注入活性化に用いられる高温に耐えることができない。従って、ダイオード／読み出し電子回路一体型装置を備えた検出器を形成するときには、同時両面フォトリソグラフィ法を用いる必要があるように、半導体ウェーハの両面製造にはウェーハの両面での金属法を必要とする。この工程は標準的な相補型金属酸化膜半導体（CMOS）製造能力の範囲外にあり、また製造工程に複雑さ及び費用が加わる。

10

【0003】

このように、ウェーハの両面でのフォトダイオード／読み出し電子回路一体型製造を伴うイメージング・システム用の検出器のような特定応用向けの装置を形成する公知のフォトダイオード製造工程は、全体的な工程の複雑さ及び費用の増加に直接関係している。

【課題を解決するための手段】

【0004】

一実施形態では、第一の表面及び裏側の第二の表面を有するシリコン・ウェーハと、シリコン・ウェーハを貫通する複数の伝導性ビアとを含むフォトダイオード・アレイが提供される。このフォトダイオード・アレイはさらに、第一の表面に不純物添加エピタキシャル層を含んでおり、不純物添加エピタキシャル層と基材とが複数のダイオード接合を形成する。パターン付きエッチングによって、ダイオード接合のアレイが画定される。

20

【0005】

もう一つの実施形態では、第一の表面及び裏側の第二の表面を有するシリコン・ウェーハと、シリコン・ウェーハを貫通する複数の伝導性ビアと、金属を有さず第一の表面に形成される複数のフォトダイオードとを含む検出器が提供される。この検出器はさらに、裏側の第二の表面に形成される読み出し電子回路を含んでおり、複数のフォトダイオード及び読み出し電子回路は、複数の伝導性ビアによって電氣的に接続される。

30

【0006】

さらにもう一つの実施形態では、フォトダイオード・アレイを製造する方法が提供される。この方法は、伝導性シリコン貫通電極法を用いてシリコン・ウェーハを予備加工するステップと、予備加工済みシリコン・ウェーハの表面に、複数のダイオード接合を形成するように不純物添加エピタキシャル層を堆積させるステップとを含んでいる。この方法はさらに、ダイオード接合のアレイを画定するように、表面にパターンをエッチングするステップを含んでいる。

【図面の簡単な説明】

【0007】

【図1】イメージング・システムの実施形態の一例の単純化された概略ブロック図である。

40

【図2】様々な実施形態に従ってフォトダイオード・アレイ及び読み出し電子回路を製造する工程を示す図である。

【図3】様々な実施形態に従ってフォトダイオード・アレイ及び読み出し電子回路を製造する工程を示す図である。

【図4】様々な実施形態に従ってフォトダイオード・アレイ及び読み出し電子回路を製造する工程を示す図である。

【図5】様々な実施形態に従ってフォトダイオード・アレイ及び読み出し電子回路を製造する工程を示す図である。

【図6】様々な実施形態に従ってフォトダイオード・アレイ及び読み出し電子回路を形成する方法の流れ図である。

50

【図 7】一実施形態に従って形成される検出器モジュールの遠近図である。

【図 8】様々な実施形態のフォトダイオード・アレイを有する検出器モジュールを実装し得るイメージング・システムの実施形態の一例の見取り図である。

【図 9】図 8 に示すイメージング・システムの概略ブロック図である。

【発明を実施するための形態】

【0008】

以下の幾つかの実施形態の詳細な説明は、添付図面と併せて読むとさらに十分に理解されよう。図面が様々な実施形態の機能ブロックの線図を示す範囲までにおいて、機能ブロックは必ずしもハードウェア回路の間の区分を示す訳ではない。従って、例えば、機能ブロックの 1 又は複数（例えばプロセッサ若しくはメモリ）が単体のハードウェア（例えば汎用信号プロセッサ若しくはランダム・アクセス・メモリのブロック、又はハードディスク等）として実装されてもよいし、多数のハードウェアとして実装されてもよい。同様に、プログラムは独立型プログラムであってもよいし、オペレーティング・システムのサブルーチンとして組み込まれていてもよいし、インストールされているソフトウェア・パッケージの機能等であってもよい。尚、様々な実施形態は図面に示されている構成及び手段に限定されないことを理解されたい。

【0009】

本書で用いる場合には、単数形で記載されており単数不定冠詞を冠した要素又はステップとの用語は、排除を明記していない限りかかる要素又はステップを複数備えることを排除しないものと理解されたい。さらに、「一実施形態」に対する参照は、所載の特徴を同様に組み入れている追加の実施形態の存在を排除しないものと解釈されたい。また、反対に明記されていない限り、特定の特性を有する一つの要素若しくは複数の要素を「含んでいる」又は「有している」実施形態は、この特性を有しないような追加の要素も包含し得る。

【0010】

また、本書で用いられる画像又はデータセットを「再構成する」又は「レンダリング（描画）する」との用語は、画像を表わすデータが生成されるが可視画像は形成されないような実施形態を排除するものではない。従って、本書で用いられる「画像」との用語は、可視画像及び可視画像を表わすデータの両方を広く指す。但し、幾つかの実施形態は少なくとも 1 枚の可視画像を形成し又は形成するように構成されている。実施形態の一例では、撮像されている「対象」は人体である。しかしながら、対象は代替的には、人体以外の生体であってもよい。また、対象は生体に限らず、限定しないが手荷物及び／又は輸送コンテナ等のような無生物であってもよい。

【0011】

様々な実施形態が、エピタキシャル堆積（エピ堆積とも呼ぶ）によって形成されるダイオード接合を有する前面照射型貫通電極（FLTV）フォトダイオード・アレイのようなフォトダイオード・アレイを形成する又は製造する方法及びシステムを提供する。様々な実施形態において、ダイオード接合及び電氣的接続の形成は、金属を用いない単一の工程で提供される。少なくとも一つの実施形態を実行することにより、先ずウェーハの一方の面においてフォトダイオード製造を完成させることができ、次いでウェーハの他方の面において電子部品作製を行なう。このように、様々な実施形態において、同時両面フォトリソグラフィ法は必要とされず、ウェーハの他方の面での他の構成要素（例えば読み出し電子回路）の製造のように製造工程の流れの全体を相補型金属酸化膜半導体（CMOS）適合型にすることができる。様々な実施形態を実行することにより、前面（フォトダイオード面）の工程は、後の高温工程ステップを可能にする。

【0012】

これら様々な実施形態は、撮像応用向けの検出器に用いられる電子回路付きフォトダイオード・アレイを提供することができる。例えば、このフォトダイオード・アレイを、本書では計算機式断層写真法（CT）システムに関して記載されるイメージング・システムと共に用いることができる。但し、これらの様々な実施形態は、陽電子放出断層写真法（

10

20

30

40

50

P E T) システム、及び単光子放出計算機式断層写真法 (S P E C T) システム等の核医学システムのように異なる形式のイメージング・システム、並びに他の形式のイメージング・システムに関連して実装されてもよい。イメージング・システムの応用としては、医療応用、警備応用、及び／又は工業検査応用等がある。このように、本書ではX線を検出する検出器を有するC T イメージング・システムに関して各実施形態を記載し図示するが、これら様々な実施形態を他の任意の撮像モダリティと共に用いてよく、例えば他の任意の形式の電磁エネルギーを検出するために用いてよい。また、本書に記載され且つ／又は図示される様々な実施形態はまた、シングル・スライス構成及び／又はマルチ・スライス構成のシステムに適用可能である。

【 0 0 1 3 】

ここで図 1 を参照すると、様々な実施形態に従って形成されるフォトダイオード・アレイを有する検出器をイメージング・システム 2 0 に用いることができ、イメージング・システム 2 0 は、電磁エネルギーの発生源 2 2 と、1 又は複数の検出器 2 4 と、制御器 / プロセッサ 2 6 とを含んでいる。1 又は複数の検出器 2 4 はまた、様々な実施形態においてフォトダイオード・アレイ 2 8 である光センサ・アレイと、読み出し電子回路 3 0 (例えばアナログ信号電流をデジタル信号へ変換するアナログ - デジタル (A / D) 変換器、又はアナログ信号電流をアナログ電圧信号へ変換する増幅器と電圧信号をデジタル信号へ変換する A / D 変換器との組み合わせ) とを含んでいる。一実施形態では、様々な実施形態におけるフォトダイオード・アレイ 2 8 及び読み出し電子回路 3 0 は、一つのシリコン・ウェーハの二つの異なる面に (異なる時刻に) 形成されており、相互の接続は、後にさらに詳細に説明するように伝導性ビアによって提供される。また、後にさらに詳細に説明するように、対象透過後コリメータ 3 6 (例えば患者透過後 (ポスト・ペイシエント) コリメータ) 及びシンチレータ 3 2 も設けられている。

【 0 0 1 4 】

制御器 / プロセッサ 2 6 は、エネルギー発生源 2 2 に電力信号及び／又はタイミング制御信号を与えることができる。検出器 2 4 は、エネルギー発生源 2 2 によって放出されて、撮像されている対象 3 4 及び対象透過後コリメータ 3 6 を通過してきたエネルギーを感知する。応答して、シンチレータ 3 2 は、受光された X 線を光学的なフォトンへ変換し、光センサ・アレイ、具体的にはフォトダイオード・アレイ 2 8 は光学的なフォトン、感知されたエネルギーを表わす電氣的な電流信号へ変換する。A / D コンバータのような読み出し電子回路 3 0 は、フォトダイオード・アレイ 2 8 から受け取ったアナログ電流信号を標本化してデータをデジタル信号へ変換する。制御器 / プロセッサ 2 6 は、受け取ったデジタル信号を用いて後の処理及び画像再構成を行なう。再構成された画像は、制御器 / プロセッサ 2 6 及び／又は他の装置によって、記憶されてもよいし表示されてもよい。

【 0 0 1 5 】

様々な実施形態において、検出器 2 4 は、シンチレータ 3 2 が電磁エネルギーを可視光 (又は近紫外光) フォトンへ変換し、次いでこれらの光フォトンがフォトダイオード・アレイ 2 8 によって電氣的なアナログ信号へ変換されるような間接変換式検出器である。検出器 2 4 は、限定しないが高密度希土類セラミック・シンチレータを備えた任意の検出器のような任意の形式の間接変換式検出器であってよい。

【 0 0 1 6 】

フォトダイオード・アレイ 2 8 及び読み出し電子回路 3 0 を製造する一実施形態を図 2 から図 5 に示す。これらの図は、フォトダイオード・アレイ 2 8 及び読み出し電子回路 3 0 を製造する各工程を全体的に示す。尚、図 2 から図 5 の各々に対応する各ステップは逐次的に行なわれ得ることを特記しておく。但し、これらのステップの 1 又は複数が同時に又は異なる順序で行なわれてもよいことを特記しておく。

【 0 0 1 7 】

図示の製造工程は、イオン注入法を用いずにフォトダイオード接合を形成する。加えて、金属法を用いずにフォトダイオードをシリコン貫通電極 (T S V) に接続する。具体的には、図 2 は、製造工程に用いられるウェーハを示す。一実施形態では、エピタキシャル

10

20

30

40

50

・ウェーハ（エピ・ウェーハ）のようなシリコン・ウェーハ４０が用いられる。エピ・ウェーハは、エピタキシャル成長（エピタキシとも呼ぶ）によって形成される任意の半導性材料のウェーハであってよい。エピ・ウェーハは、既存のシリコン基材にエピタキシャル層を成長させる又はシリコン間直接接着を用いる等のような任意の適当な方法から形成され得る。エピ・ウェーハは、窒化ガリウム（GaN）を含む半導体材料に、特にガリウム、インジウム、アルミニウム、窒素、リン若しくはヒ素、又はこれらの組み合わせのような様々な添加不純物を加えたもののような様々な材料から形成され得る。

【００１８】

一実施形態では、シリコン・ウェーハ４０は、基材層４２及び高抵抗層４４（例えば８００オーム・ｃｍ超）を含む多層ウェーハである。例えば、様々な実施形態における高抵抗層４４は、ゼロ・バイアスＰＩＮダイオード・アレイのようなフォトダイオード・アレイ２８の製造に適した抵抗率を有し得る高抵抗装置層である。一実施形態では、シリコン・ウェーハ４０は、二層を成すシリコン材料から形成され得る。例えば、基材層４２は、読み出し電子回路３０のようなＣＭＯＳ混成信号（ミクスト・シグナル）読み出し電子回路を製造するのに適した抵抗率を有するＮ＋不純物添加基材材料から形成され得る。高抵抗層４４は、高抵抗Ｎ型バルク材料、例えばリン添加材料のような高抵抗エピ層として形成され得る。様々な実施形態において、多層構造は、エピ堆積、酸化、拡散、接着、研磨及びエッチングを含む工程ステップから形成され得る。

【００１９】

このように、基材層４２は、高抵抗層４４と同じ不純物添加形式を有するが、抵抗率が低い。従って、図示の実施形態では、基材層４２及び高抵抗層４４は両方ともｎ不純物添加層（例えばリンのようなＮ型不純物を添加した層）である。但し、他の実施形態では、基材層４２及び高抵抗層４４はｐ不純物添加層（例えばホウ素のようなｐ型不純物を添加した層）であってよいことを特記しておく。様々な実施形態において、基材層４２及び高抵抗層４４の不純物添加形式は同じである。従って、一実施形態では、基材層４２及び高抵抗層４４は、それぞれＮ＋不純物添加型及びＮ不純物添加型の層である。もう一つの実施形態では、基材層４２及び高抵抗層４４は、それぞれＰ＋不純物添加型及びＰ不純物添加型の層である。

【００２０】

尚、様々な実施形態において、例えばこの製造工程を用いて、フォトダイオード・アレイ２８として具現化され得る背面接続型の二次元（２Ｄ）タイル構成用前面照射型フォトダイオード・アレイを形成するときには、基材層４２がインタコネクト面４８に位置し、高抵抗層４４が光照射面４６に位置することを特記しておく。

【００２１】

図３には、予備加工のシリコン貫通電極形成ステップが示されている。具体的には、一実施形態では光照射面４６からインタコネクト面４８まで延在する孔であるビア５０が形成される。例えば、一実施形態では、プラズマ・エッチ法を用いる等のように任意の適当な手法を用いてウェーハ４０に穿孔することができる。ビア５０を形成する孔は、様々な実施形態において誘電性絶縁層を画定しており、ビア５０は例えば不純物添加多結晶シリコン（Si）填装材を備えた伝導性シリコン貫通電極となる。具体的には、ビア５０を形成した後に、光照射面４６、インタコネクト面４８、及びビア５０内に、任意の適当な手法を用いて二酸化物層５１が形成される。例えば、高温炉等において二酸化ケイ素（SiO₂）層をウェーハ４０に熱的に成長させることができる。ウェーハ４０での酸化物成長工程によって、あらゆる露出面にSiO₂層が形成される。

【００２２】

この後に、一実施形態ではＰ＋多結晶ビア填装材である不純物添加多結晶材料５２によってビア５０が填装される。幾つかの実施形態では、Ｐ＋不純物添加量は、本書でさらに詳細に記載するようにＰ＋不純物添加量よりも２倍～１０倍多い。従って、ビア５０を形成し、次いで伝導性填装材を用いて不純物添加多結晶材料によってビア５０を充填し、伝導性ビアを形成する。填装工程は、任意の適当なビア充填手法を用いて行なわれ得る

10

20

30

40

50

。

【 0 0 2 3 】

このように、T S Vであるビア5 0は、ビア導体を画定する多量の不純物を添加された多結晶S i 填装材を有するが、この多結晶S i 填装材は基材すなわち基材層4 2及び高抵抗層4 4から誘電層すなわちS i O₂層5 1によって離隔されている。尚、多結晶填装材は基材層4 2及び高抵抗層4 4とは異なる不純物添加形式を有することを特記しておく。

【 0 0 2 4 】

この後に、図4に示すように、パターン・エッチによる不純物添加エピ層堆積を行なう。この工程によって、新たなエピ層堆積がビア5 0の多結晶填装材と同じ不純物添加形式を有しているようなフォトダイオード・アレイ2 8が形成される。具体的に、一実施形態では、不純物添加エピ層は、多結晶填装材と同じ不純物添加形式を有して光照射面4 6に形成される。例えば、一実施形態では、ウェーハ4 0の光照射面4 6でのS i O₂層5 1のパターン付きエッチに続いてP +不純物添加エピ層5 4が先ず形成され、次いでエピ層5 4はパターン付きエッチを受けて、残りのあらゆるS i O₂層5 1のエピ層堆積を除去する。但し、P +不純物添加エピ層5 4はインタコネクタ面4 8には形成されない。P +不純物添加層5 4は任意の適当な工程から形成され得る。例えば、P +不純物添加層5 4は、(i) P +不純物添加層5 4を高温によって高抵抗層4 4に打ち込む予備拡散法によって形成されてもよいし、(ii) P +不純物添加層5 4をエピタキシャル成長によって堆積させるエピ堆積法によって形成されてもよい。

【 0 0 2 5 】

P +不純物添加エピ層5 4であるエピ層は、ビア5 0の上に位置する。P +堆積エピ層は、例えば光照射面4 6の上面全体にわたるエピタキシャル成長から形成される。

【 0 0 2 6 】

次いで、フォトレジスト・マスク等を用いて開口5 8を画定するパターン・エッチを形成する。開口5 8によって下層のS i O₂層5 1が露出する。尚、任意の適当なエッチング法を用いてよいことを特記しておく。このように、フォトダイオード・アレイ2 8を形成するフォトダイオード6 0のダイオード接合(この実施形態ではPNダイオードを画定するPN接合)はP +堆積エピ層5 4及び高抵抗層4 4によって形成され、P +堆積エピ層5 4はまた、フォトダイオード6 0と、ビア5 0、特に伝導性填装材(例えば不純物添加多結晶材料5 2)との間の接続として作用する。

【 0 0 2 7 】

このように、エッチングによってピクセル型のアレイ構造が画定される。付加的な工程を設けてもよく、例えば、適当な拡散法又は溝切り/エッチング法を用いて隣り合ったフォトダイオード6 0を互いから分離させてもよい。従って、エピ層エッチングによって、フォトダイオード・アレイ2 8のピクセル型パターンが形成される。様々な実施形態における付加的なピクセル間分離構造によって、2 D分離構造が画定される。尚、ピクセル間分離構造はエッチングによって形成された溝グリッドから形成されてもよいし、拡散グリッドによって形成されてもよく、拡散は高抵抗層4 4(例えば装置層)と同じ不純物添加形式として、基材4 2に達するのに十分なだけ深くすることを特記しておく。

【 0 0 2 8 】

この後に、具体的には、フォトダイオード・アレイ2 8の製造の後に、図5に示すように前面塗工及び電子回路の背面製造が提供される。具体的には、もう一つのS i O₂層6 2がウェーハ4 0の光照射面4 6に形成される。例えば、S i O₂層6 2は、相対的に低い温度による化学的気相堆積(C V D)法によって形成される。

【 0 0 2 9 】

次いで、ウェーハ4 0を裏返して、電子部品作製向けのC M O S法等を用いてインタコネクタ面4 8に電子回路、例えば読み出し電子回路3 0を形成する。ウェーハ4 0の前面すなわち照射面4 6が金属を一切有しないのでC M O S法を用いることができる。

【 0 0 3 0 】

従って、様々な実施形態において同時両面フォトリソグラフィ法を用いずにC M O S手

10

20

30

40

50

法を用いて、光照射面 4 6 及びインタコネクタ面 4 8 にダイオード / 読み出し一体型装置が形成される。例えば、読み出し電子回路 3 0 のような読み出し構成要素が、金属被覆 6 4 a 及び 6 4 b を含むインタコネクタ面 4 8 に形成され、金属被覆 6 4 a 及び 6 4 b はそれぞれビア 5 0 及び他の構成要素（例えば検出器処理構成要素）に読み出し電子回路 3 0 を接続する。

【 0 0 3 1 】

尚、この製造時には任意の適当な C M O S 製造手法を用いてよいことを特記しておく。また、様々な層はまた、特に上述のようなエピタキシャル成長又はシリコン間直接接着のような任意の適当な工程から形成され得る。層を形成するのに用いられる工程は、例えば装置要件又は層の厚みに基づいてよい。

【 0 0 3 2 】

金属被覆 6 4 a は、ビア 5 0 を読み出し電子回路 3 0 に電氣的に接続する電氣的コネクタ（例えばアルミニウム片）を画定することができる。金属被覆 6 4 b は、例えば様々な実施形態においてデジタル信号インタコネクタであるデータ又は制御用インタコネクタ接着（例えばエポキシ又ははんだ）であってよい。金属被覆 6 4 b は、特に金属、はんだ（例えばはんだバンプ若しくははんだボール）又は伝導性接着剤（例えばニッケル若しくはグラファイトのような充填材を含ませたエポキシ）のような任意の適当な材料から形成され得る。金属被覆 6 4 b は、例えばデジタル通信及び送電を提供する。

【 0 0 3 3 】

尚、読み出し電子回路 3 0 のためのチャンネルのレイアウトは全体的に、フォトダイオード 6 0 の構成（2 D アレイとして構成され得る）に相補的なピクセル型のパターンであることを特記しておく。但し、読み出し電子回路 3 0 のチャンネルのピッチをフォトダイオード 6 0 のアレイのピッチよりも小さくして、受動型構成要素（例えば電源線フィルタ用構成要素）を含める等のための間隔を設けてもよいことを特記しておく。

【 0 0 3 4 】

このように、シリコン・ウェーハ 4 0 の一面に設けられたフォトダイオード・アレイ 2 8 と、シリコン・ウェーハ 4 0 の異なる面に設けられた読み出し電子回路 3 0 とを含む光センサ・アレイ及び読み出し電子回路構成を提供することができ、伝導性シリコン貫通電極 5 0（例えば多量の不純物を添加された多結晶 S i 充填材を備えたビア）によってインタコネクタが提供される。この構成を用いて、様々な実施形態において、C T 検出器モジュール用の完全に 2 D タイル構成が可能なシリコン・チップを提供することができる。例えば、フォトダイオード 6 0 は、シンチレータ 3 2（図 1 に示す）から発生される光であって、シンチレータ 3 2 に入射する X 線又はガンマ線に基づいて発生される光を検出することができる。この光はフォトダイオード 6 0 によって C T 撮像に用いられるような電流信号へ変換される。

【 0 0 3 5 】

このように、様々な実施形態において、各フォトダイオード 6 0 が各検出器ピクセルに対応し、図示のようにピクセル当たり 1 個の伝導性ビア 5 0 が設けられる。このように、フォトダイオード 6 0 は光センサ・アレイを形成する。伝導性ビア 5 0 は、フォトダイオード 6 0 と読み出し電子回路 3 0 との間の電氣的接続を提供する。様々な実施形態において、読み出し電子回路 3 0 はダイオードのピクセル型パターンと 1 : 1 又は約 1 : 1 の相互関係で設けられる。読み出し電子回路 3 0 は、例えばウェーハのフォトダイオード 6 0 に対して反対側に埋植又は埋設された A / D コンバータであってよい。

【 0 0 3 6 】

様々な実施形態が、フォトダイオード・アレイ及び読み出し電子回路、例えば一体型の光センサ・アレイ及び読み出し電子回路を有する検出器モジュールを形成する図 6 に示すような方法 1 0 0 を提供する。具体的には、方法 1 0 0 は、ブロック 1 0 2 において、様々な実施形態において多層エピ・ウェーハであるシリコン・ウェーハを提供するステップを含んでいる。この後に、ウェーハは、本書にさらに詳細に記載されるように、シリコン貫通電極形成、又はウェーハの基材から絶縁した伝導性ビアを形成する工程を用いて予備

10

20

30

40

50

加工される。

【 0 0 3 7 】

この後に、ブロック 1 0 6 において、シリコン酸化物層でのパターン付きエッチに続いて不純物添加エピ層をウェーハの照射面に堆積させる。次いで、不純物添加エピ層はパターン付きエッチを受けてピクセル・アレイを生ずる。アレイの各々のフォトダイオード・ピクセル毎に、不純物添加エピ層と基材とがダイオード、例えば P N ダイオードを形成する。

【 0 0 3 8 】

ブロック 1 0 8 において、エピ層のパターン付きエッチを行ない、本書に記載しているように照射面にピクセルを画定する。ブロック 1 1 0 において、ウェーハの前面すなわち照射面を塗工する。次いで、ブロック 1 1 2 において、例えばウェーハを裏返すことにより背面電子回路を形成する。背面電子回路は、同時両面フォトリソグラフィ法を用いずに C M O S 手法を用いて形成され得る。

【 0 0 3 9 】

このように、様々な実施形態が、不純物添加エピ堆積によってダイオード接合を形成した前面照射型貫通電極フォトダイオード・アレイを製造するシステム及び方法を提供する。幾つかの実施形態では、製造は低抵抗基材の上に高抵抗エピ層を設けた標準的なシリコン・エピ・ウェーハで開始する。予備加工シリコン貫通電極をエピ・ウェーハに作製した後に、パターン付きエッチを用いた高抵抗層での不純物添加エピ層堆積によってフォトダイオード・アレイが形成される。不純物添加エピはまた、フォトダイオードのピクセルとシリコン貫通電極の伝導性多結晶填装材との間に接続を提供する。フォトダイオード面の製造に金属法が含まれないので、この前面照射型貫通電極フォトダイオード・アレイは、他方の面について可能性のある後の工程に対する限定的要因となることがない。例えば、C M O S 法を用いてウェーハの他方の面に読み出し電子部品を作製し、非標準的な両面フォトリソグラフィ法を用いずにフォトダイオード及び読み出し電子回路一体型装置を完成することができる。

【 0 0 4 0 】

一体型の光センサ・アレイ及び読み出し電子回路を備えたシリコン・ウェーハを、任意の適当なウェーハ・ダイス加工法等によって 2 D タイル構成用シリコン・チップに形成することができる。この後に、タイル構成用シリコン・チップをパッケージ化して、タイル構成用シリコン・チップからデジタル入出力及び電源入力を提供する C T 検出器モジュールのような検出器モジュールを形成することができる。

【 0 0 4 1 】

例えば、図 7 に示すように、様々な実施形態に従って提供される複数のセンサ・タイル 1 2 2 によって検出器モジュール 1 2 0 を形成することができる。センサ・タイル 1 2 2 は、患者透過後コリメータと、シンチレータと、本書に記載されるようにして形成されるフォトダイオード・アレイ及び読み出し電子回路のような光センサ・アレイを備えたシリコン・チップとを含み得る。例えば、検出器モジュール 1 2 0 は、複数のセンサ・タイル、例えば 2 0 個のセンサ・タイル 1 2 2 を含み、4 個のセンサ・タイル 1 2 2 を 5 列有する矩形アレイを形成するように構成された C T 検出器モジュールとして構成され得る。センサ・タイル 1 2 2 は、C T システムの処理及び / 又は通信回路に結合され得る基材 1 2 4 (例えば印刷回路基板又は他の種類の基材)に搭載されたものとして図示されている。尚、さらに大きい又は小さいアレイを成すセンサ・タイル 1 2 2 を有する検出器モジュール 1 2 0 を提供してもよいことを特記しておく。動作時には、センサ・タイル 1 2 2 によって検出された X 線信号は一般的には、所定の時間にわたり発生された全信号電荷の積分から決定される。但し、他の形態の信号標本化 (例えば各々の個別の X 線に対応する信号の読み出し)を提供してもよい。

【 0 0 4 2 】

これら様々な実施形態は、様々な形式のイメージング・システムに関して実装され得る。例えば、図 8 は、様々な実施形態に従って形成される例示的なイメージング・システム

10

20

30

40

50

200の見取り図である。図9は、図8に示すイメージング・システム200の一部のブロック概略図である。計算機式断層写真法（CT）イメージング・システム及び陽電子放出断層写真法（PET）イメージング・システムを含む二重モダリティ・イメージング・システムを例として様々な実施形態を記載するが、単一モダリティのイメージング・システムを含め本書に記載される諸作用を果たすことが可能な他のイメージング・システムを用いることが思量されることを理解されたい。

【0043】

多重モダリティ・イメージング・システム200が図示されており、このイメージング・システム200はCTイメージング・システム202及びPETイメージング・システム204を含んでいる。イメージング・システム200は、異なるモダリティにおける多数の走査を考慮しており、単一モダリティのシステムを凌ぐ診断性能の向上を促進する。一実施形態では、例示的な多重モダリティ・イメージング・システム200はCT/PETイメージング・システム200である。選択随意で、CT及びPET以外のモダリティがイメージング・システム200と共に用いられる。例えば、イメージング・システム200は、特に独立型CTイメージング・システム、独立型PETイメージング・システム、磁気共鳴イメージング（MRI）システム、超音波イメージング・システム、X線イメージング・システム、及び/又は単光子放出計算機式断層写真法（SPECT）イメージング・システム、侵襲処置用Cアーム断層写真法、上下肢走査又は乳房走査のような専用目的のためのCTシステム、並びにこれらの組み合わせであってよい。

【0044】

CTイメージング・システム202は、X線源212を有する回転ガントリ210を含んでおり、X線源212はガントリ210の反対側に設けられている検出器アレイ214へ向けてX線のビームを投射する。検出器アレイ214は、横列及びチャネルを成して構成されて、被検体206のような対象を透過した投射X線を一括で感知する複数の検出器素子216を含んでおり、これらの検出器素子216は、本書に記載される1又は複数の実施形態による多数の検出器モジュールとして構成され得る。イメージング・システム200はまたコンピュータ220を含んでおり、コンピュータ220は検出器アレイ214から投影データを受け取って処理し、被検体206の画像を再構成する。動作時には、操作者が供給した命令及びパラメータがコンピュータ220によって用いられて、電動式テーブル222を再配置する制御信号及び情報を与える。さらに明確に述べると、電動式テーブル222を用いて被検体206をガントリ210に出し入れする。具体的には、テーブル222は被検体206の少なくとも一部を、ガントリ210を貫通して延在するガントリ開口224を通して移動させる。

【0045】

前述のように、検出器214は複数の検出器素子216を含んでいる。各々の検出器素子216は、入射X線ビームの強度を表わし従って被検体206を透過する際のビームの減弱量の推定を可能にする電気信号又は出力を発生する。X線投影データを取得するための1回の走査の間に、ガントリ210及びガントリ210に装着されている構成部品は回転中心240の周りを回転する。マルチ・スライス検出器アレイ214は、1回の走査中に複数のスライスに対応する投影データが同時に取得され得るように検出器素子216の複数の平行な検出器横列を含んでいる。

【0046】

ガントリ210の回転及びX線源212の動作は、制御機構242によって制御される。制御機構242は、X線制御器244とガントリ・モータ制御器246とを含んでおり、X線制御器244はX線源212に電力信号及びタイミング信号を供給し、ガントリ・モータ制御器246はガントリ210の回転速度及び位置を制御する。制御機構242内に設けられているデジタル・データ・バッファ（DDB）248が、検出器214からデジタル・データを受け取って後続の処理のために記憶する。画像再構成器250が、標本化されてデジタル化されたX線データをDDB248から受け取って、高速画像再構成を実行する。再構成された画像はコンピュータ220に入力され、コンピュータ22

10

20

30

40

50

0 は画像を記憶装置 2 5 2 に記憶させる。選択随意で、コンピュータ 2 2 0 は標本化されデジタル化された X 線データを DDB 2 4 8 から受け取ることができる。コンピュータ 2 2 0 はまた、キーボードを有するコンソール 2 6 0 を介して操作者から命令及び走査パラメータを受け取る。付設されている視覚表示ユニット 2 6 2 によって、操作者は再構成画像及びコンピュータからの他のデータを観察することができる。

【 0 0 4 7 】

操作者が供給した命令及びパラメータはコンピュータ 2 2 0 によって用いられて、DDB 2 4 8、X 線制御器 2 4 4 及びガントリ・モータ制御器 2 4 6 に制御信号及び情報を供給する。加えて、コンピュータ 2 2 0 は、電動式テーブル 2 2 2 を制御するテーブル・モータ制御器 2 6 4 を動作させて、被検体 2 0 6 をガントリ 2 1 0 内で配置する。具体的には、図 8 及び図 9 に示すように、テーブル 2 2 2 は被検体 2 0 6 の少なくとも一部をガントリ開口 2 2 4 を通して移動させる。

10

【 0 0 4 8 】

図 9 に戻り、一実施形態では、コンピュータ 2 2 0 は、フロッピー・ディスク、CD-ROM、DVD、又は網若しくはインターネットのような他のデジタル・ソース等のコンピュータ可読の媒体 2 7 2 から命令及び/又はデータを読み取る装置 2 7 0、例えばフロッピー・ディスク・ドライブ、CD-ROM ドライブ、DVD ドライブ、光磁気ディスク (MOD) 装置、又はイーサネット (登録商標) 装置等の網接続装置を含めた他の任意のデジタル装置、並びに開発途上のデジタル手段を含んでいる。他の実施形態では、コンピュータ 2 2 0 はファームウェア (図示されていない) に記憶されている命令を実行する。コンピュータ 2 2 0 は、本書に記載する諸作用を果たすようにプログラムされており、本書で用いられるコンピュータとの用語は当技術分野でコンピュータと呼ばれている集積回路のみに限らず、コンピュータ、プロセッサ、マイクロコントローラ、マイクロコンピュータ、プログラマブル論理コントローラ、特定応用向け集積回路、及び他のプログラム可能な回路を広範に指しており、これらの用語は本書では互換的に用いられている。

20

【 0 0 4 9 】

この実施形態の例では、X 線源 2 1 2 及び検出器アレイ 2 1 4 は、X 線ビーム 2 7 4 が被検体 2 0 6 と交差する角度が絶えず変化するように、撮像平面内で撮像したい被検体 2 0 6 の周りでガントリ 2 1 0 によって回転させられる。一つのガントリ角度での検出器アレイ 2 1 4 からの一組の X 線減弱測定値すなわち投影データを「ビュー」と呼ぶ。被検体 2 0 6 の「走査」は、X 線源 2 1 2 及び検出器 2 1 4 の一回転の間に異なるガントリ角度すなわちビュー角度において形成される一組のビューを含んでいる。CT 走査では、投影データを処理して、被検体 2 0 6 を通過して取得される二次元スライスに対応する画像を再構成する。

30

【 0 0 5 0 】

以上、多重モダリティ・イメージング・システムの実施形態の例について詳細に記載した。例示された多重モダリティ・イメージング・システムの各構成要素は本書に記載される特定の実施形態に限定される訳ではなく、各々の多重モダリティ・イメージング・システムの構成要素を独立して、本書に記載された他の構成要素とは別個に用いてよい。例えば、上述の多重モダリティ・イメージング・システムの各構成要素を他のイメージング・システムと組み合わせて用いてもよい。

40

【 0 0 5 1 】

様々な実施形態、並びに/又は構成要素、例えばモジュール、若しくは内部の構成要素及び制御器はまた、1 又は複数のコンピュータ又はプロセッサの一部として具現化され得る。コンピュータ又はプロセッサは、計算装置、入力装置、表示ユニット、及び例えばインターネットにアクセスするためのインタフェースを含み得る。コンピュータ又はプロセッサはマイクロプロセッサを含み得る。マイクロプロセッサは通信バスに接続され得る。コンピュータ又はプロセッサはまた、メモリを含み得る。メモリは、ランダム・アクセス・メモリ (RAM) 及び読み出し専用メモリ (ROM) を含み得る。コンピュータ又はプロセッサはさらに、記憶装置を含んでいてよく、記憶装置はハード・ディスク・ドライブ

50

、又はフロッピー・ディスク・ドライブ及び光ディスク・ドライブ等のような着脱自在の記憶ドライブであってよい。記憶装置はまた、コンピュータ又はプロセッサにコンピュータ・プログラム又は他の命令を読み込む他の同様の手段であってよい。

【0052】

本書で用いられる「コンピュータ」又は「モジュール」との用語は、マイクロコントローラ、縮小命令セット・コンピュータ(RISC)、ASIC、論理回路、及び本書に記載された諸作用を実行することが可能な他の任意の回路又はプロセッサを用いたシステムを含む任意のプロセッサ方式又はマイクロプロセッサ方式のシステムを含み得る。上の例は例示のみのためのものであり、従って「コンピュータ」との語の定義及び/又は意味を如何なる方法でも限定しないものとする。

10

【0053】

コンピュータ又はプロセッサは、入力データを処理するために1又は複数の記憶要素に記憶されている一組の命令を実行する。記憶要素はまた、データ、又は所望若しくは必要に応じて他の情報を記憶し得る。記憶要素は、情報ソースの形態にあってもよいし、処理機械の内部の物理的メモリ素子の形態にあってもよい。

【0054】

上述の一組の命令は、様々な実施形態の方法及び工程のような特定の動作を実行するように処理機械であるコンピュータ又はプロセッサに命令する様々な命令を含み得る。一組の命令は、ソフトウェア・プログラムの形態にあってもよく、プログラムは有形で非一時的なコンピュータ可読の媒体(1又は複数)として具現化され得る。ソフトウェアは、システム・ソフトウェア又はアプリケーション・ソフトウェアのような様々な形態にあってもよい。さらに、ソフトウェアは、別個のプログラム若しくはモジュールの集合、より大きなプログラムの内部のプログラム・モジュール、又はプログラム・モジュールの一部の形態にあってもよい。ソフトウェアはまた、オブジェクト指向プログラミングの形態のモジュール型プログラミングを含み得る。処理機械による入力データの処理は、操作者の命令に回答して行なわれてもよいし、以前の処理の結果に回答して行なわれてもよいし、他の処理機械によって発行された要求に回答して行なわれてもよい。

20

【0055】

本書で用いられる「ソフトウェア」及び「ファームウェア」との用語は互換的であり、RAMメモリ、ROMメモリ、EPROMメモリ、EEPROMメモリ、及び不揮発性RAM(NVRAM)メモリを含めたメモリに記憶されて、コンピュータによって実行される任意のコンピュータ・プログラムを含んでいる。以上のメモリ形式は例示のみのためのものであり、従ってコンピュータ・プログラムの記憶に利用可能なメモリの形式に関して制限するものではない。

30

【0056】

以上の記載は例示説明のためのものであって制限するものではないことを理解されたい。例えば、上述の各実施形態(及び/又は各実施形態の諸観点)を互いに組み合わせて用いてよい。加えて、様々な実施形態の範囲を逸脱することなく、特定の状況又は材料を様々な実施形態の教示に合わせて適応構成する多くの改変を施すことができる。本書に記載されている材料の寸法及び形式は、様々な実施形態の各パラメータを定義するためのものであるが、これらの実施形態は限定するものではなく例示する実施形態である。以上の記載を吟味すれば、当業者には他の多くの実施形態が明らかとなる。従って、様々な実施形態の範囲は、特許請求の範囲に関連して、かかる特許請求の範囲が網羅する等価物の全範囲と共に決定されるものとする。特許請求の範囲では、「including包含する」との用語は「comprising含む」の標準英語の同義語として、また「in whichこのとき」との用語は「whereinここで」の標準英語の同義語として用いられている。また、以下の特許請求の範囲では、「第一」、「第二」及び「第三」等の用語は単にラベルとして用いられており、これらの用語の目的語に対して数値的要件を課すものではない。さらに、以下の特許請求の範囲の制限は、「手段プラス機能(means-plus-function)」形式で記載されている訳ではなく、かかる特許請求の範囲の制限が、「~のための手段」に続けて他の構造を

40

50

含まない機能の言明に従えた文言を明示的に用いていない限り、合衆国法典第 35 巻第 112 条第 6 パラグラフに基づいて解釈されるべきではない。

【 0 0 5 7 】

この書面の記載は、最適な態様を含めて様々な実施形態を開示し、また任意の装置又はシステムを製造して利用すること及び任意の組み込まれた方法を実行することを含めてあらゆる当業者がこれらの様々な実施形態を実施することを可能にするように実例を用いている。特許付与可能な様々な実施形態の範囲は特許請求の範囲によって画定されており、当業者に想到される他の実例を含み得る。かかる他の実例は、特許請求の範囲の書字言語に相違しない構造要素を有する場合、又は特許請求の範囲の書字言語と非実質的な相違を有する等価な構造要素を含む場合には、特許請求の範囲内にあるものとする。

10

【 符号の説明 】

【 0 0 5 8 】

- 20 : イメージング・システム
- 22 : 電磁エネルギーの発生源
- 24 : 検出器
- 26 : 制御器 / プロセッサ
- 28 : フォトダイオード・アレイ
- 30 : 読み出し電子回路
- 32 : シンチレータ
- 34 : 対象
- 36 : 対象透過後コリメータ
- 40 : シリコン・ウェーハ
- 42 : 基材層
- 44 : 高抵抗層
- 46 : 光照射面
- 48 : インタコネクタ面
- 50 : ピア
- 51 : 二酸化物層
- 52 : P + + 不純物添加多結晶ピア填装材
- 54 : P + 不純物添加エピ層
- 56 :
- 58 : 開口
- 60 : フォトダイオード
- 62 : SiO₂層
- 64 a、64 b : 金属被覆
- 100 : 検出器モジュールを形成する方法
- 120 : 検出器モジュール
- 122 : センサ・タイル
- 124 : 基材
- 200 : イメージング・システム
- 202 : CT イメージング・システム
- 204 : PET イメージング・システム
- 206 : 被検体
- 210 : 回転ガントリ
- 212 : X線源
- 214 : 検出器アレイ
- 216 : 検出器素子
- 220 : コンピュータ
- 222 : 電動式テーブル
- 224 : ガントリ開口

20

30

40

50

- 240 : 回転中心
- 242 : 制御機構
- 244 : X線制御器
- 246 : ガントリ・モータ制御器
- 248 : デジタル・データ・バッファ (D D B)
- 250 : 画像再構成器
- 252 : 記憶装置
- 260 : コンソール
- 262 : 視覚表示ユニット
- 264 : テーブル・モータ制御器
- 270 : 読み取り装置
- 272 : コンピュータ可読の媒体
- 274 : X線ビーム

10

【図1】

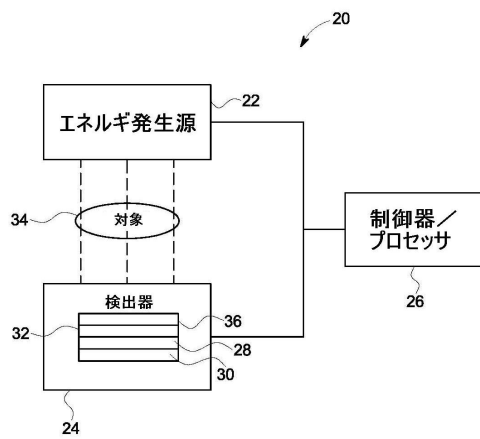


FIG. 1

【図2】

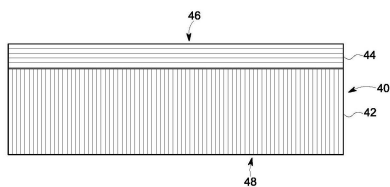


FIG. 2

【図3】

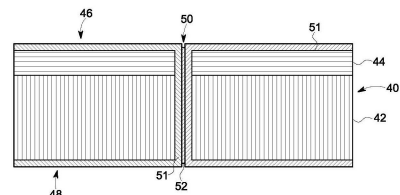


FIG. 3

【図4】

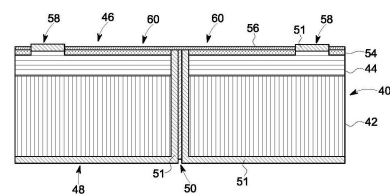


FIG. 4

【図5】

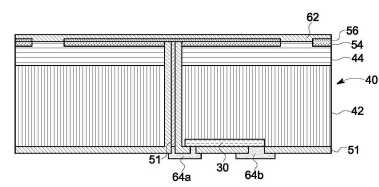


FIG. 5

【 図 6 】

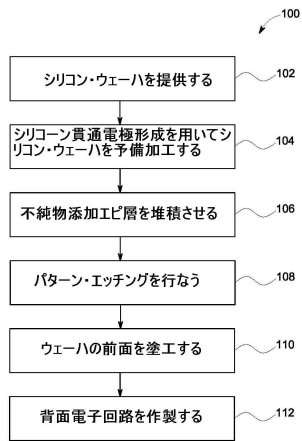


FIG. 6

【圖 7】

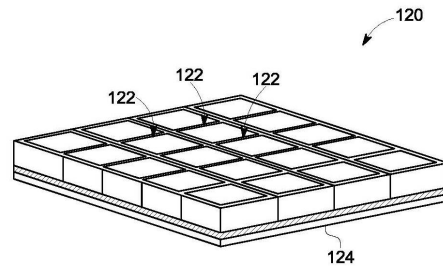


FIG. 7

【 図 8 】

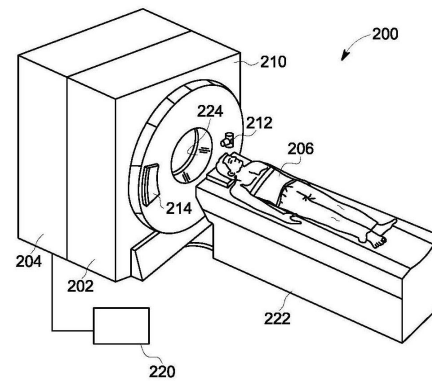


FIG. 8

【圖 9】

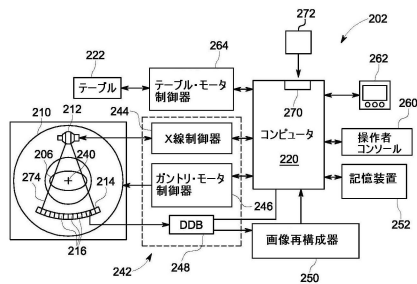


FIG. 9

フロントページの続き

(72)発明者 アブデラジズ・イクレフ
アメリカ合衆国、ウィスコンシン州、ワウケシャ、ノース・グランドビュー・ブールヴァード、
3000番

(72)発明者 ウェン・リ
アメリカ合衆国、ニューヨーク州、ニスカユナ、リサーチ・サークル、1番

審査官 今井 聖和

(56)参考文献 特表2008-543096(JP,A)
特開2009-124013(JP,A)
特表2010-500766(JP,A)
特開2004-165602(JP,A)
特開2011-044717(JP,A)
特開2007-165909(JP,A)
特開2007-251131(JP,A)
米国特許出願公開第2006/0043438(US,A1)
米国特許出願公開第2010/0108893(US,A1)

(58)調査した分野(Int.Cl., DB名)
H01L 27/14
H01L 31/10
H04N 5/335