



(12) 发明专利

(10) 授权公告号 CN 101248340 B

(45) 授权公告日 2012. 11. 14

(21) 申请号 200680031097. 6

(22) 申请日 2006. 08. 22

(30) 优先权数据

11/210, 309 2005. 08. 24 US

(85) PCT申请进入国家阶段日

2008. 02. 25

(86) PCT申请的申请数据

PCT/US2006/032858 2006. 08. 22

(87) PCT申请的公布数据

W02007/024911 EN 2007. 03. 01

(73) 专利权人 通用电气公司

地址 美国纽约州

(72) 发明人 斯坦利·丘 西西拉·K·加梅奇

权贤镇

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 封新琴

(51) Int. Cl.

G01L 9/00 (2006. 01)

B81B 3/00 (2006. 01)

G01L 19/00 (2006. 01)

(56) 对比文件

EP 1359402 A1, 2003. 11. 05, 全文.

US 4800758, 1989. 01. 31, 说明书第 1 栏第 32 行 - 第 2 栏第 4 行、第 2 栏第 42-45 行、第 5 栏第 25-66 行, 图 6.

US 2003/0019299 A1, 2003. 01. 30, 说明书第 0090、0116 段.

US 2005/0172724 A1, 2005. 08. 11, 说明书第 0005-0011 段、第 0015-0027 段, 图 1.

WO 00/02028 A1, 2000. 01. 13, 全文.

EP 1522521 A1, 2005. 04. 13, 全文.

审查员 杨彬

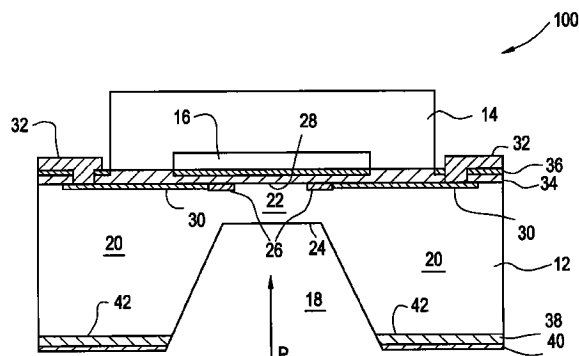
权利要求书 1 页 说明书 5 页 附图 11 页

(54) 发明名称

压力传感器及其制造方法

(57) 摘要

压力传感器包括与上衬底 (14) 硅熔接的下衬底 (12), 在下衬底和上衬底之间设置有室 (16)。下衬底和上衬底均包括硅。下衬底包括限定腔体 (18) 的壁和位于该腔体之上的隔膜部分 (22), 其中腔体向所要感应的环境开放。该室对环境气密封。



1. 一种压力传感器,包括:

下衬底,下衬底包括支撑部分和隔膜部分,支撑部分和隔膜部分 (22) 限定腔体 (18),腔体 (18) 由支撑部分 (20) 中形成的壁限定,并且腔体在第三侧上由隔膜部分 (22) 限定,隔膜部分 (22) 布置在腔体 (18) 上方;

其中所述下衬底包括硅;并且

其中所述腔体向所要感应的环境开放;

包括硅的上衬底,其中上衬底通过硅熔接接合到下衬底 (12);

设置在所述下衬底和上衬底之间的室,其中所述室通过所述硅的熔接而对所述环境气密封;

设置为与下衬底 (12) 的隔膜部分 (22) 物理连通的压阻元件;

导电路径 (30),与下衬底 (12) 和第一氧化物层 (34) 物理连通,第一氧化物层 (34) 设置在导电路径 (30) 和包括隔膜部分 (22) 的第二侧 (28) 的下衬底 (12) 的一部分上,导电路径 (30) 与压阻元件 (26) 和穿过第一氧化物层 (34) 中的通孔的电极 (32) 电连通;以及

在与隔膜部分 (22) 的第二侧 (28) 相对的下衬底 (12) 的表面 (42) 上的至少一个保护层 (38,40),该保护层 (38,40) 包括氧化物层 (38) 和氮化物层 (40) 中的一个或两者。

2. 如权利要求 1 所述的压力传感器,其中所述上衬底的厚度至多为 400 微米。

3. 如权利要求 2 所述的压力传感器,其中所述上衬底的厚度为 50 微米~150 微米。

4. 如权利要求 1 所述的压力传感器,其中所述室由所述上衬底中的上腔体限定。

5. 如权利要求 1 所述的压力传感器,其中所述室由所述下衬底中的下腔体限定,其中所述隔膜部分设置在所述腔体和所述下腔体之间。

6. 如权利要求 1 所述的压力传感器,其中所述室由所述上衬底中的上腔体和所述下衬底中的下腔体限定,其中所述隔膜部分设置在所述腔体和所述下腔体之间。

7. 如权利要求 1 所述的压力传感器,其中所述下衬底和所述上衬底均不是绝缘体上硅晶片。

8. 如权利要求 1 所述的压力传感器,其中所述下衬底为 n 型衬底,并且所述压阻元件包括 p 型掺杂材料。

9. 如权利要求 1 所述的压力传感器,其中所述电极 (32) 经所述导电路径 (30) 与所述压阻元件 (26) 电连通,其中所述下衬底 (12) 为 n 型衬底,其中所述导电路径 (30) 和所述压阻元件 (26) 均包括 p 型掺杂材料。

10. 如权利要求 1 所述的压力传感器,还包括设置在所述第一氧化物层 (34) 之上的氮化物层 (36),所述第一氧化物层至少覆盖与所述压阻元件 (26) 物理连通的所述隔膜部分 (22) 的一部分。

11. 如权利要求 1 所述的压力传感器,其中所述导电路径掺杂在上衬底和下衬底之间,并且下衬底被屏蔽于环境;压阻元件与导电路径电连通。

压力传感器及其制造方法

背景技术

[0001] 已将基于微机电系统 (Microelectromechanical system, MEMS) 的压力传感器引入例如医疗仪器、实验仪器、工业设备和汽车整机电路等的多种设备。其中压力传感器装置暴露于恶劣环境的大量应用日趋重要。这种环境包括溶剂混合物 (例如燃料)、水 (例如盐水)、酸和碱。压力传感器的终端用户发现标准装置在这种环境下发生失效。

[0002] 例如,一种压力传感器用于测量绝对压力。如下制造绝对压力传感器 (absolute pressure sensor):在第一硅晶片内形成腔体,然后将第二硅晶片附着到第一硅晶片上并对腔体上方的第二硅晶片进行减薄,从而在密封的室上方形成隔膜 (diaphragm)。在隔膜上或邻近隔膜形成的压敏电阻器 (Piezoresistor) 通过感应作用于隔膜正面的压力使隔膜偏入密封的室的多少来测量压力。在该实例中,当暴露于恶劣环境时,例如通常在压敏电阻器的互连位置发生腐蚀,从而导致绝对压力传感器劣化或失效。

[0003] 因而,本领域对能够在恶劣环境下使用的压力传感器一直存在着需求。

发明内容

[0004] 本发明披露了压力传感器及其制造方法。

[0005] 压力传感器的一种实施方案包括与上衬底硅熔接 (silicon fusion bond) 的下衬底,在该下衬底和上衬底之间设置有室。下衬底和上衬底均包括硅。下衬底包括限定腔体的壁和位于该腔体上方的隔膜部分,其中腔体向所要感应的环境开放。该室对环境气密封 (hermetically sealed)。

[0006] 压力传感器制造方法的一种实施方案包括:在下衬底上形成氧化物层和氮化物层;将 p 型掺杂剂注入或扩散到下衬底中以形成压敏电阻器和导电路径,使氧化物层和氮化物层覆盖压敏电阻器和导电路径;将包括上腔体 (cap cavity) 的上衬底硅熔接到下衬底上以气密封该腔体,从而形成室;蚀刻下衬底的一部分,从而形成由下衬底经蚀刻形成的壁和隔膜部分限定的下腔体。

[0007] 下衬底为包括硅的 n 型衬底,该下衬底上设置有氧化物层,氧化物层上设置有氮化物层。上衬底包括硅。导电路径与压敏电阻器电连通,其中使压敏电阻器设置与隔膜部分物理连通。

[0008] 通过随后的详细说明、附图和所附权利要求,本领域技术人员将认识和理解上述和其它特征。

附图说明

[0009] 现参考为示范性实施方案的附图,其中以相同的标记表示相同的部分。

[0010] 图 1 为一种背面式绝对压力传感器 (backside absolute pressure sensor) 实施方案的截面图。

[0011] 图 2(a)-2(j) 共同图示图 1 的背面式绝对压力传感器的实施方案的示范性制造方法。

[0012] 图 3 为另一背面式绝对压力传感器实施方案的截面图。

[0013] 图 4(a)-4(h) 共同图示图 3 的背面式绝对压力传感器的实施方案的示范性制造方法。

[0014] 图 5 为差压传感器的实施方案。

具体实施方式

[0015] 如通过该部分整体将更为详细说明的,已经发现背面式微机电系统 (MEMS) 基压力传感器 (此后称为压力传感器) 包括硅熔接在一起的第一衬底 (晶片) 和第二衬底 (晶片), 并允许该压力传感器在恶劣环境 (例如溶剂混合物 (例如燃料)、水 (例如盐水)、酸和碱) 中工作。该压力传感器为背面式压力传感器, 其中在与隔膜暴露于环境的一侧相对的隔膜另一侧上、在该另一侧中或接近该另一侧 (此后为便于说明表达为“上”), 设置压敏电阻器 (也称作压阻元件 (piezo-resistive element), 该隔膜由其中一个衬底形成。根据应用, 该压力传感器可为绝对压力传感器或差压传感器。

[0016] 现参考图 1, 示出了总体表示为 100 的绝对压力传感器的实施方案。绝对压力传感器 100 包括下衬底 12、上衬底 14 和设置在下衬底和上衬底之间的室 16。下衬底 12 和上衬底 14 均包括硅。在一种实施方案中, 下衬底 12 和上衬底 14 均为多层结构 (例如绝缘体上硅 (silicon-on-insulator) 型晶片)。在另一实施方案中, 下衬底 12 和上衬底 14 均为单层结构。应当有利地注意到, 与使用多层结构相比, 使用单层结构可降低传感器的成本。

[0017] 此外, 下衬底 12 为 n 型衬底。例如下衬底 12 的硅掺杂有 n 型掺杂剂 (例如磷)。上衬底 14 可为 n 型衬底或者 p 型衬底。当上衬底 14 为 n 型衬底时, 上衬底 14 可掺杂有与下衬底 12 中所采用的掺杂剂相同或不同的 n 型掺杂剂。另外, 当上衬底 14 为 p 型衬底时, 上衬底 14 掺杂有 p 型掺杂剂 (例如硼)。

[0018] 下衬底 12 包括腔体 18, 该腔体 18 由下衬底 12 的支撑部分 20 中形成的壁限定, 并且在第三侧上由下衬底 12 的隔膜部分 22 限定。换言之, 隔膜部分设置在腔体 18 上方。另外, 腔体 18 使隔膜部分 22 的第一 (环境) 侧 24 暴露于所要感应的环境。例如, 在操作过程中环境向隔膜部分 22 的第一侧 24 上施加压力, 如线 P 所示。隔膜部分 22 具有足以使隔膜在环境压力作用下能够偏斜的厚度。压阻元件 26 设置在隔膜部分 22 的第二表面 28 上。例如, 在一种实施方案中, 压阻元件 26 设置在隔膜部分 22 挠曲时具有最大应力的隔膜部分 22 的区域中。压阻元件 26 均具有随机应力变化的电阻。每个压阻元件 26 的数量、类型和布置根据应用而改变。在一种实施方案中, 压阻元件 26 布置在惠斯通电桥电路中。在操作过程中, 压阻元件 26 测量由于环境压力造成的隔膜部分 22 的挠曲。用于压阻元件的合适材料包括, 但不限于, p 型掺杂剂 (例如硼)。

[0019] 导电路径 30 (有时称为互连 (interconnect)) 设置为与压阻元件 26 电连通。导电路径 30 包括任何导电材料。例如, 导电路径 30 可包括掺杂有 p 型掺杂剂的下衬底 12 的一部分。导电路径 30 设置为与电极 32 电连通, 该电极 32 有时被称为引线接合垫 (wire bond pad) 等。用于电极 32 的合适材料包括金属 (例如铝、钛、铂、金和包括上述金属中至少一种的组合)、合金等。

[0020] 导电路径 30 设置为与下衬底 12 物理连通。使第一氧化物层 34 (例如二氧化硅层) 与导电路径 30 物理连通。例如, 第一氧化物层 34 可设置在导电路径 30 和下衬底 12 的至

少一部分（例如隔膜部分 22 的第二侧）上。设置在第一氧化物层 34 中的通孔，允许电极 32 和导电路径 30 之间能够电连通。

[0021] 第一氮化物层 36 设置为与第一氧化物层 34 物理连通。对应于第一氧化物层 34 中设置通孔的位置，在第一氮化物层 36 中设置通孔，以允许电极 32 和导电路径 30 之间能够电连通。不受理论的束缚，第一氧化物层 34 和第一氮化物层 36 均作为绝缘层和 / 或导电路径 30 和压阻元件 26 的保护层。第一氮化物层 36 包括氮化物，该氮化物包括但不限于氮化硅。第二氧化物层 38 和第二氮化物层 40 分别设置在下衬底 12 的表面 42 上，该表面 42 例如与隔膜部分 22 的第二侧 28 相对。这些层分别包括与有关第一氧化物层 34 和第一氮化物层 36 所讨论的材料相似的材料。另外，在形成腔体 18 的过程中，第二氧化物层 38 和第二氮化物层 40 均作为保护涂层。

[0022] 将下衬底 12 硅熔接到上衬底 14 上，从而在下衬底 12 和上衬底 14 之间形成与周围环境气密封的室 16。不受理论的束缚，可通过符合美国军用标准 (MIL-STD)-883E 的方法容易地测量密封的气密性。在真空中将下衬底 12 和上衬底 14 接合在一起，使得室 16 为真空室，当隔膜部分 22 暴露于环境时该室 16 用作零压基准。在图 1 所示的实施方案中，室 16 由上衬底 14 中的腔体形成。或者，腔体可设置在下衬底 12 中以形成室 16。对应至少隔膜部分 22 的长度和宽度，选择形成室 16 的腔体的长度和宽度。腔体的宽度可基本一致（例如基本为直壁）或者腔体壁可向隔膜部分 22 会聚（例如锥形壁）。

[0023] 图 2(a)-(j) 共同图示了图 1 的背面式绝对压力传感器的实施方案的示范性制造方法。图 2(a) 中，例如通过离子注入、扩散等在下衬底 12 的表面上形成压阻元件 26 和导电路径 30。用于压阻元件 26 和导电路径 30 的材料包括以上所述的材料。图 2(b) 图示对氮化物层 36 的一部分进行选择性的蚀刻，从而形成接合区域 (bond area)（例如接合环），随后对下衬底 12 进行再氧化，从而相对于第一氧化物层 34 在腐蚀和氧化之前的厚度，在接合区域形成第一氧化物层较厚的氧化物部分。图 2(c) 图示对氮化物层 36 的一部分进行蚀刻，同时在对应于电极 32 的位置留下氧化物层 34。图 2(d) 图示上衬底 14，该上衬底 14 上包括例如通过深反应离子蚀刻形成的两个台阶高度 (step height)。该两个台阶高度对应于室 16 所需的尺寸并位于与下衬底 12 上的接合区域相应的位置。

[0024] 图 2(e) 图示下衬底 12 与上衬底 14 硅熔接，这是制造绝对压力传感器 100 的重要特征。下衬底 12 和上衬底 14 在没有任何中间接合体、合金、粘合剂等的情况下接合。此外，硅熔接是指硅与硅的接合或硅与氧化硅接合的任意组合。在一种实施方案中，硅熔接的接合宽度为约 100 微米～约 150 微米。硅熔接的使用允许压力传感器 100 的有效寿命为至少 10 年，从而有利地允许绝对压力传感器 100 用于车辆应用。

[0025] 此外，由于采用硅熔接，与采用其它接合技术的其它装置相比，可使绝对压力传感器的整体成本降低。与硅熔接相比，例如利用中间层接合一硅衬底与另一硅衬底存在与接合材料相关的附加成本并增加了工艺成本。更具体而言，玻璃衬底和绝缘体上硅 (SOI) 衬底的成本通常比标准硅衬底昂贵。在市场竞争中，为获得市场份额，希望在保持或提高性能的同时，降低成本。

[0026] 图 2(f) 图示通过研磨和抛光减薄上衬底 14 以降低上衬底 14 的整体厚度。上衬底 14 的整体厚度至多为约 400 微米，特别是约 50 微米～约 150 微米。材料的减少相应于装置整体成本的降低。另外，压力传感器尺寸的减小允许压力传感器用于更广泛的应用。

[0027] 图 2(g) 图示通过使用蚀刻剂选择性去除第二氧化物层 38 和第二氮化物层 40 各自的一部分以在第二氧化物层 38 和第二氮化物层 40 中形成窗口, 该蚀刻剂与以上有关选择性去除第一氧化物层 36 所述的蚀刻剂相似。在图 2(h) 中, 例如通过蚀刻将顶层成型为最终形状。图 2(i) 图示通过在第一氧化物层 34 和第一氮化物层 36 每个中形成窗口 (例如通孔) 的区域进行金属化形成电极 32。合适的金属化技术包括但不限于溅射和电子束蒸镀。

[0028] 图 2(j) 图示通过例如蚀刻进一步扩大 (加深) 第二氧化物层 38 和第二氮化物层 40 中形成的窗口, 从而形成腔体 18 和隔膜部分 22。例如, 使用各向异性蚀刻剂形成腔体 18。合适的各向异性蚀刻剂包括但不限于氢氧化钾 (KOH)、氢氧化四甲铵 (TMAH)、乙二胺邻苯二酚 (ethylene diaminepyrocatechol, EDP) 等。各向异性蚀刻形成下衬底 12 中的腔体 18, 该腔体 18 具有大体上从表面 42 朝向隔膜部分 22 的第一侧 24 会聚的壁。然而, 应当理解的是, 在其它实施方案中, 可通过各向同性蚀刻形成腔体 18。合适的各向同性蚀刻剂包括本领域已知的各向同性蚀刻剂以及其它各向同性蚀刻剂。

[0029] 现参考图 3, 图示总体表示为 200 的绝对压力传感器的实施方案。虽然绝对压力传感器 200 的组件的布置与绝对压力传感器 100 的布置基本相同, 但在这里包括该实施方案以着重强调室 16 的形状和各衬底 (例如上衬底 14) 的形状可改变。此外, 虽然室 16 设置在下衬底 12 和上衬底 14 之间, 但可由下衬底 12 中的腔体、上衬底 14 中的腔体或前述二者的组合形成室 16。在该实例中, 室 16 的形状对应于上衬底 14 的形状。

[0030] 图 4(a)-4(h) 共同图示图 3 的背面式绝对压力传感器的实施方案的示范性制造方法。图 4(a) 图示在第一氧化物层 34 中开出窗口, 如图 4(b) 所示对其进行进一步的蚀刻。例如, 可使用各向异性蚀刻剂 (例如 KOH、TMAH、EDP 等) 在下衬底 12 中形成具有锥形壁的腔体。如图 4(c) 所示, 在蚀刻区域中再次生长氧化物。在图 4(d) 中, 通过离子注入、扩散等在下衬底 12 的表面上形成压阻元件 26 和导电路径 30。用于压阻元件 26 和导电路径 30 的材料包括以上所述的材料。图 4(e) 图示下衬底 12 与上衬底 14 硅熔接。图 4(f) 图示在第一氧化物层 34 上和上衬底 14 的外表面上设置氮化硅。图 4(g) 图示通过金属化形成电极 32, 从而使该电极与导电路径 30 电连通。合适的金属化技术包括以上所述的金属化技术。图 4(h) 图示对第二氧化物层 38 和第二氮化物层 40 进行蚀刻以形成腔体 18 和隔膜部分 22。

[0031] 现参考图 5, 图示总体表示为 300 的差压传感器的实施方案。为了便于讨论, 差压传感器 300 具有与有关绝对压力传感器 100 和 200 所讨论的组件布置相似的组件布置, 不同的是差压传感器 300 还包括贯通上衬底 14 设置的腔体 44。腔体 44 使室 16 暴露于环境, 从而允许压力从第一侧 24 和第二侧 28 二者作用于隔膜部分 22。更具体而言, 操作中, 隔膜部分 22 根据 P 和 P2 之间的压差按比例挠曲。压阻元件 26 测量由于 P 和 P2 之间的压差所造成的隔膜部分 22 的挠曲。应当注意的是, 可通过在上衬底 14 中蚀刻出腔体 44, 将绝对压力传感器 100 和 200 每个制成差压传感器 300。合适的蚀刻剂包括但不限于 KOH 和 TMAH。

[0032] 可通过焊料凸点 (solder bumping) 等将所得到的差压传感器 300 固定在陶瓷衬底上。在图 5 中, 使焊料凸点 (示为椭圆形) 与电极 32 和设置在陶瓷衬底上的第二电极物理连通。差压传感器 300 的形成方法有利地减少碎片等落入腔体 44, 碎片落入腔体 44 可能潜在地聚集并堵塞腔体 44。

[0033] 有利地,本申请披露的绝对压力传感器包括下衬底和上衬底之间的硅熔接。此外,该绝对压力传感器为背面式绝对压力传感器。硅熔接提供优于其它接合技术(例如中间玻璃料接合、粘结剂接合等)的接合强度,从而允许压力传感器具有至少10年的有效寿命。此外,如上简述,与目前一些传感器相比,硅熔接还允许以降低的成本构造压力传感器,从而可产生显著的商业优势。另外,由于压阻元件和导电路径被屏蔽于环境,所以通过将绝对压力传感器构造成背面式压力传感器可使得压力传感器有利地用于恶劣环境。此外,与目前的传感器相比,该构造可提高压力传感器的有效寿命。

[0034] 尽管参考几个实施方案对本发明进行了说明,但本领域技术人员应当理解的是,在不脱离本发明范围的情况下,可作出各种变化且可以等同特征取代本发明的要素。另外,在不脱离本发明实质范围的情况下可作出各种改变以使具体情况或材料适应本发明的教导。因而,本发明不限于预期作为实施本发明的最佳方式的具体实施方案,但本发明包括落入所附权利要求范围内的所有实施方案。

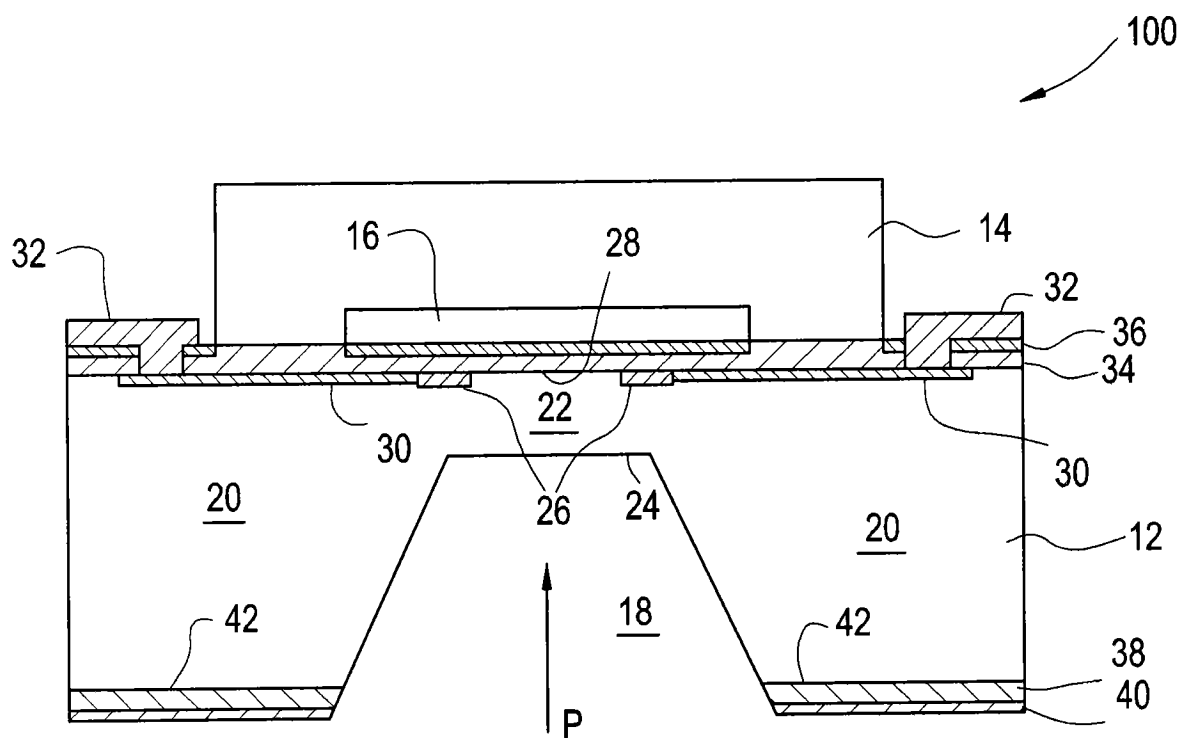


图 1

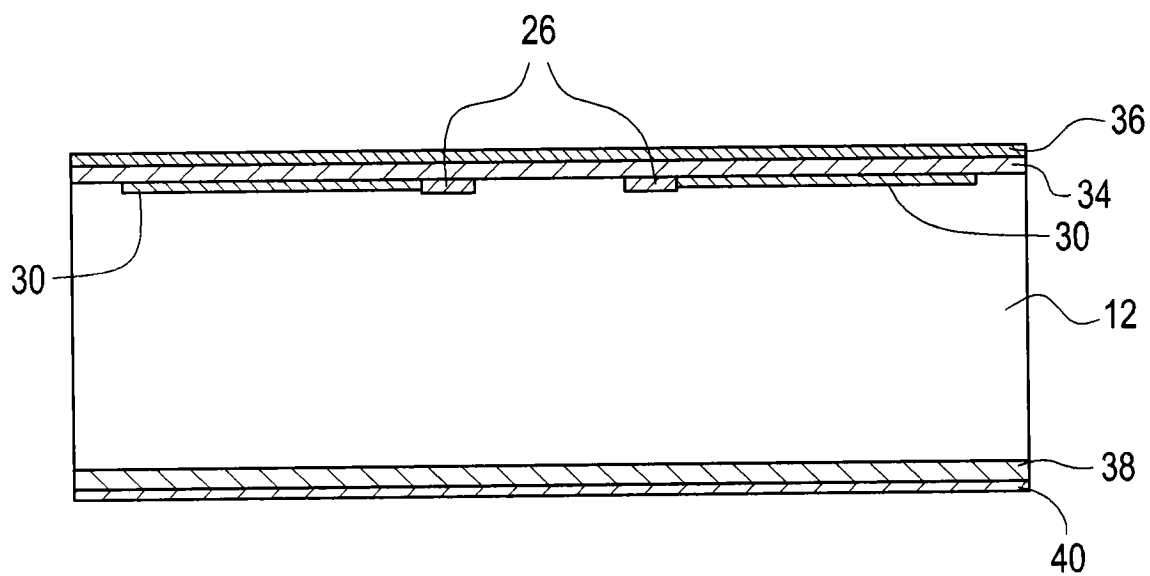


图 2A

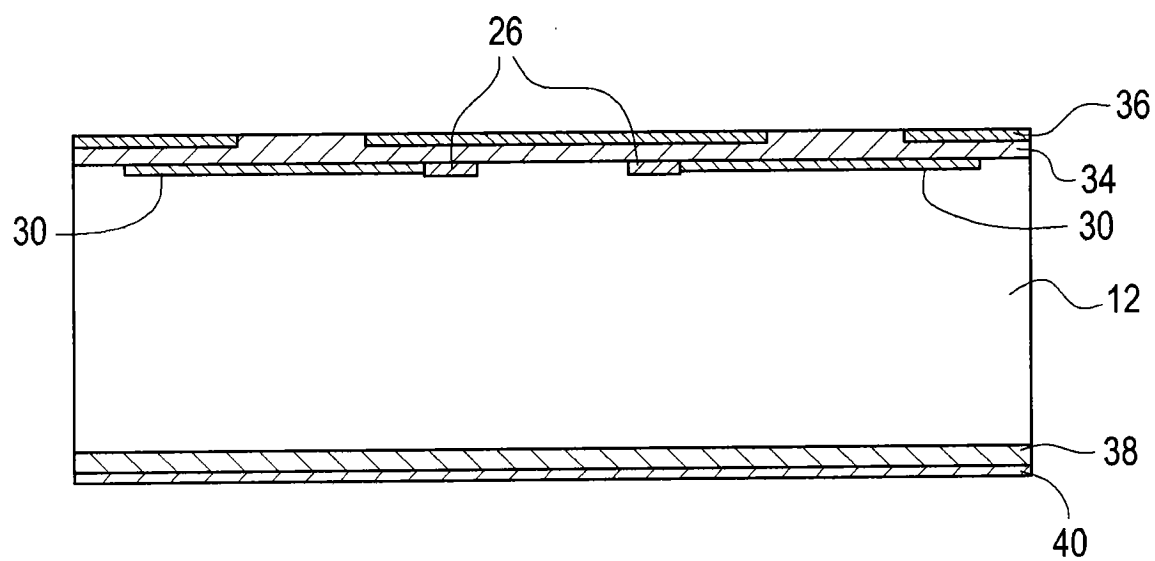


图 2B

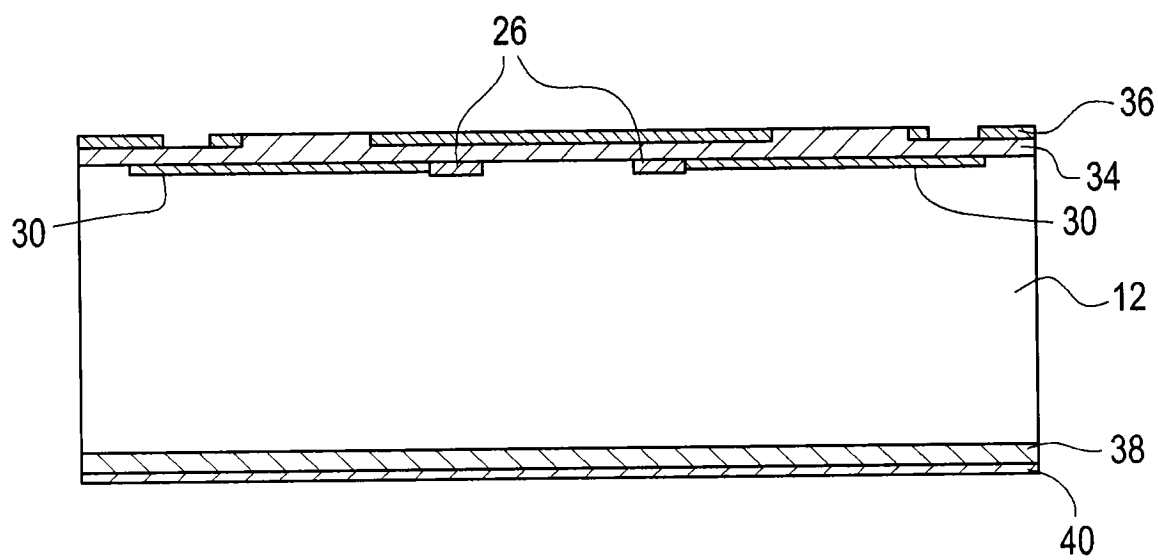


图 2C

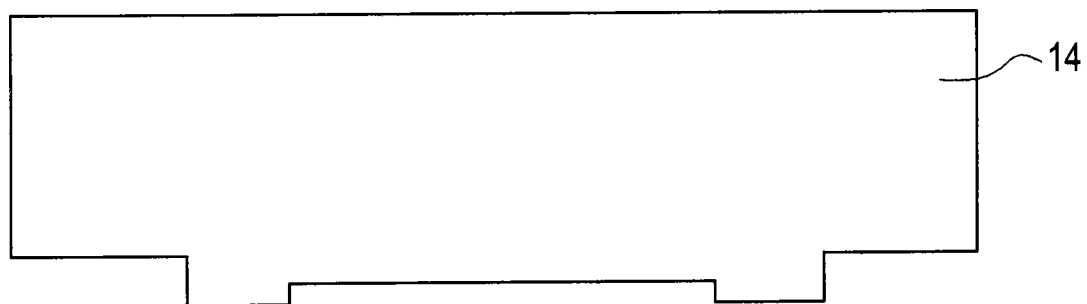


图 2D

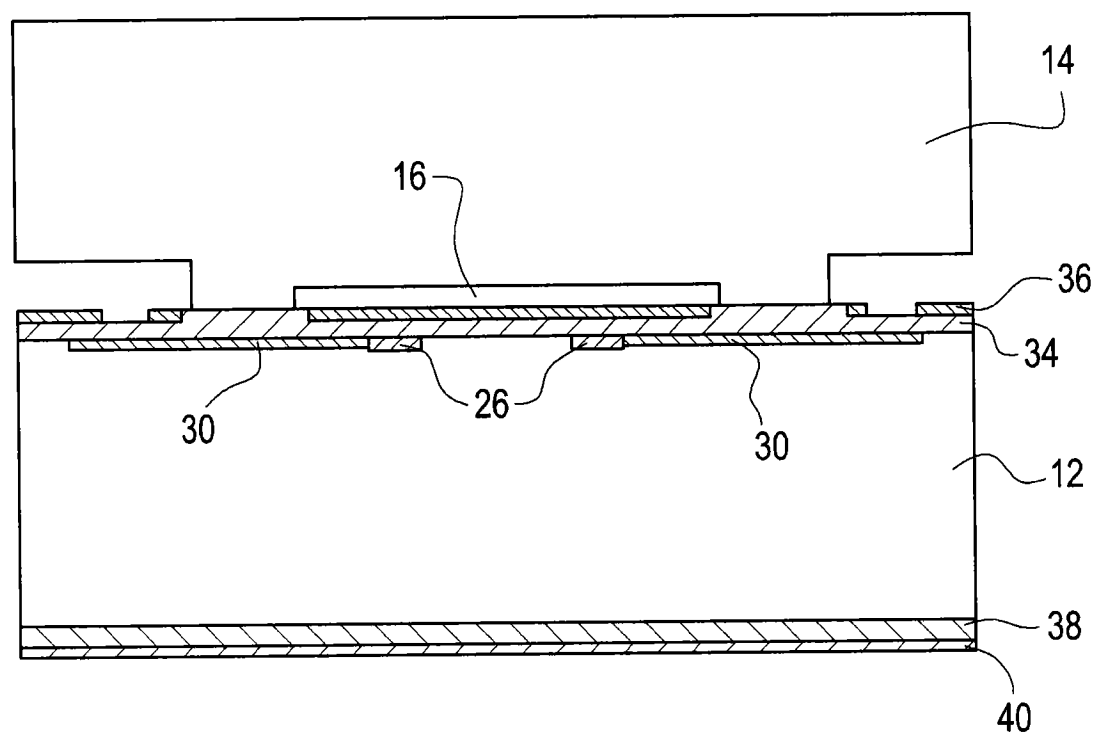


图 2E

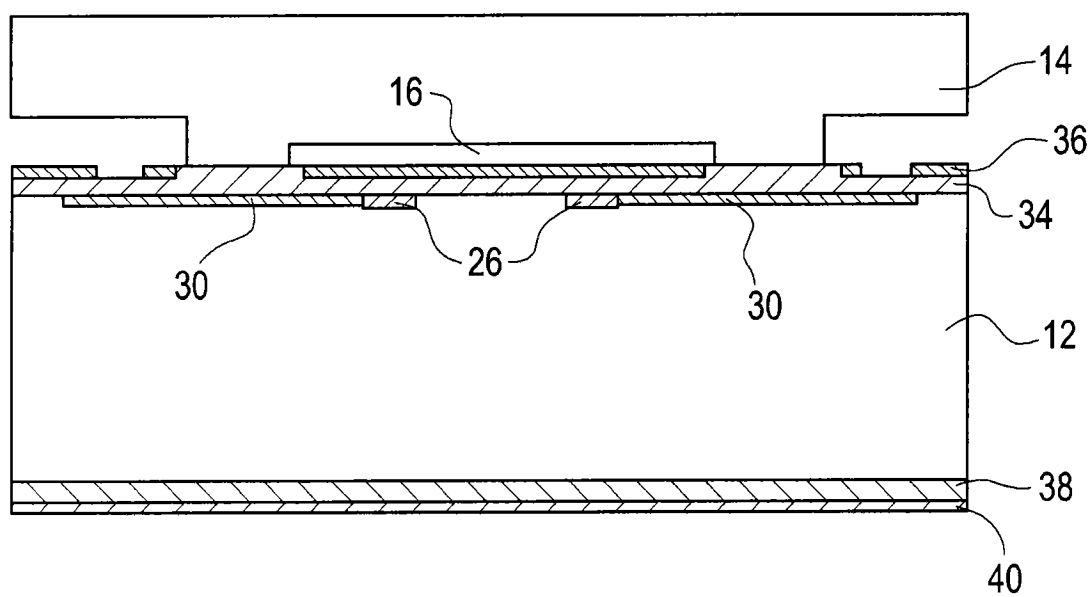


图 2F

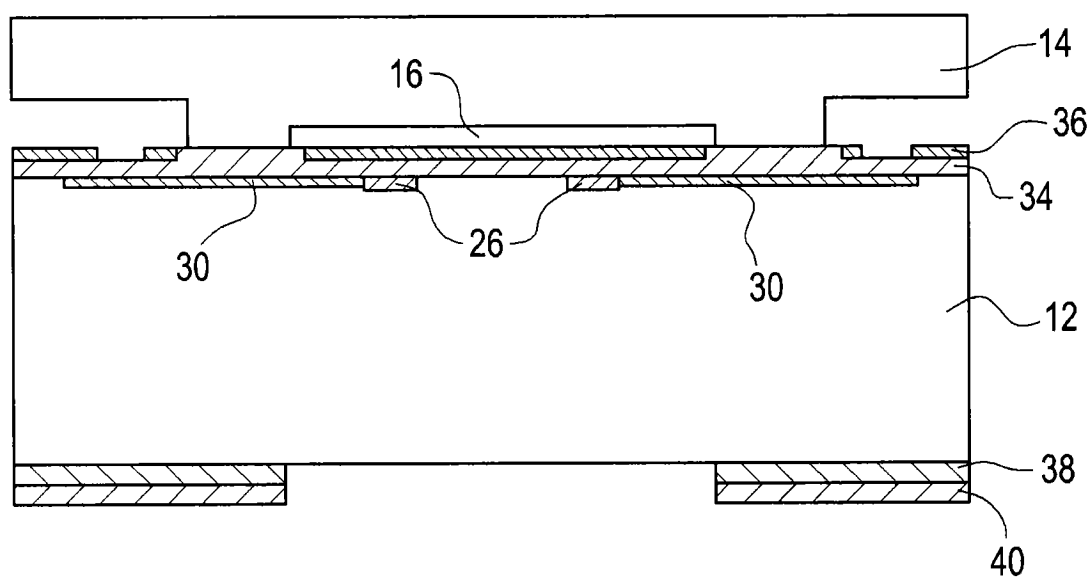


图 2G

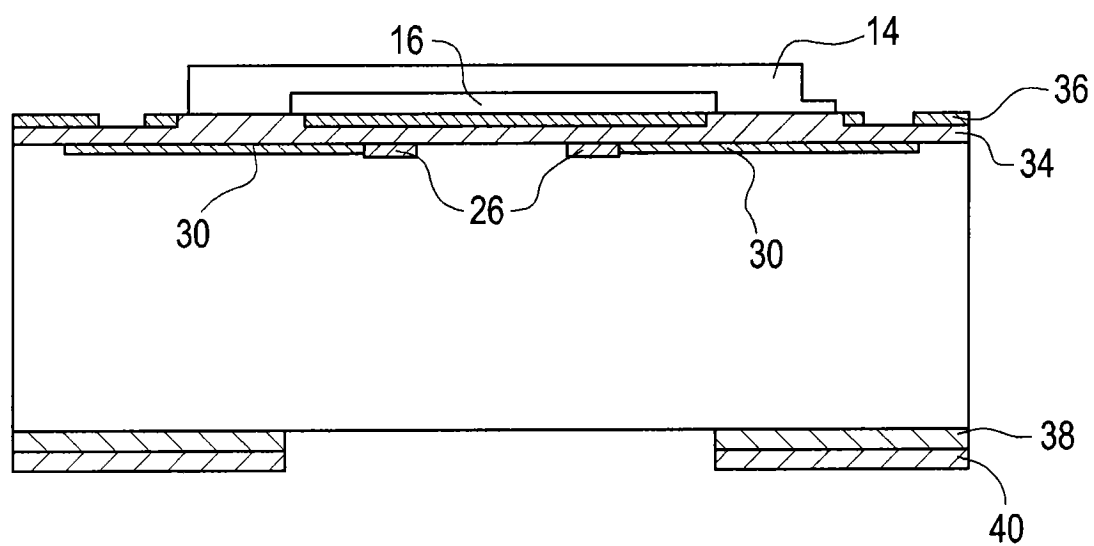


图 2H

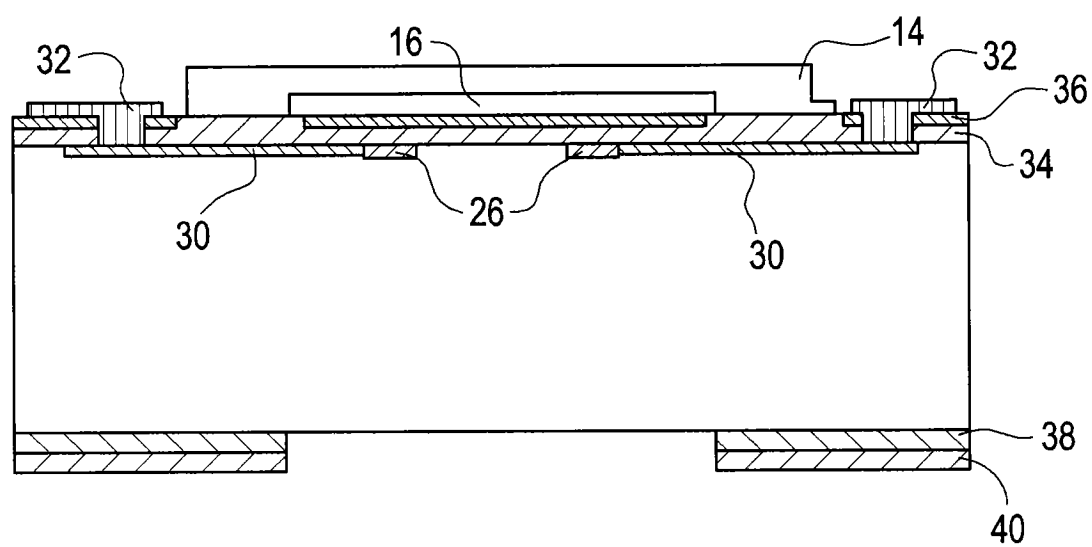


图 2I

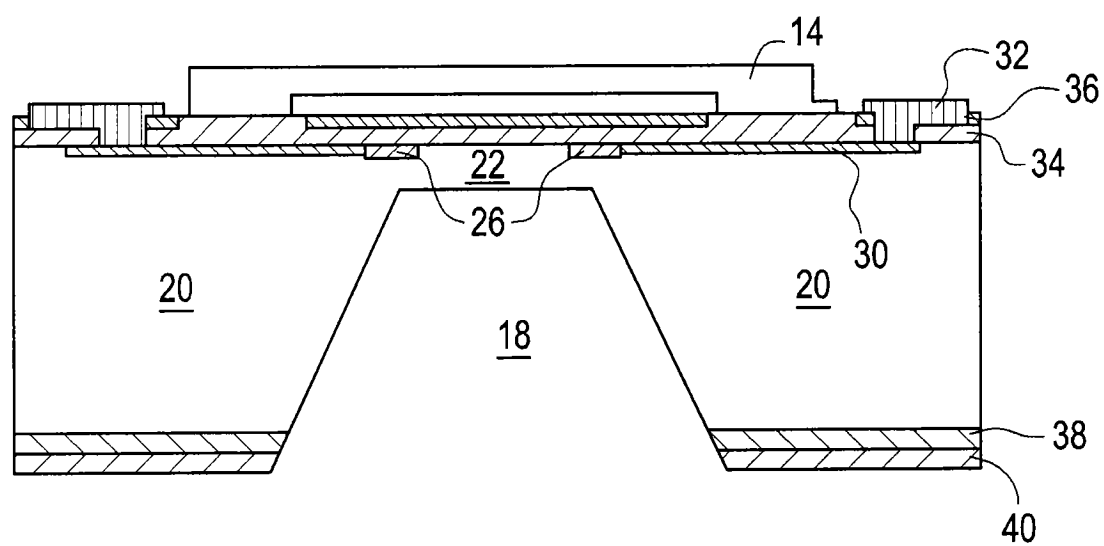
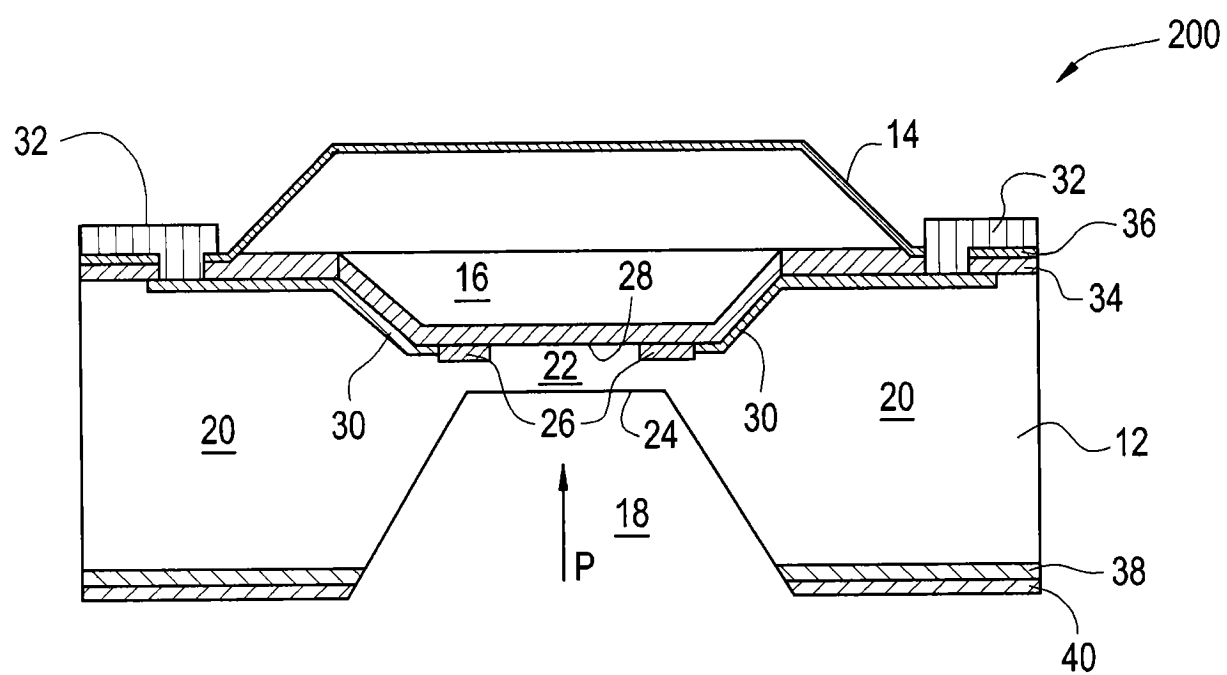


图 2J



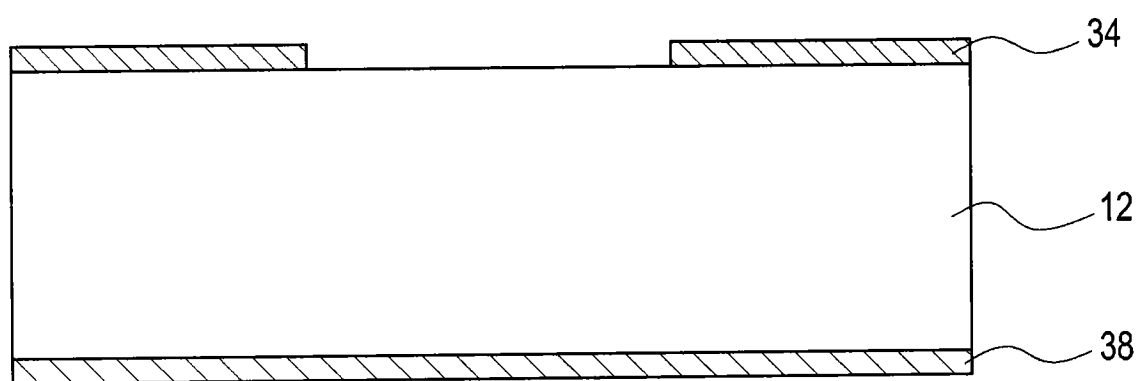


图 4A

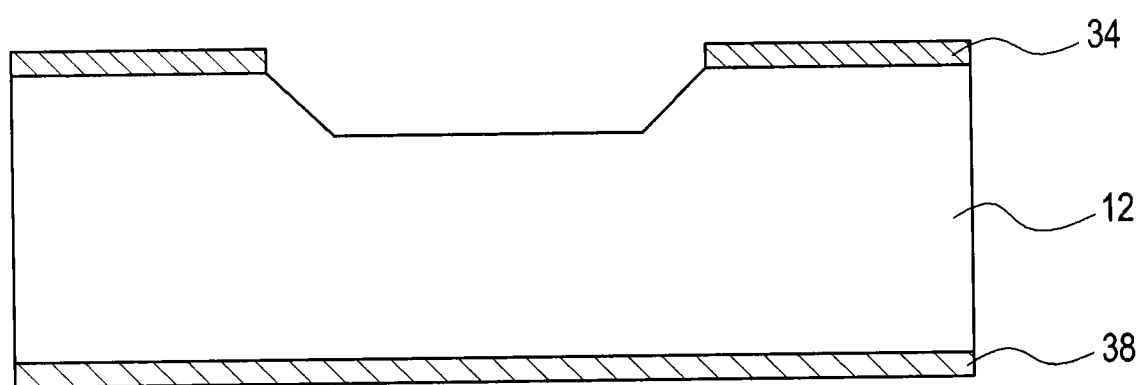


图 4B

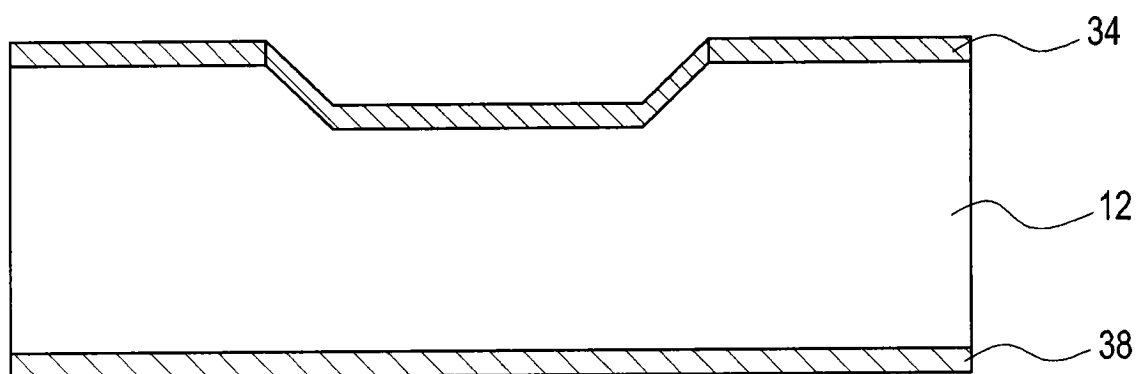


图 4C

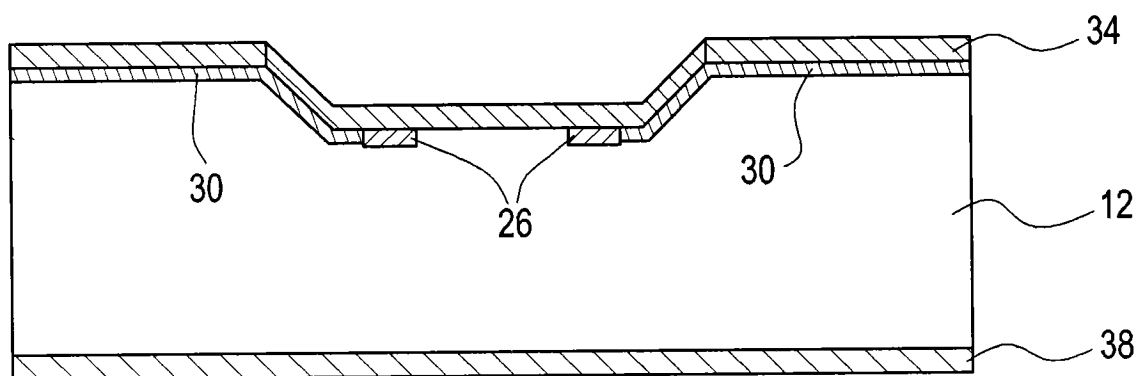


图 4D

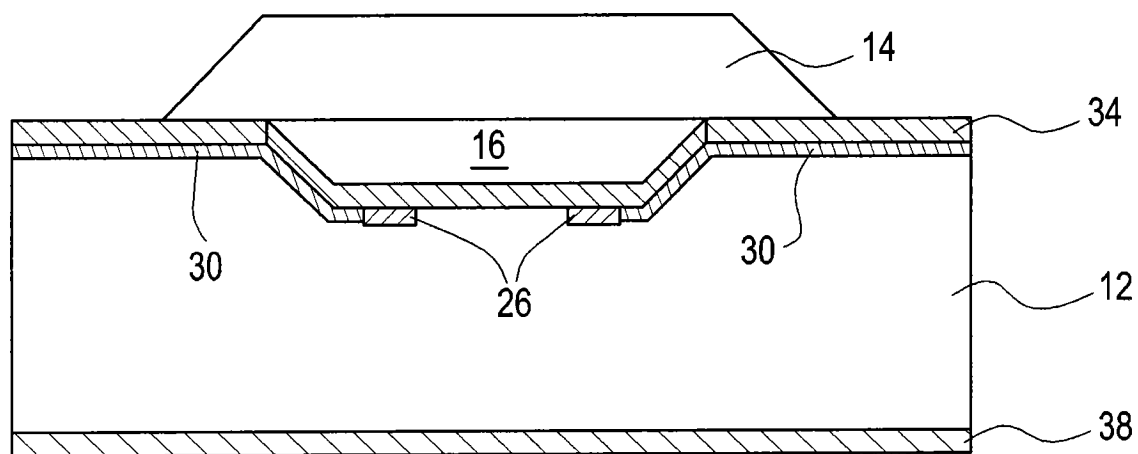


图 4E

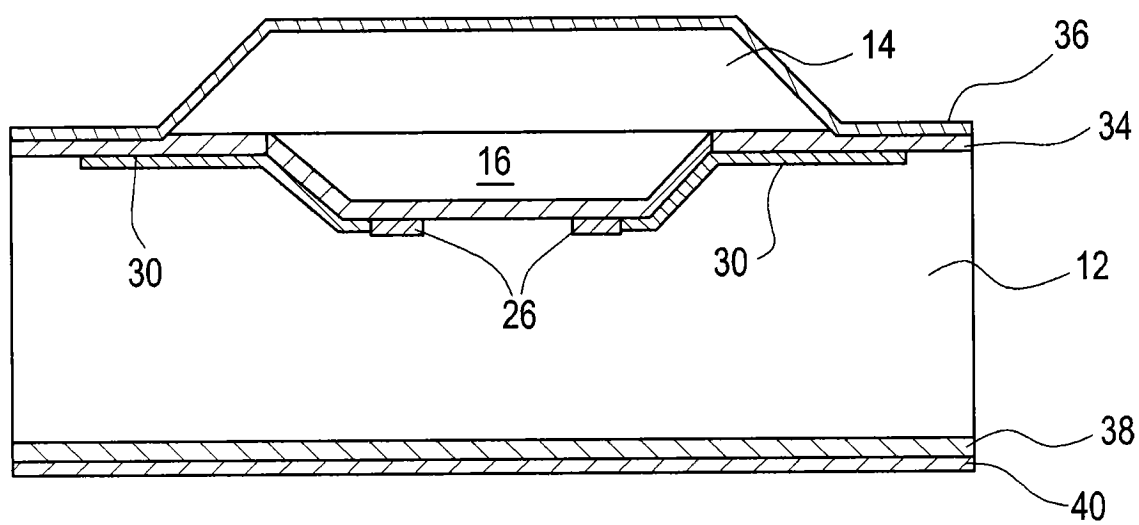


图 4F

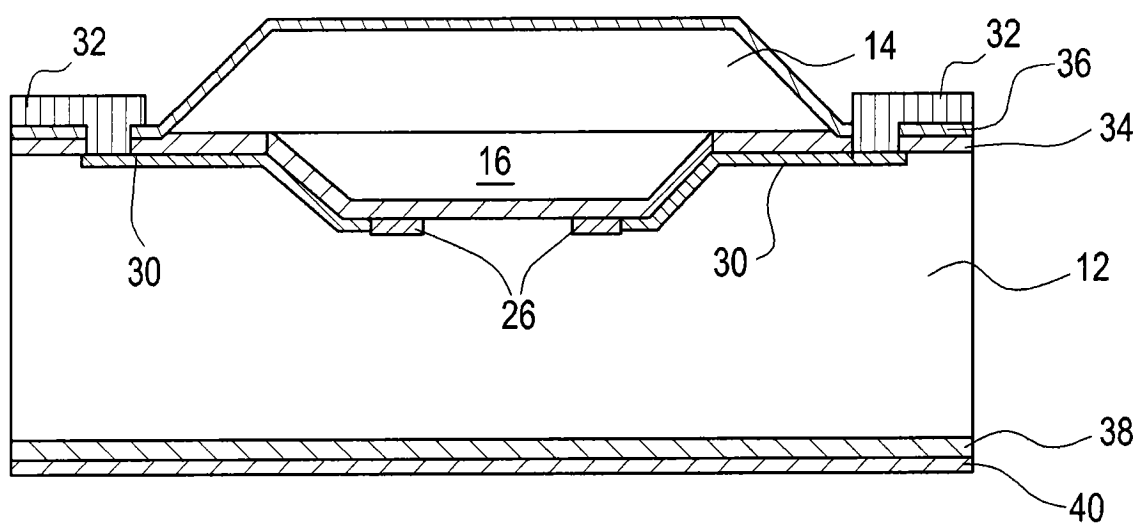


图 4G

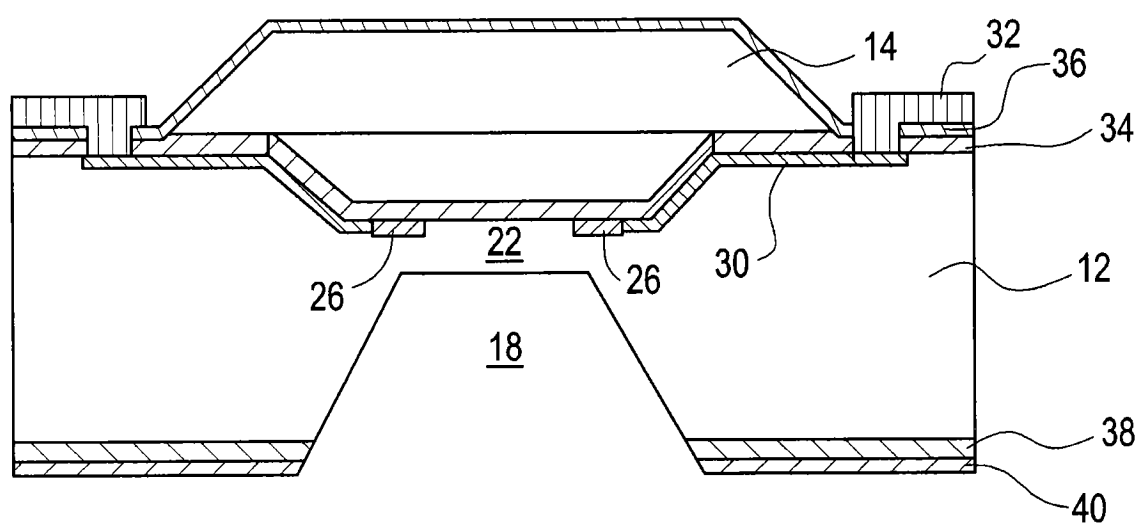


图 4H

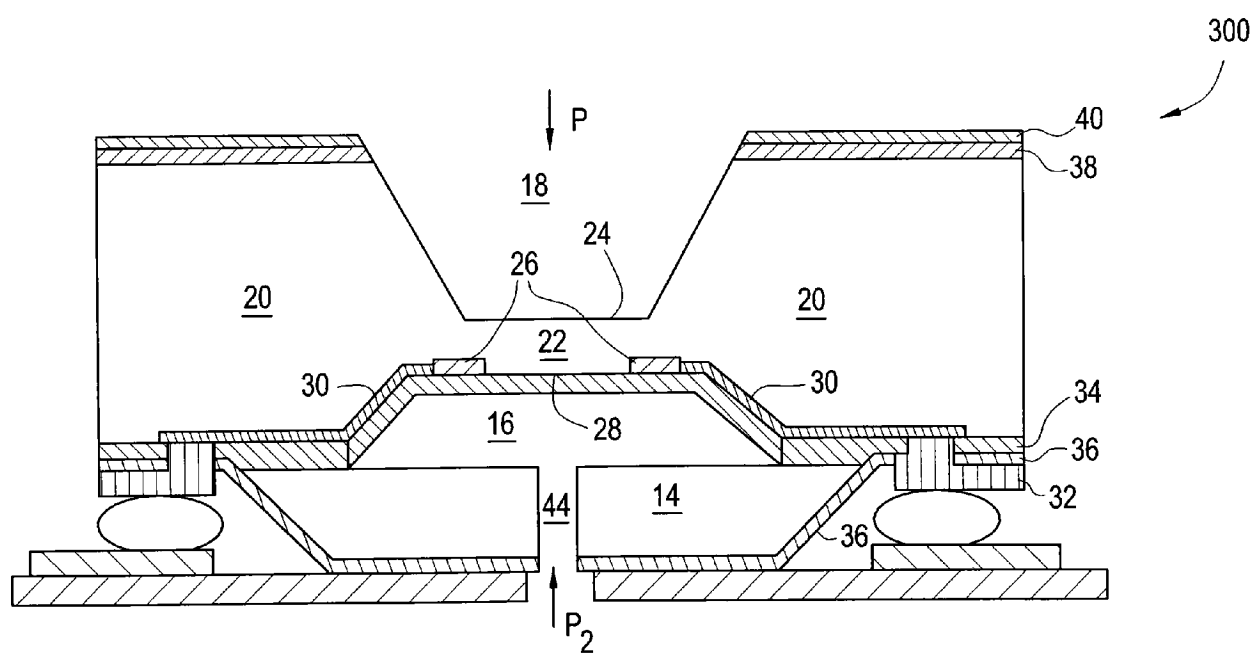


图 5