公告本

申請日期	88 年 8 月 31 日
案號	88114988
類別	G02F 1/133, 1/343, G09G 3/36, 3/20

A4
C4

521172

（以上各欄由本局填註）

發明 新型 專利說明書

一、發明 新型 名稱	中文	光電裝置之驅動電路及光電裝置，以及電子機器
	英文	
二、發明 創作 人	姓名	(1) 村出正夫
	國籍	(1) 日本
	住、居所	(1) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內
三、申請人	姓名（名稱）	(1) 精工愛普生股份有限公司 セイコーエプソン株式会社
	國籍	(1) 日本
	住、居所（事務所）	(1) 日本國東京都新宿區西新宿二丁目四番一號
	代表人 姓名	(1) 安川英昭

裝 訂 線

經濟部智慧財產局員工消費合作社印製

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
日本	1998 年　9 月　3 日	10-250129	☑有主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1　)

（發明所屬技術領域）

本發明關於包含薄膜電晶體（以下稱ＴＦＴ）等電晶體驅動之主動矩陣驅動方式之液晶裝置等光電裝置之驅動用之資料線驅動電路等的驅動電路及內藏該驅動電路之光電裝置的技術領域，特別是關於採用同時驅動高點數頻率或彩色影像信號對應之多數資料線的驅動方式之光電裝置之驅動電路，以及內藏有該驅動電路之光電裝置之技術領域。

（習知技術）

此種光電裝置之驅動電路之構成，係包含有對配置於光電裝置之影像顯示領域上之資料線或掃描線以特定時序供給影像信號或掃描信號之資料線驅動電路、掃描線驅動電路、或取樣電路等。

此種驅動電路係構成爲，當採用線順序驅動方式時，係依來自資料線驅動電路對各資料線順序供給之取樣控制信號，藉由對應各資料線而設之多數取樣開關，對由外部供至１條影像信號線上之影像信號分別取樣，並依線順序供至各資料線。又，一般而言，資料線驅動電路係具備包含依基準時脈將傳送信號順序輸出之多數配列之閂鎖電路的移位暫存器電路。又，藉由在該閂鎖電路與取樣電路之間設置緩衝電路，俾整形傳送信號之波形作爲上述取樣控制信號之同時，即使閂鎖電路之驅動能力不足以驅動取樣開關時，亦可藉由緩衝電路充分對應取樣開關之負荷。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (2　)

又，近年來因顯示影像之高品位化之要求，液晶裝置等光電裝置之點頻率，例如ＸＧＡ方式、ＳＸＧＡ方式、ＥＷＳ方式般越來越高。點頻率變高時，上述取樣開關之取樣能力不足，或構成驅動電路之各ＴＦＴ中之延遲時間對顯示影像之品位有不良影響。例如於次一資料線被寫入前一資料線用之影像信號而產生鬼影或串訊等問題。其對策可提升取樣開關或各ＴＦＴ之性能，但將導致成本之顯至上升。

因此，近年來設計成例如將影像信號事先作序列－並列轉換，分成多數之並列影像信號後，或彩色影像信號時分成每一色之並列之影像信號後，供至設於光電裝置之多數影像信號線上，於取樣電路對多數之序列－並列轉換之並列之影像信號同時取樣，並同時供至多數（例如６、１２、２４條）之資料線之技術被開發。依此技術，則可依同時驅動之資料線數ｎ，將各取樣開關之取樣時間設爲約ｎ倍，因此驅動電路之驅動頻率實質上可降至１／ｎ左右。亦即，不必提升取樣開關或各ＴＦＴ之性能，即可對應高頻。

如上述同時驅動多數資料線時，爲對多數取樣開關同時或供給同一之取樣控制信號，於資料線驅動電路，須具備多數取樣開關之負荷合計之驅動能力。亦即，介於上述閂鎖電路與取樣開關之間之緩衝電路之驅動能力須對應多數取樣開關之負荷之累計予以提高。若將構成緩衝電路所含反相器之ＴＦＴ之尺寸增大即可，但是僅單純增大該

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (3　)

ＴＦＴ之尺寸時，以傳送信號驅動該ＴＦＴ之閂鎖電路之驅動能力必須予以提高，如此則一般消費電力大被視爲光電裝置領域之問題之移位暫存器電路中之消費電力將更增加。因此，一般採用以串接之多數段反相器構成緩衝電路，緩衝電路之驅動能力依每一反相器階段性提升之構成。亦即，採用構成緩衝電路之閂鎖電路側之段之反相器的ＴＦＴ之尺寸較小，且構成緩衝電路之取樣開關側之段之反相器的ＴＦＴ之尺寸較大之構成。

另一方面，如上述驅動電路設於構成液晶裝置等光電裝置本體之基板上的所謂驅動電路內藏型光電裝置被開發。該驅動電路內藏型光電裝置，和驅動電路形成於其他基板上之外加型光電裝置比較，有利於裝置全體之小型化及低成本化。

（發明欲解決之問題）

但是，令上述多數段反相器構成之緩衝電路設於上述驅動電路內藏型液晶裝置時，液晶裝置等之基板上領域之大型化，緩衝電路導致之佔有面積或非有效利用面積之增加爲其問題。特別是如上述習知線順序驅動方式之液晶裝置般，由沿資料線於縱方向朝長邊方向延伸之ＴＦＴ構成各反相器，使之沿資料線於縱方向串接多數列時，一般而言影像信號線與移位暫存器電路之間因沿掃描線之橫長之基板領域所佔有之緩衝電路引起之非有效利用面積之比例顯著變大爲其問題。結果，影像顯示領域之上或下之資料

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (4　)

線驅動電路之形成用之非影像顯示領域被擴大，此舉導致與裝置全體小型化或同一裝置尺寸之影像顯示領域之大型化等該光電裝置之技術領域所要求者相反，此爲問題。本發明有鑑於上述問題點，目的在於提供一種驅動電路內藏型、且採用多數資料線同時驅動方式之液晶裝置等光電裝置中，藉由基板上領域之有效利用，使裝置小型化或同一裝置尺寸之影像顯示領域之大型化爲可能之光電裝置之驅動電路及內藏有該驅動電路之光電裝置。

（解決問題之方法）

爲解決上述問題，本發明之光電裝置之驅動電路，係於一對基板間挾持光電物質，於該一對基板之一方基板上具備交叉之多數資料線及多數掃描線的光電裝置之驅動電路，其特徵爲：於上述一方基板上具備：依取樣控制信號對影像信號取樣並分別供至上述多數資料線的多數取樣開關，及對與上述多數取樣開關相鄰接之n（n爲2以上整數）條資料線所連接之每一取樣開關同時供給上述取樣控制信號的資料線驅動電路；上述資料線驅動電路係具備：從各閂鎖電路將傳送信號依序輸出的移位暫存器電路，及以上述傳送信號作爲上述取樣控制信號輸出的緩衝電路；構成上述緩衝電路之至少1個電晶體，係於上述一方基板上，其通道寬之方向朝與上述資料線交叉之方向延伸。

依本發明之光電裝置之驅動電路，藉由資料線驅動電路，取樣控制信號被同時供至相鄰接之n條資料線所接之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (5　)

n個取樣開關。此時，於資料線驅動電路，藉由移位暫存器電路將傳送信號依序輸出，該傳送信號介由緩衝電路，並作爲上述之取樣控制信號輸出。如此則，藉由各取樣開關使影像信號被依取樣控制信號取樣，並分別供至多數資料線。如上述藉由對多數取樣開關同時驅動，則即使在例如ＸＧＡ、ＳＸＧＡ、ＥＷＳ等點頻率高之影像信號，亦可驅動資料線。

特別是，緩衝電路所含電晶體之至少１個，於基板上之通道寬之方向爲於資料線交叉之方向（例如與掃描線平行或大略平行之方向）。因此，和習知線順序驅動方式中對應各閂鎖電路而設置之包含反相器之緩衝電路般，構成反相器之電晶體之通道寬爲收容於１條資料線寬（即資料線之間距）之配置之場合比較，本發明可設置較大（亦即，可驅動更大負荷之取樣電路，驅動能力高之尺寸）通道寬之電晶體。

或者和習知閒順序驅動方式中對應移位暫存器電路之輸出設置包含反相器之緩衝電路般，構成反相器之ＴＦＴ之通道寬之方向與資料線平行之縱方向一致，且收容於資料線之間距般配置之場和比較，本發明中，在與基板上之資料線平行之縱方向之領域內，通道寬變大，大尺寸之ＴＦＴ可設爲反相器使用。

本發明之一態樣中，上述電晶體之通道係具有相鄰接之２條以上n條以下之資料線之間距內之寬者。

依此態樣，習知線順序驅動方式，係將對應資料線間

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (6　)

距知縱長之電晶體布局於基板上，但本發明，係設計成收容於同時驅動之n條資料線之合計寬內，且通道寬之方向爲與資料線交叉之方向，故移位暫存器電路與取樣電路間之沿掃描線朝長邊方向延伸之基板上領域可有效利用，在對應多數資料線之合計寬之橫長之狀態下可將大尺寸之電晶體佈局於基板上。

結果，依上述本發明，基板上領域可有效利用，而且即使因同時驅動之資料線數增加使取樣電路之負荷變大時，亦可設置包含由能驅動其之大尺寸電晶體構成之反相器的緩衝電路，藉由省空間化之該驅動電路，即使在點頻率高時亦可進行良好驅動。

本發明之光電裝置之驅動電路之一態樣中，上述緩衝電路係包含對應上述各閂鎖電路設計之串接之m（m爲2以上之整數）段反相器。

依此態樣，反相器設爲m段，構成各段反相器之電晶體之尺寸階段性變大，如此則可增大反相器全體之驅動可能之取樣電路之負荷，亦即同時驅動可能之取樣開關數可增加。

因此，特別是從閂鎖電路側觀察，構成出段反相器之電晶體之尺寸較小即可，構成對該電晶體輸入傳送信號之閂鎖電路的電晶體之尺寸亦較小即可。如此則包含多數閂鎖電路之移位暫存器電路中之消費電力可減低。

但是，反相器之段數（m）增加時，構成該反相器之電晶體引起之延遲時間之合計亦增加。因此，實際上係在

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（7　）

該延遲時間之合計不影響顯示影像之狀況下，考慮點頻率、必要之規格或影像品位等，來決定該反相器之段數（m）。

此態樣中，上述各閂鎖電路側起算具第i＋1段反相器之上述電晶體之通道寬，係大於具第i段反相器之上述電晶體之通道寬。

依此構成，構成各段反相器之電晶體之尺寸係階段性變大，故反相器全體驅動可能之取樣電路之負荷可增大，同時驅動可能之取樣開關之數目可增加。

該緩衝電路包含m段反相器之態樣中，上述m段反相器係蛇行，由接近上述移位暫存器電路之側起朝與上述資料線交叉之第1方向延伸之第1部分及由該第1部分起朝與上述第1方向相反之方向延伸之第2部分係在與上述掃描線交叉之方向依序配列。

依此構成，因蛇行部分，構成反相器之電晶體之通道寬可擴大。例如以S字蛇行時，和單純於第1方向筆直設置通道寬之場合必較可確保約3倍寬之通道寬。因此，隨該通道寬之增加，電晶體之驅動能力亦可提升。

此場合下，於上述第1及第2部分間，共用朝第1方向延伸之電源配線亦可。

依此構成，因於上述第1及第2部分間共用朝第1方向延伸之電源配線，故和未共用之情況必較，緩衝電路全體之中與第1方向呈直角之方向（例如沿資料線之縱方向）之長度，可縮短共用之電源配線之寬度部分。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (8　)

本發明之光電裝置之驅動電路之另一態樣中，上述緩衝電路，係分別包含對應上述各閂鎖電路之1段反相器。

依此態樣，構成緩衝電路之反相器1段即可，緩衝電路全體之延遲時間，係與構成該1段之反相器之電晶體中之延遲時間完全或幾乎相等。因此，和反相器爲多數段，延遲時間被累計之情況比較，可縮短延遲時間。

此態樣中，上述1段之反相器，係由分別朝與上述資料線交叉之方向延伸之同時依序配列於與上述掃描線交叉之方向般並接的多數反相器構成亦可。

依此構成，1段之反相器，係由並接且於與掃描線交叉之方向（例如與資料線平行或大略平行）依序配列之多數反相器構成，故具對應於同時驅動之資料線之合計寬的寬度之基板上領域可被有效利用地布局該反相器。

此情況下，於上述並接之多數反相器間，共用朝與上述資料線交叉之方向延伸之電源配線亦可。

依此構成，於並接之多數反相器間，共用朝與資料線交叉之方向延伸之電元配線，故和未共用之情況比較，緩衝電路全體中與該方向交叉之方向（例如於資料線平行或大略平行之方向）之長度，可縮短共用之電源配線之寬度部分。

本發明之光電裝置之驅動電路之另一態樣中，上述電晶體係由互補型電晶體構成。

依此態樣，藉由互補型電晶體，可提升各反相器之輸入阻抗，依據來自驅動能力小之閂鎖電路之傳送信號，介

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (9)

由該互補型電晶體可驅動大負荷之取樣開關。

本發明之光電裝置之驅動電路之另一態樣中，上述資料線驅動電路，係於上述閂鎖電路與緩衝電路之間，另含有將上述傳送信號之信號寬限制於特定值的相位調整電路。

依此態樣，藉由位於閂鎖電路與緩衝電路間之相位調整電路，傳送信號之信號寬（信號設定爲H（高）位準之時間）被限定於特定直（特定時間寬），因此由閂鎖電路以前後相位輸出之傳送信號間之重疊被減低，因該重疊引起之前後相位驅動之資料線間（亦即每隔n條資料線間）之串音或鬼影可事先防止。

本發明之光電裝置之驅動電路之另一態樣中，於上述一方基板上，多數影像信號線係沿上述掃描線配列，上述緩衝電路係形成於上述多數影像信號線與移位暫存器電路間之上述基板上領域。

依此態樣，取樣電路，係依取樣控制信號對供至多數影像信號線之影像信號取樣。而緩衝電路，係形成於多數影像信號線與移位暫存器電路間之基板上領域，故藉由在沿影像信號線或掃描線之橫長領域配置橫長之反相器，即可有效利用基板上領域。

本發明之光電裝置之驅動電路之另一態樣中，上述影像信號係經由序列－並列轉換爲n條，並藉由n條影像信號線供至上述取樣電路。

依此態樣，影像信號，係經由n序列－並列轉換後，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (10)

介由n條影像信號線供至取樣電路。因此，例如XGA、SXGA、EWS等點頻率高之情況下，即使用較低取樣能力或延遲時間等特性較低之取樣電路時，亦可藉由序列－並列轉換實現高品位之影像顯示。

爲解決上述問題，本發明之光電裝置係具備上述本發明之光電裝置之驅動電路。

依本發明之光電裝置，因具備上述本發明之驅動電路，裝置全體之小型化或同一尺寸之裝置中之影像顯示領域之大型化爲可能，同時可實現高品位影像顯示之液晶裝置等之光電裝置。

本發明之光電裝置之一態樣中，於上述一方基板上另具有矩陣狀配置之多數畫素電極，及分別驅動該多數畫素電極的多數電晶體；上述多數資料線及掃描線，係分別連接上述多數電晶體。

依此態樣，可實現高品位影像顯示可能之所謂TFT主動矩陣驅動方式之液晶裝置等之光電裝置。

爲解決上述問題之本發明之電子機器，係具備上述本發明之光電裝置者。

依此態樣，可提供一種具備高品位影像顯示可能之光電裝置的電子機器。

本發明之作用及其他優點可由以下之實施形態明瞭。

（發明之實施形態）

以下，依圖面說明本發明之實施形態

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (11)

（液晶裝置之第１實施形態）

參照圖１－圖８說明本發明之光電裝置之一例之液晶裝置之第１實施形態之構成及動作。

首先，參照圖１之方塊圖說明液晶裝置之電路構成。

圖１爲構成液晶裝置之影像顯示領域之形成矩陣狀之多數畫素中之各種元件、配線等等效電路。

圖１中，構成本實施形態之液晶裝置之影像顯示領域之形成矩陣狀之多數畫素，係畫素電極９ａ控制用之ＴＦＴ３０以多數形成矩陣狀，被供給有影像信號之資料線６ａ係電連接於該ＴＦＴ３０之源極。

本實施形態中特別是，寫入資料線６ａ之影像信號Ｓ１、Ｓ２、……Ｓｎ，係事先藉由對該液晶裝置供給影像信號Ｓ１、Ｓ２、……Ｓｎ之影像信號處理電路內之序列－並列轉換進行ｎ（ｎ爲２以上整數）序列－並列轉換，俾同時將序列－並列轉換之影像信號供至相鄰接之ｎ條資料線６ａ構成之每一群。關於序列－並列轉換數，一般而言，點頻率相對低或後述之取樣電路中之取樣能力相對高者，設定爲例如３或６序列－並列轉換即可。反之，點頻率相對高獲取樣能力相對低者，設爲較大之１２或２４序列－並列轉換即可。又，該序列－並列轉換數，因彩色影像信號爲３色之信號（紅、綠、藍），設爲３之倍數時，ＮＴＳＣ顯示或ＰＡＬ顯示等之視頻顯示時之控制或電路容易簡略化。又，近來之ＸＧＡ方式、ＳＸＧＡ方

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (12)

式、ＥＷＳ方式等高點頻率之場合，有鑑於既存之ＴＦＴ製造技術，較好設定爲例如較大之１２或２４序列－並列轉換。

又，於ＴＦＴ３０之閘極電連接有掃描線３ａ，以特定之時序將掃描信號Ｇ１、Ｇ２、……Ｇｍ之脈衝依線順序施加於掃描線３ａ。畫素電極９ａ，係電連接ＴＦＴ３０之汲極，藉由使開關元件之ＴＦＴ３０僅於一定期間關閉，俾將資料線６ａ所供給之影像信號Ｓ１、Ｓ２、……Ｓｎ以特定時序寫入。介由畫素電極９ａ寫入液晶之特定位準之影像信號Ｓ１、Ｓ２、……Ｓｎ，係於形成在對向基板（後述）之對向電極（後述）之間被保持一定期間。液晶，則藉由施加之電壓位準使分子集合之配向後秩序變化來調變光，使階層顯示爲可能。若爲長白模式時，因施加之電壓使入射光不能通過該液晶部分，若爲長暗模式時，施加之電壓使入射光可通過該液晶部分，全體而言由液晶裝置射出具響應於影像信號之對比之光。爲防止保持之影像信號之洩漏，和畫素電極９ａ與對向電極之間所形成之晶容量並聯地附加蓄積容量７０。例如，畫素電極９ａ之電壓，僅以較源極電壓施加之時間長３位之時間保持於蓄積容量７０。依此，保持特性更加改善，可實現高對比之液晶裝置。

以下，參照圖２說明本實施形態之液晶裝置之驅動電路。又，圖２爲上述設有資料線之影像顯示部，及設於該影像顯示部周邊中之液晶裝置之基板上的驅動電路之方塊

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (13)

圖。

於圖２，在液晶裝置之ＴＦＴ陣列基板１０上，於中央附近設配置有圖１說明之掃描線３ａ、資料線６ａ等的影像顯示部１００ａ，於其周邊設包含資料線驅動電路１０１、掃描線驅動電路１０４及取樣電路３０１之驅動電路２００。即，本實施形態之液晶裝置係構成爲，於ＴＦＴ陣列基板１０上形成有驅動電路２００之驅動電路內藏型ＴＦＴ主動矩陣驅動方式之液晶裝置。

掃描線驅動電路１０４，係以響應於外部影像信號處理電路所供給之影像信號之垂直同步信號之特定時序，將掃描信號Ｇ１、Ｇ２、……Ｇｍ脈衝依線順序供至掃描線３ａ。

資料線驅動電路１０１，係配合掃描線驅動電路１０４對掃描線３ａ供給掃描信號Ｇ１、Ｇ２、……Ｇｍ，而介由取樣控制信號線１１４將取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ供至構成取樣電路３０１之各取樣開關３０２之控制端子。取樣電路３０１，係依該取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ，對供至影像信號線１１５之影像信號取樣，並供至資料線６ａ。本實施形態中特別是，對應１２序列－並列轉換之影像信號ＶＩＤ１－ＶＩＤ１２相鄰接之１２條資料線所連接之取樣開關３０２，係依同一取樣控制信號同時設爲ＯＮ，於該１２條資料線６ａ，係同時被供給影像信號ＶＩＤ１－ＶＩＤ１２之中分別對應之１。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (14)

以下，參照圖３及圖４說明資料線驅動電路１０１及取樣電路３０１之詳細構成及動作。又，圖３爲構成資料線驅動電路１０１之閂鎖電路４０１等，以及取樣電路３０１等之方塊圖，圖４爲資料線驅動電路１０１內之各種信號之時序流程圖。

於圖３，資料線驅動電路１０１具有：將傳送信號依序輸出之移位暫存器電路４００，及將依序輸出之傳送信號予以波型整型之緩衝電路５００。移位暫存器電路４００，係由串接之多數段延遲型正反器電路等構成之閂鎖電路４０１構成，具備由各閂鎖電路４０１所接之多數之例如ＮＡＮＤ電路４０３等構成之相位調整電路４０２。緩衝電路５００，係於同時驅動之取樣開關３０２之每一群具備串接之3段之反相器５０１、５０２、５０３。

亦即，當與影像信號ＶＩＤ１－ＶＩＤ１２之水平同步信號同步之起動脈衝ＳＰ由外部之影像信號處理電路輸入時，首先，左端段之閂鎖電路４０１即開始進行依據Ｘ側基準時脈信號ＣＬＸ（及其反轉時脈信號ＣＬＸ´）之傳送動作，將傳送信號ＳＴ１輸出於相位調整電路４０２中對應之ＮＡＮＤ電路４０３之同時，將傳送信號ＳＴ１輸出於次段之閂鎖電路４０１。如此則次段之閂鎖電路４０１即開始依據Ｘ側基準時脈信號ＣＬＸ（及其反轉時脈信號ＣＬＸ’）之傳送動作，於傳送信號ＳＴ１之下降時序將上升之傳送信號ＳＴ２輸出於相位調整電路４０２中對應之ＮＡＮＤ電路４０３之同時，將傳送信號ＳＴ２

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (15)

輸出於次段之閂鎖電路４０１。之後，以下同樣之傳送動作藉由各段之閂鎖電路４０１依序進行，在１水平掃描期間將傳送信號ＳＴ１、ＳＴ２、阶屣滾輸出於１個相位調整電路４０２。

又，相位調整電路４０２，係藉由左起奇數段之各ＮＡＮＤ電路４０３，取出對應閂鎖電路４０１所輸入傳送信號ＳＴ２ｉ－１（其中ｉ爲自然數）與相位調整信號ＥＮＢ１間之ＮＡＮＤ並輸出於緩衝電路５００。又，藉由左起偶數段之各ＮＡＮＤ電路４０３，取出對應閂鎖電路４０１所輸入傳送信號ＳＴ２ｉ（其中ｉ爲自然數）與相位調整信號ＥＮＢ２之間之ＮＡＮＤ，並輸出於緩衝電路５００。

緩衝電路５００，包含有串接於各相位調整電路４０２之每一輸出端之３段反相器５０１、５０２、５０３。因此如後述般，藉由階段性增大構成反相器５０１、５０２、５０３之ＴＦＴ之尺寸，即可增大反相器全體可驅動之取樣電路３０１之負荷，增加同時驅動可能之取樣開關３０２之數目（參照圖４）。

如上述，傳送信號ＳＴ１、ＳＴ２、……ＳＴｎ，其脈寬由相位調整電路４０２予以限制，再由緩衝電路５００進行波形整形，以之作爲取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ輸出於取樣電路３０１。

本實施形態中特別是，藉由相位調整電路４０２之脈寬限制，前後之取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (16)

，於信號脈衝間存在若干之時間間隔（參照圖４），因此可防止或抑制該信號脈衝之重疊引起之前後驅動之資料線６ａ間之鬼影及串音。又，相較於閂鎖電路４０１或相位調整電路４０２之輸出之驅動能力，緩衝電路５００之輸出之驅動能力設爲較大，因此藉由取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ，可同時有效驅動負荷遠大於１個取樣開關３０２之多數取樣開關３０２。

以下，參照圖５及６具體說明構成緩衝電路５００所含反相器５０１、５０２、５０３之ＴＦＴ之構成。圖５爲緩衝電路５００及影像信號線１１５以及其附近之ＴＦＴ陣列基板１０上所形成元件及配線佈局之擴大平面圖。１２序列－並列轉換之影像信號經由１２條影像信號線１１５供給，藉由同一取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ同時驅動１２個取樣開關３０２。又，圖６爲將圖５之緩衝電路５００對應其佈局顯示之電路圖。

於圖５，於緩衝電路５００設有驅動反相器５０１、５０２、５０３用之高電壓配線６０１及低電壓配線６０２。

首先，從閂鎖電路４０１側觀察構成第１段反相器５０１之互補型ＴＦＴ之尺寸較小。亦即，圖中橫方向僅具有５個接觸孔５０１ａ並列之通道寬，此相當於資料線６ａ之間距之約２．５倍。因此，相對於具有較高輸入阻抗之該互補型ＴＦＴ，構成輸入傳送信號ＳＴ１、ＳＴ２、韌妣玲篧ｑ路４０１之ＴＦＴ之尺寸較小即可。因此，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (17)

包含多數閂鎖電路４０１而構成之，一般消費電力大小成爲問題之移位暫存器電路４００中之低消費電力化可實現。又，如上述構成第１段反相器５０１之小尺寸互補型ＴＦＴ中，延設有從閂鎖電路４０１介由相位調整電路４０２供給之傳送信號用配線４０４並將之設爲源極，高電壓配線６０１之一部分及低電壓（接地）配線６０２之引出配線６０２ａ設爲輸入側之源極或汲極。

如圖５及圖６所示，構成第１段反相器５０１之互補型ＴＦＴ之輸出側之源極或汲極被延設，成爲第２段反相器５０２之互補型ＴＦＴ之閘極。

構成第２段反相器５０２之互補型ＴＦＴ之尺寸較反相器５０１之場合大。亦即，圖中橫方向僅具有１０個接觸孔５０２ａ並列之通道寬，此相當於資料線６ａ之間距之約５倍。

本實施形態中特別是，計３段之反相器所構成之緩衝電路５００，係於ＴＦＴ陣列基板１０蛇行設置，第１及第２段反相器５０１及５０２於圖中向右延伸，而第３段反相器５０３則向左延伸。又，如圖５所示，第３段反相器５０３，係由２個並接之反相器構成，該２個反相器之輸出側之源極或汲極，係接取樣控制信號線１１４。亦即，第３段反相器５０３之輸出電壓設爲來自緩衝電路５００之取樣控制信號Ｘ１、Ｘ２、……、Ｘｎ。

構成第３段反相器５０３之互補型ＴＦＴ之尺寸大於反相器５０２之場合。亦即，圖中橫方向具有２０個接觸

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (18)

孔５０３ａ並列之通道寬，此相當於資料線６ａ之間距之約１０倍。又，圖中，電壓Ｖｃｃ爲由高電壓配線６０１供給之高電壓（例如５Ｖ、１５Ｖ），電壓ＧＮＤ爲由低電壓配線６０２供給之低電壓（例如接地電壓）。

圖７（ａ）爲以上說明之３段反相器５０１、５０２、５０３之配列方式及多數緩衝電路５００之配列方式。

由圖７（ａ）及圖６可知，本實施形態中，於各緩衝電路５００內，３段之反相器５０１、５０２、５０３係蛇行，且第３段反相器５０３係由並接之２個反相器構成。因此，平面布局成爲各緩衝電路５００之Ｘ方向之寬與同時驅動之１２條資料線６ａ之合計寬（△Ｗ）一致（參照圖７（ａ））。

如上述，緩衝電路５００蛇行部分，使構成反相器５０１、５０２、５０３之ＴＦＴ之通道寬變寬，因該通道寬之增加，可提升緩衝電路５００中之ＴＦＴ之驅動能力。

如圖５－圖７（ａ）說明般本實施形態中特別是，構成反相器５０１、５０２、５０３之各ＴＦＴ，於ＴＦＴ陣列基板１０上之通道寬之方向爲Ｘ方向之同時，具等於資料線６ａ之間距之數倍－約１０倍之通道寬，因此和習知線順序驅動方式中對應各閂鎖電路如包含反相器之緩衝電路般，令構成反相器之ＴＦＴ之通道寬收容於資料線之間距般配置之場和比較，通道寬變大，大尺寸之ＴＦＴ可用於反相器。或者，和習知線順序驅動方式中對應各閂鎖

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (19)

電路如包含反相器之緩衝電路般，令構成反相器之ＴＦＴ之通道寬方向與Ｙ方向一致之布局中，使收容於資料線之間距般配置之場和比較，在Ｙ方向有限之基板上領域內通道寬較大之大尺寸ＴＦＴ可設爲反相器用。

依本實施形態，可有效利用基板上領域，對應於同時驅動之資料線６ａ數之增加，即使取樣電路３０１之負荷較大，亦可設置包含由可驅動其之大尺寸ＴＦＴ所構成反相器５０１、５０２、５０３的緩衝電路５００，藉由省空間化之資料線驅動電路１０１，即使在高點數頻率時亦可實現良好之驅動。

又，本實施形態中特別是，構成反相器５０１、５０２、５０３之ＴＦＴ之通道寬隨第１段至第３段而變大，亦即，ＴＦＴ之尺寸以階段變大，故反相器全體可驅動之取樣電路３０１中之負荷有效變大，同時可驅動之取樣開關３０２之數目有效增加。特別是構成反相器５０１、５０２、５０３之各ＴＦＴ之通道寬於每一階段增加２－４倍，３段合計，和沒有緩衝電路之場合比較，可驅動$2^3-4^3=8-64$倍左右大小之負荷之取樣電路３０１。又，本實施形態中特別是，因構成反相器５０１、５０２、５０３之各ＴＦＴ爲互補型ＴＦＴ，各段之通道寬設爲ｅ倍（約２．７３倍），則依所謂〝ｅ倍原理〞可極有效提升驅動能力。

又，本實施形態中特別是，如圖５所示，構成反相器５０１及５０２之各ＴＦＴ，及構成反相器反相器５０３

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (20)

之上側之ＴＦＴ，係共用低電壓配線６０２之引出配線６０２ａ。構成反相器５０３之上側之ＴＦＴ及下側之ＴＦＴ，係共用高電壓配線６０１之引出配線６０１ａ。因此，和不共用之場合比較，緩衝電路５００全體之Ｙ方向長度，分別可短少１條引出配線６０１ａ及１條引出配線６０２ａ分。例如，電源配線寬爲１０ｕｍ時，２條合計，於Ｙ方向可短少２０ｕｍ。

以上說明之第１實施形態，各緩衝電路５００內之３段之反相器５０１之配列及各緩衝電路５００之配列係如圖７（ａ）所示，但該配列亦可爲例如圖７（ｂ）或７（ｃ）所示。例如，如圖７（ｂ）所示，各緩衝電路５００′，第３段之反相器５０３′可由單一之反相器構成。或如兔７（ｃ）所示，各緩衝電路５００′，第３段之反相器５０３′可由３個以上並接之反相器５０３″構成。第３段之反相器５０３之驅動能力，係爲驅動作爲緩衝電路５００之 取樣電路３０１之能力，因此構成第３段（最終段）反相器５０３之ＴＦＴ之尺寸調整之進行對於裝置設計上非常有利。

又，本實施形態中構成取樣電路３０１之取樣開關３０２之具體構成例如圖８之電路圖所示。

亦即，如圖８（１）所示，取樣電路３０１之ＴＦＴ，可由Ｎ通道型ＴＦＴ３０２ａ構成，亦可由圖８（２）所示之Ｐ通道型ＴＦＴ３０２ｂ構成，或如圖８（３）所示由互補型ＴＦＴ３０２ｃ構成。又，圖８（１）－８（

（請先閱讀背面之注意事項再填寫本頁）

裝 訂

經濟部智慧財產局員工消費合作社印製

五、發明說明 (21)

３）中，介由圖２之影像信號線１１５輸入之影像信號ＶＩＤ，係作爲源極電壓輸入各ＴＦＴ３０２ａ－３０２ｃ。同樣由圖２之資料線驅動電路１０１介由取樣控制信號線１１４輸入之取樣控制信號１１４ａ、１１４ｂ，係作爲閘極電壓輸入各ＴＦＴ３０２ａ－３０２ｃ。又，作爲閘極電壓施加於Ｎ通道型 TFT302a 支取樣控制信號１１４ａ，及作爲閘極電壓施加於Ｐ通道型ＴＦＴ３０２ｂ之取樣控制信號１１４ｂ係互爲相反信號。因此，以互補型ＴＦＴ３０２ｃ構成取樣電路３０１時，取樣控制信號１１４ａ、１１４ｂ用之取樣控制信號線１１４至少須２條以上。構成取樣電路３０１之各取樣開關３０２，從製造效率之觀點而言，較好爲藉與畫素部之ＴＦＴ３０同一製程製造之Ｎ通道型、Ｐ通道型、互補型等ＴＦＴ構成者。

如上述說明般，依第１實施形態，緩衝電路５００布局成可有效利用ＴＦＴ陣列基板１０上之領域，故液晶裝置全體之小型化或同一尺寸裝置中之影像顯示領域之大型化爲可能，同時亦可應付高頻率，實現可顯示高品位影像之液晶裝置。

（液晶裝置之第２實施形態）

以下參照圖９及圖１０說明本發明之光電裝置之一例之液晶裝置之第２實施形態。圖９爲緩衝電路１５００及影像信號線１１５以及其附近之ＴＦＴ陣列基板１０上所

（請先閱讀背面之注意事項再填寫本頁）

裝 訂

經濟部智慧財產局員工消費合作社印製

五、發明說明 (22)

形成之元件及配線佈局之擴大平面圖，圖１０爲多數反相器１５０１之配列方式及多數緩衝電路１５００之配列方式之方塊圖。又，圖9及圖１０中，和圖5及圖7之第1實施形態同樣構成之元件附加同一符號，並省略其說明。

第２實施形態之液晶裝置中，緩衝電路之構成係與第1實施形態不同，其他構成則相同，以下說明緩衝電路。

於圖9及圖１０，第２實施形態中，緩衝電路１５００，係包含對應各閂鎖電路４０１之1段之反相器１５０１。該1段之反相器１５０１係由分別朝Ｘ方向延伸之同時依序配列於Ｙ方向之並接之多數反相器構成。具體言之如下，從閂鎖電路４０１介由相位調整電路４０２輸入之傳送信號用配線１４０４被延設，通道寬之方向與Ｘ方向一致而並接之3個反相器被設爲互補型ＴＦＴ之閘極，該互補型ＴＦＴ之輸出側之源極或汲極連接取樣控制信號線１１４。

依第２實施形態，因1段之反相器１５０１係由並接且於Ｙ方向依序配置之多數反相器構成，故可依據同時驅動之１２條資料線6ａ之合計寬△Ｗ有效利用具該寬度之基板上領域（參照圖１０），對該反相器１５０１施予佈局。又，1構成緩衝電路１５００之反相器１５０１爲1段，緩衝電路１５００全體之延遲時間，係與構成該1段反相器１５０１之ＴＦＴ之延遲時間完全或大略相等。因此，和第1實施形態之多數段反相器５０１、５０２、５０３等延遲時間被累計之場合比較，延遲時間可縮短。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (23)

但是，此狀況下位於其前段之閂鎖電路４０１及相位調整電路４０２，其驅動能力必須爲能承受該１段反相器１５０１之負荷。

又，第２實施形態亦和圖５之第１實施形態同樣，如圖９所示，在並接之多數反相器間，向Ｘ方向延伸之電壓配線６０１及６０２之引出配線６０１ａ、６０２ｂ被共用。因此，和未共用之場合比較，緩衝電路１５００全體之於Ｙ方向之長度，可縮短電壓配線２條分（例如１０ｕｍＸ２＝２０ｕｍ）。

（液晶裝置之全體構成）

以下參照圖１１及１２說明上述構成之液晶裝置之各實施形態之全體構成。圖１１爲從對向基板２０之側觀察ＴＦＴ陣列基板１０及形成於其上之各構成元件之平面圖，圖１２爲包含對向基板２０表示之圖１６之Ｈ－Ｈ´斷面圖。

於圖１１，在ＴＦＴ陣列基板１０上，沿其邊緣設密封材５２，於內側設作爲邊框之遮光膜５３。於密封材５２之外側領域，資料線驅動電路１０１及實裝端子１０２沿ＴＦＴ陣列基板１０之一邊設置，掃描線驅動電路１０４則沿與該一邊鄰接之２邊設置。供至掃描線３ａ之掃描信號延遲不成爲問題時，掃描線驅動電路１０４僅設於單邊亦可。又，資料線驅動電路１０１沿影像顯示領域之邊配列於兩側亦可。例如奇數列資料線由沿影像顯示

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (24)

領域之一方之邊配設之資料線驅動電路供給影像信號，偶數列之資料線由沿上述影像顯示領域之相反側之邊配設之資料線驅動電路供給影像信號亦可。如上述般將資料線6a構成爲梳齒狀驅動，則資料線驅動電路101之佔有面積可擴大，可構成複雜之電路。又，於TFT陣列基板10之另一邊，設有連接影像顯示領域兩側所設置之掃描線驅動電路104間的多數配線105。在對向基板20之隅部之至少1處，設置使TFT陣列基板10與對向基板20之間導通之上下倒通材106。如圖12所示，與禿11之密封材52具大略相同輪廓之對向基板20係藉由該密封材52固定於TFT陣列基板10，藉由TFT陣列基板10及對向基板20構成封入有液晶層50之液晶裝置。又，於面臨對向基板20之液晶層50之面，設有用於界定各畫素之開口領域，且可防止對比提升或鄰接畫素間之混色的暗矩陣或成爲暗矩陣的遮光膜23。

在以上圖1－圖12說明之各實施形態之液晶裝置之TFT陣列基板10上，爲減輕影像信號對寫入資料線6a之寫入負荷，亦可形成預充電電路俾以先於影像信號之時序對資料線6a寫入特定電位之預充電信號，或形成檢測電路以檢測製造途中或出廠時之該液晶裝置之品質、切陷等。又，資料線驅動電路101、掃描線驅動電路104等周邊電路之一部分，不設於TFT陣列基板10上，而改以在例如TAB基板上實裝之驅動用LSI，介由設於TFT陣列基板10之周邊部之異方性導電薄膜作

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (25)

電氣及機械連接亦可。

又，上述各實施形態中，於ＴＦＴ陣列基板１０上，在ＴＦＴ３０之對向位置（即ＴＦＴ３０之下側）設由例如高熔點金屬形成之遮光膜亦可。如此於ＴＦＴ３０之下側亦設置遮光膜時，來自ＴＦＴ陣列基板１０之側之回折光等可防止其射入ＴＦＴ３０。

又，在對向基板２０之投射光之入射側及ＴＦＴ陣列基板１０之出射光之出射側，可分別依例如ＴＮ模式、ＳＴＮ（ supper TN ）模式、Ｄ－ＳＴＮ模式等動作模式、或長白(normal white)模式、長暗(normal black)模式等以特定方向設置偏光薄片、相位差板、偏光板等。

以上各實施形態之液晶裝置可適用彩色液晶投影器。此情況下３片液晶裝置分別作爲ＲＧＢ之燈泡使用，於各面板以介由ＲＧＢ色分解用之分色稜鏡所分解之各色光作爲投色光分別射入。因此，於各實施形態，在對向基板２０未設置濾色片。但是，在未形成遮光膜２３之畫素電極９ａ對向之特定領域，將ＲＧＢ綠色片及其保護膜同時形成於對向基板２０亦可。如此則各實施形態之液晶裝置亦可適用於液晶投影器以外之直視型或反射型彩色液晶電視等彩色液晶裝置。又，於對向基板２０對應１畫素形成１個微透鏡亦可。如此則可提升入射光之聚光效率，實現較亮之液晶裝置。又，於對向基板２０上，藉由幾層不同折射率之干擾層之沈積，利用光之干擾構成分色片以做出ＲＧＢ色亦可。利用附加該分色片之對向基板可實現更亮

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (26)

之液晶裝置。

又，設於各畫素之開關元件，可爲正交錯型或共平面型之多晶矽ＴＦＴ，逆交錯型ＴＦＴ或非晶質矽ＴＦＴ等其他形式之ＴＦＴ對各實施形態亦有效。又，不限於ＴＦＴ，對形成於矽基板之電晶體亦有效。

（電子機器）

以下參照圖１１－圖１５說明具上述說明之液晶裝置１００之電子機器之實施形態。

首先，圖１３爲具液晶裝置１００之電子機器之慨略構成。

於圖１３，電子機器具備顯示資訊輸出源１０００、顯示資訊處理電路１００２、驅動電路１００４、液晶裝置１００、時脈產生電路１００８、及電源電路１０１０。顯示資訊輸出源１０００，係包含有ＲＯＭ（read only memory)、RAM(random access memory)、光碟裝置等記憶體、及將影像信號調諧輸出之調諧電路等，依來自時脈產生電路１００８之時脈信號將特定格式之影像信號等顯示資訊輸出於顯示資訊處理電路１００２。顯示資訊處理電路１００２，係包含放大、極性反轉電路、序列－並列轉換電路、旋轉電路、γ補正電路、箝位電路等周知之各種處理電路，由依據時脈信號輸入之顯示資訊依序生成數位信號，並將之與時脈性號同時輸出於驅動電路１００４。驅動電路１００４驅動液晶裝置１００。電源電路１０１０

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部智慧財產局員工消費合作社印製

五、發明說明 (27)

供給特定電源至各電路。又，構成液晶裝置１００之ＴＦＴ陣列基板上安裝驅動電路１００４，或之外再安裝顯示資訊處理電路１００２均可。

圖１４－１５爲此種構成之電子機器之具體例。

於圖１４，電子機器之一例之液晶投影器１１００，係準備包含在ＴＦＴ陣列基板安裝有１００４之液晶裝置１００的液晶顯示模組３個，分別作爲ＲＧＢ用之燈泡１００Ｒ、１００Ｇ、１００Ｂ以構成投影器。於液晶投影器１１００，當由金屬鹵化物水銀燈等白色光源之燈泡單元１１０２發出投射光時，藉由３片透鏡１１０６極２片分色稜鏡１１０８分成對應ＲＧＢ３原色之光成分Ｒ、Ｇ、Ｂ，分別導入燈泡１００Ｒ、１００Ｇ、１００Ｂ。此時特別是Ｂ光，爲防止長之光路引起之損失，藉由入射透鏡１１２２、中繼透鏡１１２３及出射透鏡１１２４構成之中繼透鏡系１１２１被導入。因此，經由燈泡１００Ｒ、１００Ｇ、１００Ｂ調變之３原色對應之光成分，於分色稜鏡１１１２再度合成後，介由投射透鏡１１１４以彩色影像投射於銀幕１１２０。

於圖１５，電子機器之另一例之多媒體對應之膝上型電腦（ＰＣ）１２００，係於上殼體設有上述液晶裝置１００，另具收容有ＣＰＵ、記憶體、數據機等之同時組裝有鍵盤１２０２之本體１２０４。

除上述說明之圖１４－１５之電子機器之外，圖１３之電子機器尙有例如液晶電視、觀景型或監控直視型錄放

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明 (28)

影機、汽車導航裝置、電子記事簿、計算機、文字處理機、工程工作站（ＥＷＳ）、攜帶電話、視訊電話、ＰＯＳ終端機、具觸控面板之裝置等。

（發明之效果）

依本發明之光電裝置，可有效利用基板上之領域，因此即使同時驅動之資料線數之增加造成取樣電路之負荷變大時，亦可設置包含由驅動其之較大尺寸之電晶體所構成反相器的緩衝電路，藉由省空間化之該驅動電路，於高頻時亦可進行良好驅動。結果，基板之小型化或同一尺寸之基板上之影像顯示領域之大型化爲可能，且高品位之影像顯示爲可能。

（圖面之簡單說明）

圖１：第１實施形態之液晶裝置中構成影像顯示領域之矩陣狀多數畫素上設置之各種元件、配線等之等效電路之方塊圖。

圖２：第１實施形態之ＴＦＴ陣列基板上形成之畫素部及驅動電路之方塊圖。

圖３：第１實施形態之資料線驅動電路及取樣電路之詳細構成之方塊圖。

圖４：第１實施形態之資料線驅動電路中之各種信號之時序流程圖。

圖５：第１實施形態之資料線驅動電路所含緩衝電路

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

A7
B7

91. 9. 24 修正
年 月 日
補充

五、發明說明（ 31）

602、低電壓配線

1000、顯示資訊輸出源

1002、顯示資訊處理電路

1004、驅動電路

1008、時脈產生電路

1010、電源電路

1500、緩衝電路

1501、反相器

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

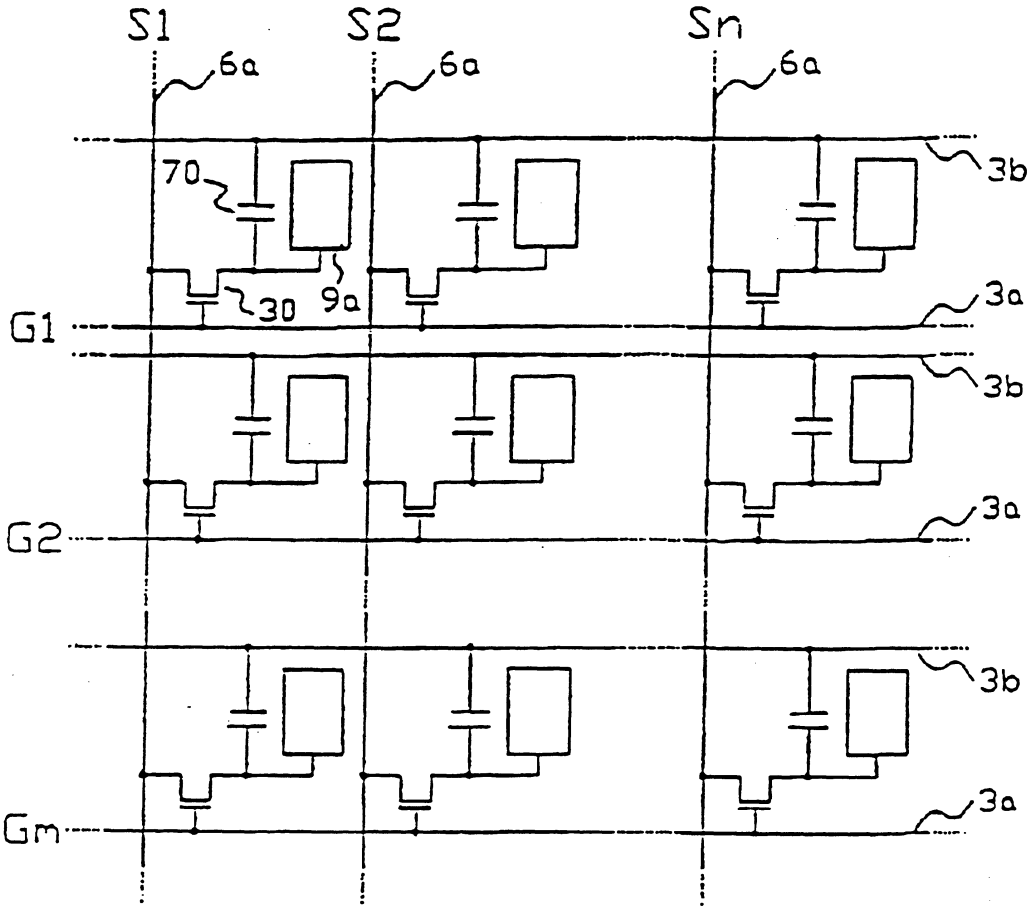
經濟部智慧財產局員工消費合作社印製

公告本

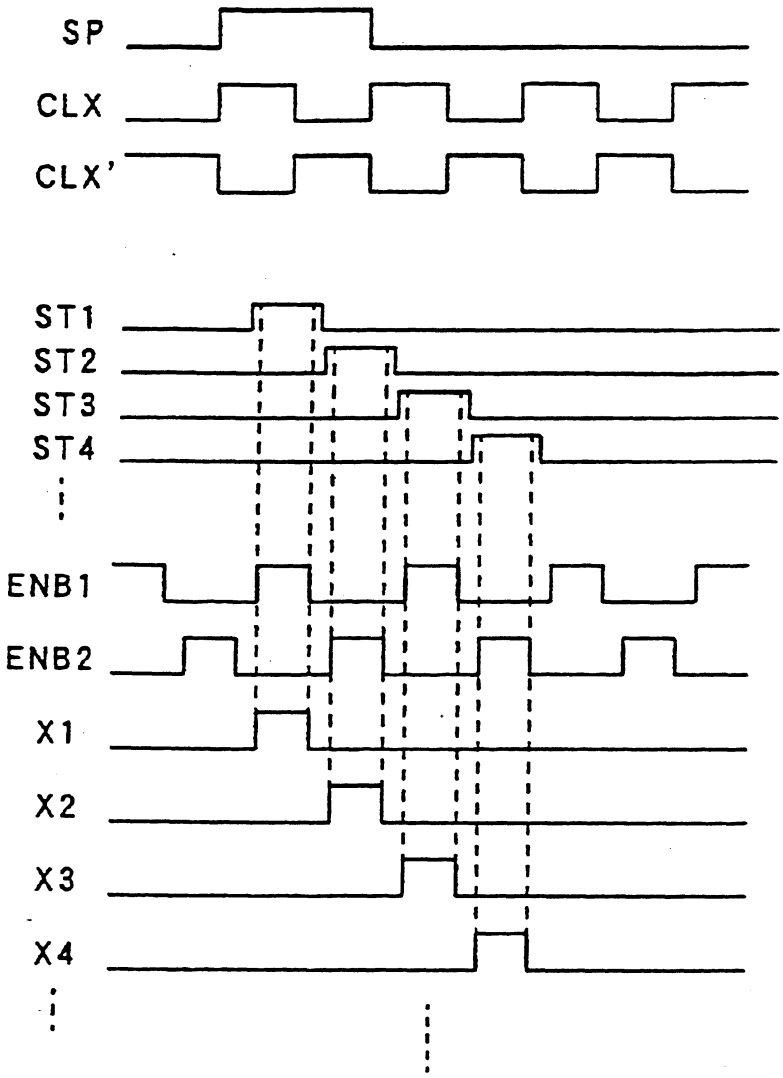
88114988

734796

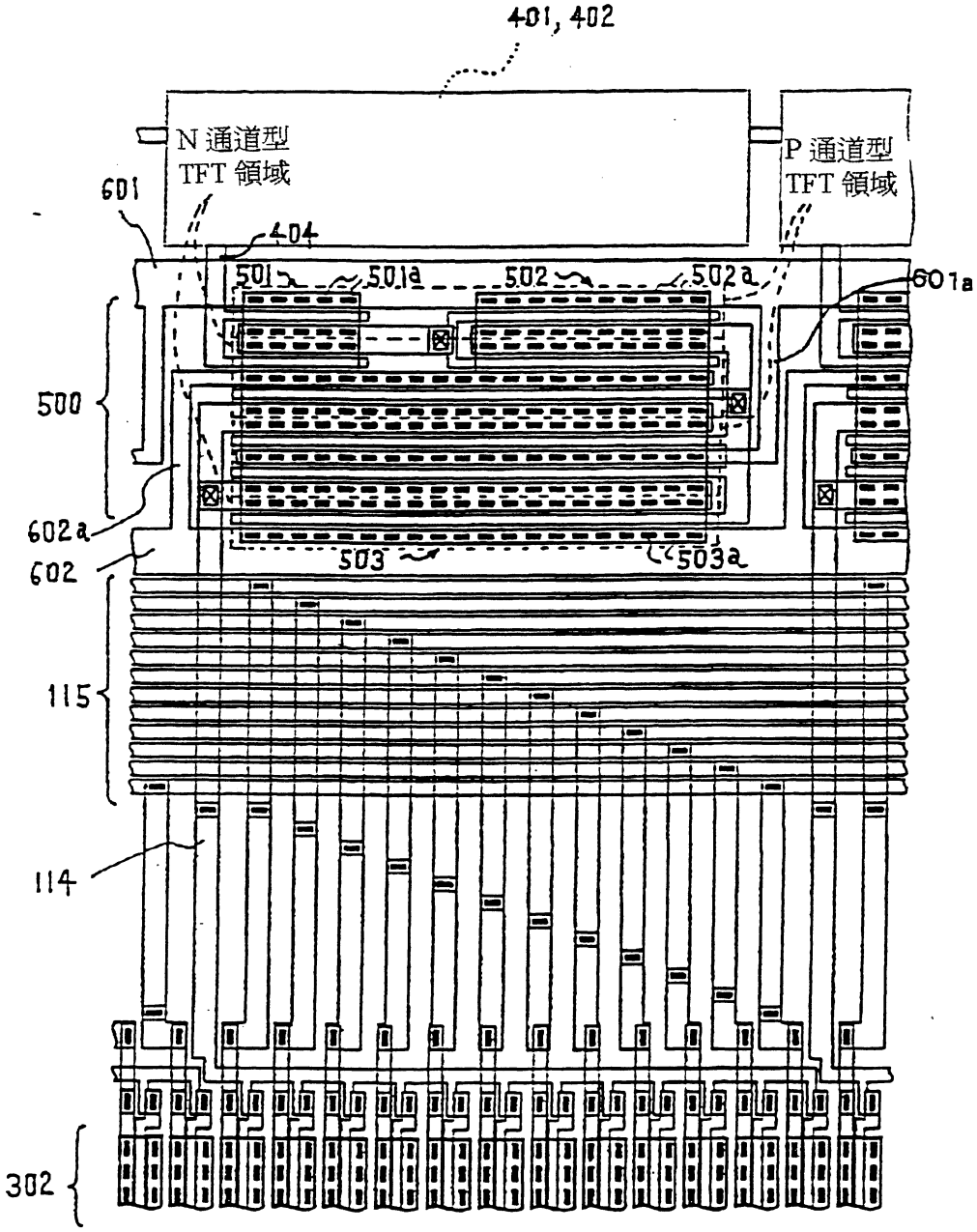
第1圖



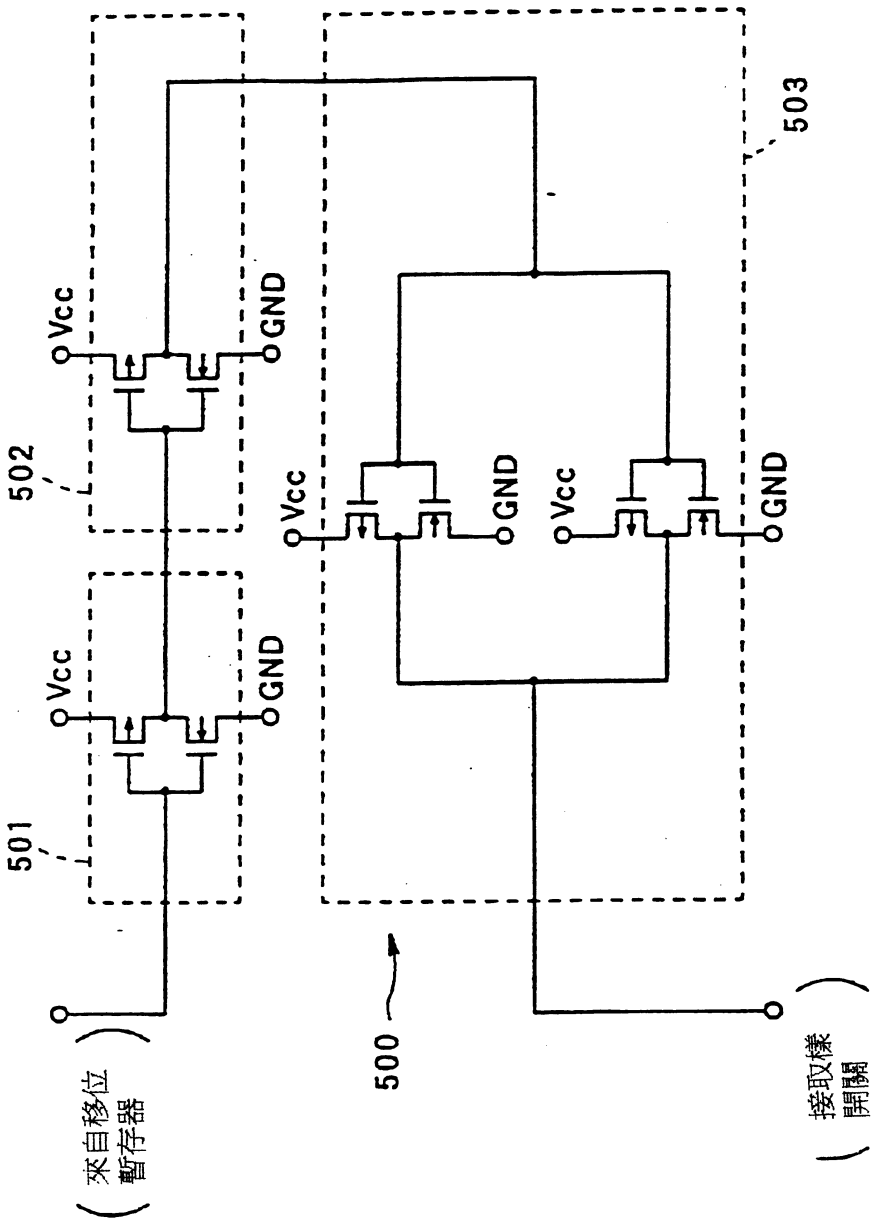
第 4 圖



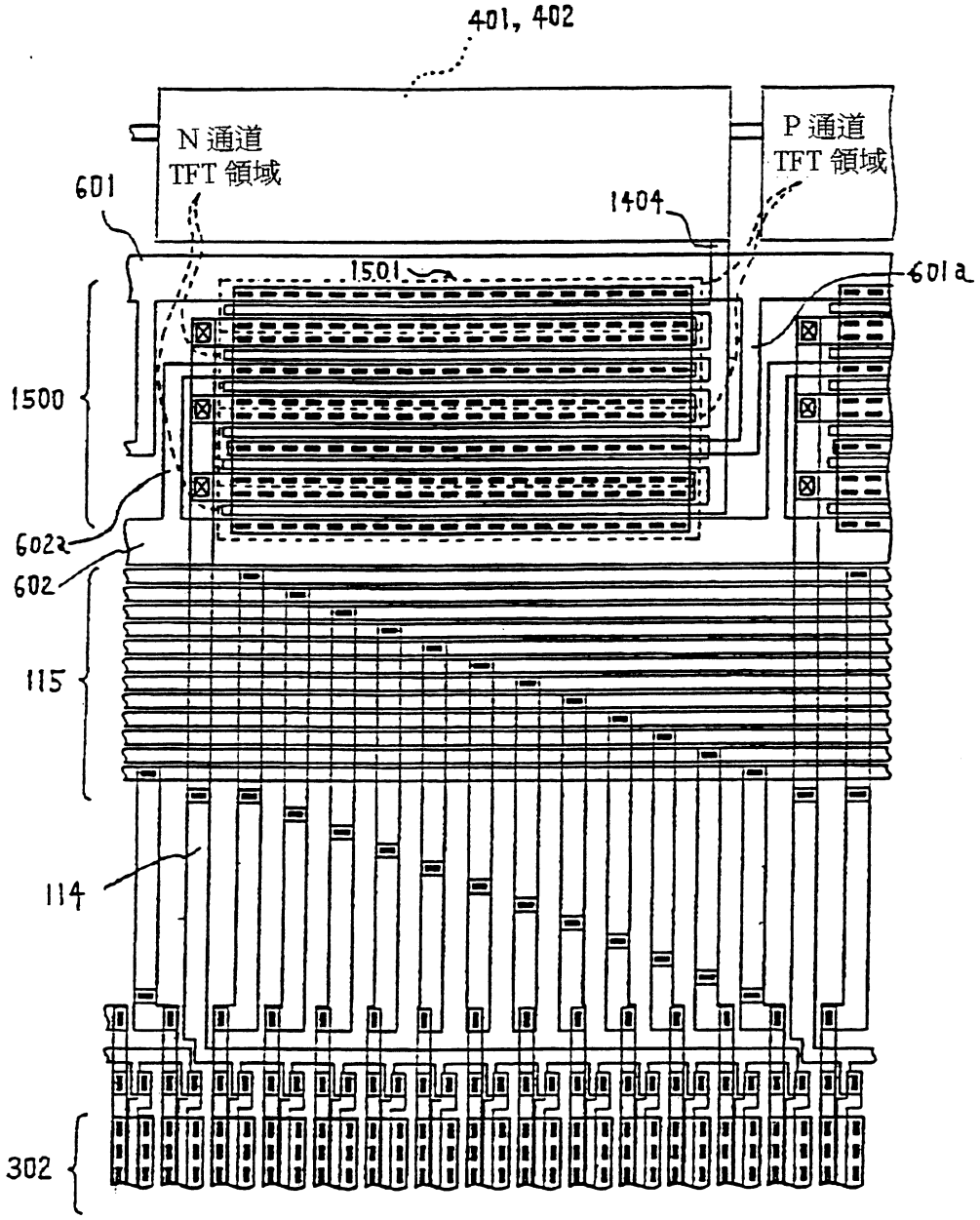
第 5 圖


401, 402
N 通道型
TFT 領域
P 通道型
TFT 領域
601
404
501
501a
502
502a
601a
500
602a
602
503
503a
115
114
302

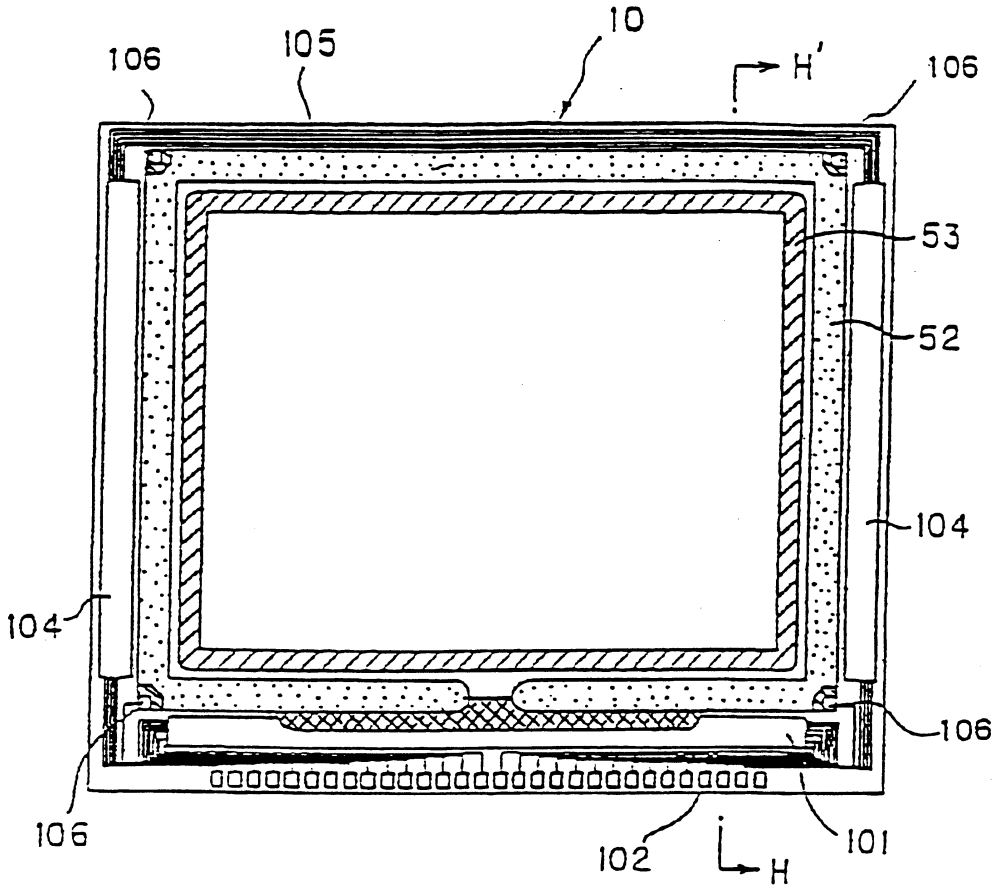
第 6 圖



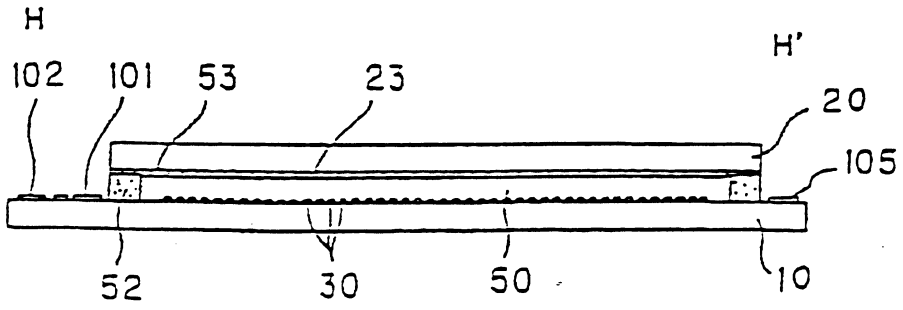
第 9 圖


401, 402
N 通道
TFT 領域
P 通道
TFT 領域
601
1404
1501
601a
1500
602a
602
115
114
302

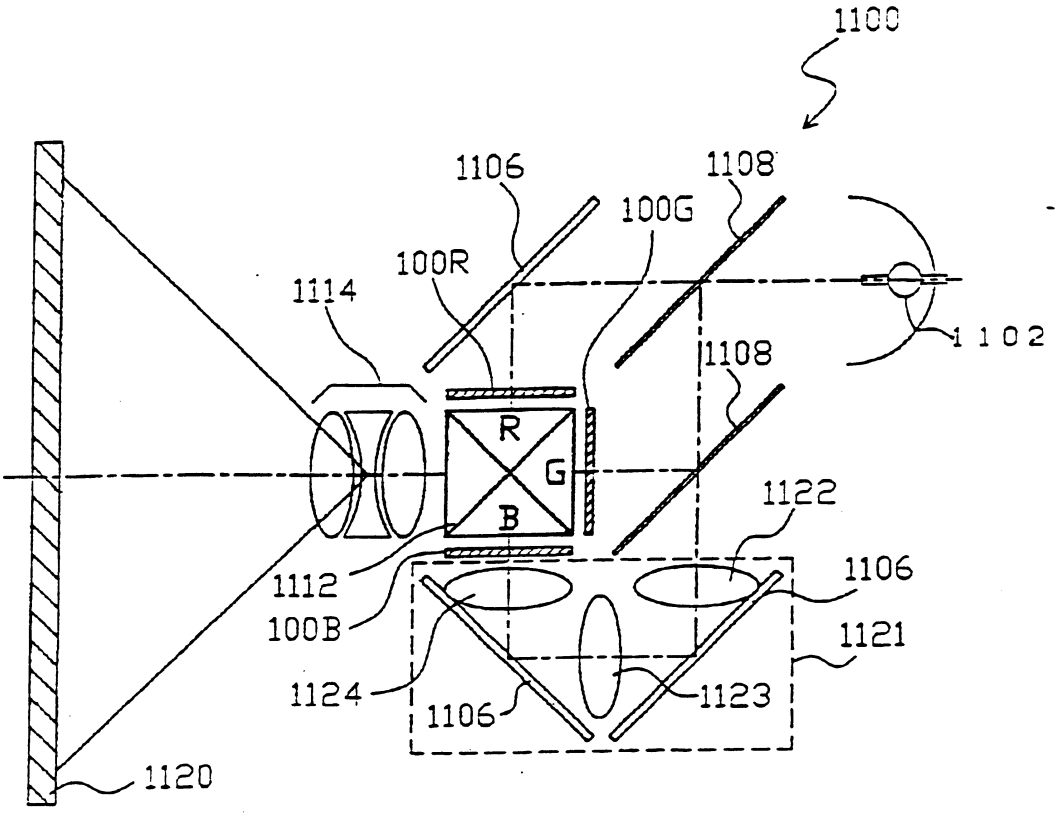
第 11 圖


10
105
106
H'
106
53
52
104
104
106
106
102
101
H

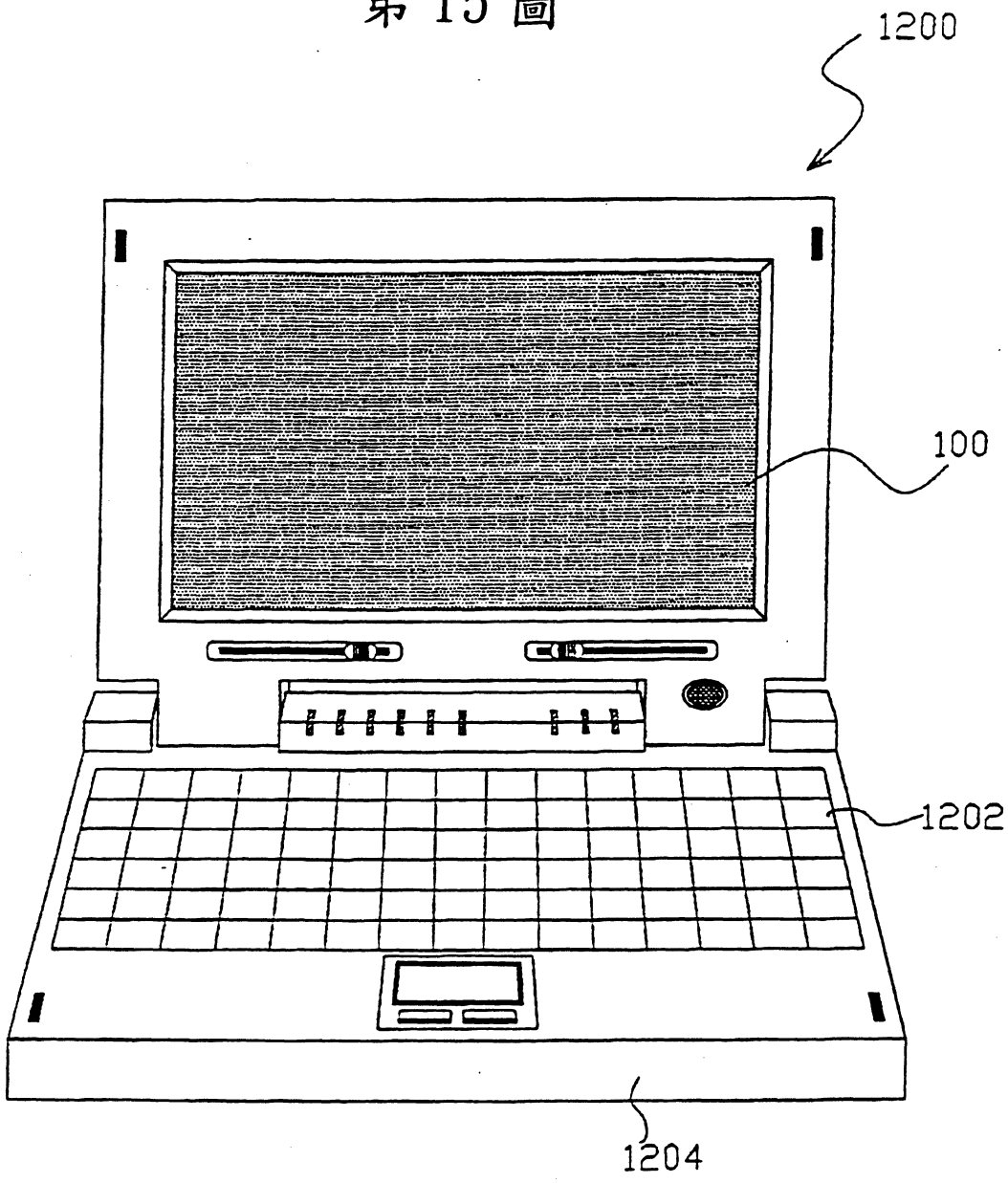
第 12 圖


H
H'
102
101
53
23
20
105
52
30
50
10

第 14 圖


1100
1106
1108
100G
100R
1114
1102
1108
R
G
B
1122
1112
1106
100B
1121
1124
1123
1106
1120

第 15 圖



91. 9. 2 修正
年 月 日 補充

五、發明說明（29）

及其周邊電路等之擴大平面圖。

圖６：圖５之緩衝電路之電路圖。

圖７：第１實施形態之緩衝電路內之反相器之各種構成例之方塊圖。

圖８：第１實施形態之取樣電路所含取樣開關之各種構成例之／方塊圖。

圖９：本發明第２實施形態中之資料線驅動電路所含緩衝電路及其周邊電路等之擴大平面圖。

圖１０：第２實施形態中之緩衝電路內之反相器之方塊圖。

圖１１：各實施形態之液晶裝置中之ＴＦＴ陣列基板及其上形成之各構成元件由對向基板側觀察之平面圖。

圖１２：圖１１之Ｈ－Ｈ’斷面圖。

圖１３：本發明之電子機器之實施形態之慨略構成之方塊圖。

圖１４：電子機器之一例之液晶投影器之斷面圖。

圖１５：電子機器之另一例之個人電腦之正面圖。

（符號說明）

３ａ、掃描線

３ｂ、容量線

６ａ、資料線

９ａ、畫素電極

１０、ＴＦＴ陣列基板

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

91. 9. 24 修正補充
年 月 日

五、發明說明（30）

２０、對向基板

３０、ＴＦＴ

５０、液晶層

５２、密封材

７０、蓄積容量

１００、液晶裝置

１０１、資料線驅動電路

１０４、掃描線驅動電路

１１４、取樣控制信號線

１１５、影像信號線

３０１、取樣電路

３０２、取樣開關

３０２ａ、Ｎ通道型ＴＦＴ

３０２ｂ、Ｐ通道型ＴＦＴ

３０２ｃ、互補型ＴＦＴ

４００、移位暫存器電路

４０１、閂鎖電路

４０２、相位調整電路

４０３、ＮＡＮＤ電路

５００、緩衝電路

５０１、反相器（第１段）

５０２、反向器（第２段）

５０３、反向器（第３段）

６０１、高電壓配線

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

四、中文發明摘要（發明之名稱：光電裝置之驅動電路及光電裝置，以及電子機器）

對於內藏有驅動電路，且可同時驅動多數資料線之液晶裝置，可有效利用基板上領域，以達成裝置之小型化。

解決方法爲如圖5所示，於液晶裝置之ＴＦＴ陣列基板１０上，具備對影像信號取樣之取樣電路３０１，及對相鄰接之多數資料線６ａ所接之每一取樣開關３０２同時供給取樣控制信號之資料線驅動電路１０１。資料線驅動電路具備緩衝電路５００，該緩衝電路５００，係分別對應各閂鎖電路設置，具有當由移位暫存器電路４００輸入傳送信號時，進行波形整形並作爲取樣控制信號輸出之薄膜電晶體的反相器５０１－５０３。該薄膜電晶體，其通道寬之方向爲橫方向之同時，包含具與多數資料線寬相同通道寬度之通道部分。

英文發明摘要（發明之名稱：DRIVING CIRCUIT FOR ELECTRO-OPTICAL DEVICE, ELECTRO-OPTICAL DEVICE, AND ELECTRONIC APPARATUS）

A device is miniaturized by efficiently using an area on a substrate in a liquid-crystal device, and the like, of a type in which a driving circuit is contained and plural data lines are driven simultaneously. On a substrate of a liquid-crystal device, a sampling circuit for sampling an image signal, and a data line driving circuit for supplying a sampling control signal simultaneously to each group of sampling switches connected to plural adjacent data lines are provided. The data line driving circuit includes a buffer circuit including inverters having thin-film transistors for shaping the waveform of a transfer signal which is input from a shift register circuit and for outputting it as a sampling control signal in such a manner as to correspond to each latch circuit. This thin-film transistor, whose direction of its channel width is in the horizontal direction, includes a channel portion having a channel width equal to the width of plural data lines.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

A8
B8
C8
D8

91. 9. 24

公告本

六、申請專利範圍

附件 1a:

第 88114988 號專利申請案

中文申請專利範圍修正本

民國91年9月24日修正

1．一種光電裝置之驅動電路，係於基板上具備相互交叉之多數資料線及多數掃描線的光電裝置之驅動電路，其特徵爲：

於上述基板上具備：依取樣控制信號對影像信號取樣並分別供至上述多數資料線的多數取樣開關，及對與上述多數取樣開關相鄰接之n（n爲2以上整數）條資料線所連接之每一取樣開關同時供給上述取樣控制信號的資料線驅動電路；

上述資料線驅動電路係具備：從各閂鎖電路將傳送信號依序輸出的移位暫存器電路，及以上述傳送信號作爲上述取樣控制信號輸出的緩衝電路；

構成上述緩衝電路之至少1個電晶體，係於上述基板上，其通道寬之方向朝與上述資料線交叉之方向延伸。

2．如申請專利範圍第1項之光電裝置之驅動電路，其中

上述電晶體之通道係具有相鄰接之2條以上n條以下之資料線之間距內之寬者。

3．如申請專利範圍第1或2項之光電裝置之驅動電路，其中

上述緩衝電路係包含對應上述各閂鎖電路設計之串接

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

之m（m爲2以上之整數）段反相器。

4．如申請專利範圍第3項之光電裝置之驅動電路，其中

上述各閂鎖電路側起算具第I＋1段反相器之上述電晶體之通道寬，係大於具第i段反相器之上述電晶體之通道寬。

5．如申請專利範圍第1項之光電裝置之驅動電路，其中

上述m段反相器係蛇行，由接近上述移位暫存器電路之側起朝與上述資料線交叉之第1方向延伸之第1部分及由該第1部分起朝與上述第1方向相反之方向延伸之第2部分係在與上述掃描線交叉之方向依序配列。

6．如申請專利範圍第5項之光電裝置之驅動電路，其中

於上述第1及第2部分間，共用朝第1方向延伸之電源配線。

7．如申請專利範圍第1或2項之光電裝置之驅動電路，其中

上述緩衝電路，係分別包含對應上述各閂鎖電路之1段反相器。

8．如申請專利範圍第7項之光電裝置之驅動電路，其中

上述1段之反相器，係由分別朝與上述資料線交叉之方向延伸之同時依序配列於與上述掃描線交叉之方向般並

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

接的多數反相器構成。

9．如申請專利範圍第8項之光電裝置之驅動電路，其中

於上述並接之多數反相器間，共用朝與上述資料線交叉之方向延伸之電源配線。

10．如申請專利範圍第1項之光電裝置之驅動電路，其中

上述電晶體係由互補型電晶體構成。

11．如申請專利範圍第1項之光電裝置之驅動電路，其中

上述資料線驅動電路，係於上述閂鎖電路與緩衝電路之間，另含有將上述傳送信號之信號寬限制於特定值的相位調整電路。

12．如申請專利範圍第1項之光電裝置之驅動電路，其中

於上述基板上，多數影像信號線係沿上述掃描線配列，上述緩衝電路係形成於上述多數影像信號線與移位暫存器電路間之上述基板上領域。

13．如申請專利範圍第1項之光電裝置之驅動電路，其中

上述影像信號係經由序列－並列轉換爲n條，並藉由n條影像信號線供至上述取樣電路。

14．一種光電裝置，其特徵爲具有：被挾持於一對基板間之光電物質，及配置於該一對基板之一方的申請專

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

利範圍第１至１２項中任１項之驅動電路者。

１５．如申請專利範圍第１４項之光電裝置，其中

於上述一方基板上另具有矩陣狀配置之多數畫素電極，及分別驅動該多數畫素電極的多數電晶體；

上述多數資料線及掃描線，係分別連接上述多數電晶體。

１６．一種電子機器，其特徵爲具備本體部用於收容申請專利範圍第１４或１５項之光電裝置者。

１７．一種光電裝置之驅動電路，係於基板上具備相互交叉之多數資料線及多數掃描線的光電裝置之驅動電路，其特徵爲：

於上述基板上具備：依取樣控制信號對影像信號取樣並分別供至上述多數資料線的多數取樣開關，及對與上述多數取樣開關相鄰接之ｎ（ｎ爲２以上整數）條資料線所連接之每一取樣開關同時供給上述取樣控制信號的資料線驅動電路；

上述資料線驅動電路係具備：從各閂鎖電路將傳送信號依序輸出的移位暫存器電路，及以上述傳送信號作爲上述取樣控制信號輸出的緩衝電路；

上述緩衝電路係由反相器構成，上述反相器之輸入及輸出方向係朝向與上述資料線交叉之方向延伸。

１８．如申請專利範圍第１７項之光電裝置之驅動電路，其中

上述緩衝電路係由多數反相器構成，上述多數反相器

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

之輸入及輸出方向係朝向與上述資料線交叉之方向延伸，上述多數反相器係被串接。

１９．如申請專利範圍第１７項之光電裝置之驅動電路，其中

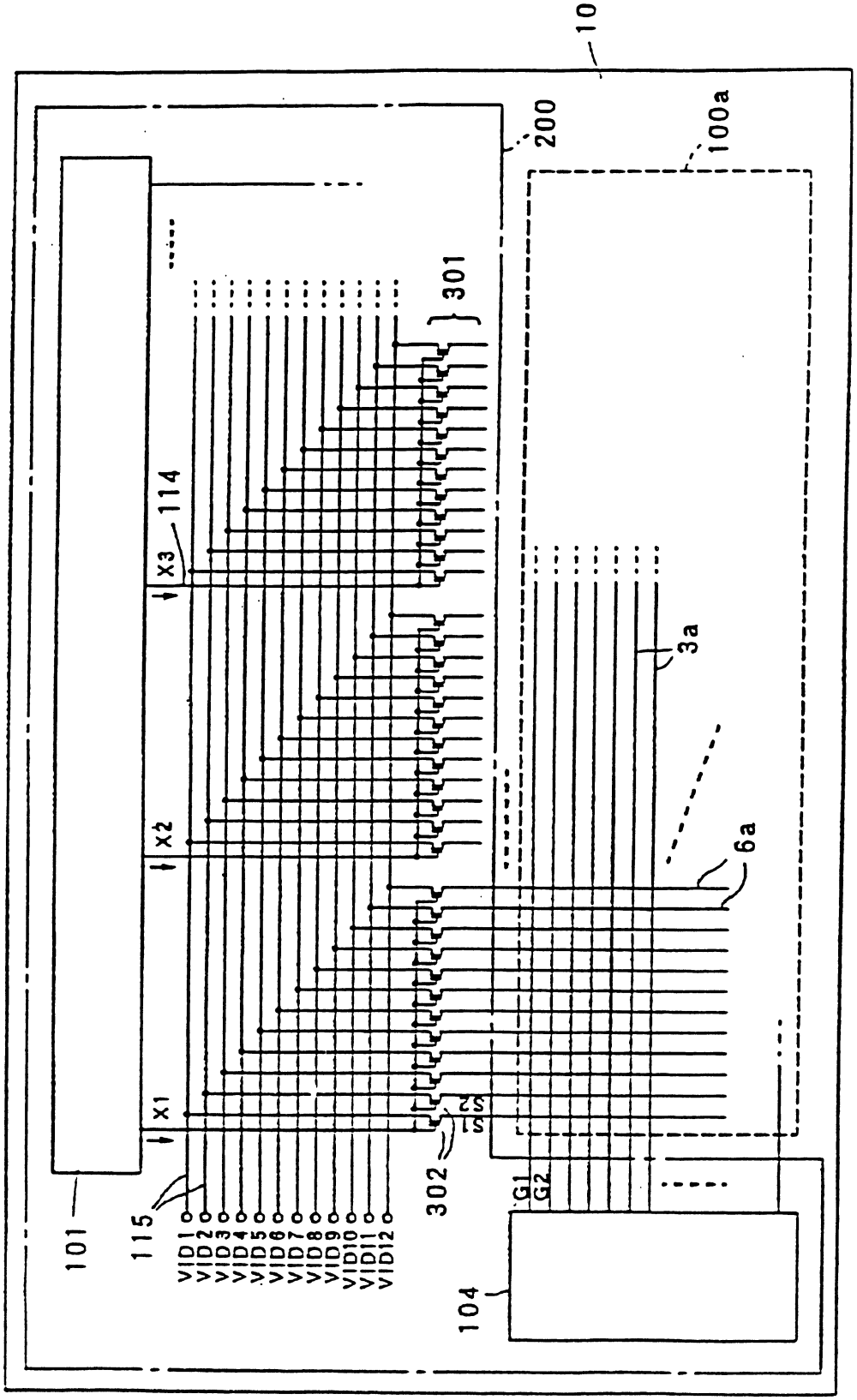
上述緩衝電路係由多數反相器構成，上述多數反相器之輸入及輸出方向係朝向與上述資料線交叉之方向延伸，上述多數反相器係以蛇行連接配置。

２０．如申請專利範圍第１７項之光電裝置之驅動電路，其中

上述緩衝電路係由多數反相器構成，上述多數反相器之輸入及輸出方向係朝向與上述資料線交叉之方向延伸，上述多數反相器係被並接。

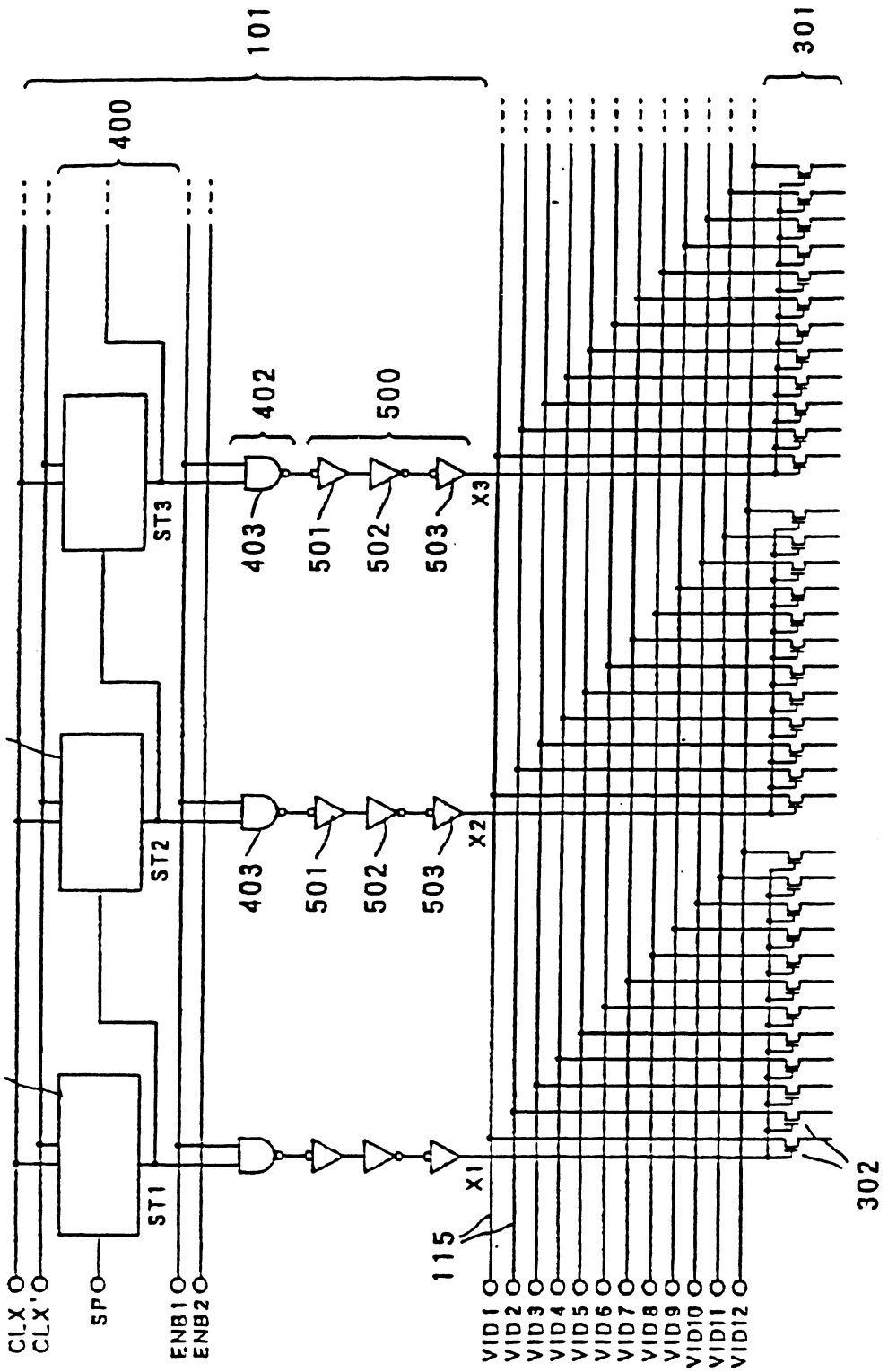
（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

第 2 圖


10
200
100a
301
114
X3
X2
X1
3a
6a
101
115
VID1
VID2
VID3
VID4
VID5
VID6
VID7
VID8
VID9
VID10
VID11
VID12
302
G1
G2
104

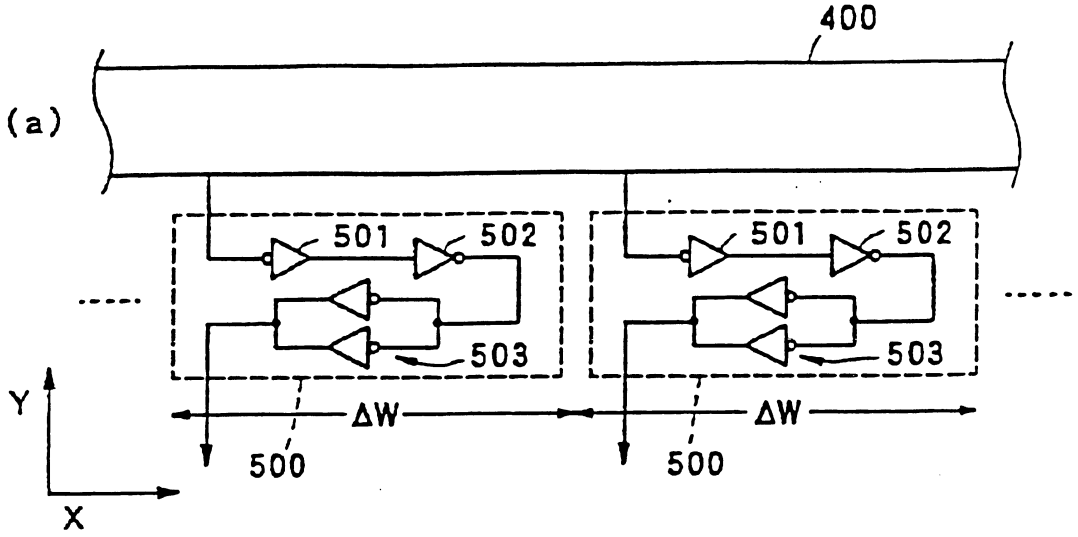
91. 9. 2 修正
年 月 日 補充

第3圖

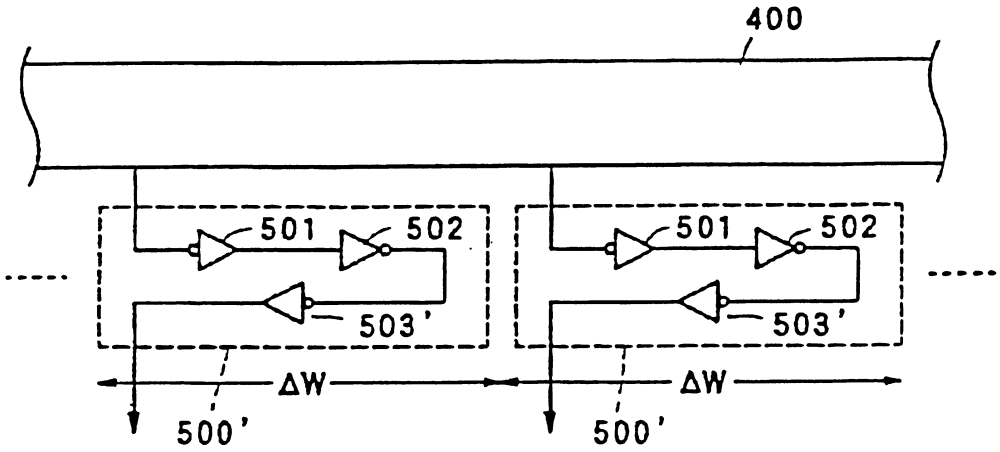


91. 9. 24 修正
年 月 日

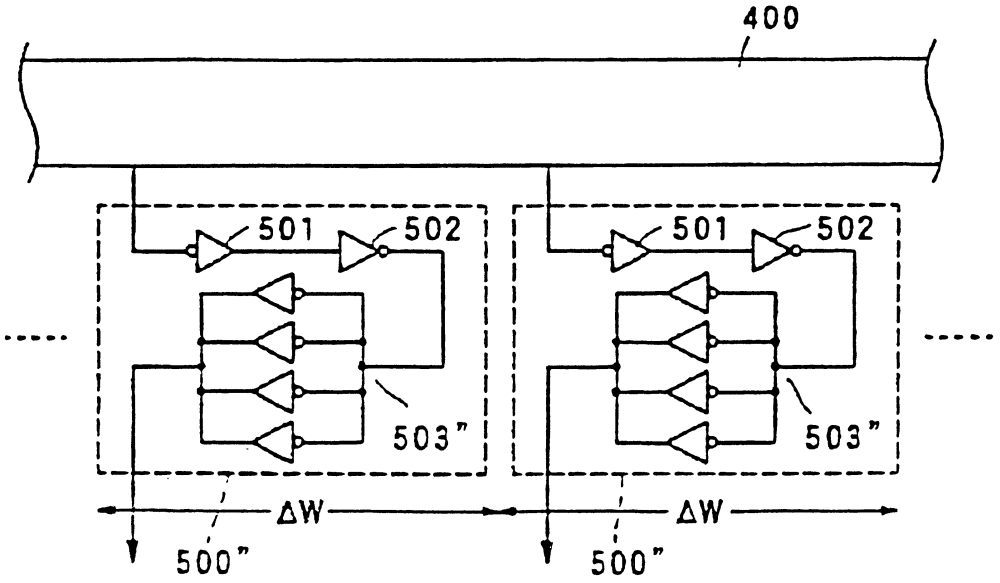
第 7 圖(a)



第 7 圖(b)



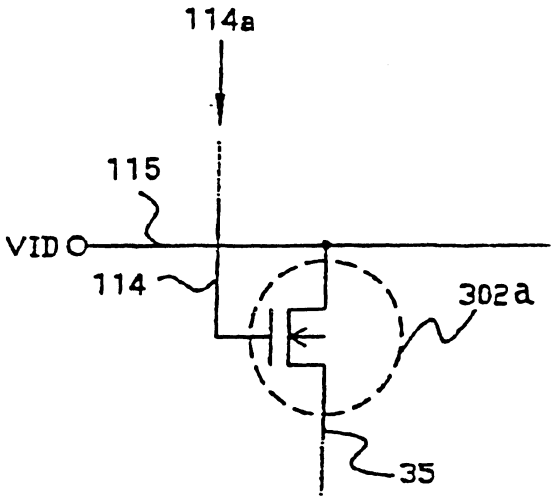
第 7 圖(c)



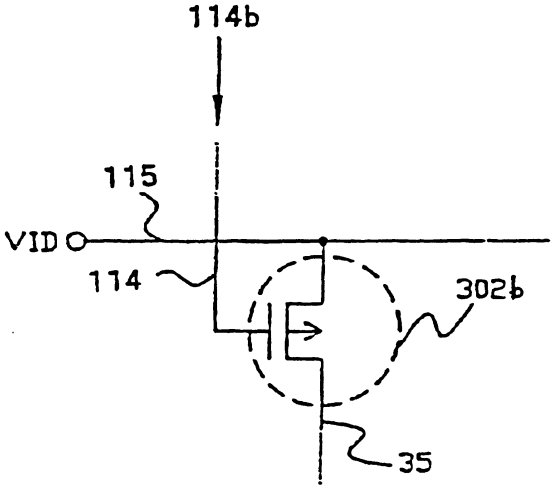
91.9.24 修正
年 月 日 補充

第 8 圖

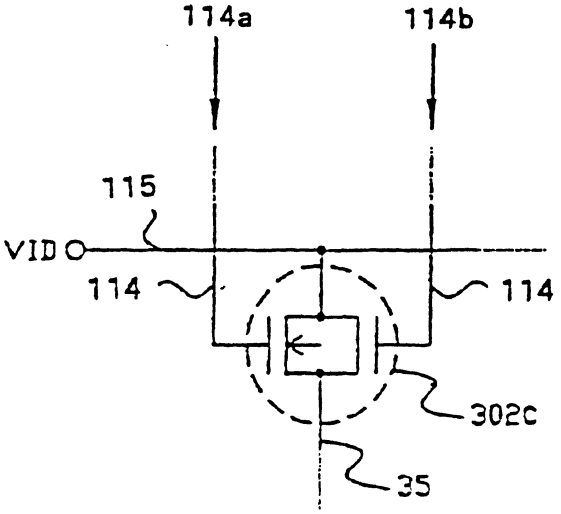
(1)



(2)

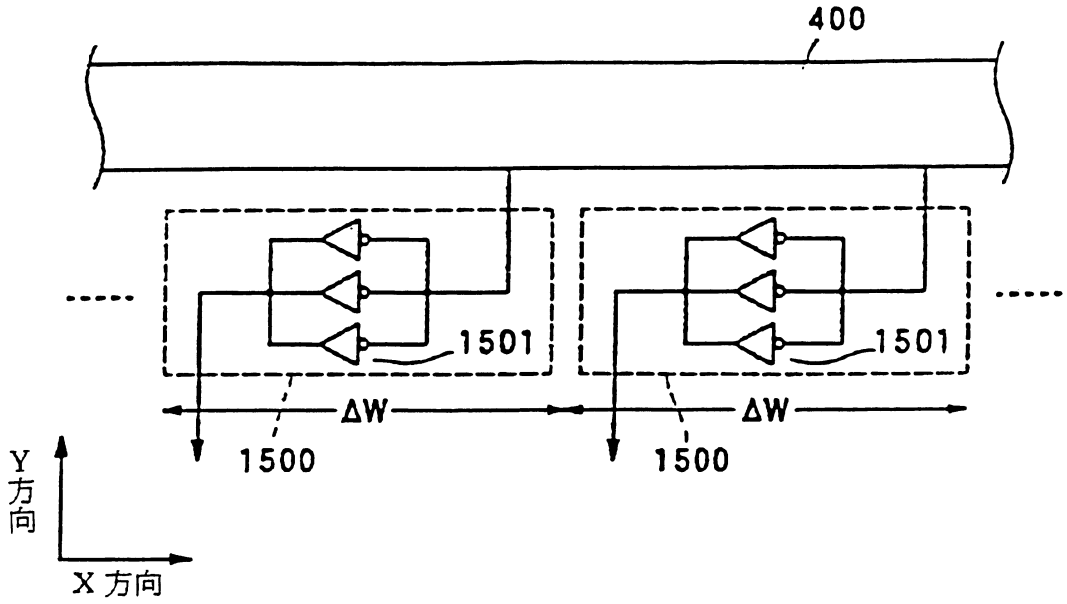


(3)



91. 9. 24 修正 補充

第 10 圖



第 13 圖

