

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5110341号
(P5110341)

(45) 発行日 平成24年12月26日(2012.12.26)

(24) 登録日 平成24年10月19日(2012.10.19)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 622K
HO1L 51/50 (2006.01)	G09G 3/20 641C
	G09G 3/20 621A
	G09G 3/20 612E
請求項の数 10 (全 34 頁) 最終頁に続く	

(21) 出願番号	特願2005-153382 (P2005-153382)	(73) 特許権者	000001443 カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号
(22) 出願日	平成17年5月26日(2005.5.26)	(74) 代理人	100096699 弁理士 鹿嶋 英實
(65) 公開番号	特開2006-330323 (P2006-330323A)	(72) 発明者	尾崎 剛 東京都八王子市石川町2951番地の5 カシオ計算機株式会 社 八王子技術センター内
(43) 公開日	平成18年12月7日(2006.12.7)	(72) 発明者	小倉 潤 東京都八王子市石川町2951番地の5 カシオ計算機株式会 社 八王子技術センター内
審査請求日	平成18年10月4日(2006.10.4)	審査官	武田 悟
		最終頁に続く	

(54) 【発明の名称】 表示装置及びその表示駆動方法

(57) 【特許請求の範囲】

【請求項1】

行方向に配設された複数の走査ライン及び列方向に配設された複数のデータラインと、
行方向に配設された複数の信号ラインと、複数の表示画素と、を有し、前記各表示画素が
前記各走査ラインと前記各データラインとの各交点近傍に配列された表示パネルと、

所定のタイミングで前記表示パネルの前記各走査ラインに選択レベルの走査信号を順次
印加して、各行の前記表示画素を順次選択状態に設定する走査駆動部と、

所望の画像情報を表示するための表示データに応じた階調信号を生成し、前記各デー
タラインを介して、前記選択状態に設定された行の前記表示画素に供給するデータ駆動部と

、
前記表示パネルに配列された前記複数の表示画素を、複数行ごとに複数のグループに分
け、該各グループの前記表示画素に、当該表示画素を表示動作させる第1の電源電圧及び
前記表示画素を非表示動作させる、前記第1の電源電圧と異なる電位の第2の電源電圧を
供給する電源駆動部と、

前記各信号ラインに状態設定信号を供給する状態設定部と、

タイミング制御信号を供給することにより、前記走査駆動部、前記データ駆動部、前記
電源駆動部及び前記状態設定部の各々を所定のタイミングで動作させ、少なくとも、前記
表示パネルの前記各グループの前記表示画素を、前記表示データに応じて一斉に表示動作
させる駆動制御部と、

を備え、

前記表示画素は、発光素子と、前記発光素子の発光動作を制御する発光駆動回路と、を備え、前記発光駆動回路は、第1の制御端子と第1の導通路とを有し、前記第1の導通路の一端に前記第1の電源電圧又は前記第2の電源電圧が印加され、該第1の導通路の他端に前記発光素子が接続された第1のスイッチ手段と、第2の制御端子と第2の導通路とを有し、前記第2の制御端子が前記走査ラインに接続され、前記第2の導通路の一端に前記第1の電源電圧又は前記第2の電源電圧が印加され、該第2の導通路の他端に前記第1のスイッチ手段の前記第1の制御端子が接続された第2のスイッチ手段と、第3の制御端子と第3の導通路とを有し、前記第3の制御端子が前記走査ラインに接続され、前記第3の導通路の一端に前記データラインが接続され、該第3の導通路の他端に前記第1の導通路の他端が接続された第3のスイッチ手段と、第4の制御端子と第4の導通路とを有し、前記第4の制御端子が前記信号ラインに接続され、前記第4の導通路の一端が前記走査ラインに接続され、該第4の導通路の他端に前記第1のスイッチ手段の前記第1の制御端子が接続され、前記信号ラインに前記状態設定信号が供給されたときにオン状態に設定される第4のスイッチ手段と、前記第1のスイッチ手段の前記第1の制御端子と前記第1の導通路の他端との間に接続されて、前記第1の制御端子と前記第1の導通路の他端との間の電位差に対応した電荷を蓄積する容量素子と、を備え、

10

前記駆動制御部は、前記状態設定部から前記信号ラインに前記状態設定信号を供給する逆バイアス設定期間を設定し、該逆バイアス設定期間に前記各表示画素に接続される前記各走査ラインに前記走査駆動部から特定の電圧レベルに設定した非選択レベルの前記走査信号を印加し、当該表示画素に前記電源駆動部から前記第2の電源電圧を供給するように

20

制御し、前記逆バイアス設定期間において、前記第1のスイッチ手段の前記第1の制御端子に、前記走査ラインの前記特定の電圧レベルが、前記信号ラインに接続されてオン状態に設定された前記第4のスイッチ手段を介して印加され、前記特定の電圧レベルが、前記第2の電源電圧と同じ電位又は前記第1の制御端子に印加される電圧が前記第1のスイッチ手段に対して逆バイアス電圧となる電位に設定されていることを特徴とする表示装置。

【請求項2】

前記表示パネルは、前記各信号ラインを前記各グループに対応して有し、該各信号ラインは前記各グループに含まれる各行に対応して分岐して配設され、

前記状態設定部は、前記各グループに対応した前記各信号ラインに単一の前記状態設定信号を出力し、前記分岐して配設された信号ラインを介して、前記グループごとの前記表示画素に前記状態設定信号を同時に供給することを特徴とする請求項1記載の表示装置。

30

【請求項3】

前記表示パネルは、前記各信号ラインを、前記各グループに含まれる各行に対応して複数有し、

前記状態設定部は、前記各信号ラインに対応して前記状態設定信号を順次出力し、前記各信号ラインを介して、前記行ごとの前記表示画素に前記状態設定信号を順次供給することを特徴とする請求項1記載の表示装置。

【請求項4】

前記表示パネルは、複数の電源ラインを前記各グループに対応して有し、該各電源ラインは前記各グループに含まれる各行に対応して分岐して配設され、

40

前記電源駆動部は、前記各グループに対応した前記各電源ラインに単一の前記第1の電源電圧又は前記第2の電源電圧を出力し、前記分岐して配設された電源ラインを介して、前記グループごとの前記表示画素に前記第1の電源電圧又は前記第2の電源電圧を同時に供給することを特徴とする請求項1乃至3のいずれかに記載の表示装置。

【請求項5】

前記各グループの複数行の前記表示画素は、連続する複数の行の前記表示画素からなることを特徴とする請求項1乃至4のいずれかに記載の表示装置。

【請求項6】

前記各グループの複数行の前記表示画素は、連続しない複数の行の前記表示画素からな

50

ることを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置。

【請求項 7】

前記逆バイアス設定期間において、当該逆バイアス設定期間より前の期間に前記容量素子に蓄積されていた電荷の少なくとも一部が放電されることを特徴とする請求項 1 乃至 6 のいずれかに記載の表示装置。

【請求項 8】

少なくとも前記発光駆動回路に設けられる前記 第 1 のスイッチ手段は、アモルファスシリコン薄膜トランジスタにより構成されていることを特徴とする請求項 1 乃至 7 のいずれかに記載の表示装置。

【請求項 9】

前記データ駆動部は、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を生成する手段を備えていることを特徴とする請求項 1 乃至 8 のいずれかに記載の表示装置。

【請求項 10】

前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする請求項 1 乃至 9 のいずれかに記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びその表示駆動方法に関し、特に、アクティブマトリクス型の駆動方式に対応した表示パネルを備えた表示装置及びその表示駆動方法に関する。

【背景技術】

【0002】

近年、パーソナルコンピュータや映像機器のモニタやディスプレイとして、薄型軽量で低消費電力の表示デバイスの普及が著しい。特に、液晶表示装置（LCD）は、近年普及が著しい携帯電話やデジタルカメラ、携帯情報端末（PDA）、電子辞書等の携帯機器（モバイル機器）の表示デバイスとして広く適用されている。

【0003】

また、このような液晶表示装置に続く次世代の表示デバイスとして、有機エレクトロルミネッセンス素子（有機EL素子）や無機エレクトロルミネッセンス素子（無機EL素子）、あるいは、発光ダイオード（LED）等のような自己発光型の光学要素（発光素子）を、マトリクス状に配列した表示パネルを備えた発光素子型の表示装置の本格的な普及に向けた研究開発も盛んに行われている。

【0004】

特に、アクティブマトリクス型の駆動方式を適用した発光素子型の表示装置においては、液晶表示装置に比較して、表示応答速度が速く、また、視野角依存性もなく、高輝度・高コントラスト化、表示画質の高精細化等が可能であるとともに、液晶表示装置のようにバックライトを必要としないので、一層の薄型軽量化や低消費電力化が可能である、という携帯機器への適用に極めて優位な特徴を有している。

【0005】

ここで、液晶表示装置や発光素子型の表示装置における駆動制御方法について、図面を参照して簡単に説明する。

図16は、従来技術におけるアクティブマトリクス型の表示装置の要部を示す概略構成図である。また、図17は、従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の一例（ホールド型）を模式的に示したタイミングチャートであり、図18は、従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の他の例（擬似インパルス型）を模式的に示したタイミングチャートである。ここで、図17及び図18においては、後述する実施形態との比較のために、便宜的に表示パネルに12行（第1行～第12行）の表示画素が配列された構成を有する場合について、その表示駆動方法を

10

20

30

40

50

示した。図中、 k は正の整数である。なお、各行における映像データの書込動作及び表示動作、ブランキングデータの書込動作及び表示動作を明確にするため、便宜的にハッチングを施して示した。

【0006】

まず、旧来の陰極線管(CRT)を適用した表示装置においては、周知のように、電子ビームを陰極線管内部で偏向させて、蛍光面(スクリーン)を照射しつつ走査することにより、1フレーム期間のうち、僅かな時間だけ発光動作させ、次のフレーム期間において再び電子ビームが照射されるまで、何も表示(発光)しない、インパルス型の表示駆動制御が実行される。

【0007】

これによれば、前のフレーム期間における画像情報が消えた後に次のフレーム期間の画像情報が表示されるので、動画像の表示動作において残像が視認されにくくなり、良好な表示画質を実現することができる反面、動きのない静止画像の表示動作においてはちらつきが生じやすいという問題を有している。

【0008】

一方、液晶表示装置や発光素子型の表示装置のようなアクティブマトリックス型の表示装置は、一般に、図16に示すように、行、列方向に配設された複数の走査ラインSLP及びデータラインDLの各交点近傍に、複数の表示画素EMPが2次元配列された表示パネル110Pと、各走査ラインSLPに接続された走査ドライバ120Pと、各データラインDLに接続されたデータドライバ130Pと、を備えた構成を有している。

【0009】

このような構成を有する表示装置における表示駆動制御は、例えば、図17に示すように、まず、走査ドライバ120Pから各行の走査ラインSLPに選択レベルの走査信号Sselを順次印加することにより、行ごとの表示画素EMPを順次選択状態に設定し、各行の選択タイミングに同期して、データドライバ130Pから当該行の映像データ(表示データ)に応じた階調電圧Vpixを各列のデータラインDLに印加することにより、各表示画素EMPに階調電圧Vpixに基づく電圧成分が保持される(映像データが書き込まれる;映像データ書込動作)。

【0010】

これにより、各表示画素EMPにおいて上記電圧成分に応じた階調制御が行われる(具体的には、液晶表示装置においては液晶分子の配向状態が制御され、発光素子型の表示装置においては、発光素子の発光輝度が制御される)ことにより、上記映像データに応じた表示動作(発光動作)が実行され、表示パネルに所望の画像情報が表示される。

【0011】

次いで、走査ドライバ120Pから走査ラインSLPに非選択レベルの走査信号Sselを順次印加することにより、行ごとの表示画素EMPが非選択状態に設定されるが、このとき、各表示画素に書き込まれた映像データ(電圧成分)が保持されることにより、上記映像データに応じた表示動作が継続される(映像表示動作)。この表示動作は、次の映像データが各行の表示画素EMPに書き込まれるまで、例えば、1フレーム期間継続して実行される(ホールド型の表示駆動制御)。

【0012】

このようなホールド型の表示駆動方法においては、上述したインパルス型の表示駆動方法とは異なり、1フレーム期間のほとんどの期間において、映像データに応じた表示動作(発光動作)が継続されるので、静止画像の表示動作においてはちらつきが生じにくいという特性を有しているが、その反面、動画像の表示動作においては、前のフレーム期間に表示された画像情報が残像として視認されやすくなり、画像情報のボケやにじみを生じ、表示画質の劣化を招くという問題を有していた。

【0013】

そこで、液晶表示装置や発光素子型の表示装置において、上述した動画像の表示動作におけるボケやにじみを抑制して表示画質を向上させる表示駆動方法として、例えば、図1

10

20

30

40

50

8に示すように、1フレーム期間に、上述した各行の表示画素E M pに対する映像データ書込動作（映像データ書込期間）及び映像表示動作（映像表示期間）に加え、各表示画素E M pを最低階調で表示動作（発光動作）、又は、非表示動作（非発光動作）させるために、データドライバから各データラインにブランキングデータを供給して、各表示画素に当該ブランキングデータを書き込む動作（ブランキングデータ書込期間）、及び、当該ブランキングデータに基づく黒表示動作（黒表示期間）を実行する手法が知られている。

【0014】

これにより、1フレーム期間に一定期間の黒表示期間が挿入されて、何も表示（発光）されない表示状態が設定されるので、映像表示期間が相対的に短縮されて、上述した陰極線管に適用されるインパルス型に類似した表示駆動方法（便宜的に「擬似インパルス型の表示駆動方法」と記す）を実現することができ、動画像の表示動作における表示品質を向上させることができる。このような表示装置の駆動制御方法については、例えば、特許文献1等に詳しく記載されている。

【0015】

【特許文献1】特開2004-264481号公報（第17頁～第18頁、図6）

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかしながら、従来技術に示した擬似インパルス型の表示駆動方法においては、図18に示したように、1フレーム期間内に、データドライバから供給される映像データの書込期間及び映像表示期間と、同様にデータドライバから供給されるブランキングデータの書込期間及び黒表示期間とを設定する必要があるため、図17に示したように、1フレーム期間内に、データドライバから供給される映像データの書込動作及び映像表示動作のみを実行し、黒表示動作を実行しない場合に比較して、映像データの書込動作に割り当てられる時間が短くなり、書込動作に係る駆動周波数（すなわち、表示装置の駆動周波数）を高くする必要がある（高速で書き込む必要がある）。

【0017】

このように映像データ（表示データ）の書込期間が短くなり、高速で書込動作を実行しなければなくなると、表示パネル（信号配線等）に寄生する抵抗成分や容量成分等によるCR時定数に起因して信号遅延が生じ、各表示画素への映像データの書込状態が不十分となる書込不足が発生して、映像データに応じた階調表示が適切に実行されなくなるという問題を有していた。

【0018】

また、図17、図18においては図示を省略したが、各表示画素に映像データを書き込む際には、先のフレーム期間において当該表示画素に書き込まれ、残留している映像データに基づく電圧成分を放電して初期化（リセット）するリセット動作や、当該行の走査ラインを選択レベルに設定する際の信号レベルの立ち上がり動作のための時間を短くする必要があるため、動作タイミングの設定に余裕がなくなり、タイミング制御が複雑になったり、誤動作が生じやすくなったりするという問題を有していた。

【0019】

そこで、本発明は、上述した種々の問題点に鑑み、アクティブマトリックス型の駆動方式に対応した表示パネルを備えた表示装置において、動画像をボケやにじみのない良好な表示品質で表示できるとともに、映像データ（表示データ）に対応した適切な階調で画像情報を表示することができる表示装置及びその表示駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0020】

請求項1記載の発明は、行方向に配設された複数の走査ライン及び列方向に配設された複数のデータラインと、行方向に配設された複数の信号ラインと、複数の表示画素と、を有し、前記各表示画素が前記各走査ラインと前記各データラインとの各交点近傍に配列さ

10

20

30

40

50

れた表示パネルと、所定のタイミングで前記表示パネルの前記各走査ラインに選択レベルの走査信号を順次印加して、各行の前記表示画素を順次選択状態に設定する走査駆動部と、所望の画像情報を表示するための表示データに応じた階調信号を生成し、前記各データラインを介して、前記選択状態に設定された行の前記表示画素に供給するデータ駆動部と、前記表示パネルに配列された前記複数の表示画素を、複数行ごとに複数のグループに分け、該各グループの前記表示画素に、当該表示画素を表示動作させる第1の電源電圧及び前記表示画素を非表示動作させる、前記第1の電源電圧と異なる電位の第2の電源電圧を供給する電源駆動部と、前記各信号ラインに状態設定信号を供給する状態設定部と、タイミング制御信号を供給することにより、前記走査駆動部、前記データ駆動部、前記電源駆動部及び前記状態設定部の各々を所定のタイミングで動作させ、少なくとも、前記表示パネルの前記各グループの前記表示画素を、前記表示データに応じて一斉に表示動作させる駆動制御部と、を備え、前記表示画素は、発光素子と、前記発光素子の発光動作を制御する発光駆動回路と、を備え、前記発光駆動回路は、第1の制御端子と第1の導通路とを有し、前記第1の導通路の一端に前記第1の電源電圧又は前記第2の電源電圧が印加され、該第1の導通路の他端に前記発光素子が接続された第1のスイッチ手段と、第2の制御端子と第2の導通路とを有し、前記第2の制御端子が前記走査ラインに接続され、前記第2の導通路の一端に前記第1の電源電圧又は前記第2の電源電圧が印加され、該第2の導通路の他端に前記第1のスイッチ手段の前記第1の制御端子が接続された第2のスイッチ手段と、第3の制御端子と第3の導通路とを有し、前記第3の制御端子が前記走査ラインに接続され、前記第3の導通路の一端に前記データラインが接続され、該第3の導通路の他端に前記第1の導通路の他端が接続された第3のスイッチ手段と、第4の制御端子と第4の導通路とを有し、前記第4の制御端子が前記信号ラインに接続され、前記第4の導通路の一端が前記走査ラインに接続され、該第4の導通路の他端に前記第1のスイッチ手段の前記第1の制御端子が接続され、前記信号ラインに前記状態設定信号が供給されたときにオン状態に設定される第4のスイッチ手段と、前記第1のスイッチ手段の前記第1の制御端子と前記第1の導通路の他端との間に接続されて、前記第1の制御端子と前記第1の導通路の他端との間の電位差に対応した電荷を蓄積する容量素子と、を備え、前記駆動制御部は、前記状態設定部から前記信号ラインに前記状態設定信号を供給する逆バイアス設定期間を設定し、該逆バイアス設定期間に前記各表示画素に接続される前記各走査ラインに前記走査駆動部から特定の電圧レベルに設定した非選択レベルの前記走査信号を印加し、当該表示画素に前記電源駆動部から前記第2の電源電圧を供給するように制御し、前記逆バイアス設定期間において、前記第1のスイッチ手段の前記第1の制御端子に、前記走査ラインの前記特定の電圧レベルが、前記信号ラインに接続されてオン状態に設定された前記第4のスイッチ手段を介して印加され、前記特定の電圧レベルが、前記第2の電源電圧と同じ電位又は前記第1の制御端子に印加される電圧が前記第1のスイッチ手段に対して逆バイアス電圧となる電位に設定されていることを特徴とする。

【0022】

請求項2記載の発明は、請求項1記載の表示装置において、前記表示パネルは、前記各信号ラインを前記各グループに対応して有し、該各信号ラインは前記各グループに含まれる各行に対応して分岐して配設され、前記状態設定部は、前記各グループに対応した前記各信号ラインに単一の前記状態設定信号を出力し、前記分岐して配設された信号ラインを介して、前記グループごとの前記表示画素に前記状態設定信号を同時に供給することを特徴とする。

【0023】

請求項3記載の発明は、請求項1記載の表示装置において、前記表示パネルは、前記各信号ラインを、前記各グループに含まれる各行に対応して複数有し、前記状態設定部は、前記各信号ラインに対応して前記状態設定信号を順次出力し、前記各信号ラインを介して、前記行ごとの前記表示画素に前記状態設定信号を順次供給することを特徴とする。

【 0 0 2 4 】

請求項 4 記載の発明は、請求項 1 乃至 3 のいずれかに記載の表示装置において、前記表示パネルは、複数の電源ラインを前記各グループに対応して有し、該各電源ラインは前記各グループに含まれる各行に対応して分岐して配設され、前記電源駆動部は、前記各グループに対応した前記各電源ラインに単一の前記第 1 の電源電圧又は前記第 2 の電源電圧を出力し、前記分岐して配設された電源ラインを介して、前記グループごとの前記表示画素に前記第 1 の電源電圧又は前記第 2 の電源電圧を同時に供給することを特徴とする。

【 0 0 2 5 】

請求項 5 記載の発明は、請求項 1 乃至 4 のいずれかに記載の表示装置において、前記各グループの複数行の前記表示画素は、連続する複数の行の前記表示画素からなることを特徴とする。

10

請求項 6 記載の発明は、請求項 1 乃至 4 のいずれかに記載の表示装置において、前記各グループの複数行の前記表示画素は、連続しない複数の行の前記表示画素からなることを特徴とする。

【 0 0 2 6 】

請求項 7 記載の発明は、請求項 1 乃至 6 のいずれかに記載の表示装置において、前記逆バイアス設定期間において、当該逆バイアス設定期間より前の期間に前記容量素子に蓄積されていた電荷の少なくとも一部が放電されることを特徴とする。

20

【 0 0 3 2 】

請求項 8 記載の発明は、請求項 1 乃至 7 のいずれかに記載の表示装置において、少なくとも前記発光駆動回路に設けられる前記 第 1 のスイッチ手段は、アモルファスシリコン薄膜トランジスタにより構成されていることを特徴とする。

請求項 9 記載の発明は、請求項 1 乃至 8 のいずれかに記載の表示装置において、前記データ駆動部は、前記階調信号として、前記発光素子を所定の輝度階調で発光動作させるための所定の電流値を有する階調電流を生成する手段を備えていることを特徴とする。

請求項 1 0 記載の発明は、請求項 1 乃至 9 のいずれかに記載の表示装置において、前記発光素子は、有機エレクトロルミネッセンス素子であることを特徴とする。

30

【 発明の効果 】

【 0 0 4 0 】

すなわち、本発明に係る表示装置及びその表示駆動方法においては、表示パネルに 2 次元配列された複数の表示画素を、予め複数行ごとにグループ分けし、電源駆動部（電源ドライバ）から各グループごとに、当該グループに含まれる全ての行の表示画素に、同一の電圧レベルを有する電源電圧（第 1 の電源電圧、又は、第 2 の電源電圧）を同時に印加することにより、当該グループの表示画素を一斉に表示動作（発光動作）、又は、非表示動作（非発光動作）させるように制御される。

40

【 0 0 4 1 】

また、各グループの表示画素の非表示動作期間内に、状態設定部（逆バイアスドライバ）から各行の表示画素に、状態設定信号（逆バイアス設定信号）を供給することにより、各行の表示画素に設けられた表示駆動手段や発光制御手段（発光駆動用のスイッチング手段）に無電圧（0 V）、又は、逆バイアス電圧を、一括して、又は、順次印加した状態（逆バイアス状態）に設定するとともに、走査駆動部（走査ドライバ）及びデータ駆動部（データドライバ）により、各行の表示画素に表示データに応じた階調信号（階調電流）を順次供給して書き込むように制御される。

【 0 0 4 2 】

これにより、同一グループ内の各行の表示画素に、少なくとも逆バイアス設定動作及び

50

書込動作を実行する期間中、当該グループに含まれる表示画素（発光素子）の表示動作が行われず、非表示状態（非発光状態）に設定されるので、所定の1処理サイクル期間（1フレーム期間）のうち、一定期間のみ非表示動作（非発光動作）が行われ、その残りの期間、表示データに応じた輝度階調で表示動作（発光動作）が行われる擬似インパルス型の表示駆動制御を実現することができる。

【0043】

ここで、各グループごとに異なるタイミングで当該グループの表示画素を一斉に非表示動作又は表示動作することができるので、各グループの表示画素への第1及び第2の電源電圧の印加時間を任意に設定することにより、1処理サイクル期間（1フレーム期間）における上記非表示期間の比率（黒挿入率）を、概ね30%以上に設定することができ、動

10

【0044】

また、本発明に係る表示装置及びその表示駆動方法によれば、動画像を鮮明な表示画質で表示するために、黒表示動作のためのブランキングデータの書込動作を実行する必要がないので、各行の表示画素に対する表示データの書込時間を充分確保することができる。したがって、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。また、これにより、各種信号のタイミング制御に余裕を持たせることができるので、表示装置の誤動作の発生を抑制することができる。

【0045】

20

さらに、本発明に係る表示装置及びその表示駆動方法によれば、表示パネルに配列される各表示画素に、表示駆動手段や発光制御手段（発光駆動用のスイッチング素子）として、例えば、アモルファスシリコン薄膜トランジスタからなる回路構成を適用した場合であっても、各表示画素に設けられた発光制御手段や表示駆動手段を逆バイアス状態に設定することができるので、アモルファスシリコン薄膜トランジスタにおける素子特性（しきい値電圧の変動； V_{th} シフト）の劣化を大幅に抑制して、表示データに応じた適切な階調表示（適切な輝度階調での発光素子の発光動作）を実現することができる。

【発明を実施するための最良の形態】

【0046】

以下、本発明に係る表示装置及びその表示駆動方法について、実施の形態を示して詳しく説明する。

30

[第1の実施形態]

<表示装置>

まず、本発明に係る表示装置の概略構成について、図面を参照して説明する。

図1は、本発明に係る表示装置の第1の実施形態を示す概略ブロック図である。また、図2は、本実施形態に係る表示装置に適用される表示パネルの一例を示す要部構成図であり、図3は、本実施形態に係る表示装置に適用される表示パネルの周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ）の一例を示す要部構成図である。

【0047】

なお、以下に示す実施形態においては、表示パネルとして、発光素子を備えた複数の表示画素を2次元配列した構成を有し、各表示画素が表示データ（映像データ）に応じた輝度階調で発光動作することにより画像情報を表示する発光素子型の表示装置について説明するが、本発明はこれに限定されるものではなく、液晶表示装置のように、各表示画素が表示データに応じて階調制御（表示データに応じたバイアス状態に設定）され、透過光や反射光により所望の画像情報を階調表示（表示動作）する表示装置であってもよい。

40

【0048】

図1、図2、図3に示すように、本実施形態に係る表示装置100は、概略、行、列方向に相互に直交するように配設された複数の走査ラインSLと複数のデータラインDLとの各交点近傍に、後述する発光駆動回路及び発光素子を備えた複数の表示画素EMが配列された表示パネル110と、該表示パネル110の各走査ラインSLに接続され、各走査

50

ライン S L に所定のタイミングで選択レベル（ハイレベル）の走査信号 V sel を印加することにより、行ごとの表示画素 E M を順次選択状態に設定する走査ドライバ（走査駆動部）120 と、各行の走査ライン S L に並行に配設された複数の電源ライン V L に接続され、予め任意の複数行ごとにグループ分けされ、各グループごとに、当該グループに含まれる行の電源ライン V L に所定のタイミングで電源電圧（第 1 の電源電圧、第 2 の電源電圧）V sc を順次印加する電源ドライバ（電源駆動部）130 と、各行の走査ライン S L に並行に配設された複数の逆バイアスライン B L に接続され、上記複数行ごとにグループ分けされた各グループごとに、当該グループに含まれる行の逆バイアスライン（信号ライン）B L に所定のタイミングで逆バイアス設定信号（状態設定信号）V bs を印加することにより、行ごとの表示画素 E M を順次逆バイアス状態（特定のバイアス状態）に設定する逆バイアスドライバ（状態設定部）140 と、表示パネル 110 の各データライン D L に接続され、表示データに応じた階調信号（階調電流 I data）を、各データライン D L を介して表示画素 E M へ供給するデータドライバ（データ駆動部）150 と、後述する表示信号生成回路 170 から供給されるタイミング信号に基づいて、少なくとも上記走査ドライバ 120 及び電源ドライバ 130、逆バイアスドライバ 140、データドライバ 150 の動作状態を制御して、表示パネル 110 における所定の画像表示動作を実行するための走査制御信号及び電源制御信号、逆バイアス制御信号、データ制御信号を生成して出力するシステムコントローラ（駆動制御部）160 と、例えば、表示装置 100 の外部から供給される映像信号に基づいて、表示データ（輝度階調データ）を生成してデータドライバ 150 に供給するとともに、該表示データに基づいて表示パネル 110 に所定の画像情報を表示するためのタイミング信号（システムクロック等）を抽出、又は、生成してシステムコントローラ 160 に供給する表示信号生成回路 170 と、を備えて構成されている。

【0049】

以下、上記各構成について具体的に説明する。

（表示パネル・表示画素）

図 4 は、本実施形態に係る表示装置に適用される表示画素（発光駆動回路）の一例を示す回路構成図である。なお、本実施形態においては、表示画素として、表示データに応じた電流値を有する階調電流を供給することにより、各表示画素に設けられた発光素子に表示データに応じた電流値を有する発光駆動電流を流して、所望の輝度階調で発光動作（表示動作）させる電流階調指定方式の駆動制御方法に対応した回路構成（発光駆動回路）を備えた場合について説明するが、本発明はこれに限定されるものではなく、例えば、表示データに応じた電圧値を有する階調電圧を印加することにより、各表示画素の発光素子に表示データに応じた電流値を有する発光駆動電流を流して、所望の輝度階調で発光動作させる電圧階調指定方式の駆動制御方法に対応した回路構成を備えたものであってもよい。

【0050】

本実施形態に係る表示装置 100 に適用される表示パネル 110 は、図 2 に示すように、行、列方向に 2 次元配列された複数の表示画素 E M が、予め任意の複数行ごと（図 2 では、3 行ごと）にグループ分けされ、各グループごとに、各々単一の電源ライン V L 及び逆バイアスライン B L が各行の表示画素 E M に接続されるように分岐して配設された構成を有している。

【0051】

そして、後述する表示駆動方法に示すように、各グループに含まれる行の表示画素 E M に対して、各発光駆動用のスイッチング素子（薄膜トランジスタ）に逆バイアス電圧が印加された逆バイアス状態に設定する逆バイアス設定動作において、後述する逆バイアスドライバ 140 から各グループごとに単一の逆バイアス設定信号 V bs が、各グループに含まれる全ての行に対応して分岐して配設された逆バイアスライン B L に印加されることにより、各グループに含まれる全ての行の表示画素 E M（発光駆動用のスイッチング素子）が一斉に逆バイアス状態に設定される。

【0052】

また、少なくとも、上記グループに含まれる行の表示画素 E M が逆バイアス状態に設定

10

20

30

40

50

されている期間、及び、同一グループに含まれるいずれかの行の表示画素 E M について表示データの書込動作が実行されている期間、後述する電源ドライバ 1 3 0 から各グループごとに単一の電源電圧 V_{sc} (ハイレベル又はローレベル) が、各グループに含まれる全ての行に対応して分岐して配設された電源ライン V L に印加されることにより、各グループに含まれる全ての行の表示画素 E M が一斉に発光動作 (表示動作)、又は、非発光動作 (非表示動作) するように制御される。

【 0 0 5 3 】

なお、表示パネル 1 1 0 に配列された表示画素 E M に対して表示データを書き込む書込動作においては、後述する走査ドライバ 1 2 0 から各行ごとに個別の走査信号 V_{sel} が、各行ごとに配設された走査ライン S L に印加されることにより、各行の表示画素 E M が選択状態に設定され、データドライバ 1 5 0 から各表示画素 E M に対応した階調信号 (階調電流) が、各列に配設されたデータライン D L に供給されることにより、各行ごとの表示画素 E M に表示データが書き込まれる。

10

【 0 0 5 4 】

また、本実施形態に係る表示パネル 1 1 0 に配列される表示画素 E M は、例えば、図 4 に示すように、概略、走査ドライバ 1 2 0 から印加される走査信号 V_{sel} に基づいて、表示画素 E M を選択状態に設定し、当該選択状態においてデータドライバ 1 5 0 から供給される階調信号 (階調電流 I_{data}) を取り込み、該階調信号に応じた発光駆動電流を生成する発光駆動回路 D C と、該発光駆動回路 D C から供給される発光駆動電流に基づいて、所定の輝度階調で発光動作する周知の有機 E L 素子 (発光素子) O E L と、を備えた構成を適用することができる。

20

【 0 0 5 5 】

本実施形態に係る発光駆動回路 D C は、具体的には、図 4 に示すように、ゲート端子 (制御端子) が走査ライン S L に、ドレイン端子及びソース端子 (導通路の一端、他端) が所定の電源電圧 V_{sc} が印加される電源ライン V L 及び接点 N 1 1 に各々接続された薄膜トランジスタ (書込制御手段、第 2 のスイッチ手段) T_{r11} と、ゲート端子 (制御端子) が走査ライン S L に、ソース端子及びドレイン端子 (導通路の一端、他端) がデータライン D L 及び接点 N 1 2 に各々接続された薄膜トランジスタ (書込制御手段、第 3 のスイッチ手段) T_{r12} と、ゲート端子 (制御端子) が接点 N 1 1 に、ドレイン端子及びソース端子 (導通路の一端、他端) が電源ライン V L 及び接点 (接続接点) N 1 2 に各々接続された薄膜トランジスタ (表示駆動手段、発光制御手段、第 1 のスイッチ手段) T_{r13} と、ゲート端子 (制御端子) が逆バイアスライン B L に、ドレイン端子及びソース端子 (導通路の一端、他端) が走査ライン S L 及び接点 N 1 1 に各々接続された薄膜トランジスタ (バイアス制御手段、第 4 のスイッチ手段) T_{r14} と、接点 N 1 1 及び接点 N 1 2 間 (薄膜トランジスタ T_{r13} のゲート - ソース端子間) に接続されたコンデンサ (電荷蓄積手段、容量素子) C_s と、を備えた構成を有している。

30

【 0 0 5 6 】

また、有機 E L 素子 O E L は、アノード端子が上記発光駆動回路 D C の接点 N 1 2 に接続され、カソード端子には共通電圧 V_{com} が印加されている。ここで、共通電圧 V_{com} は、有機 E L 素子 (発光素子) O E L への発光駆動電流の供給が遮断されて発光動作しない非発光動作期間 (非表示動作期間) においてローレベルに設定される電源電圧 V_{sc} ($= V_s$) と等電位であるか、あるいは、当該電源電圧 V_{sc} よりも高い電位であって、かつ、有機 E L 素子 (発光素子) O E L に発光駆動電流が供給されて所定の輝度階調で発光動作する発光動作期間 (表示動作期間) においてハイレベルに設定される電源電圧 V_{sc} ($= V_e$) よりも低電位となる、任意の電位 (例えば、接地電位 G N D) に設定されている ($V_s < V_{com} < V_e$) 。

40

【 0 0 5 7 】

ここで、コンデンサ C_s は、薄膜トランジスタ T_{r13} のゲート - ソース間に形成される寄生容量であってもよいし、該寄生容量に加えて接点 N 1 1 及び接点 N 1 2 間にさらに容量素子を並列に接続したものであってもよい。また、薄膜トランジスタ $T_{r11} \sim T_{r14}$

50

13については、特に限定するものではないが、例えば、薄膜トランジスタ $T_{r11} \sim T_{r13}$ を全て単一のチャンネル型の薄膜トランジスタ（電界効果型トランジスタ）により構成することにより、 n チャンネル型アモルファスシリコン薄膜トランジスタを良好に適用することができる。

【0058】

これにより、すでに確立されたアモルファスシリコン製造技術を適用して、素子特性（電子移動度等）が均一で安定したアモルファスシリコン薄膜トランジスタからなる発光駆動回路を、比較的簡易な製造プロセスで製造することができる。なお、以下の説明においては、発光駆動回路DCの一構成例として、薄膜トランジスタ $T_{r11} \sim T_{r13}$ を全て n チャンネル型の薄膜トランジスタにより構成した場合について説明する。

10

【0059】

また、図4に示した表示画素EMにおいては、発光駆動回路DCにより発光駆動される発光素子を有機EL素子OELとしたが、本発明における発光素子は有機EL素子OELに限定されるものではなく、電流制御型の発光素子であれば、例えば、発光ダイオード等の他の発光素子であってもよい。さらに、本実施形態においては、発光駆動回路DCにより電流制御型の発光素子を発光駆動することにより画像情報を表示する場合について説明するが、表示データに応じた電圧成分を生成して、電圧制御型の発光素子を発光駆動する構成や、液晶分子の配向状態を変化させる回路構成を有するものであってもよい。

【0060】

（走査ドライバ）

20

走査ドライバ120は、システムコントローラ160から供給される走査制御信号に基づいて、各走査ラインSLに選択レベル（上述した表示画素EMにおいては、ハイレベル）の走査信号Vselを印加することにより、各行ごとの表示画素EMを選択状態に設定する。具体的には、各行の走査ラインSLに走査信号Vselを印加する動作を、相互に時間的に重ならないタイミングでずらして実行することにより、各行ごとの表示画素EMを順次選択状態に設定する。

【0061】

特に、本実施形態に係る表示装置100においては、表示パネル110について予めグループ分けされた複数行ごとの表示画素EMに対して、グループ内の各行の走査ラインSLに順次走査信号Vselを印加することにより、当該グループについて各行の表示画素EMが順次選択状態に設定され、さらに、各グループについて同様の動作が実行されることにより、表示パネル110に配列された全ての表示画素EMが行ごとに順次選択状態に設定される。

30

【0062】

ここで、走査ドライバ120は、例えば、図3に示すように、後述するシステムコントローラ160から走査制御信号として供給される走査クロック信号CLK及び走査スタート信号SSTに基づいて、各行の走査ラインSLに対応するシフト信号を順次出力する周知のシフトレジスタ121と、該シフトレジスタ121から出力されるシフト信号を所定の信号レベル（オンレベル）に変換して、システムコントローラ160から走査制御信号として供給される出力制御信号SOEに基づいて、各走査ラインSLに走査信号Vselとして出力する出力回路部（出力バッファ）122と、を備えた構成を有している。

40

【0063】

（電源ドライバ）

電源ドライバ130は、システムコントローラ160から供給される電源制御信号に基づいて、各グループに含まれる行の表示画素EMについて、発光動作期間中のみハイレベルの電源電圧Vsc（=Ve；第1の電源電圧）を当該グループに含まれる行の電源ラインVLに印加し、発光動作期間以外の動作期間（後述する表示装置の表示駆動動作において同一のグループに含まれる全ての行の表示画素EMにおける逆バイアス設定期間及び書込動作期間を含む非発光動作期間）中、ローレベルの電源電圧Vsc（=Vs；第2の電源電圧）を印加する。ここで、ローレベルの電源電圧Vscを印加する動作は、実質的に、表示

50

画素 E M (発光駆動回路 D C) への電源電圧 V_{sc} の供給を遮断する動作と等価となる。

【 0 0 6 4 】

これにより、当該グループの表示画素 E M について逆バイアス状態に設定されている期間及び書込動作が実行されている期間中は、当該グループの全ての行の表示画素 E M にローレベルの電源電圧 $V_{sc} (= V_s)$ が同時に印加されて一斉に非発光状態 (非表示状態) に設定され、当該グループの全ての行の表示画素 E M に対して書込動作が終了した後において、当該グループの全ての行の表示画素 E M にハイレベルの電源電圧 $V_{sc} (= V_e)$ が同時印加されて一斉に発光状態 (階調表示状態) に設定される。

【 0 0 6 5 】

ここで、電源ドライバ 1 3 0 は、例えば、図 3 に示すように、システムコントローラ 1 6 0 から電源制御信号として供給されるクロック信号 V C K 及びスタート信号 V S T に基づいて、各グループごとの電源ライン V L に対応するシフト信号を順次出力する周知のシフトレジスタ 1 3 1 と、シフト信号を所定の電圧レベル (電圧値 V_e 、 V_s) に変換して、電源制御信号として供給される出力制御信号 V O E に基づいて、各グループごとの電源ライン V L に電源電圧 V_{sc} として出力する出力回路部 1 3 2 と、を備えた構成を有している。

【 0 0 6 6 】

(逆バイアスドライバ)

逆バイアスドライバ 1 4 0 は、システムコントローラ 1 6 0 から供給される逆バイアス制御信号に基づいて、各グループに含まれる行の表示画素 E M について、非発光動作期間 T_{nem} 中の特定の期間のみ、逆バイアス設定信号 V_{bs} を当該グループに含まれる行の逆バイアスライン B L に印加し、書込動作期間 T_{wrt} 開始以前の非発光動作期間 T_{nem} 中、各表示画素 E M (発光駆動回路 D C) に設けられた発光駆動用のスイッチング素子 (薄膜トランジスタ T_r 1 3 ゲート - ソース間) に逆バイアス電圧 (0 V (無電圧) を含む) を印加して、逆バイアス状態 (無電界状態を含む) に設定する。

【 0 0 6 7 】

これにより、当該グループの全ての行の表示画素 E M に、逆バイアス設定信号 V_{bs} が同時印加されて一斉に逆バイアス状態に設定され、また、当該グループの各行の表示画素 E M について書込動作が実行されるまで、各行の表示画素 E M における逆バイアス状態が継続して設定される。

【 0 0 6 8 】

ここで、逆バイアスドライバ 1 4 0 は、例えば、図 3 に示すように、上述した電源ドライバ 1 3 0 と同様に、システムコントローラ 1 6 0 から逆バイアス制御信号として供給されるクロック信号 B C K 及びスタート信号 B S T に基づいて、各グループごとの逆バイアスライン B L に対応するシフト信号を順次出力する周知のシフトレジスタ 1 4 1 と、シフト信号を所定の電圧レベルに変換して、逆バイアス制御信号として供給される出力制御信号 B O E に基づいて、各グループごとの逆バイアスライン B L に逆バイアス設定信号 V_{bs} として出力する出力回路部 1 4 2 と、を備えた構成を有している。

【 0 0 6 9 】

(データドライバ)

図 5 は、本実施形態に係る表示装置に適用されるデータドライバの一例を示す概略ブロック図である。なお、図 5 に示すデータドライバの内部構成については、表示データに応じた電流値を有する階調電流を生成することができる一構成例を示したものに過ぎず、本発明はこれに限定されるものではない。

【 0 0 7 0 】

データドライバ 1 5 0 は、概略、システムコントローラ 1 6 0 から供給されるデータ制御信号に基づいて、後述する表示信号生成回路 1 7 0 から供給される、デジタル信号からなる表示データ (輝度階調データ) を 1 行分ごとに所定のタイミングで順次取り込んで保持し、該表示データの階調値に対応する電流値を有する階調電流 I_{data} を生成して、書込動作期間に選択状態に設定された行の表示画素 E M に対して、各データライン D L を介し

10

20

30

40

50

て一斉に供給する。

【0071】

データドライバ150は、具体的には、図5に示すように、システムコントローラ160から供給されるデータ制御信号（シフトクロック信号CLK、サンプリングスタート信号STR）に基づいて、順次シフト信号を出力するシフトレジスタ回路51と、該シフト信号の入力タイミングに基づいて、表示信号生成回路170から供給される1行分の表示データD0～Dmを順次取り込むデータレジスタ回路52と、データ制御信号（データラッチ信号STB）に基づいて、データレジスタ回路52により取り込まれた1行分の表示データD0～Dmを保持するデータラッチ回路53と、図示を省略した電源供給手段から供給される階調基準電圧V0～VPに基づいて、上記保持された表示データD0～Dmを、所定のアナログ信号電圧（階調電圧Vpix）に変換するD/Aコンバータ54と、アナログ信号電圧に変換された表示データに対応する階調電流Idataを生成し、システムコントローラ160から供給されるデータ制御信号（出力イネブル信号OE）に基づくタイミングで、当該表示データに対応する列のデータラインDLに一斉に出力する電圧電流変換・階調電流供給回路55と、を備えた構成を適用することができる。

10

【0072】

（システムコントローラ）

システムコントローラ160は、少なくとも、走査ドライバ120及び電源ドライバ130、逆バイアスドライバ140、データドライバ150の各々に対して、動作状態を制御するタイミング制御信号として、走査制御信号及び電源制御信号、逆バイアス制御信号、データ制御信号を生成して出力することにより、各ドライバを所定のタイミングで動作させて、所定の電圧レベルを有する走査信号Vsel及び電源電圧Vsc、逆バイアス設定信号Vbs、並びに、表示データに応じた階調信号（階調電流Idata）を生成して表示パネル110に出力させ、各表示画素EM（発光駆動回路DC）における駆動制御動作（非発光動作、逆バイアス設定動作、書込動作、発光動作）を連続的に実行させて、映像信号に基づく所定の画像情報を表示パネル110に表示させる制御（後述する表示装置の表示駆動制御）を行う。

20

【0073】

（表示信号生成回路）

表示信号生成回路170は、例えば、表示装置100の外部から供給される映像信号から輝度階調信号成分を抽出し、表示パネル110の1行分ごとに、該輝度階調信号成分をデジタル信号からなる表示データ（輝度階調データ）としてデータドライバ150のデータレジスタ回路52に供給する。ここで、上記映像信号が、テレビ放送信号（コンポジット映像信号）のように、画像情報の表示タイミングを規定するタイミング信号成分を含む場合には、表示信号生成回路170は、上記輝度階調信号成分を抽出する機能のほか、タイミング信号成分を抽出してシステムコントローラ160に供給する機能を有するものであってもよい。この場合においては、上記システムコントローラ160は、表示信号生成回路170から供給されるタイミング信号に基づいて、走査ドライバ120や電源ドライバ130、逆バイアスドライバ140、データドライバ150に対して個別に供給する各制御信号を生成する。

30

40

【0074】

なお、図2、図3に示した表示パネル及びその周辺回路（走査ドライバ、データドライバ、逆バイアスドライバ、電源ドライバ）においては、予め複数行ごとにグループ分けされた表示パネル110の表示画素EMに対して、電源ドライバ130及び逆バイアスドライバ140から各グループごとに分岐して配設された電源ラインVL及び逆バイアスラインBLを介して所定の電圧レベルを有する単一の電源電圧Vsc及び逆バイアス設定信号Vbsを印加する構成を示したが、本発明はこれに限定されるものではなく、例えば、以下に示すように、各グループにおける電源ラインVL及び逆バイアスラインBLを分岐することなく、行ごとに個別に配設し、個別の電源電圧Vsc及び逆バイアス設定信号Vbsを同時に印加するようにした構成を有するものであってもよい。

50

【 0 0 7 5 】

図 6 は、本実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ）の他の例を示す要部構成図である。

すなわち、表示パネル 1 1 0 及びその周辺回路（走査ドライバ 1 2 0、電源ドライバ 1 3 0、逆バイアスドライバ 1 4 0）の他の例は、図 6 に示すように、表示パネル 1 1 0 の各行の表示画素 E M に対して、各々個別の走査ライン S L、電源ライン V L 及び逆バイアスライン B L が配設され、走査ドライバ 1 2 0、電源ドライバ 1 3 0 及び逆バイアスドライバ 1 4 0 から、各々個別の走査信号 V sel、電源電圧 V sc、逆バイアス設定信号 V bs が各行ごとに印加されるように構成されている。

【 0 0 7 6 】

ここで、電源ドライバ 1 3 0 は、同一のグループに含まれる各行の電源ライン V L に対して、同一の電圧レベルを有する電源電圧 V sc を同時に印加することができるように、例えば、図 6 に示したように、シフトレジスタ 1 3 1 から各行の電源ライン V L に対応して順次出力されたシフト信号に基づいて、出力回路部 1 3 2 において、同一のグループに含まれる各行の個別の電源ライン V L に対して同一の電圧レベルを有する電源電圧 V sc を同時に印加する構成を適用することができる。

【 0 0 7 7 】

また、逆バイアスドライバ 1 4 0 についても、同一のグループに含まれる各行の逆バイアスライン B L に対して、同一の電圧レベルを有する逆バイアス設定信号 V bs を同時に印加することができるように、例えば、図 6 に示すように、シフトレジスタ 1 4 1 から各行の逆バイアスライン B L に対応して順次出力されたシフト信号に基づいて、出力回路部 1 4 2 において、同一のグループに含まれる各行の個別の逆バイアスライン B L に対して同一の電圧レベルを有する逆バイアス設定信号 V bs を同時に印加する構成を適用することができる。

【 0 0 7 8 】

< 表示画素（発光駆動回路）の駆動制御方法 >

次に、本実施形態において、上述した表示パネルを構成する表示画素（図 3 参照）の駆動制御方法について説明する。

図 7 は、本実施形態に係る表示装置に適用される表示画素における駆動制御方法（逆バイアス設定動作、非発光動作、書込動作、発光動作）を示すタイミングチャートである。また、図 8 は、本実施形態に係る表示画素（発光駆動回路）における逆バイアス設定動作及び非発光動作を示す概念図であり、図 9 は、本実施形態に係る表示画素（発光駆動回路）における書込動作及び発光動作を示す概念図である。

【 0 0 7 9 】

本実施形態に係る表示画素 E M（発光駆動回路 D C）における駆動制御動作は、図 7 に示すように、所定の 1 処理サイクル期間 T cyc 内に、表示画素 E M（発光駆動回路 D C）への電源電圧 V sc の供給を遮断（ローレベルの電源電圧 V sc を印加）することにより、有機 E L 素子 O E L への発光駆動電流の供給を遮断して、発光動作させない非発光動作期間（非表示動作期間） T nem と、当該非発光動作期間 T nem 中に実行され、逆バイアスライン B L を介して逆バイアス設定信号 V bs を印加することにより、発光駆動回路 D C に設けられた発光駆動用の薄膜トランジスタ T r 1 3 のゲート - ソース間（コンデンサ C s）に保持された（残留する）電荷を放電して 0 V（無電圧）又は逆バイアス電圧が印加された逆バイアス状態（無電界状態を含む）に設定する逆バイアス設定期間 T bs と、非発光動作期間 T nem 中に実行され、走査ライン S L に接続された表示画素 E M を選択状態に設定し、表示データに応じた電流値を有する階調電流 I data を供給することにより、発光駆動回路 D C 2 に設けられた発光駆動用の薄膜トランジスタ T r 1 3 のゲート - ソース間（コンデンサ C s）に、当該表示データに応じた電圧成分を保持させる書込動作期間 T wrt と、当該書込動作期間 T wrt に薄膜トランジスタ T r 1 3 のゲート - ソース間に保持された電圧成分に基づいて、表示データに応じた電流値を有する発光駆動電流 I b を有機 E L 素子 O E L に流して、所定の輝度階調で発光動作させる発光動作期間（表示動作期間） T em と、

10

20

30

40

50

を含むように設定されている ($T_{cyc} = T_{em} + T_{nem}$ 、 $T_{nem} = T_{bs} + T_{wrt}$)。

【0080】

ここで、非発光動作期間 T_{nem} 中に設定される逆バイアス設定期間 T_{bs} 及び書込動作期間 T_{wrt} は、図7に示すように、各々、非発光動作期間 T_{nem} の開始時及び終了時に設定されるものであってもよいし、非発光動作期間の任意のタイミング（非発光動作期間の途中）で逆バイアス設定動作及び書込動作が実行されるように、逆バイアス設定期間 T_{bs} 及び書込動作期間 T_{wrt} が設定されるものであってもよい。

【0081】

また、本実施形態に係る1処理サイクル期間 T_{cyc} は、例えば、表示画素 E_M が1フレーム（1画面）の画像のうちの1画素分の画像情報を表示するのに要する期間に設定される。すなわち、後述する表示装置の表示駆動方法において説明するように、複数の表示画素 E_M を行方向及び列方向に2次元配列した表示パネル110に、1フレームの画像を表示する場合、上記1処理サイクル期間 T_{cyc} は、1行分の表示画素 E_M が1フレームの画像のうちの1行分の画像を表示するのに要する期間（1フレーム期間 T_{fr} ）に設定される。

10

【0082】

（非表示動作期間）

まず、非発光動作期間（非表示動作期間） T_{nem} においては、図7、図8（a）に示すように、走査ドライバ120から走査ライン S_L に対して、非選択レベルの走査信号 V_{sel} を印加して当該表示画素 E_M を非選択状態に設定するとともに、電源ドライバ130から電源ライン V_L に対して、ローレベルの電源電圧 $V_{sc} (= V_s)$ が印加される。また、データドライバ150からはデータライン D_L に対して階調電流 I_{data} は供給されない。

20

【0083】

これにより、発光駆動回路 DC に設けられた薄膜トランジスタ T_{r11} 及び T_{r12} がオフ状態に設定されるので、薄膜トランジスタ T_{r13} のゲート端子（接点 $N11$ ；コンデンサ C_s の一端側）と電源ライン V_L との電気的な接続が遮断されるとともに、薄膜トランジスタ T_{r13} のソース端子（接点 $N12$ ；コンデンサ C_s の他端側）とデータライン D_L との電気的な接続も遮断された状態に設定される。なお、非発光動作期間 T_{nem} において、後述する逆バイアス設定期間 T_{bs} 以外の期間においては、逆バイアスドライバ140から逆バイアスライン B_L に対して、ローレベルの逆バイアス設定信号 V_{bs} が印加され、薄膜トランジスタ T_{r14} はオフ状態に設定されることにより、薄膜トランジスタ T_{r13} のゲート端子（接点 $N11$ ；コンデンサ C_s の一端側）と走査ライン S_L との電気的な接続が遮断された状態に設定される。

30

【0084】

ここで、後述する表示装置の表示駆動方法において説明するように、各表示画素 E_M における駆動制御動作は、1処理サイクル期間 T_{cyc} （1フレーム期間 T_{fr} ）を周期として繰り返し実行されるので、上記非発光動作期間 T_{nem} の開始時点における薄膜トランジスタの T_{r13} のゲート-ソース間（コンデンサ C_s の両端）には、一つ前の処理サイクル期間において表示データに基づいて書き込まれた電圧成分が保持された状態にあり、薄膜トランジスタ T_{r13} はオン状態にある。

40

【0085】

そのため、有機 EL 素子 OEL のアノード端子（接点 $N12$ ）には、電源ライン V_L に印加されているローレベル（接地電位 GND 以下）の電源電圧 $V_{sc} (= V_s)$ が薄膜トランジスタ T_{r13} を介して印加されることになり、カソード端子の電位 V_{com} （接地電位 GND ）に対して同等以下の電位に設定されるので、有機 EL 素子 OEL に逆バイアス電圧が印加されることになり、有機 EL 素子 OEL には発光駆動電流は流れず、発光動作は行われない（非発光動作）。

【0086】

（逆バイアス設定期間）

次いで、上記非発光動作期間 T_{nem} 中に設定される逆バイアス設定期間 T_{bs} においては

50

、図7、図8(b)に示すように、逆バイアスドライバ140から逆バイアスラインBLに対して、ハイレベルの逆バイアス設定信号Vbsが印加される。

【0087】

これにより、発光駆動回路DCに設けられた薄膜トランジスタTr14がオン動作することにより、薄膜トランジスタTr13のゲート端子(接点N11;コンデンサCsの一端側)には非選択レベル(ローレベル;Vsn)に設定された走査信号Vselの電圧レベルが印加された状態に設定されるので、薄膜トランジスタTr13のゲート-ソース間(コンデンサCsの両端)には、上記非選択レベルの走査信号Vselに基づく電圧レベル(=Vsn)と、接点N12の電位との差分が生じることになる。

【0088】

ここで、上述したように、非発光動作期間Tnemの開始時点におけるコンデンサCsには、一つ前の処理サイクル期間において表示データに基づいて書き込まれた電圧成分が保持された状態にあり、薄膜トランジスタTr13はオン状態にあるので、図7に示すように、上記非発光動作期間Tnemの開始時点で逆バイアス設定動作を実行する場合、接点N12(コンデンサCsの他端)には、薄膜トランジスタTr13を介して電源ラインVLに印加されているローレベルの電源電圧Vsc(=Vs)が印加されることになる。

【0089】

したがって、薄膜トランジスタTr13のゲート-ソース間(コンデンサCsの両端)には、非選択レベルの走査信号Vsel(=Vsn)と、ローレベルの電源電圧Vsc(=Vs)との差分(Vsn-Vs)が印加、保持されることになる(図7、図8(b)中、コンデンサCsの両端電位Vc参照)。ここで、少なくとも非選択レベルの走査信号Vsel(=Vsn)の電圧レベルを、ローレベルの電源電圧Vsc(=Vs)に対して同等、もしくは、低く設定することにより、薄膜トランジスタTr13のゲート-ソース間に印加される電位差(コンデンサCsの両端電圧Vc)を、0Vとなる無電界状態、又は、負電圧となる逆バイアス状態に設定することができる(以下の説明においては、便宜的に、無電界状態と逆バイアス状態を総称して、「逆バイアス状態」と記す)。

【0090】

なお、上記非発光動作期間Tnemの開始時点で逆バイアス設定動作を実行した場合、薄膜トランジスタTr13のゲート-ソース間(コンデンサCsの両端)には、上記逆バイアス電圧(Vsn-Vs)が保持され、非発光動作期間Tnem中、継続して逆バイアス状態が保持される。

【0091】

これにより、薄膜トランジスタTr13は確実にオフ動作するように制御されるので、有機EL素子OELのアノード端子(接点N12)に印加される電位はカソード端子の電位(共通電圧Vcom(=GND))に対して同等以下に設定されて、有機EL素子OELに逆バイアス電圧が印加されることになり、有機EL素子OELには発光駆動電流は流れず、発光動作は行われない(非発光動作)。

【0092】

なお、本実施形態に示した表示画素EMの回路構成においては、逆バイアス設定信号Vbsの印加によりオン動作して、薄膜トランジスタTr13のゲート端子(接点N11)に所定の電圧レベルを印加する手段として、導通路の一端が走査ラインSLに接続された薄膜トランジスタTr14を備え、非選択レベルの走査信号Vsel(=Vsn)を薄膜トランジスタTr13のゲート端子(接点N11)に印加して、当該薄膜トランジスタTr13を逆バイアス状態に設定する場合について説明したが、本発明はこれに限定されるものではなく、例えば、上記薄膜トランジスタTr14の一端側に非選択レベルの走査信号Vsel(=Vsn)する)と同等の電圧レベルを有する電源電圧が印加された構成(又は、当該電源電圧の印加された電源ラインに接続された構成)を有するものであってもよい。

【0093】

(書込動作期間)

次いで、上記非発光動作期間Tnem中に設定される書込動作期間Twrに

10

20

30

40

50

、図9(a)に示すように、走査ドライバ120から走査ラインSLに対して、選択レベル(ハイレベル)の走査信号Vselを印加して当該表示画素EMを選択状態に設定するとともに、この選択タイミングに同期して、データドライバ150からデータラインDLに対して、表示データに応じた(負極性の)電流値を有する階調電流Idataを供給する。また、この書込動作期間T_{wrt}においては、上記非発光動作期間T_{nem}と同様に、電源ドライバ130から電源ラインVLに対して、ローレベルの電源電圧V_{sc}(=V_s)が印加され、逆バイアスドライバ140から逆バイアスラインBLに対して、ローレベルの逆バイアス設定信号V_{bs}が印加される。

【0094】

これにより、発光駆動回路DCに設けられた薄膜トランジスタTr11及びTr12がオン動作して、ローレベルの電源電圧V_{sc}が薄膜トランジスタTr11を介して薄膜トランジスタTr13のゲート端子(接点N11;コンデンサCsの一端側)に印加されるとともに、薄膜トランジスタTr13のソース端子(接点N12;コンデンサCsの他端側)が薄膜トランジスタTr12を介して、データラインDLに電氣的に接続される。このとき、薄膜トランジスタTr14はオフ状態に設定されるので、薄膜トランジスタTr13のゲート端子(接点N11;コンデンサCsの一端側)と走査ラインSLとの電氣的な接続が遮断された状態に設定される。

【0095】

ここで、データラインDLには負極性の電流値を有する階調電流Idataが供給されることにより、データラインDL側からデータドライバ150方向に階調電流Idataを引き込む動作が行われ、ローレベルの電源電圧V_{sc}よりも低電位の電圧レベルが薄膜トランジスタTr13のソース端子(接点N12;コンデンサCsの他端側)に印加される。

【0096】

このように、接点N11及びN12間(薄膜トランジスタTr13のゲート-ソース間)に電位差が生じることにより、薄膜トランジスタTr13がオン動作して、電源ラインVLから薄膜トランジスタTr13、接点N12、薄膜トランジスタTr12、データラインDLを介して、データドライバ150方向に、階調電流Idataに対応した書込電流I_aが流れる。

【0097】

このとき、薄膜トランジスタのTr13のゲート-ソース間(コンデンサCsの両端)には、書込電流I_aにより生じた電位差に対応する電荷が蓄積され、電圧成分として保持される(図7、図9(a)中、コンデンサCsの両端電位V_c参照)。また、電源ラインVLには、ローレベル(接地電位GND以下)の電源電圧V_{sc}(=V_s)が印加され、さらに、書込電流I_aがデータラインDL方向に流れるように制御されていることから、有機EL素子OELのアノード端子(接点N12)に印加される電位はカソード端子の電位V_{com}(接地電位GND)よりも低くなるので、有機EL素子OELに逆バイアス電圧が印加されることになり、有機EL素子OELには発光駆動電流は流れず、発光動作は行われない(非発光動作)。

【0098】

(表示動作期間)

次いで、書込動作期間T_{wrt}、又は、該書込動作期間T_{wrt}を含む非発光動作期間T_{nem}終了後の発光動作期間(表示動作期間)T_{em}においては、図7、図9(b)に示すように、走査ドライバ120から走査ラインSLに対して、ローレベルの走査信号Vselを印加して当該表示画素EMを非選択状態に設定するとともに、この非選択タイミングに同期して、データドライバ130からの階調電流Idataの供給が遮断されて、当該階調電流Idataの引き込み動作が停止される。また、上記非発光動作期間T_{nem}と同様に、逆バイアスドライバ140から逆バイアスラインBLに対して、ローレベルの逆バイアス設定信号V_{bs}が印加される。一方、この発光動作期間T_{em}においては、電源ドライバ130から電源ラインVLに対して、ハイレベルの電源電圧V_{sc}(=V_e)が印加される。

【0099】

10

20

30

40

50

これにより、発光駆動回路DCに設けられた薄膜トランジスタTr11、Tr12、Tr14がオフ動作するので、薄膜トランジスタTr13のゲート端子（接点N11；コンデンサCsの一端側）への電源電圧Vscの印加が遮断されるとともに、薄膜トランジスタTr13のソース端子（接点N12；コンデンサCsの他端側）への階調電流Idataの引き込み動作に起因する電圧レベルの印加が遮断されるので、コンデンサCsには、上述した書込動作期間T_{wrt}において蓄積された電荷（電圧成分Vdata）が保持されることになり、薄膜トランジスタTr13はオン状態を維持する。また、電源ラインVLには、共通電圧Vcom（接地電位GND）よりも高電位の電源電圧Vsc（=Ve）が印加されるので、有機EL素子OELのアノード端子（接点N12）に印加される電位はカソード端子の電位（接地電位）よりも高くなる。

10

【0100】

したがって、電源ラインVLから薄膜トランジスタTr13、接点N12を介して、有機EL素子OELに順バイアス方向に所定の発光駆動電流Ibが流れ、有機EL素子OELが発光する。ここで、コンデンサCsにより保持される電圧成分（コンデンサCsの両端電位Vc）は、薄膜トランジスタTr13において階調電流Idata（表示データ）に対応した書込電流Iaを流す場合の電位差に相当するので、有機EL素子OELに流れる発光駆動電流Ibは、上記書込電流Iaと同等の電流値（Ib = Ia）を有することになる。

【0101】

また、当該表示画素EMにおいて、書込動作期間T_{wrt}に書き込まれた表示データ（階調電流Idata）に対応する電圧成分に基づいて、発光動作期間Tem中、薄膜トランジスタTr13を介して発光駆動電流Ibが継続的に供給されることになり、有機EL素子OELは当該表示データに応じた輝度階調で発光する動作を継続する。

20

【0102】

このように、本実施形態に係る表示画素EM（発光駆動回路DC）によれば、書込動作期間T_{wrt}において、表示データ（輝度階調）に応じた電流値を指定した階調電流Idata（書込電流Ia）を強制的に駆動トランジスタTr13のドレイン-ソース間に流して、その電流値に応じて保持される駆動トランジスタTr13のゲート-ソース間の電圧成分に基づいて、有機EL素子（発光素子）OELに流す発光駆動電流Ibを制御することにより、所定の輝度階調で発光動作させる電流階調指定方式の駆動制御方法を適用することができる。

30

【0103】

また、本実施形態に係る表示画素EMによれば、各表示画素EMに設けられた発光駆動回路DCを構成する単一の発光駆動用トランジスタ（薄膜トランジスタTr13）により、表示データに応じた階調電流Idataの電流レベルを電圧レベルに変換する機能（電流/電圧変換機能）と、有機EL素子OELに所定の電流値を有する発光駆動電流Ibを供給する機能（発光駆動機能）の双方を実現することができるので、発光駆動回路DCを構成する各トランジスタの動作特性のバラツキや経時変化の影響を受けることなく、長期間にわたり安定的に所望の発光特性を実現することができる。

【0104】

40

次いで、上述した回路構成を有する表示画素（発光駆動回路）及びその駆動制御方法によるしきい値電圧の変動抑制効果（V_{th}シフト量抑制効果）について具体的に説明する。

図10は、本実施形態に係る表示画素において、発光駆動用のスイッチング素子（薄膜トランジスタ）を逆バイアス状態に設定した場合のしきい値電圧の変動量（V_{th}シフト量）を示す実験結果である。ここでは、発光駆動用のスイッチング素子として適用されるnチャンネル型のアモルファスシリコン薄膜トランジスタのゲート-ソース間に、順バイアス電圧を印加して継続的にオン動作させた場合（図中、点線で示す）と、駆動動作期間の1/5の期間、-30Vの逆バイアス電圧を印加して逆バイアス状態に設定した場合（図中、実線で示す）における、時間経過に対するしきい値電圧の変動量の変化傾向を測定した結果の一例を示す。

50

【 0 1 0 5 】

本実施形態においては、図 4 に示したように、各表示画素 E M に設けられる発光駆動回路 D C として、単一のチャンネル型の複数のアモルファスシリコン薄膜トランジスタからなる回路構成を示して説明したが、アモルファスシリコン薄膜トランジスタは、一般に駆動履歴によるしきい値電圧の変動 (V_{th} シフト) が発生しやすいということが知られている。

【 0 1 0 6 】

そのため、発光駆動用のスイッチング素子 (薄膜トランジスタ T r 1 3) として、アモルファスシリコン薄膜トランジスタを適用した場合、そのしきい値電圧の変動により、有機 E L 素子 O E L に供給される発光駆動電流 I_b の電流値が、表示データに対応しなくなって適切な輝度階調で発光動作 (表示動作) することができなくなり、表示画質の劣化を招く可能性がある。

【 0 1 0 7 】

そこで、本実施形態においては、上述した 1 フレーム期間 T f r 中に設定される非発光動作期間 (非表示動作期間) に、各表示画素 E M の発光駆動用のスイッチング素子 (薄膜トランジスタ T r 1 3) のゲート - ソース間電圧 (コンデンサ C s の両端電位 V c) を 0 V (無電圧) 又は負電圧 (逆バイアス電圧) に設定することにより、当該スイッチング素子のしきい値電圧の変動を抑制するようにしている。

【 0 1 0 8 】

具体的には、図 1 0 に示すように、薄膜トランジスタに順バイアス電圧のみを継続的に印加した場合においては、図中、点線で示すように、時間の経過 (横軸) にしたがって、しきい値電圧の変動量 (V_{th} シフト量) が顕著に増大する傾向を示す (250 時間経過で 2 V 程度)。これに対して、薄膜トランジスタに一定期間、逆バイアス電圧を印加した場合においては、図中、実線で示すように、時間の経過 (横軸) に対して、しきい値電圧の変動量が大幅に抑制される傾向を示す (250 時間経過で 0.6 V 程度) ことが判明した。

【 0 1 0 9 】

このようなしきい値電圧の変動抑制効果 (V_{th} シフト量抑制効果) は、アモルファスシリコン薄膜トランジスタの素子構造において、駆動動作期間中に一定期間だけ逆バイアス状態を設定することによって、ゲート絶縁膜を構成する窒化膜中への電荷の導入が膜厚の比較的浅い領域において行われ、深い領域への導入が抑制されること、さらに、逆バイアス状態に設定されることにより、窒化膜にトラップされた電荷が放出されることによるものと考えられている。

【 0 1 1 0 】

したがって、各表示画素 E M (発光駆動回路 D C 2) に設けられる発光駆動用のスイッチング素子として、アモルファスシリコン薄膜トランジスタを適用した場合であっても、駆動履歴によるしきい値電圧の変動 (V_{th} シフト) を抑制することができるので、有機 E L 素子 O E L に対して表示データに対応した電流値を有する発光駆動電流 I_b を供給することができ、適切な輝度階調で発光動作 (表示動作) することができ、表示画質を向上させることができる。

【 0 1 1 1 】

< 表示装置の表示駆動方法 >

次に、本実施形態に係る表示装置における表示駆動方法 (画像情報の表示動作) について説明する。

図 1 1 は、本実施形態に係る表示装置の表示駆動方法の第 1 の例を模式的に示したタイミングチャートである。なお、本実施形態においては、説明の都合上、便宜的に表示パネルに 1 2 行 ($n = 1 2$; 第 1 行 ~ 第 1 2 行) の表示画素が配列された構成を有しているものとして説明する。また、図中、k は正の整数であり、図中の各行の斜線で示したハッチング部分は、各々、上述した表示データの逆バイアス設定期間を表しており、クロスメッシュで示したハッチング部分は、各々、上述した表示データの書込動作期間を表しており

10

20

30

40

50

、ドットで示したハッチング部分は、各々、上述した発光動作期間を表している。

【0112】

本実施形態に係る表示装置100の表示駆動方法は、まず、表示パネル110に配列された各行ごとの表示画素EM（発光駆動回路DC）に対して、予めグループ分けした複数行の表示画素EM（有機EL素子OEL）ごとに、表示画素EMを表示動作させない（有機EL素子OELを発光動作させない）非発光動作（非表示動作）を実行し、当該非発光動作期間 T_{nem} 中の任意のタイミング（本実施形態では非発光動作期間 T_{nem} の終了間際）で、表示データに応じた階調電流 I_{data} を書き込む書込動作を各行ごとに順次実行し、その後、各グループの複数行の表示画素EMごとに、表示データ（階調電流）に応じた所定の輝度階調で一斉に発光動作させることにより、表示パネル110一画面分の画像情報が表示される。

10

【0113】

具体的には、まず、表示パネル110に配列された全ての表示画素EMを複数行ごとに予めグループ分けする。例えば、図11に示すように、表示パネル110を構成する12行の表示画素EMを、相互に隣接（連続）する1～3行目、4～6行目、7～9行目、10～12行目のように、各3行分の表示画素EMを一組として4グループに分ける。

【0114】

そして、1フレーム期間 T_{fr} 内の非発光動作期間（非表示動作期間） T_{nem} （図中、白抜きで表示）において、電源ドライバ130から表示パネル110の同一のグループに含まれる複数行の電源ラインVLに対して、ローレベルの電源電圧 V_{sc} （ $=V_s$ ）を印加することにより、図7、図8（a）に示したように、当該グループに含まれる全ての行の表示画素EMにおいて発光駆動用の薄膜トランジスタ T_{r13} のドレイン-ソース間に電位差が生じないので、当該薄膜トランジスタ T_{r13} を介して有機EL素子OELに発光駆動電流 I_b は流れず、当該グループの全ての表示画素EMが非発光状態に設定される（非発光動作する）。

20

【0115】

ここで、後述する書込動作期間以外の非発光動作期間 T_{nem} においては、非発光動作するグループに含まれる全ての行の走査ラインSLに対して、走査ドライバ120から非選択レベル（ローレベル）の走査信号 V_{sel} が印加されるとともに、データドライバ150から各データラインDLに階調電流 I_{data} が供給されない状態（階調電流 I_{data} の供給が遮断された状態）に設定されている。

30

【0116】

そして、この非発光動作期間 T_{nem} 中の任意のタイミングで（本実施形態では非発光動作期間 T_{nem} の開始タイミングと同期して）設定される逆バイアス設定期間 T_{bs} （図中、斜線で表示）においては、図7、図8（b）に示したように、非発光動作するグループに含まれる全ての行の逆バイアスラインBLに対して、逆バイアスドライバ140から逆バイアス設定信号 V_{bs} を印加することにより、当該グループに含まれる各表示画素EMにおいて発光駆動用の薄膜トランジスタ T_{r13} のゲート-ソース間に逆バイアス電圧が印加される（逆バイアス設定動作）ので、当該薄膜トランジスタ T_{r13} はオフ動作する。

40

【0117】

この逆バイアス設定期間 T_{bs} 終了後の非発光動作期間 T_{nem} （図中、白抜きで表示）においては、上述した逆バイアス設定動作により薄膜トランジスタ T_{r13} のゲート-ソース間に印加された逆バイアス電圧（逆バイアス状態）が保持されることにより、当該薄膜トランジスタ T_{r13} はオフ状態を保持する。

【0118】

次いで、図11に示すように、上記非発光動作期間 T_{nem} において上記逆バイアス設定動作による逆バイアス状態が一定時間以上経過した後の任意のタイミングで設定される書込動作期間 T_{wrt} （図中、クロスメッシュで表示）においては、図7、図9（a）に示したように、走査ドライバ120から表示パネル110の各行の走査ラインSLに対して、選択レベル（ハイレベル）の走査信号 V_{sel} を順次印加することにより、各行の表示画素

50

EMを順次選択状態に設定する。

【0119】

そして、この選択タイミングに同期して、データドライバ150から各行の表示データに応じた電流値を有する階調電流I_{data}を、各データラインDLに供給することにより、図9(a)に示したように、当該行の各表示画素EMの発光駆動回路DCに階調電流I_{data}に応じた書込電流I_aが流れて、各薄膜トランジスタTr13のゲート-ソース端子間(コンデンサCsの両端)に、階調電流I_{data}に応じた電圧成分(V_{data})が保持される。

このような書込動作期間T_{wrt}は、表示パネル110に配列された表示画素EMについて、各行ごとに時間的に重ならないようにタイミングをずらして順次実行される。

10

【0120】

ここで、この書込動作期間T_{wrt}においては、同一のグループに含まれる行の表示画素EMが選択状態に設定されている間、当該グループ内の全ての行の電源ラインVLに対して、電源ドライバ130からローレベルの電源電圧V_{sc}(=V_s)が印加されることにより、有機EL素子OELに逆バイアス電圧が印加されるので、発光駆動回路DCから有機EL素子OELに電流は流れず、当該グループ内の全ての表示画素EMが非発光状態に設定される(非発光動作する)。

【0121】

次いで、図11に示すように、発光動作期間(表示動作期間)T_{em}(図中、ドットハッチングで表示)においては、図7、図9(b)に示したように、同一のグループに含まれる各行の走査ラインSLに対して、走査ドライバ120から非選択レベル(ローレベル)の走査信号V_{sel}を印加することにより、当該グループ内の全ての表示画素EMが非選択状態に設定されるとともに、データドライバ150から各データラインDLへの階調電流I_{data}の供給が遮断される。

20

【0122】

そして、このタイミングに同期して、電源ドライバ130から当該グループに含まれる各行の電源ラインVLに対して、ハイレベルの電源電圧V_{sc}(=V_e)が印加されることにより、図9(b)に示したように、当該グループの各表示画素EM(発光駆動用の薄膜トランジスタTr13のゲート-ソース間)に保持された電圧成分に基づいて、表示データ(階調電流I_{data})に応じた発光駆動電流I_bが有機EL素子OELに供給されて、所定の輝度階調で発光動作が行われる。

30

【0123】

このような発光動作は、当該グループの全ての行の表示画素EMについて上記書込動作が終了したタイミングに同期して(終了直後から)、当該グループに含まれる全ての行の表示画素EMについて一斉に開始され、当該グループの各行について次の非発光動作(逆バイアス設定動作を含む)が開始されるタイミングまで継続して実行される。

【0124】

すなわち、本実施形態のように、1~3行目の表示画素EMを一組とするグループにおいては、各行の表示画素EMについて、一斉に非発光動作及び逆バイアス設定動作が実行され、その後、1行目から3行目の表示画素EMまで順に書込動作が実行された後、各行の表示画素EMが一斉に発光動作する。この発光動作は、当該グループに含まれる1~3行目の表示画素EMに対して、次の1フレーム期間T_{fr}における非発光動作及び逆バイアス設定動作が開始されるタイミングまで継続される。

40

以下、同様の動作が4~6行目、7~9行目、10~12行目の表示画素EMを各々一組とする各グループについて、各行の書込動作期間が時間的に重ならないように順次タイミングをずらしながら実行される。

【0125】

したがって、このような表示装置の表示駆動方法によれば、複数行の表示画素を一組とする各グループごとに、1フレーム期間T_{fr}中に所定の長さの非発光動作期間T_{nem}が設

50

定されるので、1フレーム期間 T_{fr} のうち、一定期間のみ表示データ（階調電流 I_{data} ）に応じた輝度階調で各表示画素 E_M が発光動作する擬似インパルス型の表示駆動制御を実現することができる。

【0126】

なお、1フレーム期間 T_{fr} 中に実行される非発光動作期間 T_{nem} 、逆バイアス設定期間 T_{bs} 、書込動作期間 T_{wrt} 、発光動作期間 T_{em} の実行タイミング及び実行時間（長さ）は、システムコントローラ160から走査ドライバ120、電源ドライバ130、逆バイアスドライバ140及びデータドライバ150にタイミング制御信号として供給される走査制御信号、電源制御信号、逆バイアス制御信号及びデータ制御信号により任意に設定することができる。

10

【0127】

ここで、図11に示したタイミングチャートにおいては、表示パネル110を構成する12行の表示画素 E_M を、4組にグループ分けして、各グループごとに異なるタイミングで一斉に非発光動作（逆バイアス設定動作を含む）及び発光動作を実行するように制御されるので、1フレーム期間 T_{fr} における上記非発光動作による非表示期間の比率（黒挿入率）を概ね50%に設定して、表示パネル110に表示される画像情報（表示画面）の半分を黒表示（非表示）することができる。

【0128】

人間の視覚において、動画像をボケやにじみがなく鮮明に視認するためには、一般に、概ね30%以上の黒挿入率を有していることが目安になるので、本実施形態によれば、良好な表示画質で動画像を表示することができる表示装置を実現することができる。なお、1フレーム期間 T_{fr} における黒挿入率（非表示期間の比率）は、上述した50%に限定されるものではなく、上記グループ数に応じて任意に設定することができる。特に、上述した30%以上の黒挿入率であることが望ましいが、30%以下の数値であってもよい。

20

【0129】

また、本実施形態においては、図11に示したように、1フレーム期間 T_{fr} の大半の時間（図11においては、1フレーム期間 T_{fr} の2/3の期間）を用いて表示パネル110の全行（12行分）の表示画素 E_M に対して、順次書込動作を実行する場合について説明したが、図10に示したように、逆バイアス状態が保持される期間を、1フレーム期間 T_{fr} の比較的短い時間（例えば、1フレーム期間 T_{fr} の1/5）に設定した場合であっても、各表示画素 E_M に設けられた発光駆動用のスイッチング素子（薄膜トランジスタ T_{r13} ）におけるしきい値電圧の変動（ V_{th} シフト量）を大幅に抑制することができるので、1フレーム期間 T_{fr} の大半の時間を用いて表示パネル110の全行の表示画素 E_M に対して、順次書込動作を実行することができる。

30

【0130】

この場合、図18に示した表示駆動方法のように、ブランキングデータの書込動作及び黒表示動作を実行するために、各行における書込動作期間 T_{wrt} （従来技術における映像データ書込期間に相当する）が大幅に短縮されることがなく、各行の書込時間を十分に確保することができ、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。また、これにより、各種信号のタイミング制御に余裕を持たせることができるので、表示装置の誤動作の発生を抑制することができる。

40

【0131】

さらに、非発光動作期間 T_{nem} において、各表示画素 E_M に設けられた発光駆動用のスイッチング素子（薄膜トランジスタ T_{r13} ）に逆バイアス電圧を印加して逆バイアス状態に設定することができるので、上記スイッチング素子としてアモルファスシリコン薄膜トランジスタを適用した場合であっても、しきい値電圧の変動（ V_{th} シフト量）を大幅に抑制して、表示データに応じた適切な輝度階調で有機 E_L 素子 OEL を発光動作させることができる。

【0132】

50

加えて、本実施形態においては、発光動作及び非発光動作を制御するために、グループごとに電源電圧 V_{sc} の電圧レベルを設定しているため、図2、図3に示したように、グループごとに単一の電源電圧 V_{sc} を出力し、当該グループ内に分岐して配設された電源ライン V_L を介して各行の表示画素 E_M に同時に当該電源電圧 V_{sc} を印加することができる。また、各表示画素 E_M に設けられる発光駆動用のスイッチング素子（薄膜トランジスタ T_{r13} ）のしきい値電圧の変動を抑制するために、グループごとに逆バイアス設定信号 V_{bs} の印加状態（印加及び遮断）を設定しているため、図2、図3に示したように、グループごとに単一の逆バイアス設定信号 V_{bs} を出力し、当該グループ内に分岐して配設された逆バイアスライン B_L を介して各行の表示画素 E_M に同時に当該逆バイアス設定信号 V_{bs} を印加することができる。

10

【0133】

したがって、少なくとも、表示パネル110と電源ドライバ130間で電源電圧 V_{sc} を伝達するための接続端子、及び、表示パネル110と逆バイアスドライバ140間で逆バイアス設定信号 V_{bs} を伝達するための接続端子（図示を省略）の数を、表示パネル110に設定されたグループの数に相当する個数分（本実施形態においては、4個）に設定することができるので、各行の電源ライン V_L 、逆バイアスライン B_L ごとに接続端子を備える場合に比較して接続端子数を大幅に削減することができるとともに、電源ドライバ130及び逆バイアスドライバ140の回路構成を簡略化することができる。

【0134】

なお、本実施形態においては、説明の都合上、図11のタイミングチャートに示したように、1フレーム期間 T_{fr} 中に、逆バイアス設定期間及び書込動作期間を含む非発光動作（非表示動作）を実行した後、発光動作（表示動作）を実行する場合について説明したが、例えば、有機 E_L 素子 OEL の発光動作（表示画素 E_M の表示動作）を伴わない書込動作を実行した後、所定の長さの発光動作を実行し、その後さらに、逆バイアス設定動作を含む非発光動作を実行する場合であっても、実質的に制御動作は同等である。

20

【0135】

次に、本実施形態に係る表示装置に適用可能な表示駆動方法の第2の例について、図面を参照して説明する。

図12は、本実施形態に係る表示装置の表示駆動方法の第2の例を模式的に示したタイミングチャートである。ここで、上述した第1の例（図11参照）と同等の表示駆動方法

30

【0136】

本実施形態に係る表示装置100の表示駆動方法の第2の例は、1フレーム期間 T_{fr} 内に、表示パネル110に配列され、相互に隣接（連続）しない複数行の表示画素 E_M を一組としてグループ分けし、各グループごとの表示画素 E_M に対して、上記非発光動作（逆バイアス設定動作を含む）及び発光動作を一斉に実行し、各行ごとの表示画素 E_M に対して、上記書込動作をタイミングをずらして順次実行する動作を行う。

【0137】

具体的には、例えば、図12に示すように、表示パネル110を構成する12行の表示画素 E_M を、1、5、9行目、2、6、10行目、3、7、11行目、4、8、12行目のように、各々3行分の表示画素 E_M を一組として4グループに分ける。

40

そして、例えば、1、5、9行目の表示画素 E_M を一組とするグループにおいて、当該グループに含まれる全ての行の表示画素 E_M に、一斉に非発光動作及び逆バイアス設定動作が実行され、その後、1、5、9行目の順に表示画素 E_M に対して上記書込動作が実行され、9行目の表示画素 E_M について書込動作が終了した後、当該グループに含まれる1、5、9行目の全ての行の表示画素 E_M が一斉に発光動作する。この発光動作は、1、5、9行目の表示画素 E_M に対して、次のフレーム期間において非発光動作（逆バイアス設定動作を含む）が実行されるタイミングまで継続される。

【0138】

また、上記9行目の表示画素 E_M について書込動作が終了したタイミングで、2、6、

50

10行目の表示画素EMを一組とするグループにおいて、2、6、10行目の順に表示画素EMに対して上記書込動作が実行されるように、非発光動作及び逆バイアス設定動作、又は、発光動作が所定のタイミングで一斉に実行される。以下、同様の動作が3、7、11行目、及び、4、8、12行目を各々一組とするグループにおいて繰り返し実行される。

【0139】

したがって、このような表示装置の表示駆動方法によっても、上述した第1の例に係る表示駆動方法と同様に、各グループごとに1フレーム期間 T_{fr} 中の一定期間のみ、表示データに応じた輝度階調で発光動作が実行されるとともに、当該発光動作期間以外の期間において、非発光動作（逆バイアス設定動作及び書込動作を含む）が実行される擬似インパルス型の表示駆動制御を実現することができる。ここで、本表示駆動方法においても、当該非発光動作による非表示期間の比率（黒挿入率）を30%以上に設定することができるので、動画像のボケやにじみを抑制して鮮明さを向上させた表示装置を実現することができる。

10

【0140】

また、各グループに含まれる行ごとに、非発光動作期間 T_{nem} 中に、各表示画素EMに設けられた発光駆動用のスイッチング素子（薄膜トランジスタ T_{r13} ）が逆バイアス状態に設定されるので、当該スイッチング素子に適用されるアモルファスシリコン薄膜トランジスタにおいて駆動履歴に起因して顕著に生じるしきい値電圧の変動（ V_{th} シフト量）を大幅に抑制することができ、表示データに応じた適切な輝度階調で有機EL素子OELを発光動作させることができる。

20

【0141】

さらに、この場合においても、システムコントローラ160により書込動作のタイミングを適宜設定することにより、1フレーム期間 T_{fr} の大半の時間を用いて表示パネル110の全行（12行分）の表示画素EMに対して、順次書込動作を実行することができるので、各行の書込時間を十分に確保することができ、表示データの書込不足に起因する表示品質の低下を抑制して、表示データに応じた適切な階調表示を実現することができる。

【0142】

また、発光動作及び非発光動作、並びに、逆バイアス設定動作を制御するために、グループごとに電源電圧 V_{sc} の電圧レベルや逆バイアス設定信号 V_{bs} の印加状態を設定している

30

【0143】

なお、上述した第1、第2の例に係る表示駆動方法においては、表示パネル110を構成する表示画素EMを、3行を一組として4グループに分けた場合について説明したが、本発明はこれに限定されるものではなく、上記グループ数を適宜増減させて設定したものであってもよいことはいうまでもない。

【0144】

[第2の実施形態]

次に、本実施形態に係る表示装置及びその表示駆動方法の第2の実施形態について、図面を参照して説明する。

<表示装置>

図13は、第2の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ、データドライバ）の一例を示す要部構成図である。ここで、上述した第1の実施形態（図1～図6参照）と同等の構成については、同一又は同等の符号を付してその説明を簡略化する。

【0145】

図13に示すように、本実施形態に係る表示装置100は、上述した第1の実施形態と

50

同様に、2次元配列された複数の表示画素EMが、予め任意の複数行ごとにグループ分けされた表示パネル110と、該表示パネル110の各行の走査ラインSLに接続された走査ドライバ120と、各行の電源ラインVLに接続された電源ドライバ130と、各行の逆バイアスラインBLに接続された逆バイアスドライバ140と、各列のデータラインDLに接続されたデータドライバ150と、上記各ドライバにタイミング制御信号（走査制御信号、電源制御信号、逆バイアス制御信号、データ制御信号）を出力するシステムコントローラ160と、表示データ（輝度階調データ）を生成してデータドライバ150に供給する表示信号生成回路170と、を備えた構成を有し、特に、本実施形態においては、上記各グループごとに単一の電源ラインVLが各行の表示画素EMに対応するように分岐して配設され、また、上記各グループに含まれる各行の表示画素EMに対応するように個別の逆バイアスラインBLが配設された構成を有している。

10

【0146】

すなわち、電源ドライバ130は、上述した第1の実施形態と同様に、各グループの複数行の電源ラインVLに対応する単一の電源電圧Vscを、各グループごとに順次出力し、一方、逆バイアスドライバ140は、上述した走査ドライバ120と同様に、各グループに含まれる複数行の逆バイアスラインBLの各々に対応する個別の逆バイアス設定信号Vbsを、各行ごとに順次出力するように構成されている。

【0147】

これにより、各グループに含まれる各行の電源ラインVLに対して、電源ドライバ130から各グループごとに所定の電圧レベルを有する電源電圧Vscが同時に印加されるので、ローレベルの電源電圧Vsc(=Vs)が印加された場合には、当該グループの全ての行の表示画素EMが一斉に非発光状態（非表示状態）に設定され、一方、ハイレベルの電源電圧Vsc(=Ve)が印加された場合には、当該グループの全ての行の表示画素EMが一斉に発光状態（階調表示状態）に設定される。

20

【0148】

また、各グループに含まれる各行の逆バイアスラインBLに対して、逆バイアスドライバ140から各行ごとに逆バイアス設定信号Vbsが順次印加されるので、走査ドライバ120から出力される走査信号Vselによって各行の表示画素EMが順次選択状態に設定される場合と同様に、各行の表示画素EMが順次逆バイアス状態に設定される。

【0149】

<表示装置の表示駆動方法>

次に、本実施形態に係る表示装置における表示駆動方法（画像情報の表示動作）について説明する。

30

図14は、本実施形態に係る表示装置の表示駆動方法の第1の例を模式的に示したタイミングチャートである。ここでは、上述した第1の実施形態に示した表示画素の駆動制御方法を適宜参照しながら説明する。また、上述した第1の実施形態の第1の例と同等の表示駆動方法については、その説明を簡略化する。

【0150】

本実施形態に係る表示装置100の表示駆動方法の第1の例は、1フレーム期間Tfr内に、表示パネル110に配列された相互に隣接（連続）する複数行の表示画素EMを一組としてグループ分けし、各グループごとの表示画素EMに対して、上記非発光動作及び発光動作を一斉に実行するとともに、各行ごとの表示画素EMに対して、上記逆バイアス設定動作及び書込動作をタイミングをずらして順次実行する動作を行う。

40

【0151】

具体的には、まず、表示パネル110に配列された全ての表示画素EMを、上述した第1の実施形態の第1の例と同様に、複数行ごとに予めグループ分けする。例えば、図14に示すように、表示パネル110を構成する12行の表示画素EMを、相互に隣接（連続）する1～3行目、4～6行目、7～9行目、10～12行目のように、各3行分の表示画素EMを一組として4グループに分ける。

【0152】

50

そして、1フレーム期間 T_{fr} 内の非発光動作期間 T_{nem} (図中、白抜きで表示)において、電源ドライバ130から表示パネル110の同一のグループに含まれる複数行の電源ライン V_L に対して、単一のローレベルの電源電圧 $V_{sc}(=V_s)$ を分岐して配設された電源ライン V_L を介して印加することにより、当該グループの全ての表示画素 E_M を一斉に非発光状態に設定する(非発光動作させる)。

【0153】

この非発光動作期間 T_{nem} 中の任意のタイミングに(本実施形態では非発光動作期間 T_{nem} の開始タイミングと同期して)設定される逆バイアス設定期間 T_{bs} (図中、斜線で表示)においては、逆バイアスドライバ140から各行ごとに個別に配設された逆バイアスライン B_L に対して、1行目から順にタイミングをずらしながら逆バイアス設定信号 V_{bs} を印加することにより、各行の表示画素 E_M に設けられた発光駆動用の薄膜トランジスタ T_{r13} のゲート-ソース間に逆バイアス電圧を印加して、順次逆バイアス状態に設定する。この各行ごとに設定される逆バイアス状態は、後述する書込動作において、各行の表示画素 E_M に設けられた薄膜トランジスタ T_{r13} のゲート-ソース間に表示データ(階調電流 I_{data})に応じた電圧成分 V_{data} が保持されるまで継続される。

10

【0154】

次いで、上記非発光動作期間 T_{nem} において各グループに含まれる各行における逆バイアス設定動作が終了した後の任意のタイミングに設定される書込動作期間 T_{wrt} (図中、クロスメッシュで表示)においては、走査ドライバ120から各行の走査ライン S_L に対して、1行目から順に選択レベル(ハイレベル)の走査信号 V_{sel} を順次印加することにより、各行の表示画素 E_M を順次選択状態に設定し、この選択タイミングに同期して、データドライバ150から各行の表示データに応じた電流値を有する階調電流 I_{data} を、各列のデータライン D_L に供給することにより、当該行の各表示画素 E_M に設けられた発光駆動用の薄膜トランジスタ T_{r13} のゲート-ソース間に階調電流 I_{data} に応じた電圧成分 V_{data} を保持させる書込動作を実行する。

20

【0155】

次いで、発光動作期間 T_{em} (図中、ドットハッチングで表示)においては、上述した各行における書込動作が終了したグループに含まれる各行に分岐して配設された電源ライン V_L に対して、電源ドライバ130から単一のハイレベルの電源電圧 $V_{sc}(=V_e)$ を印加することにより、当該グループ内の全ての表示画素 E_M を一斉に発光状態に設定する(発光動作させる)。この各グループごとに実行される発光動作は、当該グループの各行について次の非発光動作(逆バイアス設定動作を含む)が開始されるまで継続される。

30

【0156】

以下、上記逆バイアス設定動作及び書込動作が、表示パネル110の各行について(時間的に重ならないように)タイミングをずらして順次実行されるように、4~6行目、7~9行目、10~12行目の表示画素 E_M を各々一組とする各グループについても同様の動作が実行される。これにより、表示パネル110一画面分の画像情報が表示される。

【0157】

したがって、このような表示装置の表示駆動方法によっても、上述した第1の実施形態に係る表示駆動方法と同様に、擬似インパルス型の表示駆動制御を実現することができるので、動画像のボケやにじみを抑制して鮮明さを向上させた表示装置を実現することができる。

40

【0158】

また、各行ごとに個別に逆バイアス設定動作及び書込動作を実行することにより、逆バイアス設定動作から書込動作までの期間に設定される逆バイアス状態に保持される期間を、各行間で一定に設定することができるので、図10に示した各表示画素 E_M に設けられた発光駆動用のスイッチング素子(薄膜トランジスタ T_{r13})におけるしきい値電圧の変動(V_{th} シフト)抑制量を均一化することができ、表示データに応じた適切な輝度階調で有機 E_L 素子 OEL を発光動作(表示動作)させて、より一層良好な表示画質を実現することができる。

50

【 0 1 5 9 】

次に、本実施形態に係る表示装置に適用可能な表示駆動方法の第 2 の例について、図面を参照して説明する。

図 1 5 は、本実施形態に係る表示装置の表示駆動方法の第 2 の例を模式的に示したタイミングチャートである。ここで、上述した第 1 の例（図 1 4 参照）と同等の表示駆動方法については、その説明を簡略化する。

【 0 1 6 0 】

本実施形態に係る表示装置 1 0 0 の表示駆動方法の第 2 の例は、1 フレーム期間 T_{fr} 内に、表示パネル 1 1 0 に配列された相互に隣接（連続）しない複数行の表示画素 EM を一組としてグループ分けし、各グループごとの表示画素 EM に対して、上記非発光動作及び発光動作を一斉に実行するとともに、各行ごとの表示画素 EM に対して、上記逆バイアス設定動作及び書込動作をタイミングをずらして順次実行する動作を行う。

10

【 0 1 6 1 】

具体的には、例えば、図 1 5 に示すように、表示パネル 1 1 0 に配列された表示画素 EM を、上述した第 1 の実施形態の第 2 の例と同様に、相互に隣接（連続）しない 1、5、9 行目、2、6、1 0 行目、3、7、1 1 行目、4、8、1 2 行目のように、各々 3 行分の表示画素 EM を一組として 4 グループに分ける。

【 0 1 6 2 】

そして、例えば、1、5、9 行目の表示画素 EM を一組とするグループにおいて、当該グループに含まれる全ての行の表示画素 EM に、一斉に非発光動作が実行された後、1、5、9 行目の順に表示画素 EM に対して逆バイアス設定動作が実行される。さらに、その後、1、5、9 行目の順に書込動作が実行され、9 行目の表示画素 EM について書込動作が終了した後、当該グループに含まれる 1、5、9 行目の全ての行の表示画素 EM が一斉に発光動作する。この発光動作は、1、5、9 行目の表示画素 EM に対して、次のフレーム期間において非発光動作が実行されるタイミングまで継続される。

20

【 0 1 6 3 】

また、上記 9 行目の表示画素 EM について逆バイアス設定動作が終了したタイミングで、2、6、1 0 行目の表示画素 EM を一組とするグループにおいて、一斉に非発光動作が実行され、2、6、1 0 行目の順に表示画素 EM に対して逆バイアス設定動作が実行され、また、上記 9 行目の表示画素 EM について書込動作が終了したタイミングで、2、6、1 0 行目の表示画素 EM を一組とするグループにおいて、2、6、1 0 行目の順に表示画素 EM に対して書込動作が実行されるように、非発光動作及び逆バイアス設定動作、書込動作が所定のタイミングで実行される。以下、同様の動作が 3、7、1 1 行目、及び、4、8、1 2 行目を各々一組とするグループにおいて繰り返し実行される。

30

【 0 1 6 4 】

したがって、このような表示装置の表示駆動方法によっても、上述した第 1 の例に係る表示駆動方法と同様に、擬似インパルス型の表示駆動制御を実現して、動画像のポケやにじみを抑制することができるとともに、各行間で逆バイアス状態に保持される期間を一定にして、各表示画素 EM に設けられた発光駆動用のスイッチング素子（薄膜トランジスタ $Tr 1 3$ ）におけるしきい値電圧の変動（ V_{th} シフト）抑制量を均一化することができる。

40

【 図面の簡単な説明 】

【 0 1 6 5 】

【 図 1 】 本発明に係る表示装置の第 1 の実施形態を示す概略ブロック図である。

【 図 2 】 第 1 の実施形態に係る表示装置に適用される表示パネルの一例を示す要部構成図である。

【 図 3 】 第 1 の実施形態に係る表示装置に適用される表示パネルの周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ）の一例を示す要部構成図である。

【 図 4 】 第 1 の実施形態に係る表示装置に適用される表示画素（発光駆動回路）の一例を示す回路構成図である。

50

【図5】第1の実施形態に係る表示装置に適用されるデータドライバの一例を示す概略ブロック図である。

【図6】第1の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ）の他の例を示す要部構成図である。

【図7】第1の実施形態に係る表示装置に適用される表示画素における駆動制御方法（逆バイアス設定動作、非発光動作、書込動作、発光動作）を示すタイミングチャートである。

【図8】第1の実施形態に係る表示画素（発光駆動回路）における逆バイアス設定動作及び非発光動作を示す概念図である。

【図9】第2の実施形態に係る表示画素（発光駆動回路）における書込動作及び発光動作を示す概念図である。

10

【図10】第1の実施形態に係る表示画素において、発光駆動用のスイッチング素子（薄膜トランジスタ）を逆バイアス状態に設定した場合のしきい値電圧の変動量（ V_{th} シフト量）を示す実験結果である。

【図11】第1の実施形態に係る表示装置の表示駆動方法の第1の例を模式的に示したタイミングチャートである。

【図12】第1の実施形態に係る表示装置の表示駆動方法の第2の例を模式的に示したタイミングチャートである。

【図13】第2の実施形態に係る表示装置に適用される表示パネル及びその周辺回路（走査ドライバ、電源ドライバ、逆バイアスドライバ、データドライバ）の一例を示す要部構成図である。

20

【図14】第2の実施形態に係る表示装置の表示駆動方法の第1の例を模式的に示したタイミングチャートである。

【図15】第2の実施形態に係る表示装置の表示駆動方法の第2の例を模式的に示したタイミングチャートである。

【図16】従来技術におけるアクティブマトリクス型の表示装置の要部を示す概略構成図である。

【図17】従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の一例（ホールド型）を模式的に示したタイミングチャートである。

【図18】従来技術におけるアクティブマトリクス型の表示装置の表示駆動方法の他の例（擬似インパルス型）を模式的に示したタイミングチャートである。

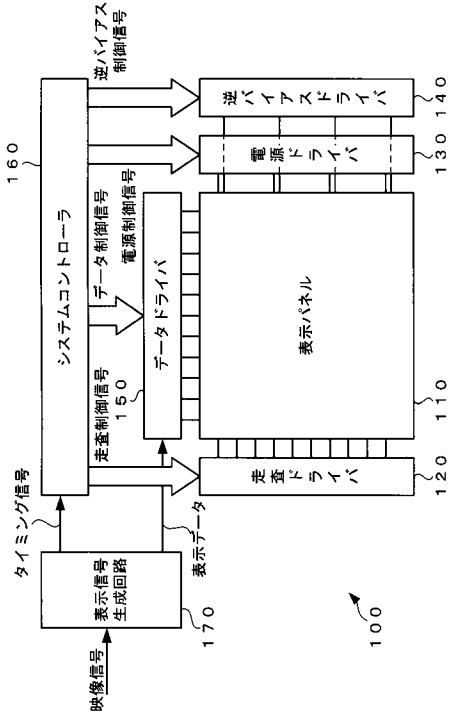
30

【符号の説明】

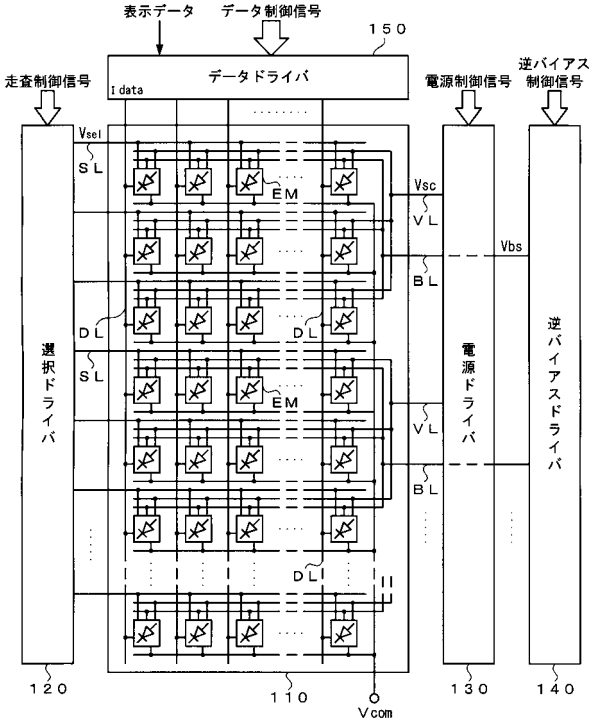
【0166】

100	表示装置	
110	表示パネル	
120	走査ドライバ	
130	電源ドライバ	
140	バイアス制御ドライバ	
150	データドライバ	
160	システムコントローラ	40
170	表示信号生成回路	
EM	表示画素	
DC	発光駆動回路	
SL	走査ライン	
VL	電源ライン	
BL	バイアスライン	
DL	データライン	
Tr11 ~ Tr14	薄膜トランジスタ	
Cs	コンデンサ	
OEL	有機EL素子	50

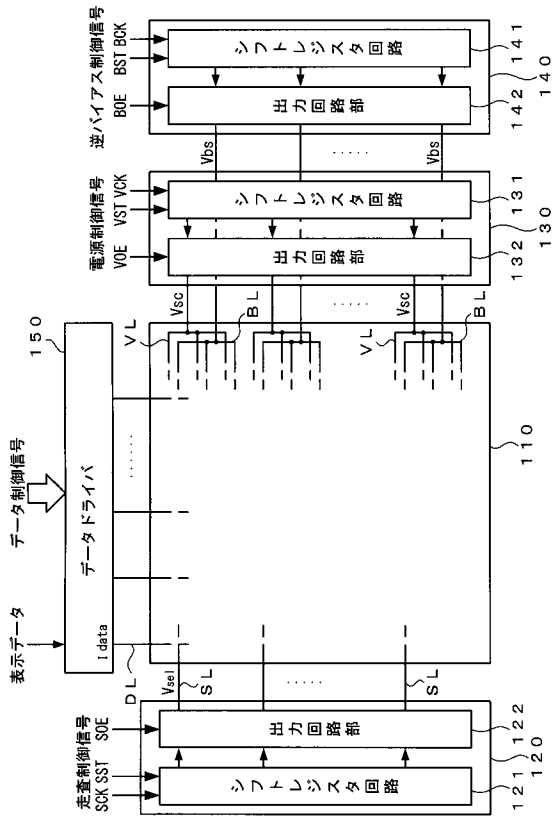
【図1】



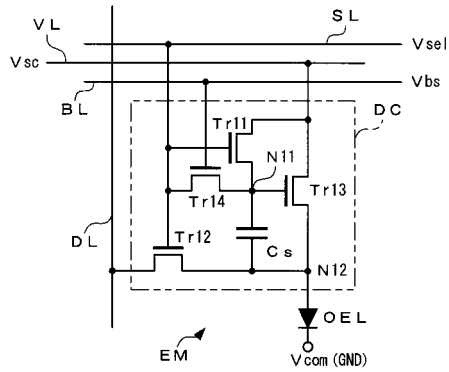
【図2】



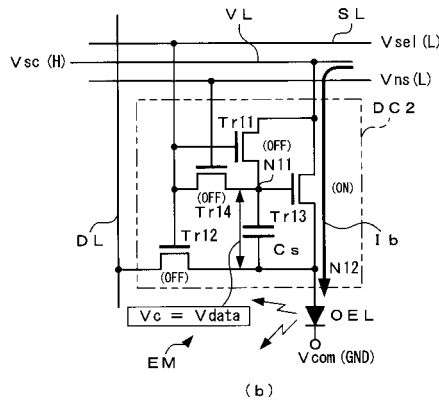
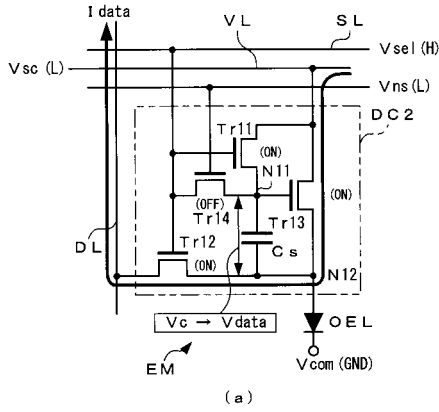
【図3】



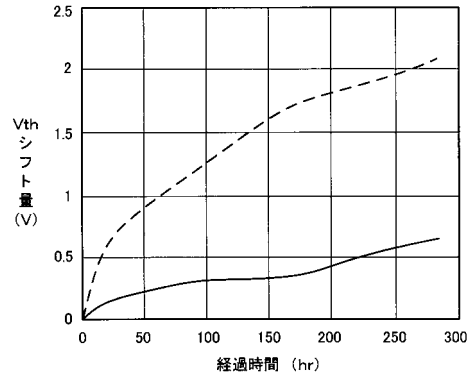
【図4】



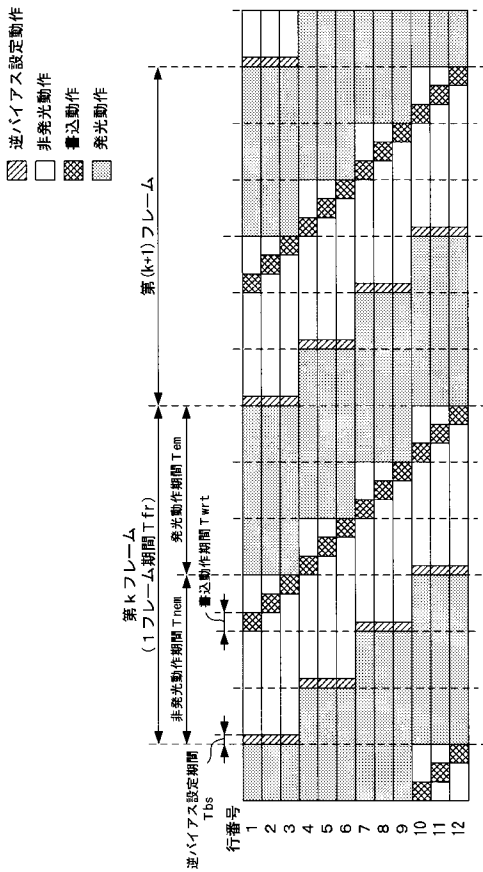
【図9】



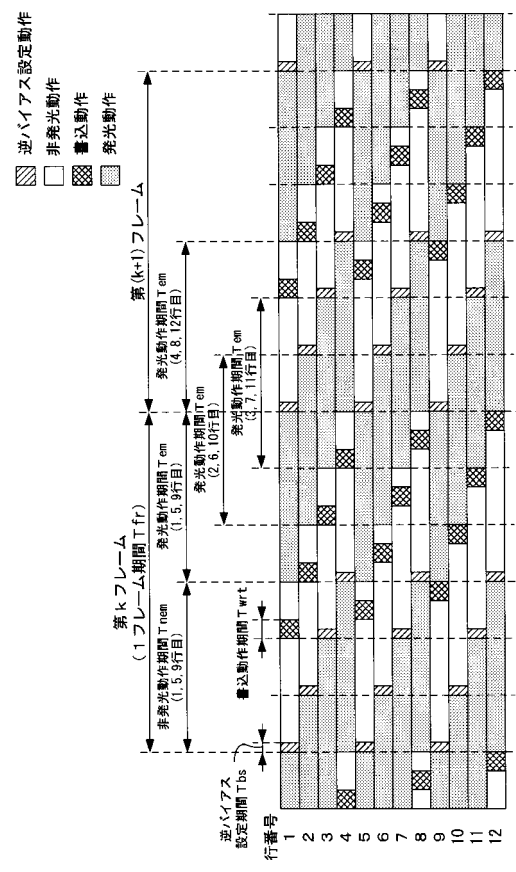
【図10】



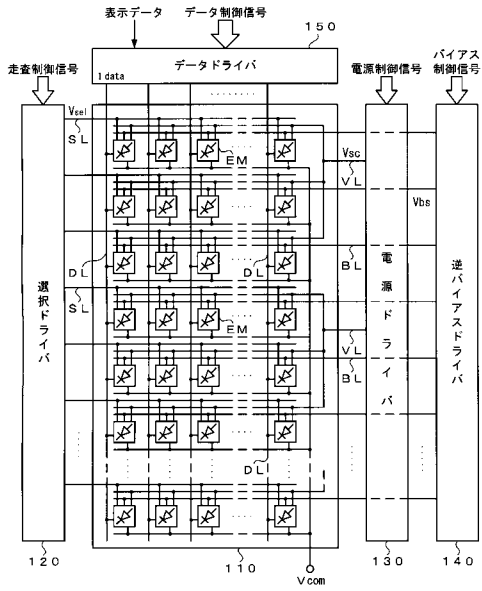
【図11】



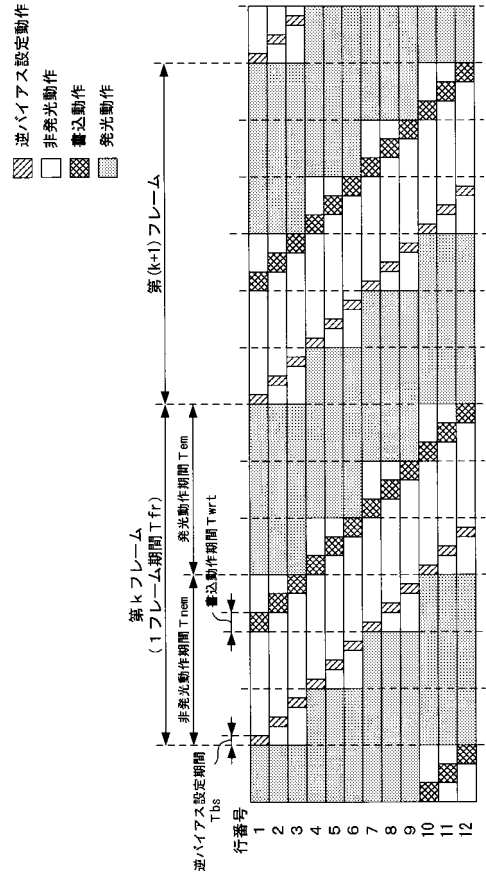
【図12】



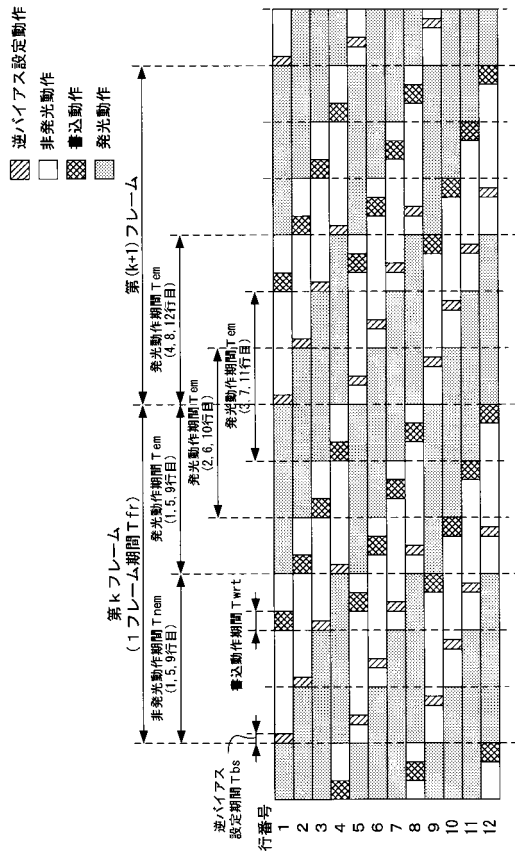
【図 13】



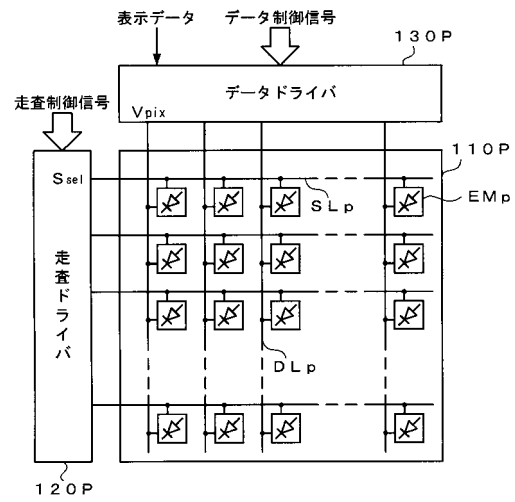
【図 14】



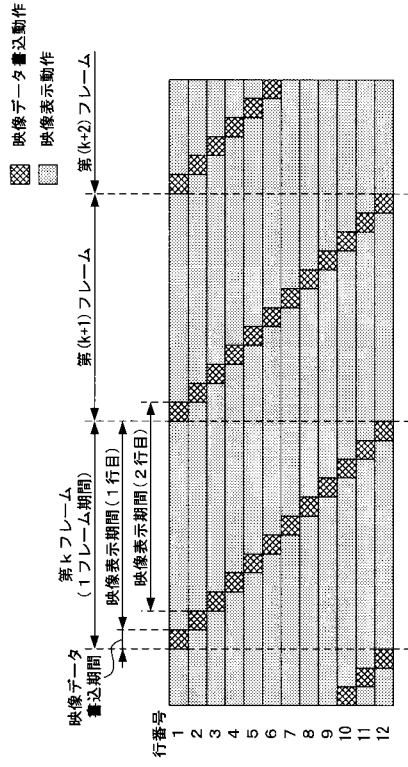
【図 15】



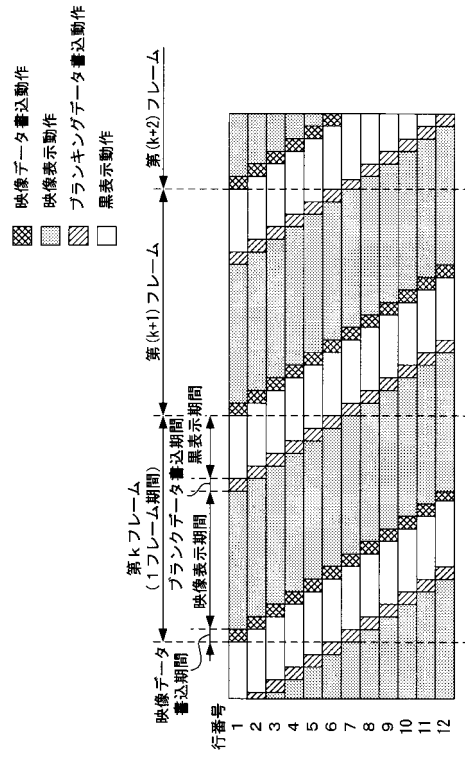
【図 16】



【図 17】



【図 18】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 4 B
G 0 9 G 3/20 6 4 1 D
G 0 9 G 3/20 6 4 1 R
G 0 9 G 3/20 6 2 1 F
G 0 9 G 3/20 6 1 1 J
G 0 9 G 3/20 6 7 0 F
H 0 5 B 33/14 A

(56)参考文献 特開2004-118132(JP,A)
特開2005-17438(JP,A)
特開2005-107233(JP,A)
特表2004-531772(JP,A)
特開2004-287349(JP,A)
特開2004-252104(JP,A)
特開2005-99773(JP,A)
特開2005-346055(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0