

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5751265号
(P5751265)

(45) 発行日 平成27年7月22日(2015.7.22)

(24) 登録日 平成27年5月29日(2015.5.29)

(51) Int.Cl. F I
H04B 1/40 (2015.01) H04B 1/40

請求項の数 7 (全 14 頁)

<p>(21) 出願番号 特願2013-21000 (P2013-21000) (22) 出願日 平成25年2月6日(2013.2.6) (65) 公開番号 特開2014-154952 (P2014-154952A) (43) 公開日 平成26年8月25日(2014.8.25) 審査請求日 平成26年8月26日(2014.8.26)</p>	<p>(73) 特許権者 000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号 (74) 代理人 110000970 特許業務法人 楓国際特許事務所 (72) 発明者 塗壁 悠治 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 (72) 発明者 北嶋 宏通 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 審査官 原田 聖子</p>
-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

最終頁に続く

(54) 【発明の名称】 高周波モジュール

(57) 【特許請求の範囲】

【請求項1】

積層方向に積層されている複数の絶縁体層、および、前記絶縁体層の層間に設けられている内層電極を有する積層基板と、

アンテナ接続端および複数の接続切替端を有するスイッチ回路と、

前記スイッチ回路の接続切替端に接続されているフィルタ回路と、

前記スイッチ回路と前記フィルタ回路との間で、前記フィルタ回路が対応する帯域でのインピーダンスを整合させている整合回路と、

を備える高周波モジュールであって、

少なくとも一つの前記整合回路は、

前記内層電極の一部であって、前記スイッチ回路と前記フィルタ回路との間に接続されている線路配線と、

前記内層電極の一部であって、グラウンドに接続されており、前記絶縁体層のみを介して前記線路配線の積層方向に対向することにより前記線路配線に容量結合する結合電極と、を備え、

前記結合電極と前記線路配線とは全ての内層電極の組み合わせのうち最も近接している

、

高周波モジュール。

【請求項2】

前記整合回路は、前記線路配線の一端に直列に接続されるインダクタ部を備える、請求

項 1 に記載の高周波モジュール。

【請求項 3】

前記結合電極は、前記線路配線と対向する領域の一部に開口部を有する、請求項 1 または 2 に記載の高周波モジュール。

【請求項 4】

前記結合電極は、前記線路配線の積層方向の両側に設けられている、請求項 1 ~ 3 のいずれかに記載の高周波モジュール。

【請求項 5】

前記結合電極の間に、前記線路配線のみが設けられている、請求項 4 に記載の高周波モジュール。

10

【請求項 6】

前記結合電極は、前記線路配線が配置される側とは反対側に配置された別の内層電極を介してグラウンドに接続されている、請求項 1 ~ 5 のいずれかに記載の高周波モジュール。

【請求項 7】

前記フィルタ回路を複数備え、少なくとも一つのフィルタ回路は、前記線路配線と前記結合電極とからなる整合回路に接続されており、少なくとも他の一つのフィルタ回路は、インダクタのみからなる整合回路に接続されている、請求項 1 ~ 6 のいずれかに記載の高周波モジュール。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、無線通信装置のアンテナフロントエンドなどに用いられる高周波モジュールに関する。

【背景技術】

【0002】

無線通信装置のアンテナフロントエンドは、スイッチ IC や、SAW フィルタ (SAW デュプレクサ)、整合回路などを積層基板に設け、高周波モジュールとして構成されることがある (例えば、特許文献 1 参照。)。

【0003】

図 10 は、高周波モジュールの従来例を説明する回路図である。

30

【0004】

図 10 に示す高周波モジュール 101 は、スイッチ IC 102 と、アンテナ整合回路 103 と、送信フィルタ回路 104 と、送信フィルタ回路 105 と、SAW デュプレクサ 106 と、整合回路 107 と、SAW デュプレクサ 108 と、整合回路 109 と、を備えている。

【0005】

高周波モジュール 101 は、単一のアンテナを共用して、複数の通信システムに対応する送信信号と受信信号とを送受波する。スイッチ IC 102 は、アンテナ接続ポート P s A と、接続切替ポート P s S 1 , P s S 2 , P s S 3 , P s S 4 と、を有している。スイッチ IC 102 は、接続切替ポート P s S 1 , P s S 2 , P s S 3 , P s S 4 のいずれかを切り替えてアンテナ接続ポート P s A に接続する。アンテナ整合回路 103 は、アンテナ接続ポート P s A を介してスイッチ IC 102 に接続されており、アンテナとスイッチ IC 102 との間でインピーダンスを整合させている。送信フィルタ回路 104 は、接続切替ポート P s S 1 を介してスイッチ IC 102 に接続されており、所定の通信システムの送信帯域の信号を通過させる。送信フィルタ回路 105 は、接続切替ポート P s S 2 を介してスイッチ IC 102 に接続されており、所定の通信システムの送信帯域の信号を通過させる。SAW デュプレクサ 106 は、接続切替ポート P s S 3 を介してスイッチ IC 102 に接続されており、通過帯域の異なる 2 種の SAW フィルタからなる。整合回路 107 は、SAW デュプレクサ 106 とスイッチ IC 102 との間に接続されており、SAW デュプレクサ 106 が対応する帯域でのインピーダンスを整合させている。SAW デュ

40

50

プレクサ108は、接続切替ポートP s S 4を介してスイッチIC102に接続されており、通過帯域の異なる2種のSAWフィルタからなる。整合回路109は、SAWデュプレクサ108とスイッチIC102との間に接続されており、SAWデュプレクサ108が対応する帯域でのインピーダンスを整合させている。整合回路107と整合回路109とは、それぞれ単体のインダクタで構成されている。各インダクタは、それぞれ信号ラインに対して並列に接続されており、一端がグラウンドに接続されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2011-77723号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0007】

上述した高周波モジュールのように、信号ラインに対して並列にインダクタを接続して整合回路を構成した場合、スイッチIC側から見て、SAWデュプレクサが通過帯域よりも低い帯域での減衰量が比較的大きく、通過帯域よりも高い帯域での減衰量が比較的小さいハイパス型の減衰特性となってしまう。このため、受信信号の高調波を十分に減衰させることができず、SAWデュプレクサやSAWデュプレクサに接続される後段の回路において、受信信号と高調波とによる混変調歪が生じることがあった。

【0008】

20

そこで、スイッチIC側から見て、SAWデュプレクサを、通過帯域よりも高い帯域で減衰量が比較的大きく、通過帯域よりも低い帯域で減衰量が比較的小さくなるローパス型の減衰特性とすることが考えられる。そのためには、整合回路を、信号ラインに対して並列にキャパシタを接続するような構成とするとよい。しかし、その場合に一对の結合電極を設けてキャパシタを構成するならば、積層基板の内部に一对の結合電極を配置するスペースを確保する必要があり、基板サイズが大型化することがあった。

【0009】

また、整合回路を構成するインダクタや、キャパシタ、整合回路を接続する線路配線などは、積層基板の内層電極として構成されることになるが、整合回路を構成する内層電極が、別の信号ラインに接続される内層電極と結合することによって、アイソレーション特性の劣化や、混変調歪が生じることにもあった。

30

【0010】

さらには、整合回路を接続する線路配線では、損失やQ値の劣化などが生じるために線路配線を制限無く伸ばすことができず、また、線路配線で信号の移相が生じてしまう。このため、整合回路の設計では、線路配線の線路長や配置に応じて、他の回路素子の配置や数値設定が必要となり、設計上の制約が大きく設計作業の難度が高かった。

【0011】

そこで、本発明の目的は、基板サイズの大型化を招くことなく高調波を減衰し、また、別の信号ラインに接続される内層電極が整合回路に結合することを抑制し、その上、線路配線による整合回路の設計制約が小さい高周波モジュールを実現することにある。

40

【課題を解決するための手段】

【0012】

この発明の高周波モジュールは、積層基板と、スイッチ回路と、フィルタ回路と、整合回路と、を備える。整合回路は、線路配線と、結合電極と、を備える。積層基板は、積層方向に積層されている複数の絶縁体層、および、前記絶縁体層の層間に設けられている内層電極を有している。スイッチ回路は、アンテナ接続端および複数の接続切替端を有している。フィルタ回路は、スイッチ回路の接続切替端に接続されている。整合回路は、スイッチ回路とフィルタ回路との間でフィルタ回路が対応する帯域でのインピーダンスを整合させている。線路配線は、内層電極の一部であって、スイッチ回路とフィルタ回路との間に接続されている。結合電極は、内層電極の一部であって、グラウンドに接続されており、

50

絶縁体層のみを介して線路配線の積層方向に対向することにより線路配線に容量結合している。

【0013】

この構成では、整合回路において、線路配線と結合電極とからなるキャパシタが、線路配線に並列に接続され、そのキャパシタの一端がグランドに接続されることになる。したがって、スイッチ回路から見て、フィルタ回路を、対応する帯域の信号に対する高調波が減衰するローパス型の減衰特性にすることができる。その上、キャパシタを構成する一方の電極として線路配線を用いるために、キャパシタを設けるために追加するスペースを最小限に抑えることができる。さらには、別の信号ラインに接続される内層電極に対して、グランドに接続される結合電極により線路配線が遮蔽されるので、別の信号ラインに接続される内層電極が整合回路に結合することを抑制できる。また、線路配線がキャパシタとして機能するので、線路配線としての損失やQ値の劣化、信号の移相などが生じることを抑制できる。

10

【0014】

上述の高周波モジュールにおいて、整合回路は、線路配線の一端に直列に接続されるインダクタ部を備えていてもよい。

【0015】

上述の高周波モジュールにおいて、結合電極は、線路配線と対向する領域の一部に開口部を有していてもよい。このようにすれば、線路配線と結合電極とからなるキャパシタンスを低減して調整することができる。

20

【0016】

上述の高周波モジュールにおいて、結合電極は、線路配線の積層方向の両側に設けられていると好適である。このようにすれば、線路配線と結合電極とが構成するキャパシタンスが増大するとともに、線路配線の両側が結合電極により遮蔽されるので、より確実に、別の信号ラインに接続される内層電極が整合回路に結合することを防ぐことができる。

【0017】

上述の高周波モジュールにおいて、結合電極の間に線路配線のみが設けられていると好適である。また、結合電極に対して、線路配線が他の内層電極よりも近接していると好適である。

【0018】

上述の高周波モジュールにおいて、フィルタ回路を複数備え、少なくとも一つのフィルタ回路は、線路配線と結合電極とからなる整合回路に接続されており、少なくとも他の一つのフィルタ回路は、インダクタのみからなる整合回路に接続されていると好適である。このようにすれば、これらのフィルタ回路の間で、キャパシタを介した結合が発生することが無くなり、アイソレーションを高めることができる。

30

【発明の効果】

【0019】

この発明によれば、整合回路によって、フィルタ回路が対応する帯域の高周波信号に対する高調波を減衰させるローパス型の減衰特性を実現することができ、混変調歪の発生を防ぐことができる。その上、線路配線と結合電極とを配置するためのスペースを最小限に抑えることで、基板サイズ的大型化を防ぐことができる。さらには、別の信号ラインに接続される内層電極が整合回路に結合することを防ぐことで、良好なアイソレーション特性を実現できる。また、線路配線としての損失やQ値の劣化、信号の移相などを抑制することで、線路配線の線路長に係る制約を無くして整合回路の設計作業を容易化することができる。

40

【図面の簡単な説明】

【0020】

【図1】本発明の第1の実施形態に係る高周波モジュールの模式的な回路図および断面図である。

【図2】第1の実施形態に係る高周波モジュールの実施例に係る積層図である。

50

【図3】高周波モジュールの実施例と比較構成例とに係る減衰特性の変化について説明する図である。

【図4】本発明の第2の実施形態に係る高周波モジュールの模式的な回路図および断面図である。

【図5】本発明の第3の実施形態に係る高周波モジュールの模式的な断面図である。

【図6】本発明の第4の実施形態に係る高周波モジュールの模式的な回路図である。

【図7】本発明の第5の実施形態に係る高周波モジュールの模式的な断面図である。

【図8】本発明の第5の実施形態に係る高周波モジュールの実施例に係る積層図の一部である。

【図9】本発明の第6の実施形態に係る高周波モジュールの模式的な断面図である。

10

【図10】従来例に係る高周波モジュールの模式的な回路図である。

【発明を実施するための形態】

【0021】

まず、本発明の第1の実施形態に係る高周波モジュールについて説明する。

【0022】

図1(A)は、第1の実施形態に係る高周波モジュールの模式的な回路図である。図1(B)は、第1の実施形態に係る高周波モジュールの模式的な断面図である。以下の説明では、高周波モジュールにおける断面図中の上側を向く面を上面、断面図中の下側を向く面を下面と言う。

【0023】

20

図1(A)に示す高周波モジュール10は、スイッチIC12と、アンテナ整合回路1と、送信フィルタ回路2と、送信フィルタ回路3と、SAWデュプレクサ13と、整合回路14と、SAWデュプレクサ7と、整合回路6と、を備えている。高周波モジュール10は、単一のアンテナを共用して、複数の通信システムに対応する送信信号と受信信号とを送受波する機能を有している。

【0024】

高周波モジュール10は、アンテナ接続ポートPmAと、接続切替ポートPmS1, PmS2, PmS3, PmS4と、グランド接続ポートPmGndと、を有している。アンテナ接続ポートPmAは、アンテナに接続される。接続切替ポートPmS1は、図示していない第1の送信回路に接続される。接続切替ポートPmS2は、図示していない第2の送信回路に接続される。接続切替ポートPmS3は、図示していない第1の受信回路と第2の受信回路とに接続される。接続切替ポートPmS4は、図示していない第3の受信回路と第4の受信回路とに接続される。グランド接続ポートPmGndは、グランドに接続される。

30

【0025】

また、スイッチIC12は、アンテナ接続ポートPsAと、接続切替ポートPsS1, PsS2, PsS3, PsS4と、を有している。スイッチIC12は、接続切替ポートPsS1, PsS2, PsS3, PsS4のいずれかを切り替えてアンテナ接続ポートPsAに接続する機能を有している。アンテナ整合回路1は、アンテナ接続ポートPmAとアンテナ接続ポートPsAとの間に接続されており、アンテナとスイッチIC12との間でインピーダンスを整合させる。送信フィルタ回路2は、接続切替ポートPmS1と接続切替ポートPsS1との間に接続されており、所定の通信システムの送信帯域の信号を通過させる。送信フィルタ回路3は、接続切替ポートPmS2と接続切替ポートPsS2との間に接続されており、所定の通信システムの送信帯域の信号を通過させる。SAWデュプレクサ13は、接続切替ポートPmS3と接続切替ポートPsS3との間に接続されており、対応する通過帯域の異なる2種のSAWフィルタからなる。SAWデュプレクサ13は、受信回路側のSAWフィルタに平衡端子を備えている。整合回路14は、SAWデュプレクサ13とスイッチIC12の接続切替ポートPsS3との間に接続されており、SAWデュプレクサ13が対応する帯域でのインピーダンスを整合させる。SAWデュプレクサ7は、接続切替ポートPmS4と接続切替ポートPsS4との間に接続されており

40

50

、対応する通過帯域の異なる2種のSAWフィルタからなる。SAWデュプレクサ7は、受信回路側のSAWフィルタに平衡端子を備えている。整合回路6は、SAWデュプレクサ7とスイッチIC12の接続切替ポートPsS4との間に接続されており、SAWデュプレクサ7が対応する帯域でのインピーダンスを整合させる。

【0026】

ここで、整合回路14は、インダクタL1とキャパシタC1とで構成されている。インダクタL1は、SAWデュプレクサ13とスイッチIC12の接続切替ポートPsS3との間に直列に接続されている。キャパシタC1は、インダクタL1に対して並列に接続されており、一端が、インダクタL1よりもスイッチIC12側に接続され、他端が、グラウンドに接続されている。このような回路構成の整合回路14を介して、SAWデュプレクサ13がスイッチIC12に接続されているため、スイッチIC12の接続切替ポートPsS3から見た、SAWデュプレクサ13側の減衰特性は、SAWデュプレクサ13の通過帯域よりも低い帯域での減衰量が比較的小さく、通過帯域よりも高い帯域での減衰量が比較的大きいローパス型になっている。したがって、高周波モジュール10の接続切替ポートPmS3を、受信信号の高調波が通過することがなく、接続切替ポートPsS3の後段に接続される受信回路や、SAWデュプレクサ13で、受信信号と高調波とによる混変調歪が発生することを防ぐことができる。

10

【0027】

整合回路6は、単体のインダクタL2で構成されている。インダクタL2は、信号ラインに対して並列に接続されており、一端が信号ラインに接続され、他端がグラウンドに接続されている。このような回路構成の整合回路6を介して、SAWデュプレクサ7がスイッチIC12に接続されているため、スイッチIC12の接続切替ポートPsS4からみた、SAWデュプレクサ7側の減衰特性は、SAWデュプレクサ7の通過帯域よりも低い帯域での減衰量が比較的大きく、通過帯域よりも高い帯域での減衰量が比較的小さいハイパス型になっている。このため、高周波モジュール10の接続切替ポートPmS4の後段に接続される受信回路には、受信信号の高調波が通過するおそれがある。しかしながら、整合回路6を、整合回路14とは異なりインダクタL2単体で構成しているために、整合回路6と整合回路14とがキャパシタおよびグラウンドを介して結合することを防ぐことができ、整合回路6と整合回路14とのアイソレーションを高めることができる。

20

【0028】

また、図1(B)に示すように、高周波モジュール10は、積層基板11を備えている。積層基板11は、絶縁体層である複数の誘電体層11Aと、内層電極11Bと、ビア電極11Cと、上面電極11Dと、下面電極11Eと、を有している。複数の誘電体層11Aは、上下方向を積層方向として互いに積層されている。内層電極11Bは、誘電体層11Aの層間に設けられている。ビア電極11Cは、誘電体層11Aを上下方向に貫通して設けられており、誘電体層11Aの上下に設けられている電極間を接続している。上面電極11Dは、積層基板11の上面に設けられている。下面電極11Eは、積層基板11の下面に設けられている。

30

【0029】

また、上面電極11Dは、複数のチップ型部品を実装している。複数のチップ型部品には、スイッチIC12と、SAWデュプレクサ13と、SAWデュプレクサ7(不図示)とが含まれている。したがって、スイッチIC12の接続切替ポートPsS3を含む各ポートは、図示していない上面電極11Dを含む、いずれかの上面電極11Dに接続されている。

40

【0030】

下面電極11Eは、外部回路に実装される。したがって、高周波モジュール10のグラウンド接続ポートPmGndを含む各ポートは、図示していない下面電極11Eを含む、いずれかの下面電極11Eに対応している。

【0031】

また、積層基板11は、ビア配線16Aと線路配線17とビア配線16Bとインダクタ

50

部 19 とビア配線 16 C と内層グランド電極 18 A , 18 B とを備えている。ビア配線 16 A と線路配線 17 とビア配線 16 B とインダクタ部 19 とビア配線 16 C と内層グランド電極 18 A , 18 B とは、前述の整合回路 14 を構成するものであり、スイッチ IC 12 と SAW デュプレクサ 13 との間に接続されている。インダクタ部 19 は、前述のインダクタ L1 を構成するものである。また、線路配線 17 と内層グランド電極 18 A , 18 B とは、前述のキャパシタ C1 を構成するものである。

【0032】

より具体的には、内層グランド電極 18 A , 18 B は、それぞれ誘電体層 11 A 間の異なる界面に設けられており、内層グランド電極 18 A は内層グランド電極 18 B よりも上面側に位置している。

10

【0033】

ビア配線 16 C は、複数の誘電体層 11 に亘って設けられたビア電極 11 C から構成されており、内層グランド電極 18 A よりも上面側に配置され、且つ、SAW デュプレクサ 13 が実装されている上面電極 11 D の直下で上下方向に延伸するように設けられ、その上面電極 11 D に一端が接続されている。

【0034】

インダクタ部 19 は、複数の内層電極 11 B とビア電極 11 C とを接続してコイル状に形成されている。インダクタ部 19 は、内層グランド電極 18 A よりも上面側、且つ、ビア配線 16 C よりも下面側に配置されており、ビア配線 16 C に一端が接続されている。

【0035】

ビア配線 16 B は、複数の誘電体層 11 に亘って設けられたビア電極 11 C から構成されており、インダクタ部 19 の直下で上下方向に延伸するように設けられている。ビア電極 16 B は、一端がインダクタ部 19 に接続され、他端が内層グランド電極 18 A と内層グランド電極 18 B とに挟まれる誘電体層 11 A の層間まで、引き出されている。

20

【0036】

ビア配線 16 A は、複数の誘電体層 11 に亘って設けられたビア電極 11 C から構成されており、スイッチ IC 12 の接続切替ポート P s S 3 が実装されている上面電極 11 D の直下で上下方向に延伸するように設けられ、その上面電極 11 D に一端が接続されている。また、ビア電極 16 A は、他端が内層グランド電極 18 A と内層グランド電極 18 B とに挟まれる誘電体層 11 A の層間まで、引き出されている。

30

【0037】

線路配線 17 は、内層電極 11 B の一部である。つまり、線路配線 17 は、内層電極 11 B として構成されており、内層グランド電極 18 A と内層グランド電極 18 B とに挟まれる誘電体層 11 A の層間に設けられ、ビア配線 16 A とビア配線 16 B との間に接続されている。この線路配線 17 に対して、内層グランド電極 18 A および内層グランド電極 18 B は、誘電体層 11 A のみを間に介して対向すること、つまり平面視で重なることにより容量結合しており、特許請求の範囲に記載の結合電極に相当している。内層グランド電極 18 A および内層グランド電極 18 B も、内層電極 11 B の一部である。つまり内層グランド電極 18 A および内層グランド電極 18 B は、内層電極 11 B として構成されている。

40

【0038】

このように、キャパシタ C1 を構成する一方の電極として線路配線 17 を用い、キャパシタ C1 を構成する他方の電極として内層グランド電極 18 A , 18 B を用いるために、キャパシタ C1 を配置するためのスペースを最小限に抑えることができる。したがって、積層基板 11 が大型化することを防ぐことができ、小型の高周波モジュール 10 を構成することができる。

【0039】

さらには、内層グランド電極 18 A , 18 B の間に線路配線 17 が挟まれるために、前述の接続切替ポート P s S 1 , P s S 2 , P s S 4 などに接続される他の内層電極から、線路配線 17 が遮蔽される。したがって、線路配線 17 と、前述の接続切替ポート P s S

50

1, P s S 2, P s S 4などに接続される他の内層電極との結合を防ぎ、アイソレーション特性を高めることができる。

【0040】

また、線路配線17は、通常の配線として機能するのではなく、キャパシタC1の一部として機能しているため、線路配線17の実際の線路長を長くしても、スイッチIC12とSAWデュプレクサ13との間の実質的な配線長を短縮することができる。これにより、通常の配線で発生する損失やQ値の劣化、信号の移相などが生じることを抑制できる。このことにより、整合回路14の設計において、線路配線17による設計制約が小さくなり、インダクタ部19の配置や数値設定の自由度が増し、設計作業が容易化することになる。ここで、線路配線17の線路の幅を変更することで、キャパシタC1のキャパシタンスを調整できる。

10

【0041】

次に、第1の実施形態に係る高周波モジュールの具体的な実施例について説明する。図2は、実施例に係る高周波モジュールの積層図である。図2(1)~(13)は、実施例に係る高周波モジュールの下面電極と内層電極と上面電極との形態を、積層基板の下面側から順に示す図である。なお、この実施例に係る高周波モジュールは、スイッチIC12とSAWデュプレクサ13との間の配線構造および回路構造については、図1で示したものと一致しているが、一部の回路構造および積層構造は、図1で示したものと相違している。

【0042】

20

積層基板の下面から第1層目には、下面電極が設けられている。積層基板の下面から第2層目には、内層グランド電極18Bが設けられている。積層基板の下面から第4層目には、線路配線17が設けられている。積層基板の下面から第5層目には、内層グランド電極18Aが設けられているとともに、ビア配線16A, 16Bが露出している。積層基板の下面から第6層目から第8層目までの各層には、インダクタ部19の一部が設けられているとともに、ビア配線16Aが露出している。積層基板の下面から第9層目から第12層目までの各層には、ビア配線16A, 16Cが露出している。積層基板の下面から第13層目には、スイッチIC12が実装される上面電極と、SAWデュプレクサ13が実装される上面電極と、を含む複数の上面電極が設けられている。

【0043】

30

即ち、積層基板の下面から第4層目に設けられている線路配線17は、積層基板の下面から第2層目に設けられている内層グランド電極18Bと、積層基板の下面から第5層目に設けられている内層グランド電極18Aとに挟まれており、ビア配線16Aとビア配線16Bとの間に接続されている。

【0044】

ビア配線16Aは、積層基板の下面から第4層目から第13層目に掛けてビア電極のみで構成されており、積層基板の下面から第13層目でスイッチIC12が実装される上面電極に接続されている。

【0045】

ビア配線16Bは、積層基板の下面から第4層目から第6層目に掛けてビア電極のみで構成されており、積層基板の下面から第6層目でインダクタ部19に接続されている。

40

【0046】

また、ビア配線16Cは、積層基板の下面から第9層目から第13層目に掛けてビア電極のみで構成されており、積層基板の下面から第9層目でインダクタ部19に接続され、積層基板の下面から第13層目でSAWデュプレクサ13が実装される上面電極に接続されている。

【0047】

次に、上述の実施例に係る高周波モジュールの整合回路を一部変化させた場合の減衰特性の変化について説明する。図3は、上述の実施例(第1の実施例)に係る高周波モジュールと、第2の実施例に係る高周波モジュールと、比較例に係る高周波モジュールとにお

50

いて、スイッチIC12の接続切替ポートPsS3から、SAWデュプレクサ13側を視た場合の減衰特性を示している。

【0048】

なお、第1の実施例は、図2に示した構成の高周波モジュールと同様、信号ラインに直列に接続されたインダクタL1と、信号ラインに並列に接続されたキャパシタC1とからなる整合回路を備える回路構成である。第2の実施例は、信号ラインに並列に接続された単体のキャパシタC1からなる整合回路を備える回路構成である。比較例は、整合回路が、信号ラインに並列に接続されたキャパシタではなく、信号ラインに並列に接続された単体のインダクタからなる整合回路を備える回路構成である。

【0049】

また、ここでは、SAWデュプレクサ13を構成する一方のSAWフィルタにおける減衰特性を示している。このSAWフィルタは約1900MHz帯に通過帯域を有するものである。

【0050】

比較例は、通過帯域よりも低い帯域での減衰量が大きく、通過帯域よりも高い帯域での減衰量が小さいハイパス型の減衰特性となっている。これに対して、第1の実施例も第2の実施例も、比較例に比べて、通過帯域よりも低い帯域での減衰量が小さく、通過帯域よりも高い帯域での減衰量が大きいハイパス型の減衰特性となっている。

【0051】

より具体的には、SAWフィルタの2倍高調波の周波数において、比較例に係る減衰量は約-54.7dBであったのに対して、第1の実施例に係る減衰量は約65.5dB、第2の実施例に係る減衰量は約58.6dBであり、比較例よりも大きい減衰量が得られている。

【0052】

したがって、比較例のようなハイパス型の減衰特性では無く、第1および第2の実施例のようなハイパス型の減衰特性を実現することにより、通過帯域の2倍高調波に対する減衰量を大きくでき、混変調歪の発生を抑制できることが分かる。

【0053】

次に、本発明の第2の実施形態に係る高周波モジュールについて説明する。

【0054】

図4(A)は、本発明の第2の実施形態に係る高周波モジュールの模式的な回路図である。図4(B)は、本発明の第2の実施形態に係る高周波モジュールの模式的な断面図である。

【0055】

図4(A)に示す高周波モジュール20は、スイッチIC12と、アンテナ整合回路1と、送信フィルタ回路2と、送信フィルタ回路3と、SAWデュプレクサ13と、整合回路24と、SAWデュプレクサ7と、整合回路6と、を備えている。

【0056】

整合回路24は、第1の実施形態で説明した構成と相違しており、キャパシタC1のみから構成されている。即ち、整合回路24は、第1の実施形態の構成から、信号ラインに対して直列に接続されるインダクタを省いた構成である。

【0057】

また、図4(B)に示すように、高周波モジュール20は、積層基板21を備えている。積層基板21は、第1の実施形態で示したインダクタ部と、インダクタ部に接続されているビア配線とを省き、代わりにビア配線26Bを備えた構成である。ビア配線26Bは、SAWデュプレクサ13が実装されている上面電極11Dの直下で上下方向に延伸するように設けられている。

【0058】

この高周波モジュール20は、図3で減衰特性を示した第2の実施例として説明した構成と、同様の構成である。即ち、信号ラインに対して直列に接続されるインダクタを省い

10

20

30

40

50

て、信号ラインに対して並列に接続されるキャパシタのみで整合回路を構成したものである。このような構成の場合でも、整合回路とスイッチ回路との接続点からみた、SAWデュプレクサ側の減衰特性は、SAWデュプレクサの通過帯域よりも高い帯域での減衰量が比較的大きいローパス型とすることができる。

【0059】

次に、本発明の第3の実施形態に係る高周波モジュールについて説明する。

【0060】

図5は、本発明の第3の実施形態に係る高周波モジュールの模式的な断面図である。

【0061】

図5に示す高周波モジュール30は、積層基板31を備えている。積層基板31は、第1および第2の実施形態で示した2つの内層グランド電極のうち、線路配線17の上方に位置する内層グランド電極を省いた構成である。このような構成の高周波モジュール30は、内層グランド電極18Bと線路配線17とが対向して形成されるキャパシタのみで、整合回路が構成されるため、信号ラインに対して並列に接続されるキャパシタを低減したい場合に好適である。

【0062】

次に、本発明の第4の実施形態に係る高周波モジュールについて説明する。

【0063】

図6は、本発明の第4の実施形態に係る高周波モジュールの模式的な回路図である。

【0064】

図6に示す高周波モジュール40は、整合回路46を備えている。整合回路46は、スイッチIC12の接続切替ポートPsS4に接続される整合回路であり、信号ラインに対して並列に接続されるキャパシタC2のみで構成されている。即ち、整合回路46は、スイッチIC12の接続切替ポートPsS3に接続される整合回路24と同様に構成されている。このような構成の高周波モジュール40は、接続切替ポートPsS3からSAWデュプレクサ13側を視た減衰特性だけでなく、接続切替ポートPsS4からSAWデュプレクサ7側を視た減衰特性も、ローパス型となるため、接続切替ポートPsS4からの受信信号に対しても、必要な通過帯域よりも高い帯域での減衰量を大きくして、受信信号の高調波を大きく減衰させることができる。

【0065】

次に、本発明の第5の実施形態に係る高周波モジュールについて説明する。

【0066】

図7は、本発明の第5の実施形態に係る高周波モジュールの模式的な断面図である。

【0067】

図7に示す高周波モジュール50は、積層基板51を備えている。積層基板51は、第1乃至第3の実施形態で示した内層グランド電極に、開口部59を設けた構成である。図8は、この実施形態に係る高周波モジュールの積層図の一部であり、図2と異なる第5層目のみを示している。第5層目には、開口部59が設けられている。このような構成の高周波モジュール50は、開口部59のサイズを調整することにより、内層グランド電極18A, 18Bと線路配線17とが対向して形成されるキャパシタンスを低減することができる。

【0068】

次に、本発明の第6の実施形態に係る高周波モジュールについて説明する。

【0069】

図9は、本発明の第6の実施形態に係る高周波モジュールの模式的な断面図である。

【0070】

図9に示す高周波モジュール60は、積層基板61を備えている。積層基板61は、第1乃至第3の実施形態および第5の実施形態で示した内層グランド電極に加えて、内層グランド電極68A, 68Bを設けた構成である。内層グランド電極68A, 68Bは、内層グランド電極18A, 18Bよりも線路配線17に近接する位置に設けられており、内

10

20

30

40

50

層グラウンド電極 6 8 A , 6 8 B の間に線路配線 1 7 のみが挟み込まれるようにしている。即ち、全ての信号ラインのうち、線路配線 1 7 が最も内層グラウンド電極 6 8 A , 6 8 B に近接して対向するように構成されている。このような構成では、内層グラウンド電極 6 8 A , 6 8 B と線路配線 6 7 とが対向して形成されるキャパシタンスを、より増大させることができる。

【 0 0 7 1 】

以上の実施形態で説明したように、本発明に係る高周波モジュールは構成することができるが、本発明に係る高周波モジュールはそれ以外の構成であってもよい。例えば、以上の実施形態では、スイッチ回路としてスイッチ IC を採用する例を示したが、スイッチ回路として、ダイオードスイッチを積層基板に設けるようにしてもよい。また、フィルタ回路として、SAWデュプレクサを採用する例を示したが、フィルタ回路として、単体のSAWフィルタや、受動素子からなるフィルタを設けるようにしてもよい。また、線路配線 1 7 と内層グラウンド電極との間の誘電体層と、その他の誘電体層とで誘電率を変えることで、キャパシタンスの調整範囲を広くすることができる。なお、絶縁体層は誘電体層に限られず、磁性体など他の絶縁体を絶縁体層として用いることもできる。

【符号の説明】

【 0 0 7 2 】

C 1 , C 2 ... キャパシタ

L 1 ... インダクタ

P m A , P s A ... アンテナ接続ポート (アンテナ接続端)

P m S 1 , P m S 2 , P m S 3 , P m S 4 , P s S 1 , P s S 2 , P s S 3 , P s S 4 ...

接続切替ポート (接続切替端)

P m G n d ... グラウンド接続ポート

1 ... アンテナ整合回路

2 , 3 ... 送信フィルタ回路

6 , 1 4 , 2 4 , 4 6 ... 整合回路

7 , 1 3 ... SAWデュプレクサ

1 0 , 2 0 , 3 0 , 4 0 , 5 0 , 6 0 ... 高周波モジュール

1 1 , 2 1 , 3 1 , 5 1 , 6 1 ... 積層基板

1 1 A ... 誘電体層

1 1 B ... 内層電極

1 1 C ... ビア電極

1 1 D ... 上面電極

1 1 E ... 下面電極

1 2 ... スイッチ IC

1 5 ... 配線部

1 6 A , 1 6 B , 1 6 C , 2 6 B ... ビア配線

1 7 , 6 7 ... 線路配線

1 8 A , 1 8 B , 6 8 A , 6 8 B ... 内層グラウンド電極

1 9 ... インダクタ部

5 9 ... 開口部

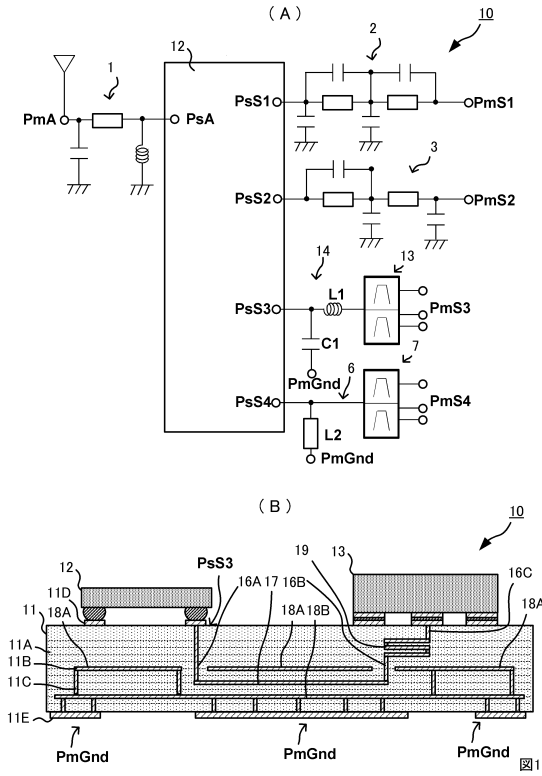
10

20

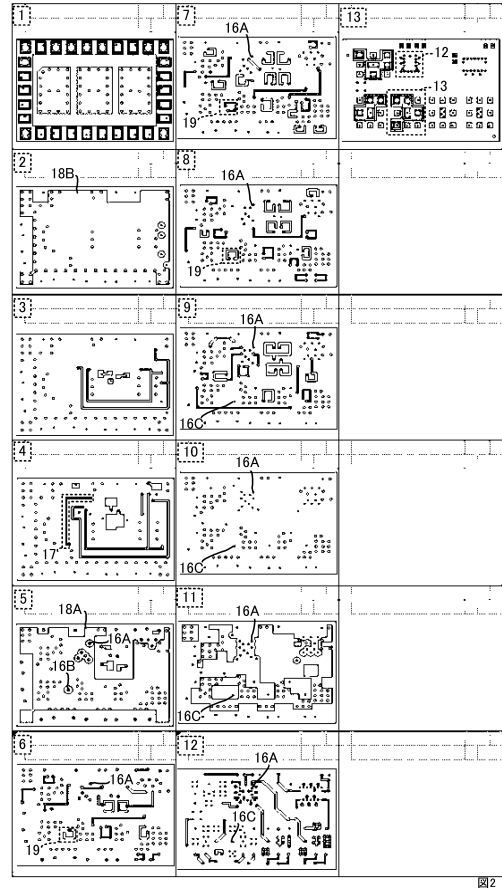
30

40

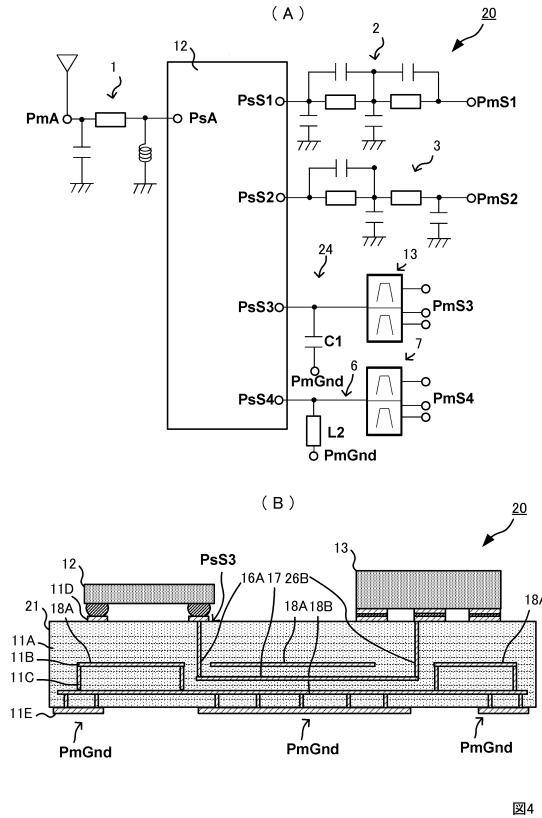
【図1】



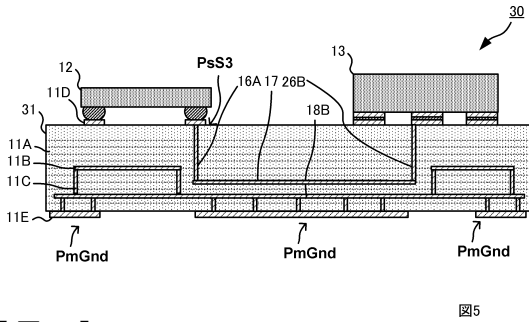
【図2】



【図4】



【図5】



【図6】

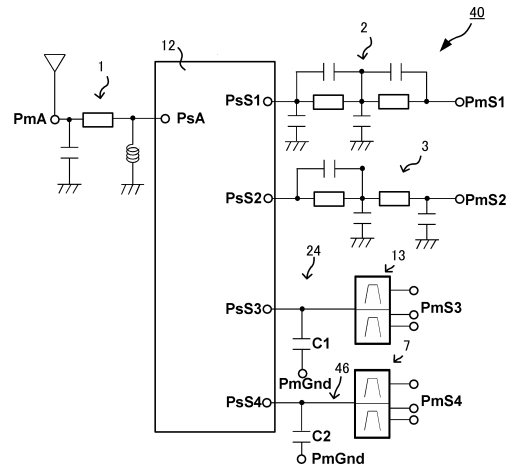


図6

【 図 7 】

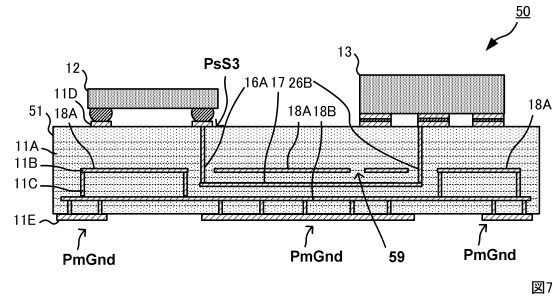


図7

【 図 8 】

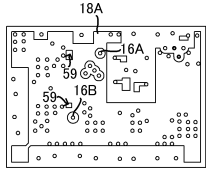


図8

【 図 9 】

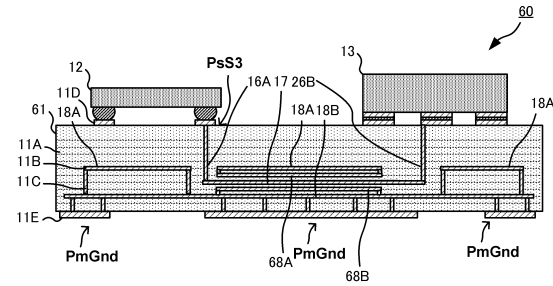


図9

【 図 10 】

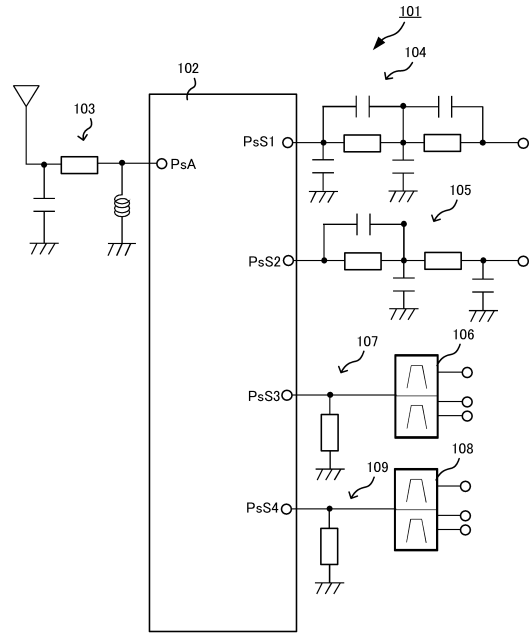


図10

【 図 3 】

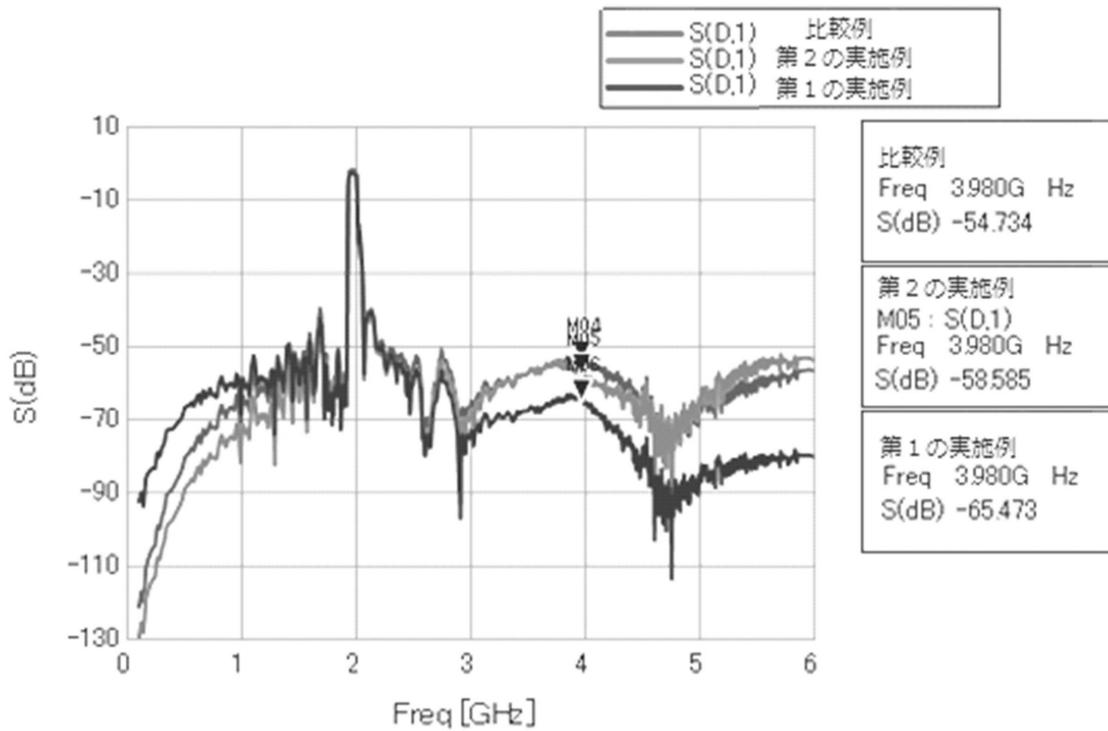


図3

フロントページの続き

- (56)参考文献 特開2005-020154(JP,A)
特開2008-010995(JP,A)
特開2004-153414(JP,A)
特開2003-8393(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04B	1/40
H03H	7/38
H05K	3/46