

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年10月4日(04.10.2018)



(10) 国際公開番号

WO 2018/178798 A1

(51) 国際特許分類:

G09F 9/30 (2006.01) H01L 27/32 (2006.01)
G02F 1/133 (2006.01) H01L 51/50 (2006.01)
G02F 1/1368 (2006.01)

(21) 国際出願番号: PCT/IB2018/051793

(22) 国際出願日: 2018年3月19日(19.03.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2017-060672 2017年3月27日(27.03.2017) JP
特願 2017-074354 2017年4月4日(04.04.2017) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷 3 9 8 Kanagawa (JP).

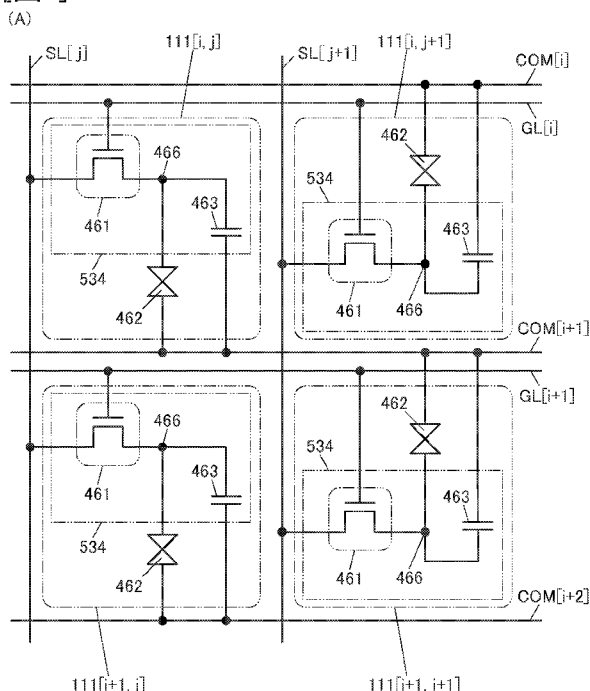
(72) 発明者: 穴戸 英明 (SHISHIDO, Hideaki);
〒2430036 神奈川県厚木市長谷 3 9 8 株式
会社半導体エネルギー研究所内 Kanagawa
(JP). 魚地秀貴(UOCHI, Hideki); 〒2430036 神
奈川県厚木市長谷 3 9 8 株式会社半導体
エネルギー研究所内 Kanagawa (JP). 山崎
舜平(YAMAZAKI, Shunpei); 〒2430036 神奈川
県厚木市長谷 3 9 8 株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,

(54) Title: DISPLAY DEVICE AND METHOD FOR DRIVING DISPLAY DEVICE

(54) 発明の名称: 表示装置および表示装置の駆動方法

[図2]



(57) Abstract: The present invention provides a display device capable of high-speed operation. The display device comprises: a plurality of pixels arranged in m rows and n columns; scanning lines arranged in m rows; video signal lines arranged in n columns; and m+1 common lines. The m+1 common lines extend substantially parallel to the scanning lines arranged in the m rows. Pixels in the xth row (x is an integer greater than or equal to 1 and less than or equal to m - 1) and in the odd numbered columns are electrically connected to the scanning line in the xth row, the video signal lines in the odd numbered columns, and the xth common line, and pixels 111 in the xth row and in the even numbered columns are electrically connected to the scanning line in the xth row, the video signal lines in the even numbered columns, and the (x+1)th common line. Pixels in the mth row and in the odd numbered columns are electrically connected to the scanning line in the mth row, the video signal lines in the odd numbered columns, and the mth common line, and pixels 111 in the mth row and in the even numbered columns are electrically connected to the scanning line in the mth row, the video signal lines in the even numbered columns, and the (m+1)th common line.



QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

(57) 要約: 要約書 高速動作可能な表示装置を提供する。 m 行 n 列に配置された複数の画素と、 m 行の走査線と、 n 列のビデオ信号線と、 $m+1$ 本の共通線と、 を有する表示装置であって、 $m+1$ 本の共通線は、 m 行の走査線と略平行な方向に延在する。 x 行 (x は 1 以上 $m-1$ 以下の整数) 奇数列目の画素を、 x 行目の走査線、 奇数列目のビデオ信号線、 および x 本目の共通線と電氣的に接続し、 x 行偶数列目の画素 $1\ 1\ 1$ を、 x 行目の走査線、 偶数列目のビデオ信号線、 および $x+1$ 本目の共通線と電氣的に接続する。 m 行奇数列目の画素を、 m 行目の走査線、 奇数列目のビデオ信号線、 および m 本目の共通線と電氣的に接続し、 m 行偶数列目の画素 $1\ 1\ 1$ を、 m 行目の走査線、 偶数列目のビデオ信号線、 および $m+1$ 本目の共通線と電氣的に接続する。

明細書

発明の名称

表示装置および表示装置の駆動方法

技術分野

[0001]

本明細書等で開示する発明の一態様は、物、方法、または、製造方法に関する。または、本明細書等で開示する発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関する。特に、半導体装置、表示装置または表示装置の駆動方法に関する。

[0002]

なお、本明細書等において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指す。表示装置（液晶表示装置、発光表示装置など）、投影装置、照明装置、電気光学装置、蓄電装置、記憶装置、半導体回路、撮像装置および電子機器などは、半導体装置と言える場合がある。もしくは、これらは半導体装置を有すると言える場合がある。

背景技術

[0003]

近年、高解像度の表示装置が求められている。例えば家庭用のテレビジョン装置（テレビ、またはテレビジョン受信機ともいう）では、解像度がフルハイビジョン（画素数1920×1080）であるものが主流となっているが、4K（画素数3840×2160）や、8K（画素数7680×4320）のように、高解像度な表示装置の開発が進められている。また、据え置き型の表示装置においては、画面サイズが対角30インチ以上と大型化する傾向にあり、対角60インチ以上さらには対角120インチ以上の画面サイズも視野に入れた開発が行われている。また、表示品位の向上のため、フレーム周波数の向上が求められている。

[0004]

このような要求を実現する表示装置として、アクティブマトリクス型の表示装置が知られている。例えば、表示素子として液晶素子を用いたアクティブマトリクス型の液晶表示装置、表示素子として有機EL（Electro Luminescence）素子などの発光素子を用いたアクティブマトリクス型の発光表示装置などが知られている。

[0005]

アクティブマトリクス型の液晶表示装置では、消費電力の少ない駆動方法としてコモン反転駆動法が知られている。例えば、特許文献1では、コモン反転駆動法とドット反転駆動法を組み合わせた液晶表示装置が開示されている。

[先行技術文献]

[特許文献]

[0006]

[特許文献1] 特開平11-119193号公報

発明の概要

発明が解決しようとする課題

[0007]

しかしながら、特許文献1では、1フレーム期間（特許文献1中の「1フィールド期間」に相当する。）毎に表示部全体のコモン電圧の極性を反転させるため、コモン電圧の書き込み不足（反転不足）が生

じ易い。特に画面サイズが大きい表示装置の場合、表示品位が低下しやすい。加えて、フレーム周波数が高くなるほどコモン電圧の書き込み不足が顕著になるため、フレーム周波数を高くできないなどの問題がある。

[0008]

本発明の一態様は、表示品位が良好な表示装置またはその駆動方法などを提供することを課題の一つとする。または、消費電力の少ない表示装置またはその駆動方法などを提供することを課題の一とする。または、高速動作可能な表示装置またはその駆動方法などを提供することを課題の一とする。または、生産性の良好な表示装置またはその駆動方法などを提供することを課題の一とする。または、信頼性が良好な表示装置またはその駆動方法などを提供することを課題の一つとする。または、新規な表示装置などを提供することを課題の一つとする。または、表示装置の新規な駆動方法などを提供することを課題の一つとする。

[0009]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0010]

(1) 本発明の一態様は、 m 行 n 列 (m および n は、それぞれ2以上の整数) に配置された複数の画素と、 m 行の走査線と、 n 列のビデオ信号線と、 $m+1$ 本の共通線と、を含み、 $m+1$ 本の共通線は、 m 行の走査線と略平行な方向に延在し、複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、 x 行 j 列目 (x は1以上 $m-1$ 以下の整数、 j は1以上 n 以下の整数) の画素は、 x 行目の走査線、 j 列目のビデオ信号線、および x 本目の共通線と電気的に接続され、 x 行 $j+1$ 列目の画素は、 x 行目の走査線、 $j+1$ 列目のビデオ信号線、および $x+1$ 本目の共通線と電気的に接続され、 m 行 j 列目の画素は、 m 行目の走査線、 j 列目のビデオ信号線、および m 本目の共通線と電気的に接続され、 m 行 $j+1$ 列目の画素は、 m 行目の走査線、 $j+1$ 列目のビデオ信号線、および $m+1$ 本目の共通線と電気的に接続されることを特徴とする表示装置である。

[0011]

(2) 本発明の別の態様は、 m 行 n 列に配置された複数の画素と、 m 行の走査線と、 n 列のビデオ信号線と、 $m+1$ 本の共通線と、を含み、 $m+1$ 本の共通線は、 m 行の走査線と略平行な方向に延在し、複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、 x 行 j 列目 (x は1以上 $m-1$ 以下の整数、 j は1以上 n 以下の整数) の画素は、 x 行目の走査線、 j 列目のビデオ信号線、および $x+1$ 本目の共通線と電気的に接続され、 x 行 $j+1$ 列目の画素は、 x 行目の走査線、 $j+1$ 列目のビデオ信号線、および x 本目の共通線と電気的に接続され、 m 行 j 列目の画素は、 m 行目の走査線、 j 列目のビデオ信号線、および $m+1$ 本目の共通線と電気的に接続され、 m 行 $j+1$ 列目の画素は、 m 行目の走査線、 $j+1$ 列目のビデオ信号線、および m 本目の共通線と電気的に接続されることを特徴とする表示装置である。

[0012]

本発明の別の態様は、上記(1)または上記(2)に記載の表示装置において、 p 行目 (p は1以上 $m-2$ 以下の整数) の画素が選択されている期間に、 $p+2$ 本目の共通線に供給される電圧の極性

を反転させることを特徴とする表示装置の駆動方法である。

[0013]

本発明の別の態様は、上記（１）または上記（２）に記載の表示装置において、 $m-1$ 行目の画素が選択されている期間に、１本目の共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法である。

[0014]

本発明の別の態様は、上記（１）または上記（２）に記載の表示装置において、 m 行目の画素が選択されている期間に、１本目の共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法である。

[0015]

本発明の別の態様は、上記（１）または上記（２）に記載の表示装置において、 m 行目の画素が選択されている期間に、２本目の共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法である。

[0016]

（３）本発明の別の態様は、 m 行 n 列（ m および n は、それぞれ４以上の整数）に配置された複数の画素と、 m 行の走査線と、 n 本の第１ビデオ信号線と、 n 本の第２ビデオ信号線と、 $m+1$ 本の共通線と、を含み、 $m+1$ 本の共通線は、 m 行の走査線と略平行な方向に延在し、複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、 x 行 j 列目（ x は１以上 $m-2$ 以下の整数、 j は１以上 n 以下の整数）の画素は、 x 行目の走査線、 j 本目の第１ビデオ信号線、および x 本目の共通線と電氣的に接続され、 $x+1$ 行 j 列目の画素は、 $x+1$ 行目の走査線、 j 本目の第２ビデオ信号線、および $x+1$ 本目の共通線と電氣的に接続され、 x 行 $j+1$ 列目の画素は、 x 行目の走査線、 $j+1$ 本目の第１ビデオ信号線、および $x+1$ 本目の共通線と電氣的に接続され、 $x+1$ 行 $j+1$ 列目の画素は、 $x+1$ 行目の走査線、 $j+1$ 本目の第２ビデオ信号線、および $x+2$ 本目の共通線と電氣的に接続され、 $m-1$ 行 j 列目の画素は、 $m-1$ 行目の走査線、 j 本目の第１ビデオ信号線、および $m-1$ 本目の共通線と電氣的に接続され、 m 行 j 列目の画素は、 m 行目の走査線、 j 本目の第２ビデオ信号線、および m 本目の共通線と電氣的に接続され、 $m-1$ 行 $j+1$ 列目の画素は、 $m-1$ 行目の走査線、 $j+1$ 本目の第１ビデオ信号線、および m 本目の共通線と電氣的に接続され、 m 行 $j+1$ 列目の画素は、 m 行目の走査線、 $j+1$ 本目の第２ビデオ信号線、および $m+1$ 本目の共通線と電氣的に接続されることを特徴とする表示装置である。

[0017]

（４）本発明の別の態様は、 m 行 n 列（ m および n は、それぞれ４以上の整数）に配置された複数の画素と、 m 行の走査線と、 n 本の第１ビデオ信号線と、 n 本の第２ビデオ信号線と、 $m+1$ 本の共通線と、を含み、 $m+1$ 本の共通線は、 m 行の走査線と略平行な方向に延在し、複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、 x 行 j 列目（ x は１以上 $m-2$ 以下の整数、 j は１以上 n 以下の整数）の画素は、 x 行目の走査線、 j 本目の第１ビデオ信号線、および $x+1$ 本目の共通線と電氣的に接続され、 $x+1$ 行 j 列目の画素は、 $x+1$ 行目の走査線、 j 本目の第２ビデオ信号線、および $x+2$ 本目の共通線と電氣的に接続され、 x 行 $j+1$ 列目の画素は、 x 行目の走査線、 $j+1$ 本目の第１ビデオ信号線、および x 本目の共通線と電氣的に接続され、 $x+1$ 行 $j+1$ 列目の画素は、 $x+1$ 行目の走査線、 $j+1$ 本目の第２ビデオ信号線、および $x+1$ 本目の共通線と電氣的に接続され、 $m-1$ 行 j 列目の画素は、 $m-1$ 行目の走査線、 j 本目の第１ビデオ信号線、および m 本目の共

通線と電氣的に接続され、 m 行 j 列目の画素は、 m 行目の走査線、 j 本目の第2ビデオ信号線、および $m+1$ 本目の共通線と電氣的に接続され、 $m-1$ 行 $j+1$ 列目の画素は、 $m-1$ 行目の走査線、 $j+1$ 本目の第1ビデオ信号線、および $m-1$ 本目の共通線と電氣的に接続され、 m 行 $j+1$ 列目の画素は、 m 行目の走査線、 $j+1$ 本目の第2ビデオ信号線、および m 本目の共通線と電氣的に接続されることを特徴とする表示装置である。

[0018]

本発明の別の態様は、上記(3)または上記(4)に記載の表示装置において、 p 行目 (p は1以上 $m-3$ 以下の整数) の画素が選択されている期間に、 $p+2$ 本目の共通線に供給される電圧の極性と、 $p+3$ 本目の共通線に供給される電圧の極性を、それぞれ反転させることを特徴とする表示装置の駆動方法である。

[0019]

本発明の別の態様は、上記(3)または上記(4)に記載の表示装置において、 $m-2$ 行目の画素が選択されている期間に、1 本目の共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法である。

[0020]

本発明の別の態様は、上記(3)または上記(4)に記載の表示装置において、 m 行目の画素が選択されている期間に、1 本目の共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法である。

[0021]

本発明の別の態様は、上記(3)または上記(4)に記載の表示装置において、 m 行目の画素が選択されている期間に、2 本目の共通線に供給される電圧の極性と、3 本目の共通線に供給される電圧の極性と、をそれぞれ反転させることを特徴とする表示装置の駆動方法である。

[0022]

上記表示素子としては、液晶素子などを用いることができる。上記トランジスタの半導体層としては、シリコンまたは金属酸化物などを用いることができる。

発明の効果

[0023]

本発明の態様によれば、表示品位が良好な表示装置またはその駆動方法などを提供できる。または、消費電力の少ない表示装置またはその駆動方法などを提供できる。または、高速動作可能な表示装置またはその駆動方法などを提供できる。または、生産性の良好な表示装置またはその駆動方法などを提供できる。または、信頼性が良好な表示装置またはその駆動方法などを提供できる。または、新規な表示装置などを提供できる。または、表示装置の新規な駆動方法などを提供できる。

[0024]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の態様は、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0025]

[図1] 表示装置を説明する図。

- [図 2] 画素の回路構成例および副画素の組み合わせ例を説明する図。
- [図 3] 表示装置を説明する図。
- [図 4] 表示装置を説明する図。
- [図 5] 表示装置を説明する図。
- [図 6] 表示装置を説明する図。
- [図 7] コモン反転駆動法を説明する図。
- [図 8] 表示装置の動作を説明するタイミングチャート。
- [図 9] 表示装置の動作を説明する図。
- [図 10] 表示装置の動作を説明する図。
- [図 11] 表示装置の動作を説明する図。
- [図 12] 表示装置の動作を説明する図。
- [図 13] 表示装置の動作を説明する図。
- [図 14] 表示装置を説明する図。
- [図 15] 表示装置を説明する図。
- [図 16] 表示装置の動作を説明するタイミングチャート。
- [図 17] 表示装置の動作を説明するタイミングチャート。
- [図 18] 表示装置の動作を説明する図。
- [図 19] 表示装置の動作を説明する図。
- [図 20] 表示装置の動作を説明する図。
- [図 21] 表示装置の動作を説明する図。
- [図 22] 表示装置の動作を説明する図。
- [図 23] 表示装置の動作を説明する図。
- [図 24] 表示装置の動作を説明する図。
- [図 25] 表示装置の動作を説明する図。
- [図 26] 表示装置の動作を説明する図。
- [図 27] 表示装置の動作を説明する図。
- [図 28] トランジスタの構成例を説明する図。
- [図 29] トランジスタの構成例を説明する図。
- [図 30] トランジスタの構成例を説明する図。
- [図 31] トランジスタの構成例を説明する図。
- [図 32] トランジスタの構成例を説明する図。
- [図 33] トランジスタの構成例を説明する図。
- [図 34] トランジスタの構成例を説明する図。
- [図 35] トランジスタの構成例を説明する図。
- [図 36] 表示装置を説明する図。
- [図 37] 表示装置を説明する図。
- [図 38] 電子機器を説明する図。
- [図 39] 電子機器を説明する図。

発明を実施するための形態

[0026]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する場合がある。

[0027]

また、図面などにおいて示す各構成の、位置、大きさ、範囲などは、発明の理解を容易とするため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面などに開示された位置、大きさ、範囲などに限定されない。例えば、実際の製造工程において、エッチングなどの処理により層やレジストマスクなどが意図せずに目減りすることがあるが、発明の理解を容易とするため、省略して示すことがある。

[0028]

また、特に上面図（「平面図」ともいう。）や斜視図などにおいて、発明の理解を容易とするため、一部の構成要素の記載を省略する場合がある。また、一部の隠れ線などの記載を省略する場合がある。

[0029]

本明細書等において、「第1」、「第2」などの序数詞は、構成要素の混同を避けるために付すものであり、工程順または積層順など、なんらかの順番や順位を示すものではない。また、本明細書等において序数詞が付されていない用語であっても、構成要素の混同を避けるため、特許請求の範囲において序数詞が付される場合がある。また、本明細書等において付された序数詞と、特許請求の範囲において付された序数詞が異なる場合がある。また、本明細書等において序数詞が付されている用語であっても、特許請求の範囲などにおいて序数詞を省略する場合がある。

[0030]

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって設けられている場合なども含む。

[0031]

また、「電圧」は、ある電位と、基準の電位（例えばグラウンド電位）との電位差のことを示す場合が多い。よって、「電圧」と「電位」を互いに言い換えることが可能な場合がある。

[0032]

また、本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャネル形成領域を有しており、チャネル形成領域を介して、ソースとドレインとの間に電流を流すことができるものである。なお、本明細書等において、チャネル形成領域とは、電流が主として流れる領域をいう。

[0033]

また、本明細書等に示すトランジスタは、特に断りがない場合、エンハンスメント型（ノーマリーオフ型）の電界効果トランジスタとする。また、本明細書等に示すトランジスタは、特に断りがない場合、nチャネル型のトランジスタとする。よって、そのしきい値電圧（「 V_{th} 」ともいう。）は、特に断りがない場合、0Vよりも大きいものとする。

[0034]

なお、本明細書等において、バックゲートを有するトランジスタの V_{th} とは、特に断りがない場合、バックゲートの電位をソースまたはゲートと同電位としたときの V_{th} をいう。

[0035]

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、nチャネル型トランジスタでは、ソースを基準とした時のゲートとソースの間の電位差（以下、「 V_g 」ともいう。）がしきい値電圧 V_{th} よりも低い状態、pチャネル型トランジスタでは、ゲートとソースの間の電圧 V_g がしきい値電圧 V_{th} よりも高い状態をいう。例えば、nチャネル型のトランジスタのオフ電流とは、 V_g がしきい値電圧（以下、「 V_{th} 」ともいう。）よりも低いときのドレイン電流を言う場合がある。

[0036]

上記オフ電流の説明において、ドレインをソースと読み替えてもよい。つまり、オフ電流は、トランジスタがオフ状態にあるときのソースを流れる電流を言う場合もある。

[0037]

また、本明細書等では、オフ電流と同じ意味で、リーク電流と記載する場合がある。また、本明細書等において、オフ電流とは、例えば、トランジスタがオフ状態にあるときに、ソースとドレインとの間に流れる電流を指す場合がある。

[0038]

また、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等を開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に記載されているものとする。

[0039]

また、本明細書等において、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。よって、「電氣的に接続する」と表現される場合であっても、現実の回路においては、物理的な接続部分がなく、配線が延在しているだけの場合もある。

[0040]

なお、本明細書等において「上」や「下」の用語は、構成要素の位置関係が直上または直下で、かつ、直接接していることを限定するものではない。例えば、「絶縁層A上の電極B」の表現であれば、絶縁層Aの上に電極Bが直接接して設けられている必要はなく、絶縁層Aと電極Bとの間に他の構成要素を含むものを除外しない。

[0041]

また、本明細書において、「平行」とは、明示されている場合を除き、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「略平行」とは、明示されている場合を除き、二つの直線が -30° 以上 30° 以下の角度で配置されている状態をいう。また、「垂直」および「直交」とは、明示されている場合を除き、二つの直線

が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。また、「略垂直」とは、明示されている場合を除き、二つの直線が 60° 以上 120° 以下の角度で配置されている状態をいう。

[0042]

なお、本明細書等において、計数値および計量値に関して「同一」、「同じ」、「等しい」または「均一」（これらの同意語を含む）などと言う場合は、明示されている場合を除き、プラスマイナス20%の誤差を含むものとする。

[0043]

（実施の形態1）

本発明の一態様の表示装置100の構成例について、図面を用いて説明する。

[0044]

<構成例>

図1（A）は、表示装置100の構成例を説明するためのブロック図である。表示装置100は、表示部110、走査線駆動回路121、信号線駆動回路131、信号線駆動回路132、および共通線駆動回路141を有する。なお、走査線駆動回路121、信号線駆動回路131、信号線駆動回路132、および共通線駆動回路141に含まれる回路の総称を、「周辺駆動回路」または「駆動回路」という場合がある。周辺駆動回路には、シフトレジスタ、レベルシフタ、インバータ、ラッチ、アナログスイッチ、論理回路等の様々な回路を用いることができる。

[0045]

図1（B）は、表示部110の一部を示すブロック図である。表示部110は複数の画素111を有する。例えば、 m 行 n 列（ m および n は、2以上の整数。）のマトリクス状に配置された複数の画素111を有する。本明細書などでは、 i 行 j 列目（ i は、1以上 m 以下の整数。 j は、1以上 n 以下の整数。）に位置する画素111を画素111[i , j]と示す。

[0046]

図1（B）では、 i 行 j 列目の画素111が $i+1$ 本目の配線COMと電氣的に接続し、 i 行 $j+1$ 列目の画素111が i 本目の配線COMと電氣的に接続する構成のブロック図を示している。ただし、これに限定されず、 i 行 j 列目の画素111が i 本目の配線COMと電氣的に接続し、 i 行 $j+1$ 列目の画素111が $i+1$ 本目の配線COMと電氣的に接続する構成でもよい。

[0047]

《配線GL》

また、表示装置100は、 m 本の配線GLを有する。 m 本の配線GLのそれぞれは、行方向に延在する。また、 m 本の配線GLのそれぞれは、表示部110において行方向に並ぶ複数の画素111と電氣的に接続する。なお、本明細書などでは、1行目の配線GLを配線GL[1]と示す。また、 m 行目の配線GLを配線GL[m]と示す。また、 i 行目の配線GLを配線GL[i]と示す。

[0048]

配線GLの一端は走査線駆動回路121と電氣的に接続される。走査線駆動回路121は、配線GL[1]から配線GL[m]まで順に選択信号を供給する機能を有する。言い換えると、走査線駆動回路121は、配線GL[1]乃至配線GL[m]を順に走査する機能を有する。配線GL[m]まで走査した後、再び配線GL[1]から順に走査する。

[0049]

配線GLは、走査線駆動回路121から供給される選択信号を画素111に伝える機能を有する。なお、本明細書などにおいて、配線GLを「ゲート線」または「走査線」と呼ぶ場合がある。

[0050]

《配線SL》

また、表示装置100は、 n 本の配線SLを有する。 n 本の配線SLのそれぞれは、列方向（走査方向）に延在する。また、 n 本の配線SLのそれぞれは、表示部110において列方向に並ぶ複数の画素111と電氣的に接続する。本明細書などでは、1列目の配線SLを配線SL[1]と示す。また、 n 列目の配線SLを配線SL[n]と示す。また、 j 列目の配線GLを配線SL[j]と示す。

[0051]

また、配線SLの一端は信号線駆動回路131と電氣的に接続され、配線SLの他端は信号線駆動回路132と電氣的に接続される。よって、信号線駆動回路131と信号線駆動回路132は、表示部110を挟んで向かい合う位置に設けられている。配線SLは、信号線駆動回路131および信号線駆動回路132から供給される画像信号（「ビデオ信号」ともいう。）を画素111に伝える機能を有する。なお、本明細書などにおいて、配線SLを「ソース線」または「信号線」と呼ぶ場合がある。

[0052]

同じ配線SLに、信号線駆動回路131および信号線駆動回路132から同時に画像信号を供給することで、配線SLへの画像信号の供給能力を高めることができる。これにより、配線SLの充放電時間を短くすることができる。よって、解像度が4Kや8K等といった極めて高解像度の表示装置であっても、電界効果移動度の低いトランジスタを用いて動作させることが可能となる。また、画面サイズが対角50インチ以上、対角60インチ以上、または対角70インチ以上の大型の表示装置を実現しやすくなる。なお、目的などに応じて、信号線駆動回路131または信号線駆動回路132の一方を省略してもかまわない。

[0053]

《配線COM》

また、表示装置100は、 $m+1$ 本の配線COMを有する。 $m+1$ 本の配線COMのそれぞれは、行方向に延在する。よって、配線COMは配線GLと略平行に延在する。なお、本明細書などでは、1本目の配線COMを配線COM[1]と示す。また、 $m+1$ 本目の配線COMを配線COM[$m+1$]と示す。また、 i 本目の配線COMを配線COM[i]と示す。配線COMの一端は共通線駆動回路141と電氣的に接続される。共通線駆動回路141は、配線COM[1]から配線COM[$m+1$]まで順に共通電位信号を供給する機能を有する。

[0054]

共通線駆動回路141と走査線駆動回路121は、表示部110を挟んで向かい合う位置に設けられている。配線COMは、共通線駆動回路141から供給される共通電位信号を画素111に伝える機能を有する。なお、本明細書などにおいて、配線COMを「共通線」と呼ぶ場合がある。

[0055]

《画素111と配線COMの接続》

1行目に配列された複数の画素111のうち、奇数列または偶数列の一方の画素111は、1本目の配線COMと電氣的に接続される。また、1行目に配列された複数の画素111のうち、奇数列または偶数列の他方の画素111は、2本目の配線COMと電氣的に接続される。また、 m 行目に配列された複数の画素111のうち、奇数列または偶数列の一方の画素111は、 m 本目の配線COMと電

氣的に接続される。また、 m 行目に配列された複数の画素 1 1 1 のうち、奇数列または偶数列の他方の画素 1 1 1 は、 $m + 1$ 本目の配線 COM と電氣的に接続される。

[0056]

図 1 (B) では、 i 本目の配線 COM が、 $i - 1$ 行 j 列目の画素 1 1 1、 $i - 1$ 行 $j + 2$ 列目の画素 1 1 1、 i 行 $j + 1$ 列目の画素 1 1 1、および i 行 $j + 3$ 列目の画素 1 1 1 と電氣的に接続する例を示している。

[0057]

前述した画素 1 1 1 と配線 COM の接続関係について、より具体的に説明する。

[0058]

[接続例 1]

奇数本目の配線 COM と奇数列の画素 1 1 1 が接続し、偶数本目の配線 COM と偶数列の画素 1 1 1 が接続する場合について説明する。

[0059]

1 行目に配列された複数の画素 1 1 1 のうち、奇数列の画素 1 1 1 は 1 本目の配線 COM と電氣的に接続され、偶数列の画素 1 1 1 は 2 本目の配線 COM と電氣的に接続される。また、2 行目に配列された複数の画素 1 1 1 のうち、奇数列の画素 1 1 1 は 2 本目の配線 COM と電氣的に接続され、偶数列の画素 1 1 1 は 3 本目の配線 COM と電氣的に接続される。また、 m 行目に配列された複数の画素 1 1 1 のうち、奇数列の画素 1 1 1 は m 本目の配線 COM と電氣的に接続され、偶数列の画素 1 1 1 は $m + 1$ 本目の配線 COM と電氣的に接続される。

[0060]

すなわち、 x を 1 以上 $m - 1$ 以下の整数とすると、 x 行奇数列目の画素 1 1 1 は、 x 行目の配線 GL、奇数列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 x 行偶数列目の画素 1 1 1 は、 x 行目の配線 GL、偶数列目の配線 SL、および $x + 1$ 本目の配線 COM と電氣的に接続される。また、 m 行奇数列目の画素 1 1 1 は、 m 行目の配線 GL、奇数列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 m 行偶数列目の画素 1 1 1 は、 m 行目の配線 GL、偶数列目の配線 SL、および $m + 1$ 本目の配線 COM と電氣的に接続される。

[0061]

また、 y を 0 以上の整数とすると、 x 行 $2y + 1$ 列目の画素 1 1 1 は、 x 行目の配線 GL、 $2y + 1$ 列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 x 行 $2y + 2$ 列目の画素 1 1 1 は、 x 行目の配線 GL、 $2y + 2$ 列目の配線 SL、および $x + 1$ 本目の配線 COM と電氣的に接続される。また、 m 行 $2y + 1$ 列目の画素 1 1 1 は、 m 行目の配線 GL、 $2y + 1$ 列目の配線 SL、および m 本目の配線 COM と電氣的に接続され、 m 行 $2y + 2$ 列目の画素 1 1 1 は、 m 行目の配線 GL、 $2y + 2$ 列目の配線 SL、および $m + 1$ 本目の配線 COM と電氣的に接続される。

[0062]

[接続例 2]

奇数本目の配線 COM と偶数列の画素 1 1 1 が接続し、偶数本目の配線 COM と奇数列の画素 1 1 1 が接続する場合について説明する。

[0063]

1 行目に配列された複数の画素 1 1 1 のうち、偶数列の画素 1 1 1 は 1 本目の配線 COM と電氣的に接続され、奇数列の画素 1 1 1 は 2 本目の配線 COM と電氣的に接続される。また、2 行目に配列さ

れた複数の画素 1 1 1 のうち、偶数列の画素 1 1 1 は 2 本目の配線 COM と電氣的に接続され、奇数列の画素 1 1 1 は 3 本目の配線 COM と電氣的に接続される。また、 m 行目に配列された複数の画素 1 1 1 のうち、偶数列の画素 1 1 1 は m 本目の配線 COM と電氣的に接続され、奇数列の画素 1 1 1 は $m + 1$ 本目の配線 COM と電氣的に接続される。

[0064]

すなわち、 x を 1 以上 $m - 1$ 以下の整数とすると、 x 行偶数列目の画素 1 1 1 は、 x 行目の配線 GL、偶数列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 x 行奇数列目の画素 1 1 1 は、 x 行目の配線 GL、奇数列目の配線 SL、および $x + 1$ 本目の配線 COM と電氣的に接続される。また、 m 行偶数列目の画素 1 1 1 は、 m 行目の配線 GL、偶数列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 m 行奇数列目の画素 1 1 1 は、 m 行目の配線 GL、奇数列目の配線 SL、および $m + 1$ 本目の配線 COM と電氣的に接続される。

[0065]

また、 y を 0 以上の整数とすると、 x 行 $2y + 2$ 列目の画素 1 1 1 は、 x 行目の配線 GL、 $2y + 2$ 列目の配線 SL、および x 本目の配線 COM と電氣的に接続され、 x 行 $2y + 1$ 列目の画素 1 1 1 は、 x 行目の配線 GL、 $2y + 1$ 列目の配線 SL、および $x + 1$ 本目の配線 COM と電氣的に接続される。また、 m 行 $2y + 2$ 列目の画素 1 1 1 は、 m 行目の配線 GL、 $2y + 2$ 列目の配線 SL、および m 本目の配線 COM と電氣的に接続され、 m 行 $2y + 1$ 列目の画素 1 1 1 は、 m 行目の配線 GL、 $2y + 1$ 列目の配線 SL、および $m + 1$ 本目の配線 COM と電氣的に接続される。

[0066]

《画素 1 1 1 の構成例》

図 2 は、画素 1 1 1 に用いることができる回路構成例を示している。画素 1 1 1 は、画素回路 5 3 4 および表示素子 4 6 2 を有する。

[0067]

〔表示素子〕

表示素子 4 6 2 には、様々な表示素子を用いることが出来る。表示素子の一例としては、EL (エレクトロルミネッセンス) 素子 (有機 EL 素子、無機 EL 素子、または、有機物および無機物を含む EL 素子)、LED (白色 LED、赤色 LED、緑色 LED、青色 LED など)、トランジスタ (電流に応じて発光するトランジスタ)、電子放出素子、液晶素子、電子インク、電気泳動素子、GLV (グレーティングライトバルブ)、MEMS (マイクロ・エレクトロ・メカニカル・システム) を用いた表示素子、DMD (デジタルマイクロミラーデバイス)、DMS (デジタル・マイクロ・シャッター)、MIRASOL (登録商標)、IMOD (インターフェロメトリック・モジュレーション) 素子、シャッター方式の MEMS 表示素子、光干渉方式の MEMS 表示素子、エレクトロウェットティング素子、圧電セラミックディスプレイ、カーボンナノチューブを用いた表示素子、など、電氣的または磁氣的作用により、コントラスト、輝度、反射率、透過率などが変化する表示媒体を有するものがある。また、表示素子として量子ドットを用いてもよい。

[0068]

なお、表示素子 4 6 2 として EL 素子を用いた表示装置の一例としては、EL ディスプレイなどがある。電子放出素子を用いた表示装置の一例としては、FED (フィールドエミッションディスプレイ) 又は SED 方式平面型ディスプレイ (SED: Surface-conduction Electron-emitter Display) などがある。量子ドットを用いた表示装置の一例として

は、量子ドットディスプレイなどがある。液晶素子を用いた表示装置の一例としては、液晶ディスプレイ（透過型液晶ディスプレイ、半透過型液晶ディスプレイ、反射型液晶ディスプレイ、直視型液晶ディスプレイ、投射型液晶ディスプレイ）などがある。電子インク、電子粉流体（登録商標）、又は電気泳動素子を用いた表示装置の一例としては、電子ペーパーなどがある。また、表示装置はPDP（プラズマディスプレイパネル）であってもよい。また、表示装置は網膜走査型の投影装置であってもよい。また、マイクロLEDを用いた表示装置であってもよい。

[0069]

液晶素子は、液晶の光学的変調作用によって光の透過または非透過を制御する素子である。液晶の光学的変調作用は、液晶にかかる電界（横方向の電界、縦方向の電界または／および斜め方向の電界を含む）によって制御される。表示素子462として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スメクチック相、キュービック相、カイラルネマチック相、等方相を示す。

[0070]

液晶材料としては、ポジ型の液晶、またはネガ型の液晶のいずれを用いてもよく、適用するモードや設計に応じて最適な液晶材料を用いればよい。

[0071]

液晶の配向を制御するため、配向膜を設けることができる。なお、横電界方式を採用する場合、配向膜を用いないブルー相（Blue Phase）を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために数重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が短く、光学的等方性である。また、ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、配向処理が不要であり、かつ、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。

[0072]

なお、液晶素子にゲストーホストモードで動作する液晶材料を用いることにより、光拡散層や偏光板などの機能性部材を省略することができる。よって、表示装置の生産性を高めることができる。また、偏光板などの機能性部材を設けないことにより、表示部110の表示素子462の反射輝度や透過光量などを高めることができる。よって、表示装置の視認性を高めることができる。

[0073]

また、円偏光板を用いる反射型の液晶表示装置のオン状態とオフ状態の切り替え（明状態と暗状態の切り替え）は、液晶分子の長軸を基板と略垂直な方向にそろえるか、基板と略水平な方向にそろえるか、によって行なわれる。一般に、IPS（In-Plane-Switching）モードなどの横電界方式で動作する液晶素子は、オン状態およびオフ状態ともに液晶分子の長軸が基板と略水平な方向にそろえるため、反射型の液晶表示装置に用いることが難しい。

[0074]

VA-IPSモードで動作する液晶素子は、横電界方式で動作し、かつ、オン状態とオフ状態の切り

替えを、液晶分子の長軸を基板と略垂直な方向にそろえるか、基板と略水平な方向にそろえるか、によって行なわれる。このため、反射型の液晶表示装置に横電界方式で動作する液晶素子を用いる場合は、VA-IPS (Vertical Alignment In-Plane-Switching) モードで動作する液晶素子を用いることが好ましい。

[0075]

また、画素111をいくつかの領域に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。

[0076]

また、液晶材料の固有抵抗は、 $1 \times 10^9 \Omega \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \Omega \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \Omega \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、 20°C で測定した値とする。

[0077]

なお、半透過型液晶ディスプレイや反射型液晶ディスプレイを実現する場合には、画素電極の一部、または、全部が、反射電極としての機能を有するようにすればよい。例えば、画素電極の一部、または、全部が、アルミニウム、銀、などを有するようにすればよい。さらに、その場合、反射電極の下に、SRAMなどの記憶回路を設けることも可能である。これにより、さらに、消費電力を低減することができる。

[0078]

なお、LEDを用いる場合、LEDの電極や窒化物半導体の下に、グラフェンやグラファイトを配置してもよい。グラフェンやグラファイトは、複数の層を重ねて、多層膜としてもよい。このように、グラフェンやグラファイトを設けることにより、その上に、窒化物半導体、例えば、結晶を有するn型Ga_{0.5}N半導体層などを容易に成膜することができる。さらに、その上に、結晶を有するp型Ga_{0.5}N半導体層などを設けて、LEDを構成することができる。なお、グラフェンやグラファイトと、結晶を有するn型Ga_{0.5}N半導体層との間に、AlN層を設けてもよい。なお、LEDが有するGa_{0.5}N半導体層は、MOCVDで成膜してもよい。ただし、グラフェンを設けることにより、LEDが有するGa_{0.5}N半導体層は、スパッタ法で成膜することも可能である。

[0079]

[画素回路]

[液晶表示装置用画素回路の一例]

図2(A)に示す画素回路534は、トランジスタ461と、容量素子463と、を有する。また、図2(A)に示す画素回路534は、表示素子462として機能できる液晶素子が電氣的に接続されている。

[0080]

表示素子462の一对の電極の一方の電位は、画素回路534の仕様に応じて適宜設定される。例えば、表示素子462の一对の電極の一方に、共通の電位（コモン電位）を与えてもよいし、後述する容量線CLと同電位としてもよい。また、表示素子462の一对の電極の一方に、画素532毎に異なる電位を与えてもよい。表示素子462の一对の電極の他方はノード466に電氣的に接続されている。表示素子462は、ノード466に書き込まれるデータにより配向状態が設定される。

[0081]

液晶素子の駆動方法としては、例えば、TN (Twisted Nematic) モード、STN (S

uper Twisted Nematic) モード、VA (Vertical Alignment) モード、ASM (Axially Symmetric Aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (AntiFerroelectric Liquid Crystal) モード、MVA (Multi Vertical Domain) モード、PVA (Patterned Vertical Alignment) モード、IPSモード、FFS (Fringe Field Switching) モード、VA-IPSモード、またはTBA (Transverse Bend Alignment) モードなどを用いてもよい。また、液晶素子の駆動方法としては、上述した駆動方法の他、ECB (Electrically Controlled Birefringence) モード、PDLC (Polymer Dispersed Liquid Crystal) モード、PNLC (Polymer Network Liquid Crystal) モード、ゲストホストモードなどがある。ただし、これに限定されず、液晶素子およびその駆動方式として様々なものを用いることができる。

[0082]

i 行 j 列目の画素回路 534 において、トランジスタ 461 のソースおよびドレインの一方は、配線 SL[j] に電氣的に接続され、他方はノード 466 に電氣的に接続される。トランジスタ 461 のゲートは、配線 GL[i] に電氣的に接続される。配線 SL[j] からはビデオ信号が供給される。トランジスタ 461 は、ノード 466 へのビデオ信号の書き込みを制御する機能を有する。

[0083]

容量素子 463 の一対の電極の一方は、配線 COM[i+1] に電氣的に接続され、他方は、ノード 466 に電氣的に接続される。容量素子 463 は、ノード 466 に書き込まれたデータを保持する保持容量としての機能を有する。

[0084]

例えば、図 2 (A) の画素回路 534 を有する表示装置 100 では、走査線駆動回路 121 により各行の画素回路 534 を順次選択し、トランジスタ 461 をオン状態にしてノード 466 にビデオ信号を書き込む。

[0085]

ノード 466 にビデオ信号が書き込まれた画素回路 534 は、トランジスタ 461 がオフ状態になることで保持状態になる。これを行毎に順次行うことにより、表示部 110 に画像を表示できる。

[0086]

また、i 行 j+1 列目の画素回路 534 において、トランジスタ 461 のソースおよびドレインの一方は、配線 SL[j+1] に電氣的に接続され、他方はノード 466 に電氣的に接続される。トランジスタ 461 のゲートは、配線 GL[i] に電氣的に接続される。配線 SL[j+1] からはビデオ信号が供給される。トランジスタ 461 は、ノード 466 へのビデオ信号の書き込みを制御する機能を有する。

[0087]

また、i 行 j+1 列目の画素回路 534 において、容量素子 463 の一対の電極の一方は、配線 COM[i] に電氣的に接続され、他方は、ノード 466 に電氣的に接続される。容量素子 463 は、ノード 466 に書き込まれたデータを保持する保持容量としての機能を有する。

[0088]

また、図2 (B) に示すように、トランジスタ461にバックゲートを有するトランジスタを用いてもよい。図2 (B) に示すトランジスタ461は、ゲートがバックゲートと電氣的に接続されている。よって、ゲートとバックゲートが常に同じ電位となる。

[0089]

画素111は副画素として機能できる。図2 (C) に示すように、少なくとも3つの画素111をまとめて1つの画素112として機能させることで、フルカラー表示を実現することができる。3つの画素111は、それぞれが赤色光 (R)、緑色光 (G)、または青色光 (B) の、透過率、反射率、または発光光量などを制御する。なお、3つの画素111で制御する光の色は赤、緑、青の組み合わせに限らず、黄 (Y)、シアン (C)、マゼンタ (M) であってもよい。

[0090]

また、図2 (D) に示すように、赤色光、緑色光、青色光を制御する画素に、白色光 (W) を制御する画素111を加えて、4つの画素111をまとめて1つの画素112として機能させてもよい。白色光を制御する画素111を加えることで、表示画像の輝度を高めることができる。

[0091]

また、白色光 (W) を制御する画素111に代えて黄色光 (Y) を制御する画素111を設けてもよい。また、黄 (Y)、シアン (C)、マゼンタ (M)、白 (W) の光を制御する画素111を組み合わせてもよい。

[0092]

また、1つの画素112として機能させる画素111を増やし、赤、緑、青、黄、シアン、およびマゼンタを適宜組み合わせることで、より豊かな中間調表現を実現できる。

[0093]

また、異なる色の光を制御する画素111を組み合わせることで、さまざまな規格の色域を再現することができる。例えば、テレビ放送で使われるPAL (Phase Alternating Line) 規格およびNTSC (National Television System Committee) 規格、パーソナルコンピュータ、デジタルカメラ、プリンタなどの電子機器に用いる表示装置で広く使われているsRGB (standard RGB) 規格およびAdobe RGB規格、HDTV (High Definition Television、ハイビジョンともいう) で使われるITU-R BT. 709 (International Telecommunication Union Radiocommunication Sector Broadcasting Service (Television) 709) 規格、デジタルシネマ映写で使われるDCI-P3 (Digital Cinema Initiatives P3) 規格、UHDTV (Ultra High Definition Television、スーパーハイビジョンともいう) で使われるITU-R BT. 2020 (REC. 2020 (Recommendation 2020)) 規格などの色域を再現することができる。

[0094]

画素112を1920×1080のマトリクス状に配置すると、いわゆるフルハイビジョン (「2K解像度」、「2K1K」、または「2K」などとも言われる。) の解像度で表示可能な表示装置100を実現することができる。また、例えば、画素112を3840×2160のマトリクス状に配置すると、いわゆるウルトラハイビジョン (「4K解像度」、「4K2K」、または「4K」などとも言われる。)

の解像度で表示可能な表示装置 100 を実現することができる。また、例えば、画素 112 を 7680×4320 のマトリクス状に配置すると、いわゆるスーパーハイビジョン（「8K 解像度」、「8K 4K」、または「8K」などとも言われる。）の解像度で表示可能な表示装置 100 を実現することができる。画素 112 を増やすことで、16K や 32K の解像度で表示可能な表示装置 100 を実現することも可能である。

[0095]

<変形例>

表示装置 100 の変形例について図面を用いて説明する。なお、説明の繰り返しを低減するため、主に表示装置 100 と異なる部分について説明する。

[0096]

《変形例 1》

図 3 (A) は、表示装置 100 A の構成例を説明するためのブロック図である。表示装置 100 A は、表示部 110 を挟んで走査線駆動回路 121 と向かい合う位置に走査線駆動回路 122 を有する。また、配線 GL の一端は走査線駆動回路 121 と電氣的に接続され、配線 GL の他端は走査線駆動回路 122 と電氣的に接続される。走査線駆動回路 122 は、走査線駆動回路 121 と同様の機能を有する。同じ配線 GL に、走査線駆動回路 121 および走査線駆動回路 122 から同時に選択信号を供給することで、配線 GL への選択信号の供給能力を高めることができる。

[0097]

なお、図 3 (A) では、走査線駆動回路 122 を表示部 110 と共通線駆動回路 141 の間に設けているが、共通線駆動回路 141 を表示部 110 と走査線駆動回路 122 の間に設けてもよい。また、共通線駆動回路 141 が走査線駆動回路 122 の機能を有していてもよい。また、走査線駆動回路 122 が共通線駆動回路 141 の機能を有していてもよい。

[0098]

《変形例 2》

図 3 (B) は、表示装置 100 B の構成例を説明するためのブロック図である。表示装置 100 B は、表示装置 A の構成に加えて、表示部 110 を挟んで共通線駆動回路 141 と向かい合う位置に共通線駆動回路 142 を有する。また、配線 COM の一端は共通線駆動回路 141 と電氣的に接続され、配線 COM の他端は共通線駆動回路 142 と電氣的に接続される。共通線駆動回路 142 は、共通線駆動回路 141 と同様の機能を有する。同じ配線 COM に、共通線駆動回路 141 および共通線駆動回路 142 から同時に共通電位信号を供給することで、配線 COM への共通電位信号の供給能力を高めることができる。

[0099]

なお、図 3 (B) では、走査線駆動回路 121 を表示部 110 と共通線駆動回路 142 の間に設けているが、共通線駆動回路 142 を表示部 110 と走査線駆動回路 121 の間に設けてもよい。また、共通線駆動回路 142 が走査線駆動回路 121 の機能を有していてもよい。また、走査線駆動回路 121 が共通線駆動回路 142 の機能を有していてもよい。

[0100]

《変形例 3》

図 4 (A) は、表示装置 100 C の構成例を説明するためのブロック図である。表示装置 100 C は、表示部 110 を上下に分割した構成を有する。図 4 (A) では、表示部 110 の上側（走査方向の上

流側)を表示部110a、表示部110の下側(走査方向の下流側)を表示部110bと示している。

[0101]

表示装置100Cは、n本の配線SLaと、n本の配線SLbと、を有する。n本の配線SLaのそれぞれは、走査方向(列方向)に延在し、表示部110aにおいて列方向に並ぶ複数の画素111と電氣的に接続する。また、n本の配線SLbのそれぞれは、走査方向(列方向)に延在し、表示部110bにおいて列方向に並ぶ複数の画素111と電氣的に接続する。配線SLaおよび配線SLbは、配線SLと同様の機能および構造を有する。すなわち、表示装置100Cは、配線SLを配線SLaと配線SLbに分割した構成を有する。

[0102]

走査方向の上流側の配線GLと走査方向の上流側の配線COMは表示部110aと電氣的に接続される。走査方向の下流側の配線GLと走査方向の下流側の配線COMは表示部110bと電氣的に接続される。

[0103]

図4(A)では、表示部110aにおいて1列目の画素111と電氣的に接続する配線SLaを配線SLa[1]と示している。また、j列目の画素111と電氣的に接続する配線SLaを配線SLa[j]と示している。また、n列目の画素111と電氣的に接続する配線SLaを配線SLa[n]と示している。

[0104]

また、表示部110bにおいて1列目の画素111と電氣的に接続する配線SLbを配線SLb[1]と示している。また、j列目の画素111と電氣的に接続する配線SLbを配線SLb[j]と示している。また、n列目の画素111と電氣的に接続する配線SLbを配線SLb[n]と示している。また、配線SLaの一端は信号線駆動回路131と電氣的に接続され、配線SLbの一端は信号線駆動回路132と電氣的に接続される。

[0105]

配線SLを、配線SLaと配線SLbに2分割することで、配線1本あたりの配線抵抗と寄生容量をそれぞれ1/2とすることができる。よって、ビデオ信号の遅延やなまりに与える影響(時定数)を1/4に低減することができる。すなわち、表示装置の表示品位を高めることができる。また、ビデオ信号を画素111に書き込む時間を短くすることができるため、フレーム周波数を高めることができる。また、信号線駆動回路の出力負荷が軽減されるため、表示装置の信頼性を高めることができる。

[0106]

《変形例4》

図4(B)は、表示装置100Dの構成例を説明するためのブロック図である。表示装置100Dは、表示装置100Cを変形した構成を有する。表示装置100Dは、走査線駆動回路121a、走査線駆動回路121b、共通線駆動回路141a、および共通線駆動回路141bを有する。走査線駆動回路121aおよび走査線駆動回路121bは、走査線駆動回路121と同様の機能を有する。共通線駆動回路141aおよび共通線駆動回路141bは、共通線駆動回路141と同様の機能を有する。

[0107]

また、表示装置100Dは、m本の配線GLa、m本の配線GLb、m+1本の配線COMa、およびm+1本の配線COMbを有する。配線GLaおよび配線GLbは、配線GLと同様の機能および構造を有する。配線COMaおよび配線COMbは、配線COMと同様の機能および構造を有する。

[0108]

m本の配線GLaのそれぞれは行方向に延在し、表示部110aにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線GLaの一端は走査線駆動回路121aと電氣的に接続される。表示部110aにおいて1行目の画素111と電氣的に接続する配線GLaを配線GLa[1]と示し、m行目の画素111と電氣的に接続する配線GLaを配線GLa[m]と示している。走査線駆動回路121aは、配線GLa[1]から配線GLa[m]まで順に選択信号を供給する機能を有する。

[0109]

m本の配線GLbのそれぞれは行方向に延在し、表示部110bにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線GLbの一端は走査線駆動回路121bと電氣的に接続される。表示部110bにおいて1行目の画素111と電氣的に接続する配線GLbを配線GLb[1]と示し、m行目の画素111と電氣的に接続する配線GLbを配線GLb[m]と示している。走査線駆動回路121bは、配線GLb[1]から配線GLb[m]まで順に選択信号を供給する機能を有する。

[0110]

m+1本の配線COMaのそれぞれは行方向に延在し、表示部110aにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線COMaの一端は共通線駆動回路141aと電氣的に接続される。表示部110aにおいて1本目の配線COMaを配線COMa[1]と示し、m+1本目の配線COMaを配線COMa[m+1]と示している。共通線駆動回路141aは、配線COMa[1]から配線COMa[m+1]まで順に選択信号を供給する機能を有する。

[0111]

m+1本の配線COMbのそれぞれは行方向に延在し、表示部110bにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線COMbの一端は共通線駆動回路141bと電氣的に接続される。表示部110bにおいて1本目の配線COMbを配線COMb[1]と示し、m+1本目の配線COMbを配線COMb[m+1]と示している。共通線駆動回路141bは、配線COMb[1]から配線COMb[m+1]まで順に選択信号を供給する機能を有する。

[0112]

表示部110aに対して走査線駆動回路121aおよび共通線駆動回路141aを設け、表示部110bに対して走査線駆動回路121bおよび共通線駆動回路141bを設けることで、表示部110aと表示部110bを独立して動作させることができる。また、表示部110aが有する画素111と表示部110bが有する画素111に、ビデオ信号を同時に書き込むことができるため、表示部110全体のフレーム周波数を高めることができる。

[0113]

《変形例5》

図5(A)は、表示装置100Eの構成例を説明するためのブロック図である。表示装置100Eは、表示装置100Bを変形した構成を有する。表示装置100Eは、表示部110を左右に分割した構成を有する。図5(A)では、表示部110の左側（走査線駆動回路121側）を表示部110a、表示部110の右側（走査線駆動回路122側）を表示部110bと示している。

[0114]

また、表示装置100Eは、m本の配線GLa、m本の配線GLb、m+1本の配線COMa、およびm+1本の配線COMbを有する。

[0115]

m本の配線GLaのそれぞれは行方向に延在し、表示部110aにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線GLaの一端は走査線駆動回路121と電氣的に接続される。走査線駆動回路121は、配線GLa[1]から配線GLa[m]まで順に選択信号を供給する機能を有する。

[0116]

m本の配線GLbのそれぞれは行方向に延在し、表示部110bにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線GLbの一端は走査線駆動回路122と電氣的に接続される。走査線駆動回路122は、配線GLb[1]から配線GLb[m]まで順に選択信号を供給する機能を有する。

[0117]

m+1本の配線COMaのそれぞれは行方向に延在し、表示部110aにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線COMaの一端は共通線駆動回路142と電氣的に接続される。共通線駆動回路142は、配線COMa[1]から配線COMa[m+1]まで順に選択信号を供給する機能を有する。

[0118]

m+1本の配線COMbのそれぞれは行方向に延在し、表示部110bにおいて行方向に並ぶ複数の画素111と電氣的に接続する。配線COMbの一端は共通線駆動回路141と電氣的に接続される。共通線駆動回路141は、配線COMb[1]から配線COMb[m+1]まで順に選択信号を供給する機能を有する。

[0119]

配線GLaおよび配線GLbは、配線GLと同様の機能および構造を有する。すなわち、表示装置100Eは、配線GLを配線GLaと配線GLbに分割した構成を有する。

[0120]

配線COMaおよび配線COMbは、配線COMと同様の機能および構造を有する。すなわち、表示装置100Eは、配線COMを配線COMaと配線COMbに分割した構成を有する。

[0121]

配線GLを、配線GLaと配線GLbに2分割することで、配線1本あたりの配線抵抗と寄生容量をそれぞれ1/2とすることができる。配線COMを、配線COMaと配線COMbに2分割することで、配線1本あたりの配線抵抗と寄生容量をそれぞれ1/2とすることができる。よって、信号の遅延やなまりに与える影響（時定数）を1/4に低減することができる。すなわち、表示装置の表示品位を高めることができる。また、フレーム周波数を高めることができる。また、走査線駆動回路および共通線駆動回路の出力負荷が軽減されるため、表示装置の信頼性を高めることができる。

[0122]

《変形例6》

図5(B)は、表示装置100Fの構成例を説明するためのブロック図である。表示装置100Fは、表示装置100Eを変形した構成を有する。

[0123]

表示装置100Fは信号線駆動回路131a、信号線駆動回路131b、信号線駆動回路132a、および信号線駆動回路132bを有する。信号線駆動回路131aおよび信号線駆動回路131bは、信号線駆動回路131と同様の機能を有する。信号線駆動回路132aおよび信号線駆動回路132

bは、信号線駆動回路132と同様の機能を有する。

[0124]

表示装置100Fは、n本の配線SLaおよびn本の配線SLbを有する。n本の配線SLaのそれぞれは、走査方向（列方向）に延在し、表示部110aにおいて列方向に並ぶ複数の画素111と電氣的に接続する。また、配線SLaの一端は信号線駆動回路131aと電氣的に接続され、他端は信号線駆動回路132aと電氣的に接続される。

[0125]

また、n本の配線SLbのそれぞれは、走査方向（列方向）に延在し、表示部110bにおいて列方向に並ぶ複数の画素111と電氣的に接続する。また、配線SLbの一端は信号線駆動回路131bと電氣的に接続され、他端は信号線駆動回路132bと電氣的に接続される。配線SLaおよび配線SLbは、配線SLと同様の機能および構造を有する。

[0126]

表示部110aに対して信号線駆動回路131aおよび信号線駆動回路132aを設け、表示部110bに対して信号線駆動回路131bおよび信号線駆動回路132bを設けることで、表示部110aと表示部110bを独立して動作させることができる。また、表示部110aが有する画素111と表示部110bが有する画素111に、ビデオ信号を同時に書き込むことができるため、表示部110全体のフレーム周波数を高めることができる。

[0127]

《変形例7》

図6(A)は、表示装置100Gの構成例を説明するためのブロック図である。表示装置100Gは、表示装置100Fを変形した構成を有する。表示装置100Gは、表示部110a、表示部110b、表示部110c、および表示部110dを有する。表示装置100Gは、表示装置100Fにおける表示部110aと表示部110bを、それぞれ上下に2分割した構成を有する。

[0128]

走査方向の上流側の配線GLaと走査方向の上流側の配線COMaは、表示部110aにおいて行方向に並ぶ複数の画素111と電氣的に接続される。走査方向の下流側の配線GLaと走査方向の下流側の配線COMaは、表示部110cにおいて行方向に並ぶ複数の画素111と電氣的に接続される。走査方向の上流側の配線GLbと走査方向の上流側の配線COMbは、表示部110bにおいて行方向に並ぶ複数の画素111と電氣的に接続される。走査方向の下流側の配線GLbと走査方向の下流側の配線COMbは、表示部110dにおいて行方向に並ぶ複数の画素111と電氣的に接続される。

[0129]

また、表示装置100Gは、n本の配線SLa、n本の配線SLb、n本の配線SLc、およびn本の配線SLdを有する。配線SLa、配線SLb、配線SLc、および配線SLdは、配線SLと同様の機能および構造を有する。すなわち、表示装置100Gは、配線SLを配線SLaと配線SLcに分割した構成を有する。また、表示装置100Gは、配線SLを配線SLbと配線SLdに分割した構成を有する。

[0130]

n本の配線SLaのそれぞれは、走査方向（列方向）に延在し、表示部110aにおいて列方向に並ぶ複数の画素111と電氣的に接続する。また、n本の配線SLbのそれぞれは、走査方向（列方向）に延在し、表示部110bにおいて列方向に並ぶ複数の画素111と電氣的に接続する。また、n本

の配線 S L c のそれぞれは、走査方向（列方向）に延在し、表示部 1 1 0 c において列方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。また、n 本の配線 S L d のそれぞれは、走査方向（列方向）に延在し、表示部 1 1 0 d において列方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。

[0 1 3 1]

また、配線 S L a の一端は信号線駆動回路 1 3 1 a と電氣的に接続される。配線 S L b の一端は信号線駆動回路 1 3 1 b と電氣的に接続される。配線 S L c の一端は信号線駆動回路 1 3 2 a と電氣的に接続される。配線 S L d の一端は信号線駆動回路 1 3 2 b と電氣的に接続される。

[0 1 3 2]

配線 S L を、配線 S L a と配線 S L c に 2 分割することで、配線 1 本あたりの配線抵抗と寄生容量をそれぞれ $1/2$ とすることができる。また、配線 S L を、配線 S L b と配線 S L d に 2 分割することで、配線 1 本あたりの配線抵抗と寄生容量をそれぞれ $1/2$ とすることができる。よって、ビデオ信号の遅延やなまりに与える影響（時定数）を $1/4$ に低減することができる。すなわち、表示装置の表示品位を高めることができる。また、ビデオ信号を画素 1 1 1 に書き込む時間を短くすることができるため、フレーム周波数を高めることができる。また、信号線駆動回路の出力負荷が軽減されるため、表示装置の信頼性を高めることができる。

[0 1 3 3]

《変形例 8》

図 6 (B) は、表示装置 1 0 0 H の構成例を説明するためのブロック図である。表示装置 1 0 0 H は、表示装置 1 0 0 G を変形した構成を有する。

[0 1 3 4]

表示装置 1 0 0 H は、走査線駆動回路 1 2 1 a、走査線駆動回路 1 2 1 b、走査線駆動回路 1 2 2 a、走査線駆動回路 1 2 2 b、共通線駆動回路 1 4 1 a、共通線駆動回路 1 4 1 b、共通線駆動回路 1 4 2 a、および共通線駆動回路 1 4 2 b を有する。走査線駆動回路 1 2 1 a および走査線駆動回路 1 2 1 b は、走査線駆動回路 1 2 1 と同様の機能を有する。走査線駆動回路 1 2 2 a および走査線駆動回路 1 2 2 b は、走査線駆動回路 1 2 2 と同様の機能を有する。共通線駆動回路 1 4 1 a および共通線駆動回路 1 4 1 b は、共通線駆動回路 1 4 1 と同様の機能を有する。共通線駆動回路 1 4 2 a および共通線駆動回路 1 4 2 b は、共通線駆動回路 1 4 2 と同様の機能を有する。

[0 1 3 5]

また、表示装置 1 0 0 H は、m 本の配線 G L a、m 本の配線 G L b、m 本の配線 G L c、m 本の配線 G L d、m + 1 本の配線 C O M a、m + 1 本の配線 C O M b、m + 1 本の配線 C O M c、および m + 1 本の配線 C O M d を有する。配線 G L a、配線 G L b、配線 G L c、および配線 G L d は、配線 G L と同様の機能および構造を有する。配線 C O M a および配線 C O M b は、配線 C O M と同様の機能および構造を有する。

[0 1 3 6]

m 本の配線 G L a および m + 1 本の配線 C O M a のそれぞれは、行方向に延在し、表示部 1 1 0 a において行方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。配線 G L a の一端は走査線駆動回路 1 2 1 a と電氣的に接続される。配線 C O M a の一端は共通線駆動回路 1 4 2 a と電氣的に接続される。

[0 1 3 7]

m 本の配線 G L b および m + 1 本の配線 C O M b のそれぞれは、行方向に延在し、表示部 1 1 0 b において行方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。配線 G L b の一端は走査線駆動回路 1 2

2 a と電氣的に接続される。配線 COM b の一端は共通線駆動回路 1 4 1 a と電氣的に接続される。

[0138]

m本の配線 GL c および m + 1 本の配線 COM c のそれぞれは、行方向に延在し、表示部 1 1 0 c において行方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。配線 GL c の一端は走査線駆動回路 1 2 1 b と電氣的に接続される。配線 COM c の一端は共通線駆動回路 1 4 2 b と電氣的に接続される。

[0139]

m本の配線 GL d および m + 1 本の配線 COM d のそれぞれは、行方向に延在し、表示部 1 1 0 d において行方向に並ぶ複数の画素 1 1 1 と電氣的に接続する。配線 GL d の一端は走査線駆動回路 1 2 2 b と電氣的に接続される。配線 COM d の一端は共通線駆動回路 1 4 1 b と電氣的に接続される。

[0140]

表示部 1 1 0 a に対して走査線駆動回路 1 2 1 a および共通線駆動回路 1 4 2 a を設け、表示部 1 1 0 b に対して走査線駆動回路 1 2 2 a および共通線駆動回路 1 4 1 a を設け、表示部 1 1 0 c に対して走査線駆動回路 1 2 1 b および共通線駆動回路 1 4 2 b を設け、表示部 1 1 0 d に対して走査線駆動回路 1 2 2 b および共通線駆動回路 1 4 1 b を設け、ることで、表示部 1 1 0 a、表示部 1 1 0 b、表示部 1 1 0 c および、表示部 1 1 0 d を独立して動作させることができる。また、表示部 1 1 0 a、表示部 1 1 0 b、表示部 1 1 0 c および、表示部 1 1 0 d が有するそれぞれの画素 1 1 1 にビデオ信号を同時に書き込むことができるため、表示部 1 1 0 全体のフレーム周波数を高めることができる。

[0141]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0142]

(実施の形態 2)

本実施の形態では、表示装置 1 0 0 の駆動方法例について図面を用いて説明する。一例として、表示素子として液晶素子を用いた液晶表示装置の駆動方法例について説明する。

[0143]

<駆動方法例>

まず、液晶表示装置の一般的な駆動方法例について説明しておく。

[0144]

《一般的な駆動方法例》

[フレーム反転駆動法]

一般に、液晶素子は、直流電圧を印加し続けると劣化しやすくなる傾向がある。このため、表示素子として液晶素子を用いた表示装置では、1 フレーム毎に液晶素子に印加する極性を反転させる駆動方式（「フレーム反転駆動法」ともいう。）が用いられる。例えば、奇数フレームでは全ての画素に正電位の信号を供給し、偶数フレームでは全ての画素に負電位の信号を供給する。なお、極性の反転は 1 フレーム毎に限らず、用いる液晶素子によって、特定のフレーム数毎に行なってもよい。

[0145]

また、全ての画素に同じ極性の電位を供給するフレーム反転駆動法では、画像表示時にフリッカ、クロストークなどの現象が生じ易く、表示装置の表示品位が低下する場合がある。このような現象を抑えるために、ソースライン反転駆動法、ゲートライン反転駆動法、およびドット反転駆動法などの駆動方式が考案されている。

[0146]

〔ソースライン反転駆動法〕

ソースライン反転駆動法（「列反転駆動法」、「カラム反転駆動法」などともいう。）とは、特定のフレーム数毎かつ特定本数の信号線（ソース線）毎に、画素に供給する信号の極性を反転させる駆動方法である。

〔0147〕

〔ゲートライン反転駆動法〕

ゲートライン反転駆動法（「行反転駆動法」、「ロウ反転駆動法」などともいう。）とは、特定のフレーム数毎かつ特定本数の走査線（ゲート線）毎に、画素に供給する信号の極性を反転させる駆動方法である。

〔0148〕

〔ドット反転駆動法〕

ドット反転駆動法（「行反転駆動法」、「ロウ反転駆動法」などともいう。）とは、特定のフレーム数毎かつ、行方向および列方向に隣り合う画素に供給する信号の極性を反転させる駆動方法である。ドット反転駆動法における信号極性の反転は、特定画素数毎に行なうことができる。例えば、1画素毎に供給する信号の極性を反転させてもよいし、複数画素毎に供給する信号の極性を反転させてもよい。

〔0149〕

ドット反転駆動法は、ソースライン反転駆動法およびゲートライン反転駆動法よりもフリッカ、クロストークなどの現象を抑える効果が高い。よって、液晶表示装置の駆動方式としてドット反転駆動法を用いることが多い。

〔0150〕

〔コモン反転駆動法〕

液晶素子の動作状態は、ノード466に書き込まれるビデオ信号の電圧 V_{SL} と配線COMに供給される電圧（「電圧 V_{COM} 」または「コモン電圧」ともいう。）との電圧差である電圧 V_{LC} により決定される。表示部110に画像を表示している期間中、電圧 V_{COM} を一定に保つ駆動方法を「コモンDC駆動法」と呼ぶ（図7（A）参照。）。

〔0151〕

電圧 V_{SL} の書き込み時に、電圧 V_{COM} を電圧 V_{SL} の反対極性にするすることで、電圧 V_{LC} を変えずに電圧 V_{SL} の振幅を小さくすることができる。よって、周辺駆動回路の出力負荷が低減され、表示装置の消費電力を低減することができる。このような駆動方法は、一般に「コモン反転駆動法」と呼ばれる（図7（B）参照。）。

〔0152〕

コモン反転駆動法は、前述したフレーム反転駆動法、ソースライン反転駆動法、ゲートライン反転駆動法、またはドット反転駆動法と組み合わせることができる。

〔0153〕

本発明の一態様の表示装置100では、コモン反転駆動法とドット反転駆動法と組み合わせて用いる。

〔0154〕

《本発明の一態様の駆動方法例》

本発明の一態様の表示装置100の駆動方法例について説明する。本実施の形態では、表示装置100が、20個の画素111が4行5列のマトリクス状に設けられた表示部110を有する場合について、駆動方法の説明をする。

[0155]

図8は、駆動方法を説明するためのタイミングチャートである。本実施の形態では、 k フレーム目(k は任意の自然数。)と $k+1$ フレーム目を例示して、表示装置100の駆動方法例を説明する。1つのフレームは4つの期間を有する。本実施の形態では、 k フレーム目が有する4つの期間を、期間T1乃至期間T4と示す。また、 $k+1$ フレーム目が有する4つの期間を、期間T5乃至期間T8と示す。

[0156]

図9乃至図13は、表示部110の動作状態を期間毎に説明する図である。配線GLにH電位が供給されると、当該配線GLが接続する行において1～5列目の画素111が選択され、それぞれの画素111に配線SLを介してビデオ信号が書き込まれる。配線GLにL電位が供給されると、当該配線GLが接続する行において1～5列目の画素111は非選択となり、ビデオ信号は書き込まれない。

[0157]

図9乃至図13では、H電位が供給される配線GLに「H」を付し、L電位が供給される配線GLに「L」を付している。なお、配線GLに供給される電位に変化があった場合、「H」または「L」を囲み文字としている。また、正極性の電圧が供給されている配線COMに「+」を付し、負極性の電圧が供給されている配線COMに「-」を付している。なお、配線COMに供給される電圧の極性に変化があった場合、「+」または「-」を囲み文字としている。

[0158]

また、図9乃至図13では、ビデオ信号が供給された画素111にハッチングを付している。また、正極性のビデオ信号が供給された画素111に「+」を付し、負極性のビデオ信号が供給された画素111に「-」を付している。

[0159]

初期状態として、期間T0において、奇数行奇数列の画素111に正極性のビデオ信号が書き込まれ、偶数行偶数列の画素111に負極性のビデオ信号が書き込まれているものとする。また、配線GL[1]乃至配線GL[3]にL電位が供給され、配線GL[4]にH電位が供給されているものとする。また、配線COM[1]および配線COM[4]に正極性の電圧が供給され、配線COM[2]、配線COM[3]、および配線COM[5]に負極性の電圧が供給されているものとする。

[0160]

まず、 k フレーム目の画素111の書き換え動作について説明する。

[0161]

[期間T1]

期間T1において、配線GL[4]にL電位が供給され、配線GL[1]にH電位が供給される(図9(A)参照)。すると、1行1列目～1行5列目の画素111が選択され、配線SLを介してそれぞれの画素111にビデオ信号が書き込まれる。期間T1では、1行奇数列の画素111に負極性のビデオ信号が書き込まれ、1行偶数列の画素111に正極性のビデオ信号が書き込まれる。また、配線COM[3]に正極性の電圧(コモン電圧)が供給される。

[0162]

1行奇数列の画素111は、正極性の電圧が供給されている配線COM[1]と電氣的に接続され、1行偶数列の画素111は、負極性の電圧が供給されている配線COM[2]と電氣的に接続されている。配線COM[1]と配線COM[2]には、1行目の画素111に書き込まれるビデオ信号の

極性とは反対の極性の電圧が供給される。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0 1 6 3]

〔期間 T 2〕

期間 T 2 において、配線 G L [1] に L 電位が供給され、配線 G L [2] に H 電位が供給される（図 9（B）参照。）。すると、2 行 1 列目～2 行 5 列目の画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。期間 T 2 では、2 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、2 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 C O M [4] に負極性の電圧が供給される。

[0 1 6 4]

2 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 C O M [2] と電氣的に接続され、2 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 C O M [3] と電氣的に接続されている。配線 C O M [2] と配線 C O M [3] には、2 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0 1 6 5]

〔期間 T 3〕

期間 T 3 において、配線 G L [2] に L 電位が供給され、配線 G L [3] に H 電位が供給される（図 10（A）参照。）。すると、3 行 1 列目～2 行 5 列目の画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。期間 T 3 では、3 行奇数列の画素 1 1 1 に負極性のビデオ信号が書き込まれ、3 行偶数列の画素 1 1 1 に正極性のビデオ信号が書き込まれる。また、配線 C O M [5] に正極性の電圧が供給され、配線 C O M [1] に負極性の電圧が供給される。

[0 1 6 6]

3 行奇数列の画素 1 1 1 は、正極性の電圧が供給されている配線 C O M [3] と電氣的に接続され、3 行偶数列の画素 1 1 1 は、負極性の電圧が供給されている配線 C O M [4] と電氣的に接続されている。配線 C O M [3] と配線 C O M [4] には、3 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0 1 6 7]

〔期間 T 4〕

期間 T 4 において、配線 G L [3] に L 電位が供給され、配線 G L [4] に H 電位が供給される（図 10（B）参照。）。すると、4 行 1 列目～4 行 5 列目の画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。期間 T 4 では、4 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、4 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 C O M [2] に正極性の電圧が供給される。

[0 1 6 8]

4 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 C O M [4] と電氣的に接続され、4 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 C O M [5] と電氣的に接続されている。配線 C O M [4] と配線 C O M [5] には、4 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振

幅を低減することができる。

[0169]

このようにして、 k フレーム目の画素 111 の書き換え動作を行なうことができる。なお、期間 T_3 で配線 COM [1] と配線 COM [5] に供給される電圧の極性を反転させている。ただし、配線 COM [1] に供給される電圧の極性の反転は、期間 T_3 で行わずに期間 T_4 で行ってもよい（図 13 (A) 参照。）。

[0170]

続いて、 $k+1$ フレーム目の画素 111 の書き換え動作について説明する。

[0171]

[期間 T_5]

期間 T_5 において、配線 GL [4] に L 電位が供給され、配線 GL [1] に H 電位が供給される（図 11 (A) 参照。）。すると、1 行 1 列目～1 行 5 列目の画素 111 が選択され、配線 SL を介してそれぞれの画素 111 にビデオ信号が書き込まれる。期間 T_5 では、1 行奇数列の画素 111 に正極性のビデオ信号が書き込まれ、1 行偶数列の画素 111 に負極性のビデオ信号が書き込まれる。また、配線 COM [3] に負極性の電圧が供給される。

[0172]

1 行奇数列の画素 111 は、負極性の電圧が供給されている配線 COM [1] と電気的に接続され、1 行偶数列の画素 111 は、正極性の電圧が供給されている配線 COM [2] と電気的に接続されている。配線 COM [1] と配線 COM [2] には、1 行目の画素 111 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素 111 に書き込むビデオ信号の振幅を低減することができる。

[0173]

[期間 T_6]

期間 T_6 において、配線 GL [1] に L 電位が供給され、配線 GL [2] に H 電位が供給される（図 11 (B) 参照。）。すると、2 行 1 列目～2 行 5 列目の画素 111 が選択され、配線 SL を介してそれぞれの画素 111 にビデオ信号が書き込まれる。期間 T_6 では、2 行奇数列の画素 111 に負極性のビデオ信号が書き込まれ、2 行偶数列の画素 111 に正極性のビデオ信号が書き込まれる。また、配線 COM [4] に正極性の電圧が供給される。

[0174]

2 行奇数列の画素 111 は、正極性の電圧が供給されている配線 COM [2] と電気的に接続され、2 行偶数列の画素 111 は、負極性の電圧が供給されている配線 COM [3] と電気的に接続されている。配線 COM [2] と配線 COM [3] には、2 行目の画素 111 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素 111 に書き込むビデオ信号の振幅を低減することができる。

[0175]

[期間 T_7]

期間 T_7 において、配線 GL [2] に L 電位が供給され、配線 GL [3] に H 電位が供給される（図 12 (A) 参照。）。すると、3 行 1 列目～2 行 5 列目の画素 111 が選択され、配線 SL を介してそれぞれの画素 111 にビデオ信号が書き込まれる。期間 T_7 では、3 行奇数列の画素 111 に正極性のビデオ信号が書き込まれ、3 行偶数列の画素 111 に負極性のビデオ信号が書き込まれる。また、

配線COM [5] に負極性の電圧が供給され、配線COM [1] に正極性の電圧が供給される。

[0176]

3行奇数列の画素111は、負極性の電圧が供給されている配線COM [3] と電氣的に接続され、3行偶数列の画素111は、正極性の電圧が供給されている配線COM [4] と電氣的に接続されている。配線COM [3] と配線COM [4] には、3行目の画素111に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素111に書き込むビデオ信号の振幅を低減することができる。

[0177]

[期間T8]

期間T8において、配線GL [3] にL電位が供給され、配線GL [4] にH電位が供給される（図12（B）参照。）。すると、4行1列目～4行5列目の画素111が選択され、配線SLを介してそれぞれの画素111にビデオ信号が書き込まれる。期間T8では、4行奇数列の画素111に負極性のビデオ信号が書き込まれ、4行偶数列の画素111に正極性のビデオ信号が書き込まれる。また、配線COM [2] に負極性の電圧が供給される。

[0178]

4行奇数列の画素111は、正極性の電圧が供給されている配線COM [4] と電氣的に接続され、4行偶数列の画素111は、負極性の電圧が供給されている配線COM [5] と電氣的に接続されている。配線COM [4] と配線COM [5] には、4行目の画素111に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給される。よって、それぞれの画素111に書き込むビデオ信号の振幅を低減することができる。

[0179]

このようにして、 $k+1$ フレーム目の画素111の書き換え動作を行なうことができる。なお、期間T7で、配線COM [1] と配線COM [5] に供給される電圧の極性を反転させている。ただし、配線COM [1] に供給される電圧の極性の反転は、期間T7で行わずに期間T8で行ってもよい（図13（B）参照。）。

[0180]

ある行のビデオ信号を書き換える前に、当該行に接続する配線COMに供給される電圧の極性を反転させておくことで、正確なビデオ信号の書き換えを実現することができる。

[0181]

言い換えると、 p 行目（ p は1以上 $m-1$ 以下の整数。）が選択されている期間に、 $p+2$ 本目の配線COMに供給される電圧の極性を反転させておくことで、正確なビデオ信号の書き換えを実現することができる。また、1本目の配線COMに供給される電圧の極性の反転は、 $m-1$ 行目または m 行目が選択されている期間に行なう。また、2本目の配線COMに供給される電圧の極性の反転は、 m 行目が選択されている期間に行なう。

[0182]

本発明の一態様によれば、コモン電圧の極性反転を行毎に行なうため、コモン電圧の書き込み不足（反転不足）が生じ難い。

[0183]

また、本発明の一態様によれば、周辺駆動回路の出力負荷を軽減することができるため、表示装置の消費電力を低減することができる。または、8K解像度以上の表示装置においても、良好な表示品位

を実現できる。または、画面サイズが対角 60 インチ以上さらには対角 120 インチ以上の表示装置においても、良好な表示品位を実現できる。または、高速動作可能な表示装置を実現できる。たとえば、表示装置のフレーム周波数を 120 Hz 以上、もしくは 240 Hz 以上とした場合においても、良好な表示品位を実現できる。

[0184]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0185]

(実施の形態 3)

本実施の形態では、画素 1 列あたり複数のソース線を有する表示装置 200 について、図面を用いて説明する。なお、表示装置 200 は表示装置 100 と共通する部分も多い。説明の繰り返しの低減するため、本実施の形態に説明の無い事項および表示装置 100 と共通する事項については他の実施の形態などを参照し、本実施の形態での詳細な説明は省略する。

[0186]

<構成例>

図 14 (A) は、表示装置 200 の構成例を説明するためのブロック図である。また、図 14 (B) は、表示部 210 の一部を示すブロック図である。表示部 210 は表示部 110 と同様に複数の画素 111 を有する。図 14 (A) および図 14 (B) では、表示装置 200 として、画素 1 列あたり 2 本のソース線を有する表示装置を示している。

[0187]

表示部 210 は、 m 行 n 列のマトリクス状に配置された複数の画素 111 を有する。表示装置 200 は、画素 1 列あたり 2 本の配線 SL (ソース線) を有する。よって、表示装置 200 は、 $2 \times n$ 本の配線 SL を有する。なお、画素 1 列あたりに 3 本以上の配線 SL を設けてもよい。画素 1 列あたり g 本 (g は 2 以上の整数) の配線 SL を設ける場合、信号線駆動回路 131 および信号線駆動回路 132 には、 $g \times n$ 本の配線 SL が接続される。

[0188]

本実施の形態では、1 列目の画素に対応する 2 本の配線 SL を、それぞれ配線 $SL_1 [1]$ または配線 $SL_2 [1]$ と示す。また、 j 列目の画素に対応する 2 本の配線 SL を、それぞれ配線 $SL_1 [j]$ または配線 $SL_2 [j]$ と示す。また、 n 列目の画素に対応する 2 本の配線 SL を、それぞれ配線 $SL_1 [n]$ または配線 $SL_2 [n]$ と示す。なお、異なる配線 SL には、それぞれ異なる信号を供給することができる。例えば、配線 $SL_1 (j)$ 、および配線 $SL_2 (j)$ には、それぞれ異なる信号を供給することができる。

[0189]

表示装置 200 は、 n 本の配線 SL_1 および n 本の配線 SL_2 を有する。なお、本明細書等において、配線 SL_1 を「第 1 配線 SL 」または「第 1 ビデオ信号線」などと呼ぶ場合がある。また、配線 SL_2 を「第 2 配線 SL 」または「第 2 ビデオ信号線」などと呼ぶ場合がある。よって、表示装置 200 は、 n 本の第 1 ビデオ信号線および n 本の第 2 ビデオ信号線を有すると言える。

[0190]

配線 $SL_1 [j]$ は、奇数行の画素または偶数行の画素の一方と電気的に接続される。また、配線 $SL_2 [j]$ は、奇数行の画素または偶数行の画素の他方と電気的に接続される。図 14 (B) では、 i 行が偶数行である場合の画素 111 と配線 SL の接続関係を示している。

[0191]

また、図14(B)では、 i 行 j 列目の画素111が $i+1$ 本目の配線COMと電氣的に接続し、 i 行 $j+1$ 列目の画素111が i 本目の配線COMと電氣的に接続する構成のブロック図を示している。ただし、これに限定されず、 i 行 j 列目の画素111が i 本目の配線COMと電氣的に接続し、 i 行 $j+1$ 列目の画素111が $i+1$ 本目の配線COMと電氣的に接続する構成でもよい。

[0192]

図15(A)および図15(B)は、表示装置200のブロック図である。図15(A)と図15(B)では、配線GLの接続構成が異なる。前述したように、表示装置200は画素1列あたり2本の配線SLを有する。よって、隣接する2本のゲート線に選択信号を同時に供給し、隣接する2行の画素111に同時にビデオ信号を書き込むことができる。

[0193]

図15(A)では、走査線駆動回路121が複数の配線 GL_0 と電氣的に接続されている。本明細書等では、 e 本目の配線 GL_0 を配線 $GL_0[e]$ と示す。 e は1以上の整数である。また、図15(A)では、配線 $GL_0[e]$ が2本の配線GL(配線GL $[i]$ 、配線GL $[i+1]$)と電氣的に接続されている。したがって、これら2本の配線GLには同じ選択信号が与えられる。配線 GL_0 も配線GLと同様にゲート線としての機能を有する。

[0194]

画素1列に2本のソース線を設け、それぞれに対応する2本のゲート線に選択信号を同時に供給することで、一水平期間を従来よりも長くすることができる。表示装置200では、一水平期間の長さを表示装置100の2倍にすることができる。また、画素1列に3本のソース線を設け、それぞれに対応する3本のゲート線に選択信号を同時に供給することで、一水平期間の長さを3倍にすることができる。さらに、1本のソース線と電氣的に接続する画素111の数が低減されるため、信号線駆動回路の出力負荷を低減することができる。

[0195]

これにより、解像度が4Kや8K等といった極めて高解像度の表示装置であっても、電界効果移動度の低いトランジスタを用いて動作させることが可能となる。もちろん、8Kを超える解像度(例えば、10K、12Kまたは16K等)の表示装置であっても、本発明の一態様を用いることで、動作させることが可能となる。また、本発明の一態様は、画面サイズが対角50インチ以上、対角60インチ以上、または対角70インチ以上の大型の表示装置にも適用することができる。

[0196]

また、複数行の画素111を同時に選択できるため、表示装置のフレーム周波数を高めることができる。

[0197]

また、図15(B)に示すように、配線 GL_0 を設けずに、走査線駆動回路121と配線GLを接続してもよい。

[0198]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0199]

(実施の形態4)

本実施の形態では、表示装置200の駆動方法例について図面を用いて説明する。一例として、表示

素子として液晶素子を用いた液晶表示装置の駆動方法例について説明する。

[0200]

<駆動方法例>

本発明の一態様の表示装置200の駆動方法例について説明する。本実施の形態では、表示装置200が、32個の画素111が8行4列のマトリクス状に設けられた表示部210を有し、配線 SL_1 が奇数行の画素111と電氣的に接続し、配線 SL_2 が偶数行の画素111と電氣的に接続する場合について、駆動方法の説明をする。

[0201]

図16および図17は、駆動方法を説明するためのタイミングチャートである。本実施の形態では、 k フレーム目と $k+1$ フレーム目を例示して、表示装置200の駆動方法例を説明する。1つのフレームは4つの期間を有する。本実施の形態では、 k フレーム目が有する4つの期間を、期間 T_1 乃至期間 T_4 と示す。また、 $k+1$ フレーム目が有する4つの期間を、期間 T_5 乃至期間 T_8 と示す。

[0202]

図18乃至図27は、表示部210の動作状態を期間毎に説明する図である。配線 GL に H 電位が供給されると、当該配線 GL が接続する行において1～4列目の画素111が選択され、それぞれの画素111に配線 SL を介してビデオ信号が書き込まれる。配線 GL に L 電位が供給されると、当該配線 GL が接続する行において1～4列目の画素111は非選択となり、ビデオ信号は書き込まれない。

[0203]

図18乃至図27では、 H 電位が供給される配線 GL に「 H 」を付し、 L 電位が供給される配線 GL に「 L 」を付している。なお、配線 GL に供給される電位に変化があった場合、「 H 」または「 L 」を囲み文字としている。また、正極性の電圧が供給されている配線 COM に「 $+$ 」を付し、負極性の電圧が供給されている配線 COM に「 $-$ 」を付している。なお、配線 COM に供給される電圧の極性に変化があった場合、「 $+$ 」または「 $-$ 」を囲み文字としている。

[0204]

また、図18乃至図27では、ビデオ信号が供給された画素111にハッチングを付している。また、正極性のビデオ信号が供給された画素111に「 $+$ 」を付し、負極性のビデオ信号が供給された画素111に「 $-$ 」を付している。

[0205]

初期状態として、期間 T_0 において、奇数行奇数列の画素111に正極性のビデオ信号が書き込まれ、偶数行偶数列の画素111に負極性のビデオ信号が書き込まれているものとする。また、配線 $GL[1]$ 乃至配線 $GL[6]$ に L 電位が供給され、配線 $GL[7]$ および配線 $GL[8]$ に H 電位が供給されているものとする。また、配線 $COM[1]$ 、配線 $COM[3]$ 、配線 $COM[4]$ 、配線 $COM[6]$ 、および配線 $COM[8]$ に正極性の電圧が供給され、配線 $COM[2]$ 、配線 $COM[5]$ 、配線 $COM[7]$ 、および配線 $COM[9]$ に負極性の電圧が供給されているものとする。

[0206]

まず、 k フレーム目の画素111の書き換え動作について説明する。

[0207]

[期間 T_1]

期間 T_1 において、配線 $GL[7]$ および配線 $GL[8]$ に L 電位が供給され、配線 $GL[1]$ および配線 $GL[2]$ に H 電位が供給される(図18(A)参照)。すると、1行1列目～2行4列目の

画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。

[0208]

期間 T 1 では、1 行奇数列の画素 1 1 1 に負極性のビデオ信号が書き込まれ、1 行偶数列の画素 1 1 1 に正極性のビデオ信号が書き込まれる。また、2 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、2 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 COM [4] に負極性の電圧（コモン電圧）が供給され、配線 COM [5] に正極性の電圧が供給される。

[0209]

1 行奇数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [1] と電氣的に接続され、1 行偶数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [2] と電氣的に接続されている。2 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [2] と電氣的に接続され、2 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [3] と電氣的に接続されている。

[0210]

配線 COM [1]、配線 COM [2]、および配線 COM [3] には、1 行目および 2 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0211]

[期間 T 2]

期間 T 2 において、配線 G L [1] および配線 G L [2] に L 電位が供給され、配線 G L [3] および配線 G L [4] に H 電位が供給される（図 19 参照。）。すると、3 行 1 列目～4 行 4 列目の画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。

[0212]

期間 T 2 では、3 行奇数列の画素 1 1 1 に負極性のビデオ信号が書き込まれ、3 行偶数列の画素 1 1 1 に正極性のビデオ信号が書き込まれる。また、4 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、4 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 COM [6] に負極性の電圧が供給され、配線 COM [7] に正極性の電圧が供給される。

[0213]

3 行奇数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [3] と電氣的に接続され、3 行偶数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [4] と電氣的に接続されている。4 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [4] と電氣的に接続され、4 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [5] と電氣的に接続されている。

[0214]

配線 COM [3]、配線 COM [4]、および配線 COM [5] には、3 行目および 4 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0215]

[期間 T 3]

期間 T 3 において、配線 G L [3] および配線 G L [4] に L 電位が供給され、配線 G L [5] および配線 G L [6] に H 電位が供給される（図 20 参照。）。すると、5 行 1 列目～6 行 4 列目の画素 1

1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。

[0 2 1 6]

期間 T 3 では、5 行奇数列の画素 1 1 1 に負極性のビデオ信号が書き込まれ、5 行偶数列の画素 1 1 1 に正極性のビデオ信号が書き込まれる。また、6 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、6 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 COM [8] に負極性の電圧（コモン電圧）が供給され、配線 COM [9] に正極性の電圧が供給され、配線 COM [1] に負極性の電圧（コモン電圧）が供給される。

[0 2 1 7]

5 行奇数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [5] と電氣的に接続され、5 行偶数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [6] と電氣的に接続されている。6 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [6] と電氣的に接続され、6 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [7] と電氣的に接続されている。

[0 2 1 8]

配線 COM [5]、配線 COM [6]、および配線 COM [7] には、5 行目および 6 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0 2 1 9]

[期間 T 4]

期間 T 4 において、配線 G L [5] および配線 G L [6] に L 電位が供給され、配線 G L [7] および配線 G L [8] に H 電位が供給される（図 2 1 参照。）。すると、7 行 1 列目～8 行 4 列目の画素 1 1 1 が選択され、配線 S L を介してそれぞれの画素 1 1 1 にビデオ信号が書き込まれる。

[0 2 2 0]

期間 T 4 では、7 行奇数列の画素 1 1 1 に負極性のビデオ信号が書き込まれ、7 行偶数列の画素 1 1 1 に正極性のビデオ信号が書き込まれる。また、8 行奇数列の画素 1 1 1 に正極性のビデオ信号が書き込まれ、8 行偶数列の画素 1 1 1 に負極性のビデオ信号が書き込まれる。また、配線 COM [2] に正極性の電圧が供給され、配線 COM [3] に負極性の電圧が供給される。

[0 2 2 1]

7 行奇数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [7] と電氣的に接続され、7 行偶数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [8] と電氣的に接続されている。8 行奇数列の画素 1 1 1 は、負極性の電圧が供給されている配線 COM [8] と電氣的に接続され、8 行偶数列の画素 1 1 1 は、正極性の電圧が供給されている配線 COM [9] と電氣的に接続されている。

[0 2 2 2]

配線 COM [7]、配線 COM [8]、および配線 COM [9] には、7 行目および 8 行目の画素 1 1 1 に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素 1 1 1 に書き込むビデオ信号の振幅を低減することができる。

[0 2 2 3]

このようにして、k フレーム目の画素 1 1 1 の書き換え動作を行なうことができる。なお、期間 T 3 で配線 COM [1]、配線 COM [8]、および配線 COM [9] に供給される電圧の極性を反転させ

ている。この中で、配線COM [1] に供給される電圧の極性の反転は、期間T 3で行わずに期間T 4で行ってもよい（図2 6 参照。）。

[0 2 2 4]

続いて、k + 1 フレーム目の画素1 1 1の書き換え動作について説明する。

[0 2 2 5]

[期間T 5]

期間T 5において、配線GL [7] および配線GL [8] にL電位が供給され、配線GL [1] および配線GL [2] にH電位が供給される（図2 2 参照。）。すると、1行1列目～2行4列目の画素1 1 1が選択され、配線SLを介してそれぞれの画素1 1 1にビデオ信号が書き込まれる。

[0 2 2 6]

期間T 5では、1行奇数列の画素1 1 1に正極性のビデオ信号が書き込まれ、1行偶数列の画素1 1 1に負極性のビデオ信号が書き込まれる。また、2行奇数列の画素1 1 1に負極性のビデオ信号が書き込まれ、2行偶数列の画素1 1 1に正極性のビデオ信号が書き込まれる。また、配線COM [4] に正極性の電圧が供給され、配線COM [5] に負極性の電圧が供給される。

[0 2 2 7]

1行奇数列の画素1 1 1は、負極性の電圧が供給されている配線COM [1] と電氣的に接続され、1行偶数列の画素1 1 1は、正極性の電圧が供給されている配線COM [2] と電氣的に接続されている。2行奇数列の画素1 1 1は、正極性の電圧が供給されている配線COM [2] と電氣的に接続され、2行偶数列の画素1 1 1は、負極性の電圧が供給されている配線COM [3] と電氣的に接続されている。

[0 2 2 8]

配線COM [1]、配線COM [2]、および配線COM [3] には、1行目および2行目の画素1 1 1に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素1 1 1に書き込むビデオ信号の振幅を低減することができる。

[0 2 2 9]

[期間T 6]

期間T 6において、配線GL [1] および配線GL [2] にL電位が供給され、配線GL [3] および配線GL [4] にH電位が供給される（図2 3 参照。）。すると、3行1列目～4行4列目の画素1 1 1が選択され、配線SLを介してそれぞれの画素1 1 1にビデオ信号が書き込まれる。

[0 2 3 0]

期間T 6では、3行奇数列の画素1 1 1に正極性のビデオ信号が書き込まれ、3行偶数列の画素1 1 1に負極性のビデオ信号が書き込まれる。また、4行奇数列の画素1 1 1に負極性のビデオ信号が書き込まれ、4行偶数列の画素1 1 1に正極性のビデオ信号が書き込まれる。また、配線COM [6] に正極性の電圧が供給され、配線COM [7] に負極性の電圧が供給される。

[0 2 3 1]

3行奇数列の画素1 1 1は、負極性の電圧が供給されている配線COM [3] と電氣的に接続され、3行偶数列の画素1 1 1は、正極性の電圧が供給されている配線COM [4] と電氣的に接続されている。4行奇数列の画素1 1 1は、正極性の電圧が供給されている配線COM [4] と電氣的に接続され、4行偶数列の画素1 1 1は、負極性の電圧が供給されている配線COM [5] と電氣的に接続されている。

[0232]

配線COM [3]、配線COM [4]、および配線COM [5] には、3行目および4行目の画素111に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素111に書き込むビデオ信号の振幅を低減することができる。

[0233]

[期間T7]

期間T7において、配線GL [3] および配線GL [4] にL電位が供給され、配線GL [5] および配線GL [6] にH電位が供給される（図24参照。）。すると、5行1列目～6行4列目の画素111が選択され、配線SLを介してそれぞれの画素111にビデオ信号が書き込まれる。

[0234]

期間T7では、5行奇数列の画素111に正極性のビデオ信号が書き込まれ、5行偶数列の画素111に負極性のビデオ信号が書き込まれる。また、6行奇数列の画素111に負極性のビデオ信号が書き込まれ、6行偶数列の画素111に正極性のビデオ信号が書き込まれる。また、配線COM [8] に正極性の電圧（コモン電圧）が供給され、配線COM [9] に負極性の電圧が供給され、配線COM [1] に正極性の電圧（コモン電圧）が供給される。

[0235]

5行奇数列の画素111は、負極性の電圧が供給されている配線COM [5] と電気的に接続され、5行偶数列の画素111は、正極性の電圧が供給されている配線COM [6] と電気的に接続されている。6行奇数列の画素111は、正極性の電圧が供給されている配線COM [6] と電気的に接続され、6行偶数列の画素111は、負極性の電圧が供給されている配線COM [7] と電気的に接続されている。

[0236]

配線COM [5]、配線COM [6]、および配線COM [7] には、5行目および6行目の画素111に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素111に書き込むビデオ信号の振幅を低減することができる。

[0237]

[期間T8]

期間T8において、配線GL [5] および配線GL [6] にL電位が供給され、配線GL [7] および配線GL [8] にH電位が供給される（図25参照。）。すると、7行1列目～8行4列目の画素111が選択され、配線SLを介してそれぞれの画素111にビデオ信号が書き込まれる。

[0238]

期間T8では、7行奇数列の画素111に正極性のビデオ信号が書き込まれ、7行偶数列の画素111に負極性のビデオ信号が書き込まれる。また、8行奇数列の画素111に負極性のビデオ信号が書き込まれ、8行偶数列の画素111に正極性のビデオ信号が書き込まれる。また、配線COM [2] に負極性の電圧が供給され、配線COM [3] に正極性の電圧が供給される。

[0239]

7行奇数列の画素111は、負極性の電圧が供給されている配線COM [7] と電気的に接続され、7行偶数列の画素111は、正極性の電圧が供給されている配線COM [8] と電気的に接続されている。8行奇数列の画素111は、正極性の電圧が供給されている配線COM [8] と電気的に接続され、8行偶数列の画素111は、負極性の電圧が供給されている配線COM [9] と電気的に接続

されている。

[0240]

配線COM [7]、配線COM [8]、および配線COM [9] には、7行目および8行目の画素1 1 1に書き込まれるビデオ信号の極性とは反対の極性の電圧が供給されている。よって、それぞれの画素1 1 1に書き込むビデオ信号の振幅を低減することができる。

[0241]

このようにして、 $k+1$ フレーム目の画素1 1 1の書き換え動作を行なうことができる。なお、期間T 7で配線COM [1]、配線COM [8]、および配線COM [9] に供給される電圧の極性を反転させている。この中で、配線COM [1] に供給される電圧の極性の反転は、期間T 7で行わずに期間T 8で行ってもよい (図2 7参照)。

[0242]

ある行のビデオ信号を書き換える前に、当該行に接続する配線COMに供給される電圧の極性を反転させておくことで、正確なビデオ信号の書き換えを実現することができる。

[0243]

言い換えると、 g 行目 (g は1以上 $m-3$ 以下の整数。) と $g+1$ 行目が選択されている期間に、 $g+3$ 本目と $g+4$ 本目の配線COMに供給される電圧の極性を反転させておくことで、正確なビデオ信号の書き換えを実現することができる。また、1本目の配線COMに供給される電圧の極性の反転は、 $m-2$ 行目または m 行目が選択されている期間に行なう。また、2本目と3本目の配線COMに供給される電圧の極性の反転は、 m 行目が選択されている期間に行なう。

[0244]

本発明の一態様によれば、コモン電圧の極性反転を行毎に行なうため、コモン電圧の書き込み不足 (反転不足) が生じ難い。

[0245]

また、本発明の一態様によれば、周辺駆動回路の出力負荷を軽減することができるため、表示装置の消費電力を低減することができる。または、8K解像度以上の表示装置においても、良好な表示品位を実現できる。または、画面サイズが対角60インチ以上さらには対角120インチ以上の表示装置においても、良好な表示品位を実現できる。または、高速動作可能な表示装置を実現できる。たとえば、表示装置のフレーム周波数を120Hz以上、もしくは240Hz以上とした場合においても、良好な表示品位を実現できる。

[0246]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

[0247]

(実施の形態5)

本実施の形態では、上記実施の形態に示した表示装置などに用いることができるトランジスタの一例について、図面を用いて説明する。

[0248]

《トランジスタの構造例》

本発明の一態様の表示装置などは、ボトムゲート型のトランジスタや、トップゲート型トランジスタなどの様々な形態のトランジスタを用いて作製することができる。例えば、プレーナ型のトランジスタを用いてもよいし、スタガ型のトランジスタを用いてもよい。よって、既存の製造ラインに合わせ

て、使用する半導体層の材料やトランジスタ構造を容易に置き換えることができる。

[0249]

[ボトムゲート型トランジスタ]

図28(A1)は、ボトムゲート型のトランジスタの一種であるチャネル保護型のトランジスタ310の断面図である。図28(A1)において、トランジスタ310は基板371上に形成されている。また、トランジスタ310は、基板371上に絶縁層372を介して電極322を有する。また、電極322上に絶縁層326を介して半導体層324を有する。電極322はゲート電極として機能できる。絶縁層326はゲート絶縁層として機能できる。

[0250]

また、半導体層324のチャネル形成領域上に絶縁層327を有する。また、半導体層324の一部と接して、絶縁層326上に電極344aおよび電極344bを有する。電極344aは、ソース電極またはドレイン電極の一方として機能できる。電極344bは、ソース電極またはドレイン電極の他方として機能できる。電極344aの一部、および電極344bの一部は、絶縁層327上に形成される。

[0251]

絶縁層327は、チャネル保護層として機能できる。チャネル形成領域上に絶縁層327を設けることで、電極344aおよび電極344bの形成時に生じる半導体層324の露出を防ぐことができる。よって、電極344aおよび電極344bの形成時に、半導体層324のチャネル形成領域がエッチングされることを防ぐことができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

[0252]

また、トランジスタ310は、電極344a、電極344bおよび絶縁層327上に絶縁層328を有し、絶縁層328の上に絶縁層329を有する。

[0253]

半導体層324にシリコンなどの半導体を用いる場合は、半導体層324と電極344aの間、および半導体層324と電極344bの間に、n型半導体またはp型半導体として機能する層を設けることが好ましい。n型半導体またはp型半導体として機能する層は、トランジスタのソース領域またはドレイン領域として機能することができる。

[0254]

絶縁層329は、外部からのトランジスタへの不純物の拡散を防ぐ、または低減する機能を有する材料を用いて形成することが好ましい。なお、必要に応じて絶縁層329を省略することもできる。

[0255]

図28(A2)に示すトランジスタ311は、絶縁層329上にバックゲート電極として機能できる電極323を有する点が、トランジスタ310と異なる。電極323は、電極322と同様の材料および方法で形成することができる。

[0256]

一般に、バックゲート電極は導電層で形成され、ゲート電極とバックゲート電極で半導体層のチャネル形成領域を挟むように配置される。よって、バックゲート電極は、ゲート電極と同様に機能させることができる。バックゲート電極の電位は、ゲート電極と同電位としてもよいし、接地電位(GND電位)や、任意の電位としてもよい。また、バックゲート電極の電位をゲート電極と連動させず独立

して変化させることで、トランジスタのしきい値電圧を変化させることができる。

[0257]

電極322および電極323は、どちらもゲート電極として機能することができる。よって、絶縁層326、絶縁層328、および絶縁層329は、それぞれがゲート絶縁層として機能することができる。なお、電極323は、絶縁層328と絶縁層329の間に設けてもよい。

[0258]

なお、電極322または電極323の一方を、「ゲート電極」という場合、他方を「バックゲート電極」という。例えば、トランジスタ311において、電極323を「ゲート電極」と言う場合、電極322を「バックゲート電極」と言う。また、電極323を「ゲート電極」として用いる場合は、トランジスタ311をトップゲート型のトランジスタの一種と考えることができる。また、電極322および電極323のどちらか一方を、「第1のゲート電極」といい、他方を「第2のゲート電極」という場合がある。

[0259]

半導体層324を挟んで電極322および電極323を設けることで、更には、電極322および電極323を同電位とすることで、半導体層324においてキャリアの流れる領域が膜厚方向においてより大きくなるため、キャリアの移動量が増加する。この結果、トランジスタ311のオン電流が大きくなると共に、電界効果移動度が高くなる。

[0260]

したがって、トランジスタ311は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ311の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

[0261]

また、ゲート電極とバックゲート電極は導電層で形成されるため、トランジスタの外部で生じる電界が、チャンネルが形成される半導体層に作用しないようにする機能（特に静電気などに対する電界遮蔽機能）を有する。なお、バックゲート電極を半導体層よりも大きく形成し、バックゲート電極で半導体層を覆うことで、電界遮蔽機能を高めることができる。

[0262]

ゲート電極とバックゲート電極は、それぞれが外部からの電界を遮蔽する機能を有するため、トランジスタの上方および下方に生じる荷電粒子等の電荷が半導体層のチャンネル形成領域に影響しない。この結果、ストレス試験（例えば、ゲートに負の電圧を印加するNGBT（Negative Gate Bias-Temperature）ストレス試験（「NBT」または「NBTS」ともいう。）の劣化が抑制される。また、ゲート電極とバックゲート電極は、ドレイン電極から生じる電界が半導体層に作用しないように遮断することができる。よって、ドレイン電圧の変動に起因する、オン電流の立ち上がり電圧の変動を抑制することができる。なお、この効果は、ゲート電極およびバックゲート電極に電位が供給されている場合において顕著に生じる。

[0263]

また、バックゲート電極を有するトランジスタは、ゲートに正の電圧を印加するPGBT（Positive Gate Bias-Temperature）ストレス試験（「PBT」または「PBTS」ともいう。）前後におけるしきい値電圧の変動も、バックゲート電極を有さないトランジスタ

より小さい。

[0264]

なお、NGBTおよびPGBTなどのBTストレス試験は加速試験の一種であり、長期間の使用によって起こるトランジスタの特性変化（経年変化）を短時間で評価することができる。特に、BTストレス試験前後におけるトランジスタのしきい値電圧の変動量は、信頼性を調べるための重要な指標となる。BTストレス試験前後において、しきい値電圧の変動量が少ないほど、信頼性が高いトランジスタであるといえる。

[0265]

また、ゲート電極およびバックゲート電極を有し、且つ両者を同電位とすることで、しきい値電圧の変動量が低減される。このため、複数のトランジスタ間における電気特性のばらつきも同時に低減される。

[0266]

また、バックゲート電極側から光が入射する場合に、バックゲート電極を、遮光性を有する導電膜で形成することで、バックゲート電極側から半導体層に光が入射することを防ぐことができる。よって、半導体層の光劣化を防ぎ、トランジスタのしきい値電圧がシフトするなどの電気特性の劣化を防ぐことができる。

[0267]

本発明の一態様によれば、信頼性の良好なトランジスタを実現することができる。また、信頼性の良好な半導体装置を実現することができる。

[0268]

図28（B1）に、ボトムゲート型のトランジスタの1つであるチャネル保護型のトランジスタ320の断面図を示す。トランジスタ320は、トランジスタ310とほぼ同様の構造を有しているが、絶縁層327が半導体層324を覆っている点が異なる。また、半導体層324と重なる絶縁層327の一部を選択的に除去して形成した開口部において、半導体層324と電極344aが電氣的に接続している。また、半導体層324と重なる絶縁層327の一部を選択的に除去して形成した他の開口部において、半導体層324と電極344bが電氣的に接続している。絶縁層327の、チャネル形成領域と重なる領域は、チャネル保護層として機能できる。

[0269]

図28（B2）に示すトランジスタ321は、絶縁層329上にバックゲート電極として機能できる電極323を有する点が、トランジスタ320と異なる。

[0270]

絶縁層327を設けることで、電極344aおよび電極344bの形成時に生じる半導体層324の露出を防ぐことができる。よって、電極344aおよび電極344bの形成時に半導体層324の薄膜化を防ぐことができる。

[0271]

また、トランジスタ320およびトランジスタ321は、トランジスタ310およびトランジスタ311よりも、電極344aと電極322の間の距離と、電極344bと電極322の間の距離が長くなる。よって、電極344aと電極322の間に生じる寄生容量を小さくすることができる。また、電極344bと電極322の間に生じる寄生容量を小さくすることができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現できる。

[0272]

図28(C1)に示すトランジスタ325は、ボトムゲート型のトランジスタの1つであるチャネルエッチ型のトランジスタである。トランジスタ325は、絶縁層327を用いずに電極344aおよび電極344bを形成する。このため、電極344aおよび電極344bの形成時に露出する半導体層324の一部がエッチングされる場合がある。一方、絶縁層327を設けないため、トランジスタの生産性を高めることができる。

[0273]

図28(C2)に示すトランジスタ325は、絶縁層329上にバックゲート電極として機能できる電極323を有する点が、トランジスタ320と異なる。

[0274]

[トップゲート型トランジスタ]

図29(A1)に、トップゲート型のトランジスタの一種であるトランジスタ330の断面図を示す。トランジスタ330は、絶縁層372の上に半導体層324を有し、半導体層324および絶縁層372上に、半導体層324の一部に接する電極344a、および半導体層324の一部に接する電極344bを有し、半導体層324、電極344a、および電極344b上に絶縁層326を有し、絶縁層326上に電極322を有する。

[0275]

トランジスタ330は、電極322および電極344a、並びに、電極322および電極344bが重ならないため、電極322および電極344aの間に生じる寄生容量、並びに、電極322および電極344bの間に生じる寄生容量を小さくすることができる。また、電極322を形成した後に、電極322をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合(セルフアライメント)的に不純物領域を形成することができる(図29(A3)参照)。本発明の一態様によれば、電気特性の良好なトランジスタを実現することができる。

[0276]

なお、不純物255の導入は、イオン注入装置、イオンドーピング装置またはプラズマ処理装置を用いて行うことができる。

[0277]

不純物255としては、例えば、第13族元素または第15族元素のうち、少なくとも一種の元素を用いることができる。また、半導体層324に酸化物半導体を用いる場合は、不純物255として、希ガス、水素、および窒素のうち、少なくとも一種の元素を用いることも可能である。

[0278]

図29(A2)に示すトランジスタ331は、電極323および絶縁層227を有する点がトランジスタ330と異なる。トランジスタ331は、絶縁層372の上に形成された電極323を有し、電極323上に形成された絶縁層227を有する。電極323は、バックゲート電極として機能することができる。よって、絶縁層227は、ゲート絶縁層として機能することができる。絶縁層227は、絶縁層326と同様の材料および方法により形成することができる。

[0279]

トランジスタ311と同様に、トランジスタ331は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ331の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。

よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

[0280]

図29(B1)に例示するトランジスタ340は、トップゲート型のトランジスタの1つである。トランジスタ340は、電極344aおよび電極344bを形成した後に半導体層324を形成する点で、トランジスタ330と異なる。また、図29(B2)に例示するトランジスタ341は、電極323および絶縁層227を有する点で、トランジスタ340と異なる。トランジスタ340およびトランジスタ341において、半導体層324の一部は電極344a上に形成され、半導体層324の他の一部は電極344b上に形成される。

[0281]

トランジスタ311と同様に、トランジスタ341は、占有面積に対して大きいオン電流を有するトランジスタである。すなわち、求められるオン電流に対して、トランジスタ341の占有面積を小さくすることができる。本発明の一態様によれば、トランジスタの占有面積を小さくすることができる。よって、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

[0282]

図30(A1)に例示するトランジスタ342は、トップゲート型のトランジスタの1つである。トランジスタ342は、絶縁層329を形成した後に電極344aおよび電極344bを形成する点でトランジスタ330やトランジスタ340と異なる。電極344aおよび電極344bは、絶縁層328および絶縁層329に形成した開口部において半導体層324と電氣的に接続する。

[0283]

また、電極322と重ならない絶縁層326の一部を除去し、電極322と残りの絶縁層326をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合(セルフアライメント)的に不純物領域を形成することができる(図30(A3)参照)。トランジスタ342は、絶縁層326が電極322の端部を越えて延伸する領域を有する。不純物255を半導体層324に導入する際に、半導体層324の絶縁層326を介して不純物255が導入された領域の不純物濃度は、絶縁層326を介さずに不純物255が導入された領域よりも小さくなる。よって半導体層324は、電極322と重ならない領域にLDD(Lightly Doped Drain)領域が形成される。

[0284]

図30(A2)に示すトランジスタ343は、電極323を有する点でトランジスタ342と異なる。トランジスタ343は、基板371の上に形成された電極323を有し、絶縁層372を介して半導体層324と重なる。電極323は、バックゲート電極として機能することができる。

[0285]

また、図30(B1)に示すトランジスタ344および図30(B2)に示すトランジスタ345のように、電極322と重ならない領域の絶縁層326を全て除去してもよい。また、図30(C1)に示すトランジスタ346および図30(C2)に示すトランジスタ347のように、絶縁層326を残してもよい。

[0286]

トランジスタ342乃至トランジスタ347も、電極322を形成した後に、電極322をマスクとして用いて不純物255を半導体層324に導入することで、半導体層324中に自己整合的に不純物領域を形成することができる。本発明の一態様によれば、電気特性の良好なトランジスタを実現す

ることができる。また、本発明の一態様によれば、集積度の高い半導体装置を実現することができる。

[0287]

[基板]

基板に用いる材料に大きな制限はない。目的に応じて、透光性の有無や加熱処理に耐えうる程度の耐熱性などを勘案して決定すればよい。例えばバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板、セラミック基板、石英基板、サファイア基板などを用いることができる。また、半導体基板、可撓性基板（フレキシブル基板）、貼り合わせフィルム、基材フィルムなどを用いてもよい。

[0288]

半導体基板としては、例えば、シリコン、もしくはゲルマニウムなどを材料とした半導体基板、または炭化シリコン、シリコンゲルマニウム、ヒ化ガリウム、リン化インジウム、酸化亜鉛、もしくは酸化ガリウムを材料とした化合物半導体基板などがある。また、半導体基板は、単結晶半導体であってもよいし、多結晶半導体であってもよい。

[0289]

また、基板として、例えば、第6世代（1500mm×1850mm）、第7世代（1870mm×2200mm）、第8世代（2200mm×2400mm）、第9世代（2400mm×2800mm）、第10世代（2950mm×3400mm）等の面積が大きなガラス基板を用いることができる。これにより、大型の表示装置を作製することができる。また、基板が大型化されることで、1枚の基板からより多くの表示装置を生産でき、生産コストを削減することができる。

[0290]

なお、表示装置の可撓性を高めるため、基板として可撓性基板（フレキシブル基板）、貼り合わせフィルム、基材フィルムなどを用いてもよい。

[0291]

可撓性基板、貼り合わせフィルム、基材フィルムなどの材料としては、例えば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（PC）樹脂、ポリエーテルスルホン（PES）樹脂、ポリアミド樹脂（ナイロン、アラミド等）、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン（PTFE）樹脂、ABS樹脂、セルロースナノファイバーなどを用いることができる。

[0292]

基板として上記材料を用いることにより、軽量の表示装置を提供することができる。また、基板として上記材料を用いることにより、衝撃に強い表示装置を提供することができる。また、基板として上記材料を用いることにより、破損しにくい表示装置を提供することができる。

[0293]

基板に用いる可撓性基板は、線膨張率が低いほど環境による変形が抑制されて好ましい。基板に用いる可撓性基板は、例えば、線膨張率が $1 \times 10^{-3}/K$ 以下、 $5 \times 10^{-5}/K$ 以下、または $1 \times 10^{-5}/K$ 以下である材質を用いればよい。特に、アラミドは、線膨張率が低いため、可撓性基板として好適である。

[0294]

[導電層]

トランジスタのゲート、ソースおよびドレインのほか、表示装置を構成する各種配線および電極などの導電層に用いることのできる導電性材料としては、アルミニウム (Al)、クロム (Cr)、銅 (Cu)、銀 (Ag)、金 (Au)、白金 (Pt)、タンタル (Ta)、ニッケル (Ni)、チタン (Ti)、モリブデン (Mo)、タングステン (W)、ハフニウム (Hf)、バナジウム (V)、ニオブ (Nb)、マンガン (Mn)、マグネシウム (Mg)、ジルコニウム (Zr)、ベリリウム (Be) 等から選ばれた金属元素、上述した金属元素を成分とする合金、または上述した金属元素を組み合わせた合金などを用いることができる。また、リン等の不純物元素を含有させた多結晶シリコンに代表される半導体、ニッケルシリサイドなどのシリサイドを用いてもよい。導電性材料の形成方法は特に限定されず、蒸着法、CVD法、スパッタリング法、スピコート法などの各種形成方法を用いることができる。

[0295]

また、導電性材料として、Cu-X合金 (Xは、Mn、Ni、Cr、Fe、Co、Mo、Ta、またはTi) を適用してもよい。Cu-X合金で形成した層は、ウェットエッチングプロセスで加工できるため、製造コストを抑制することが可能となる。また、導電性材料として、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の元素を含むアルミニウム合金を用いてもよい。

[0296]

また、導電層に用いることのできる導電性材料として、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの、酸素を有する導電性材料を用いることもできる。また、窒化チタン、窒化タンタル、窒化タングステンなどの、窒素を含む導電性材料を用いることもできる。また、導電層を酸素を有する導電性材料、窒素を含む導電性材料、前述した金属元素を含む材料を適宜組み合わせた積層構造とすることもできる。

[0297]

例えば、導電層をシリコンを含むアルミニウム層の単層構造、アルミニウム層上にチタン層を積層する二層構造、窒化チタン層上にチタン層を積層する二層構造、窒化チタン層上にタングステン層を積層する二層構造、窒化タンタル層上にタングステン層を積層する二層構造、チタン層と、そのチタン層上にアルミニウム層を積層し、さらにその上にチタン層を積層する三層構造としてもよい。

[0298]

また、上記の導電性材料で形成される導電層を複数積層して用いてもよい。例えば、導電層を前述した金属元素を含む材料と酸素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料と、窒素を含む導電性材料を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料、酸素を含む導電性材料、および窒素を含む導電性材料を組み合わせた積層構造としてもよい。

[0299]

例えば、導電層を、インジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層上に、銅を含む導電層を積層し、さらにその上にインジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層を積層する三層構造としてもよい。この場合、銅を含む導電層の側面もインジウムまたは亜鉛の少なくとも一方と酸素とを含む導電層で覆うことが好ましい。また、例えば、導電層としてインジウムまたは亜

鉛の少なくとも一方と酸素とを含む導電層を複数積層して用いてもよい。

[0300]

[絶縁層]

各絶縁層は、窒化アルミニウム、酸化アルミニウム、窒化酸化アルミニウム、酸化窒化アルミニウム、酸化マグネシウム、窒化シリコン、酸化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、アルミニウムシリケートなどから選ばれた材料を、単層でまたは積層して用いる。また、酸化物材料、窒化物材料、酸化窒化物材料、窒化酸化物材料のうち、複数の材料を混合した材料を用いてもよい。

[0301]

なお、本明細書中において、窒化酸化物とは、酸素よりも窒素の含有量が多い化合物をいう。また、酸化窒化物とは、窒素よりも酸素の含有量が多い化合物をいう。なお、各元素の含有量は、例えば、ラザフォード後方散乱法 (RBS: Rutherford Backscattering Spectrometry) 等を用いて測定することができる。

[0302]

特に絶縁層372および絶縁層329は、不純物が透過しにくい絶縁性材料を用いて形成することが好ましい。例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウムまたはタンタルを含む絶縁材料を、単層で、または積層で用いればよい。不純物が透過しにくい絶縁性材料の一例として、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、酸化タンタル、窒化シリコンなどを挙げることができる。

[0303]

絶縁層372に不純物が透過しにくい絶縁性材料を用いることで、基板371側からの不純物の拡散を抑制し、トランジスタの信頼性を高めることができる。絶縁層329に不純物が透過しにくい絶縁性材料を用いることで、絶縁層329よりも上側からの不純物の拡散を抑制し、トランジスタの信頼性を高めることができる。

[0304]

また、絶縁層として平坦化層として機能できる絶縁層を用いてもよい。平坦化層として機能できる絶縁層としては、ポリイミド、アクリル樹脂、ベンゾシクロブテン樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料 (low- ϵ 材料)、シロキサン樹脂、PSG (リンガラス)、BPSG (リンボロンガラス) 等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層してもよい。

[0305]

なお、シロキサン樹脂とは、シロキサン系材料を出発材料として形成された Si-O-Si 結合を含む樹脂に相当する。シロキサン樹脂は置換基としては有機基 (例えばアルキル基やアリール基) やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

[0306]

また、絶縁層などの表面にCMP処理を行なってもよい。CMP処理を行うことにより、試料表面の

凹凸を低減し、この後形成される絶縁層や導電層の被覆性を高めることができる。

[0307]

[半導体層]

トランジスタの半導体層に用いる半導体材料としては、非晶質半導体、結晶性を有する半導体（微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体）のいずれを用いてもよい。

[0308]

また、例えば、トランジスタの半導体層に用いる半導体材料として、シリコンや、ゲルマニウム等を用いることができる。また、炭化シリコン、ガリウム砒素、金属酸化物、窒化物半導体などの化合物半導体や、有機半導体などを用いることができる。

[0309]

例えば、トランジスタに用いる半導体材料として、非晶質シリコン（アモルファスシリコン）を用いることができる。特に、非晶質シリコンは、量産性に優れ、大きな面積の基板に設けることも容易である。なお、一般に、トランジスタに用いる非晶質シリコンは水素を多く含む。このため、水素を多く含む非晶質シリコンを「水素化アモルファスシリコン」または「a-Si:H」と言う場合がある。また、アモルファスシリコンは、多結晶シリコンよりも低温で形成できるため、作製工程中の最高温度を下げることができる。よって、基板、導電層、および絶縁層などに、耐熱性の低い材料を用いることができる。

[0310]

また、トランジスタに用いる半導体材料として、微結晶シリコン、多結晶シリコン、単結晶シリコンなどの結晶性を有するシリコンを用いることもできる。特に、多結晶シリコンは、単結晶シリコンに比べて低温で形成でき、且つアモルファスシリコンに比べて高い電界効果移動度と高い信頼性を備える。

[0311]

また、トランジスタに用いる半導体材料として、金属酸化物の一種である酸化物半導体を用いることができる。代表的には、インジウムを含む酸化物半導体などを用いることができる。酸化物半導体は、アモルファスシリコンよりも高い電界効果移動度と高い信頼性が実現できる。また、酸化物半導体は量産性に優れ、大きな面積の基板に設けることも容易である。

[0312]

また、金属酸化物の一種である酸化物半導体はシリコンよりもバンドギャップが広く、キャリア密度が低いいため、トランジスタの半導体層に用いることが好ましい。トランジスタの半導体層に酸化物半導体を用いると、トランジスタのオフ状態におけるソースとドレインの間に流れる電流を低減できるため好ましい。

[0313]

金属酸化物の一種である酸化物半導体は、エネルギーギャップが2 eV以上であることが好ましく、2.5 eV以上であることがより好ましく、3 eV以上であることがさらに好ましい。このように、エネルギーギャップの広い酸化物半導体を用いることで、トランジスタのオフ電流を低減することができる。

[0314]

金属酸化物の一種である酸化物半導体は、例えば少なくともインジウム、亜鉛およびM（アルミニウ

ム、チタン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、セリウム、スズ、ネオジムまたはハフニウム等の金属)を含む $In-M-Zn$ 系酸化物で表記される材料を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすため、それらと共に、スタビライザーを含むことが好ましい。

[0315]

スタビライザーとしては、上記Mで記載の金属を含め、例えば、ガリウム、スズ、ハフニウム、アルミニウム、またはジルコニウム等がある。また、他のスタビライザーとしては、ランタノイドである、ランタン、セリウム、プラセオジム、ネオジム、サマリウム、ユウロピウム、ガドリニウム、テルビウム、ジスプロシウム、ホルミウム、エルビウム、ツリウム、イッテルビウム、ルテチウム等がある。

[0316]

半導体層を構成する金属酸化物として、例えば、 $In-Ga-Zn$ 系酸化物、 $In-Al-Zn$ 系酸化物、 $In-Sn-Zn$ 系酸化物、 $In-Hf-Zn$ 系酸化物、 $In-La-Zn$ 系酸化物、 $In-Ce-Zn$ 系酸化物、 $In-Pr-Zn$ 系酸化物、 $In-Nd-Zn$ 系酸化物、 $In-Sm-Zn$ 系酸化物、 $In-Eu-Zn$ 系酸化物、 $In-Gd-Zn$ 系酸化物、 $In-Tb-Zn$ 系酸化物、 $In-Dy-Zn$ 系酸化物、 $In-Ho-Zn$ 系酸化物、 $In-Er-Zn$ 系酸化物、 $In-Tm-Zn$ 系酸化物、 $In-Yb-Zn$ 系酸化物、 $In-Lu-Zn$ 系酸化物、 $In-Sn-Ga-Zn$ 系酸化物、 $In-Hf-Ga-Zn$ 系酸化物、 $In-Al-Ga-Zn$ 系酸化物、 $In-Sn-Al-Zn$ 系酸化物、 $In-Sn-Hf-Zn$ 系酸化物、 $In-Hf-Al-Zn$ 系酸化物を用いることができる。

[0317]

なお、ここで、 $In-Ga-Zn$ 系酸化物とは、 In と Ga と Zn を主成分として有する酸化物という意味であり、 In と Ga と Zn の比率は問わない。また、 In と Ga と Zn 以外の金属元素が入っていてもよい。

[0318]

なお、トランジスタの半導体層に用いることができる金属酸化物については、他の実施の形態で詳細に説明する。

[0319]

[各層の形成方法]

絶縁層、半導体層、電極や配線を形成するための導電層などは、スパッタリング法、化学気相堆積(CVD: Chemical Vapor Deposition)法、真空蒸着法、パルスレーザ堆積(PLD: Pulse Laser Deposition)法、原子層成膜(ALD: Atomic Layer Deposition)法などを用いて形成することができる。CVD法としては、プラズマ化学気相堆積(PECVD: Plasma Enhanced CVD)法や、熱CVD法でもよい。熱CVD法の例として、有機金属化学気相堆積(MOCVD: Metal Organic CVD)法を用いてもよい。

[0320]

また、表示装置を構成する絶縁層、半導体層、電極や配線を形成するための導電層などは、スピコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成してもよい。

[0321]

P E C V D法は、比較的低温で高品質の膜が得られる。M O C V D法、A L D法、または熱C V D法などの、成膜時にプラズマを用いない成膜方法を用いると、被形成面にダメージが生じにくい。例えば、半導体装置に含まれる配線、電極、素子（トランジスタ、容量素子など）などは、プラズマから電荷を受け取ることでチャージアップする場合がある。このとき、蓄積した電荷によって、半導体装置に含まれる配線、電極、素子などが破壊される場合がある。一方、プラズマを用いない成膜方法の場合、こういったプラズマダメージが生じないため、半導体装置の歩留まりを高くすることができる。また、成膜中のプラズマダメージが生じないため、欠陥の少ない膜が得られる。

[0322]

C V D法およびA L D法は、ターゲットなどから放出される粒子が堆積する成膜方法とは異なり、被処理物の表面における反応により膜が形成される成膜方法である。したがって、被処理物の形状の影響を受けにくく、良好な段差被覆性を有する成膜方法である。特に、A L D法は、優れた段差被覆性と、優れた厚さの均一性を有するため、アスペクト比の高い開口部の表面を被覆する場合などに好適である。ただし、A L D法は、比較的成膜速度が遅いため、成膜速度の速いC V D法などの他の成膜方法と組み合わせて用いることが好ましい場合もある。

[0323]

C V D法およびA L D法は、原料ガスの流量比によって、得られる膜の組成を制御することができる。例えば、C V D法およびA L D法では、原料ガスの流量比によって、任意の組成の膜を成膜することができる。また、例えば、C V D法およびA L D法では、成膜しながら原料ガスの流量比を変化させることによって、組成が連続的に変化した膜を成膜することができる。原料ガスの流量比を変化させながら成膜する場合、複数の成膜室を用いて成膜する場合と比べて、搬送や圧力調整に掛かる時間の分、成膜に掛かる時間を短くすることができる。したがって、半導体装置の生産性を高めることができる場合がある。

[0324]

表示装置を構成する層（薄膜）を加工する際には、フォトリソグラフィ法等を用いて加工することができる。または、遮蔽マスクを用いた成膜方法により、島状の層を形成してもよい。または、ナノインプリント法、サンドブラスト法、リフトオフ法などにより層を加工してもよい。フォトリソグラフィ法としては、加工したい層（薄膜）上にレジストマスクを形成して、レジストマスクをマスクとして用いて、当該層（薄膜）の一部を選択的に除去し、その後レジストマスクを除去する方法と、感光性を有する層を成膜した後に、露光、現像を行って、当該層を所望の形状に加工する方法と、がある。

[0325]

フォトリソグラフィ法において光を用いる場合、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外光やK r Fレーザ光、またはA r Fレーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外光（E U V : E x t r e m e U l t r a - v i o l e t）やX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

[0326]

層（薄膜）の除去（エッチング）には、ドライエッチング法、ウェットエッチング法、サンドブラス

ト法などを用いることができる。また、これらのエッチング方法を組み合わせて用いてもよい。

[0327]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

[0328]

(実施の形態6)

本実施の形態では、トランジスタの半導体層に用いることができる金属酸化物について説明する。

[0329]

<金属酸化物の構成>

本項では、本発明の一態様で開示されるトランジスタなどの半導体装置に用いることができる金属酸化物の一態様である、CAC-OS (Cloud-Aligned Composite-Oxide Semiconductor)、またはCAC (Cloud-Aligned Composite)-metal oxideの構成について説明する。

[0330]

なお、本明細書等において、CAC、及びCAAC (c-axis aligned crystal) と記載する場合がある。この場合、CACは機能、または材料の構成の一例を表し、CAACは構造の一例を表す。

[0331]

CAC-OSまたはCAC-metal oxideとは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、CAC-OSまたはCAC-metal oxideを、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子（またはホール）を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能 (On/Off させる機能) をCAC-OSまたはCAC-metal oxideに付与することができる。CAC-OSまたはCAC-metal oxideにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

[0332]

従って、CAC-OSまたはCAC-metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

[0333]

なお、CAC-OSまたはCAC-metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5 nm以上10 nm以下、好ましくは0.5 nm以上3 nm以下のサイズで材料中に分散している場合がある。

[0334]

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主

にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

[0335]

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

[0336]

<金属酸化物の構造>

本項では、本発明の一態様で開示されるトランジスタなどの半導体装置に用いることができる金属酸化物の構造について説明する。

[0337]

金属酸化物は、単結晶材料からなる金属酸化物と、非単結晶材料からなる金属酸化物と、に分けられる。単結晶材料は、単結晶構造を有する。また、非単結晶材料は、非晶質構造、微結晶構造、または多結晶構造のいずれか一つまたは複数を有する。

[0338]

また、非単結晶材料の1つとして、半結晶性材料(Semi-crystalline material)と呼称される材料が挙げられる。半結晶性材料とは、単結晶構造と非晶質構造との中間構造を有する。

[0339]

金属酸化物の単結晶は、中心に金属原子が存在する酸素の多面体が特定の規則性をもって連結する構造である。具体的には、InGaZnO₄の単結晶は、中心にIn原子が存在する酸素の八面体と、中心にGaまたはZnが存在する酸素の三方両錐体とが特定の規則性を持って連結することで、層状の結晶構造を有する。

[0340]

一方、半結晶性材料は、中心に金属原子が存在する酸素の多面体を複数有し、該多面体が特定の規則性を持たずに、互いに連結する構造を有する。半結晶性材料が有する多面体は、単結晶構造が有する多面体が著しく壊れた、単結晶では観察されない多面体である。なお、半結晶性材料は、単結晶構造が有する多面体や、単結晶構造が有する多面体が規則性を持って連結する領域などの単結晶構造の一部を有する場合もある。

[0341]

半結晶性材料は、多面体が特定の規則性を持たずに、互いに連結することで、いわゆる非晶質材料と比較して、構造が安定である。

[0342]

例えば、金属酸化物が、酸化物半導体である場合、単結晶酸化物半導体と、それ以外の非単結晶酸化物半導体と、に分けられる。非単結晶酸化物半導体としては、例えば、CAAC-OS(c-axis aligned crystalline oxide semiconductor)、多結晶酸化物半導体、nc-OS(nanocrystalline oxide semicondu

ctor)、擬似非晶質酸化物半導体(a-like OS: amorphous-like oxide semiconductor)、および非晶質酸化物半導体などがある。

[0343]

また、例えば、半結晶性酸化物半導体としては、CAAC構造を有し、かつCAC構成(以下、CAAC/CACともいう)である酸化物半導体がある。

[0344]

CAAC-OSは、c軸配向性を有し、かつa-b面方向において複数のナノ結晶が連結し、歪みを有したCAAC構造である酸化物半導体である。なお、歪みとは、複数のナノ結晶が連結する領域において、格子配列の揃った領域と、別の格子配列の揃った領域と、の間で格子配列の向きが変化している箇所を指す。

[0345]

ナノ結晶は、六角形を基本とするが、正六角形状とは限らず、非正六角形状である場合がある。また、歪みにおいて、五角形、および七角形などの格子配列を有する場合がある。なお、CAAC-OSにおいて、歪み近傍においても、明確な結晶粒界(グレインバウンダリーともいう)を確認することはできない。即ち、格子配列の歪みによって、結晶粒界の形成が抑制されていることがわかる。これは、CAAC-OSが、a-b面方向において酸素原子の配列が稠密でないことや、金属元素が置換することで原子間の結合距離が変化することなどによって、歪みを許容することができるためと考えられる。

[0346]

また、CAAC-OSは、インジウム、および酸素を有する層(以下、In層)と、元素M、亜鉛、および酸素を有する層(以下、(M, Zn)層)とが積層した、層状の結晶構造(層状構造ともいう)を有する傾向がある。なお、インジウムと元素Mは、互いに置換可能であり、(M, Zn)層の元素Mの一部がインジウムと置換した場合、(In, M, Zn)層と表すこともできる。また、In層のインジウムの一部が元素Mと置換した場合、(In, M)層と表すこともできる。

[0347]

CAAC-OSは結晶性の高い酸化物半導体である。一方、CAAC-OSは、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、CAAC-OSは不純物や欠陥(酸素欠損など)の少ない酸化物半導体ともいえる。従って、CAAC-OSは、物理的性質が安定する。そのため、CAAC-OSは熱に強く、信頼性が高い。

[0348]

nc-OSは、微小な領域(例えば、1nm以上10nm以下の領域、特に1nm以上3nm以下の領域)において原子配列に周期性を有した構造である酸化物半導体である。また、nc-OSは、異なるナノ結晶間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。したがって、nc-OSは、分析方法によっては、a-like OSや非晶質酸化物半導体と区別が付かない場合がある。

[0349]

a-like OSは、nc-OSと非晶質酸化物半導体との間の構造である酸化物半導体である。a-like OSは、鬆または低密度領域を有する。即ち、a-like OSは、nc-OSおよびCAAC-OSと比べて、結晶性が低い。

[0350]

酸化物半導体は、多様な構造をとり、それぞれが異なる特性を有する。本発明の一態様の酸化物半導体は、非晶質酸化物半導体、多結晶酸化物半導体、*a-like OS*、*nc-OS*、*CAAC-OS*のうち、二種以上を有していてもよい。

[0351]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせることで実施することが可能である。

[0352]

(実施の形態7)

本実施の形態では、上記実施の形態に示した表示装置等に用いることができるトランジスタの一例について、図面を用いて説明する。特に、OSトランジスタに用いることが好ましいトランジスタ構造の一例について説明する。

[0353]

<トランジスタの構成例>

[構成例1]

まず、トランジスタの構造の一例として、トランジスタ500aについて、図31(A)(B)、(C)を用いて説明する。図31(A)はトランジスタ500aの上面図である。図31(B)は、図31(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図31(C)は、図31(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。なお、図面をわかり易くするため、図31(A)ではトランジスタ500aの構成要素の一部(ゲート絶縁層としての機能を有する絶縁層等)を省略して図示している。なお、以下において、一点鎖線X1-X2方向をチャネル長方向、一点鎖線Y1-Y2方向をチャネル幅方向と呼称する場合がある。なお、トランジスタの上面図においては、以降の図面においても図31(A)と同様に、構成要素の一部を省略して図示する場合がある。

[0354]

トランジスタ500aは、絶縁層524上の導電層521と、絶縁層524上および導電層521上の絶縁層511と、絶縁層511上の半導体層531と、半導体層531上および絶縁層511上の導電層522aと、半導体層531上および絶縁層511上の導電層522bと、半導体層531上、導電層522a上、および導電層522b上の絶縁層512と、絶縁層512上の導電層523と、を有する。

[0355]

なお、絶縁層524は、基板であってもよい。絶縁層524を基板とする場合、当該基板は上記実施の形態に示した基板371と同様の材料を含む基板とすることができる。

[0356]

また、導電層521および導電層523として、例えば上記実施の形態に示した電極322と同様の材料を含むことができる。絶縁層511として、例えば上記実施の形態に示した絶縁層326と同様の材料を含むことができる。導電層522aおよび導電層522bとして、例えば上記実施の形態に示した電極344aおよび電極344bと同様の材料を含むことができる。絶縁層512として、上記実施の形態に示した絶縁層328と同様の材料を含むことができる。

[0357]

また、半導体層531として、例えば上記実施の形態に示した半導体層324と同様の材料を含むこ

とができる。本実施の形態では、半導体層 531 が金属酸化物を含む半導体層であるとして説明を行う。

[0358]

絶縁層 511 および絶縁層 512 は、開口部 535 を有する。導電層 523 は、開口部 535 を介して、導電層 521 と電氣的に接続される。

[0359]

ここで、絶縁層 511 は、トランジスタ 500a の第 1 のゲート絶縁層としての機能を有し、絶縁層 512 は、トランジスタ 500a の第 2 のゲート絶縁層としての機能を有する。また、トランジスタ 500a において、導電層 521 は、第 1 のゲートとしての機能を有し、導電層 522a は、ソースまたはドレインの一方としての機能を有し、導電層 522b は、ソースまたはドレインの他方としての機能を有する。また、トランジスタ 500a において、導電層 523 は、第 2 のゲートとしての機能を有する。

[0360]

なお、トランジスタ 500a は、いわゆるチャネルエッチ型のトランジスタであり、デュアルゲート構造である。

[0361]

また、トランジスタ 500a は、導電層 523 を設けない構成にすることもできる。この場合、トランジスタ 500a は、いわゆるチャネルエッチ型のトランジスタであり、ボトムゲート構造である。

[0362]

図 31 (B)、(C) に示すように、半導体層 531 は、導電層 521、および導電層 523 と対向するように位置し、2 つのゲートの機能を有する導電層に挟まれている。導電層 523 のチャネル長方向の長さ、および導電層 523 のチャネル幅方向の長さは、半導体層 531 のチャネル長方向の長さ、および半導体層 531 のチャネル幅方向の長さよりもそれぞれ長く、半導体層 531 の全体は、絶縁層 512 を介して導電層 523 に覆われている。

[0363]

別言すると、導電層 521 および導電層 523 は、絶縁層 511 および絶縁層 512 に設けられる開口部 535 において接続され、かつ半導体層 531 の側端部よりも外側に位置する領域を有する。

[0364]

このような構成を有することで、トランジスタ 500a に含まれる半導体層 531 を、導電層 521 および導電層 523 の電界によって電氣的に囲むことができる。トランジスタ 500a のように、第 1 のゲートおよび第 2 のゲートの電界によって、チャネル形成領域が形成される半導体層を、電氣的に囲むトランジスタのデバイス構造を `surrounded channel (s-channel)` 構造と呼ぶことができる。

[0365]

トランジスタ 500a は、`s-channel` 構造を有するため、第 1 のゲートの機能を有する導電層 521 によってチャネルを誘起させるための電界を効果的に半導体層 531 に印加することができるため、トランジスタ 500a の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 500a を微細化することが可能となる。

[0366]

また、トランジスタ 500a は、第 1 のゲートの機能を有する導電層 521 および第 2 のゲートの機能を有する導電層 523 によって、半導体層 531 が囲まれた構造を有するため、トランジスタ 500a の機械的強度を高めることができる。

[0367]

s-channel 構造であるトランジスタ 500a は電界効果移動度が高く、かつ駆動能力が高いため、トランジスタ 500a を駆動回路、代表的には走査線駆動回路に用いることで、額縁幅の狭い（狭額縁ともいう）表示装置を提供することができる。

[0368]

〔構成例 2〕

次に、トランジスタの構造の一例として、トランジスタ 500b について、図 32 (A)、(B)、(C) を用いて説明する。図 32 (A) はトランジスタ 500b の上面図である。図 32 (B) は、図 32 (A) に示す一点鎖線 X1-X2 間における切断面の断面図に相当し、図 32 (C) は、図 32 (A) に示す一点鎖線 Y1-Y2 間における切断面の断面図に相当する。

[0369]

トランジスタ 500b は、半導体層 531、導電層 522a、導電層 522b、および絶縁層 512 が積層構造である点において、トランジスタ 500a と異なる。

[0370]

絶縁層 512 は、半導体層 531 上、導電層 522a 上、および導電層 522b 上の絶縁層 512a と、絶縁層 512a の上の絶縁層 512b を有する。絶縁層 512 は、半導体層 531 に酸素を供給する機能を有する。すなわち、絶縁層 512 は、酸素を有する。また、絶縁層 512a は、酸素を透過することのできる絶縁層である。なお、絶縁層 512a は、後に形成する絶縁層 512b を形成する際の、半導体層 531 へのダメージ緩和膜としても機能する。

[0371]

絶縁層 512a としては、厚さが 5nm 以上 150nm 以下、好ましくは 5nm 以上 50nm 以下の酸化シリコン、酸化窒化シリコン等を用いることができる。

[0372]

また、絶縁層 512a は、欠陥量が少ないことが好ましく、代表的には、ESR 測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $3 \times 10^{17} \text{ spins/cm}^3$ 以下であることが好ましい。これは、絶縁層 512a に含まれる欠陥密度が多いと、該欠陥に酸素が結合してしまい、絶縁層 512a における酸素の透過性が減少してしまうためである。

[0373]

なお、絶縁層 512a においては、外部から絶縁層 512a に入った酸素が全て絶縁層 512a の外部に移動せず、絶縁層 512a にとどまる酸素もある。また、絶縁層 512a に酸素が入ると共に、絶縁層 512a に含まれる酸素が絶縁層 512a の外部へ移動することで、絶縁層 512a において酸素の移動が生じる場合もある。絶縁層 512a として酸素を透過することのできる酸化物絶縁層を形成すると、絶縁層 512a 上に設けられる、絶縁層 512b から脱離する酸素を、絶縁層 512a を介して半導体層 531 に移動させることができる。

[0374]

また、絶縁層 512a は、窒素酸化物に起因する準位密度が低い酸化物絶縁層を用いて形成することができる。なお、当該窒素酸化物に起因する準位密度は、金属酸化物の価電子帯の上端のエネルギー

と金属酸化物の伝導帯の下端のエネルギーの間に形成され得る場合がある。上記酸化物絶縁層として、窒素酸化物の放出量が少ない酸化窒化シリコン膜、または窒素酸化物の放出量が少ない酸化窒化アルミニウム膜等を用いることができる。

[0375]

なお、窒素酸化物の放出量の少ない酸化窒化シリコン膜は、昇温脱離ガス分析法 (TDS: Thermal Desorption Spectroscopy) において、窒素酸化物の放出量よりアンモニアの放出量が多い膜であり、代表的にはアンモニアの放出量が $1 \times 10^{18} / \text{cm}^3$ 以上 $5 \times 10^{19} / \text{cm}^3$ 以下である。なお、アンモニアの放出量は、膜の表面温度が 50°C 以上 650°C 以下、好ましくは 50°C 以上 550°C 以下の加熱処理による放出量とする。

[0376]

窒素酸化物 (NO_x 、 x は 0 よりも大きく 2 以下、好ましくは 1 以上 2 以下)、代表的には NO_2 または NO は、絶縁層 512a 等に準位を形成する。当該準位は、半導体層 531 のエネルギーギャップ内に位置する。そのため、窒素酸化物が、絶縁層 512a および半導体層 531 の界面に拡散すると、当該準位が絶縁層 512a 側において電子をトラップする場合がある。この結果、トラップされた電子が、絶縁層 512a および半導体層 531 界面近傍に留まるため、トランジスタのしきい値電圧をプラス方向にシフトさせてしまう。

[0377]

また、窒素酸化物は、加熱処理においてアンモニアおよび酸素と反応する。絶縁層 512a に含まれる窒素酸化物は、加熱処理において、絶縁層 512b に含まれるアンモニアと反応するため、絶縁層 512a に含まれる窒素酸化物が低減される。このため、絶縁層 512a および半導体層 531 の界面において、電子がトラップされにくい。

[0378]

絶縁層 512a として、上記酸化物絶縁層を用いることで、トランジスタのしきい値電圧のシフトを低減することが可能であり、トランジスタの電気特性の変動を低減することができる。

[0379]

また、上記酸化物絶縁層は、SIMS で測定される窒素濃度が $6 \times 10^{20} \text{ atoms} / \text{cm}^3$ 以下である。

[0380]

基板温度が 220°C 以上 350°C 以下であり、シランおよび一酸化二窒素を用いた PECVD 法を用いて、上記酸化物絶縁層を形成することで、緻密であり、かつ硬度の高い膜を形成することができる。

[0381]

絶縁層 512b は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁層である。上記の酸化物絶縁層は、加熱により酸素の一部が脱離する。なお、TDS において、上記の酸化物絶縁層は、酸素の放出量が $1.0 \times 10^{19} \text{ atoms} / \text{cm}^3$ 以上、好ましくは $3.0 \times 10^{20} \text{ atoms} / \text{cm}^3$ 以上の領域を有する。また、上記の酸素の放出量は、TDS における加熱処理の温度が 50°C 以上 650°C 以下、または 50°C 以上 550°C 以下の範囲での総量である。また、上記の酸素の放出量は、TDS における酸素原子に換算しての総量である。

[0382]

絶縁層 512b としては、厚さが 30 nm 以上 500 nm 以下、好ましくは 50 nm 以上 400 nm 以下の、酸化シリコン、酸化窒化シリコン等を用いることができる。

[0383]

また、絶縁層512bは、欠陥量が少ないことが好ましく、代表的には、ESR測定により、シリコンのダングリングボンドに由来する $g = 2.001$ に現れる信号のスピン密度が $1.5 \times 10^{18} \text{ spins/cm}^3$ 未満、さらには $1 \times 10^{18} \text{ spins/cm}^3$ 以下であることが好ましい。なお、絶縁層512bは、絶縁層512aと比較して半導体層531から離れているため、絶縁層512aより、欠陥密度が多くともよい。

[0384]

また、絶縁層512は、同種の材料の絶縁層を用いることができるため、絶縁層512aと絶縁層512bの界面が明確に確認できない場合がある。したがって、本実施の形態においては、絶縁層512aと絶縁層512bの界面は、破線で図示している。なお、本実施の形態においては、絶縁層512aと絶縁層512bの2層構造について説明したが、これに限定されず、例えば、絶縁層512aの単層構造、あるいは3層以上の積層構造としてもよい。

[0385]

トランジスタ500bにおいて、半導体層531は、絶縁層511上の半導体層531__1と、半導体層531__1上の半導体層531__2と、を有する。なお、半導体層531__1および半導体層531__2は、それぞれ同じ元素を有する。例えば、半導体層531__1および半導体層531__2は、上述の半導体層531が有する元素を、それぞれ独立に有することが好ましい。

[0386]

また、半導体層531__1および半導体層531__2は、それぞれ独立に、Inの原子数比がMの原子数比より多い領域を有すると好ましい。一例としては、半導体層531__1および半導体層531__2のIn、M、およびZnの原子数の比を、 $\text{In} : \text{M} : \text{Zn} = 4 : 2 : 3$ 近傍とすると好ましい。ここで、近傍とは、Inが4の場合、Mが1.5以上2.5以下であり、かつZnが2以上4以下を含む。または、半導体層531__1および半導体層531__2のIn、M、およびZnの原子数の比を、 $\text{In} : \text{M} : \text{Zn} = 5 : 1 : 6$ 近傍とすると好ましい。このように、半導体層531__1および半導体層531__2を概略同じ組成とすることで、同じスパッタリングターゲットを用いて形成できるため、製造コストを抑制することが可能である。また、同じスパッタリングターゲットを用いる場合、同一チャンバーにて真空中で連続して半導体層531__1および半導体層531__2を成膜することができるため、半導体層531__1と半導体層531__2との界面に不純物が取り込まれるのを抑制することができる。

[0387]

ここで、半導体層531__1は、半導体層531__2よりも結晶性が低い領域を有していてもよい。なお、半導体層531__1および半導体層531__2の結晶性としては、例えば、X線回折(XRD: X-Ray Diffraction)を用いて分析する、あるいは、透過型電子顕微鏡(TEM: Transmission Electron Microscope)を用いて分析することで解析できる。

[0388]

半導体層531__1の結晶性が低い領域が過剰酸素の拡散経路となり、半導体層531__1よりも結晶性の高い半導体層531__2にも過剰酸素を拡散させることができる。このように、結晶構造が異なる半導体層の積層構造とし、結晶性の低い領域を過剰酸素の拡散経路とすることで、信頼性の高いトランジスタを提供することができる。

[0389]

また、半導体層531__2が、半導体層531__1より結晶性が高い領域を有することにより、半導体層531に混入しうる不純物を抑制することができる。特に、半導体層531__2の結晶性を高めることで、導電層522aおよび導電層522bを加工する際のダメージを抑制することができる。半導体層531の表面、すなわち半導体層531__2の表面は、導電層522aおよび導電層522bの加工の際のエッチャントまたはエッチングガスに曝される。しかしながら、半導体層531__2は、結晶性が高い領域を有する場合、結晶性が低い半導体層531__1と比較してエッチング耐性に優れる。したがって、半導体層531__2は、エッチングストッパーとしての機能を有する。

[0390]

また、半導体層531__1は、半導体層531__2よりも結晶性が低い領域を有することで、キャリア密度が高くなる場合がある。

[0391]

また、半導体層531__1のキャリア密度が高くなると、半導体層531__1の伝導帯に対してフェルミ準位が相対的に高くなる場合がある。これにより、半導体層531__1の伝導帯の下端が低くなり、半導体層531__1の伝導帯下端と、ゲート絶縁層（ここでは、絶縁層511）中に形成されるトラップ準位とのエネルギー差が大きくなる場合がある。該エネルギー差が大きくなることにより、ゲート絶縁層中にトラップされる電荷が少なくなり、トランジスタのしきい値電圧の変動を小さくできる場合がある。また、半導体層531__1のキャリア密度が高くなると、半導体層531の電界効果移動度を高めることができる。

[0392]

なお、トランジスタ500bにおいては、半導体層531を2層の積層構造にする例を示したが、これに限定されず、3層以上積層する構成にしてもよい。

[0393]

トランジスタ500bが有する導電層522aは、導電層522a__1と、導電層522a__1上の導電層522a__2と、導電層522a__2上の導電層522a__3と、を有する。また、トランジスタ500bが有する導電層522bは、導電層522b__1と、導電層522b__1上の導電層522b__2と、導電層522b__2上の導電層522b__3と、を有する。

[0394]

例えば、導電層522a__1、導電層522b__1、導電層522a__3、および導電層522b__3としては、チタン、タングステン、タンタル、モリブデン、インジウム、ガリウム、錫、および亜鉛の中から選ばれるいずれか一つまたは複数を有することが好ましい。また、導電層522a__2および導電層522b__2としては、銅、アルミニウム、および銀の中から選ばれるいずれか一つまたは複数を有することが好ましい。

[0395]

より具体的には、導電層522a__1、導電層522b__1、導電層522a__3、および導電層522b__3にIn-Sn酸化物またはIn-Zn酸化物を用い、導電層522a__2および導電層522b__2に銅を用いることができる。

[0396]

また、導電層522a__1の端部は、導電層522a__2の端部よりも外側に位置する領域を有し、導電層522a__3は、導電層522a__2の上面および側面を覆い、かつ導電層522a__1と接

する領域を有する。また、導電層 5 2 2 b __ 1 の端部は、導電層 5 2 2 b __ 2 の端部よりも外側に位置する領域を有し、導電層 5 2 2 b __ 3 は、導電層 5 2 2 b __ 2 の上面および側面を覆い、かつ導電層 5 2 2 b __ 1 と接する領域を有する。

[0397]

上記構成とすることで、導電層 5 2 2 a および導電層 5 2 2 b の配線抵抗を低くし、かつ半導体層 5 3 1 への銅の拡散を抑制できるため好ましい。

[0398]

[構成例 3]

次に、トランジスタの構造の一例として、トランジスタ 5 0 0 c について、図 3 3 (A)、(B)、(C) を用いて説明する。図 3 3 (A) はトランジスタ 5 0 0 c の上面図である。図 3 3 (B) は、図 3 3 (A) に示す一点鎖線 X 1 - X 2 間における切断面の断面図に相当し、図 3 3 (C) は、図 3 3 (A) に示す一点鎖線 Y 1 - Y 2 間における切断面の断面図に相当する。

[0399]

トランジスタ 5 0 0 c は、絶縁層 5 2 4 上の導電層 5 2 1 と、導電層 5 2 1 上および絶縁層 5 2 4 上の絶縁層 5 1 1 と、絶縁層 5 1 1 上の半導体層 5 3 1 と、半導体層 5 3 1 上および絶縁層 5 1 1 上の絶縁層 5 1 6 と、半導体層 5 3 1 上および絶縁層 5 1 6 上の導電層 5 2 2 a と、半導体層 5 3 1 上および絶縁層 5 1 6 上の導電層 5 2 2 b と、絶縁層 5 1 6、導電層 5 2 2 a、および導電層 5 2 2 b 上の絶縁層 5 1 2 と、絶縁層 5 1 2 上の導電層 5 2 3 と、を有する。

[0400]

絶縁層 5 1 1、絶縁層 5 1 6、および絶縁層 5 1 2 は、開口部 5 3 5 を有する。トランジスタ 5 0 0 c の第 1 のゲートとしての機能を有する導電層 5 2 1 は、開口部 5 3 5 を介して、トランジスタ 5 0 0 c の第 2 のゲートとしての機能を有する導電層 5 2 3 と電氣的に接続される。また、絶縁層 5 1 6 は、開口部 5 3 8 a および開口部 5 3 8 b を有する。トランジスタ 5 0 0 c のソースまたはドレインの一方としての機能を有する導電層 5 2 2 a は、開口部 5 3 8 a を介して、半導体層 5 3 1 と電氣的に接続される。トランジスタ 5 0 0 c のソースまたはドレインの他方としての機能を有する導電層 5 2 2 b は、開口部 5 3 8 b を介して、半導体層 5 3 1 と電氣的に接続される。

[0401]

絶縁層 5 1 6 は、トランジスタ 5 0 0 c のチャネル保護層としての機能を有する。絶縁層 5 1 6 を有しない場合、エッチング法等により導電層 5 2 2 a および導電層 5 2 2 b を形成する際に、半導体層 5 3 1 のチャネル形成領域にダメージが与えられる場合がある。これにより、トランジスタの電気特性が不安定となる場合がある。絶縁層 5 1 6 を形成し、開口部 5 3 8 a および開口部 5 3 8 b を設けた後に導電層を成膜し、当該導電層をエッチング法等により加工して導電層 5 2 2 a および導電層 5 2 2 b を形成することにより、半導体層 5 3 1 のチャネル形成領域へのダメージを抑制することができる。これにより、トランジスタの電気特性を安定化させ、信頼性の高いトランジスタを実現できる。

[0402]

絶縁層 5 1 6 は、例えば絶縁層 5 1 2 と同様の材料を含むことができる。

[0403]

絶縁層 5 1 6 は、過剰酸素領域を有することが好ましい、絶縁層 5 1 6 が過剰酸素領域を有することで、半導体層 5 3 1 のチャネル形成領域に酸素を供給することができる。よって、当該チャネル形成領域に形成される酸素欠損を過剰酸素により補填することができるため、信頼性の高い表示装置を提

供することができる。

[0404]

また、開口部538aおよび開口部538bの形成後、半導体層531に不純物元素を添加することが好ましい。具体的には、酸素欠損を形成する元素、または酸素欠損と結合する元素を添加すると好ましい。これにより、詳細は後述するが、半導体層531の、導電層522aと重なる領域（ソース領域またはドレイン領域の一方）、および導電層522bと重なる領域（ソース領域またはドレイン領域の他方）の導電性を高くすることができる。これにより、トランジスタ500cの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。

[0405]

なお、トランジスタ500cは、いわゆるチャネル保護型のトランジスタであり、デュアルゲート構造である。

[0406]

トランジスタ500cは、トランジスタ500aおよびトランジスタ500bと同様にs-channel構造をとる。このような構成を有することで、トランジスタ500cに含まれる半導体層531を、導電層521および導電層523の電界によって電氣的に取り囲むことができる。

[0407]

トランジスタ500cは、s-channel構造を有するため、導電層521または導電層523によってチャネルを誘起させるための電界を効果的に半導体層531に印加することができる。これにより、トランジスタ500fの電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ500cを微細化することが可能となる。また、トランジスタ500cは、導電層521、および導電層523によって、半導体層531が取り囲まれた構造を有するため、トランジスタ500fの機械的強度を高めることができる。

[0408]

なお、トランジスタ500cは、導電層523を設けない構成にすることもできる。この場合、トランジスタ500cは、いわゆるチャネル保護型のトランジスタであり、ボトムゲート構造である。

[0409]

〔構成例4〕

次に、トランジスタの構造の一例について、図34（A）、（B）、（C）、（D）を用いて説明する。

[0410]

図34（A）、（B）はトランジスタ500dの断面図であり、図34（C）、（D）はトランジスタ500eの断面図である。なお、トランジスタ500dは、先に示すトランジスタ500bの変形例であり、トランジスタ500eは、先に示すトランジスタ500cの変形例である。したがって、図34（A）、（B）、（C）、（D）において、トランジスタ500bおよびトランジスタ500cと同様の機能を有する部分については、同様の符号を付し、詳細な説明を省略する。

[0411]

なお、図34（A）はトランジスタ500dのチャネル長方向の断面図であり、図34（B）はトランジスタ500dのチャネル幅方向の断面図である。また、図34（C）はトランジスタ500eのチャネル長方向の断面図であり、図34（D）はトランジスタ500eのチャネル幅方向の断面図である。

[0412]

図34(A)、(B)に示すトランジスタ500dは、トランジスタ500bと比較し、導電層523、および開口部535が設けられない。また、トランジスタ500dは、トランジスタ500bと比較し、絶縁層512、導電層522a、および導電層522bの構成が異なる。

[0413]

トランジスタ500dにおいて、絶縁層512は、絶縁層512cと、絶縁層512c上の絶縁層512dとを有する。絶縁層512cとしては、半導体層531に酸素を供給する機能と、不純物（代表的には、水、水素等）の入り込みを抑制する機能と、を有する。絶縁層512cとしては、酸化アルミニウム膜、酸化窒化アルミニウム膜、または窒化酸化アルミニウム膜を用いることができる。特に、絶縁層512cとしては、反応性スパッタリング法によって形成される酸化アルミニウム膜であることが好ましい。なお、反応性スパッタリング法で酸化アルミニウム膜を形成する方法の一例としては、以下に示す方法が挙げられる。

[0414]

まず、スパッタリングチャンバー内に、不活性ガス（代表的にはArガス）と、酸素ガスと、を混合したガスを導入する。続けて、スパッタリングチャンバーに配置されたアルミニウムターゲットに電圧を印加することで、酸化アルミニウム膜を成膜することができる。なお、アルミニウムターゲットに電圧を印加する電源としては、DC電源、AC電源、またはRF電源が挙げられる。特に、DC電源を用いると生産性が向上するため好ましい。

[0415]

絶縁層512dは、不純物（代表的には水、水素等）の入り込みを抑制する機能を有する。絶縁層512dとしては、窒化シリコン膜、窒化酸化シリコン膜、酸化窒化シリコン膜を用いることができる。特に、絶縁層512dとしては、PECVD法によって形成される窒化シリコン膜が好ましい。PECVD法によって形成される窒化シリコン膜は、高い膜密度を得られやすいため好ましい。なお、PECVD法によって形成される窒化シリコン膜は、膜中の水素濃度が高い場合がある。

[0416]

トランジスタ500dにおいては、絶縁層512dの下層には絶縁層512cが配置されているため、絶縁層512dに含まれる水素は、半導体層531側に拡散しない、または拡散し難い。

[0417]

なお、トランジスタ500dは、トランジスタ500bとは異なり、シングルゲートのトランジスタである。シングルゲートのトランジスタとすることで、マスク枚数を低減できるため、生産性を高めることができる。

[0418]

図34(C)、(D)に示すトランジスタ500eは、トランジスタ500cと比較し、絶縁層516、および絶縁層512の構成が異なる。具体的には、トランジスタ500eは、絶縁層516の代わりに絶縁層516aを有し、絶縁層512の代わりに絶縁層512dを有する。

[0419]

絶縁層516aは、絶縁層512cと同様の機能を有する。

[0420]

トランジスタ500d、およびトランジスタ500eの構造とすることで、大きな設備投資を行わずに、既存の生産ラインを用いて製造することができる。例えば、水素化アモルファスシリコンの製造工場を、酸化物半導体の製造工場に簡易的に置き換えることが可能となる。

[0421]

〔構成例5〕

次に、トランジスタの構造の一例として、トランジスタ500fについて、図35(A)、(B)、(C)を用いて説明する。図35(A)はトランジスタ500fの上面図である。図35(B)は、図35(A)に示す一点鎖線X1-X2間における切断面の断面図に相当し、図35(C)は、図35(A)に示す一点鎖線Y1-Y2間における切断面の断面図に相当する。

[0422]

図35(A)、(B)、(C)に示すトランジスタ500fは、絶縁層524上の導電層521と、導電層521上および絶縁層524上の絶縁層511と、絶縁層511上の半導体層531と、半導体層531上の絶縁層512と、絶縁層512上の導電層523と、絶縁層511上、半導体層531上、および導電層523上の絶縁層515を有する。なお、半導体層531は、導電層523と重なるチャネル形成領域531iと、絶縁層515と接するソース領域531sと、絶縁層515と接するドレイン領域531dと、を有する。

[0423]

また、絶縁層515は、窒素または水素を有する。絶縁層515と、ソース領域531sおよびドレイン領域531dと、が接することで、絶縁層515中の窒素または水素がソース領域531sおよびドレイン領域531d中に添加される。ソース領域531sおよびドレイン領域531dは、窒素または水素が添加されることで、キャリア密度が高くなる。

[0424]

また、トランジスタ500fは、絶縁層515に設けられた開口部536aを介してソース領域531sに電氣的に接続される導電層522aを有してもよい。また、トランジスタ500fは、絶縁層515に設けられた開口部536bを介してドレイン領域531dに電氣的に接続される導電層522bを有してもよい。

[0425]

絶縁層511は、第1のゲート絶縁層としての機能を有し、絶縁層512は、第2のゲート絶縁層としての機能を有する。また、絶縁層515は保護絶縁層としての機能を有する。

[0426]

また、絶縁層512は、過剰酸素領域を有する。絶縁層512が過剰酸素領域を有することで、半導体層531が有するチャネル形成領域531i中に過剰酸素を供給することができる。よって、チャネル形成領域531iに形成されうる酸素欠損を過剰酸素により補填することができるため、信頼性の高い表示装置を提供することができる。

[0427]

なお、半導体層531中に過剰酸素を供給させるためには、半導体層531の下方に形成される絶縁層511に過剰酸素を供給してもよい。この場合、絶縁層511中に含まれる過剰酸素は、半導体層531が有するソース領域531s、およびドレイン領域531dにも供給されうる。ソース領域531s、およびドレイン領域531d中に過剰酸素が供給されると、ソース領域531s、およびドレイン領域531dの抵抗が高くなる場合がある。

[0428]

一方で、半導体層531の上方に形成される絶縁層512に過剰酸素を有する構成とすることで、チャネル形成領域531iにのみ選択的に過剰酸素を供給させることが可能となる。あるいは、チャネ

ル形成領域531i、ソース領域531s、およびドレイン領域531dに過剰酸素を供給させたのち、ソース領域531sおよびドレイン領域531dのキャリア密度を選択的に高めることで、ソース領域531s、およびドレイン領域531dの抵抗が高くなることを抑制することができる。

[0429]

また、半導体層531が有するソース領域531sおよびドレイン領域531dは、それぞれ、酸素欠損を形成する元素、または酸素欠損と結合する元素を有すると好ましい。当該酸素欠損を形成する元素、または酸素欠損と結合する元素としては、代表的には水素、ホウ素、炭素、窒素、フッ素、リン、硫黄、塩素、チタン、希ガス等が挙げられる。また、希ガス元素の代表例としては、ヘリウム、ネオン、アルゴン、クリプトン、およびキセノン等がある。上記酸素欠損を形成する元素が、絶縁層515中に1つまたは複数含まれる場合、絶縁層515からソース領域531s、およびドレイン領域531dに拡散する、および／または不純物添加処理によりソース領域531s、およびドレイン領域531d中に添加される。

[0430]

不純物元素が金属酸化物に添加されると、金属酸化物中の金属元素と酸素の結合が切断され、酸素欠損が形成される。または、不純物元素が金属酸化物に添加されると、金属酸化物中の金属元素と結合していた酸素が不純物元素と結合し、金属元素から酸素が脱離され、酸素欠損が形成される。これらの結果、金属酸化物においてキャリア密度が増加し、導電性が高くなる。

[0431]

また、導電層521は、第1のゲートとしての機能を有し、導電層523は、第2のゲートとしての機能を有し、導電層522aは、ソースとしての機能を有し、導電層522bは、ドレインとしての機能を有する。

[0432]

また、図35(C)に示すように、絶縁層511および絶縁層512には開口部537が設けられる。また、導電層521は、開口部537を介して、導電層523と電氣的に接続される。よって、導電層521と導電層523には、同じ電位が与えられる。なお、開口部537を設けずに、導電層521と、導電層523と、に異なる電位を与えてもよい。または、開口部537を設けずに、導電層521を遮光膜として用いてもよい。例えば、導電層521を遮光性の材料により形成することで、チャンネル形成領域531iに照射される下方からの光を抑制することができる。

[0433]

また、図35(B)、(C)に示すように、半導体層531は、第1のゲートとしての機能を有する導電層521と、第2のゲートとしての機能を有する導電層523のそれぞれと対向するように位置し、2つのゲートとしての機能を有する導電層に挟まれている。

[0434]

また、トランジスタ500fもトランジスタ500a、トランジスタ500b、およびトランジスタ500cと同様にs-channel構造をとる。このような構成を有することで、トランジスタ500fに含まれる半導体層531を、第1のゲートとしての機能を有する導電層521および第2のゲートとしての機能を有する導電層523の電界によって電氣的に取り囲むことができる。

[0435]

トランジスタ500fは、s-channel構造を有するため、導電層521または導電層523によってチャンネルを誘起させるための電界を効果的に半導体層531に印加することができる。これ

により、トランジスタ 500 f の電流駆動能力が向上し、高いオン電流特性を得ることが可能となる。また、オン電流を高くすることが可能であるため、トランジスタ 500 f を微細化することが可能となる。また、トランジスタ 500 f は、導電層 521、および導電層 523 によって、半導体層 531 が取り囲まれた構造を有するため、トランジスタ 500 f の機械的強度を高めることができる。

[0436]

なお、トランジスタ 500 f を、導電層 523 の半導体層 531 に対する位置、または導電層 523 の形成方法から、TGSA (Top Gate Self Align) 型の FET と呼称してもよい。

[0437]

なお、トランジスタ 500 f においても、トランジスタ 500 b と同様に半導体層 531 を 2 層以上積層する構成にしてもよい。

[0438]

また、トランジスタ 500 f において、絶縁層 512 が導電層 523 と重なる部分にのみ設けられているが、これに限られることなく、絶縁層 512 が半導体層 531 を覆う構成にすることもできる。また、導電層 521 を設けない構成にすることもできる。

[0439]

また、絶縁層 512 と導電層 523 の間に酸化アルミニウム層を設けてもよい。酸化アルミニウム層を設けることにより、絶縁層 512 に含まれる過剰酸素が導電層 523 側に拡散しにくくすることができる。

[0440]

また、導電層 523 は、少なくとも絶縁層 512 と接する領域が、酸素が拡散しにくい材料で構成されていることが好ましい。このような材料としては、アルミニウムやモリブデンなどがある。例えば、導電層 523 を、絶縁層 512 側にアルミニウムを設け、その上にチタンを設けた 2 層の積層構造としてもよい。また、導電層 523 を、絶縁層 512 側にモリブデンを設け、その上にアルミニウムとチタンを設けた 3 層の積層構造としてもよい。

[0441]

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

[0442]

(実施の形態 8)

本実施の形態では、液晶素子を用いた表示装置の構成例と、EL 素子を用いた表示装置の構成例について説明する。図 36 (A) において、第 1 の基板 4001 上に設けられた表示部 115 を囲むようにして、シール材 4005 が設けられ、表示部 115 がシール材 4005 および第 2 の基板 4006 によって封止されている。

[0443]

表示部 115 は、上記実施の形態に示した表示部 110 または表示部 210 などと同様の構成を有する。

[0444]

図 36 (A) では、走査線駆動回路 121a、信号線駆動回路 131a、信号線駆動回路 132a、および共通線駆動回路 141a は、それぞれがプリント基板 4041 上に設けられた集積回路 404

2を複数有する。集積回路4042は、単結晶半導体または多結晶半導体で形成されている。信号線駆動回路131aおよび信号線駆動回路132aは、上記実施の形態に示した信号線駆動回路131と同様に機能する。走査線駆動回路121aは、上記実施の形態に示した走査線駆動回路121と同様に機能する。共通線駆動回路141aは、上記実施の形態に示した共通線駆動回路141と同様に機能する。

[0445]

走査線駆動回路121a、共通線駆動回路141a、信号線駆動回路131a、および信号線駆動回路132aに与えられる各種信号および電位は、FPC(FPC:Flexible printed circuit)4018を介して供給される。

[0446]

走査線駆動回路121aおよび共通線駆動回路141aが有する集積回路4042は、表示部115に選択信号を供給する機能を有する。信号線駆動回路131aおよび信号線駆動回路132aが有する集積回路4042は、表示部115にビデオ信号を供給する機能を有する。集積回路4042は、TAB(Tape Automated Bonding)法によって第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に実装されている。

[0447]

なお、集積回路4042の接続方法は、特に限定されるものではなく、ワイヤボンディング法、COG(Chip On Glass)法、TCP(Tape Carrier Package)法、COF(Chip On Film)法などを用いることができる。

[0448]

図36(B)は、信号線駆動回路131aおよび信号線駆動回路132aに含まれる集積回路4042をCOG法により実装する例を示している。また、上記実施の形態に示したトランジスタを用いて、駆動回路の一部または全体を表示部115と同じ基板上に一体形成して、システムオンパネルを形成することができる。

[0449]

図36(B)では、走査線駆動回路121aおよび共通線駆動回路141aを、表示部115と同じ基板上に形成する例を示している。駆動回路を表示部115内の画素回路と同時に形成することで、部品点数を削減することができる。よって、生産性を高めることができる。

[0450]

また、図36(B)では、第1の基板4001上に設けられた表示部115と、走査線駆動回路121aおよび共通線駆動回路141aと、を囲むようにして、シール材4005が設けられている。また表示部115、走査線駆動回路121a、および共通線駆動回路141aの上に第2の基板4006が設けられている。よって、表示部115、走査線駆動回路121a、および共通線駆動回路141aは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。

[0451]

また図36(B)では、信号線駆動回路131aおよび信号線駆動回路132aを別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部を別途形成して実装しても良い。

[0452]

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む場合がある。

[0453]

また第1の基板上に設けられた表示部および走査線駆動回路は、トランジスタを複数有している。当該トランジスタとして、上記実施の形態で示したトランジスタを適用することができる。

[0454]

周辺駆動回路が有するトランジスタと、表示部の画素回路が有するトランジスタの構造は同じであってもよく、異なってもよい。周辺駆動回路が有するトランジスタは、全て同じ構造であってもよく、2種類以上の構造が組み合わせて用いられていてもよい。同様に、画素回路が有するトランジスタは、全て同じ構造であってもよく、2種類以上の構造が組み合わせて用いられていてもよい。

[0455]

図37(A)および図37(B)は、図36(B)中でN1-N2の鎖線で示した部位の断面図である。図37(A)および図37(B)に示す表示装置は電極4015を有しており、電極4015はFPC4018が有する端子と異方性導電層4019を介して、電氣的に接続されている。また、図37(A)および図37(B)では、電極4015は、絶縁層4112、絶縁層4111、および絶縁層4110に形成された開口部において配線4014と電氣的に接続されている。

[0456]

電極4015は、第1の電極層4030と同じ導電層から形成され、配線4014は、トランジスタ4010、およびトランジスタ4011のソース電極およびドレイン電極と同じ導電層で形成されている。

[0457]

また、第1の基板4001上に設けられた表示部115と走査線駆動回路121aは、トランジスタを複数有しており、図37(A)、および図37(B)では、表示部115に含まれるトランジスタ4010、および走査線駆動回路121aに含まれるトランジスタ4011を例示している。なお、図37(A)および図37(B)では、トランジスタ4010およびトランジスタ4011としてボトムゲート型のトランジスタを例示している。

[0458]

図37(A)および図37(B)では、トランジスタ4010およびトランジスタ4011上に絶縁層4112が設けられている。また、図37(B)では、絶縁層4112上に隔壁4510が形成されている。

[0459]

また、トランジスタ4010およびトランジスタ4011は、絶縁層4102上に設けられている。また、トランジスタ4010およびトランジスタ4011は、絶縁層4111上に形成された電極4017を有する。電極4017はバックゲート電極として機能することができる。

[0460]

トランジスタ4010およびトランジスタ4011は、上記実施の形態で示したトランジスタを用いることができる。

[0461]

また、図37(A)および図37(B)に示す表示装置は、容量素子4020を有する。容量素子4

020は、トランジスタ4010のゲート電極と同じ工程で形成された電極4021と、ソース電極およびドレイン電極と同じ工程で形成された電極と、を有する。それぞれの電極は、絶縁層4103を介して重なっている。

[0462]

一般に、表示装置の画素部に設けられる容量素子の容量は、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。容量素子の容量は、トランジスタのオフ電流等を考慮して設定すればよい。

[0463]

表示部115に設けられたトランジスタ4010は表示素子と電気的に接続する。図37(A)は、表示素子として液晶素子を用いた液晶表示装置の一例である。図37(A)において、表示素子である液晶素子4013は、第1の電極層4030、第2の電極層4031、および液晶層4008を含む。なお、液晶層4008を挟持するように配向膜として機能する絶縁層4032、絶縁層4033が設けられている。第2の電極層4031は第2の基板4006側に設けられ、第1の電極層4030と第2の電極層4031は液晶層4008を介して重畳する。

[0464]

またスペーサ4035は絶縁層を選択的にエッチングすることで得られる柱状のスペーサであり、第1の電極層4030と第2の電極層4031との間隔(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いても良い。

[0465]

また、必要に応じて、ブラックマトリクス(遮光層)、着色層(カラーフィルタ)、偏光部材、位相差部材、反射防止部材などの光学部材(光学基板)などを適宜設けてもよい。例えば、偏光基板および位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。また、上記バックライト、およびサイドライトとして、マイクロLEDなどを用いてもよい。

[0466]

図37(A)に示す表示装置では、基板4006と第2の電極層4031の間に、遮光層4132、着色層4131、絶縁層4133が設けられている。

[0467]

遮光層として用いることのできる材料としては、カーボンブラック、チタンブラック、金属、金属酸化物、複数の金属酸化物の固溶体を含む複合酸化物等が挙げられる。遮光層は、樹脂材料を含む膜であつてもよいし、金属などの無機材料の薄膜であつてもよい。また、遮光層に、着色層の材料を含む膜の積層膜を用いることもできる。例えば、ある色の光を透過する着色層に用いる材料を含む膜と、他の色の光を透過する着色層に用いる材料を含む膜との積層構造を用いることができる。着色層と遮光層の材料を共通化することで、装置を共通化できるほか工程を簡略化できるため好ましい。

[0468]

着色層に用いることのできる材料としては、金属材料、樹脂材料、顔料または染料が含まれた樹脂材料などが挙げられる。遮光層および着色層の形成方法は、前述した各層の形成方法と同様に行なえばよい。例えば、インクジェット法などで行なってもよい。

[0469]

また、図37(A)および図37(B)に示す表示装置は、絶縁層4111と絶縁層4104を有す

る。絶縁層 4 1 1 1 と絶縁層 4 1 0 4 として、不純物元素を透過しにくい絶縁層を用いる。絶縁層 4 1 1 1 と絶縁層 4 1 0 4 でトランジスタの半導体層を挟むことで、外部からの不純物の浸入を防ぐことができる。

[0 4 7 0]

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子（「E L 素子」ともいう。）を適用することができる。E L 素子は、一対の電極の間に発光性の化合物を含む層（「E L 層」ともいう。）を有する。一対の電極間に、E L 素子の閾値電圧よりも大きい電位差を生じさせると、E L 層に陽極側から正孔が注入され、陰極側から電子が注入される。注入された電子と正孔はE L 層において再結合し、E L 層に含まれる発光物質が発光する。

[0 4 7 1]

また、E L 素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機E L 素子、後者は無機E L 素子と呼ばれている。

[0 4 7 2]

有機E L 素子は、電圧を印加することにより、一方の電極から電子、他方の電極から正孔がそれぞれE L 層に注入される。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

[0 4 7 3]

なお、E L 層は、発光性の化合物以外に、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子注入性の高い物質、またはバイポーラ性の物質（電子輸送性および正孔輸送性が高い物質）などを有していてもよい。

[0 4 7 4]

E L 層は、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法などの方法で形成することができる。

[0 4 7 5]

無機E L 素子は、その素子構成により、分散型無機E L 素子と薄膜型無機E L 素子とに分類される。分散型無機E L 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー-アクセプター再結合型発光である。薄膜型無機E L 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機E L 素子を用いて説明する。

[0 4 7 6]

発光素子は発光を取り出すために少なくとも一対の電極の一方が透明であればよい。そして、基板上にトランジスタおよび発光素子を形成し、当該基板とは逆側の面から発光を取り出す上面射出（トップエミッション）構造や、基板側の面から発光を取り出す下面射出（ボトムエミッション）構造や、両面から発光を取り出す両面射出（デュアルエミッション）構造の発光素子があり、どの射出構造の発光素子も適用することができる。

[0 4 7 7]

図 3 7 （B）は、表示素子として発光素子を用いた発光表示装置（「E L 表示装置」ともいう。）の一例である。表示素子である発光素子 4 5 1 3 は、表示部 1 1 5 に設けられたトランジスタ 4 0 1 0 と

電氣的に接続している。なお発光素子4513の構成は、第1の電極層4030、発光層4511、第2の電極層4031の積層構造であるが、この構成に限定されない。発光素子4513から取り出す光の方向などに合わせて、発光素子4513の構成は適宜変えることができる。

[0478]

隔壁4510は、有機絶縁材料、または無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第1の電極層4030上に開口部を形成し、その開口部の側面が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

[0479]

発光層4511は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

[0480]

発光素子4513の発光色は、発光層4511を構成する材料によって、白、赤、緑、青、シアン、マゼンタ、または黄などに变化させることができる。

[0481]

カラー表示を実現する方法としては、発光色が白色の発光素子4513と着色層を組み合わせて行う方法と、画素毎に発光色の異なる発光素子4513を設ける方法がある。前者の方法は後者の方法よりも生産性が高い。一方、後者の方法では画素毎に発光層4511を作り分ける必要があるため、前者の方法よりも生産性が劣る。ただし、後者の方法では、前者の方法よりも色純度の高い発光色を得ることができる。後者の方法に加えて、発光素子4513にマイクロキャビティ構造を付与することにより色純度をさらに高めることができる。

[0482]

なお、発光層4511は、量子ドットなどの無機化合物を有していてもよい。例えば、量子ドットを発光層に用いることで、発光材料として機能させることもできる。

[0483]

発光素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4031および隔壁4510上に保護層を形成してもよい。保護層としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC (Diamond Like Carbon)などを形成することができる。また、第1の基板4001、第2の基板4006、およびシール材4005によって封止された空間には充填材4514が設けられ密封されている。このように、外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

[0484]

充填材4514としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）などを用いることができる。また、充填材4514に乾燥剤が含まれていてもよい。

[0485]

シール材4005には、ガラスフリットなどのガラス材料や、二液混合型の樹脂などの常温で硬化する硬化樹脂、光硬化性の樹脂、熱硬化性の樹脂などの樹脂材料を用いることができる。また、シール

材 4 0 0 5 に乾燥剤が含まれていてもよい。

[0 4 8 6]

また、必要であれば、発光素子の射出面に偏光板、または円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板または円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

[0 4 8 7]

また、発光素子をマイクロキャビティ構造とすることで、色純度の高い光を取り出すことができる。また、マイクロキャビティ構造とカラーフィルタを組み合わせることで、映り込みが低減し、表示画像の視認性を高めることができる。

[0 4 8 8]

表示素子に電圧を印加する第 1 の電極層および第 2 の電極層（画素電極層、共通電極層、対向電極層などともいう）においては、取り出す光の方向、電極層が設けられる場所、および電極層のパターン構造によって透光性、反射性を選択すればよい。

[0 4 8 9]

第 1 の電極層 4 0 3 0、第 2 の電極層 4 0 3 1 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、インジウム錫酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

[0 4 9 0]

また、第 1 の電極層 4 0 3 0、第 2 の電極層 4 0 3 1 はタングステン (W)、モリブデン (Mo)、ジルコニウム (Zr)、ハフニウム (Hf)、バナジウム (V)、ニオブ (Nb)、タンタル (Ta)、クロム (Cr)、コバルト (Co)、ニッケル (Ni)、チタン (Ti)、白金 (Pt)、アルミニウム (Al)、銅 (Cu)、銀 (Ag) などの金属、またはその合金、もしくはその金属窒化物から一種以上を用いて形成することができる。

[0 4 9 1]

また、第 1 の電極層 4 0 3 0、第 2 の電極層 4 0 3 1 として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる π 電子共役系導電性高分子を用いることができる。例えば、ポリアニリン若しくはその誘導体、ポリピロール若しくはその誘導体、ポリチオフェン若しくはその誘導体、または、アニリン、ピロールおよびチオフェンの 2 種以上からなる共重合体若しくはその誘導体などがあげられる。

[0 4 9 2]

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

[0 4 9 3]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

[0 4 9 4]

（実施の形態 9）

本実施の形態では、本発明の一態様の表示システムを適用可能な電子機器について、図 3 8 乃至図 3 9 を用いて説明する。

[0495]

図38および図39を用いて電子機器の一例について説明する。本発明の一態様によれば、大型化および／または高精細化された表示装置であっても、良好な表示品位、高い視認性を実現できる。そのため、テレビジョン装置、デジタルサイネージ、携帯型の電子機器、装着型の電子機器（ウェアラブル機器）、および電子書籍端末、などに好適に用いることができる。また、VR（Virtual Reality）機器やAR（Augmented Reality）機器などにも用いることができる。

[0496]

本発明の一態様の表示システムを用いた電子機器は、二次電池を有していてもよく、非接触電力伝送を用いて、二次電池を充電することができると好ましい。

[0497]

二次電池としては、例えば、ゲル状電解質を用いるリチウムポリマー電池（リチウムイオンポリマー電池）等のリチウムイオン二次電池、ニッケル水素電池、ニカド電池、有機ラジカル電池、鉛蓄電池、空気二次電池、ニッケル亜鉛電池、銀亜鉛電池などが挙げられる。

[0498]

本発明の一態様の表示システムを用いた電子機器は、アンテナを有していてもよい。アンテナで信号を受信することで、表示部で映像や情報等の表示を行うことができる。また、電子機器がアンテナ及び二次電池を有する場合、アンテナを、非接触電力伝送に用いてもよい。

[0499]

本発明の一態様の表示システムを用いた電子機器は、センサ（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、にoinまたは赤外線を測定する機能を含むもの）を有していてもよい。

[0500]

本発明の一態様の表示システムを用いた電子機器は、様々な機能を有することができる。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）を実行する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出す機能等を有することができる。

[0501]

本発明の一態様の表示システムを用いることにより、電子機器の表示品位などを高めることができる。

[0502]

さらに、複数の表示部を有する電子機器においては、一つの表示部を主として画像情報を表示し、別の一つの表示部を主として文字情報を表示する機能、または複数の表示部に視差を考慮した画像を表示することで立体的な画像を表示する機能等を有することができる。さらに、受像部を有する電子機器においては、静止画または動画を撮影する機能、撮影した画像を自動または手動で補正する機能、撮影した画像を記録媒体（外部または電子機器に内蔵）に保存する機能、撮影した画像を表示部に表示する機能等を有することができる。なお、本発明の一態様の電子機器が有する機能はこれらに限定されず、様々な機能を有することができる。

[0503]

図38(A)に、本発明の一態様の表示システムを用いたテレビジョン装置1810を示す。テレビジョン装置1810は、表示部1811、筐体1812、スピーカ1813等を有する。さらに、LEDランプ、操作キー（電源スイッチ、または操作スイッチを含む）、接続端子、各種センサ、マイククロフォン等を有することができる。

[0504]

またテレビジョン装置1810は、リモコン操作機1814により、操作することができる。

[0505]

テレビジョン装置1810が受信できる放送電波としては、地上波、または衛星から送信される電波などが挙げられる。また放送電波として、アナログ放送、デジタル放送などがあり、また映像および音声、または音声のみの放送などがある。例えばUHF帯（約300MHz～3GHz）またはVHF帯（30MHz～300MHz）のうちの特定の周波数帯域で送信される放送電波を受信することができる。また例えば、複数の周波数帯域で受信した複数のデータを用いることで、転送レートを高くすることができ、より多くの情報を得ることができる。これによりフルハイビジョンを超える解像度を有する映像を、表示部1831に表示させることができる。例えば、4K、8K、16K、またはそれ以上の解像度を有する映像を表示させることができる。

[0506]

また、インターネットやLAN(Local Area Network)、Wi-Fi（登録商標）などのコンピュータネットワークを介したデータ伝送技術により送信された放送のデータを用いて、表示部1831に表示する画像を生成する構成としてもよい。このとき、テレビジョン装置1810にチューナを有さなくてもよい。

[0507]

図38(B)は、本発明の一態様の表示システムを用いたデジタルサイネージ1820を示している。デジタルサイネージ1820は円柱状の柱1822に取り付けられている。デジタルサイネージ1820は、表示部1821を有する。

[0508]

表示部1821が広いほど、一度に提供できる情報量を増やすことができる。また、表示部1821が広いほど、人の目につきやすく、例えば、広告の宣伝効果を高めることができる。

[0509]

表示部1821にタッチパネルを用いることで、表示部1821に画像または動画を表示するだけでなく、使用者が直感的に操作することができるため好ましい。また、路線情報もしくは交通情報などの情報を提供するための用途に用いる場合には、直感的な操作によりユーザビリティを高めることができる。

[0510]

図38(C)は本発明の一態様の表示システムを用いたノート型のパーソナルコンピュータ1830を示している。パーソナルコンピュータ1830は、表示部1831、筐体1832、タッチパッド1833、接続ポート1834等を有する。

[0511]

タッチパッド1833は、ポインティングデバイスや、ペンタブレット等の入力手段として機能し、指やスタイラス等で操作することができる。

[0512]

また、タッチパッド１８３３には表示素子が組み込まれている。図３８（Ｃ）に示すように、タッチパッド１８３３の表面に入力キー１８３５を表示することで、タッチパッド１８３３をキーボードとして使用することができる。このとき、入力キー１８３５に触れた際に、振動により触感を実現するため、振動モジュールがタッチパッド１８３３に組み込まれていてもよい。

[０５１３]

図３８（Ｄ）に本発明の一態様の表示システムを用いた携帯情報端末の一例を示す。図３８（Ｄ）に示す携帯情報端末１８４０は、筐体１８４１、表示部１８４２、操作ボタン１８４３、外部接続ポート１８４４、スピーカ１８４５、マイク１８４６、カメラ１８４７等を有する。

[０５１４]

携帯情報端末１８４０は、表示部１８４２にタッチセンサを備える。電話を掛ける、或いは文字を入力するなどのあらゆる操作は、指やスタイラスなどで表示部１８４２に触れることで行うことができる。

[０５１５]

また、操作ボタン１８４３の操作により、電源のＯＮ、ＯＦＦ動作や、表示部１８４２に表示される画像の種類を切り替えることができる。例えば、メール作成画面から、メインメニュー画面に切り替えることができる。

[０５１６]

また、携帯情報端末１８４０の内部に、ジャイロセンサまたは加速度センサ等の検出装置を設けることで、携帯情報端末１８４０の向き（縦か横か）を判断して、表示部１８４２の画面表示の向きを自動的に切り替えるようにすることができる。また、画面表示の向きの切り替えは、表示部１８４２に触れること、操作ボタン１８４３の操作、またはマイク１８４６を用いた音声入力等により行うこともできる。

[０５１７]

携帯情報端末１８４０は、例えば、電話機、手帳または情報閲覧装置等から選ばれた一つまたは複数の機能を有する。具体的には、スマートフォンとして用いることができる。携帯情報端末１８４０は、例えば、移動電話、電子メール、文章閲覧および作成、音楽再生、動画再生、インターネット通信、ゲームなどの種々のアプリケーションを実行することができる。

[０５１８]

図３８（Ｅ）、（Ｆ）に、本発明の一態様の表示システムを用いた携帯情報端末１８５０の一例を示す。携帯情報端末１８５０は、筐体１８５１、筐体１８５２、表示部１８５３、表示部１８５４、およびヒンジ部１８５５等を有する。

[０５１９]

筐体１８５１と筐体１８５２は、ヒンジ部１８５５で連結されている。携帯情報端末１８５０は、図３８（Ｅ）に示すように折り畳んだ状態から、図３８（Ｆ）に示すように筐体１８５１と筐体１８５２を開くことができる。

[０５２０]

例えば表示部１８５３および表示部１８５４に、文書情報を表示することが可能であり、電子書籍端末としても用いることができる。また、表示部１８５３および表示部１８５４に静止画像や動画を表示することもできる。

[０５２１]

このように、携帯情報端末１８５０は、持ち運ぶ際には折り畳んだ状態にできるため、汎用性に優れる。

[０５２２]

なお、筐体１８５１および筐体１８５２には、電源ボタン、操作ボタン、外部接続ポート、スピーカ、マイク等を有していてもよい。

[０５２３]

図３９（Ａ）に、ファインダー１８６１を取り付けた状態の、本発明の一態様の表示システムを用いたカメラ１８６０の外観を示す。

[０５２４]

カメラ１８６０は、筐体１８６９、表示部１８６２、操作ボタン１８６３、シャッターボタン１８６４等を有する。またカメラ１８６０には、着脱可能なレンズ１８６５が取り付けられている。

[０５２５]

ここではカメラ１８６０として、レンズ１８６５を筐体１８６９から取り外して交換することが可能な構成としたが、レンズ１８６５と筐体が一体となってもよい。

[０５２６]

カメラ１８６０は、シャッターボタン１８６４を押すことにより、撮像することができる。また、表示部１８６２はタッチパネルとしての機能を有し、表示部１８６２をタッチすることにより撮像することも可能である。

[０５２７]

カメラ１８６０の筐体１８６９は、電極を有するマウントを有し、ファインダー１８６１のほか、ストロボ装置等を接続することができる。

[０５２８]

ファインダー１８６１は、筐体１８６６、表示部１８６７、ボタン１８６８等を有する。ファインダー１８６１に本発明の一態様の表示システムを用いてもよい。

[０５２９]

筐体１８６６は、カメラ１８６０のマウントと係合するマウントを有しており、ファインダー１８６１をカメラ１８６０に取り付けることができる。また当該マウントには電極を有し、当該電極を介してカメラ１８６０から受信した映像等を表示部１８６７に表示させることができる。

[０５３０]

ボタン１８６８は、電源ボタンとしての機能を有する。ボタン１８６８により、表示部１８６７の表示のオン・オフを切り替えることができる。

[０５３１]

カメラ１８６０の表示部１８６２、及びファインダー１８６１の表示部１８６７に、本発明の一態様の表示装置を適用することができる。

[０５３２]

なお、図３９（Ａ）では、カメラ１８６０とファインダー１８６１とを別の電子機器とし、これらを脱着可能な構成としたが、カメラ１８６０の筐体１８６９に、本発明の一態様の表示装置を備えるファインダーが内蔵されていてもよい。

[０５３３]

図３９（Ｂ）には、本発明の一態様の表示システムを用いたヘッドマウントディスプレイ１８７０の

外観を示している。

[0534]

ヘッドマウントディスプレイ1870は、装着部1871、レンズ1872、本体1873、表示部1874、ケーブル1875等を有している。また装着部1871には、バッテリー1876が内蔵されている。

[0535]

ケーブル1875は、バッテリー1876から本体1873に電力を供給する。本体1873は無線受信機等を備え、受信した画像データ等の映像情報を表示部1874に表示させることができる。また、本体1873に設けられたカメラで使用者の眼球やまぶたの動きを捉え、その情報をもとに使用者の視線の座標を算出することにより、使用者の視線を入力手段として用いることができる。

[0536]

また、装着部1871には、使用者に触れる位置に複数の電極が設けられていてもよい。本体1873は使用者の眼球の動きに伴って電極に流れる電流を検知することにより、使用者の視線を認識する機能を有していてもよい。また、当該電極に流れる電流を検知することにより、使用者の脈拍をモニタする機能を有していてもよい。また、装着部1871には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部1874に表示する機能を有していてもよい。また、使用者の頭部の動きなどを検出し、表示部1874に表示する映像をその動きに合わせて変化させてもよい。

[0537]

図39(C)、(D)には、本発明の一態様の表示システムを用いたヘッドマウントディスプレイ1880の外観を示している。

[0538]

ヘッドマウントディスプレイ1880は、筐体1881、2つの表示部1882、操作ボタン1883、及びバンド状の固定具1884を有する。

[0539]

ヘッドマウントディスプレイ1880は、上記ヘッドマウントディスプレイ1870が有する機能に加え、2つの表示部を備える。

[0540]

2つの表示部1882を有することで、使用者は片方の目につき1つの表示部を見ることができる。これにより、視差を用いた3次元表示等を行う際であっても、高い解像度の映像を表示することができる。また、表示部1882は使用者の目を概略中心とした円弧状に湾曲している。これにより、使用者の目から表示部の表示面までの距離が一定となるため、使用者はより自然な映像を見ることができる。また、表示部からの光の輝度や色度が見る角度によって変化してしまうような場合であっても、表示部の表示面の法線方向に使用者の目が位置するため、実質的にその影響を無視することができる。そのため、より現実感のある映像を表示することができる。

[0541]

操作ボタン1883は、電源ボタンなどとしての機能を有する。また操作ボタン1883の他にボタンを有していてもよい。

[0542]

また、図39(E)に示すように、表示部1882と使用者の目の位置との間に、レンズ1885を

有していてもよい。レンズ１８８５により、使用者は表示部１８８２を拡大してみることができるため、より臨場感が高まる。このとき、図３９（Ｅ）に示すように、視度調節のためにレンズの位置を変化させるダイヤル１８８６を有していてもよい。

[０５４３]

表示部１８８２に、本発明の一態様の表示装置を適用することができる。本発明の一態様の表示装置は、極めて精細度が高いため、図３９（Ｅ）のようにレンズ１８８５を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

[０５４４]

図３９（Ｆ）に、本発明の一態様の表示システムを用いたテレビジョン装置の一例を示す。テレビジョン装置１８９０は、筐体１８９１に表示部１８９２が組み込まれている。ここでは、スタンド１８９３により筐体１８９１を支持した構成を示している。

[０５４５]

図３９（Ｆ）に示すテレビジョン装置１８９０の操作は、筐体１８９１が備える操作スイッチや、別体のリモコン操作機１８９４により行うことができる。または、表示部１８９２にタッチセンサを備えていてもよく、指等で表示部１８９２に触れることで操作してもよい。リモコン操作機１８９４は、当該リモコン操作機１８９４から出力する情報を表示する表示部を有していてもよい。リモコン操作機１８９４が備える操作キーまたはタッチパネルにより、チャンネル及び音量の操作を行うことができ、表示部１８９２に表示される映像を操作することができる。

[０５４６]

なお、テレビジョン装置１８９０は、受信機及びモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができる。また、モデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

[０５４７]

本実施の形態は、他の実施の形態などに記載した構成と適宜組み合わせて実施することが可能である。

[符号の説明]

[０５４８]

- １００ 表示装置
- １１０ 表示部
- １１１、１１２ 画素
- １２１ 走査線駆動回路
- １３１、１３２ 信号線駆動回路
- １４１ 共通線駆動回路
- ２２７、３２６、３２７、３２８、３２９ 絶縁層
- ２５５ 不純物
- ３１０、３１１、３２０、３２１ トランジスタ
- ３２２、３２３ 電極
- ３２４ 半導体層
- ３２５ トランジスタ

請求の範囲

[請求項 1]

m行n列（mおよびnは、それぞれ2以上の整数）に配置された複数の画素と、
m行の走査線と、n列のビデオ信号線と、m+1本の共通線と、を含み、
前記m+1本の共通線は、前記m行の走査線と略平行な方向に延在し、
前記複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、
x行j列目（xは1以上m-1以下の整数、jは1以上n以下の整数）の前記画素は、
x行目の前記走査線、j列目の前記ビデオ信号線、およびx本目の前記共通線と電氣的に接続され、
x行j+1列目の前記画素は、
前記x行目の前記走査線、j+1列目の前記ビデオ信号線、およびx+1本目の前記共通線と電氣的に接続され、
m行j列目の前記画素は、
m行目の前記走査線、j列目の前記ビデオ信号線、およびm本目の前記共通線と電氣的に接続され、
m行j+1列目の前記画素は、
前記m行目の前記走査線、j+1列目の前記ビデオ信号線、およびm+1本目の前記共通線と電氣的に接続されることを特徴とする表示装置。

[請求項 2]

m行n列（mおよびnは、それぞれ2以上の整数）に配置された複数の画素と、
m行の走査線と、n列のビデオ信号線と、m+1本の共通線と、を含み、
前記m+1本の共通線は、前記m行の走査線と略平行な方向に延在し、
前記複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、
x行j列目（xは1以上m-1以下の整数、jは1以上n以下の整数）の前記画素は、
x行目の前記走査線、j列目の前記ビデオ信号線、およびx+1本目の前記共通線と電氣的に接続され、
x行j+1列目の前記画素は、
前記x行目の前記走査線、j+1列目の前記ビデオ信号線、およびx本目の前記共通線と電氣的に接続され、
m行j列目の前記画素は、
m行目の前記走査線、j列目の前記ビデオ信号線、およびm+1本目の前記共通線と電氣的に接続され、
m行j+1列目の前記画素は、
前記m行目の前記走査線、j+1列目の前記ビデオ信号線、およびm本目の前記共通線と電氣的に接続されることを特徴とする表示装置。

[請求項 3]

m行n列（mおよびnは、それぞれ4以上の整数）に配置された複数の画素と、
m行の走査線と、
n本の第1ビデオ信号線と、n本の第2ビデオ信号線と、
m+1本の共通線と、を含み、
前記m+1本の共通線は、前記m行の走査線と略平行な方向に延在し、
前記複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、

x 行 j 列目 (x は 1 以上 $m-2$ 以下の整数、 j は 1 以上 n 以下の整数) の前記画素は、
 x 行目の前記走査線、 j 本目の前記第 1 ビデオ信号線、および x 本目の前記共通線と電氣的に接続され、
 $x+1$ 行 j 列目の前記画素は、
 $x+1$ 行目の前記走査線、 j 本目の前記第 2 ビデオ信号線、および $x+1$ 本目の前記共通線と電氣的に接続され、
 x 行 $j+1$ 列目の前記画素は、
 x 行目の前記走査線、 $j+1$ 本目の前記第 1 ビデオ信号線、および $x+1$ 本目の前記共通線と電氣的に接続され、
 $x+1$ 行 $j+1$ 列目の前記画素は、
 $x+1$ 行目の前記走査線、 $j+1$ 本目の前記第 2 ビデオ信号線、および $x+2$ 本目の前記共通線と電氣的に接続され、
 $m-1$ 行 j 列目の前記画素は、
 $m-1$ 行目の前記走査線、 j 本目の前記第 1 ビデオ信号線、および $m-1$ 本目の前記共通線と電氣的に接続され、
 m 行 j 列目の前記画素は、
 m 行目の前記走査線、 j 本目の前記第 2 ビデオ信号線、および m 本目の前記共通線と電氣的に接続され、
 $m-1$ 行 $j+1$ 列目の前記画素は、
 $m-1$ 行目の前記走査線、 $j+1$ 本目の前記第 1 ビデオ信号線、および m 本目の前記共通線と電氣的に接続され、
 m 行 $j+1$ 列目の前記画素は、
 m 行目の前記走査線、 $j+1$ 本目の前記第 2 ビデオ信号線、および $m+1$ 本目の前記共通線と電氣的に接続されることを特徴とする表示装置。

[請求項 4]

m 行 n 列 (m および n は、それぞれ 4 以上の整数) に配置された複数の画素と、
 m 行の走査線と、
 n 本の第 1 ビデオ信号線と、 n 本の第 2 ビデオ信号線と、
 $m+1$ 本の共通線と、を含み、
 前記 $m+1$ 本の共通線は、前記 m 行の走査線と略平行な方向に延在し、
 前記複数の画素のそれぞれは、トランジスタと、表示素子と、を含み、
 x 行 j 列目 (x は 1 以上 $m-2$ 以下の整数、 j は 1 以上 n 以下の整数) の前記画素は、
 x 行目の前記走査線、 j 本目の前記第 1 ビデオ信号線、および $x+1$ 本目の前記共通線と電氣的に接続され、
 $x+1$ 行 j 列目の前記画素は、
 $x+1$ 行目の前記走査線、 j 本目の前記第 2 ビデオ信号線、および $x+2$ 本目の前記共通線と電氣的に接続され、
 x 行 $j+1$ 列目の前記画素は、
 x 行目の前記走査線、 $j+1$ 本目の前記第 1 ビデオ信号線、および x 本目の前記共通線と電氣的に接続され、

$x + 1$ 行 $j + 1$ 列目の前記画素は、
 $x + 1$ 行目の前記走査線、 $j + 1$ 本目の前記第 2 ビデオ信号線、および $x + 1$ 本目の前記共通線と電氣的に接続され、
 $m - 1$ 行 j 列目の前記画素は、
 $m - 1$ 行目の前記走査線、 j 本目の前記第 1 ビデオ信号線、および m 本目の前記共通線と電氣的に接続され、
 m 行 j 列目の前記画素は、
 m 行目の前記走査線、 j 本目の前記第 2 ビデオ信号線、および $m + 1$ 本目の前記共通線と電氣的に接続され、
 $m - 1$ 行 $j + 1$ 列目の前記画素は、
 $m - 1$ 行目の前記走査線、 $j + 1$ 本目の前記第 1 ビデオ信号線、および $m - 1$ 本目の前記共通線と電氣的に接続され、
 m 行 $j + 1$ 列目の前記画素は、
 m 行目の前記走査線、 $j + 1$ 本目の前記第 2 ビデオ信号線、および m 本目の前記共通線と電氣的に接続されることを特徴とする表示装置。

[請求項 5]

請求項 1 乃至請求項 4 のいずれか一項において、
前記表示素子は、液晶素子であることを特徴とする表示装置。

[請求項 6]

請求項 1 乃至請求項 4 のいずれか一項において、
前記トランジスタは、チャネルが形成される半導体層がシリコンまたは金属酸化物を含むことを特徴とする表示装置。

[請求項 7]

請求項 1 乃至請求項 4 のいずれか一項において、
前記表示装置は、8 K 解像度以上の解像度を有することを特徴とする表示装置。

[請求項 8]

請求項 1 乃至請求項 4 のいずれか一項において、
対角 60 インチ以上の表示部を有することを特徴とする表示装置。

[請求項 9]

請求項 1 乃至請求項 4 のいずれか一項において、
前記表示装置のフレーム周波数は 240 Hz 以上であることを特徴とする表示装置。

[請求項 10]

請求項 1 または請求項 2 に記載の表示装置の駆動方法であって、
 p 行目 (p は 1 以上 $m - 2$ 以下の整数) の前記画素が選択されている期間に、
 $p + 2$ 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 11]

請求項 10 において、
 $m - 1$ 行目の前記画素が選択されている期間に、
1 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 1 2]

請求項 1 0 において、

m 行目の前記画素が選択されている期間に、

1 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 1 3]

請求項 1 0 において、

m 行目の前記画素が選択されている期間に、

2 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 1 4]

請求項 3 または請求項 4 に記載の表示装置の駆動方法であって、

p 行目 (p は 1 以上 m - 3 以下の整数) の前記画素が選択されている期間に、

p + 2 本目の前記共通線に供給される電圧の極性と、p + 3 本目の前記共通線に供給される電圧の極性を、それぞれ反転させることを特徴とする表示装置の駆動方法。

[請求項 1 5]

請求項 1 4 において、

m - 2 行目の前記画素が選択されている期間に、

1 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 1 6]

請求項 1 4 において、

m 行目の前記画素が選択されている期間に、

1 本目の前記共通線に供給される電圧の極性を反転させることを特徴とする表示装置の駆動方法。

[請求項 1 7]

請求項 1 4 において、

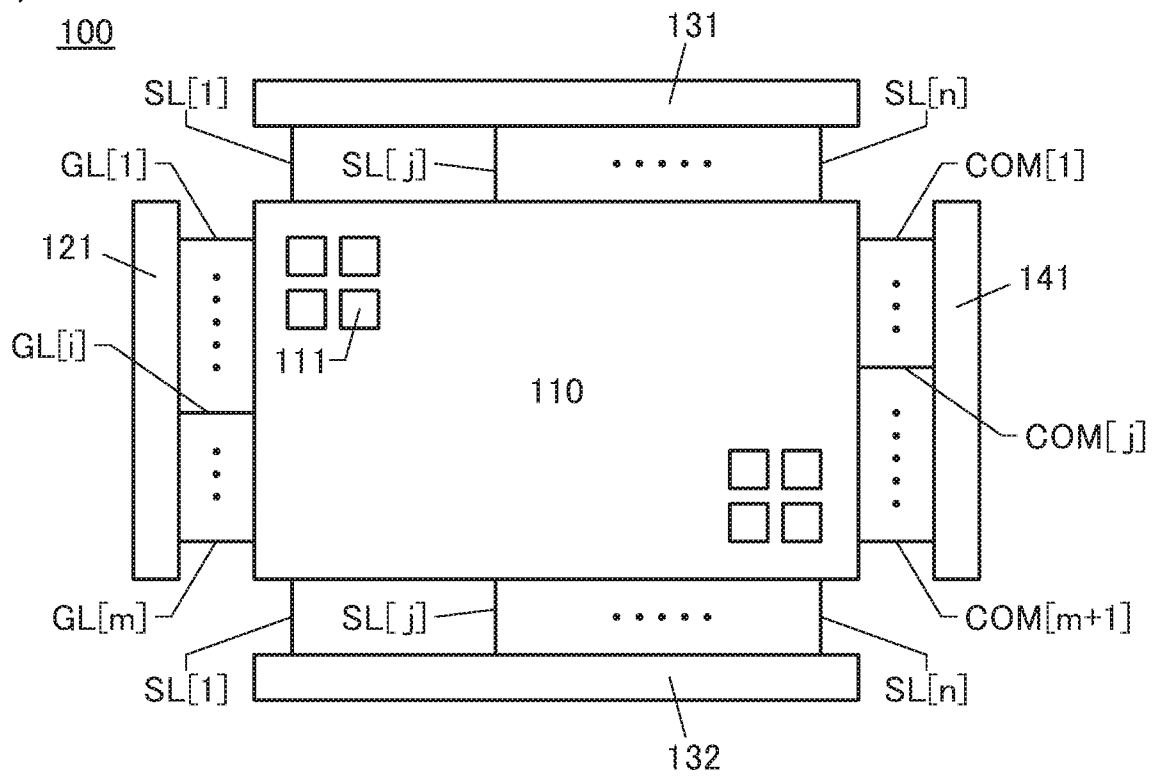
m 行目の前記画素が選択されている期間に、

2 本目の前記共通線に供給される電圧の極性と、3 本目の前記共通線に供給される電圧の極性を、それぞれ反転させることを特徴とする表示装置の駆動方法。

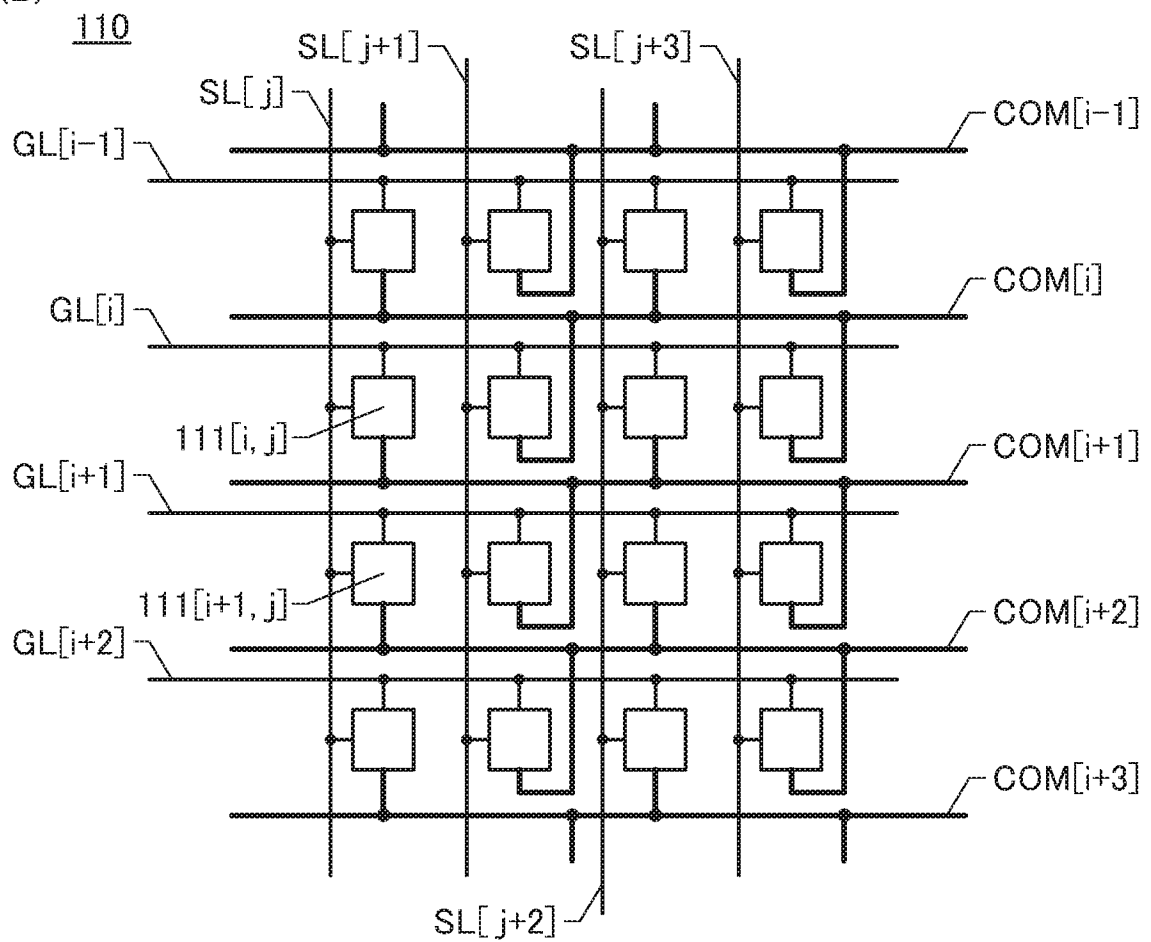
1/39

[図 1]

(A)

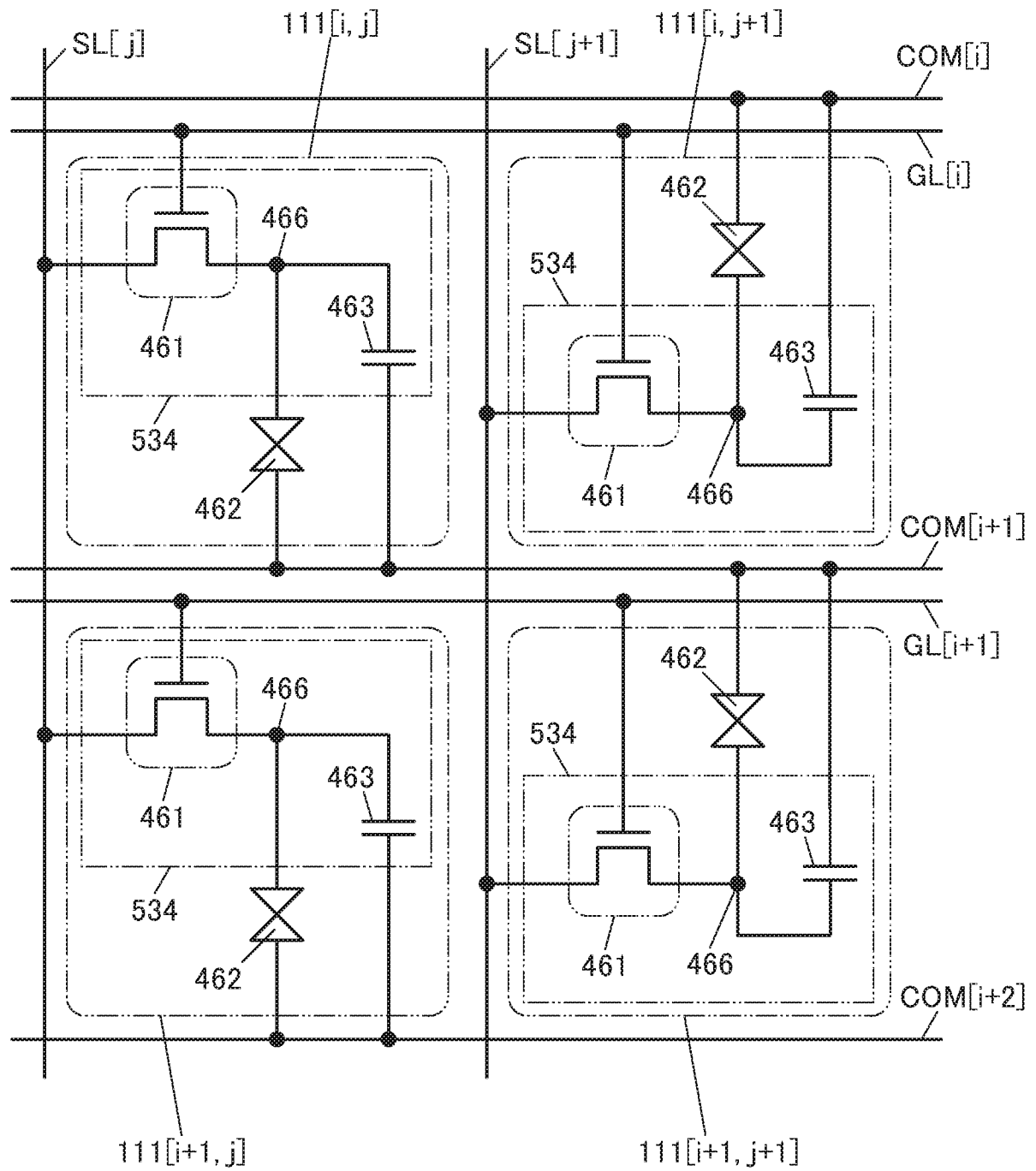


(B)

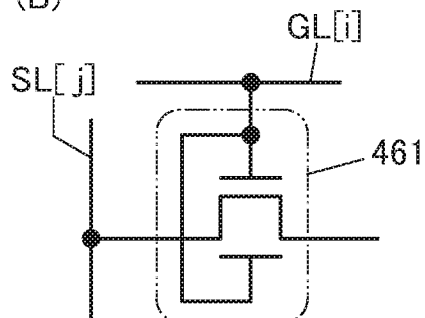


[図2]

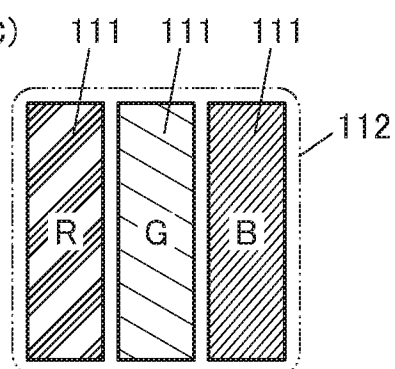
(A)



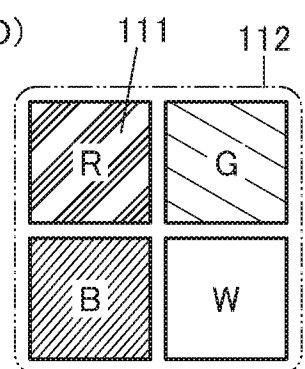
(B)



(C)



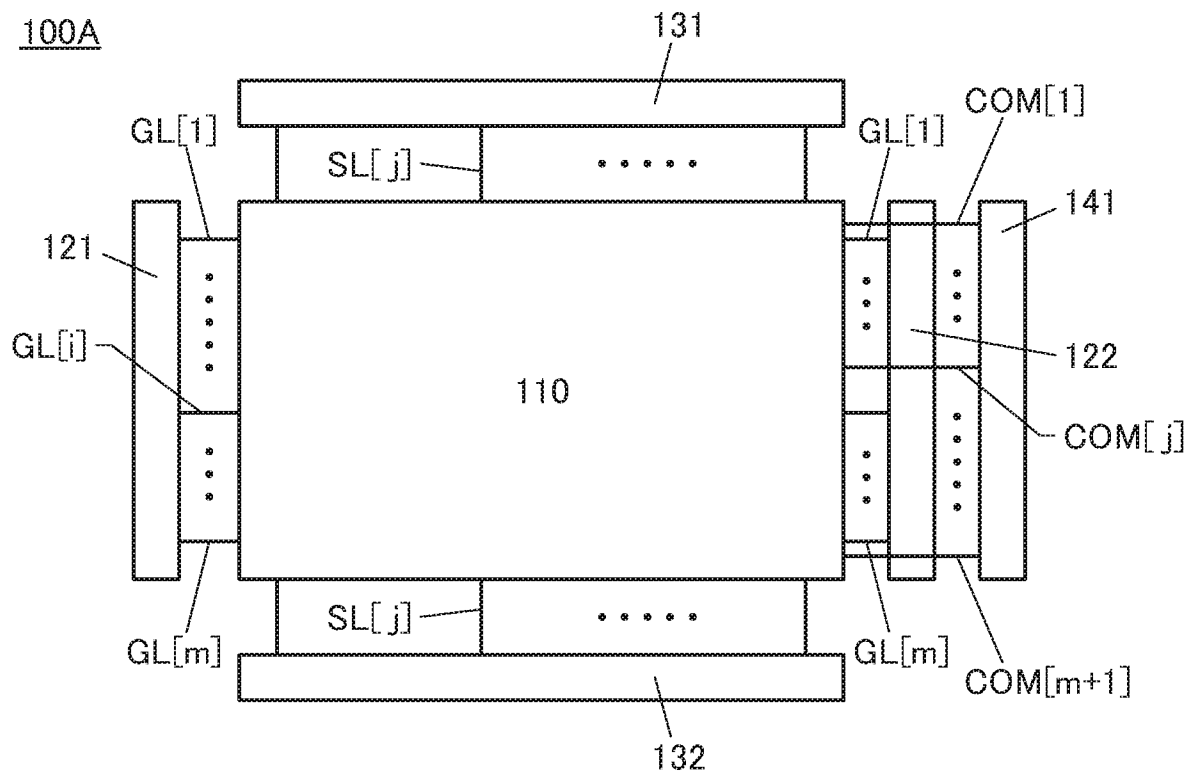
(D)



[図3]

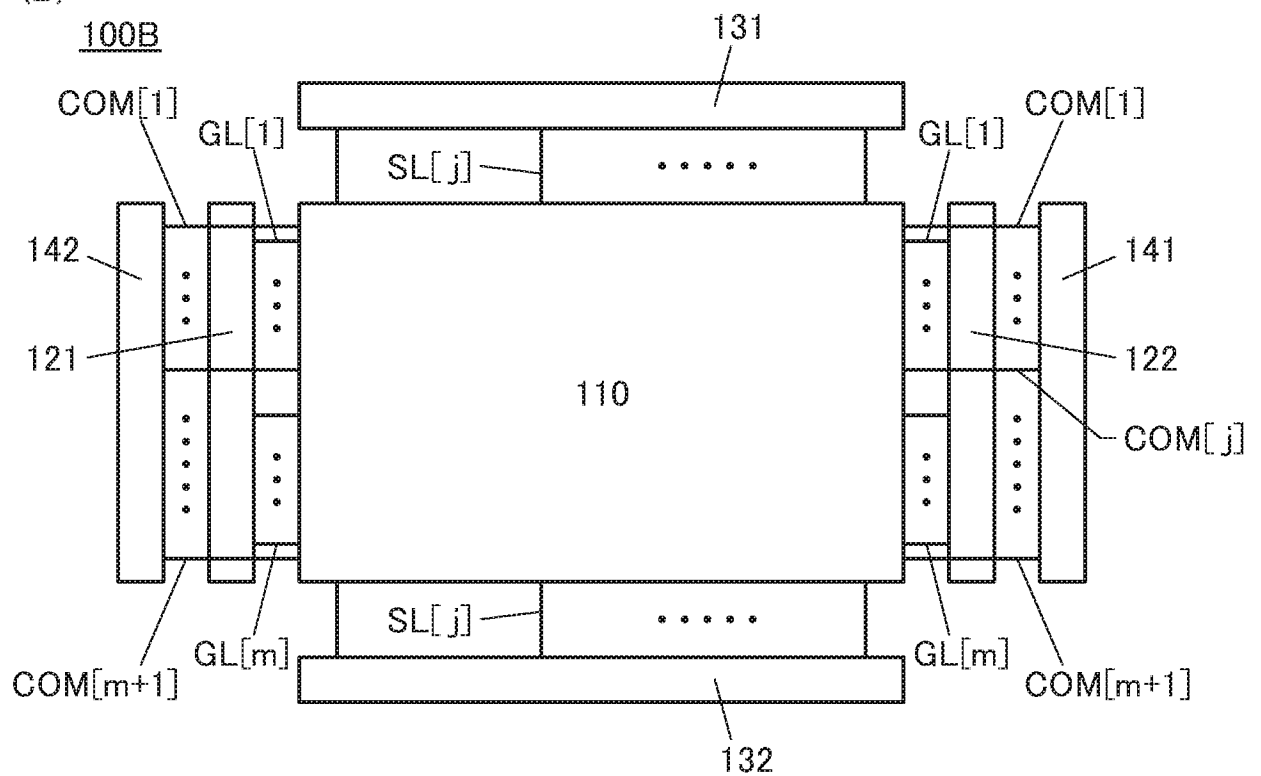
(A)

100A



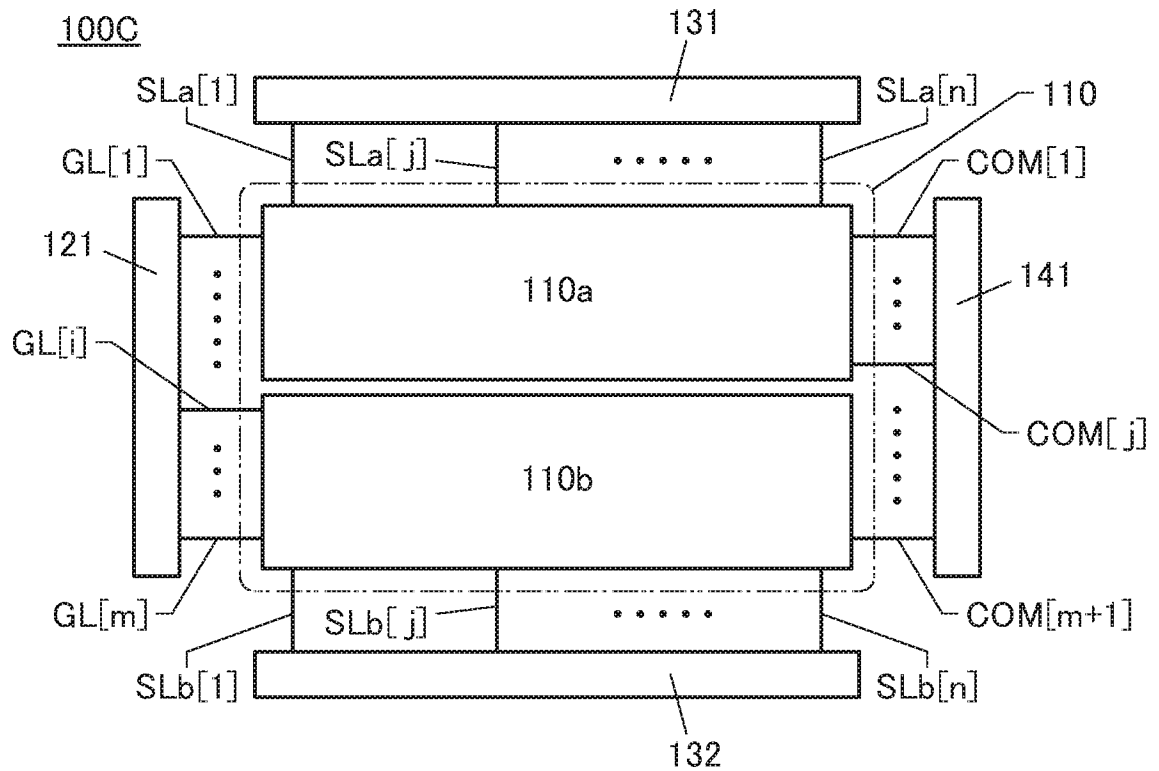
(B)

100B

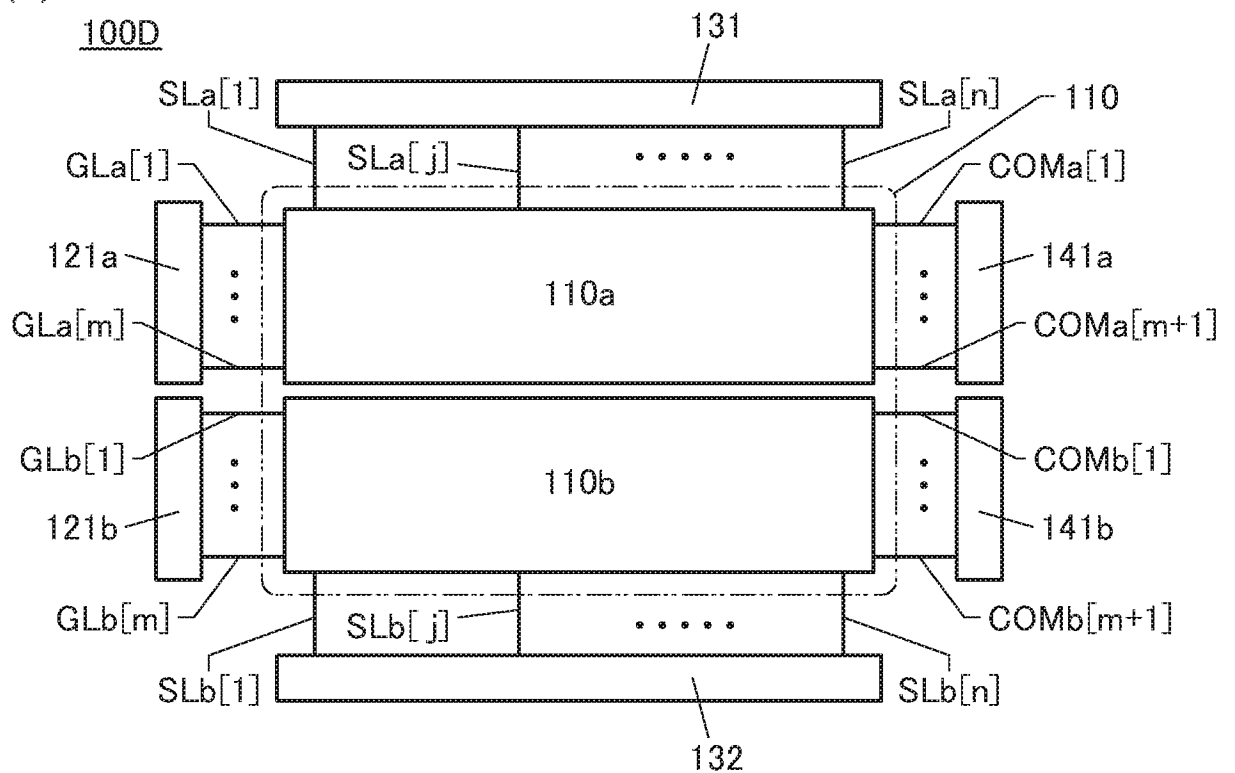


[図4]

(A)

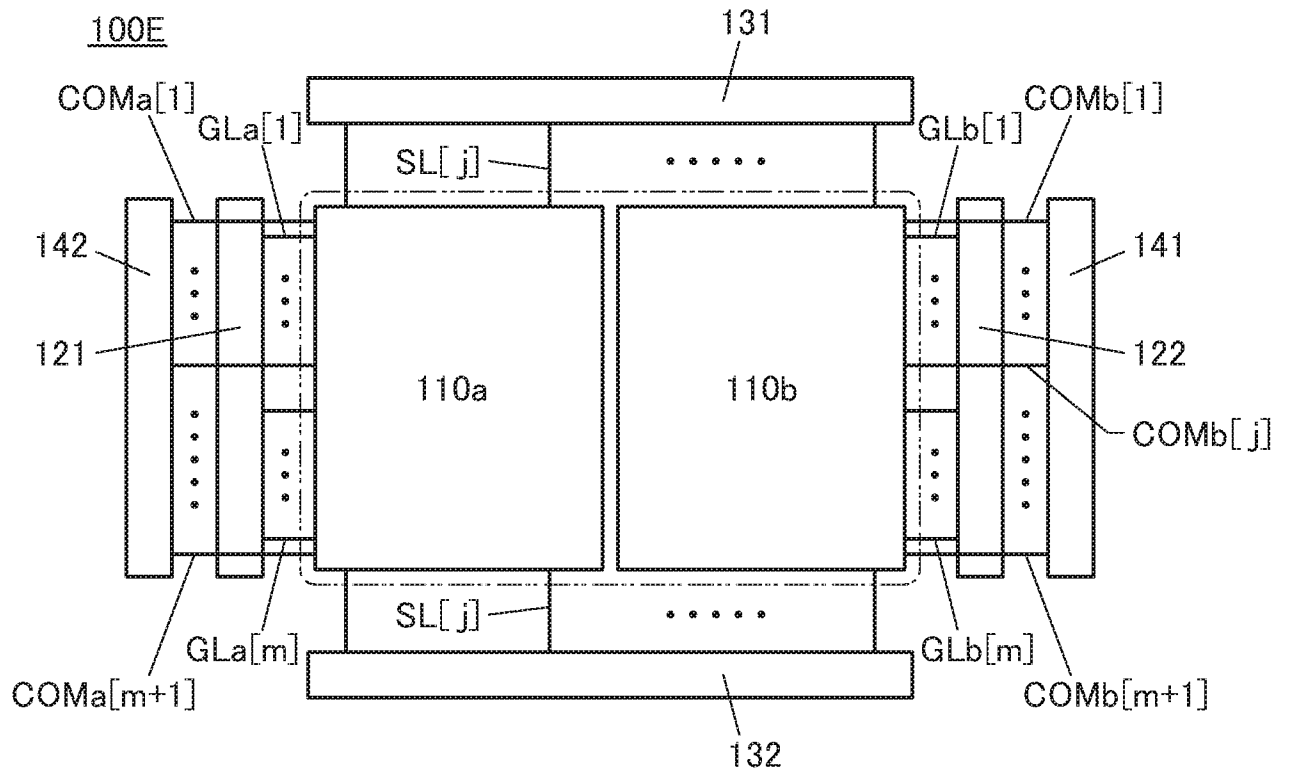


(B)

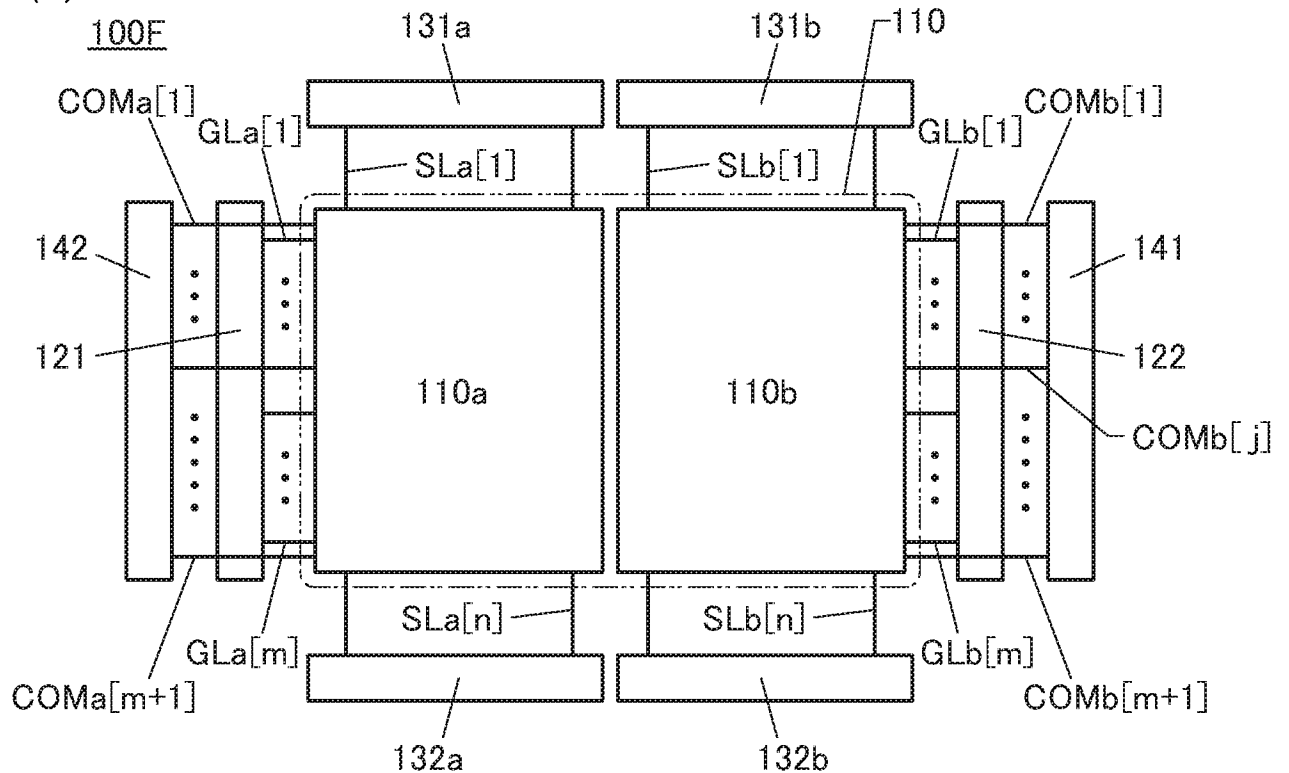


[図5]

(A)

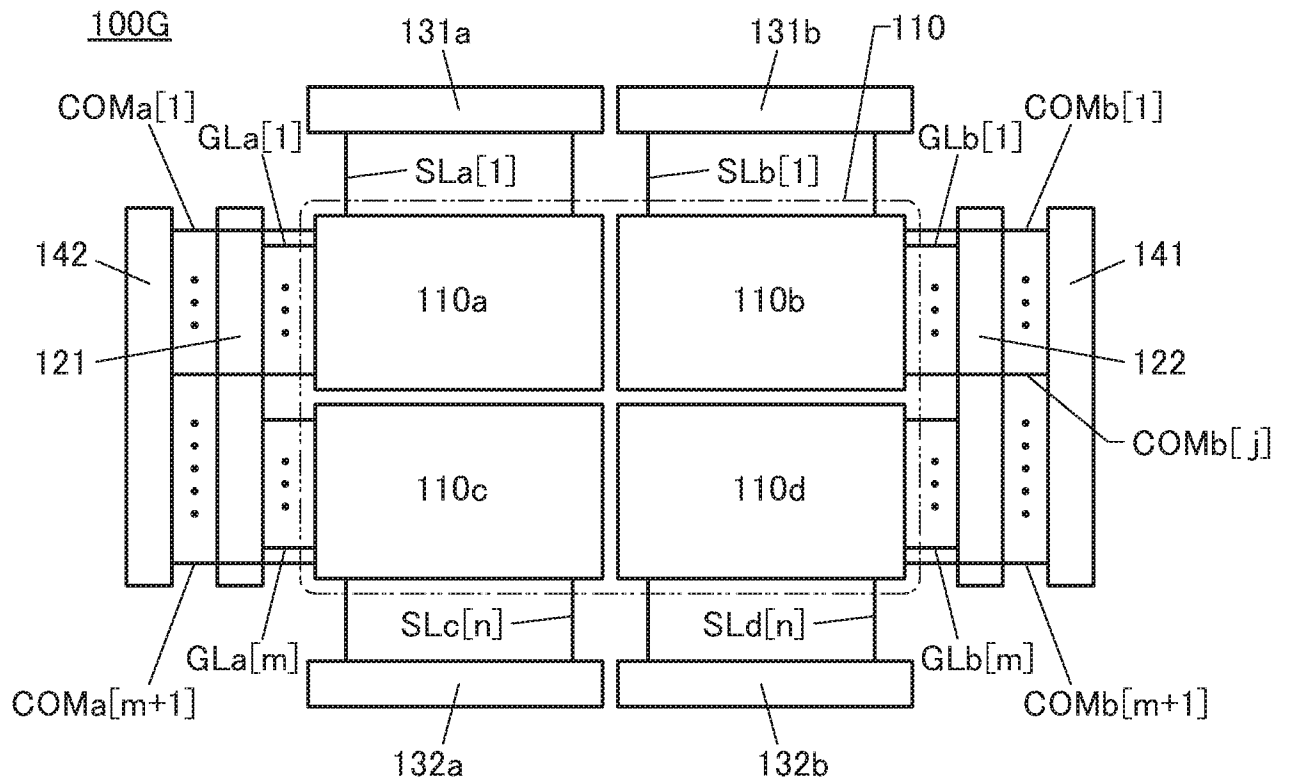


(B)

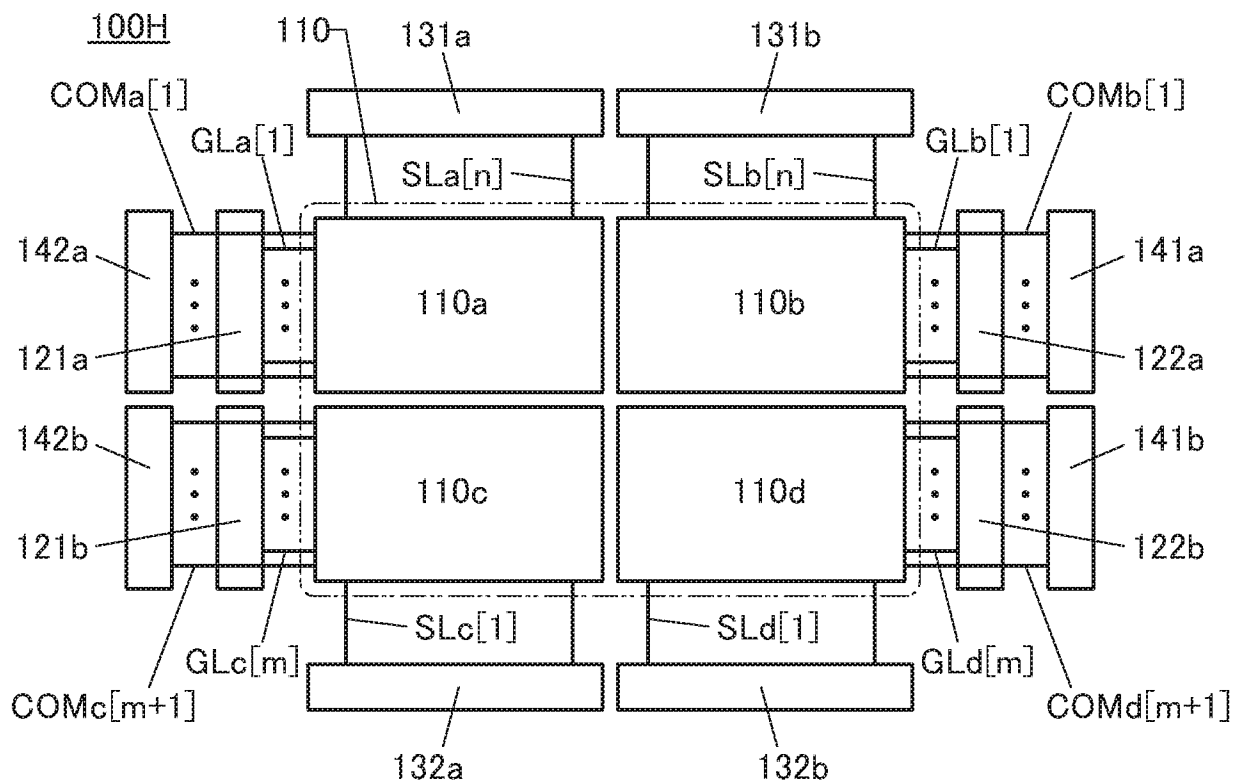


[図6]

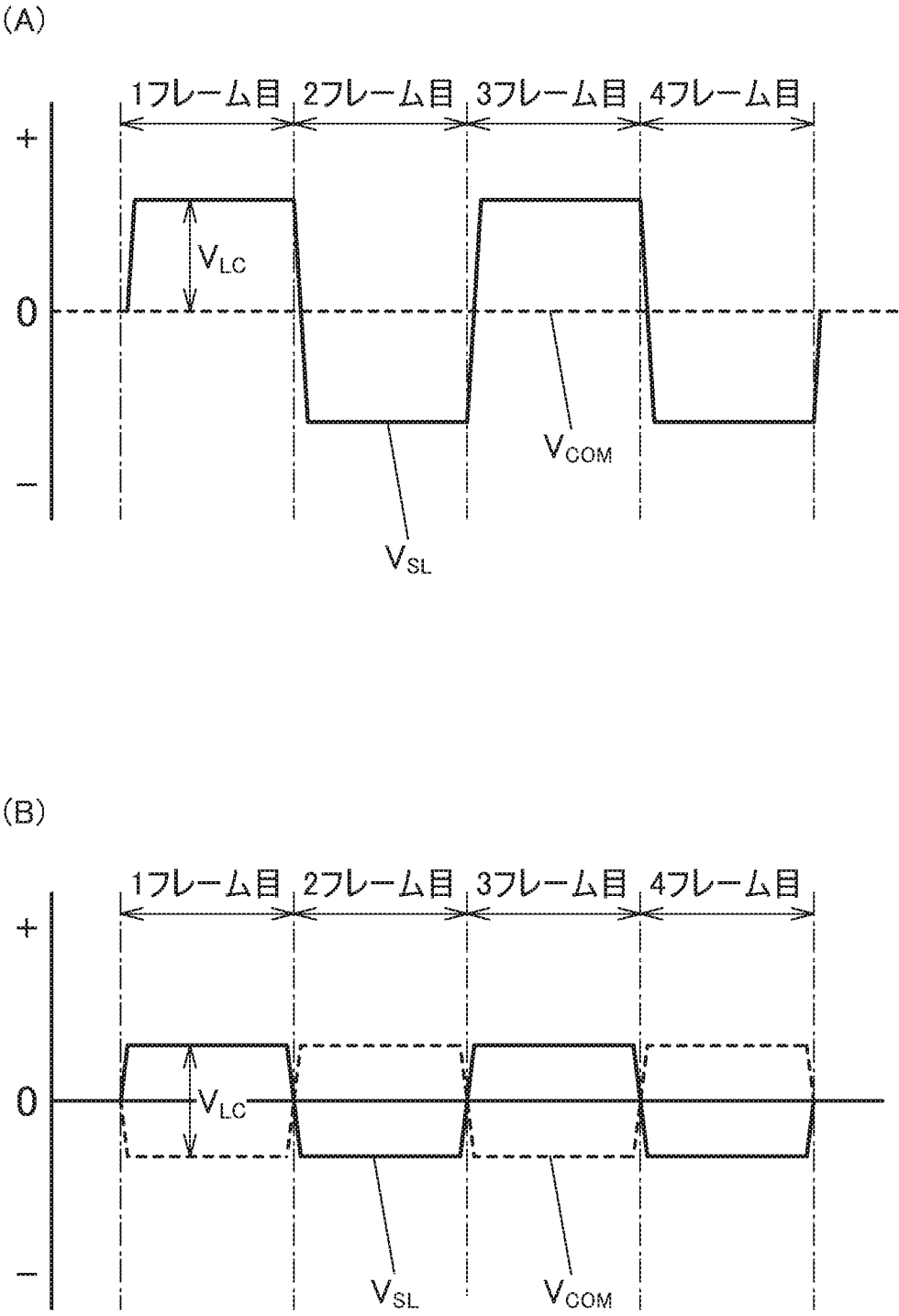
(A)



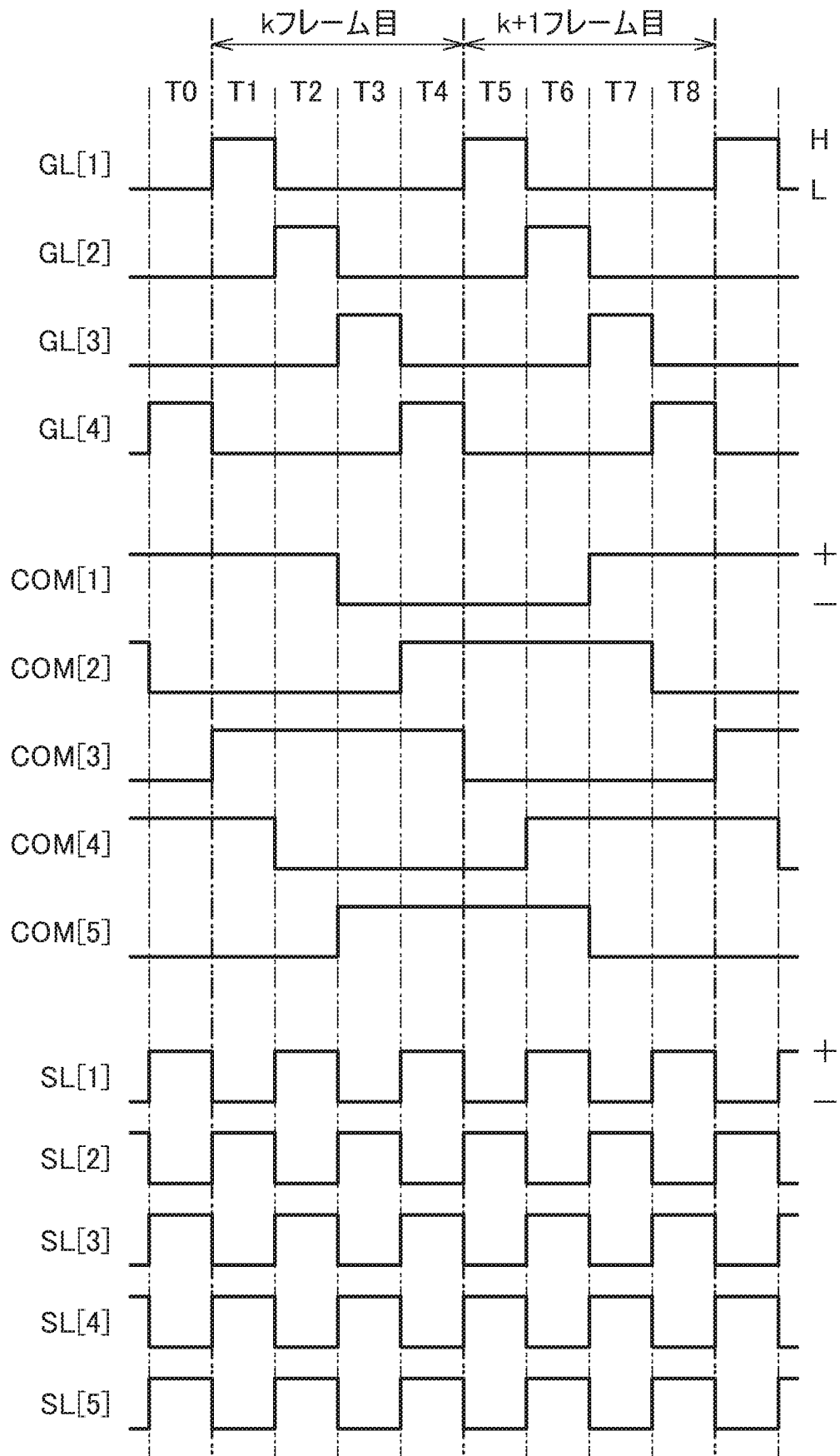
(B)



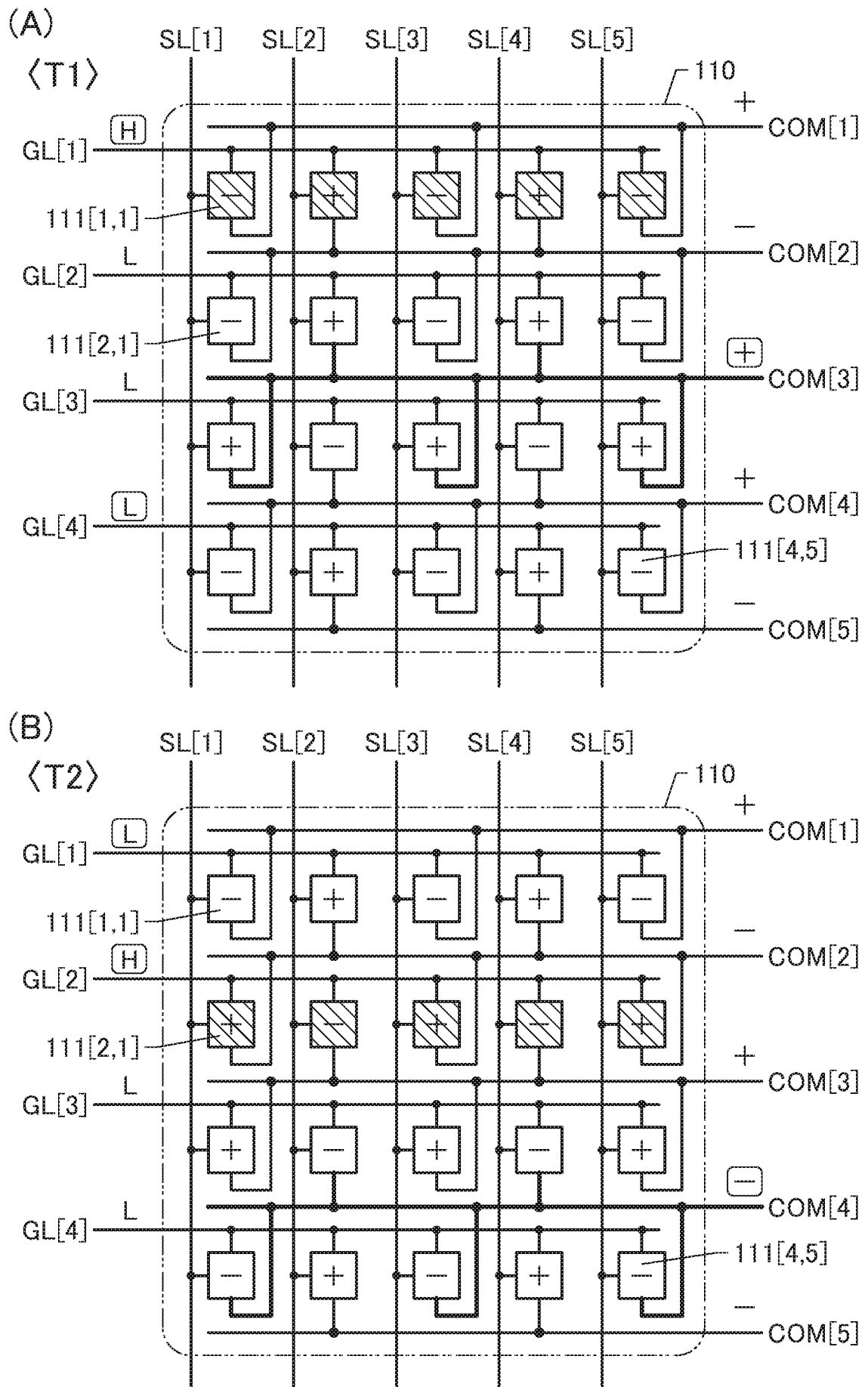
[図7]



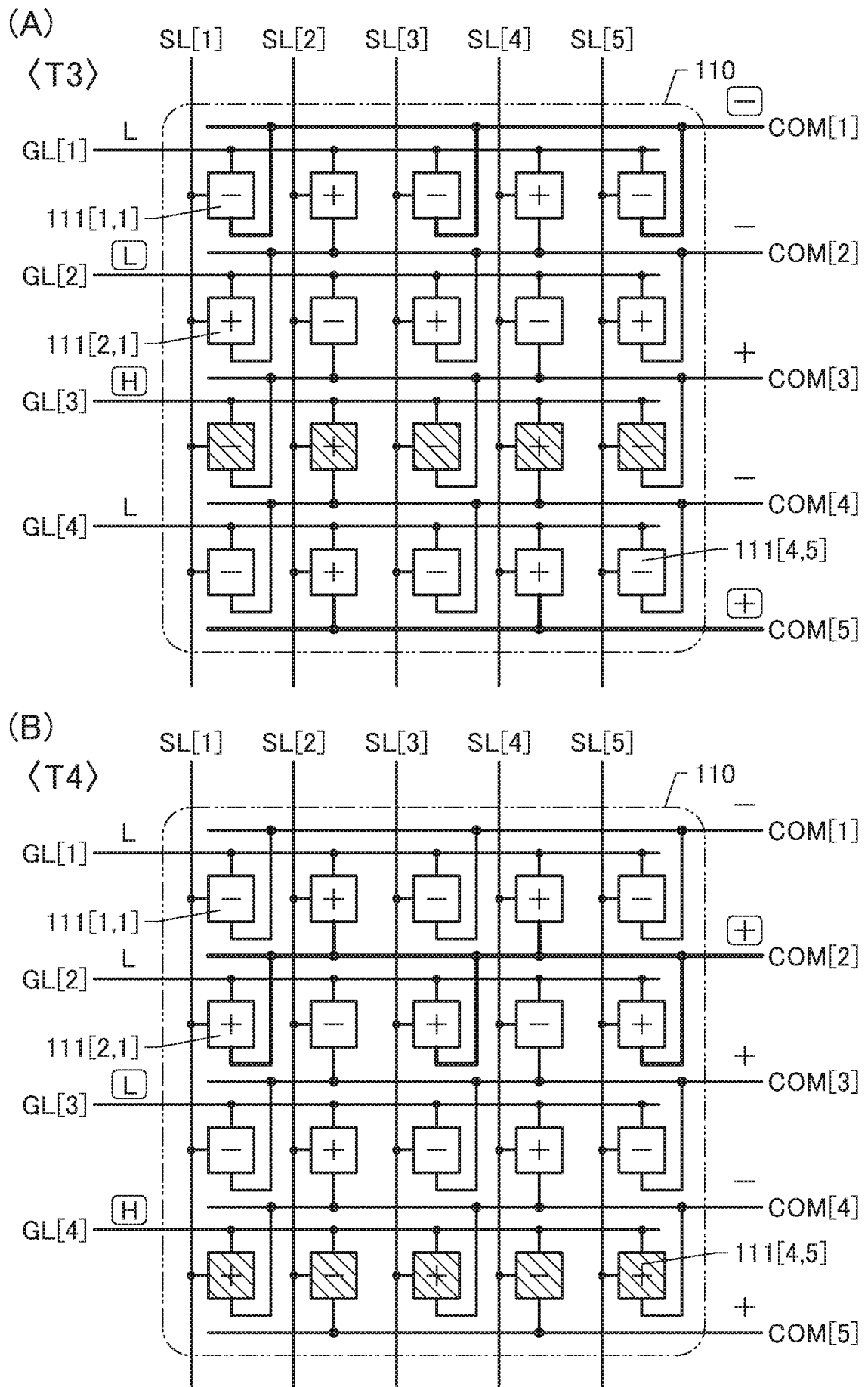
[図8]



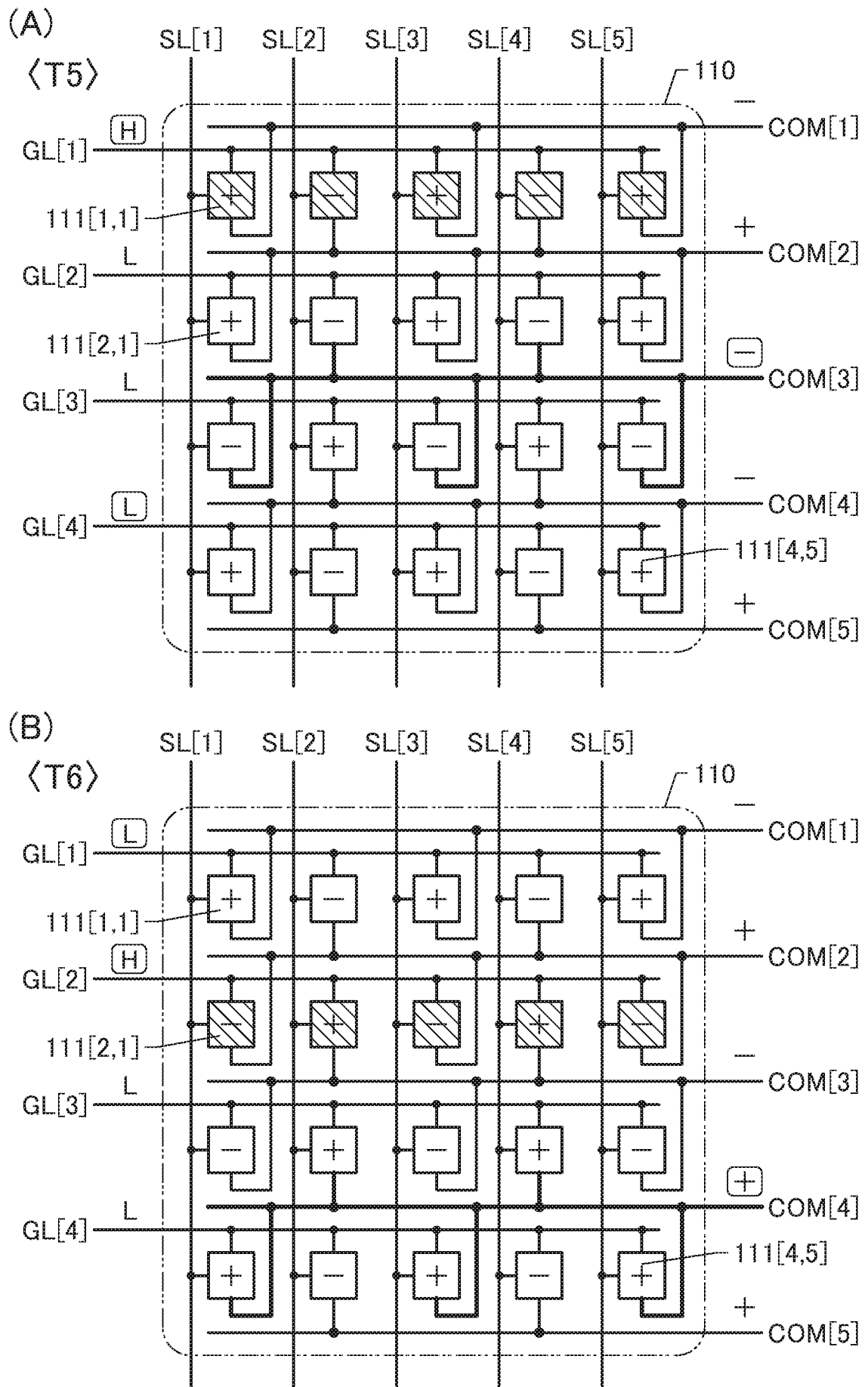
[図9]



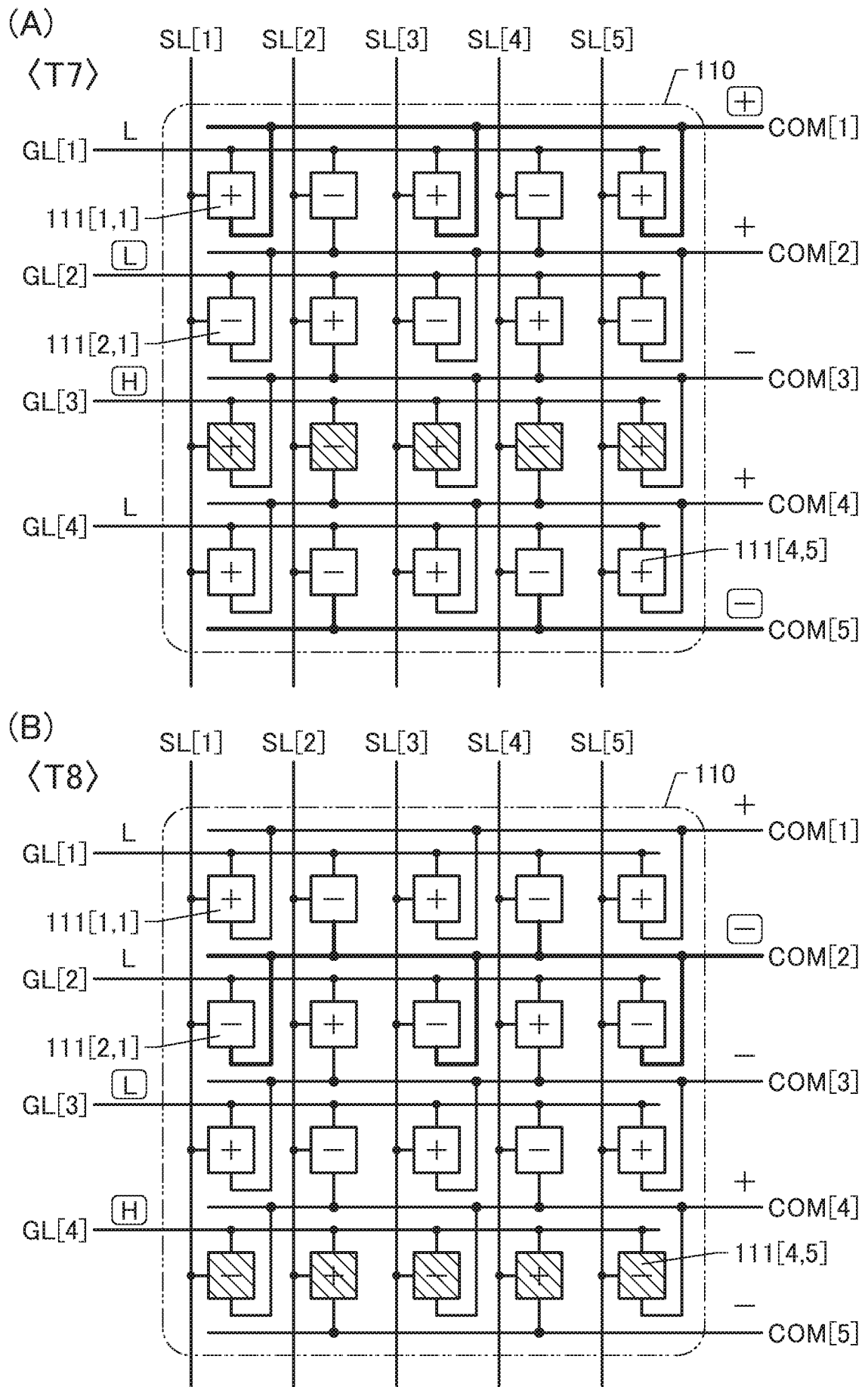
[図10]



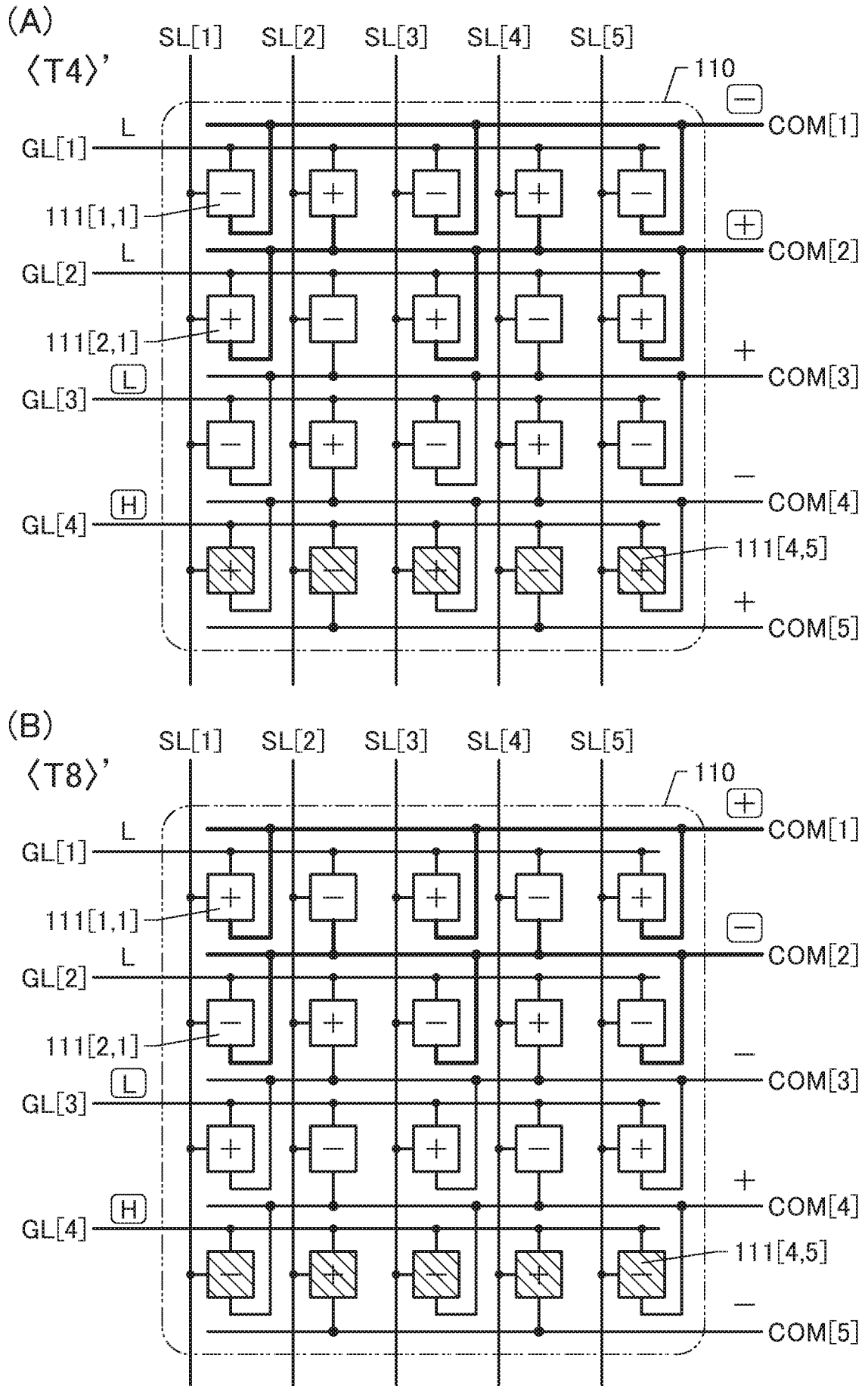
[図11]



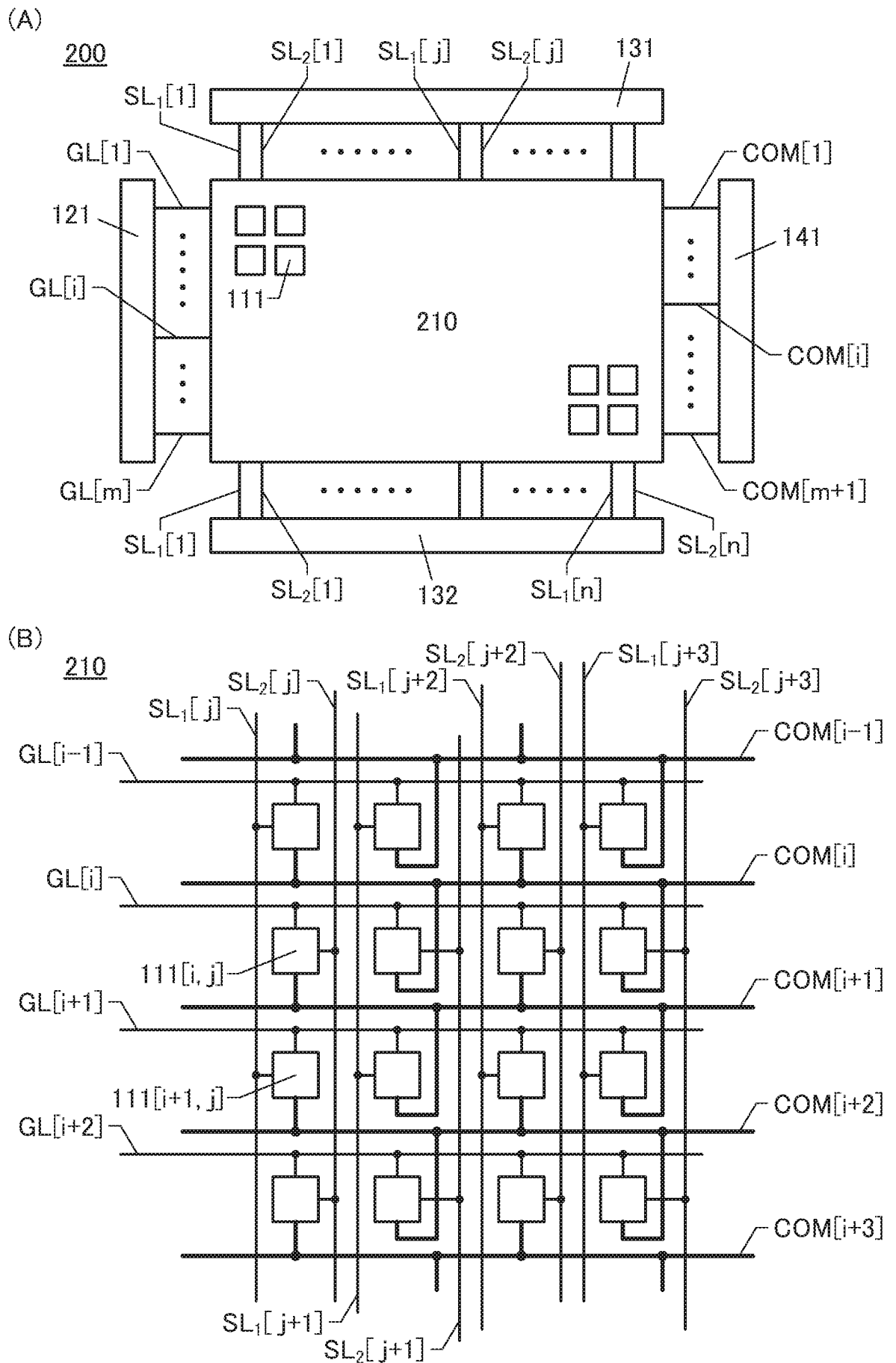
[図12]



[図13]



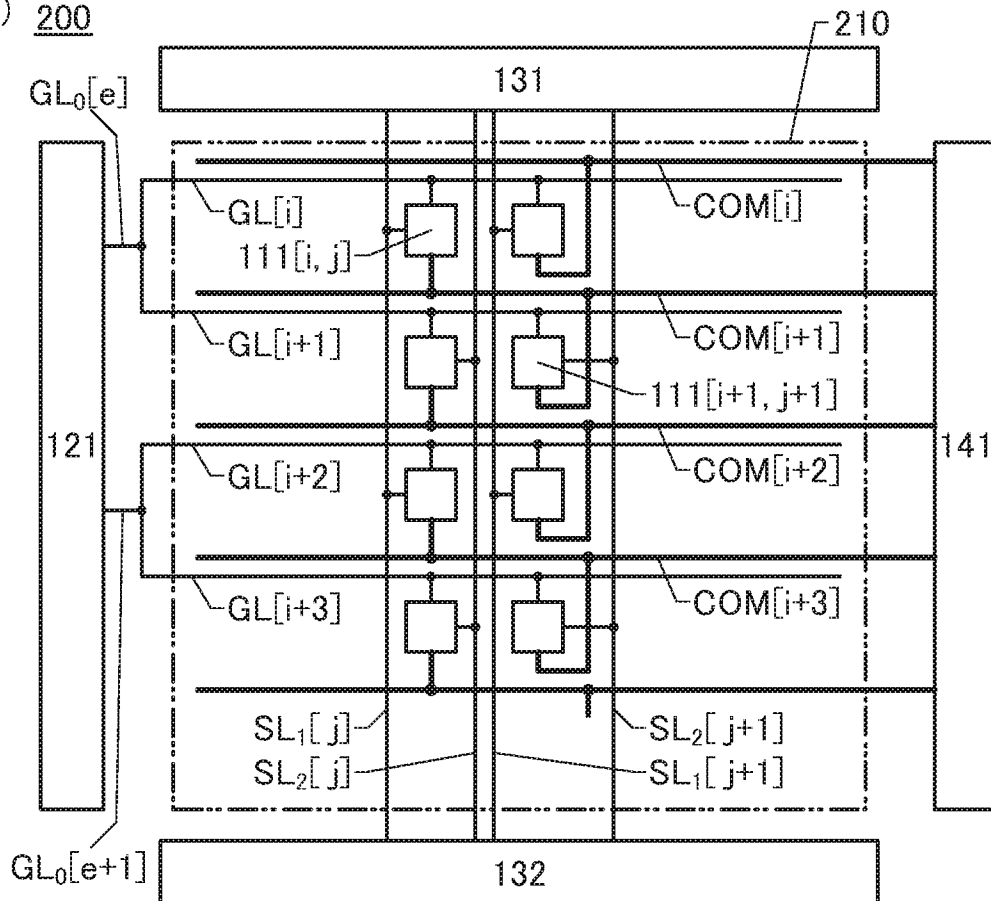
[図14]



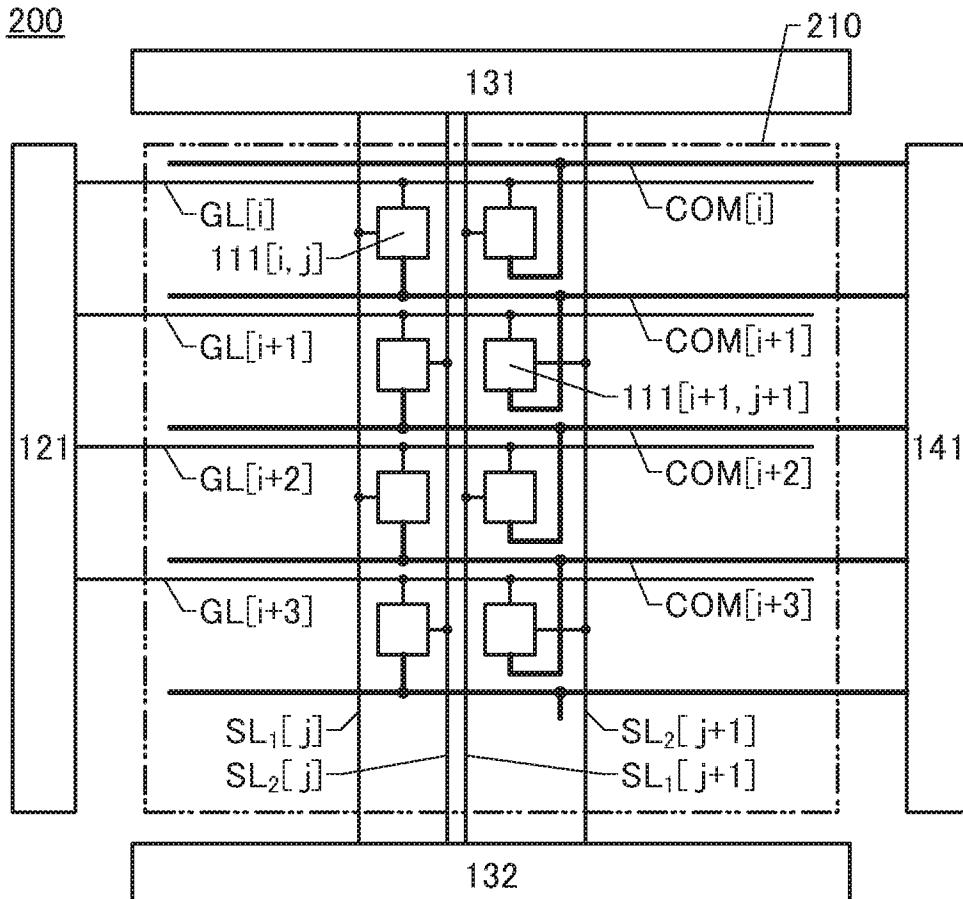
[図 15]

15/39

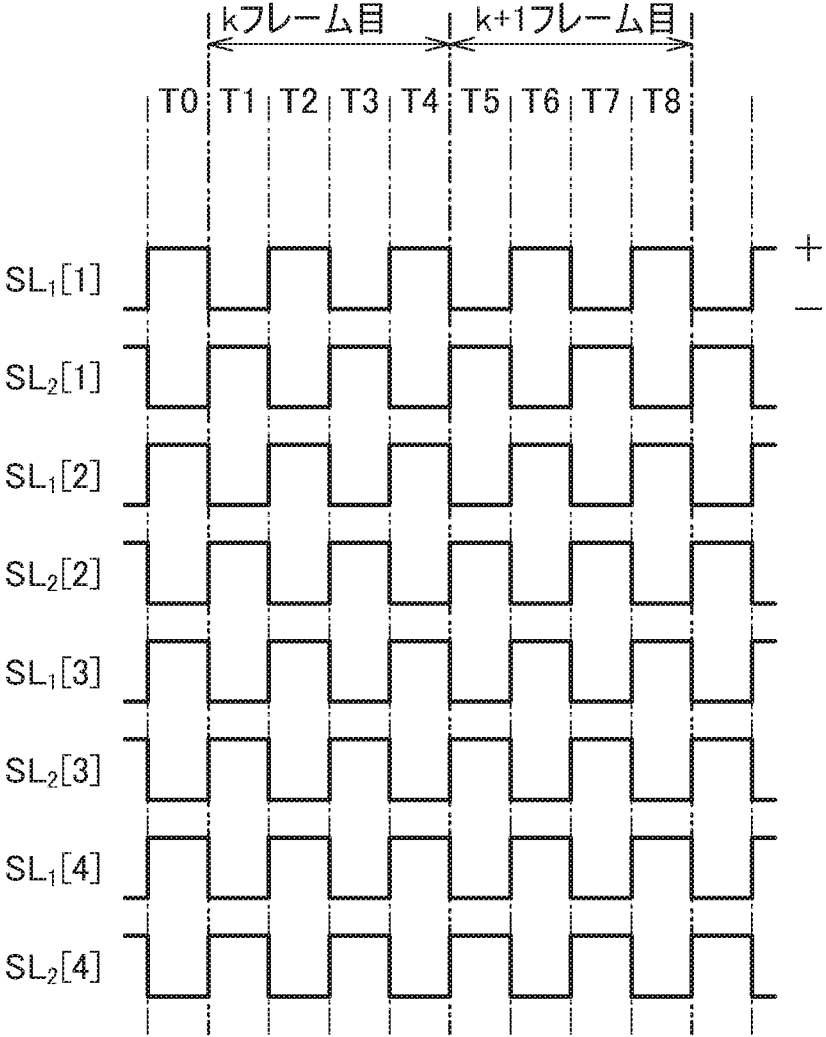
(A) 200



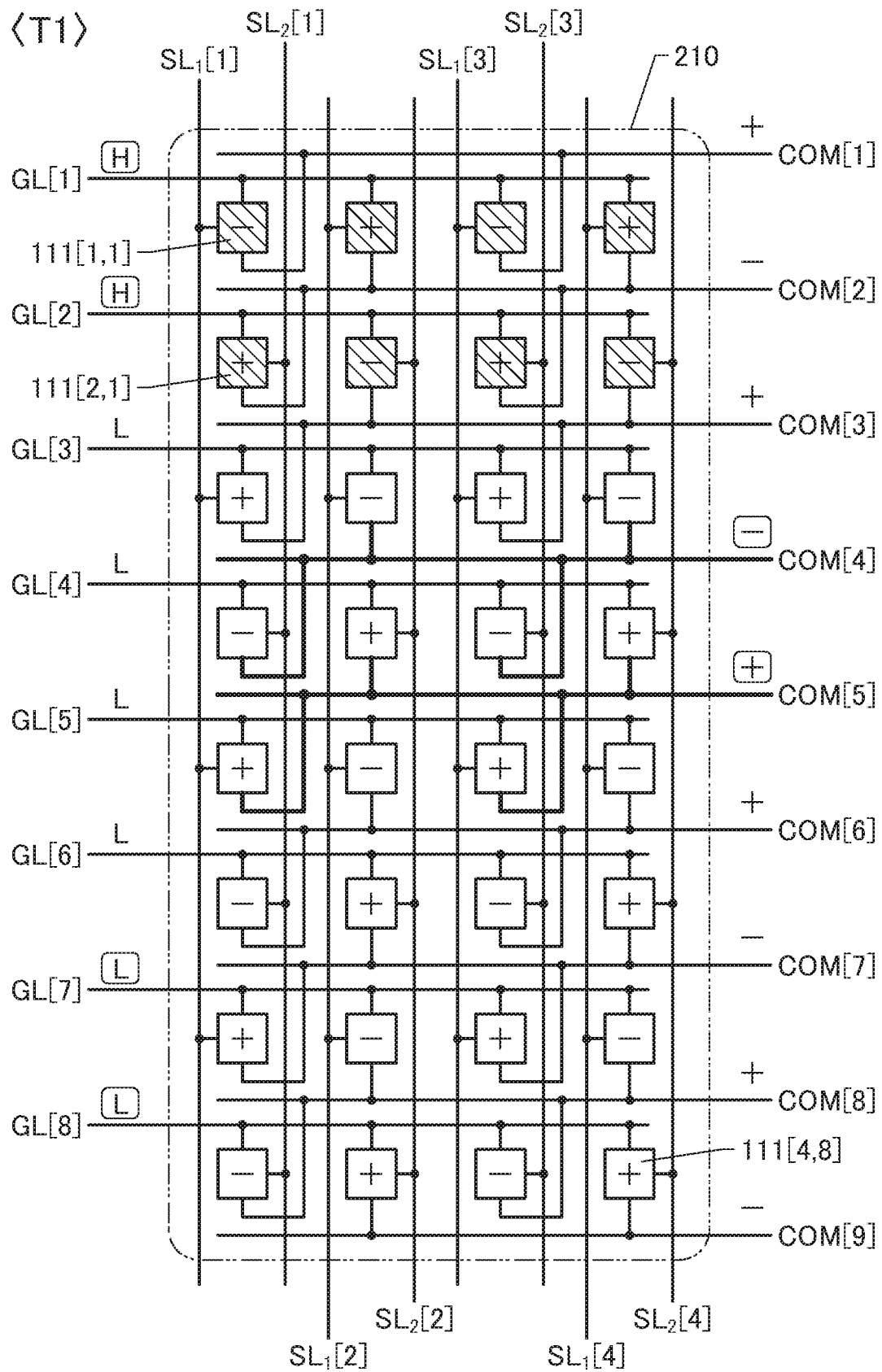
(B) 200



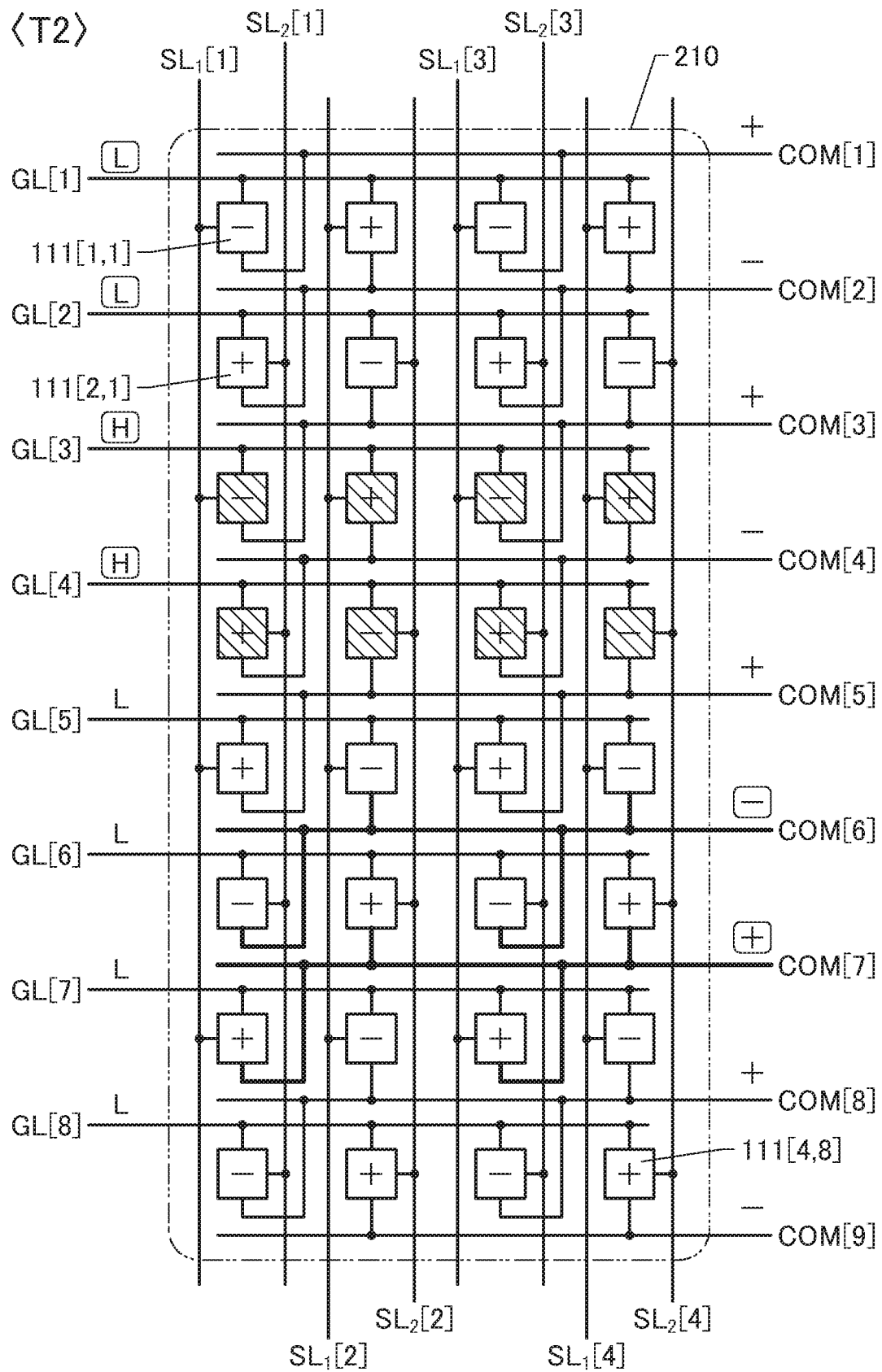
[図17]



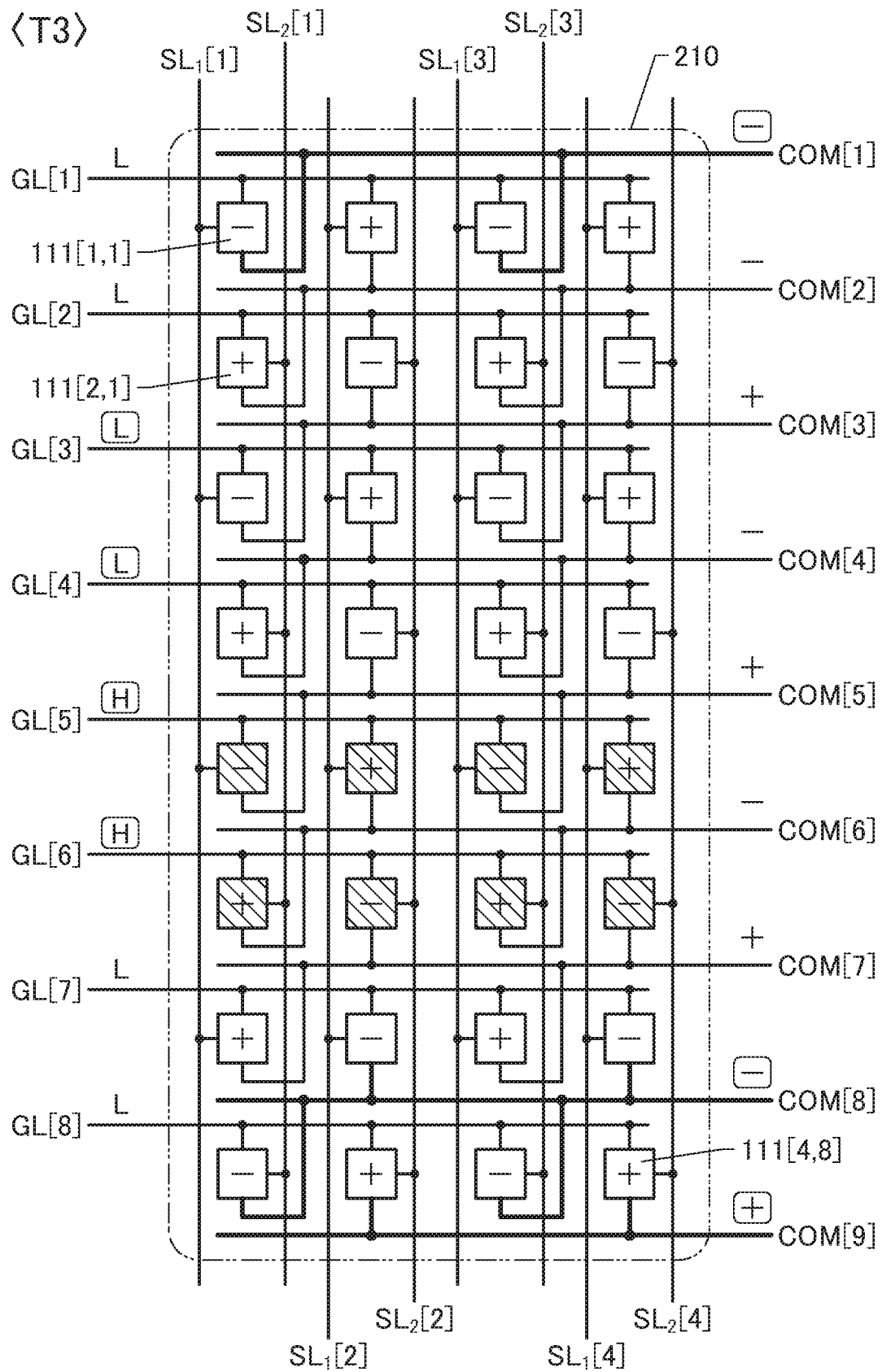
[図18]



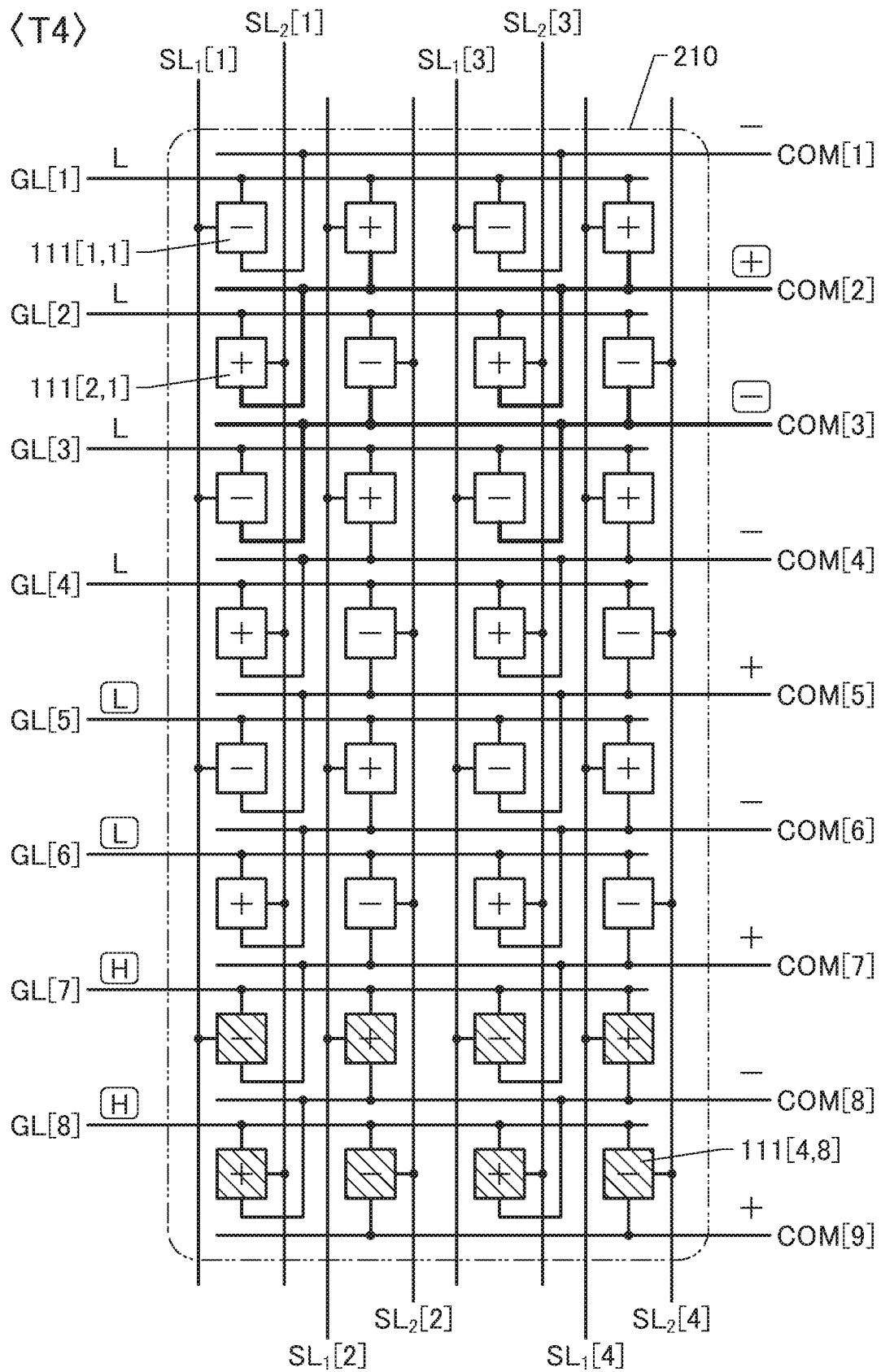
[図19]



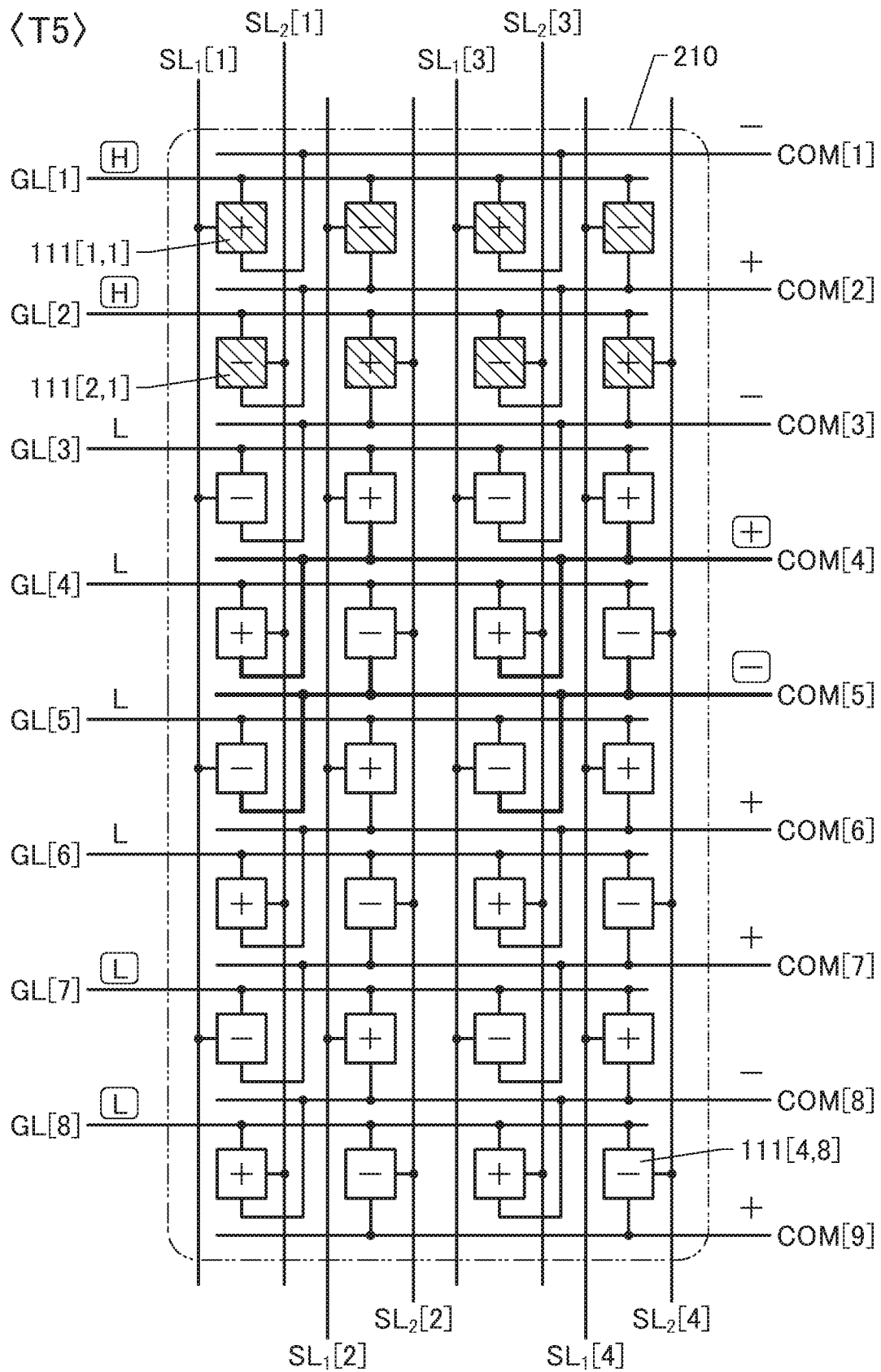
[図20]



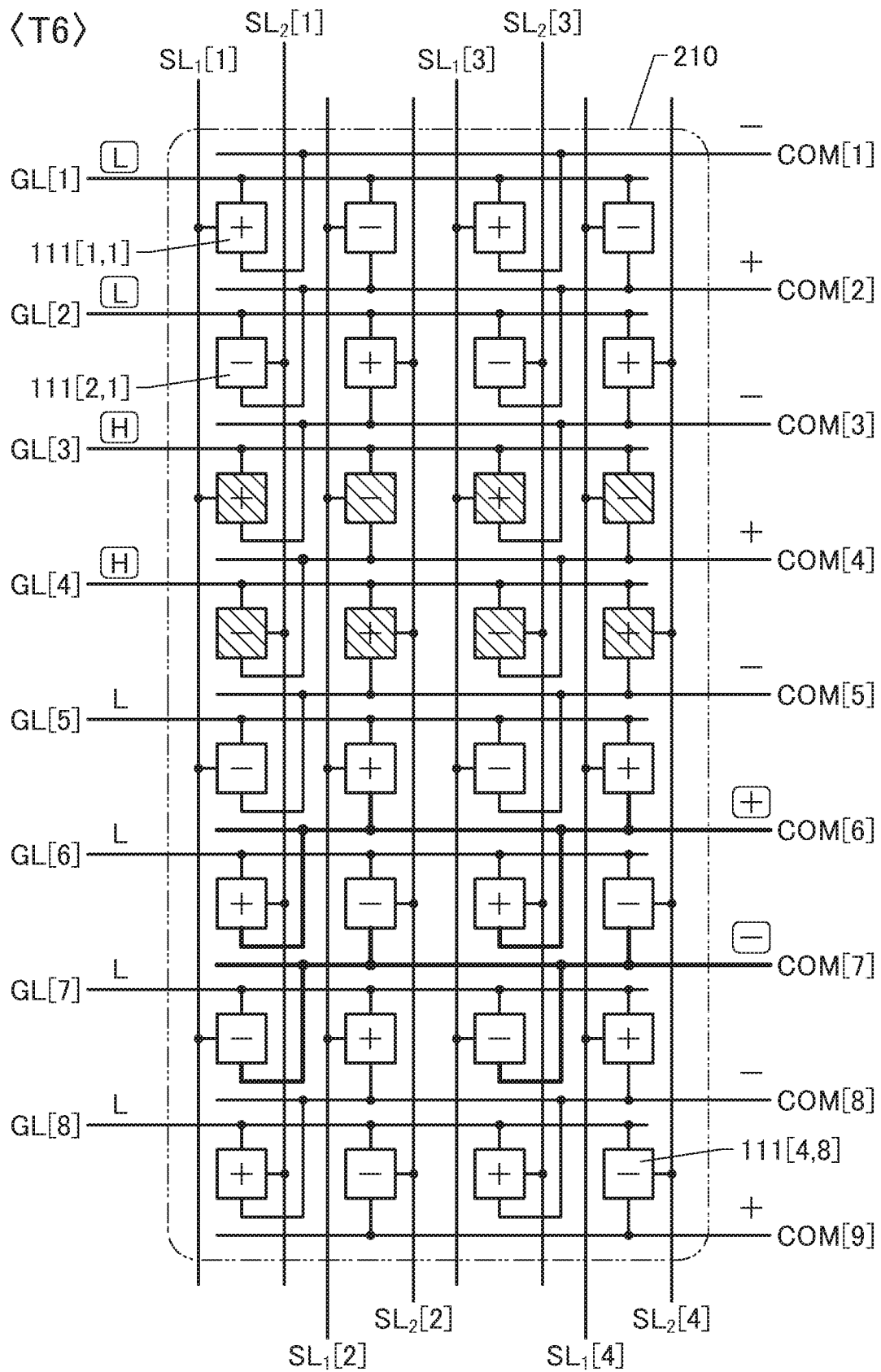
[図21]



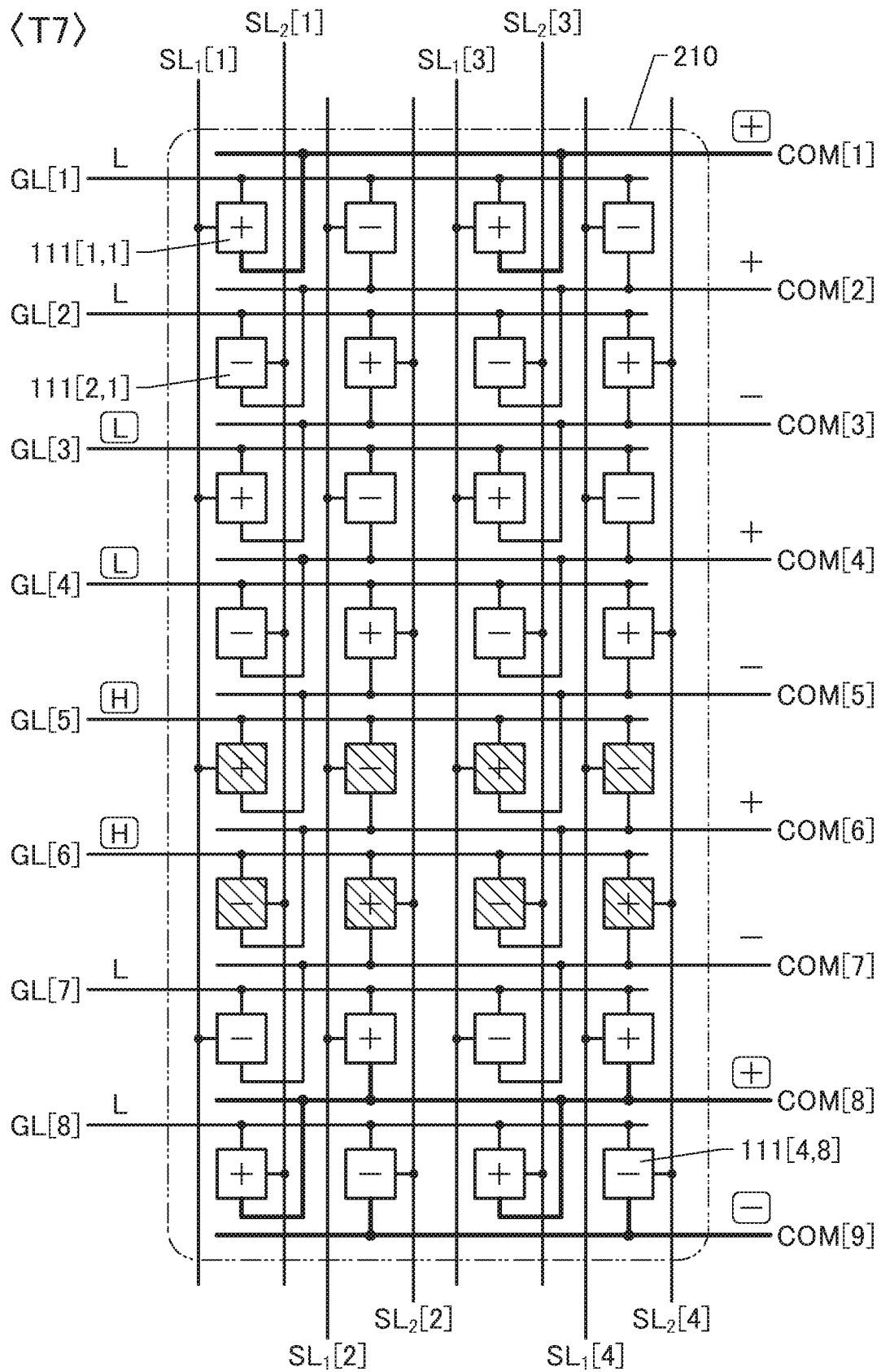
[図22]



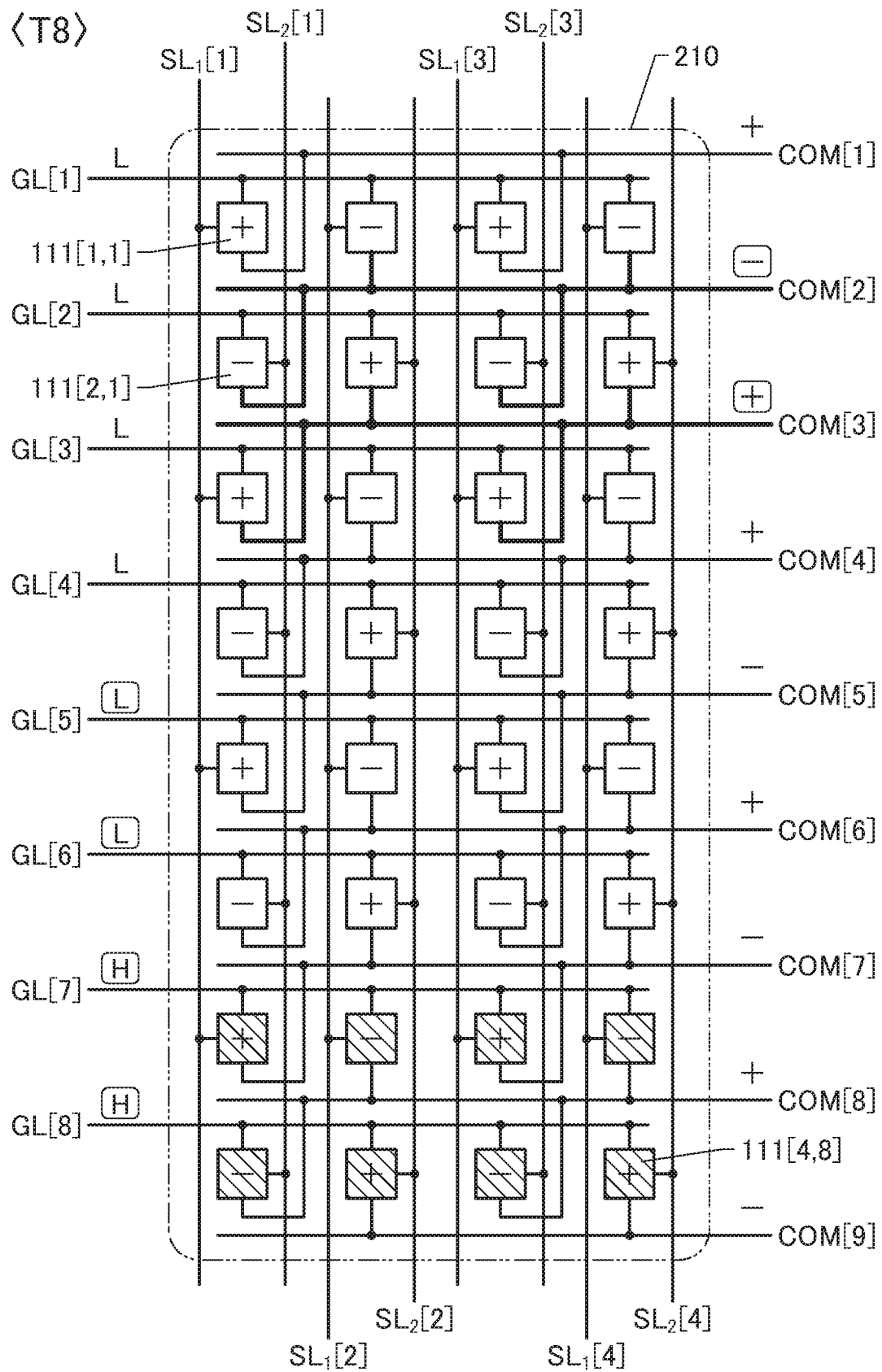
[図23]



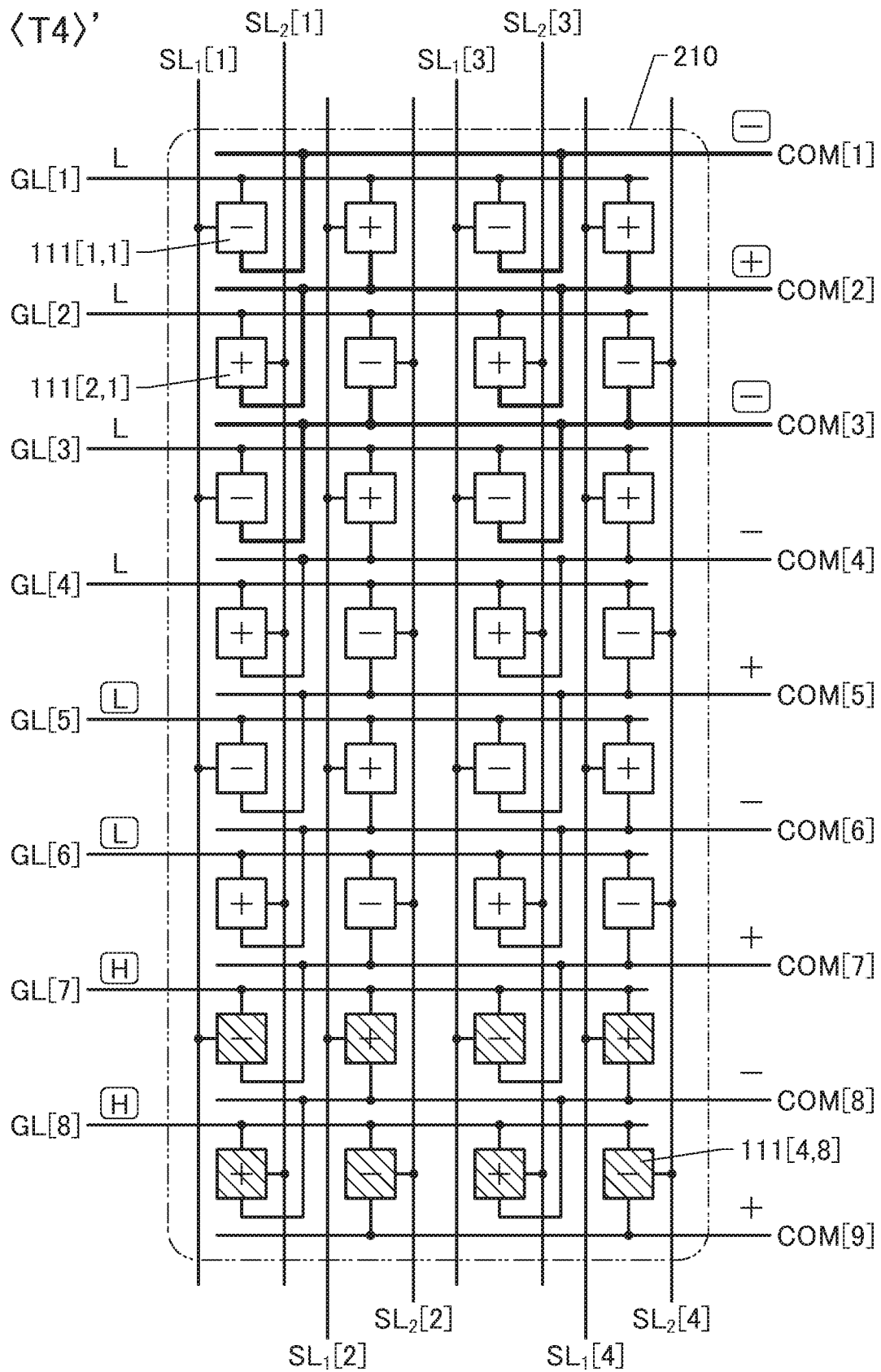
[図 24]



[図25]

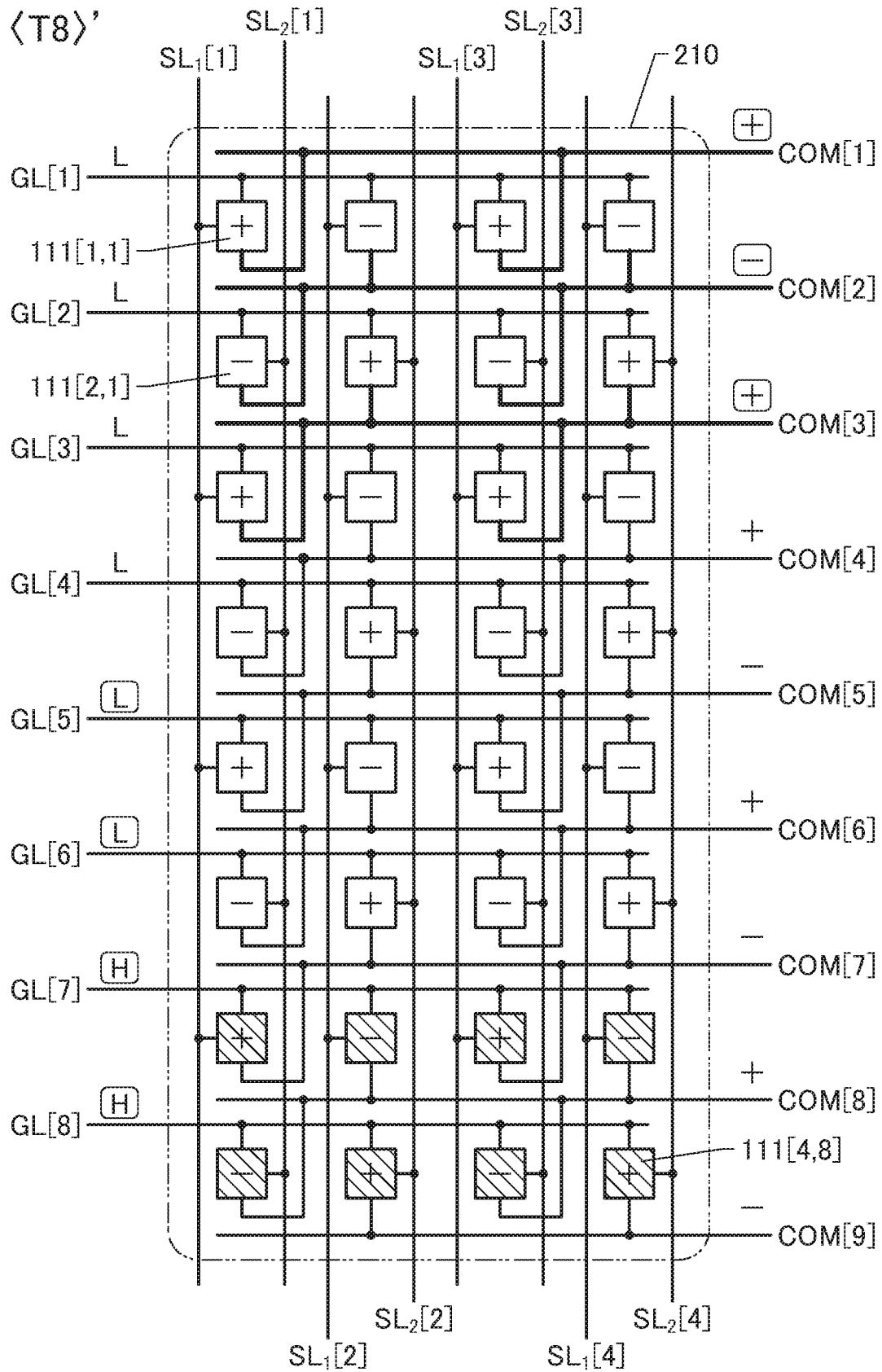


[図 26]



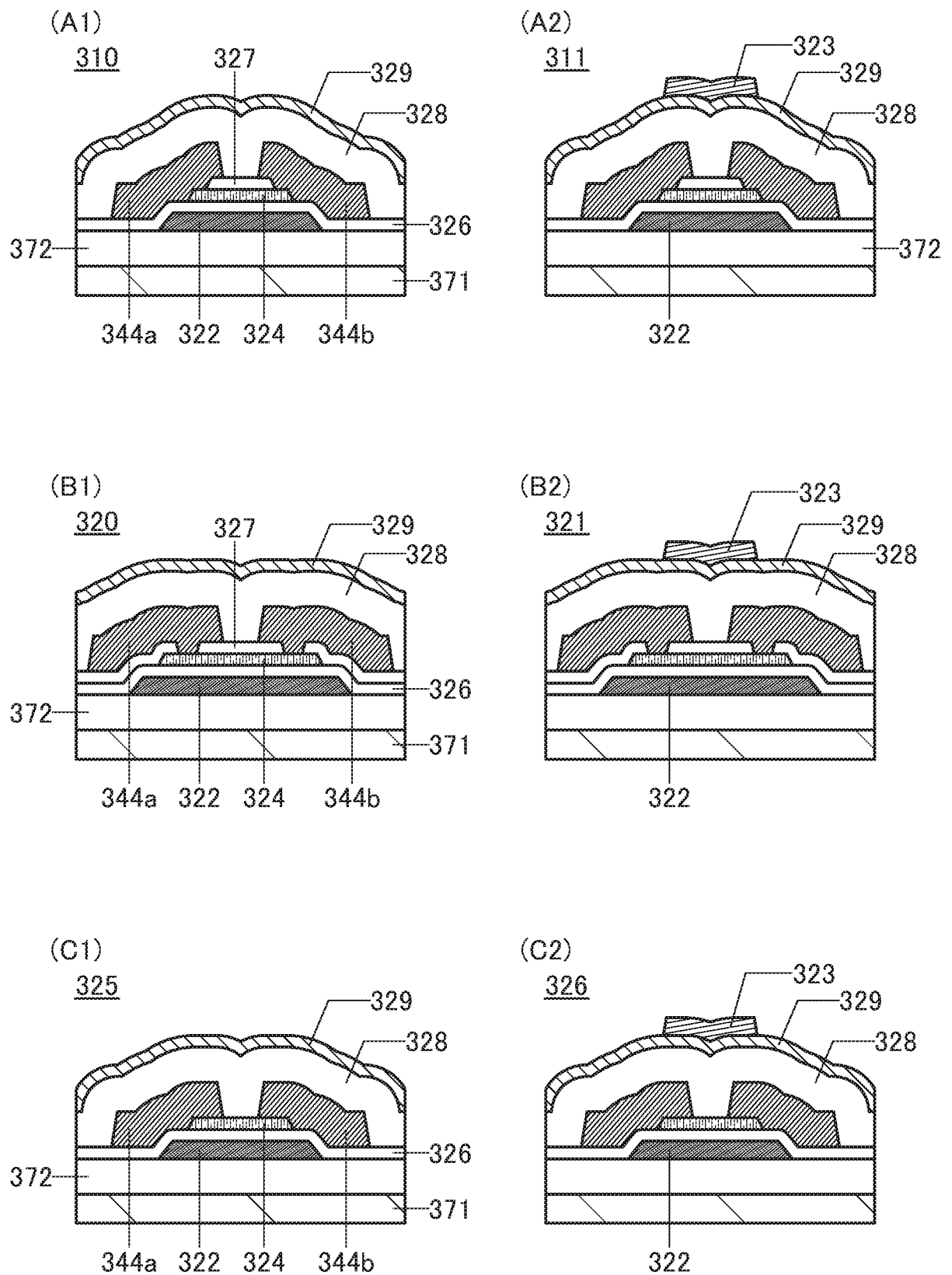
[図27]

27/39

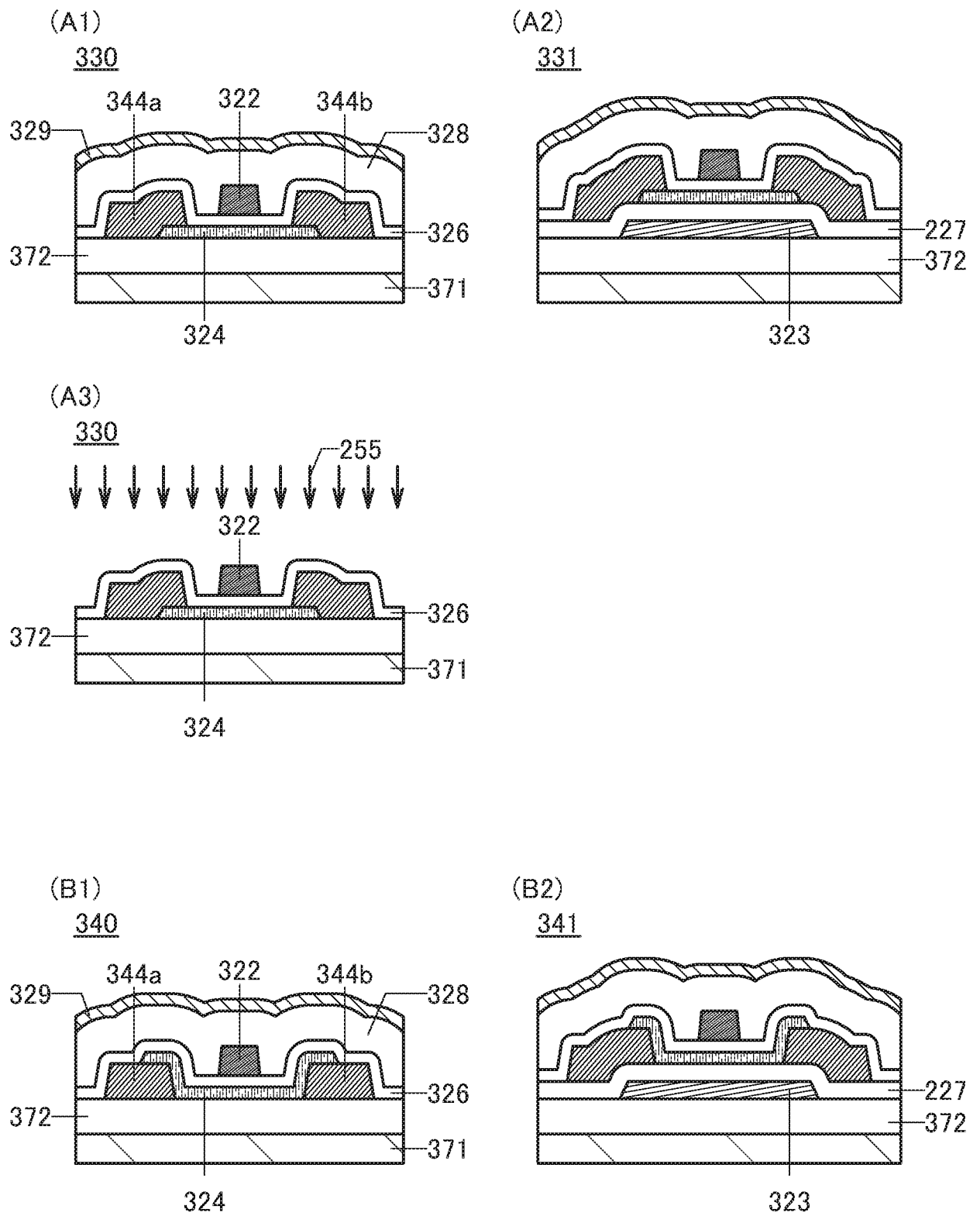


[図28]

28/39

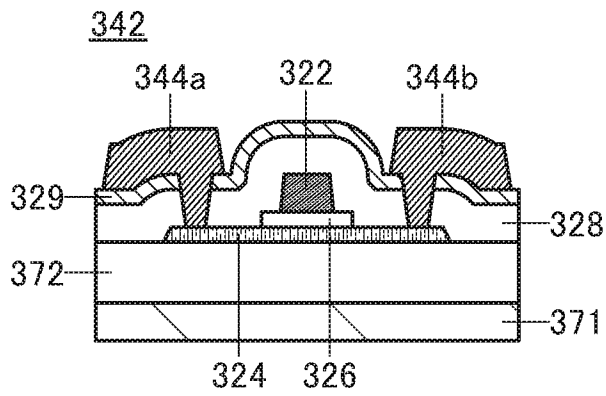


[図29]

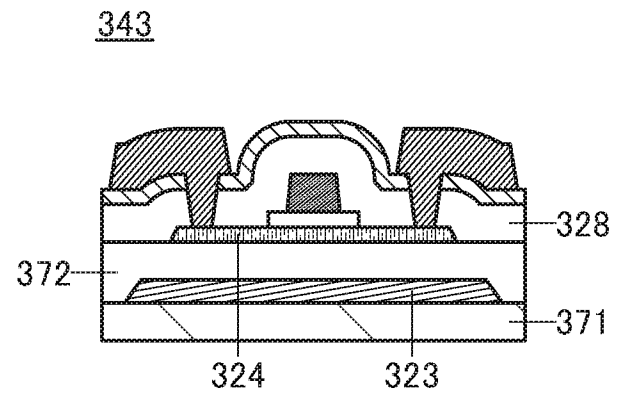


[図30]

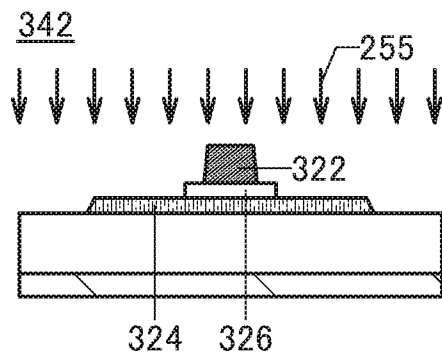
(A1)



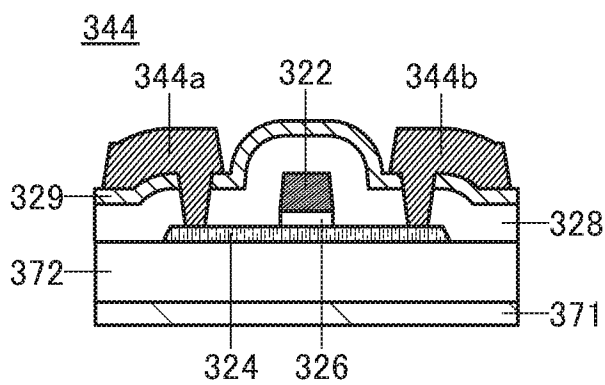
(A2)



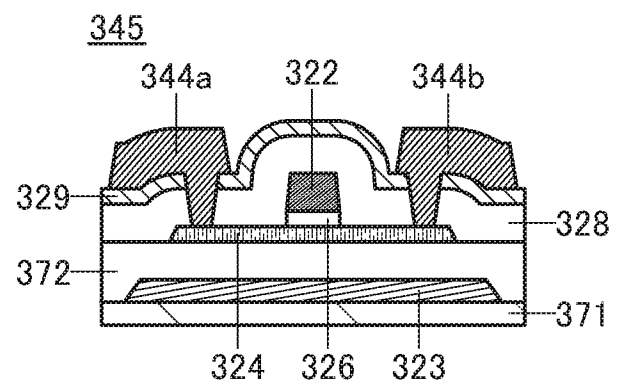
(A3)



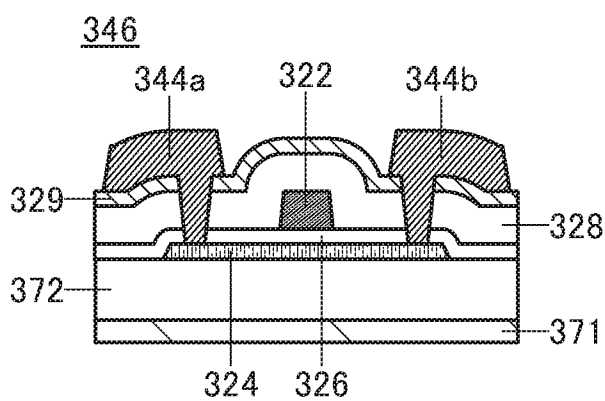
(B1)



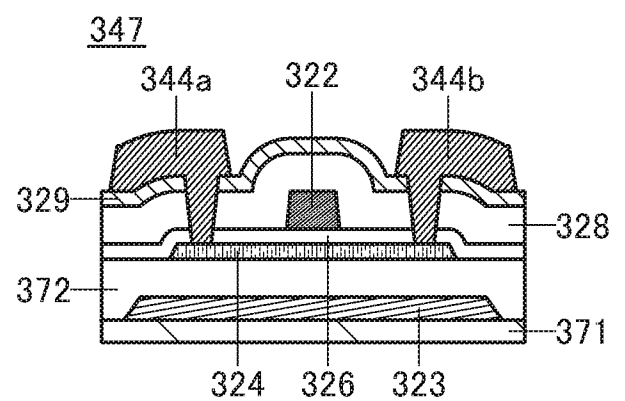
(B2)



(C1)



(C2)

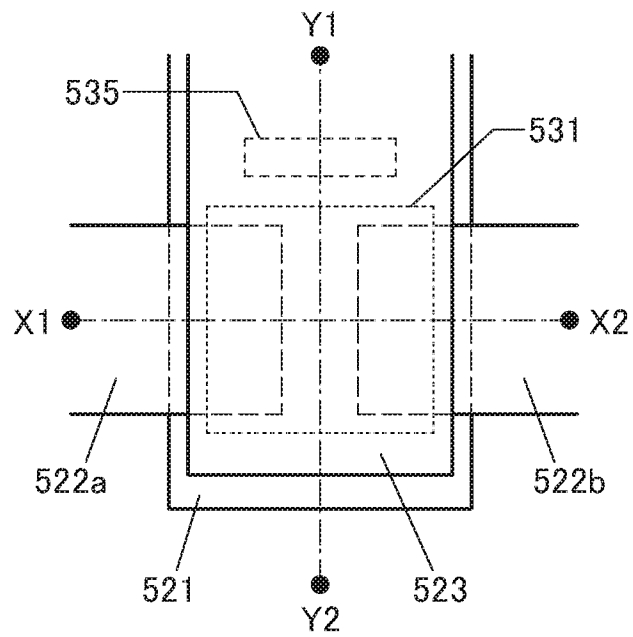


[図31]

31/39

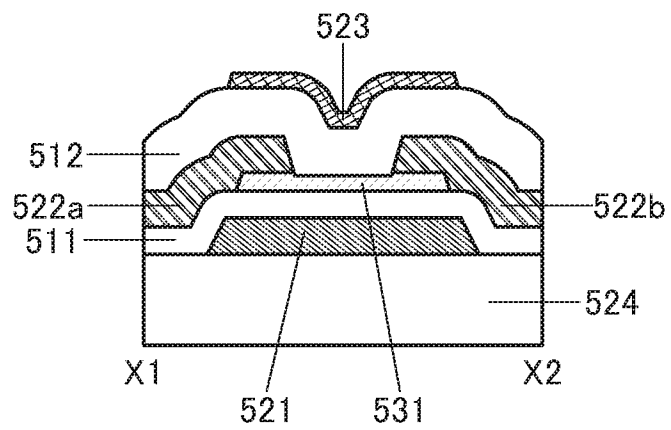
(A)

500a



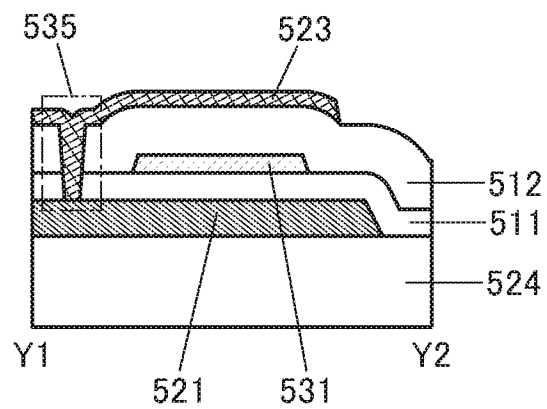
(B)

500a



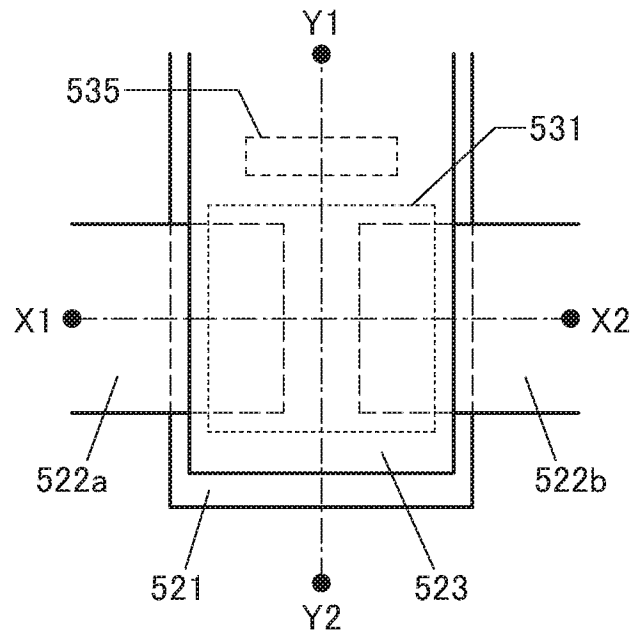
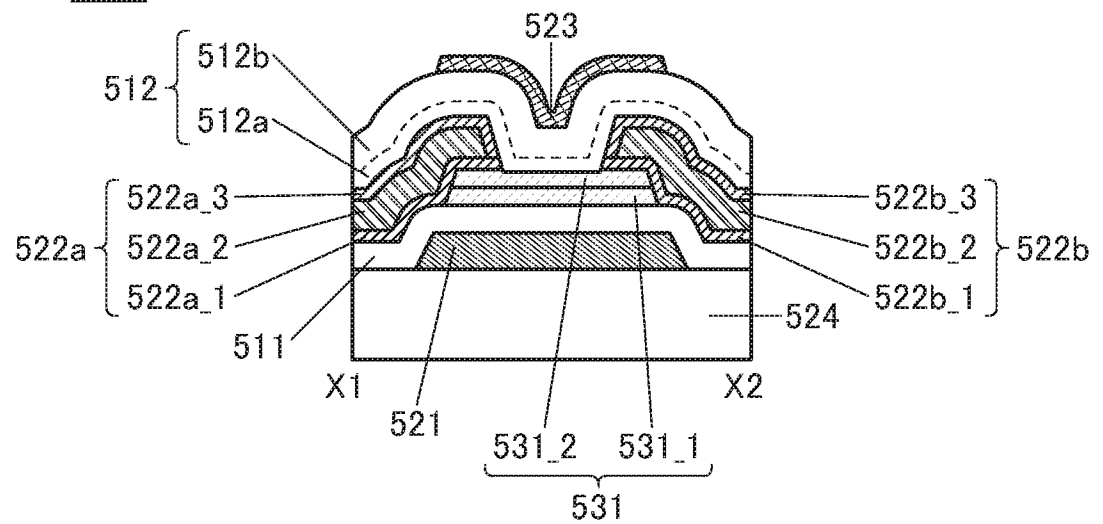
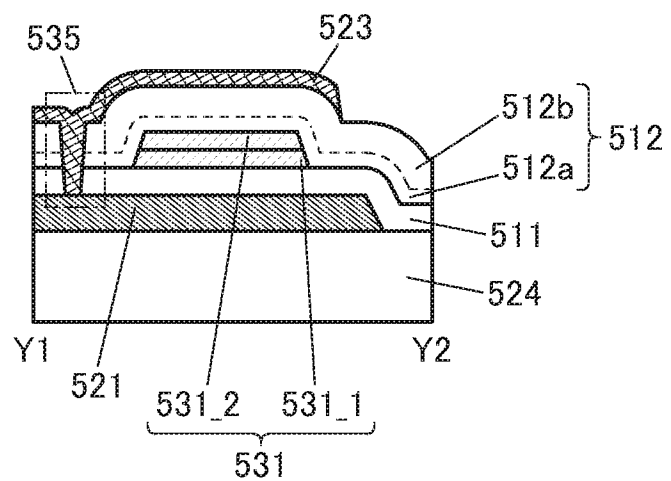
(C)

500a



[図32]

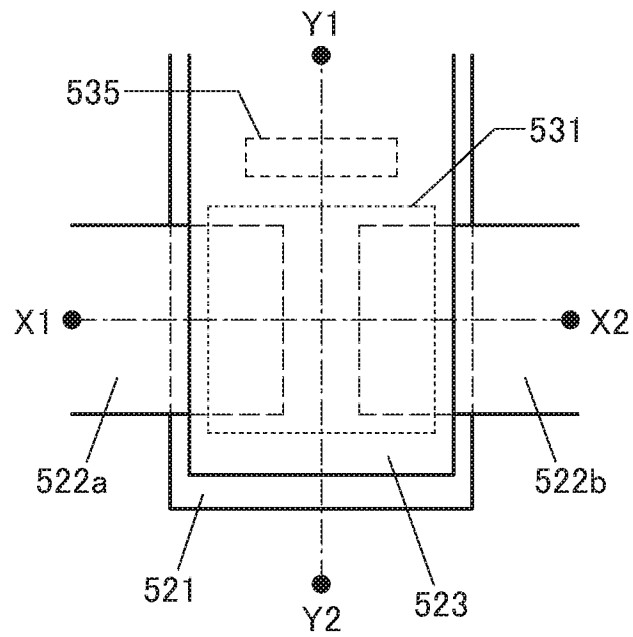
32/39

(A) 500b(B) 500b(C) 500b

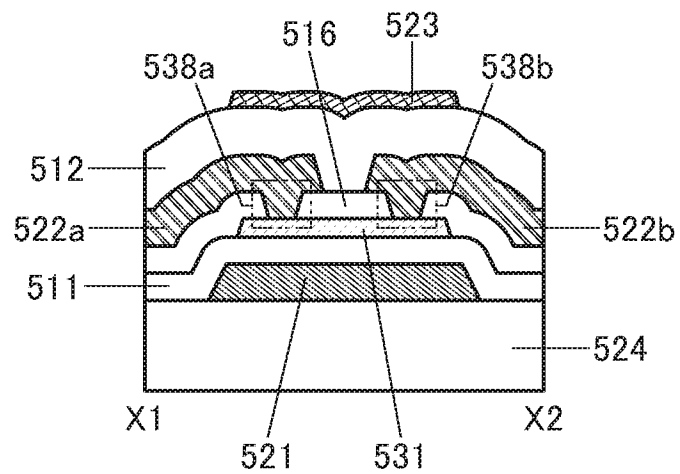
[図33]

33/39

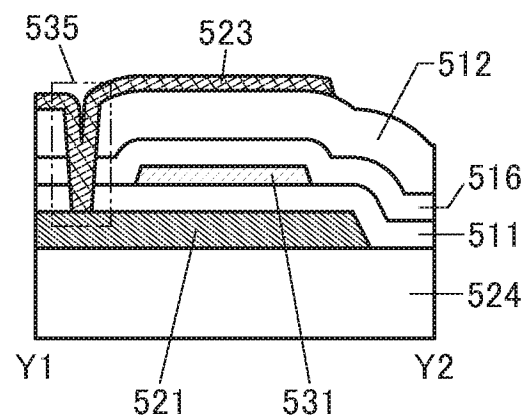
(A)

500c

(B)

500c

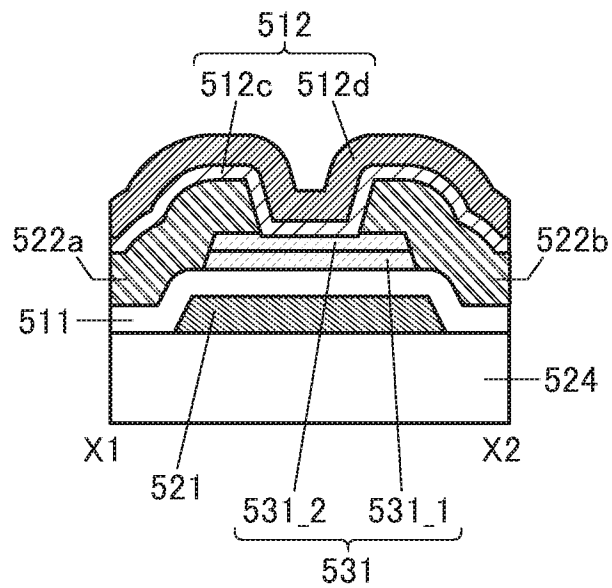
(C)

500c

[図34]

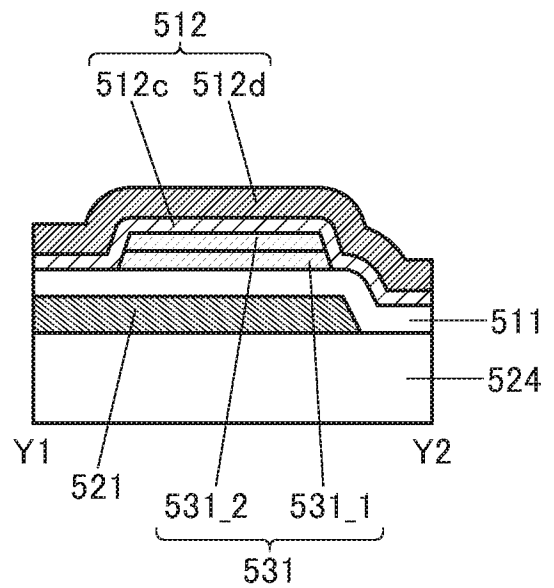
(A)

500d



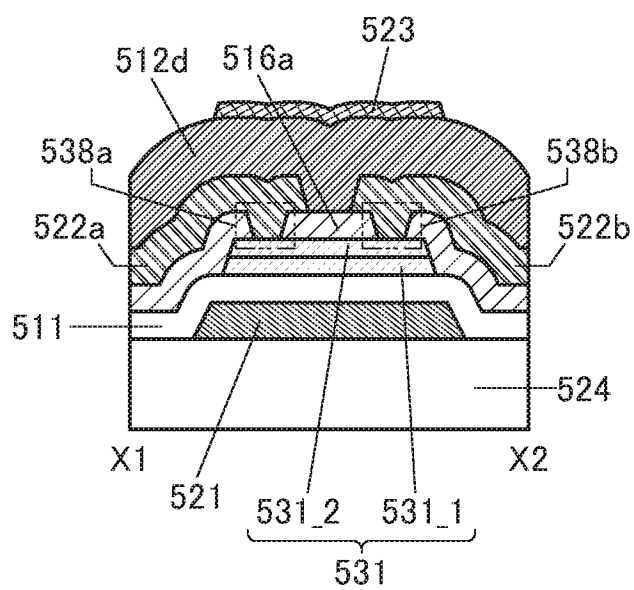
(B)

500d



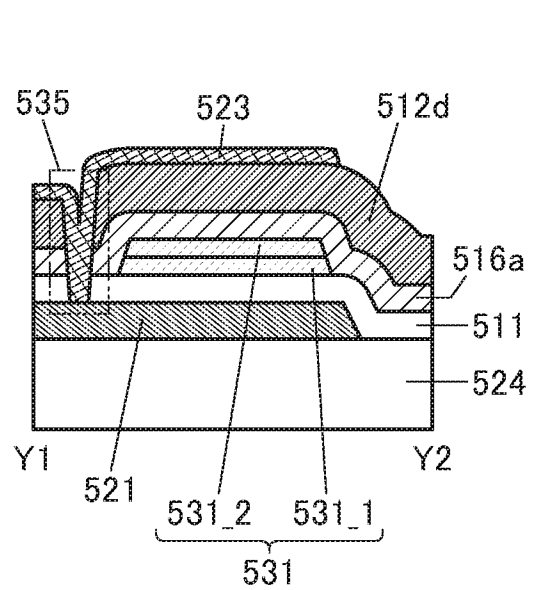
(C)

500e



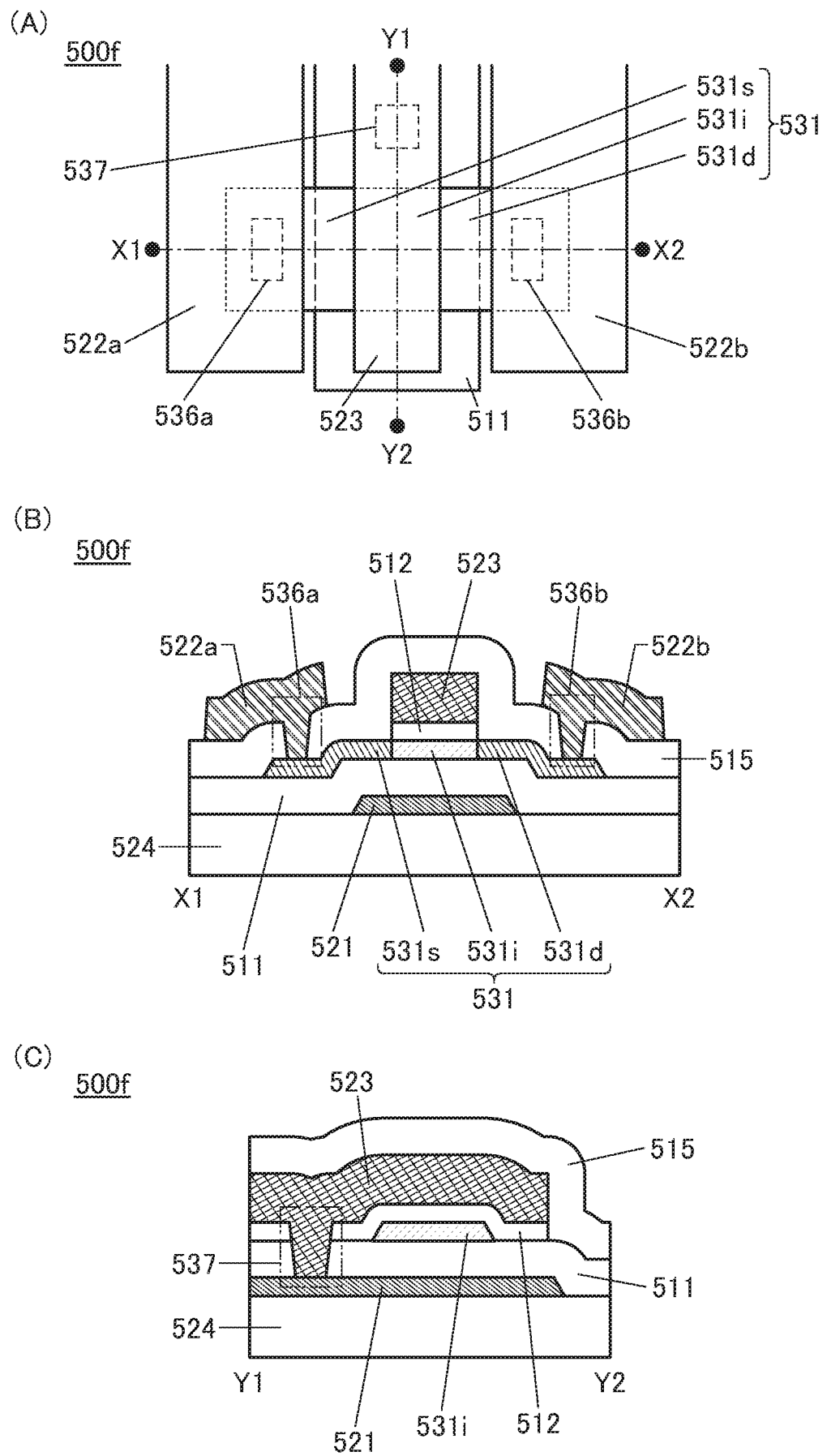
(D)

500e



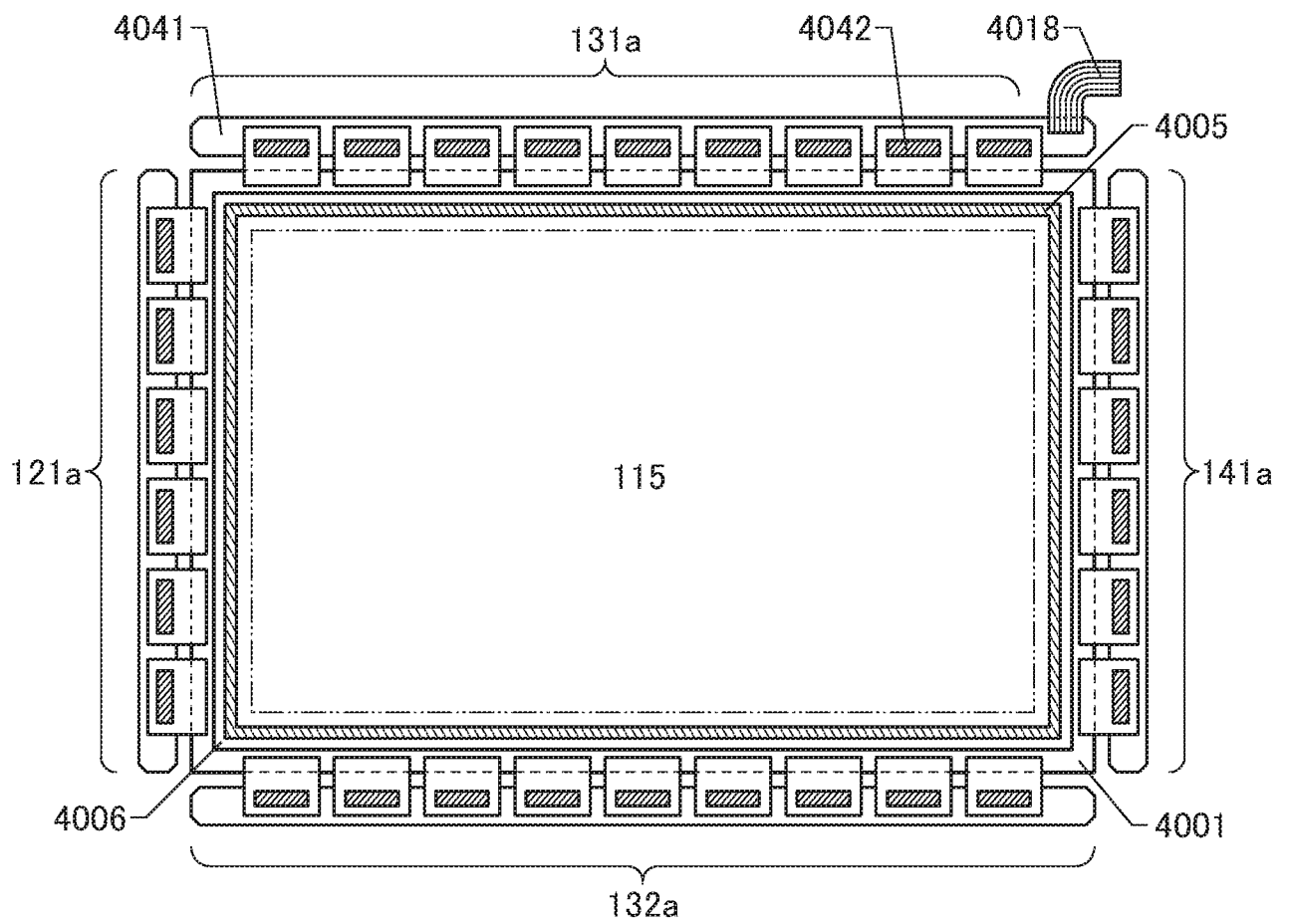
[図35]

35/39

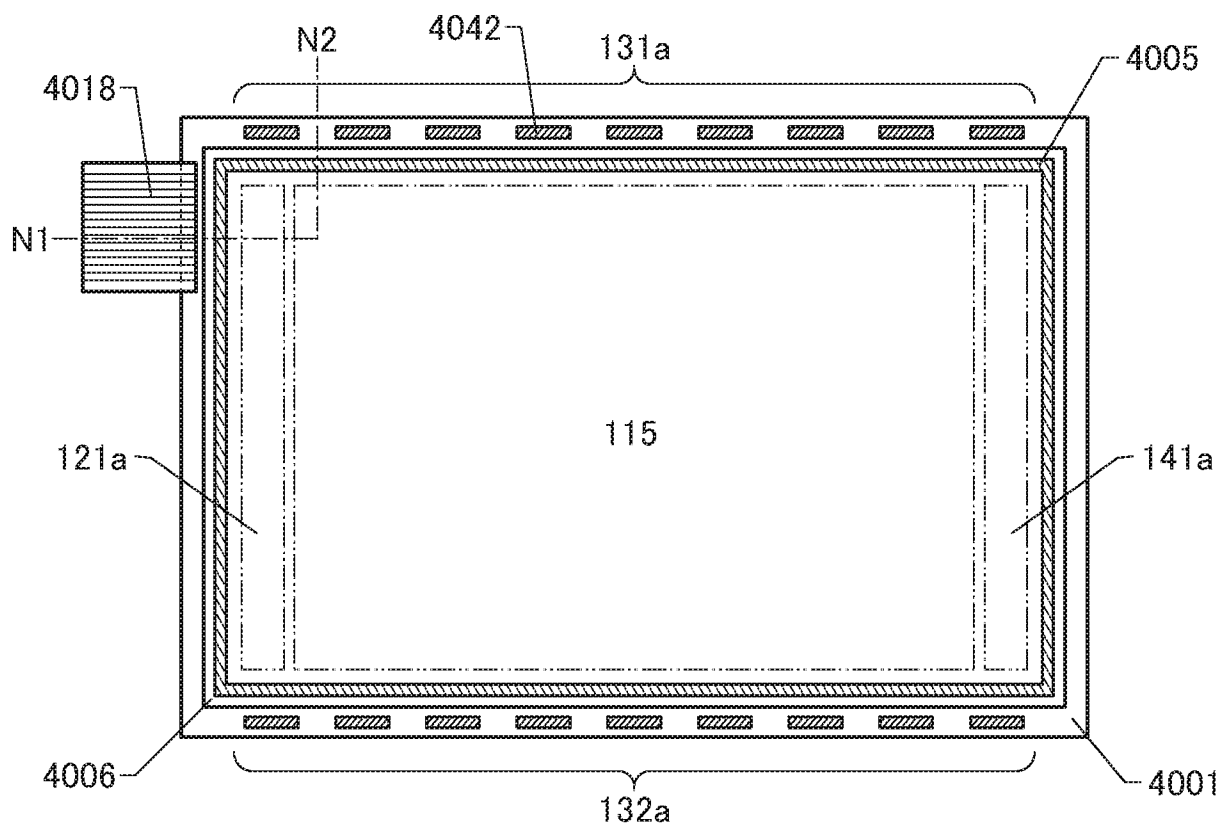


36/39

[図36]
(A)

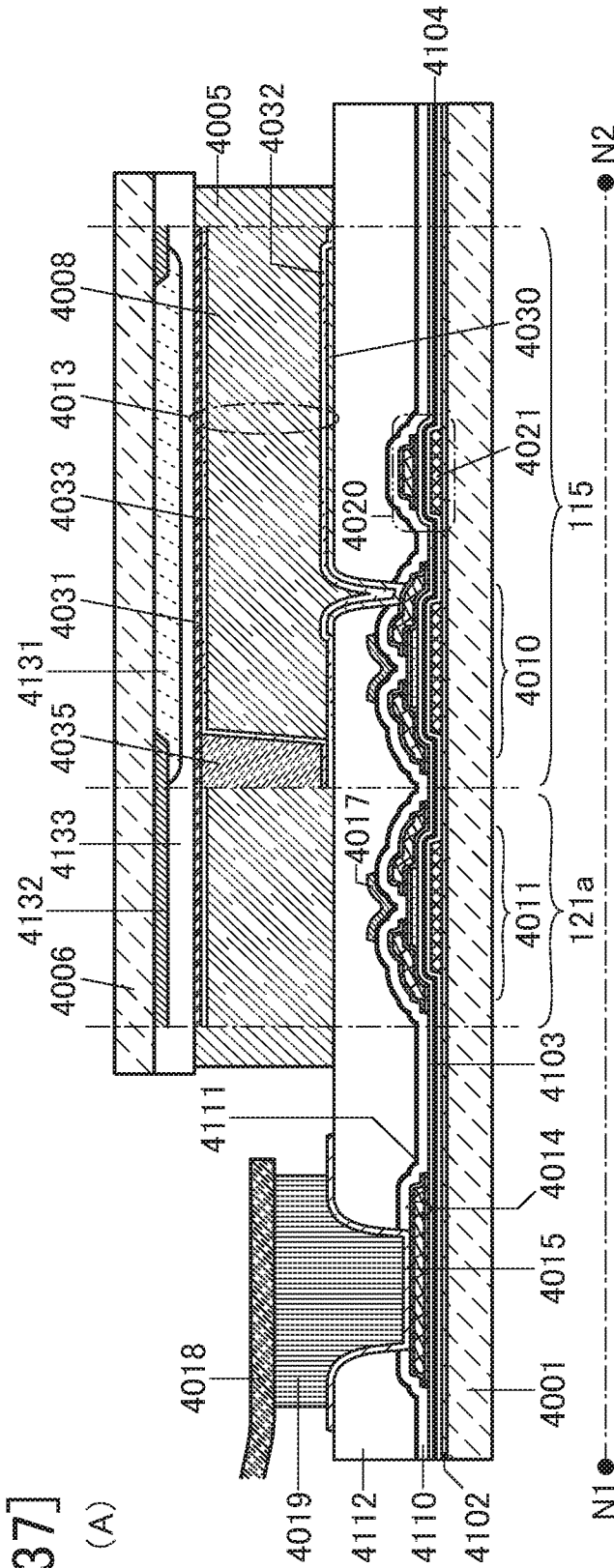


(B)

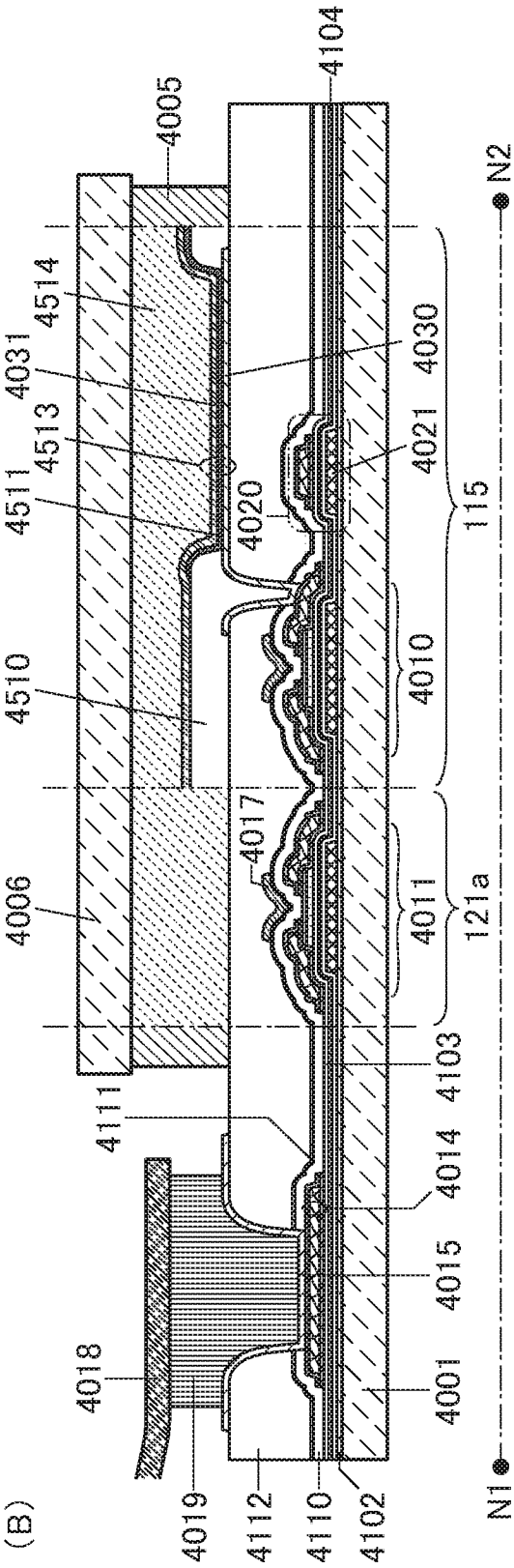


[図37]

(A)

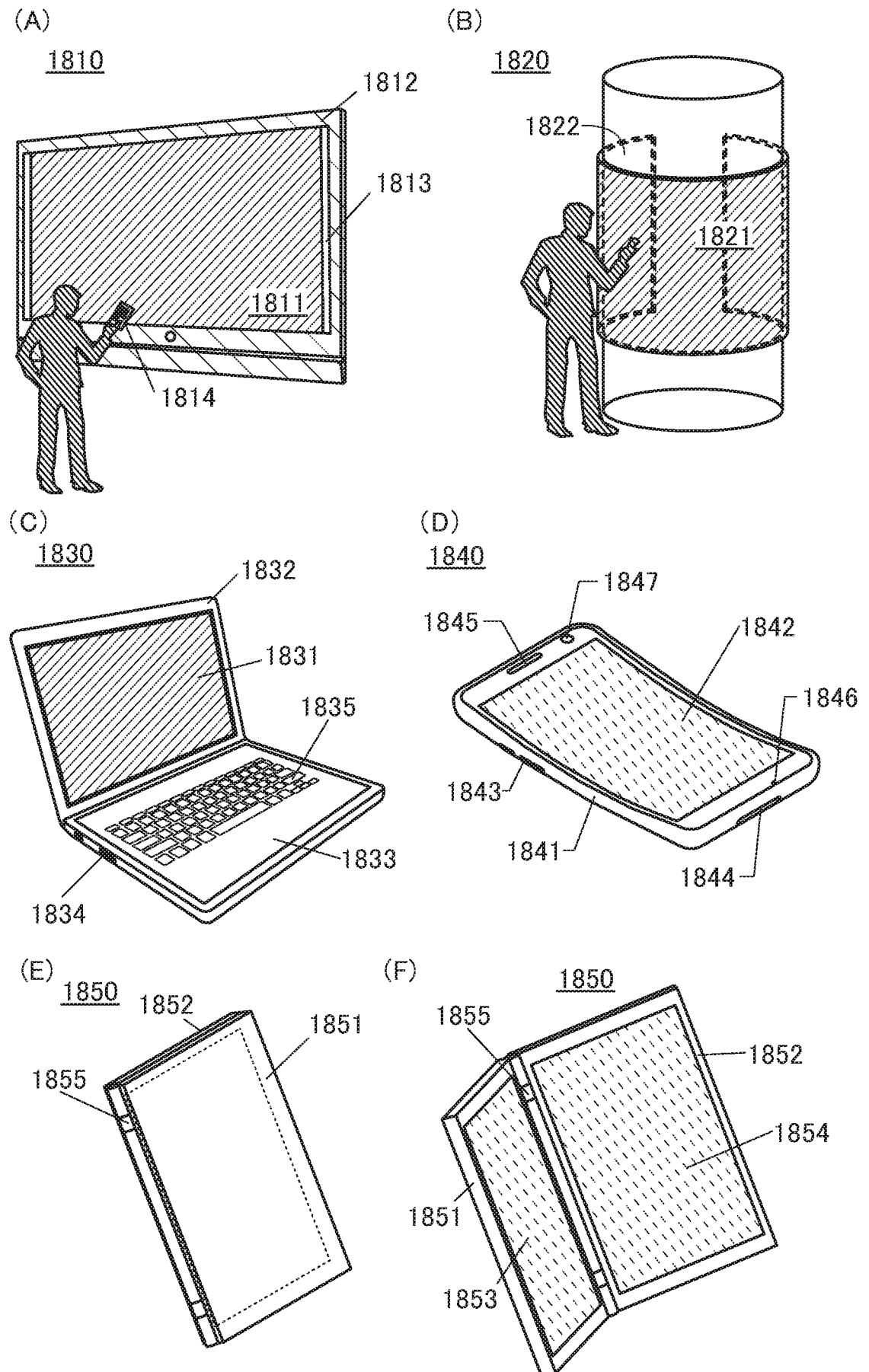


(B)



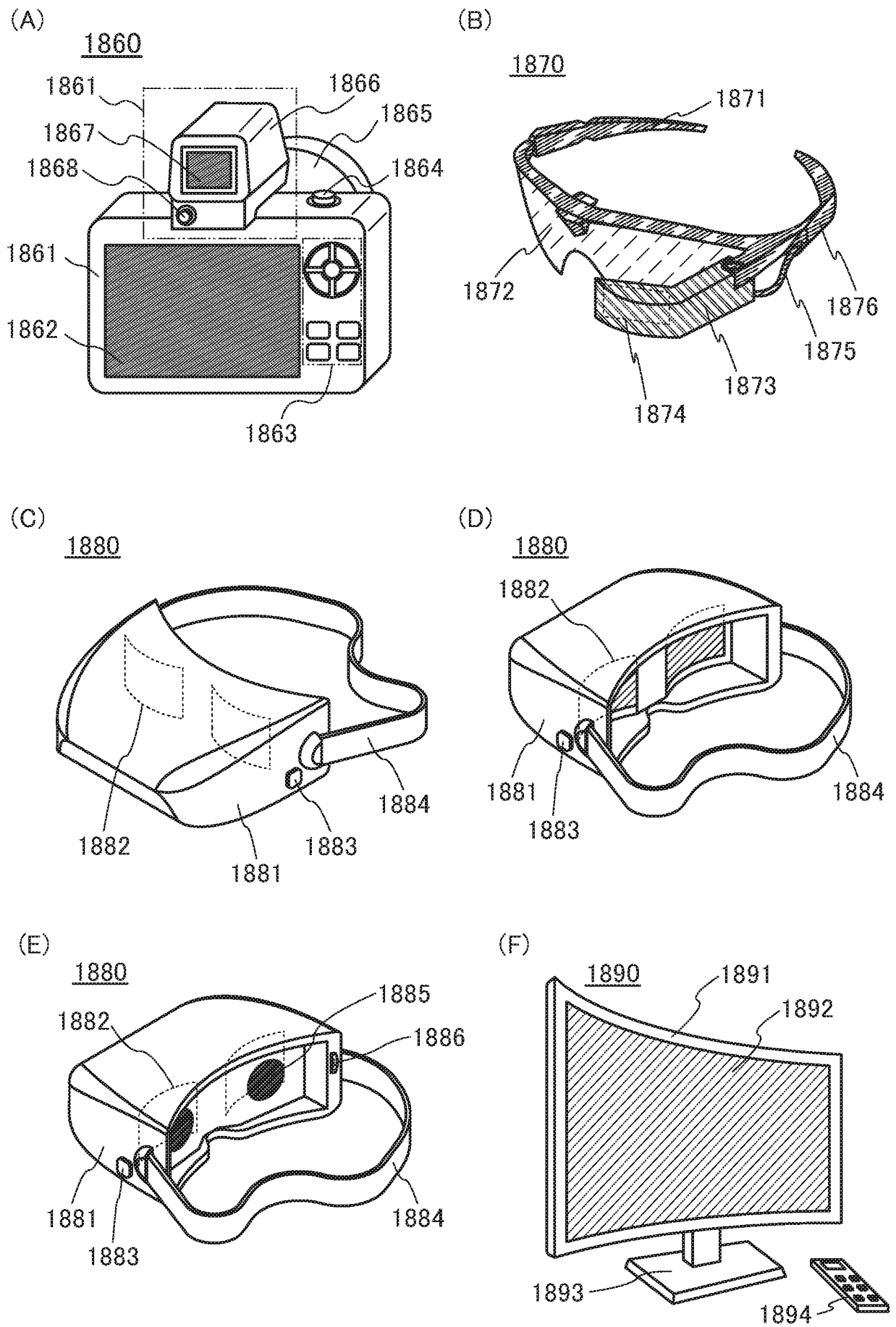
[図38]

38/39



[図39]

39/39



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2018/051793

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09F9/30 (2006.01)i, G02F1/133 (2006.01)i, G02F1/1368 (2006.01)i,
H01L27/32 (2006.01)i, H01L51/50 (2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G09F9/30, G02F1/133, G02F1/1368, H01L27/32, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2008-164848 A (LG DISPLAY CO., LTD.) 17 July 2008,	1-2, 5
Y	paragraphs [0002]-[0035], fig. 1-5 & KR 10-2008-0061222 A	1-17
Y	JP 2015-087562 A (KYOCERA DISPLAY CORP.) 07 May 2015,	1-17
	paragraphs [0002]-[0042], fig. 1-7, 10-11 (Family: none)	

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

07 June 2018 (07.06.2018)

Date of mailing of the international search report

19 June 2018 (19.06.2018)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/051793

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-181927 A (SHARP CORP.) 21 July 1995, paragraphs [0041]-[0047], fig. 7, 9 & US 5748165 A, claim 19, line 26 to column 20, line 36, fig. 12, 14 & DE 4446330 A1 & KR 10-0139697 B & CN 1115535 A	3-9, 14-17
Y	JP 2016-206543 A (JAPAN BROADCASTING CORPORATION) 08 December 2016, paragraphs [0002], [0063] (Family: none)	7-9
Y	WO 2017/033596 A1 (SHARP CORP.) 02 March 2017, paragraphs [0008], [0046] (Family: none)	7-9
Y	JP 2002-55325 A (SAMSUNG ELECTRONICS CO., LTD.) 20 February 2002, paragraphs [0072]-[0084], fig. 15-16 & US 2002/0018035 A1, paragraphs [0098]-[0109], fig. 15-16 & KR 10-2002-0009900 A & TW 554314 B	10-17

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G09F9/30(2006.01)i, G02F1/133(2006.01)i, G02F1/1368(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G09F9/30, G02F1/133, G02F1/1368, H01L27/32, H01L51/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2008-164848 A	1-2, 5
Y	(エルジー ディスプレイ カンパニー リミテッド) 2008.07.17, 段落0002-0035、図1-5 & KR 10-2008-0061222 A	1-17
Y	JP 2015-087562 A (京セラディスプレイ株式会社) 2015.05.07, 段落0002-0042、図1-7、10-11 (ファミリーなし)	1-17

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

07.06.2018

国際調査報告の発送日

19.06.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小野 博之

電話番号 03-3581-1101 内線 3273

21

4072

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 7-181927 A (シャープ株式会社) 1995. 07. 21, 段落 0041-0047、図 7、9 & US 5748165 A, 第 19 欄第 26 行-第 20 欄第 36 行、図 12、14 & DE 4446330 A1 & KR 10-0139697 B & CN 1115535 A	3-9, 14-17
Y	JP 2016-206543 A (日本放送協会) 2016. 12. 08, 段落 0002、0063 (ファミリーなし)	7-9
Y	WO 2017/033596 A1 (シャープ株式会社) 2017. 03. 02, 段落 0008、0046 (ファミリーなし)	7-9
Y	JP 2002-55325 A (三星電子株式会社) 2002. 02. 20, 段落 0072-0084、図 15-16 & US 2002/0018035 A1, 段落 0098-0109、図 15-16 & KR 10-2002-0009900 A & TW 554314 B	10-17