

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3601305号
(P3601305)

(45) 発行日 平成16年12月15日(2004.12.15)

(24) 登録日 平成16年10月1日(2004.10.1)

(51) Int. Cl.⁷

F I

H O 1 L 21/331

H O 1 L 29/72

H

H O 1 L 29/06

H O 1 L 29/06

G O 1 W

H O 1 L 29/205

H O 1 L 29/205

H O 1 L 29/737

請求項の数 5 (全 8 頁)

<p>(21) 出願番号 特願平10-213721 (22) 出願日 平成10年7月29日(1998.7.29) (65) 公開番号 特開2000-49165(P2000-49165A) (43) 公開日 平成12年2月18日(2000.2.18) 審査請求日 平成14年8月5日(2002.8.5)</p>	<p>(73) 特許権者 000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号 (74) 代理人 100075096 弁理士 作田 康夫 (72) 発明者 田上 知紀 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社 日立製作所 中央 研究所内 審査官 棚田 一也</p>
--	--

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

エミッタ領域、ベース領域、コレクタ領域からなるバイポーラ型半導体装置において、エミッタ領域中に電子のデバイ長と同程度以下の寸法を有するポテンシャル障壁層とポテンシャル井戸層からなる量子井戸領域を有し、かつ、熱平衡状態において、その量子井戸中に形成される量子化エネルギー準位が量子井戸外の半導体の禁制帯端とフェルミエネルギーとの間に位置することを特徴とする半導体装置。

【請求項2】

請求項1において、量子井戸領域がエミッタ・ベース接合の空乏層の外側に位置することを特徴とする半導体装置。

【請求項3】

請求項1において、エミッタ・ベース間の微分抵抗が全ての電流領域において正もしくは零であることを特徴とする半導体装置。

【請求項4】

請求項2において、ポテンシャル井戸層を形成する材料の禁制帯端エネルギーが量子井戸領域外の半導体における禁制帯端エネルギーよりも低いことを特徴とする半導体装置。

【請求項5】

上記請求項1ないし4のいずれかに記載の半導体装置を同一基板上で複数並列に接続したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置に係り、特に高速かつ高出力な信号の増幅に適したバイポーラ型半導体装置に関する。

【0002】

【従来の技術】

従来のバイポーラ型半導体装置については例えば1996年ガリウムヒ素アイシーシンポジウム・テクニカルダイジェスト91頁～94頁(GaAs IC Symposium Technical Digest 1996 pp91-94)、また、その熱的な安定化については1995年ガリウムヒ素アイシーシンポジウム・テクニカルダイジェスト147頁～150頁(GaAs IC Symposium Technical Digest 1995 pp147-150)に詳しい。

10

【0003】

【発明が解決しようとする課題】

バイポーラ型トランジスタにおいてはその特性上、熱的不安定性が容易に生じる。その理由は以下のとおりである。

【0004】

バイポーラ型トランジスタの電流は一般にベース・エミッタ間に印加した電圧を絶対温度で除したものの指数関数に比例する。したがってバイポーラ型トランジスタのベースを電圧源を用いて駆動すると、まず(1)電力消費に伴う発熱で温度が上昇する。それに伴って、上記指数が増大し(2)素子電流が増加する。その結果(3)消費電力が増大し、さらに温度が上昇する。この(1)～(3)の繰り返しにより、放熱が発熱と釣り合うまで温度は上昇する。放熱が十分でなければ素子の破壊に至る。これが熱的不安定性であり、特に消費電力の大きい高出力トランジスタにおいてその抑制は不可欠である。

20

【0005】

上記従来例においては、この熱的不安定性を解消するために、ベースもしくはエミッタ端子に直列にバラスト抵抗と呼ばれる抵抗を挿入している。このバラスト抵抗の熱的不安定性に対する効果は以下のとおりである。

【0006】

電力消費に伴う発熱で電流増大が生じるとバラスト抵抗における電圧降下が増大する。その結果、ベース・エミッタ間の電圧は減少し、電流増大は抑制される。したがって消費電力が増大し、さらに温度が上昇することが避けられる。

30

【0007】

ところが、このバラスト抵抗は素子の寄生抵抗として振る舞うため、高周波利得の減少等の性能劣化を引き起こすという問題があった。さらに、バラスト抵抗をトランジスタ領域外に金属等の抵抗体を用いて形成すると、抵抗値の精度は高いが面積増大を招くという問題があった。また上記第2の従来例のように、エミッタ領域中に低ドープ半導体領域を設け、半導体抵抗を用いてバラスト抵抗を形成すると、エミッタ領域が厚くなり、素子形成上の困難が生じると共に、抵抗値の精度を高くすることが困難であるという問題があった。

40

【0008】

【課題を解決するための手段】

上記問題を解決するために、本発明ではエミッタ領域中に量子井戸構造を有する電流飽和型の非線形素子を形成した。

【0009】

すなわち本発明の半導体装置は、(1)エミッタ領域、ベース領域、コレクタ領域からなるバイポーラ型半導体装置において、エミッタ領域中に電子のデバイ長と同程度以下の寸法を有するポテンシャル障壁層とポテンシャル井戸層からなる量子井戸領域を有し、かつ、熱平衡状態において、その量子井戸中に形成される量子化エネルギー準位が量子井戸外の半導体の禁制帯端とフェルミエネルギーとの間に位置することを特徴とする。

50

【0010】

また、(2)上記(1)において、量子井戸領域がエミッタ・ベース接合の空乏層の外側に位置することを特徴とする。また(3)上記(1)において、エミッタ・ベース間の微分抵抗が全ての電流領域において正もしくは零であることを特徴とする。また(4)上記(2)において、ポテンシャル井戸層を形成する材料の禁制帯端での坦体のエネルギーが量子井戸領域外の半導体における坦体のエネルギーよりも低いことを特徴とする。また(5)上記(1)～(4)に示す半導体装置を同一基板上で複数並列に接続したことを特徴とする。

【0011】

量子井戸構造は、その中に形成される量子化エネルギー準位が量子井戸構造外部の半導体の禁制帯端とフェルミエネルギーとの間に位置する場合(共鳴状態)、共鳴トンネル効果により大きな電流が流れる、即ち、低抵抗である。電界が印加されて、上記共鳴条件から外れると、共鳴トンネル電流が流れないために、電流が減少して高抵抗化し、更には負性抵抗を生じる場合がある。実際にはポテンシャル障壁を越えて流れる電流成分などの非共鳴的に流れる電流成分があるために、障壁層厚さを調整することにより、電流飽和型の電流電圧特性が容易に生じる。

【0012】

本発明において、通常動作電流時には量子井戸構造が共鳴状態にあるように量子井戸構造を設計することにより、通常動作時には寄生抵抗の増大はごくわずかにでき、一方、電流が増大すると電流飽和型の電流電圧特性を有する量子井戸構造における電圧降下が増大し、電流の増大を抑制できる。また、トランジスタ領域外に抵抗体を形成する必要がなく、面積増大も避けることが可能である。

【0013】

【発明の実施の形態】

実施例1

図1は本発明のバイポーラ型半導体装置の断面構造模式図である。図1において1はn型GaAs基板、2はn型GaAsサブコレクタ($n = 2 \times 10^{18} / \text{cm}^3$, 厚さ0.5マイクロメートル)、3はn型GaAsコレクタ($n = 2 \times 10^{16} / \text{cm}^3$, 厚さ0.3マイクロメートル)、4はp型GaAsベース(厚さ0.1マイクロメートル, $p = 4 \times 10^{19} / \text{cm}^3$)、5はn型InGaPエミッタ($n = 5 \times 10^{17} / \text{cm}^3$, 厚さ0.05マイクロメートル, In組成比0.5)、6はn型GaAsキャップ($n = 5 \times 10^{18} / \text{cm}^3$, 厚さ0.05マイクロメートル)、7はアンドープ量子井戸構造、8はn型組成グレーデッドInGaAsキャップ($n = 0.5 \sim 2 \times 10^{19} / \text{cm}^3$, 厚さ0.05マイクロメートル, In組成比0~0.5)、9はAu/Mo積層エミッタ電極(厚さAu: 0.2マイクロメートル/Mo: 0.05マイクロメートル)、10はベース引き出し電極(AuZn: Zn0.1モル%)、11はコレクタ引き出し電極(AuGe: Ge6モル%)である。

【0014】

また、量子井戸構造7は図3にそのエネルギーバンド構造図を示したように、AlGaAsポテンシャル障壁層101および102(厚さ10ナノメートル, Al組成比0.2)、および歪InGaAs量子井戸層103(厚さ5ナノメートル, In組成比0.2)の3層構造である。

【0015】

作成工程は以下のとおりである。まず、n型GaAs基板1上に前記図1の3から8までの半導体層を結晶成長する。この成長には通常のMBE法かMOMBE法を用い、n型ドーパントにはSi、あるいはSnを、p型ドーパントにはBeもしくはCを用いればよい。p型ドーパントとしてZnを用いれば、MOCVD法により堆積を行うことが可能である。成長後、基板を成長装置から取り出し、通常のホテルソグラフィと化学エッチングを用いてエミッタ領域以外の領域のエミッタから表面側の層5~8をエッチングし除去する。続いて同様に通常のホテルソグラフィと化学エッチングを用いてベース領域以外

10

20

30

40

50

の領域のコレクタから表面側の層 2 ~ 4 をエッチングし除去する。しかる後に、エミッタ電極 9 およびベース電極 10 を通常のホトリソグラフィートリフトオフ法により形成し、さらに基板裏面にコレクタ電極 11 を形成してトランジスタを構成する。

【0016】

この後電極上にさらに絶縁層を設け配線とのコンタクト穴加工をした後に配線金属を被着・加工してトランジスタが完成する。

【0017】

このようにして形成したトランジスタの動作について以下に説明する。図 2 は本発明のトランジスタのエネルギーバンド構造図であるが、これは量子井戸構造 7 を除いて通常のヘテロ接合バイポーラトランジスタと同様である。

10

【0018】

量子井戸構造 7 の動作は以下のとおりである。まず、図 3 に示す量子井戸構造では障壁層 101 および 102 による電子の閉じ込め効果のために量子井戸層 103 中の電子の運動は層に垂直な方向に量子化され、図 3 中に 104 および 105 で示す量子化準位を形成する。今、量子井戸構造 7 を挟む両側の層 6 および 8 は $n = 5 \times 10^{18} / \text{cm}^3$ と高濃度にドーピングされているため、フェルミエネルギーは禁制帯端よりも高いエネルギーとなり、電子は縮退していわゆる電子の海 106 および 107 が形成されている。量子井戸層 103 は InGaAs からなり、図 3 に示すとおりその禁制帯端のエネルギーはキャップ層 6 および 8 の量子井戸構造に接する部分を構成する GaAs の禁制帯端のエネルギーよりも低い。ところが、先に述べた閉じ込め効果により、この構造では量子化準位 104 のエネルギーはキャップ層 6 および 8 の量子井戸構造に接する部分を構成する GaAs の禁制帯端のエネルギーとフェルミエネルギーの中間の値となる。

20

【0019】

この構造に電流を流すと、電流が小さいうちは図 4 に示すとおり電子は 107 から 104 へと流れる。これが共鳴トンネル電流である。徐々に電流を増加させると量子井戸構造 7 の内部に電界が生じ、終には図 5 に示すように量子化準位 104 のエネルギーがキャップ層 8 の禁制帯端エネルギーよりも低くなり、上記共鳴トンネル電流は流れなくなる。したがって、流れる電流は図 5 に示した量子化準位 105 を介して流れる電流、量子井戸構造 7 を非共鳴的にトンネルして流れる電流、障壁を越える高いエネルギーを有する電子による電流の和となる。

30

【0020】

本実施例の場合には障壁層 101 および 102 に Al 組成比 0.2 の AlGaAs という比較的エネルギー障壁の低い材料を用いたため、上記共鳴トンネル電流以外の電流が比較的多い。そのため、量子井戸構造部分のみの電流電圧特性は、共鳴トンネル電流が流れなくなった場合にしばしば観測される負性微分抵抗特性ではなく、図 6 に示すような電圧の上昇に対して電流が飽和する特性となる。本実施例の構造ではこの電流飽和の起きる電流密度が $40 \text{ kA} / \text{cm}^2$ 程度、その時の量子井戸構造にかかる電圧は 20 mV 程度である。また、量子井戸構造にかかる電圧が 100 mV 程度まで電流飽和が生じている。

【0021】

さて、このような量子井戸構造を有する半導体装置の動作は以下に述べるようになる。本実施例の半導体装置は基本的にバイポーラ型トランジスタであるので、その電流は一般にベース・エミッタ間に印加した電圧を絶対温度で除したものの指数関数に比例する。したがって、本発明の課題の項でも述べたように、ベースを電圧源を用いて駆動すると熱的不安定性が生じる可能性が存在する。しかし本実施例では量子井戸構造の導入により以下に述べるようにこの熱的不安定性は取り除かれている。

40

【0022】

電力消費に伴う発熱で電流増大が生じると図 6 に示したように、量子井戸構造での電流飽和が生じる電流密度で電圧降下が増大する。その結果、ベース・エミッタ接合の電圧は減少し、電流増大は抑制される。したがって、消費電力が増大しさらに温度が上昇することが避けられる。

50

【0023】

この効果を本発明の課題の項で述べたバラスト抵抗による熱的安定化と比較すると、(1) 40 kA/cm^2 程度で 100 mV 程度の電圧上昇を生じるバラスト抵抗と比べて直列抵抗分が $1/5$ 程度と小さく、高周波利得の減少等の性能劣化が最小限に抑えられている。実際、本実施例のトランジスタはエミッタ寸法 $3 \text{ } \mu\text{m} \times 10 \text{ } \mu\text{m}$ の素子において、電流 10 mA で遮断周波数 40 GHz を示した。

【0024】

一方、同一のエミッタ寸法でバラスト抵抗にて電流 12 mA (電流密度が 40 kA/cm^2) において 100 mV の電圧降下を発生させるように $8 \text{ } \Omega$ のバラスト抵抗を作り込んだトランジスタでは、バラスト抵抗による高周波特性の劣化のために電流 10 mA で遮断周波数 32 GHz を示した。

10

【0025】

また、(2) トランジスタ領域外に金属等の抵抗体を用いてバラスト抵抗を形成する必要がなく、面積増大を招くことがない。実際、上記 $8 \text{ } \Omega$ のバラスト抵抗を抵抗率 $100 \text{ } \Omega/\text{角}$ の抵抗体を用いて形成した場合、その面積は $10 \text{ } \mu\text{m} \times 25 \text{ } \mu\text{m}$ となりトランジスタ面積と同程度となった。

【0026】

さらに、(3) エミッタ領域中に低ドーピング半導体領域を設け、半導体抵抗を用いてバラスト抵抗を形成する場合と比較して、本実施例では 25 nm の厚さの量子井戸構造を用いており、通常、 $0.1 \sim 0.2 \text{ } \mu\text{m}$ の厚さをバラスト抵抗に用いる低濃度半導体層のみに必要とする場合と比較して、エミッタおよびキャップ層の合計厚さが薄い。本実施例のエミッタから上層 $5 \sim 8$ の厚さは合計 $0.175 \text{ } \mu\text{m}$ である。この値とエミッタ電極金属の厚さと合計しても、通常の配線金属層の厚さ $0.5 \sim 1 \text{ } \mu\text{m}$ 程度と比較して小さいので素子形成上の困難が生じることがない。

20

【0027】

本実施例では n 型 GaAs 基板を用いたトランジスタについて述べたが、半絶縁性 GaAs 基板を用いた場合にはサブコレクタ層を基板表面側から露出させる工程を設け、そこから電極取出しを行うことによって同様の効果が得られることはもちろんである。

【0028】

また、トランジスタを構成する各層の材料、厚さ、ドーピング濃度は本実施例に述べたものに限定されるわけではなく、通常のヘテロ接合バイポーラトランジスタに用いられる材料、厚さ、ドーピング濃度であればよい。たとえば、 InP 基板上の $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{InP}$ の組み合わせ、 GaAs 基板上の $\text{GaAs}/\text{AlGaAs}$ の組み合わせ等においても、同様の量子井戸構造、すなわち、量子井戸中に形成される量子化エネルギー準位が量子井戸外の半導体の禁制帯端とフェルミエネルギーとの間に位置するような量子井戸構造を用いれば同様の効果が得られる。その際、量子井戸中に形成される量子化エネルギー準位と量子井戸外の半導体の禁制帯端とのエネルギー差に依存して電流飽和が起きる電流値は変化するため、そのエネルギー差を調節することにより、飽和電流値を調節することが可能である。

30

40

【0029】

実施例 2

実施例 1 において n 型 GaAs 基板のかわりに半絶縁性 GaAs 基板を用い、サブコレクタ層を基板表面側から露出させる工程を設け、そこから電極取出しを行った。さらに、単位トランジスタをエミッタ寸法 $3 \text{ } \mu\text{m} \times 10 \text{ } \mu\text{m}$ とし、同一基板上に形成した単位トランジスタ 120 個を金属配線を用いて並列に接続した。

【0030】

このように並列に接続したトランジスタの動作においては、各トランジスタの端子電圧が共通となるため、たとえ各端子を駆動する電源が電圧源ではなく、内部抵抗を有する場合でも、熱的不安定が生じる場合がある。これは複数のトランジスタのうちどれか一個のト

50

ランジスタが熱的に不安定になった場合に、そのランジスタのベース・エミッタ電圧は減少していても、エミッタ電流は増大する可能性があり、その一つのランジスタに電流が集中し、他のランジスタの電流は減少する。このため、このような並列接続ランジスタでは熱不安定への対策が不可欠である。

【0031】

本実施例においては量子井戸構造が効果的に熱的不安定を抑制するため、特に単体動作の場合と同様の構造において素子電流の合計1.2Aまで全く問題なく動作した。一方、同様の並列接続ランジスタにおいて各素子にバラスト抵抗を設けた場合、本実施例の量子井戸構造のゼロバイアス時の微分抵抗と同様のバラスト抵抗、すなわち各素子2オーム程度のバラスト抵抗では熱的不安定性のために素子電流の合計1.2Aを流すことは不

10

【0032】

また、本実施例では低い直列抵抗に起因する高い高周波性能のため、電源電圧3Vで1.9GHzにおいて最大出力2.4W、線形利得15dBを達成した。これに対してバラスト抵抗を設けた並列素子では同様の条件で、最大出力2.0W、線形利得12.7dBであった。

【0033】

【発明の効果】

本発明によりバイポーラ型半導体装置のエミッタ抵抗を徒に増加させることなく熱的安定化を図ることができる。また、ランジスタ領域外に抵抗体を形成する必要がなく、面積

20

【図面の簡単な説明】

【図1】本発明の実施例1の半導体装置の断面構造模式図。

【図2】本発明の実施例1の半導体装置のエネルギーバンド構造図。

【図3】本発明の実施例1の半導体装置の量子井戸構造部分のエネルギーバンド構造図。

【図4】本発明の実施例1の半導体装置の動作時における量子井戸構造部分のエネルギーバンド構造図。

【図5】本発明の実施例1の半導体装置の電流制限動作時における量子井戸構造部分のエネルギーバンド構造図。

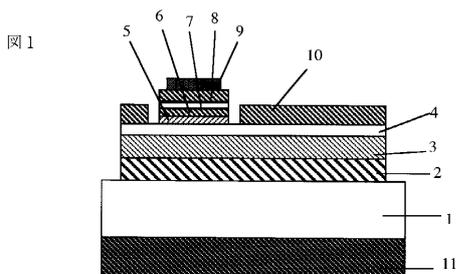
【図6】本発明の半導体装置の量子井戸構造部分の電圧電流密度特性図。

30

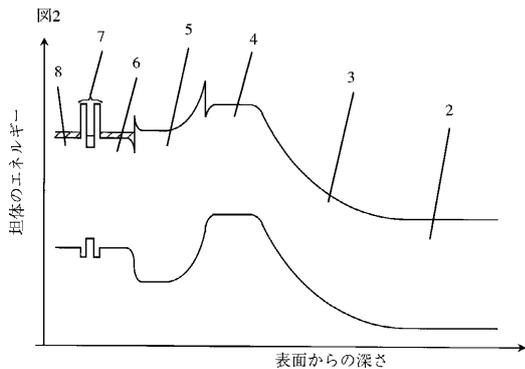
【符号の説明】

1...n型GaAs基板、2...n型GaAsサブコレクタ、3...n型GaAsコレクタ、4...p型GaAsベース、5...n型InGaPエミッタ、6...n型GaAsキャップ、7...アンドープ量子井戸構造、8...n型組成グレーデッドInGaAsキャップ、9...Au/Mo積層エミッタ電極、10...ベース引き出し電極、11...コレクタ引き出し電極、101, 102...AlGaAsポテンシャル障壁層、103...歪InGaAs量子井戸層。

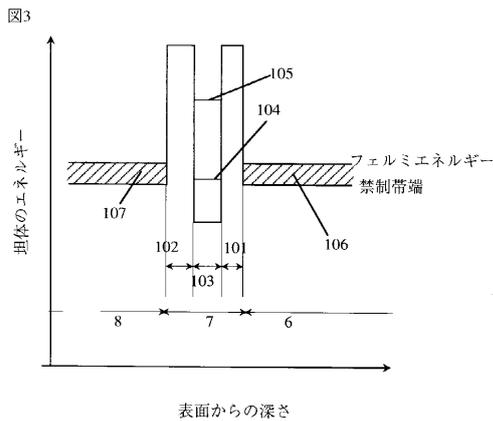
【 図 1 】



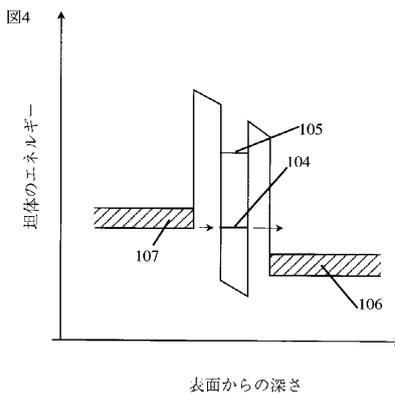
【 図 2 】



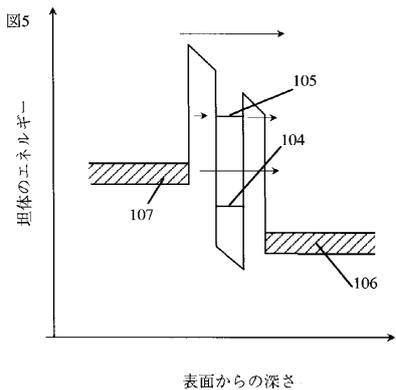
【 図 3 】



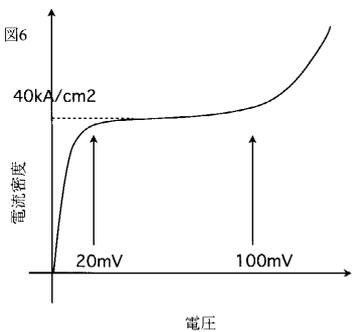
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

- (56)参考文献 特開平05 - 211117 (JP, A)
特開平01 - 170055 (JP, A)
特開平09 - 148558 (JP, A)
特開平04 - 273177 (JP, A)
特開平05 - 283673 (JP, A)
特開平09 - 181295 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 21/331
H01L 29/06 601
H01L 29/205
H01L 29/737