年 86.5.30 修正補充

961-3366A

申請日期	85.10. -1
案號	85111932
類別	H03F 1/42, 3/2

（以上各欄由本局填註）

A4
C4

313720

發明 新型 專利說明書（86年5月30日修正）

一、發明新型名稱	中文	適用於寬廣範圍之輸入和輸出，供驅動大負載之運算放大器
	英文	OPERATIONAL AMPLIFER ADOPTED FOR INPUT AND OUTPUT IN WIDE RANGES FOR DRIVING A LARGE LOAD
二、發明創作人	姓名	1.加藤文彥 2.四柳道夫
	國籍	1.日本 2.日本
	住、居所	1.東京都港區芝五丁目7番1號 日本電氣株式會社內 2.同上所
三、申請人	姓名（名稱）	日本電氣股份有限公司 （日本電氣株式會社）
	國籍	日本
	住、居所（事務所）	東京都港區芝五丁目7番1號
	代表人姓名	金子尚志

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

313720

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

日本 國（地區） 申請專利，申請日期：1995年 9月25日 案號：特願平7-271810號，□有 □無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（1）

發明背景

本發明係關於應用於寬廣範圍之輸入和輸出且驅動大負載之運算放大器。

對於傳統之應用於寬廣範圍之輸入和輸出，且驅動大負載之運算放大器，一直在求改善。尤其是，需求發展出能顯出高效能之改良運算放大器。另外，需求發展出具有寬廣範圍輸入及輸出之改良運算放大器，更甚者，需求發展出一種改良運算放大器，其中暗電流(idling current)對電晶體絕對之臨界值(threshold value)之變動毫無任何影響。另外，需求發展出一種改良之運算放大器，其能抑制響應在運算放大器之放電運作時流通之放電電流之任何沖穿電流。

發明概述

因此，本發明之目的係提供一種能顯示高效能之新穎之運算放大器。

本發明之另外目的係提供一種具有寬廣之輸入和輸出範圍之新穎之運算放大器。

本發明之另外目的係提供一種能快速昇降輸出端子之電位之新穎之運算放大器。

本發明之再一目的係提供一種新穎之運算放大器，其內暗電流對電晶體之絕對臨界值之變動毫無任何影響。

本發明之另外目的係提供一種新穎之運算放大器，其能抑制響應在運算放大器之放電運作時流通之放電電流之任何沖穿電流。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（2）

本發明之上述及其它目的，特徵及優點將由下面之敘述而清楚。

本發明係在運算放大器內提供連接輸入級和輸出級間之中間電路。

該輸入級和輸出級係偏壓在高壓線和低壓線間。該中間電路亦偏壓在該高壓線和低壓線間。該中間電路含有下述元件。至少設置第1對之第1電晶體及第1定常電流源，此兩者係串接於該高壓線與低壓線間。第1對之第1電晶體係設在輸出級附近。在第1電晶體和第1定常電流源間之第1中間點係接至輸出級。至少設置第2對之第2電晶體和第2定常電流源，此兩者也串接在該高壓線和該低壓線間。第2對之第2電晶體可與第1對之第1電晶體並聯，且接近輸入級。在第2電晶體和第2定常電流源間之第2中間點可接至輸出級附近之第1電晶體之控制電極。第2電晶體之控制電極可接至輸入級。

本發明提供一種運算放大器，其含有一輸入級，一輸出級及接在該輸入級及輸出級間之中間電路。該運算放大器偏壓在高壓線和低壓線間。輸入級至少含有一放大器電路。中間電路含有至少第1對之第1電晶體和第1定常電流源，兩者係串接於該高壓線與低壓線之間。第1對電晶體可設於輸出級之附近。在該第1電晶體和該第1定常電流源間之第1中間點可接至輸出級。至少設置第2對之第2電晶體及第2定常電流源，兩者也串接

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（3）

於高壓線和低壓線之間。該第2對之第2電晶體可並聯於第1對之第1電晶體，且可接近於輸入級。第2電晶體和第2定常電流源間之第2中間點可接於輸出級附近之第1電晶體之控制電極。第2電晶體之控制閘可接於輸入級。

圖式簡述

本發明之良好實例將參照附圖詳述如下。

第1圖示出本發明之第1實例之改良運算放大器之電路圖。

第2圖示出本發明之第2實例之改良運算放大器之電路圖。

第3圖示出本發明之第3實例之改良運算放大器之電路圖。

第4圖示出本發明之第4實例之改良運算放大器之電路圖。

第5圖示出本發明之第5實例之改良運算放大器之電路圖。

第6圖示出本發明之第6實例之改良運算放大器之電路圖。

第7圖示出本發明之第7實例之改良運算放大器之電路圖。

第8圖示出本發明之第8實例之改良運算放大器之電路圖。

第9圖示出本發明之第9實例之改良運算放大器之電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 4 ）

路圖。

第10圖示出本發明之第10實例之改良運算放大器之電路圖。

第11圖示出本發明之第11實例之改良運算放大器之電路圖。

第12圖示出本發明之第12實例之改良運算放大器之電路圖。

第13圖示出本發明之第13實例之改良運算放大器之電路圖。

第14圖示出本發明之第14實例之改良運算放大器之電路圖。

第15圖示出本發明之第15實例之改良運算放大器之電路圖。

第16圖示出本發明之第16實例之改良運算放大器之電路圖。

第17圖示出本發明之第17實例之改良運算放大器之電路圖。

第18圖示出本發明之第18實例之改良運算放大器之電路圖。

第19圖示出本發明之第19實例之改良運算放大器之電路圖。

第20圖示出本發明之第20實例之改良運算放大器之電

發明詳述

本發明提供連接於運算放大器之輸入級和輸出級間之

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（5）

中間電路。該輸入級及輸出級係偏壓在高壓線和低壓線間。該中間電路亦偏壓於該高壓線和低壓線。中間電路含有下述元件。至少設置第1對之第1電晶體及第1定常電流源，兩者係串接於高壓線和低壓線之間。在第1電晶體和第1定常電流源間之第1中間點係接至輸出級。至少設置第2對之第2電晶體及第2定常電流源，兩者亦串接於高壓線和低壓線之間。該第2對之第2電晶體係並聯於該第1對之第1電晶體，且係接近於輸入級。在第2電晶體和第2定常電流源間之第2中間點係接至輸出級側之第1電晶體之控制電極。第2電晶體之控制閘係接至輸入級。

輸出級最好包括具有一只p-通道MOS電晶體及一只n-通道MOS電晶體之互補MOS電路，此兩MOS電晶體串接於高壓線和低壓線之間，p-通道MOS電晶體接至高壓線，而n-通道MOS電晶體則接至低壓線,及輸入級最好至少含有一差動放大器電路。

於上述之情形，第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源及輸入級側之p-通道MOS電晶體之閘極之洩極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，及接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之洩極及接至輸入級和輸出級側之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（6）

於上述之情形，輸入級可包括接收第1輸入信號用之第1輸入端子，接收第2輸入信號用之第2輸入端子，及連接於第1輸入端子和第2輸入端子間之第1差動放大器電路。第1差動放大器電路係偏壓於高壓線和低壓線間。第1差動放大器電路之輸出可接至中間電路之第2電晶體之閘極及輸出級之n-通道MOS電晶體。輸入級另外可包括接至第1輸入端子及第2輸入端子之第2差動放大器電路。此第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器輸出可接至中間電路之第2電晶體之閘極及輸出級之n-通道MOS電晶體。

或者，第1電晶體可包括下述設置一只n-通道MOS電晶體，其具有接至高壓線之源極，及接至第1定常電流源及輸出級之p-通道MOS電晶體之閘之洩極。第1定常電流源可接至低壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之洩極，及接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至輸入級和輸出級之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接到高壓線。

於上述之情形，輸入級可包括下述。設置第1輸入端子俾接收第1輸入信號及第2輸入端子俾接收第2輸入信號。第1差動放大器電路可接至該第1輸入端子及該第2輸入端子。該第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器電路之輸出係接至中間電路之第2電晶體之閘極及輸出級之n-通道。第2差動放

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 7）

大器電路可接至第1輸入端子及第2輸入端子。第2差動放大器可偏壓在高壓線和低壓線間，第2差動放大器電路之輸出可接至中間電路之第2電晶體之閘極及輸出級之n-通道MOS電晶體。

或者，第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，及接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至低壓線。第2電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第2定常電流源和p-通道MOS電晶體之閘之洩極，及接至輸入級和輸出級之p-通道MOS電晶體之閘之閘極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子以接收第1輸入信號。設置第2輸入端子以接收第2輸入信號。第1差動放大器電路可接至第1輸入端子及第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之閘和輸出級之n-通道MOS電晶體。第2差動放大器電路可接至第1輸入端子及第2輸入端子。第2差動放大器可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘和輸出級之n-通道MOS電晶體。

或者，第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，及接至第1定常電流源和輸出

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 8 ）

級之n-通道MOS電晶體之閘極之洩極。第1定常電流源可接於高壓線。第2電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至輸入級和輸出級之p-通道MOS電晶體之閘極之閘極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾接收第1輸入信號。設置第2輸入端子俾接收第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器電路之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接至第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

或者，輸出級可包括一只p-通道MOS電晶體及一只n-p-n雙極性電晶體，此兩者係串接於高壓線和低壓線之間。p-通道MOS電晶體可接至高壓線，而n-p-n雙極性電晶體可接至低壓線。

於上述情形，第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-p-n雙極性電晶

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（9）

體，其具有接至低壓線之射極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之n-p-n雙極性電晶體之基極之基極。第2定常電流源可接至高壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-p雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。

或者，第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極及接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極之洩極。第1定常電流源可接至低壓線，第2電晶體可包括一只n-p-n雙極性電晶體，其具有接至低壓線之射極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之集極，及接至輸入級和輸出級之n-p-n雙極性電晶體之基極之基極。第2定常電流源可接至高壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（10）

入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。

或者，輸出級可包括一只n-通道MOS電晶體及一只p-n-p雙極性電晶體，此兩者係串接於高壓線和低壓線之間。n-通道MOS電晶體可接至高壓線，而p-n-p雙極性電晶體可接至高壓線。

於上述情形，第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，及接至第1定常電流源和輸出級之n-通道MOS電晶體之閘極之洩極。第1定常電流源可接至低壓線。第2電晶體可包括一只p-n-p雙極性電晶體，其具有接至高壓線之射極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之p-n-p雙極性電晶體之基極之基極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（ 11）

壓線間。第1差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。

或者，第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之n-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只p-n-p雙極性電晶體，其具有接至高壓線之射極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之p-n-p雙極性電晶體之基極之基極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（12）

或者，輸出級可包括一只互補MOS電路，其具有一只p-通道MOS電晶體及一只n-通道MOS電晶體，兩者係串接於高壓線和低壓線間。p-通道MOS電晶體可接至高壓線，而n-通道MOS電晶體可接至低壓線，輸入級可至少包括一差動放大器電路。第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級側之p-通道MOS電晶體之閘極之洩極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之洩極及接至輸入級和在輸出級側之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。中間電路另包括一只附加之n-通道MOS電晶體，其具有如第2電晶體那樣接至n-通道MOS電晶體之源極之源極，如第2電晶體那樣接至n-通道MOS電晶體之洩極之洩極，及如第1電晶體那樣接至n-通道MOS電晶體之閘極和如第2電晶體那樣接至n-通道MOS電晶體之洩極之閘極。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（13）

差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

可另外設置第1附加p-通道MOS電晶體，其具有接至第1定常電流源之源極，如第1電晶體那樣接至n-通道MOS電晶體之洩極之洩極，及接至輸出側之p-通道MOS電晶體之閘極之閘極。

可另外設置第2附加n-通道MOS電晶體，其具有接至n-通道MOS電晶體之源極之源極，如第1電晶體那樣接至n-通道MOS電晶體之洩極之洩極，及如第1電晶體那樣接至n-通道MOS電晶體之洩極之閘極。

或者，輸出級可包括一只互補MOS電路，其具有一只p-通道MOS電晶體及一只n-通道MOS電晶體，兩者係串接於高壓線和低壓線間。p-通道MOS電晶體可接至高壓線，而n-通道MOS電晶體可接至低壓線，輸入級可至少包括一差動放大器電路。第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第1定常電流源和輸出級側之p-通道MOS電晶體之閘極之洩極。第1定常電流源可接至低壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之洩極及接至輸入級和在輸出級側之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（14）

中間電路另包括一只附加之p-通道MOS電晶體，其具有如第1電晶體那樣接至p-通道MOS電晶體之源極之源極，如第1電晶體那樣接至p-通道MOS電晶體之洩極之洩極，及輸出級側接至p-通道MOS電晶體之閘極和如第1電晶體那樣接至p-通道MOS電晶體之洩極之閘極。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器電路之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

本發明提供一種運算放大器，其含有一輸入級，一輸出級及接在該輸入級及輸出級間之中間電路。該運算放大器偏壓在高壓線和低壓線間。輸入級至少含有一放大器電路。中間電路含有至少第1對之第1電晶體和第1定常電流源，兩者係串接於該高壓線與低壓線之間。第1對電晶體可設於輸出級之附近。在該第1電晶體和該第1定常電流源間之第1中間點可接至輸出級。至少設置第2對之第2電晶體及第2定常電流源，兩者也串接於高壓線和低壓線之間。該第2對之第2電晶體可並聯

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（15）

於第1對之第1電晶體，且可接近於輸入級。第2電晶體和第2定常電流源間之第2中間點可接於輸出級附近之第1電晶體之控制電極。第2電晶體之控制閘可接於輸入級。

輸入級側之放大器電路可包括一差動放大器電路。

輸出級可包括一只互補MOS電路，其具有一只p-通道MOS電晶體及一只n-通道MOS電晶體，此兩電晶體係串接在高壓線和低壓線之間。p-通道MOS電晶體可接至高壓線，而n-通道MOS電晶體可接至低壓線。輸入級至少含有一差動放大器電路。

於上述情形，第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之洩極，及接至輸入級和在輸出級之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器電路之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（16）

差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第1差動電晶體對

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（17）

之第2 n-通道MOS 電晶體之閘極之閘極。第2 差動放大器電路包括經各自之源極連接之第1 及第2 p-通道之第2差動電晶體對，前述源極經一定常電流源接至高壓線。第2 差動電晶體對之第1 p-通道MOS 電晶體之閘極可接至第2 輸入端子。第2 差動電晶體對之第2 p-通道MOS 電晶體之閘極可接至第1 輸入端子。第3 電流鏡對電路包括第1 及第2 n-通道MOS 電晶體對。第1 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第1 p-通道MOS 電晶體之洩極之洩極，接至第2 差動電晶體對之第1 p-通道MOS 電晶體之洩極之閘極。第2 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第2 p-通道MOS 電晶體之洩極和如中間電路之第2 電晶體那樣接至n-通道MOS 電晶體之閘極之洩極，及接至第2 差動電晶體對之第1 p-通道MOS 電晶體之閘極之閘極。

第1 差動放大器電路可包括下述。經各自之射極相互連接之第1 及第2 n-p-n雙極性電晶體之第1 差動電晶體對，前述射極可經一定常電流源而接至低壓線。第1 差動電晶體對之第1 n-p-n雙極性電晶體之基極可接至第1 輸入端子。第1 電晶體對之第2 n-p-n雙極性電晶體之基極可接至第2 輸入端子。第1 電流鏡對電路可包括一對第1 及第2 p-通道MOS 電晶體。第1 p-通道MOS 電晶體具有接至高壓線之源極，接至第1 差動電晶體對之第1 n-p-n雙極性電晶體之集極之洩極，及第1 差動

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（18）

電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動放大器電路之洩極，接至第1 差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 電流鏡對電路可包括第3 及第4 p-通道MOS 電晶體對。第3 p-通道MOS 電晶體可具有接至高壓線之源極，接至第1 差動電晶體對之第2 n-p-n雙極性電晶體之集極之源極，及接至第1 差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極，而第4 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動放大器電路對和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第1 差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極。第2 差動放大器電路包括經各自之射極連接之第1 及第2 p-n-p雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線。第2 差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第2 輸入端子。第2 差動電晶體對之第2 p-n-p雙極性電晶體之基極可接至第1 輸入端子。第3 電流鏡對電路包括第1 及第2 n-通道MOS 電晶體對。第1 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，接至第2 差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第2 p-n-p雙極性電晶體之集極和如中間電路之第2 電晶體那樣接至

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（19）

n-通道MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。

或者，第1電晶體可包括一只p-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至輸入級和在輸出級之n-通道MOS電晶體之閘極。第2定常電流源可接至高壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

於上述情形，第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體之閘

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（20）

極可接至第1輸入端子。第1電晶體對之第2 n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之閘極之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2 p-通道MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至高壓線。第2差動電晶體對第1 p-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體之第2 p-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2 n-通道MOS電晶體對。第1 n-通道MOS電晶體具有接至低壓線之源極，接至

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（21）

第2差動電晶體對之第1p-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之閘極。第2n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2p-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1p-通道MOS電晶體之閘極之閘極。

或者，第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2n-p-n雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線。第1差動電晶體對之第1n-p-n雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2n-p-n雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2p-通道MOS電晶體。第1p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1n-p-n雙極性電晶體之集極之洩極，及第1差動電晶體對之第1n-p-n雙極性電晶體之集極之閘極。第2p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1n-p-n雙極性電晶體之集極之閘極。第2電流鏡對電路可包括第3及第4p-通道MOS電晶體對。第3p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2n-p-n雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2n-p-n雙極性電晶體之集極

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（22）

之閘極，而第4 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動放大器電路和如中間電路之第2 電晶體那樣接至n-通道MOS 電晶體之閘極之洩極，及接至第1 差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極。第2 差動放大器電路包括經各自之射極連接之第1 及第2 p-n-p雙極性電晶體之第2 差動電晶體對，前述射極經一定常電流源接至高壓線。第2 差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第2 輸入端子。第2 差動電晶體之第2 p-n-p雙極性電晶體之基極可接至第1 輸入端子。第3 電流鏡對電路包括第1 及第2 n-通道MOS 電晶體對。第1 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，接至第2 差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第2 p-n-p雙極性電晶體之集極和如中間電路之第2 電晶體那樣接至n-通道MOS 電晶體之閘極之洩極，及接至第2 差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。

或者，第1 電晶體可包括一只p-通道MOS 電晶體，其具有接至高壓線之源極，接至第1 定常電流源和輸出級之p-通道MOS 電晶體之閘極。第1 定常電流源可接至低壓線。第2 電晶體可包括一只p-通道MOS 電晶體，其具有接至高壓線之源極，接至第2 定常電流源和如第1 電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（23）

晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至輸入級和在輸出級之p-通道MOS電晶體之閘極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

於上述情形，第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 p-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 p-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 p-通道MOS電晶體之洩極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（24）

至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4n-通道MOS電晶體對。第3n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2p-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2p-通道MOS電晶體之洩極之閘極，而第4n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第2n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2n-通道之第2差動電晶體對，前述源極經一定常電流源接至低壓線。第2差動電晶體對之第1n-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體之第2n-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2p-通道MOS電晶體對。第1p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1n-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1n-通道MOS電晶體之閘極之閘極。第2p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2n-通道MOS電晶體之洩極之洩極，和如中間電路之第2電晶體那樣接至p-通道MOS電晶體之閘極，接至第2差動電晶體對之第1n-通道MOS電晶體之閘極之閘極。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（25）

於上述情形，第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2 p-n-p雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2 p-n-p-雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，及第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 n-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第1 n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之射極連接之第1及第2 n-p-n雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線。第2差動電晶體對之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（26）

第1 n-p-n雙極性電晶體之基極可接至第2 輸入端子。第2 差動電晶體對之第2 n-p-n雙極性電晶體之基極可接至第1 輸入端子。第3 電流鏡對電路包括第1 及第2 p-通道MOS 電晶體對。第1 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動電晶體對之第1 n-p-n雙極性電晶體之集極之洩極，接至第2 差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動電晶體對之第2 n-p-n雙極性電晶體之集極和如中間電路之第2 電晶體那樣接至p-通道MOS 電晶體之閘極之洩極，及接至第3 電流鏡對電路之第1 p-通道MOS 電晶體之閘極之閘極。第1 電晶體可包括一只n-通道MOS 電晶體，其具有接至低壓線之源極，接至第1 定常電流源和輸出級之n-通道MOS 電晶體之閘極。第1 定常電流源可接至高壓線。第2 電晶體可包括一只p-通道MOS 電晶體，其具有接至高壓線之源極，接至第2 定常電流源和如第1 電晶體那樣接至n-通道MOS 電晶體之閘極之洩極，及接至輸入級和在輸出級之p-通道MOS 電晶體之閘極。第2 定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1 輸入端子俾輸入第1 輸入信號。設置第2 輸入端子俾輸入第2 輸入信號。第1 差動放大器電路可接至第1 輸入端子和第2 輸入端子。第1 差動放大器電路可偏壓在高壓線和低壓線間。第1 差動放大器之輸出可接至中間電路之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（27）

第2電晶體之閘極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之閘極和輸出級之n-通道MOS電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 p-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 p-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 p-通道MOS電晶體之洩極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 p-通道MOS電晶體之閘極的閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和中間電路之第2電晶體那樣接至p-通道MOS電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（28）

晶體之閘極之洩極，及接至第1差動電晶體對之第2p-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2n-通道之第2差動電晶體對，前述源極經一定常電流源接至低壓線。第2差動電晶體對之第1n-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體對之第2n-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2p-通道MOS電晶體對。第1p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1n-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1n-通道MOS電晶體之洩極之閘極。第2p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2n-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1n-通道MOS電晶體之閘極之閘極。

於上述情形，第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2p-n-p雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至高壓線。第1差動電晶體對之第1p-n-p雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2p-n-p雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1p-n-p雙極性電晶體之集極之洩

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（29）

極，及第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 n-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第1 n-通道MOS電晶體之閘極之閘極。第2差動放大器電路包括經各自之射極連接之第1及第2 n-p-n雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線。第2差動電晶體對之第1 n-p-n雙極性電晶體之基極可接至第2輸入端子。第2差動電晶體對之第2 n-p-n雙極性電晶體之基極可接至第1輸入端子。第3電流鏡對電路包括第1及第2 p-通道MOS電晶體對。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1 n-p-n雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2 n-p-n雙極性電晶體之集極和如中間電路

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（30）

之第2電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至第3電流鏡對電路之第1 p-通道MOS電晶體之閘極之閘極。

或者，輸出級可包括一只p-通道MOS電晶體及一只n-p-n雙極性電晶體，此兩者係串接於高壓線和低壓線之間。p-通道MOS電晶體可接至高壓線，而n-p-n雙極性電晶體可接至低壓線。第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-p-n雙極性電晶體，其具有接至低壓線之射極，接至第2定常電流源和n-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之n-p-n雙極性電晶體之基極之基極。第2定常電流源可接至高壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（31）

於上述情形，第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2 p-通道之第2差動電晶體對，前述源極經一定常電流源接至高壓線。第2差動電晶體對之第1 p-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（32）

電晶體之閘極可接至第2輸入端子。第2差動電晶體之第2p-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2n-通道MOS電晶體對。第1n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之閘極。第2n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2p-通道MOS電晶體之洩極和n-p-n雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1p-通道MOS電晶體之閘極之閘極。

第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2n-p-n雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線。第1差動電晶體對之第1n-p-n雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2n-p-n雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2p-通道MOS電晶體。第1p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1n-p-n雙極性電晶體之集極之洩極，及第1差動電晶體對之第1n-p-n雙極性電晶體之集極之閘極。第2p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1n-p-n雙極性電晶體之集極之閘極。第2電流鏡對電路可包括第3及第4p-通道MOS電晶體對。第3p-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（33）

電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極。第2差動放大器電路包括經各自之射極連接之第1及第2 p-n-p雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線。第2差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第2輸入端子。第2差動電晶體之第2 p-n-p雙極性電晶體之集極可接至第1輸入端子。第3電流鏡對電路包括第1及第2 n-通道MOS電晶體對。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2 p-n-p雙極性電晶體之集極和如中間電路之電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。

第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至低壓線。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（34）

第2電晶體可包括一只n-p-n雙極性電晶體，其具有接至低壓線之射極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之n-p-n雙極性電晶體之基極之基極。第2定常電流源可接至高壓線。

輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器電路之輸出可接至中間電路之第2電晶體之基極和輸出級之n-p-n雙極性電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1n-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2p-通道MOS電晶體。第1p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1n-通道MOS電晶體之洩極之洩極，及第1差動電晶體對

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（35）

之第1 n-通道MOS 電晶體之洩極之閘極。第2 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動放大器電路之洩極，接至第1 差動電晶體對之第1 n-通道MOS 電晶體之閘極之閘極。第2 電流鏡對電路可包括第3 及第4 p-通道MOS 電晶體對。第3 p-通道MOS 電晶體可具有接至高壓線之源極，接至第1 差動電晶體對之第2 n-通道MOS 電晶體之洩極之洩極，及接至第1 差動電晶體對之第2 n-通道MOS 電晶體之洩極之閘極，而第4 p-通道MOS 電晶體具有接至高壓線之源極，接至第2 差動放大器電路和n-p-n雙極性電晶體之基極之洩極，及接至第1 差動電晶體對之第2 n-通道MOS 電晶體之閘極之閘極。第2差動放大器電路包括經各自之源極連接之第1 及第2 p-通道之第2 差動電晶體對，前述源極經一定常電流源接至高壓線。第2 差動電晶體對之第1 p-通道MOS 電晶體之閘極可接至第2 輸入端子。第2 差動電晶體之第2 p-通道MOS 電晶體之閘極可接至第1 輸入端子。第3 電流鏡對電路包括第1 及第2 n-通道MOS 電晶體對。第1 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對第1 p-通道MOS 電晶體之洩極之洩極，接至第2 差動電晶體對之第1 p-通道MOS 電晶體之洩極之閘極。第2 n-通道MOS 電晶體具有接至低壓線之源極，接至第2 差動電晶體對之第2 p-通道MOS 電晶體之洩極和如中間電路之第2 電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第2 差動電晶體對之第1 p-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（36）

電晶體之閘極之閘極。

第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2 n-p-n雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-p-n雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2 n-p-n雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-p-n雙極性電晶體之集極之洩極，及第1差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2 n-p-n雙極性電晶體之集極之閘極。第2差動放大器電路包括經各自之射極連接之第1及第2 p-n-p雙極性電晶體之第2差動電晶體對，前

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（37）

述射極經一定常電流源接至高壓線。第2差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第2輸入端子。第2差動電晶體對之第2 p-n-p雙極性電晶體之基極可接至第1輸入端子。第3電流鏡對電路包括第1及第2 n-通道MOS電晶體對。第1 n-通道MOS電晶體具有接至低壓線之源極；接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2 p-n-p雙極性電晶體之集極和如中間電路之第2電晶體那樣接至n-p-n雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。

或者，輸出級可包括一只n-通道MOS電晶體及一只p-n-p雙極性電晶體，此兩者係串接於高壓線和低壓線之間。n-通道MOS電晶體可接至低壓線，而p-n-p雙極性電晶體可接至高壓線。

於上述情形，第1電晶體可包括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第1定常電流源和輸出級之n-通道MOS電晶體之閘極。第1定常電流源可接至低壓線。第2電晶體可包括一只p-n-p雙極性電晶體，其具有接至高壓線之射極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至輸入級和在輸出級之p-n-p雙極性電晶體之基

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（38）

極之基極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 p-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 p-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 p-通道MOS電晶體之洩極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路對之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（39）

4 n-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第2 n-通道MOS電晶體之閘極之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2 n-通道之第2差動電晶體對，前述源極經一定常電流源接至低壓線。第2差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體對之第2 n-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對回路包括第1及第2 p-通道MOS電晶體對。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2 n-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。

或者，第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2 p-n-p雙極性電晶體之第1差

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（40）

動電晶體對，前述射極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2 p-n-p雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，及第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3和第4 n-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2 p-n-p雙極性電晶體之集極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第1n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之射極連接之1及第2 n-p-n雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線。第2差動電晶體對之第1 n-p-n雙極性電晶體之基極可接至第2輸入端子。第2差動電晶體對之第2 n-p-n雙極性電晶體之基極可接至第1輸

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（41）

入端子。第3電流鏡對電路包括第1及第2 p-通道MOS電晶體對。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1 n-p-n雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1 n-p-n雙極性電晶體之集極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2 n-p-n雙極性電晶體之集極和p-n-p雙極性電晶體之基極之洩極，及接至第3電流鏡對電路之第1 p-通道MOS電晶體之閘極之閘極。第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只p-n-p雙極性電晶體，其具有接至高壓線之射極，接至第2定常電流源和如第1電晶體那樣接至n-通道MOS電晶體之閘極之集極，及接至輸入級和在輸出級之p-n-p雙極性電晶體之基極之基極。第2定常電流源可接至低壓線。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（42）

2差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之p-n-p雙極性電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 p-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至高壓線。第1差動電晶體對之第1 p-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 p-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 p-通道MOS電晶體之洩極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對電路之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 n-通道MOS電晶體對。第3 n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 p-通道MOS電晶體之洩極之閘極，而第4 n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第2 n-通道MOS電晶體之閘極之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2 n-通道之第2差動電晶

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（43）

體對，前述源極經一定常電流源接至低壓線。第2差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體之第2 n-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2 p-通道MOS電晶體對。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2 n-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。

第1差動放大器電路可包括下述。經各自之射極相互連接之第1及第2 p-n-p雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 p-n-p雙極性電晶體之基極可接至第1輸入端子。第1電晶體對之第2 p-n-p雙極性電晶體之基極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 n-通道MOS電晶體。第1 n-通道MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之洩極，及第1差動電晶體對之第1 p-n-p雙極性電晶體之集極之閘極。第2 n-通道MOS電晶體具有接至低壓線之源極，接至第2差

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（44）

動放大器電路之洩極，接至第1電流鏡對電路之第1n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3和第4n-通道MOS電晶體對。第3n-通道MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2p-n-p雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2p-n-p雙極性電晶體之集極之閘極，而第4n-通道MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第1n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之射極連接之第1及第2n-p-n雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線。第2差動電晶體對之第1n-p-n雙極性電晶體之基極可接至第2輸入端子。第2差動電晶體之第2n-p-n雙極性電晶體之基極可接至第1輸入端子。第3電流鏡對電路包括第1及第2p-通道MOS電晶體對。第1p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1n-p-n雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1n-p-n雙極性電晶體之集極之閘極。第2p-通道MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2n-p-n雙極性電晶體之洩極和如中間電路之第2電晶體那樣接至p-n-p雙極性電晶體之基極之洩極，及接至第3電流鏡對電路之第1p-通道MOS電晶體之閘極之閘極。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（45）

於上述情形，輸出級可包括一只互補MOS電路，其具有一只p-通道MOS電晶體及一只n-通道MOS電晶體，兩者係串接於高壓線和低壓線間。p-通道MOS電晶體可接至高壓線，而n-通道電晶體可接至低壓線，輸入級可至少包括一差動放大器電路。第1電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第1定常電流源和輸出級側之p-通道MOS電晶體之閘極。第1定常電流源可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和n-通道MOS電晶體之閘極之洩極及接至輸入級和在輸出級側之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。中間電路另包括一只附加之n-通道MOS電晶體，其具有接至n-通道MOS電晶體之源極之源極，如第2電晶體那樣接至n-通道MOS電晶體之洩極之洩極，及如第1電晶體那樣接至n-通道MOS電晶體之閘極和如第2電晶體那樣接至n-通道MOS電晶體之洩極之閘極。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（46）

第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-通道MOS電晶體。

運算放大器可另外設置第1附加p-通道MOS電晶體，其具有接至第1定常電流源之源極，接至n-通道MOS電晶體之洩極之洩極，及接至輸出側之p-通道MOS電晶體之閘極之閘極。

運算放大器可另外設置第2附加n-通道MOS電晶體，其具有如第1電晶體那樣接至n-通道MOS電晶體之源極之源極，如第1電晶體那樣接至n-通道MOS電晶體之洩極之洩極，及如第1電晶體那樣接至n-通道MOS電晶體之洩極之閘極。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（47）

電晶體具有接至高壓線之源極，接至第2差動放大器回路之洩極，接至第1差動電晶體對之第1n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4p-通道MOS電晶體對。第3p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2n-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2n-通道MOS電晶體之洩極之閘極，而第4p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2n-通道MOS電晶體之閘極。第2差動放大器電路包括經各自之源極連接之第1及第2p-通道之第2差動電晶體對，前述源極經一定常電流源接至高壓線。第2差動電晶體對之第1p-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體對之第2p-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2n-通道MOS電晶體對。第1n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之閘極。第2n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2p-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1p-通道MOS電晶體之閘極之閘

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（48）

極。

於上述情形，輸出級可包括一互補MOS電路，其具有一只p-通道MOS電晶體及一只n-通道MOS電晶體，此兩者係串接於高壓線和低壓線之間。p-通道MOS電晶體可接至高壓線，而n-通道MOS電晶體可接至低壓線。重要的是輸入級至少含有一差動放大器電路。

第1電晶體可句括一只p-通道MOS電晶體，其具有接至高壓線之源極，接至第1定常電流源和輸出級之p-通道MOS電晶體之閘極。第1定常電流源可接至低壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之源極，接至第2定常電流源和如第1電晶體那樣接至p-通道MOS電晶體之閘極之洩極，及接至輸入級和在輸出級之n-通道MOS電晶體之閘極之閘極。第2定常電流源可接至高壓線。第2中間電路可另外包括一只附加之p-通道MOS電晶體，其具有如第1電晶體那樣接至p-通道MOS電晶體之源極之源極，如第1電晶體那樣接至p-通道MOS電晶體之洩極之洩極，接至輸出級側之p-通道MOS電晶體之閘極和如第1電晶體那樣接至p-通道MOS電晶體之洩極之閘極。

於上述情形，輸入級可包括下述。設置第1輸入端子俾輸入第1輸入信號。設置第2輸入端子俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子和第2輸入端子。第1差動放大器電路可偏壓在高壓線和低壓線間。第1差動放大器之輸出可接至中間電路之

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（49）

第2電晶體之基極和輸出級之n-通道MOS電晶體。第2差動放大器電路可接於第1輸入端子和第2輸入端子。第2差動放大器電路可偏壓在高壓線和低壓線間。第2差動放大器之輸出可接至中間電路之第2電晶體之基極和輸出級之n-通道MOS電晶體。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體之閘極可接至第1輸入端子。第1電晶體對之第2 n-通道MOS電晶體之閘極可接至第2輸入端子。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體。第1 p-通道MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體之洩極之洩極，及第1差動電晶體對之第1 n-通道MOS電晶體之洩極之閘極。第2 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器回路之洩極，接至第1差動電晶體對之第1 n-通道MOS電晶體之閘極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS電晶體對。第3 p-通道MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2 n-通道MOS電晶體之洩極之閘極，而第4 p-通道MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體那樣接至n-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（50）

電晶體之閘極之洩極，及接至第1差動電晶體對之第2n-通道MOS電晶體之閘極。

第2差動放大器電路包括經各自之源極連接之第1及第2p-通道之第2差動電晶體對，前述源極經一定常電流源接至高壓線。第2差動電晶體對之第1p-通道MOS電晶體之閘極可接至第2輸入端子。第2差動電晶體之第2p-通道MOS電晶體之閘極可接至第1輸入端子。第3電流鏡對電路包括第1及第2n-通道MOS電晶體對。第1n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1p-通道MOS電晶體之洩極之閘極。第2n-通道MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2p-通道MOS電晶體之洩極和如中間電路之第2電晶體那樣接至n-通道MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1p-通道MOS電晶體之閘極之閘極。

良好實例

第1實例

下面將參照附圖詳述本發明之第1實例。

第1圖示出本發明之第1實例之改良運算放大器之電路圖。

本發明提供一種運算放大器，其含有一輸入級，一輸出級及接在該輸入級及輸出級間之中間電路。該運算放大器偏壓在高壓線5和低壓線4間。輸入級至少含有一

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明(51)

放大器電路。中間電路含有至少第1對之第1電晶體M12，和第1定常電流源I4，兩者係串接於該高壓線5與低壓線4之間。第1對電晶體可設於輸出級之附近。在該第1電晶體M12和該第1定常電流源I4間之第1中間點可接至輸出級。至少設置第2對之第2電晶體M11及第2定常電流源I3，兩者也串接於高壓線5和低壓線4之間。該第2對之第2電晶體可並聯於第1對之第1電晶體，且可接近於輸入級。第2電晶體M11和第2定常電流源I3間之第2中間點可接於輸出級附近之第1電晶體M12之控制電極。第2電晶體M11之控制閘可接於輸入級。

輸出級可包括一互補MOS電路，其具有一只p-通道MOS電晶體M13及一只n-通道MOS電晶體，此兩者係串接於高壓線5和低壓線4之間。p-通道MOS電晶體M13可接至高壓線，而n-通道MOS電晶體可接至低壓線4。

第1電晶體M12可包括一只n-通道MOS電晶體，其具有接至低壓線4之源極，接至第1定常電流源I4和輸出級之p-通道MOS電晶體M13之閘極。第1定常電流源I4可接至高壓線。第2電晶體可包括一只n-通道MOS電晶體，其具有接至低壓線之閘極，接至第2定常電流源I3和n-通道MOS電晶體之閘極，及接至輸入級和在輸出級之n-通道MOS電晶體之閘極。第2定常電流源可接至高壓線I5。

輸入級可包括下述。設置第1輸入端子1俾輸入第1

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（52）

輸入信號。設置第2輸入端子2俾輸入第2輸入信號。第1差動放大器電路可接至第1輸入端子1和第2輸入端子2。第1差動放大器電路可偏壓在高壓線5和低壓線4間。第1差動放大器之輸出可接至中間電路之第2電晶體M11之閘極和輸出級之n-通道MOS電晶體M14。第2差動放大器電路可接於第1輸入端子1和第2輸入端子2。第2差動放大器電路可偏壓在高壓線5和低壓線4間。第2差動放大器之輸出可接至中間電路之第2電晶體M11之閘極和輸出級之n-通道MOS電晶體M14。

第1差動放大器電路可包括下述。經各自之源極相互連接之第1及第2 n-通道MOS電晶體M1及M2之第1差動電晶體對，前述源極可經一定常電流源I1而接至低壓線。第1差動電晶體對之第1 n-通道MOS電晶體M1之閘極可接至第1輸入端子1。第1電晶體對之第2 n-通道MOS電晶體M2之閘極可接至第2輸入端子2。第1電流鏡對電路可包括一對第1及第2 p-通道MOS電晶體M3及M9。第1 p-通道MOS電晶體M3具有接至高壓線5之源極，接至第1差動電晶體對之第1 n-通道MOS電晶體M1之洩極之洩極，及第1差動電晶體對之第1 n-通道MOS電晶體M1之洩極之閘極。第2 p-通道MOS電晶體M9具有接至高壓線5之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1 n-通道MOS電晶體M1之閘極之閘極。第2電流鏡對電路可包括第3及第4 p-通道MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（53）

電晶體對M4及M10。第3 p-通道MOS 電晶體M4可具有接至高壓線5 之源極，接至第1 差動電晶體對之第2 n-通道MOS 電晶體M2之洩極之洩極，及接至第1 差動電晶體對之第2 n-通道MOS 電晶體M4之洩極之閘極，而第4 p-通道MOS 電晶體M10 具有接至高壓線5 之源極，接至第2 差動放大器電路和n-通道MOS 電晶體M11 之閘極之洩極，及接至第1 差動電晶體對之第2 n-通道MOS 電晶體M2之閘極。第2 差動放大器電路包括經各自之源極連接之第1 及第2 p-通道M6及M5之第2 差動電晶體對，前述源極經一定常電流源接至高壓線5 。第2 差動電晶體對之第1 p-通道MOS 電晶體M6之閘極可接至第2 輸入端子2 。第2 差動電晶體對之第2 p-通道MOS 電晶體M5之閘極可接至第1 輸入端子1 。第3 電流鏡對電路包括第1 及第2 n-通道MOS 電晶體對M7及M8。第1 n-通道MOS 電晶體M7具有接至低壓線4 之源極，接至第2 差動電晶體對之第1 p-通道MOS 電晶體M6之洩極之洩極，接至第2 差動電晶體對之第2 p-通道MOS 電晶體M6之洩極之閘極。第2 n-通道MOS 電晶體M8具有接至低壓線4 之源極，接至第2 差動電晶體對之第2 p-通道MOS 電晶體M5之洩極和如中間電路之第2 電晶體M11那樣接至n-通道MOS電晶體之閘極之洩極，及接至第2 差動電晶體對之第1 p-通道MOS 電晶體M6之閘極之閘極。

第3 電流鏡對電路係作為主動負載（active load）。第1 及第2 差動放大器電路接成並聯以獲得寬廣之輸入／

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（54）

輸出範圍。

依如於第1及第2輸入端子之第1及第2信號之電壓位準之比例，加於輸出級側之p-通道MOS電晶體M14之閘極之閘極電壓會變動。通過p-通道MOS電晶體M11及M12會改變加於n-通道MOS電晶體M13之閘極之閘極電壓。依p-通道MOS電晶體M14及n-通道MOS電晶體M13之各個閘極電位之位準之變動，輸出端子3之電位會急速上昇及下降。

加於第1輸入端子1之電壓若高於加於第2輸入端子2之電壓時加於p-通道MOS電晶體M11及M14則變低。因此，自輸出端子3經p-通道MOS電晶體14流到低壓線4之電流變成非常小。同時，p-通道MOS電晶體M12之閘極電壓則上昇。結果，n-通道MOS電晶體M13之閘極電壓則下降。這種情形，大電流即自高壓線5經n-通道MOS電晶體M13流至輸出端子3，這期間p-通道MOS電晶體上無電流流通，因此輸出端子3之電位則快速上昇

相反地，加於第1輸入端子1之輸入信號電壓若低於加於第2輸入端子2之輸入信號電壓時p-通道MOS電晶體M11及M14之閘極電壓則上昇。因此，大電流則自輸出端子3經p-通道MOS電晶體M14流至低壓線4。同時，p-通道MOS電晶體M12之閘極電壓變小。結果n-通道MOS電晶體M13之閘極電壓上昇。這期間沒有電流自高壓線5經n-通道MOS電晶體M13流至輸出端子3。結果，大電流從輸出端子3經p-通道MOS電晶體M14流至低

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（55）

壓線4，藉此，輸出端子3之電位則急速下降。

輸出端子3之電位可在低於高壓線5－n-通道MOS電晶體13之源-洩極電壓之電位至高於低壓線4－p-通道MOS電晶體14之源-洩極電壓之電位之範圍內變動。此意謂可獲得寬廣之輸入／輸出範圍。

在平衡狀態下流經n-通道MOS電晶體M13及p-通道MOS電晶體M14之暗電流係由p-通道MOS電晶體M11和M12及定常電流源I3所限定，因這理由不會因臨界電壓之變動而影響到暗電流。

上述之運算放大器具有寬廣之輸入和輸出範圍及顯示出輸出端子電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之任何沖穿電流。

第2實例

下面將參照附圖詳述本發明之第2實例。

第2圖示出本發明之第2實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第1實例者有如下之不同。中間電路上之第1電晶體M12含有一p-通道MOS電晶體，另第1電晶體M12係設在第1定常電流源14和高壓線5之間。

上述運算放大器具有寬廣之輸入／輸出範圍，及顯示出輸出端子3之電位之快速上昇及下降。另外，暗電流

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（56）

不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

第3實例

下面將參照附圖詳述本發明之第3實例。

第3圖示出本發明之第3實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第1實例者有如下不同。MOS電晶體M1，M2，M7，M8，M11，M12，M14含有p-通道MOS電晶體。MOS電晶體M3，M4，M5，M6，M9，M10，M13含有n-通道MOS電晶體。定電流源I1，I2，I3，I4具有與第1實例者相反之極性。第1及第2 p-通道MOS電晶體M12及M11設在高壓線5和第1及第2定常電流源I4，I3之間。定電流源I1及I1，接至高壓線5及低壓線4。電路之極性係與第1實例者相反。

上述運算放大器具有寬廣之輸入／輸出範圍，另示出輸出端子3之電位之快速上昇及下降。再者，暗電流不受電晶體之絕對臨界值變動之任何影響。另外，其能抑制響應在運算放大器之放電運轉期間流通之放電電流之沖穿電流。

第4實例

下面將參照附圖詳述本發明之第4實例。

第4圖示出本發明之第4實例之改良運算放大器之電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（57）

路圖。

本實例提供之運算放大器在電路構成上與第2實例者有如下不同。MOS電晶體M1，M2，M7，M8，M11，M14，含有p-通道MOS電晶體。MOS電晶體M3，M4，M5，M6，M9，M10，M12，M13含有n-通道MOS電晶體。定電流源I1，I2，I3，I4具有與第2實例者相反之極性。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

第5實例

下面將參照附圖詳述本發明之第5實例。

第5圖示出本發明之第5實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第1實例者有如下不同。以n-p-n雙極性電晶體Q1及Q2替代MOS電晶體M1及M2。以p-n-p雙極性電晶體Q5及Q6替代MOS電晶體M5及M6。中間電路上之第1電晶體M12含有p-通道MOS電晶體，此第1電晶體M12設在第1定電流源I4及高壓線5之間。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（58）

抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較大之增益及高精確度。

第6實例

下面將參照附圖詳述本發明之第6實例。

第6圖示出本發明之第6實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第2實例者有如下不同。以n-p-n雙極性電晶體Q1及Q2替代MOS電晶體M1及M2。以p-n-p雙極性電晶體Q5及Q6替代MOS電晶體M5及M6。中間電路上之第1電晶體M12含有p-通道MOS電晶體，此第1電晶體M12設在第1定電流源I4及高壓線5之間。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（59）

較大之增益及高精確度。

第7實例

下面將參照附圖詳述本發明之第7實例。

第7圖示出本發明之第7實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第5實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5實例者相同。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較大之增益及高精確度。

第8實例

下面將參照附圖詳述本發明之第8實例。

第8圖示出本發明之第8實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第6實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5實例者相同。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（60）

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較大之增益及高精確度。

第9實例

下面將參照附圖詳述本發明之第9實例。

第9圖示出本發明之第9實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第1實例者有如下不同。以n-p-n雙極性電晶體Q11及Q14替代MOS電晶體M11及M14。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（61）

較小之上昇時間。

第10實例

下面將參照附圖詳述本發明之第10實例。

第10圖示出本發明之第10實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第2實例者有如下不同。以n-p-n雙極性電晶體Q11及Q14替代MOS電晶體M11及M14。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較小之上昇時間。

第11實例

下面將參照附圖詳述本發明之第11實例。

第11圖示出本發明之第11實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第9實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5實例者相同。雙極性電晶體Q11及Q14係

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（62）

為p-n-p雙極性電晶體。第1及第2 MOS電晶體M2及M1含有p-通道MOS電晶體。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較小之上昇時間。

第12實例

下面將參照附圖詳述本發明之第12實例。

第12圖示出本發明之第12實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第9實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5實例者相同。雙極性電晶體Q11及Q14係為p-n-p雙極性電晶體。第1及第2 MOS電晶體

含有p-通道MOS電晶體。MOS電晶體M5及M6含有n-通道MOS電晶體。定電流源I1，I2，I3，I4之極性係與第9實例者相反。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明(63)

受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS 電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS 電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較小之上昇時間。

第13實例

下面將參照附圖詳述本發明之第13實例。

第13圖示出本發明之第13實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第5 實例者有如下不同。以n-p-n雙極性電晶體Q11及Q14替代MOS電晶體M11 及M14 。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3 之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS 電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS 電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較小之上昇時間。

第14實例

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明(64)

下面將參照附圖詳述本發明之第14實例。

第14圖示出本發明之第14實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第6 實例者有如下不同。以n-p-n雙極性電晶體Q11及Q14替代MOS電晶體M11 及M14 。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3 之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS 電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS 電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較小之上昇時間。

第15實例

下面將參照附圖詳述本發明之第15實例。

第15圖示出本發明之第15實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第1 實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5 實例者相同。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3 之電位之快速上昇及下降。另外，暗電流不

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（65）

受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS 電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS 電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較大之增益及高精確度。

第16實例

下面將參照附圖詳述本發明之第16實例。

第16圖示出本發明之第16實例之改良運算放大器之電路圖。

本實例提供之運算放大器與第14實例不同之處在於電路構成上之每個構件之極性相反。運算放大器之功能及效應則與第5 實例者相同。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3 之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

使用MOS 電晶體及雙極性電晶體之運算放大器之功能係實質相同，但雙極性電晶體之傳導值係比MOS 電晶體者大，因此理由，使用雙極性電晶體之運算放大器具有較大之增益及高精確度。

第17實例

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（66）

下面將參照附圖詳述本發明之第17實例。

第17圖示出本發明之第17實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第1實例者有如下不同。另外設置1只n-通道MOS電晶體M15，其具有接至第2電晶體M11之源極之源極，接至第2電晶體M11之洩極之洩極，及接至第1電晶體M12之閘極之閘極。n-通道MOS電晶體M15降低n-通道MOS電晶體12之閘極之阻抗俾改善高頻之性能。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

第18實例

下面將參照附圖詳述本發明之第18實例。

第18圖示出本發明之第18實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第2實例者有如下不同。另外設置1只n-通道MOS電晶體M15，其具有接至第2電晶體M11之源極之源極，接至第2電晶體M11之洩極之洩極，及接至p-通道MOS電晶體M13之閘極之閘極。n-通道MOS電晶體M15降低p-通道MOS電晶體M13之閘極之阻抗俾改善高頻之性能。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（67）

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

第19實例

下面將參照附圖詳述本發明之第19實例。

第19圖示出本發明之第19實例之改良運算放大器之電路圖。

本實例提供之運算放大器在電路構成上與第2實例者有如下不同。除了n-通道MOS電晶體M15外，增設1只n-通道MOS電晶體M16，其具有接至第1定常電流源I4之源極，接至第1電晶體M12之洩極之洩極，接至p-通道MOS電晶體M13之閘極之閘極。n-通道MOS電晶體M15及n-通道MOS電晶體M16降低p-通道MOS電晶體M13之閘極之阻抗俾改善高頻之性能。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

第20實例

下面將參照附圖詳述本發明之第20實例。

第20圖示出本發明之第20實例之改良運算放大器之電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（68）

路圖。

本實例提供之運算放大器在電路構成上與第17實例者有如下不同。除了n-通道MOS電晶體M15外，增設1只n-通道MOS電晶體M17，其具有接至第1電晶體M12之源極之源極，接至第1電晶體M12之洩極之洩極，及接至第1電晶體M12之源極之閘極。n-通道MOS電晶體M15及n-通道MOS電晶體M17降低p-通道MOS電晶體M13之閘極之阻抗俾改善高頻之性能。

上述運算放大器具有寬廣之輸入及輸出範圍，另示出輸出端子3之電位之快速上昇及下降。另外，暗電流不受電晶體之絕對臨界值之變動之任何影響。再者，其能抑制響應在運算放大器進行放電運轉期間流通之放電電流之沖穿電流。

熟悉此項技術者當清楚本發明相關之變更，務請明白者藉上述附圖所敘述之實例絕非限定之意。因此，屬於本發明之精神及範圍之任何變更係涵蓋於申請專利範圍內。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A5
B5

四、中文發明摘要（發明之名稱：適用於寬廣範圍之輸入和輸出，供驅動大負載之運算放大器）

一種運算放大器，其含有一輸入級，一輸出級及接在該輸入級與該輸出級之中間電路。該運算放大器可偏壓在高壓線與低壓線間。該輸入級至少含有一放大電路。該中間電路至少含有第1對之第1電晶體及第1定常電流源，兩者串接在高壓線與低壓線間。第1對之第1電晶體可設在輸出級附近。第1電晶體和第1定常電流源間之第1中間點可接至輸出級。至少設置第2對之第2電晶體及第2定常電流源，此兩者串接在高壓線與低壓線間。該第2對之第2電晶體可並聯於第1對之第1電晶體且鄰近輸入級。第2電晶體與第2定常電流源間之第2中間點可接至第1電晶體之控制電極。第2電晶體之控制閘極可接至輸入級。

英文發明摘要（發明之名稱：OPERATIONAL AMPLIFER ADOPTED FOR INPUT AND OUTPUT IN WIDE RANGES FOR DRIVING A LARGE LOAD）

An operational amplifier comprises an input stage, an output stage, and an intermediate circuitry connected between the input stage and the output stage. The operational amplifier may be biased between a high voltage line and a low voltage line. The input stage includes at least an amplifier circuit. The intermediate circuitry comprises at least a first pair of a first transistor and a first constant current source, both of which are connected in series to each other between the high voltage line and the low voltage line. The first pair may be adjacent to the output stage. A first intermediate point between the first transistor and the first constant current source may be connected to the output stage. At least a second pair of a second transistor and a second constant current source is provided, both of which are connected in series to each other between the high voltage line and the low voltage line. The second pair may be in parallel to the first pair and may be adjacent to the input stage. A second intermediate point between the second transistor and the second constant current source may be connected to a control electrode of the first transistor the output stage. A control gate of the second transistor may be connected to the input stage.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部中央標準局員工消費合作社印製

86.年5.月30日 修正補充

第85111932號「適用於寬廣範圍之輸入和輸出，供驅動大負載之運算放大器」專利案

（86年5月30日修正）

六申請專利範圍：

1.一種中間電路，其係接於運算放大器之輸入級和輸出級間，該輸入級和該輸出級係偏壓於高壓線和低壓線間，該中間電路亦偏壓於該高壓線和低壓線間，該中間電路包括：

至少第1對之第1電晶體及第1定常電流源，兩者係串接於該高壓線和低壓線之間，該第1對電晶體係設於該輸出級側，在該第1電晶體和該第1定常電流源間之第1中間點係接至該輸出級；以及

至少第2對之第2電晶體及第2定常電流源，兩者係串接於該高壓線和低壓線之間，該第2對之第2電晶體係並聯於該第1對之第1電晶體，且設於該輸入級側，在該第2電晶體和該第2定常電流源間之第2中間接點係接至該輸出級側之該第1電晶體之控制電極，而該第2電晶體之控制閘係接至該輸入級。

2.如申請專利範圍第1項之中間電路，其中

該輸出級包括一互補MOS電路，其具有第1導電型MOS電晶體及第2導電型MOS電晶體，兩者串接於該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型MOS電晶體則接至該低壓線，以及

該輸入級至少含有一差動放大器電路。

3.如申請專利範圍第2項之中間電路，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該高壓線。

4.如申請專利範圍第3項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

5.如申請專利範圍第2項之中間電路，其中

該第1電晶體包括一只第1導電型MOS電晶體，其

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第1導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該高壓線。

6.如申請專利範圍第5項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

7.如申請專利範圍第2項之中間電路，其中

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第2定常電流源和該第1導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第1導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該低壓線。

8.如申請專利範圍第7項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

9.如申請專利範圍第2項之中間電路，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第2定常電流源和如第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第1導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該低壓線。

10.如申請專利範圍第9項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

之該第2導電型MOS電晶體。

11. 如申請專利範圍第1項之中間電路，其中該輸出級含第1導電型MOS電晶體及第2導電型雙極性電晶體，兩者係串接於該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型雙極性電晶體則接至該低壓線。

12. 如申請專利範圍第11項之中間電路，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型雙極性電晶體之基極之閘極；

該第2定常電流源係接至該高壓線。

13. 如申請專利範圍第12項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體。

14. 如申請專利範圍第11項之中間電路，其中

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第2導電型雙極性電晶體，其具有接至該低壓線之射極，接至該第2定常電流源和該第1導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第2導電型雙極性電晶體之基極之基極；

該第2定常電流源係接至該高壓線。

15. 如申請專利範圍第14項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器回路係偏壓於該高壓線和低壓線之間，該第2差動放大器回路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體。

16. 如申請專利範圍第1項之中間電路，其中該輸出級含第2導電型MOS電晶體及第1導電型雙極性電晶體，兩者係串接於該高壓線和低壓線之間，該第2導電型MOS電晶體接至該低壓線，而該第1導電型雙極性電晶體則接至該高壓線。

17. 如申請專利範圍第16項之中間電路，其中

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第1導電型雙極性電晶體，其具有接至該高壓線之射極，接至該第2定常電流源和如第1電晶體般接至該第1導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第1導電型雙極性電晶體之基極之基極；及

該第2定常電流源係接至該低壓線。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

18. 如申請專利範圍第17項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體。

19. 如申請專利範圍第16項之中間電路，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第1導電型雙極性電晶體，其具有接至該高壓線之射極，接至該第2定常電流源和該第2導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第1導電型雙極性電晶體之基極之基極；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該第2定常電流源係接至該低壓線。

20. 如申請專利範圍第19項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體。

21. 如申請專利範圍第1項之中間電路，其中

該輸出級包括一互補MOS電路，其具有第1導電型MOS電晶體及第2導電型MOS電晶體，兩者係串接於該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型MOS電晶體則接至該低壓線，

該輸入級至少含有一差動放大器電路，

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；以及

該第2定常電流源係接至該高壓線，及

該中間電路另外包括1只第1附加之第2導電型MOS電晶體，其有如第2電晶體般接至該第2導電型MOS電晶體之該源極之源極，如第2電晶體般接至該第2導電型MOS電晶體之該洩極之洩極，及如第1電晶體般接至該第2導電型MOS電晶體之該閘極和如第2電晶體般接至該第2導電型MOS電晶體之該洩極之閘極。

22. 如申請專利範圍第21項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

2 輸入端子，該第2 差動放大器電路係偏壓於該高壓線和低壓線之間，該第2 差動放大器電路之輸出係接至該中間電路之該第2 電晶體之該閘極和該輸出級側之該第2 導電型MOS 電晶體。

23. 如申請專利範圍第21項之中間電路，另外包括1只第1 附加之第1 導電型MOS 電晶體，其具有接至該第1 定常電流源之源極，接至該第2 導電型MOS 電晶體之該洩極之洩極，及接至該輸出級側之該第1 導電型MOS 電晶體之該閘極之閘極。

24. 如申請專利範圍第21項之中間電路，另外包括1只第2 附加之第2 導電型MOS 電晶體，其具有如第2 電晶體般接至該第2 導電型MOS 電晶體之該源極之源極，如第1 電晶體般接至該第2 導電型MOS 電晶體之該洩極之洩極，及如該第1 電晶體般接至該第2 導電型MOS 電晶體之該洩極之閘極。

25. 如申請專利範圍第 1項之中間電路，其中

該輸出級包括一互補MOS 電路，其具有第1 導電型MOS 電晶體及第2 導電型MOS 電晶體，兩者係串接於該高壓線和低壓線之間，該第1 導電型MOS 電晶體接至該高壓線，而該第2 導電型MOS 電晶體則接至該低壓線，

該輸入級至少包括一差動放大器電路，

該第1 電晶體包括一只第1 導電型MOS 電晶體，其

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如第1電晶體般接至該第1導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；以及

該第2定常電流源係接至該高壓線，及

該中間電路另外包括1只第1附加之第1導電型MOS電晶體，其有如該第1電晶體般接至該第1導電型MOS電晶體之該源極之源極，如第1電晶體般接至該第1導電型MOS電晶體之該洩極之洩極，及接至該輸出級該第1導電型MOS電晶體之該閘極和如第1電晶體般接至該第1導電型MOS電晶體之該洩極之閘極。

26. 如申請專利範圍第25項之中間電路，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

27. 一種運算放大器，其含有一輸入級，一輸出級，及接於該輸入級和該輸出級間之中間電路，該運算放大器係偏壓於高壓線和低壓線之間，該輸入級至少含有一放大器電路，其中該中間電路包括：

至少第1對之第1電晶體及第1定常電流源，兩者係串接於該高壓線和低壓線之間，該第1對電晶體係設於該輸出級側，在該第1電晶體和該第1定常電流源間之第1中間點係接至該輸出級；以及

至少第2對之第2電晶體及第2定常電流源，兩者係串接於該高壓線和低壓線之間，該第2對之第2電晶體係並聯於該第1對之第1電晶體，且設於該輸入級側，在該第2電晶體和該第2定常電流源間之第2中間接點係接至該輸出級側之該第1電晶體之控制電極，而該第2電晶體之控制閘係接至該輸入級。

28. 如申請專利範圍第27項之運算放大器，其中該輸出級側之該放大器電路含有一差動放大器電路。

29. 如申請專利範圍第27項之運算放大器，其中

該輸出級包括一互補MOS電路，其具有第1導電型MOS電晶體及第2導電型MOS電晶體，兩者係串接於

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型MOS電晶體則接至該低壓線，以及

該輸入級至少包括一差動放大器電路。

30. 如申請專利範圍第29項之運算放大器，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；及

該第2定常電流源係接至該高壓線。

31. 如申請專利範圍第30項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

32. 如申請專利範圍第31項之運算放大器，其中

第1差動放大器電路可包括下述：經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極可經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極可接至第1輸入端子，第1電晶體對之第2第2導電型MOS電晶體之閘極可接至第2輸入端子；

第1電流鏡對電路可包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路可包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

對之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

33. 如申請專利範圍第31項之運算放大器，其中

第1差動放大器電路包括：

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

經各自之射極相互連接之第1及第2第2導電型雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第2導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之閘極之集極；以及

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路包括：

經各自之射極連接之第1及第2第1導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體之第2第1導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型雙極性電晶體之集極之洩極和如該中間電路之第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極。

34. 如申請專利範圍第29項之運算放大器，其中

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該第1導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第2導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該高壓線。

35. 如申請專利範圍第34項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

36. 如申請專利範圍第35項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

對之第2第2導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路可包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體可具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

電晶體之閘極接至第2輸入端子，第2差動電晶體對之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和如該中間電路之第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

37. 如申請專利範圍第35項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第2導電型雙極性電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第2導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如中間電路之第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第1導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體對之第2第1導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

線之源極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型雙極性電晶體之集極和如該中間電路之第2電晶體般接至第2導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極。

38. 如申請專利範圍第29項之運算放大器，其中

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第1導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第1導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該低壓線。

39. 如申請專利範圍第38項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

2 輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

40. 如申請專利範圍第39項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至高壓線，第1差動電晶體對之第1第1導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第1導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路可包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路可包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體可具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之閘極，而第4第2導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之第2電晶體般接至第1導電型MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第2第2導電型MOS電晶體之閘極之閘極；

第2差動放大器電路包括：

經各自之源極連接之第1及第2第2導電型之第2差動電晶體對，前述源極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體對之第2第2導電型MOS電晶體之閘極接至第1輸入端子；以及

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型MOS電晶體之洩極和

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極。

41. 如申請專利範圍第39項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第1導電型MOS電晶體之第1差動電晶體對，前述射極可經一定常電流源而接至高壓線，第1差動電晶體對之第1第1導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第1導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第2導電型MOS電晶體對，第3第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之閘極，而

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和第1導電型MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第1第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第2導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體對之第2第2導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型雙極性電晶體之集極和如第1導電型MOS電晶體之閘極之洩極，及接至第3電流鏡對電路之第1第1導電型MOS電晶體之閘極之閘極。

42. 如申請專利範圍第29項之運算放大器，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在該輸出級側之該第1導電型MOS電晶體之閘極之閘極；

該第2定常電流源係接至該低壓線。

43. 如申請專利範圍第42項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

44. 如申請專利範圍第43項之運算放大器，其中

第1差動放大器電路包括：

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

經各自之源極相互連接之第1及第2第1導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第1導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第1導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路可包括第3及第4第2導電型MOS電晶體對，第3第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之閘極，而第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至第1導電型MOS電晶體之閘極之洩極，及接至第1差動電晶體對之第2第1導電型MOS電晶體之閘極；

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路包括：

經各自之源極連接之第1及第2第2導電型之第2差動電晶體對，前述源極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體對之第2第2導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至該第1導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極。

45. 如申請專利範圍第43項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第2導電型雙極性電晶體之第1差動電晶體對，前述射極經一定常電流源而接至高壓線，第1差動電晶體對之第1第2導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第2導電型雙極性電晶體之基極接至第2輸入端子；

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第2導電型MOS電晶體對，第3第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之閘極，而第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和該第1導電型MOS電晶體之閘極之洩極，及接至第2電流鏡對電路之第1第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第2導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線，第2差動電晶體對之第1第2導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體對之第2第2導電型雙極性電晶體之基極接至第1輸入端子；

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型雙極性電晶體之集極和如該中間電路之該第1電晶體般接至該第1導電型MOS電晶體之閘極之洩極，及接至第3電流鏡對電路之第1第1導電型MOS電晶體之閘極之閘極。

46. 如申請專利範圍第27項之運算放大器，其中該輸出級含有第1導電型MOS電晶體及第2導電型雙極性電晶體，兩者係串接於該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型雙極性電晶體則接至該低壓線。

47. 如申請專利範圍第46項之運算放大器，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第2導電型雙極性電晶體，其具有接至該低壓線之射極，接至該第2定常電流源和該第2導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第2導電型雙極性電晶體

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

之基極之基極；

該第2定常電流源係接至該高壓線。

48. 如申請專利範圍第47項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體。

49. 如申請專利範圍第48項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第2導電型MOS電晶體之閘極接至第2輸入端子；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1電流鏡對電路可包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至第2導電型雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

50. 如申請專利範圍第48項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第2導電型雙極性電晶體之第1差動電晶體對，前述射極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第2導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和第2導電型雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極；及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第1導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體之第2第1導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動電晶體對之第2第1導電型雙極性電晶體之集極和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極。

51. 如申請專利範圍第46項之運算放大器，其中

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第2導電型雙極性電晶體，其具有接至該低壓線之射極，接至該第2定常電流源和該第2導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第2導電型雙極性電晶體之基極之基極；

該第2定常電流源係接至該高壓線。

52. 如申請專利範圍第51項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體；以及

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第2導電型雙極性電晶體。

53. 如申請專利範圍第52項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第2導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

MOS 電晶體之洩極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型電晶體之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體對之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

54. 如申請專利範圍第52項之運算放大器，其中

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第2導電型雙極性電晶體之第1差動電晶體對，前述射極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第2導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極；

第2電流鏡對電路可包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性電晶體之集極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之基極之洩極，及接至第1差動電晶體對之第2第2導電型雙極性

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

電晶體之集極之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第1導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體之第2第1導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型雙極性電晶體之集極和第2第1導電型雙極性電晶體之集極之洩極，及接至第2差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極。

55. 如申請專利範圍第27項之運算放大器，其中該輸出級含第2導電型MOS電晶體及第1導電型雙極性電晶體，兩者係串接於該高壓線和低壓線之間，該第2導電型MOS電晶體接至該低壓線，而該第1導電型雙極性電晶體則接至該高壓線。

56. 如申請專利範圍第55項之運算放大器，其中

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

該第1電晶體包括一只第1導電型MOS電晶體，其具有接至該高壓線之源極，接至該第1定常電流源和該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該低壓線；以及

該第2電晶體包括一只第1導電型雙極性電晶體，其具有接至該高壓線之射極，接至該第2定常電流源和如該第1電晶體般接至該第1導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第1導電型雙極性電晶體之基極之基極；

該第2定常電流源係接至該低壓線。

57. 如申請專利範圍第56項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

58. 如申請專利範圍第57項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第1導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至高壓線，第1差動電晶體對之第1第1導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第1導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之閘極，而第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第1導電型雙極性電晶體之基極之洩極，及

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

接至第2電流鏡對電路之第2第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第2導電型MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體之第2第2導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至第1導電型雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極。

59. 如申請專利範圍第57項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第1導電型雙極性電晶體之第1差動電晶體對，前述射極經一定常電流源而接至高壓線，第1差動電晶體對之第1第1

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第1導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第2導電型MOS電晶體對，第3第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之閘極，而第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和該第1導電型雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第1第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第2導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

雙極性電晶體之基極接至第2輸入端子，第2差動電晶體對之第2第2導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型雙極性電晶體之集極和第1導電型雙極性電晶體之基極之洩極，及接至第3電流鏡對電路之第1第1導電型MOS電晶體之閘極之閘極。

60. 如申請專利範圍第55項之運算放大器，其中

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第2導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；以及

該第2電晶體包括一只第1導電型雙極性電晶體，其具有接至該高壓線之射極，接至該第2定常電流源和如該第1電晶體般接至該第2導電型MOS電晶體之閘極之集極，及接至該輸入級和在該輸出級側之該第1導電型雙極性電晶體之基極之基極；

該第2定常電流源係接至該低壓線。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

61. 如申請專利範圍第60項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該基極和該輸出級側之該第1導電型雙極性電晶體。

62. 如申請專利範圍第61項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第1導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至高壓線，第1差動電晶體對之第1第1導電型MOS電晶體之閘極接至第1輸入端子，第1電晶體對之第2第1導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

壓線之源極，接至第1差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路可包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第1導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第1導電型雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第2第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第2導電型MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體之第2第2導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至該第1導電型雙極性電晶體之基極之洩極，及接至第2差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極。

63. 如申請專利範圍第61項之運算放大器，其中

第1差動放大器電路包括：

經各自之射極相互連接之第1及第2第1導電型雙極性電晶體之第1差動電晶體對，前述射極經一定常電流源而接至高壓線，第1差動電晶體對之第1第1導電型雙極性電晶體之基極接至第1輸入端子，第1電晶體對之第2第1導電型雙極性電晶體之基極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第2導電型MOS電晶體，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第1第1導電型雙極性電晶體之集極之洩極，及第1差動電晶體對之第1第1導電型雙極性電晶體之集極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路之洩極，接至第1電流鏡對電路

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第2導電型MOS電晶體對，第3第2導電型MOS電晶體具有接至低壓線之源極，接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之洩極，及接至第1差動電晶體對之第2第1導電型雙極性電晶體之集極之閘極，而第4第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動放大器電路和第1導電型雙極性電晶體之基極之洩極，及接至第2電流鏡對電路之第1第2導電型MOS電晶體之閘極之閘極；以及

第2差動放大器電路包括：

經各自之射極連接之第1及第2第2導電型雙極性電晶體之第2差動電晶體對，前述射極經一定常電流源接至低壓線，第2差動電晶體對之第1第2導電型雙極性電晶體之基極接至第2輸入端子，第2差動電晶體對之第2第2導電型雙極性電晶體之基極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第1導電型MOS電晶體對，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之洩極，接至第2差動電晶體對之第1第2導電型雙極性電晶體之集極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動電晶體對之第2第2導電型雙極性電晶體之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

集極和如該中間電路之該第2電晶體般接至第1導電型雙極性電晶體之基極之洩極，及接至第3電流鏡對電路之第1第1導電型MOS電晶體之閘極之閘極。

64. 如申請專利範圍第27項之運算放大器，其中

該輸出級包括一互補MOS電路，其具有第1導電型MOS電晶體及第2導電型MOS電晶體，兩者係串接於該高壓線和低壓線之間，該第1導電型MOS電晶體接至該高壓線，而該第2導電型MOS電晶體則接至該低壓線，

該輸入級至少含有一差動放大器電路，

該第1電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第1定常電流源和該輸出級側之該第1導電型MOS電晶體之閘極之洩極；

該第1定常電流源係接至該高壓線；

該第2電晶體包括一只第2導電型MOS電晶體，其具有接至該低壓線之源極，接至該第2定常電流源和如該第1電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至該輸入級和在輸出級側之該第2導電型MOS電晶體之閘極之閘極；以及

該第2定常電流源係接至該高壓線，

該中間電路另外包括1只第1附加之第2導電型MOS電晶體，其有如該第1電晶體般接至該第2導電型MOS電晶體之該源極之源極，如該第2電晶體般接至該第2導電型MOS電晶體之該洩極之洩極，及如該第1電

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

晶體般接至該第2導電型MOS電晶體之該閘極和如該第2電晶體般接至該第2導電型MOS電晶體之該洩極之閘極。

65. 如申請專利範圍第64項之運算放大器，其中該輸入級包括：

用於輸入第1輸入信號之第1輸入端子；

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

66. 如申請專利範圍第64項之運算放大器，另外包括1只第1附加之第1導電型MOS電晶體，其具有接至該第1定常電流源之源極，如該第1電晶體般接至該第2導電型MOS電晶體之該洩極之洩極，及接至該輸出級側之該第1導電型MOS電晶體之該閘極之閘極。

67. 如申請專利範圍第64項之運算放大器，另外包括1只第2附加之第2導電型MOS電晶體，其具有如該

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

第1電晶體般接至該第2導電型MOS電晶體之該源極之源極，如該第1電晶體般接至該第2導電型MOS電晶體之該洩極之洩極，及如該第1電晶體般接至該第2導電型MOS電晶體之該洩極之閘極。

68. 如申請專利範圍第65項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極接至第1輸入端子，第1差動電晶體對之第2第2導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體對之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和第2導電型MOS之閘極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

69. 如申請專利範圍第27項之運算放大器，其中

該輸出級包括一互補MOS電路，其具有第1導電型

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部中央標準局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

MOS 電晶體及第2 導電型MOS 電晶體，兩者係串接於該高壓線和該低壓線之間，該第1 導電型MOS 電晶體接至該高壓線，而該第2 導電型MOS 電晶體則接至該低壓線，

該輸入級至少包括一差動放大器電路，

該第1 電晶體包括一只第1 導電型MOS 電晶體，其具有接至該高壓線之源極，接至該第1 定常電流源和該輸出級側之該第1 導電型MOS 電晶體之閘極之洩極；

該第1 定常電流源係接至該低壓線；

該第2 電晶體包括一只第2 導電型MOS 電晶體，其具有接至該低壓線之源極，接至該第2 定常電流源和如該第1 電晶體般接至該第2 導電型MOS 電晶體之閘極之洩極，及接至該輸入級和在輸出級側之該第2 導電型MOS 電晶體之閘極之閘極；以及

該第2 定常電流源係接至該高壓線，

該中間電路另外包括1 只第1 附加之第1 導電型MOS 電晶體，其有如該第1 電晶體般接至該第1 導電型MOS 電晶體之該源極之源極，如該第1 電晶體般接至該第2 導電型MOS 電晶體之該洩極之洩極，及接至該第1 導電型MOS 電晶體之該閘極和如該第1 電晶體般接至該第1 導電型MOS 電晶體之該洩極之閘極。

70. 如申請專利範圍第69項之運算放大器，其中該輸入級包括：

用於輸入第1 輸入信號之第1 輸入端子；

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

用於輸入第2輸入信號之第2輸入端子；

第1差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第1差動放大器電路係偏壓於高壓線和低壓線之間，該第1差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體；以及

第2差動放大器電路係接至該第1輸入端子及該第2輸入端子，該第2差動放大器電路係偏壓於該高壓線和低壓線之間，該第2差動放大器電路之輸出係接至該中間電路之該第2電晶體之該閘極和該輸出級側之該第2導電型MOS電晶體。

71. 如申請專利範圍第70項之運算放大器，其中

第1差動放大器電路包括：

經各自之源極相互連接之第1及第2第2導電型MOS電晶體之第1差動電晶體對，前述源極經一定常電流源而接至低壓線，第1差動電晶體對之第1第2導電型MOS電晶體之閘極接至第1輸入端子，第1差動電晶體對之第2第2導電型MOS電晶體之閘極接至第2輸入端子；

第1電流鏡對電路包括一對第1及第2第1導電型MOS電晶體，第1第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第1第2導電型MOS電晶體之洩極之洩極，及第1差動電晶體對之第1第2導電型MOS電晶體之洩極之閘極，第2第1

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路之洩極，接至第1差動電晶體對之第1第2導電型MOS電晶體之閘極之閘極；

第2電流鏡對電路包括第3及第4第1導電型MOS電晶體對，第3第1導電型MOS電晶體具有接至高壓線之源極，接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之洩極之閘極，而第4第1導電型MOS電晶體具有接至高壓線之源極，接至第2差動放大器電路和如該中間電路之該第2電晶體般接至該第2導電型雙極性電晶體之閘極之洩極，及接至第1差動電晶體對之第2第2導電型MOS電晶體之閘極；以及

第2差動放大器電路包括：

經各自之源極連接之第1及第2第1導電型MOS電晶體之第2差動電晶體對，前述源極經一定常電流源接至高壓線，第2差動電晶體對之第1第1導電型MOS電晶體之閘極接至第2輸入端子，第2差動電晶體之第2第1導電型MOS電晶體之閘極接至第1輸入端子；

第3電流鏡對電路包括第1及第2第2導電型MOS電晶體對，第1第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第1第1導電型MOS電晶體之洩極之洩極，接至第2差動電晶體對之

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

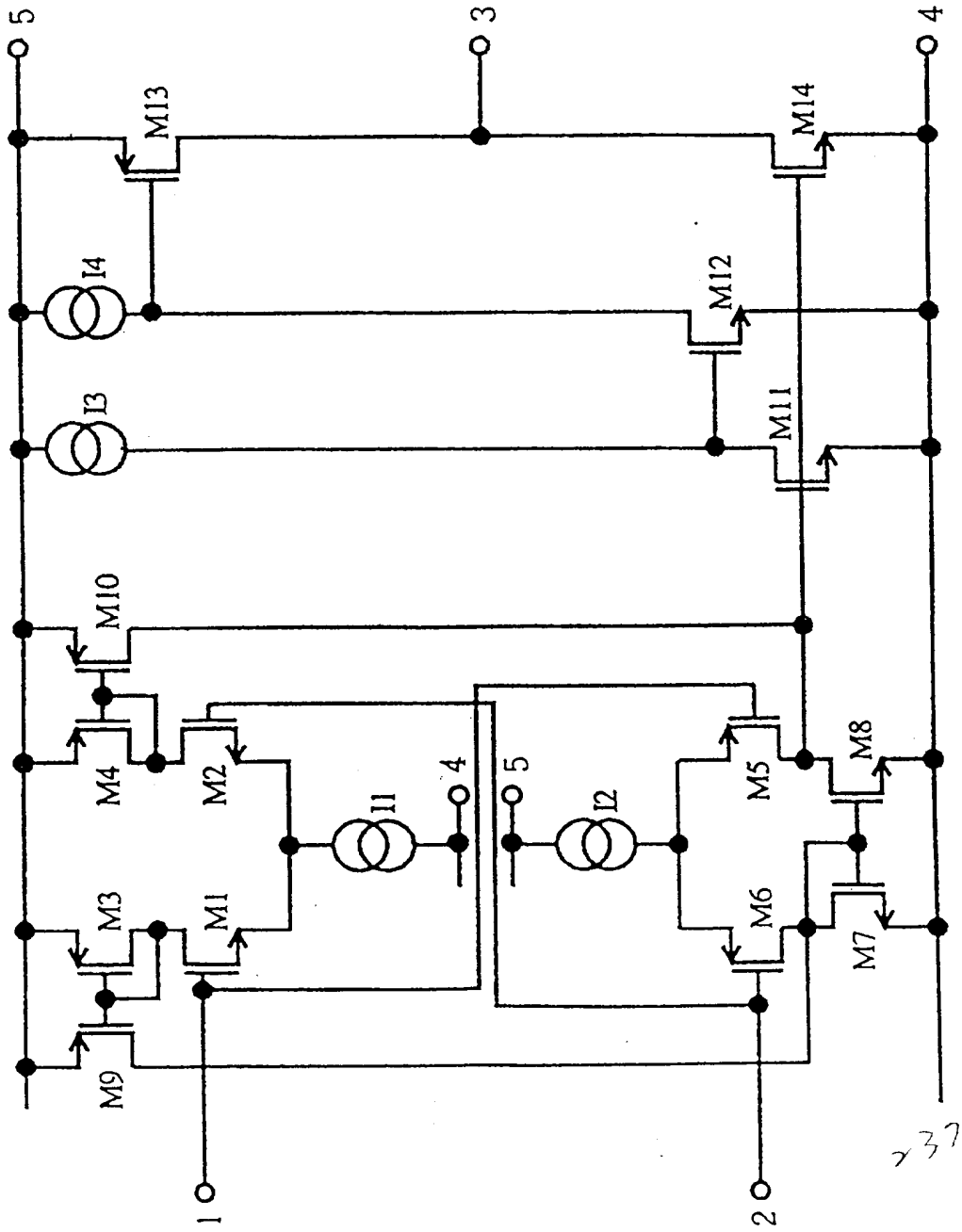
六、申請專利範圍

第1第1導電型MOS電晶體之洩極之閘極，第2第2導電型MOS電晶體具有接至低壓線之源極，接至第2差動電晶體對之第2第1導電型MOS電晶體之洩極和如該中間電路之該第2電晶體般接至該第2導電型MOS電晶體之閘極之洩極，及接至第2差動電晶體對之第1第1導電型MOS電晶體之閘極之閘極。

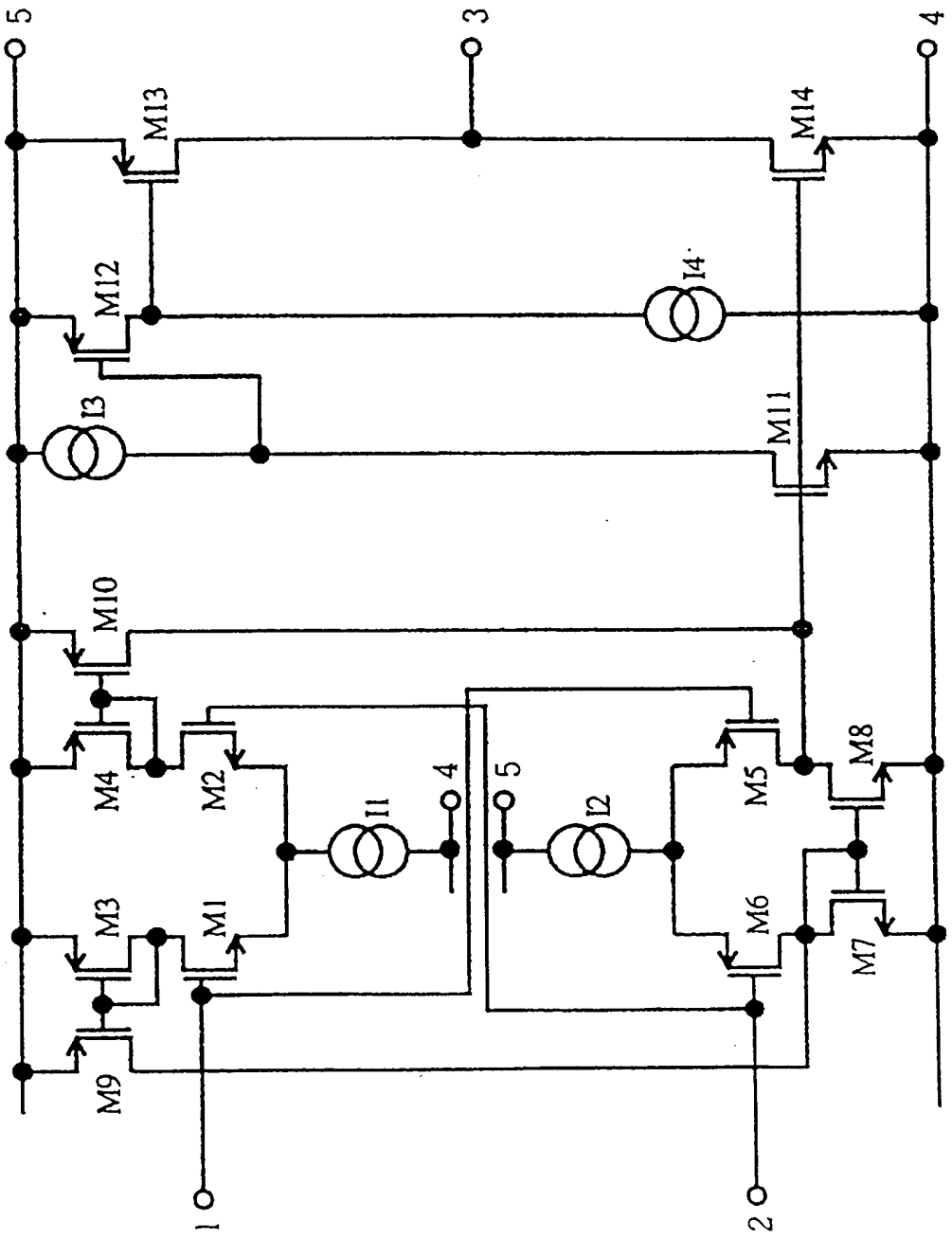
（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

85111P32

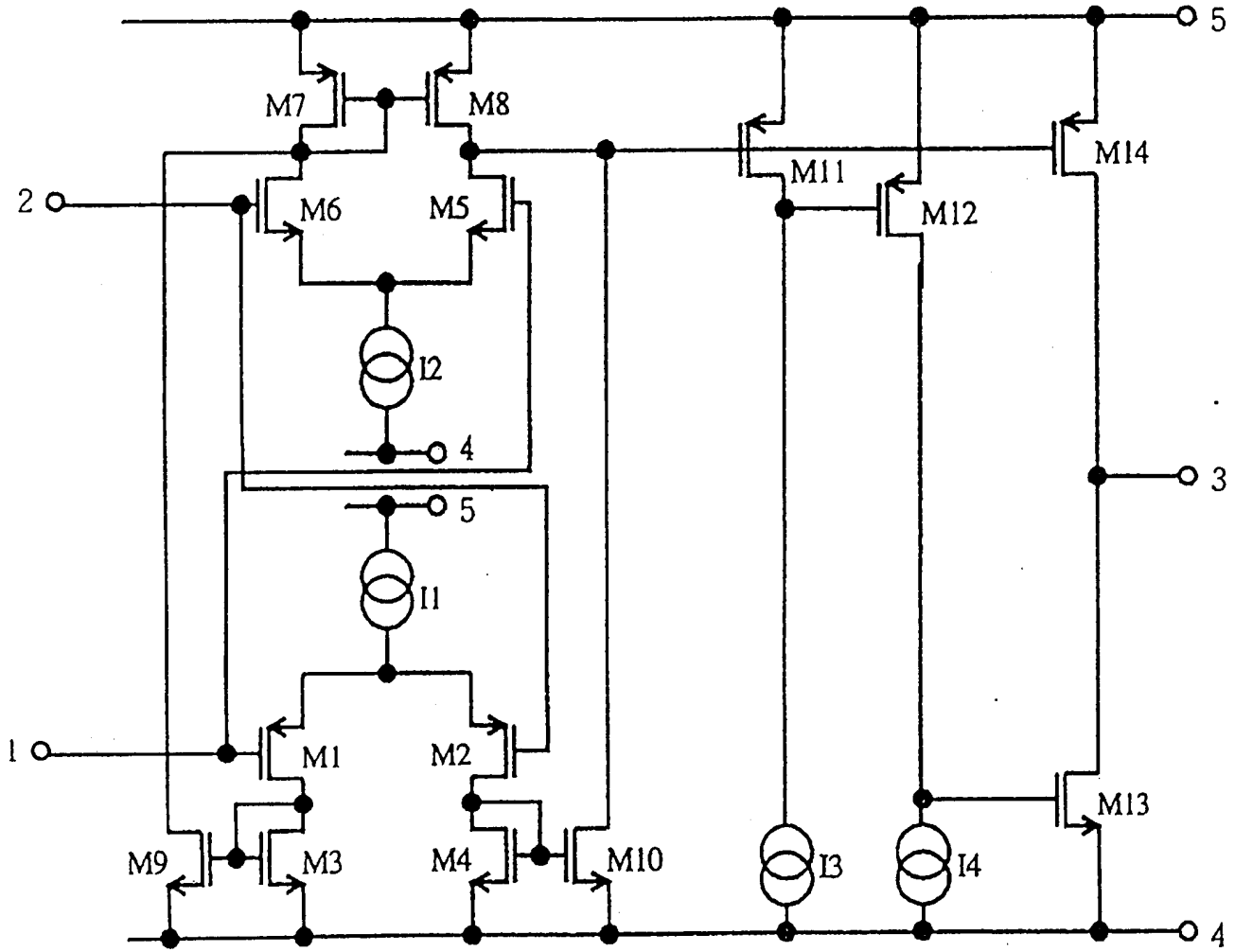
961-3366A



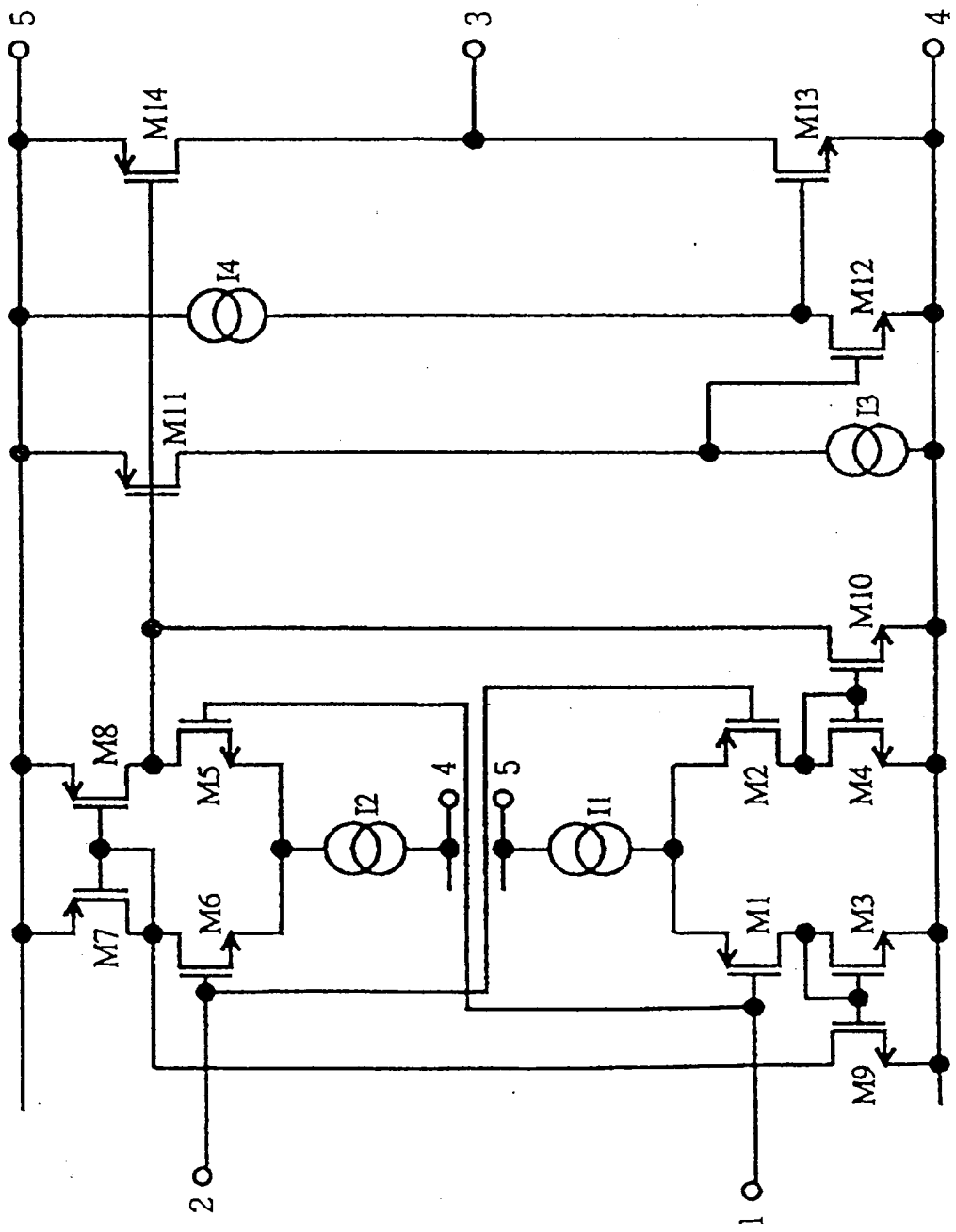
第1圖



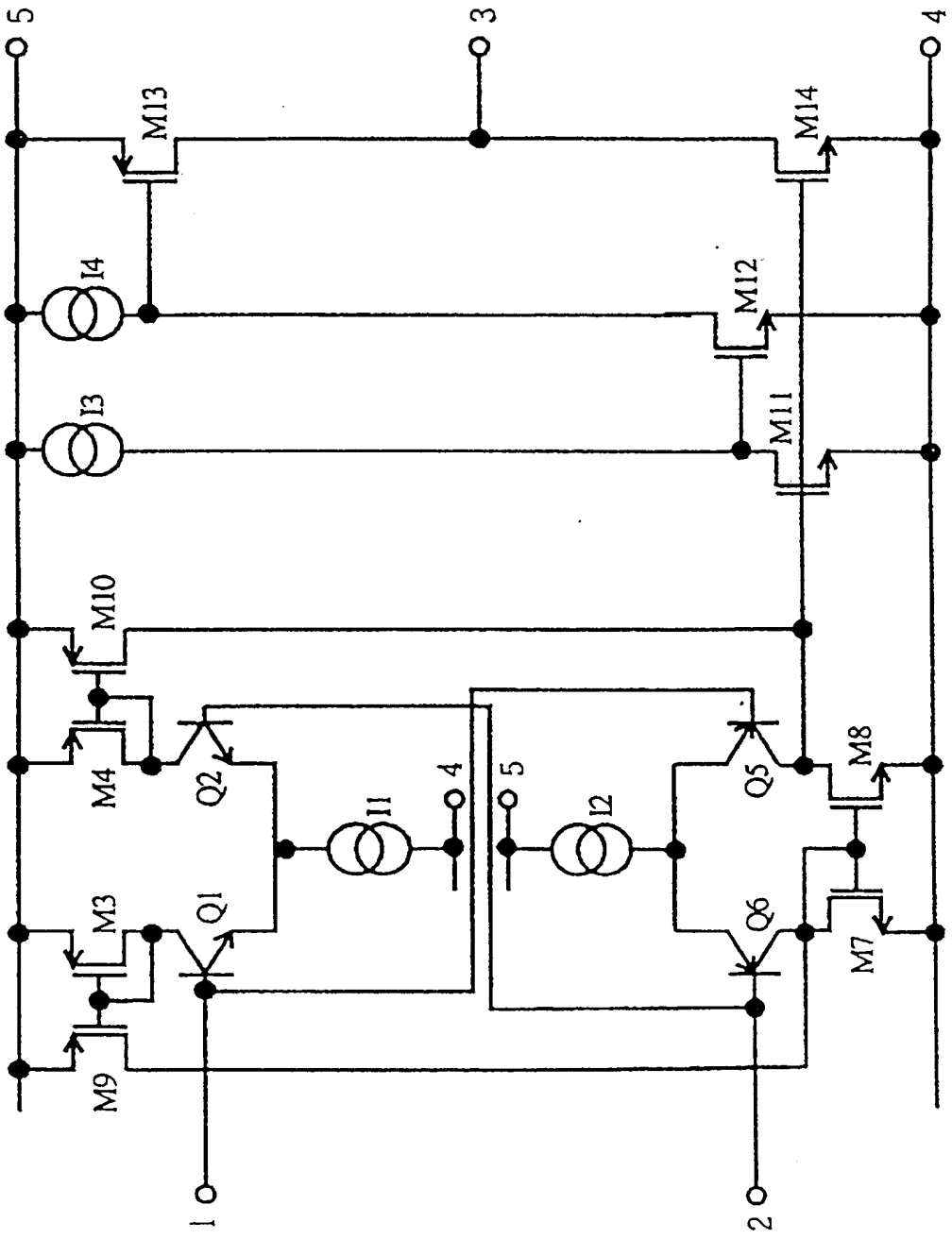
第2圖



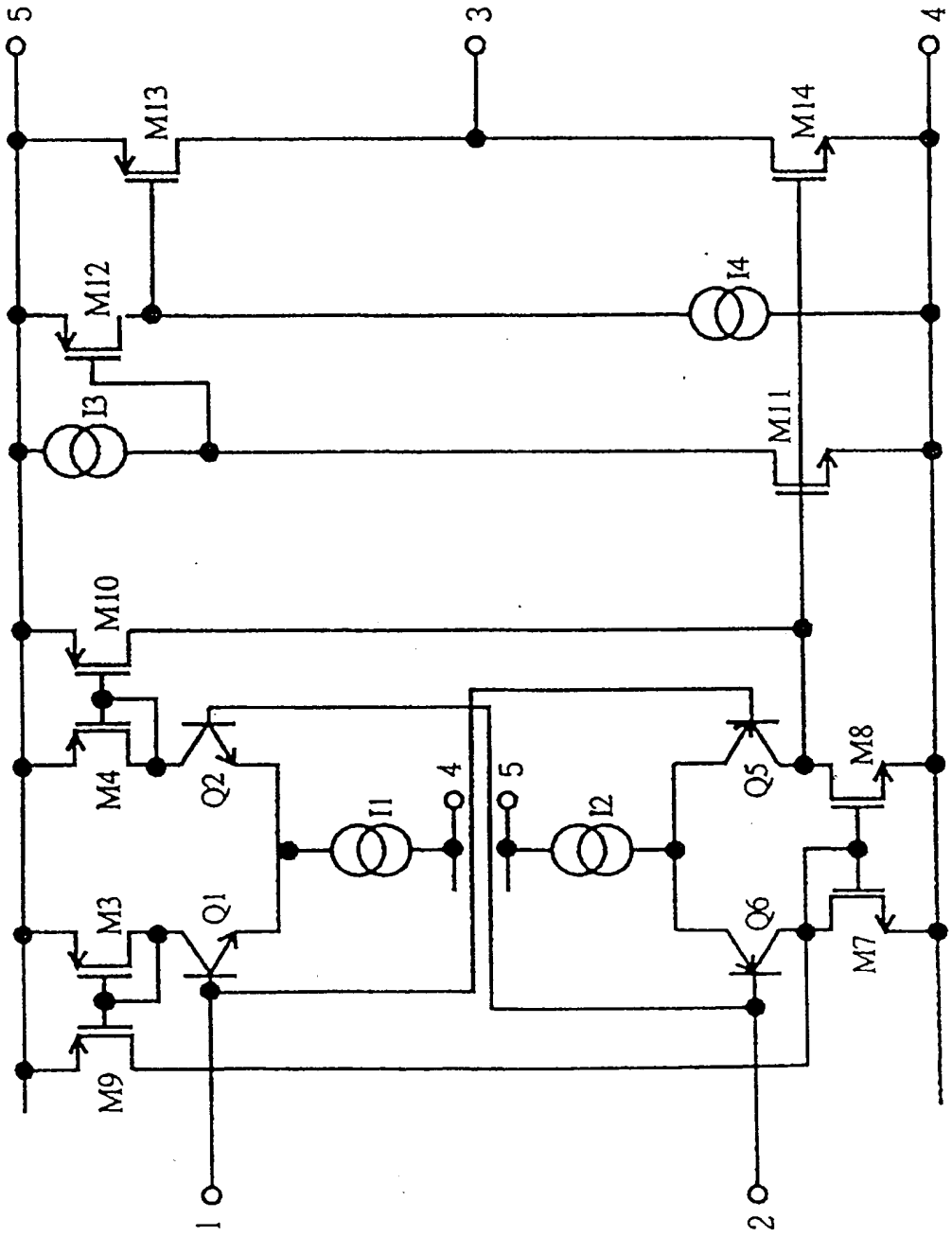
第3圖



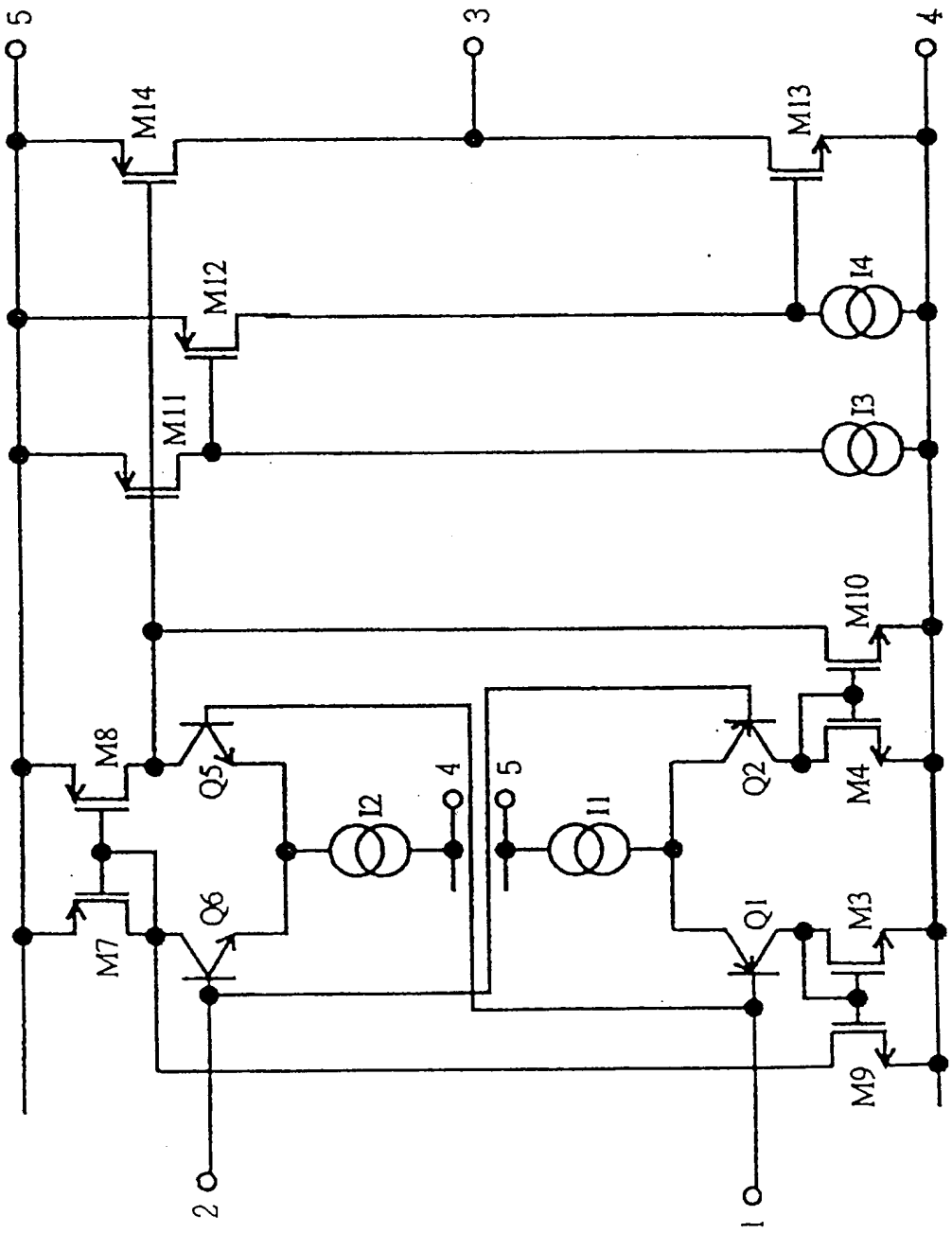
第4圖



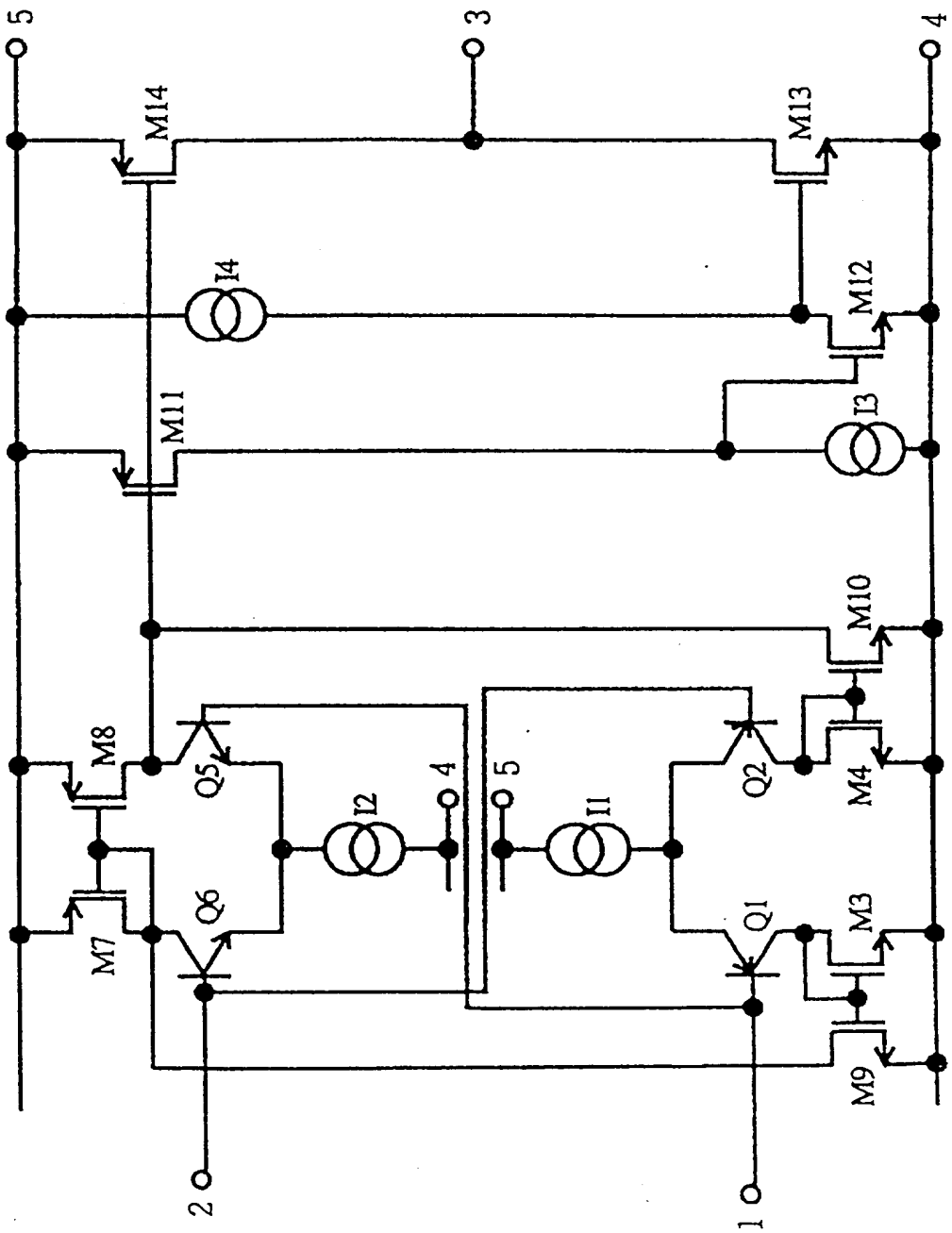
第5圖



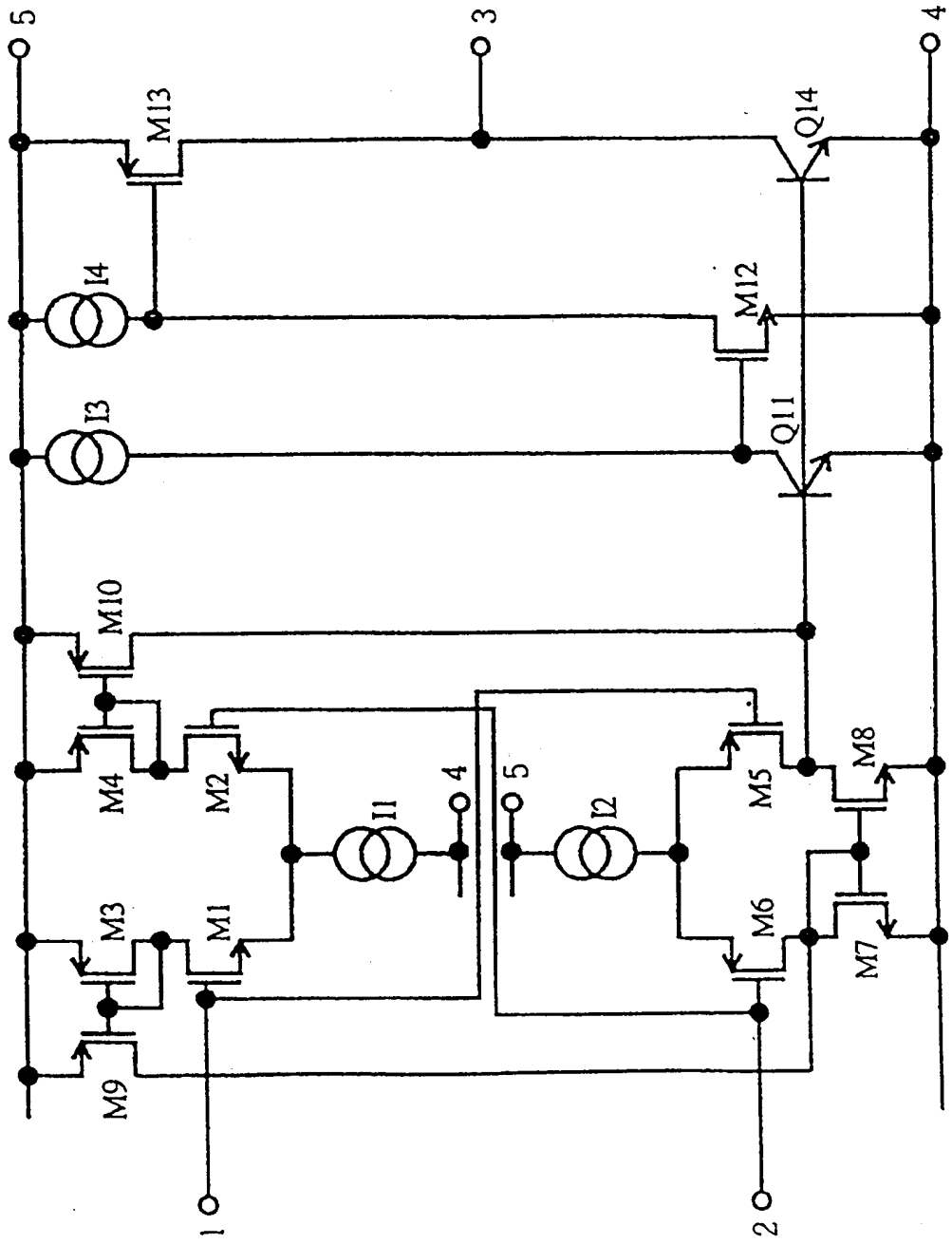
第6圖



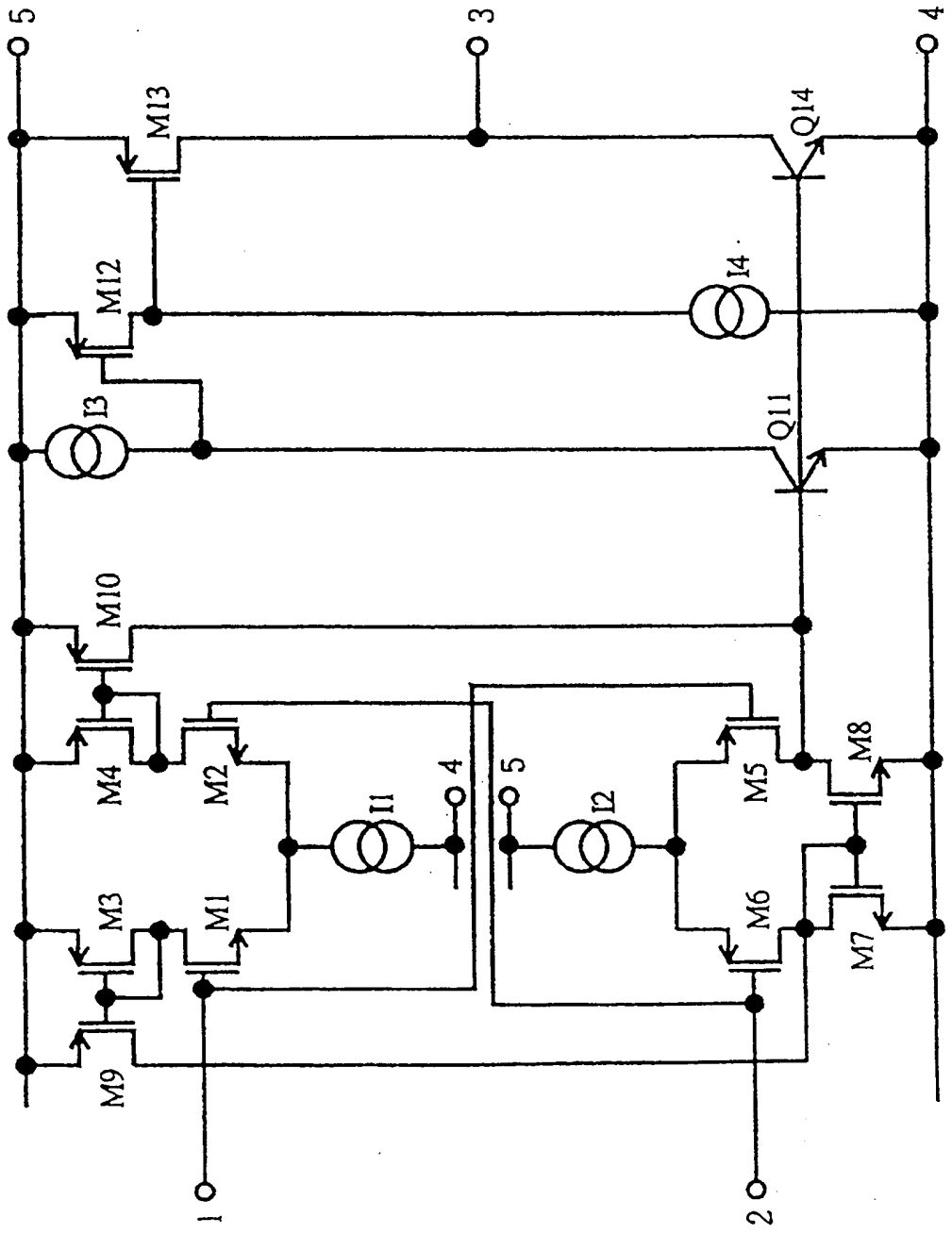
第7圖



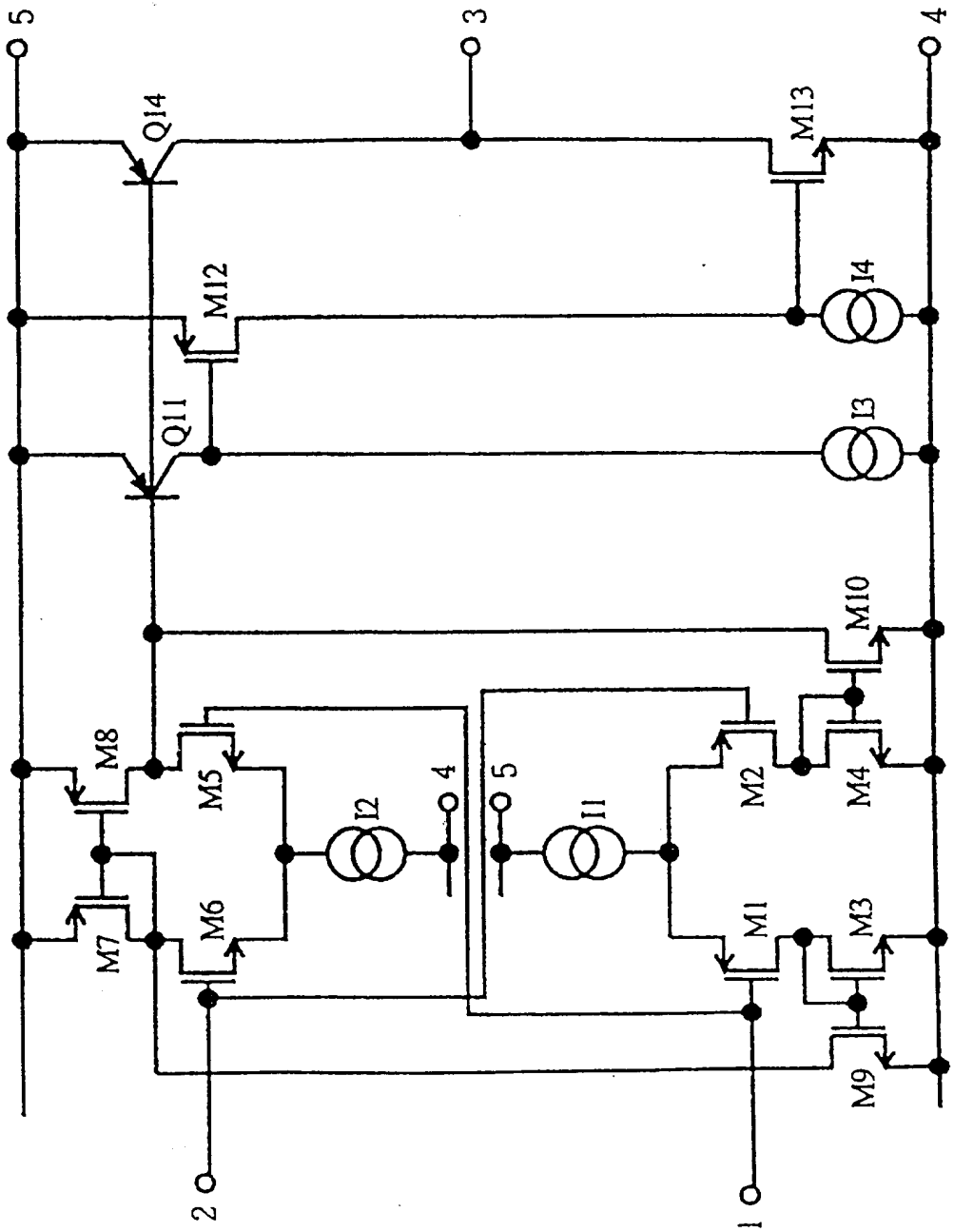
第8圖



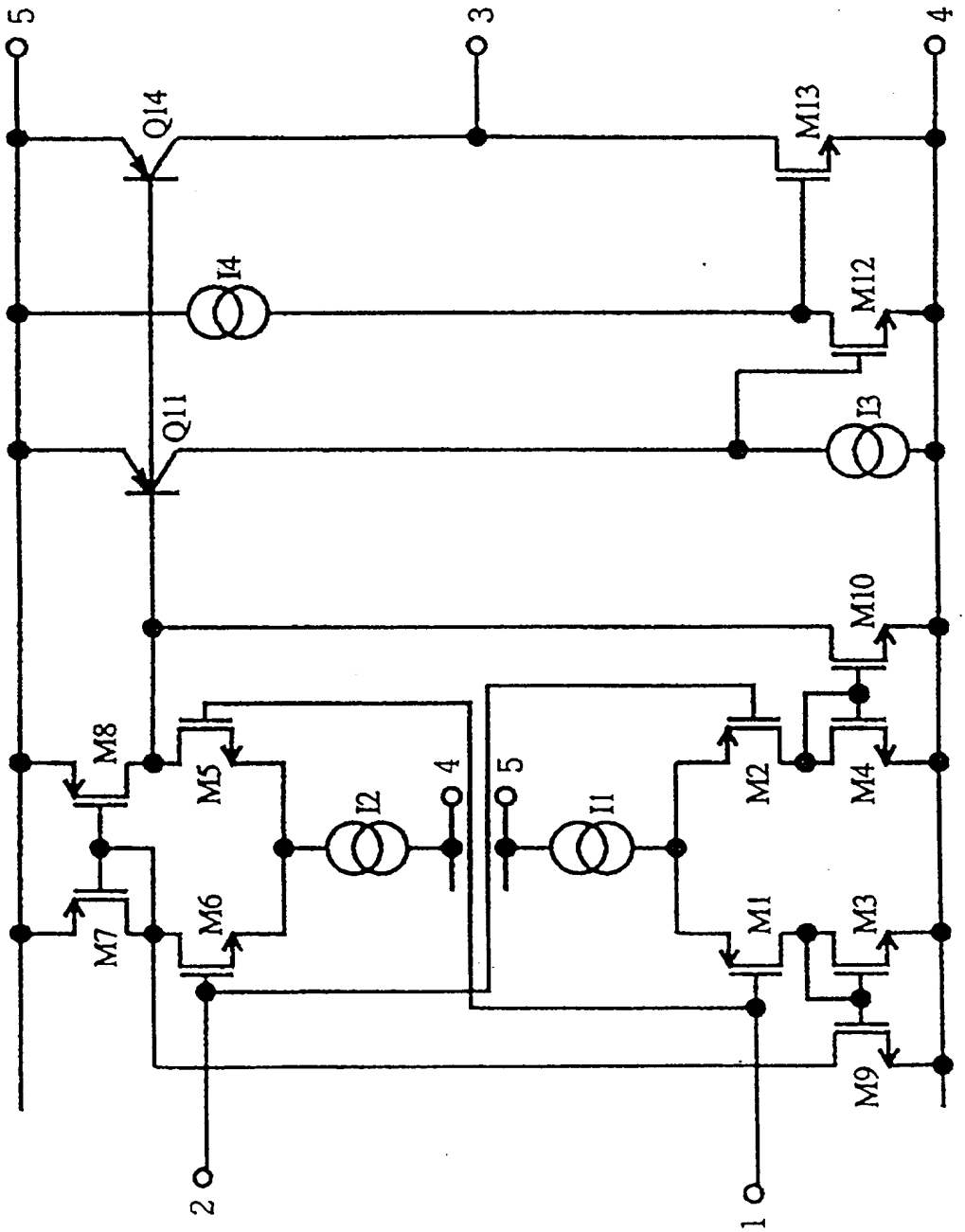
第9圖



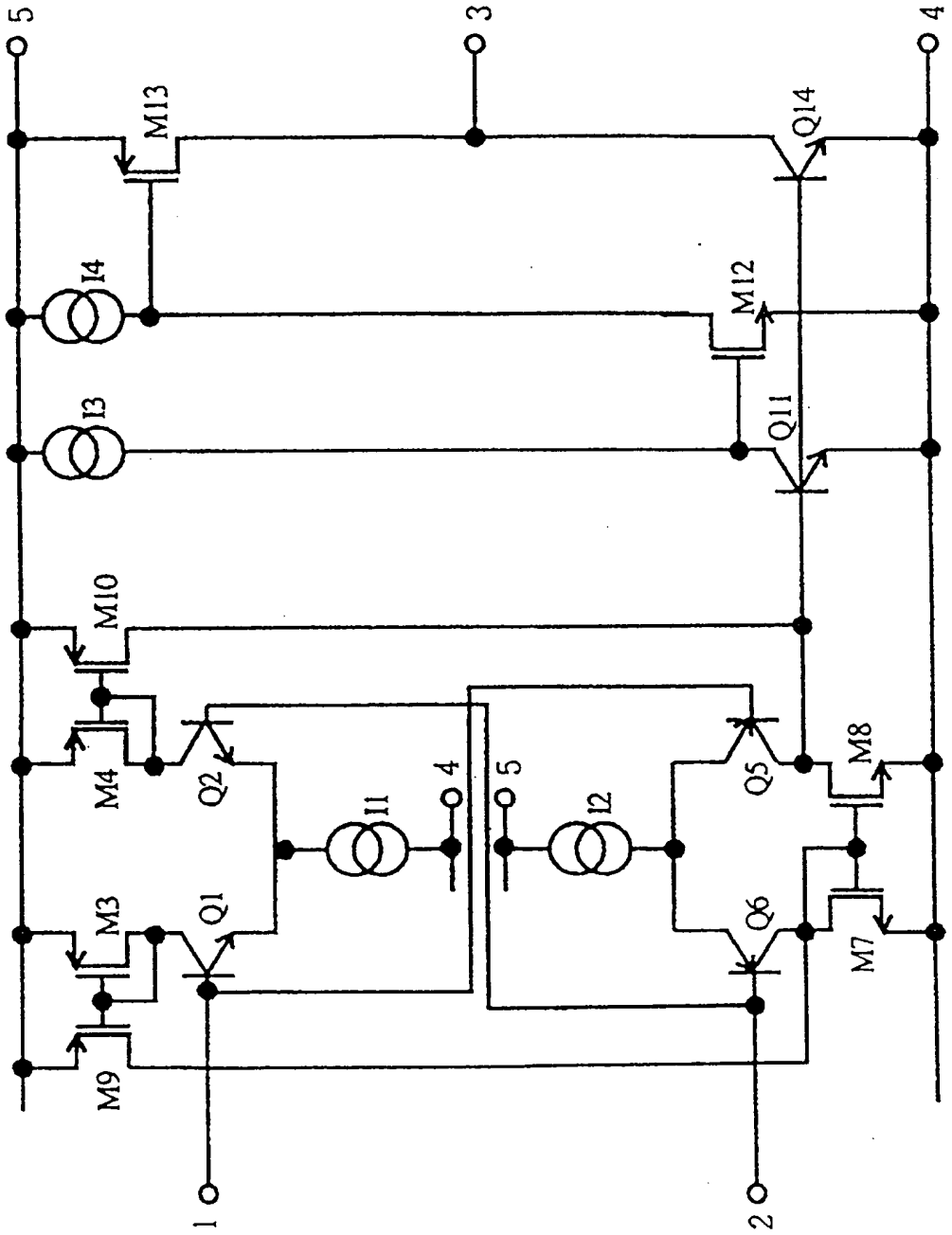
第10圖



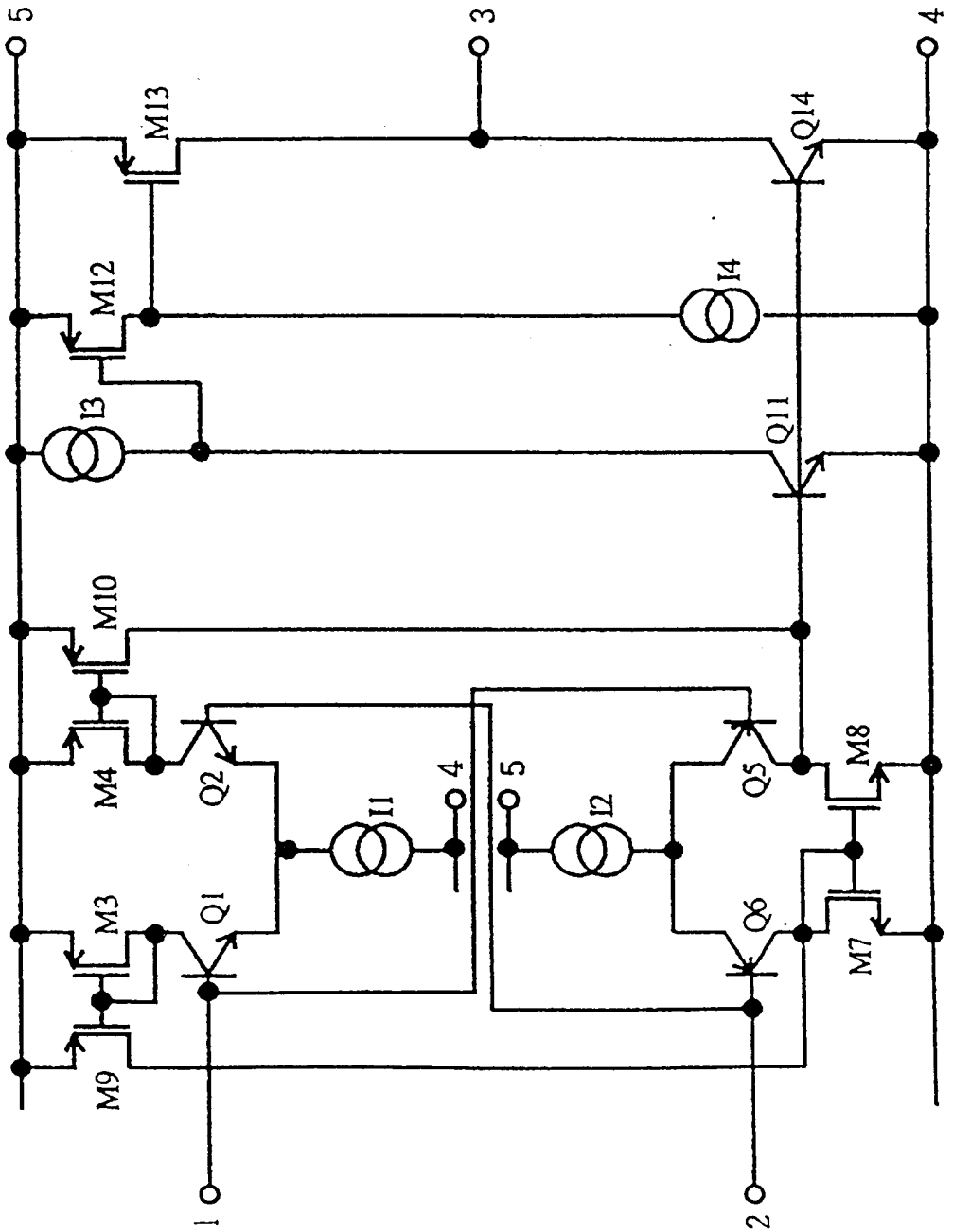
第11圖



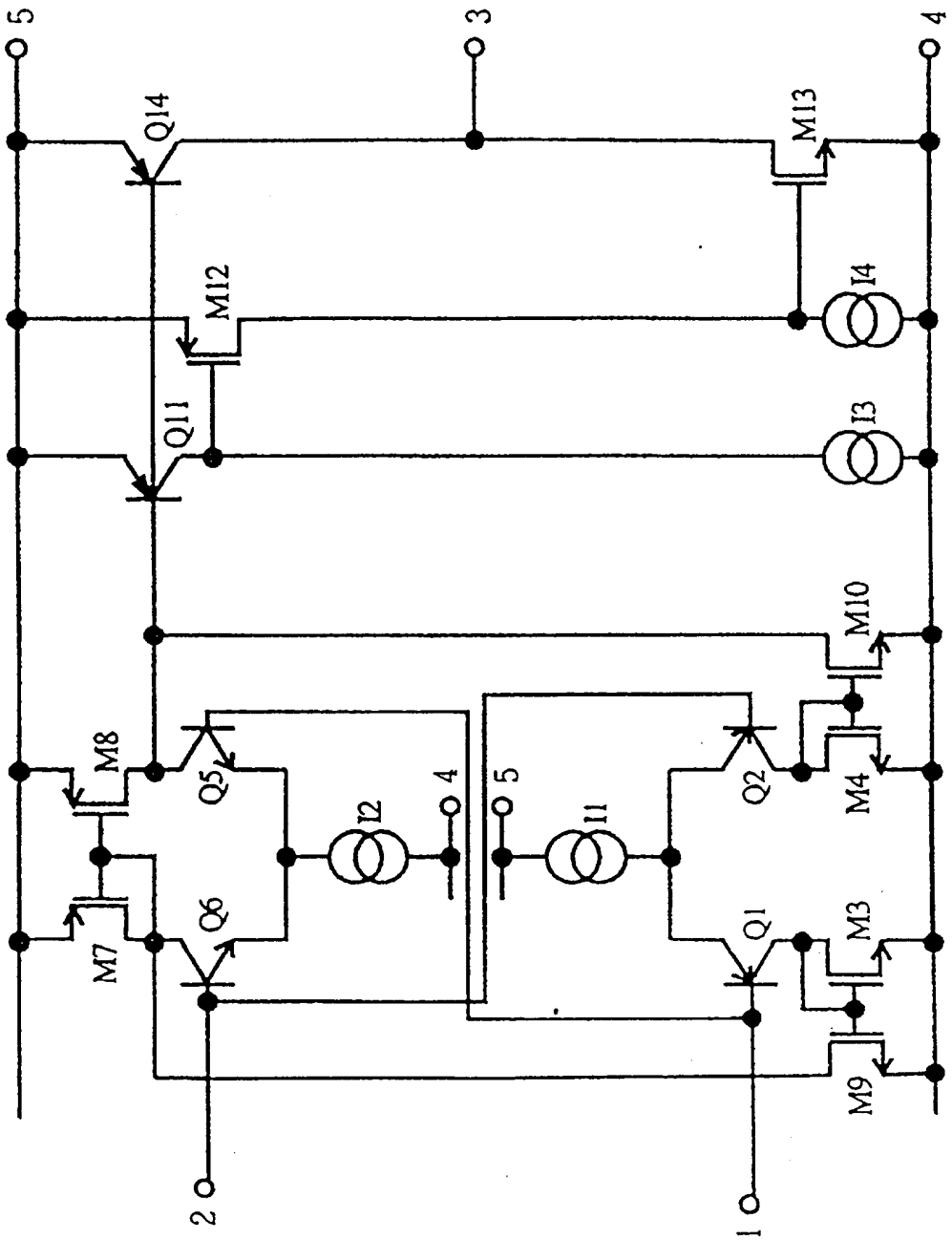
第12圖



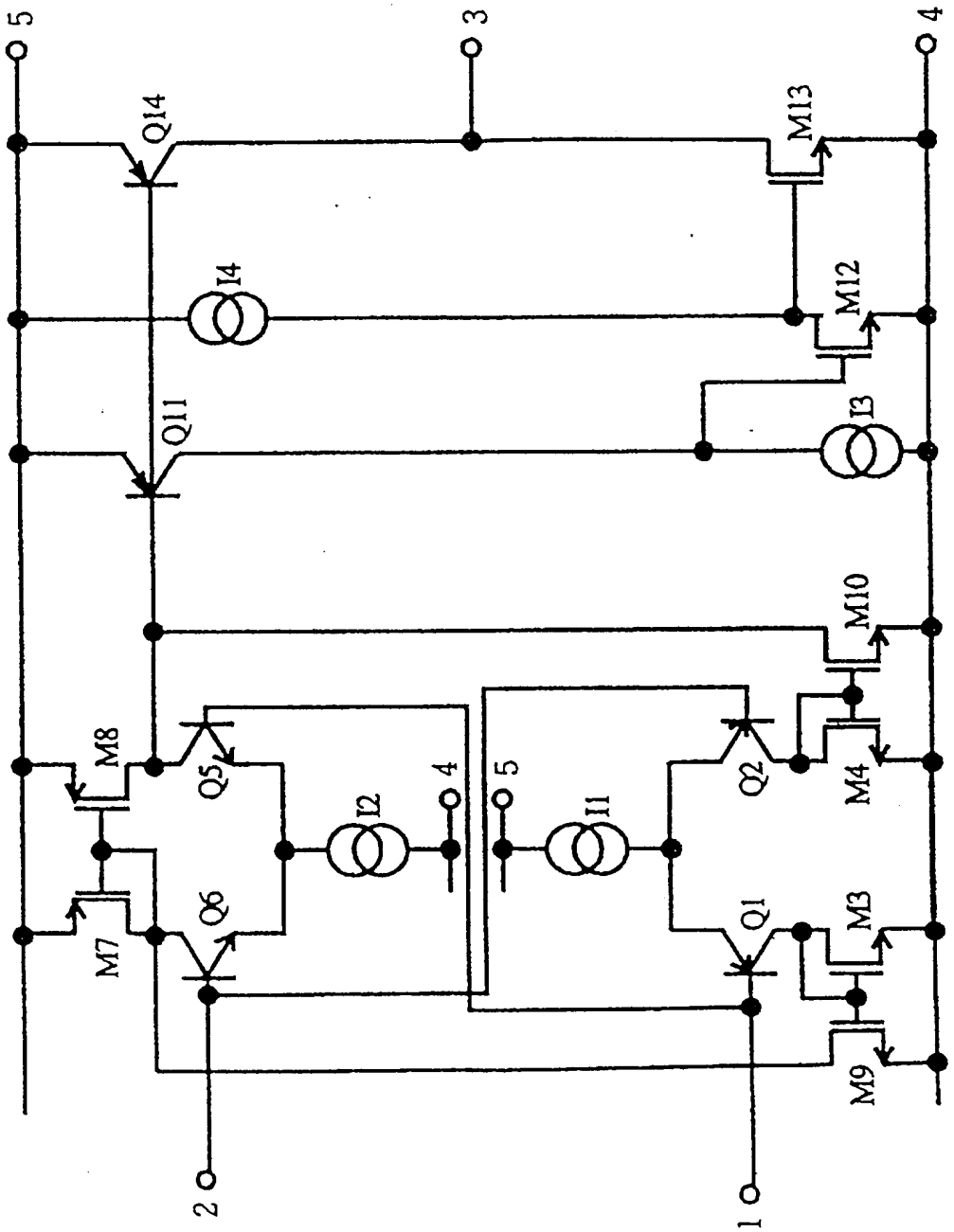
第13圖



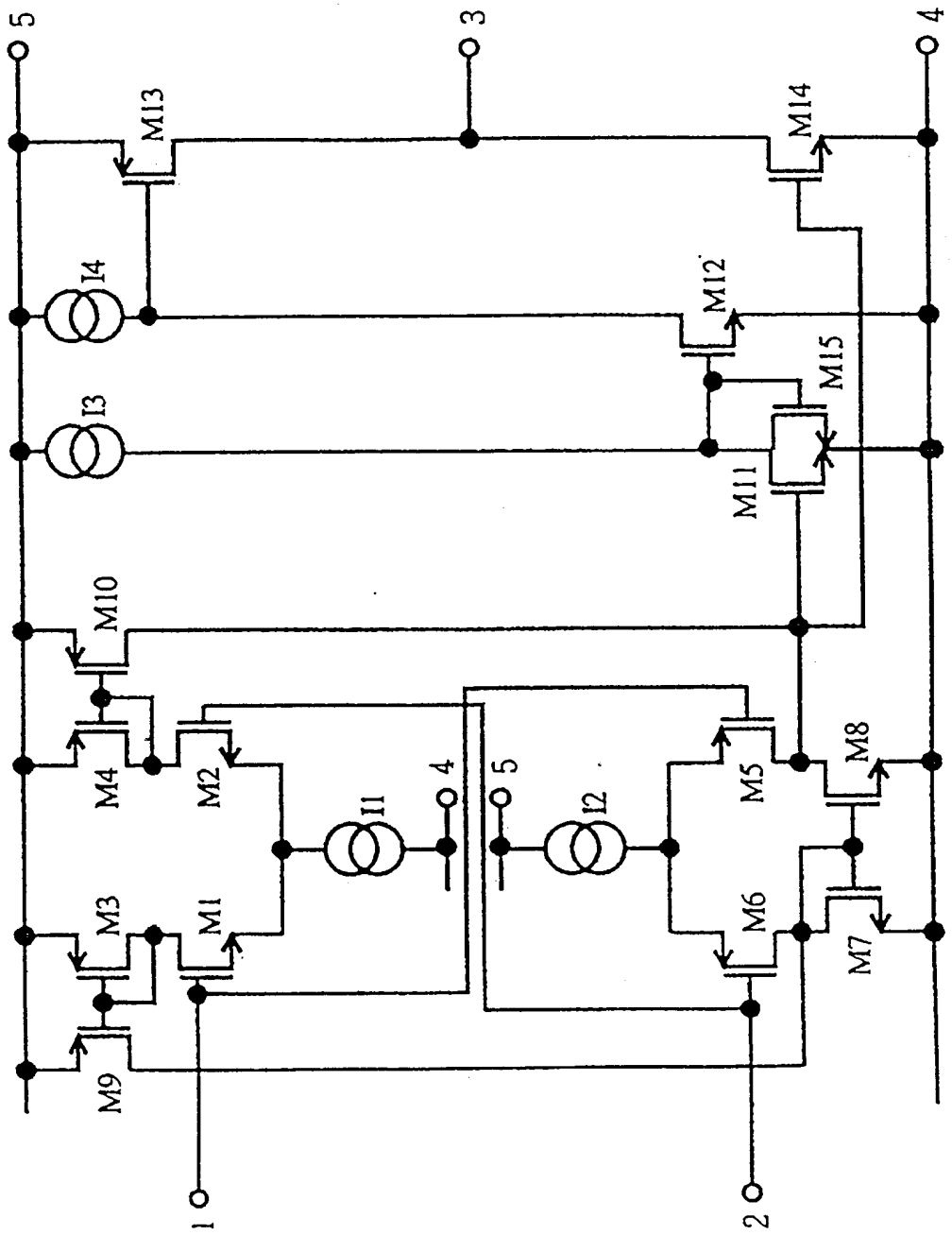
第14圖



第15圖

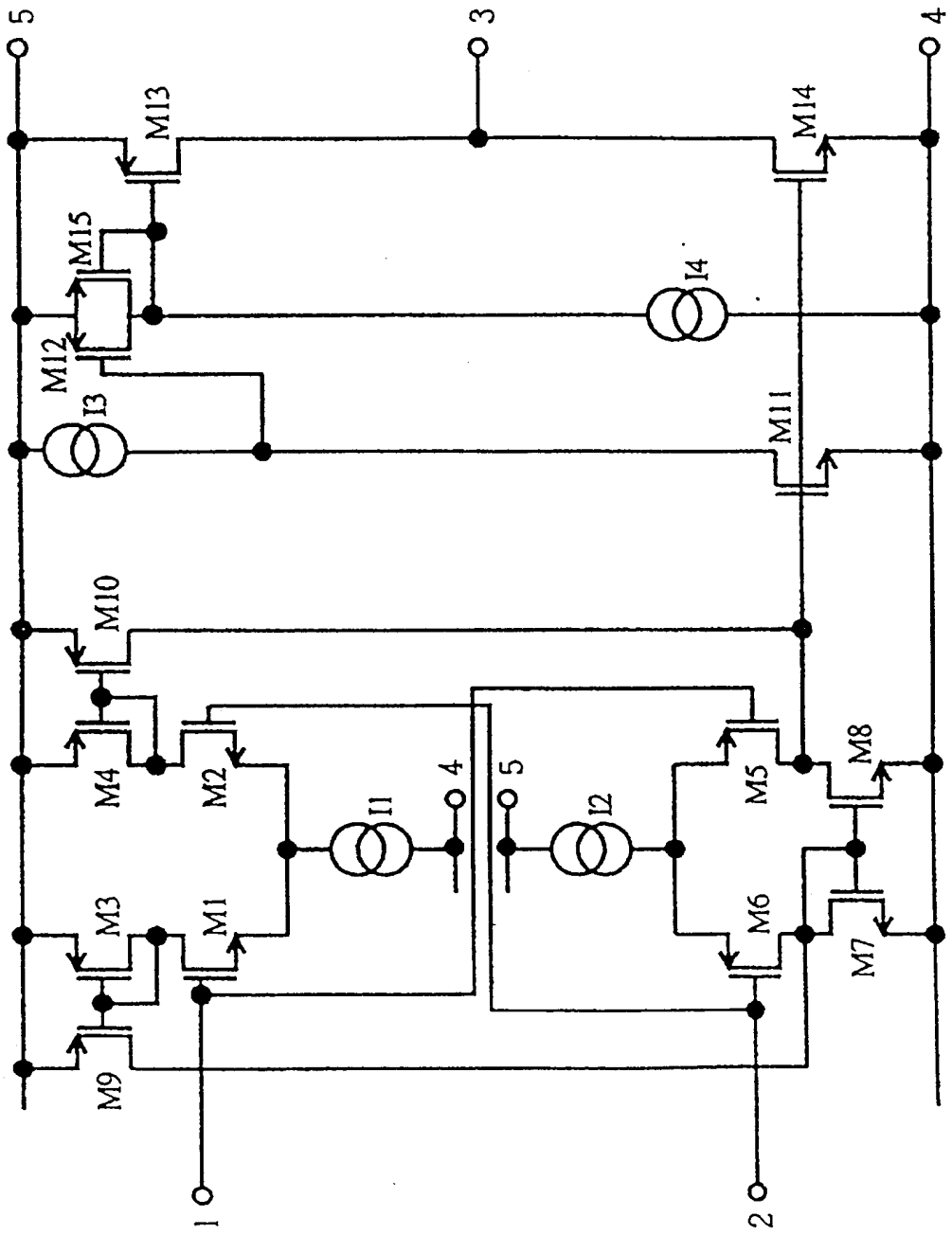


第16圖

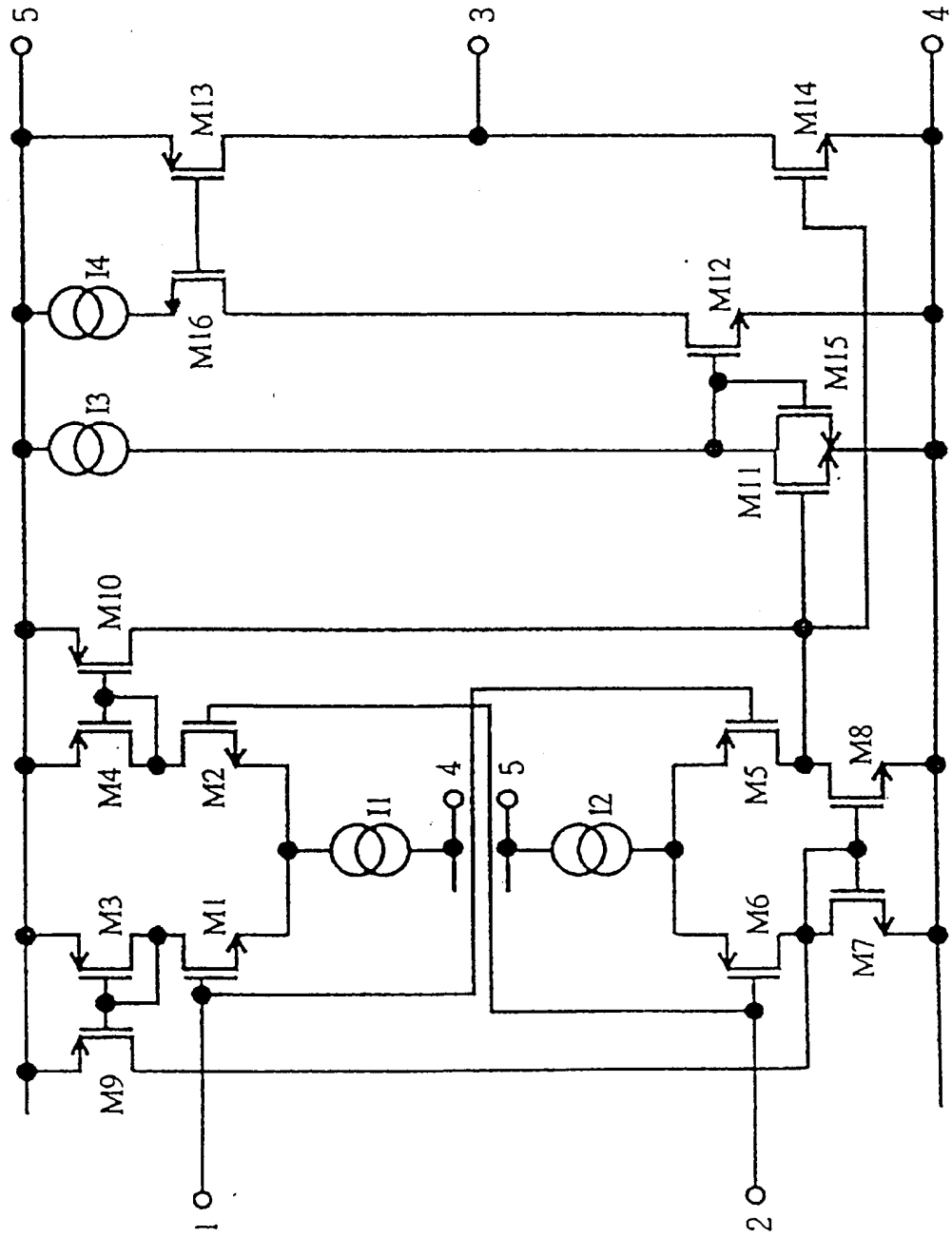

5
3
4
M13
M14
I4
M12
M15
I3
M11
M10
M4
M2
I1
4
5
I2
M5
M8
M3
M1
M6
M7
M9
1
2

第17圖

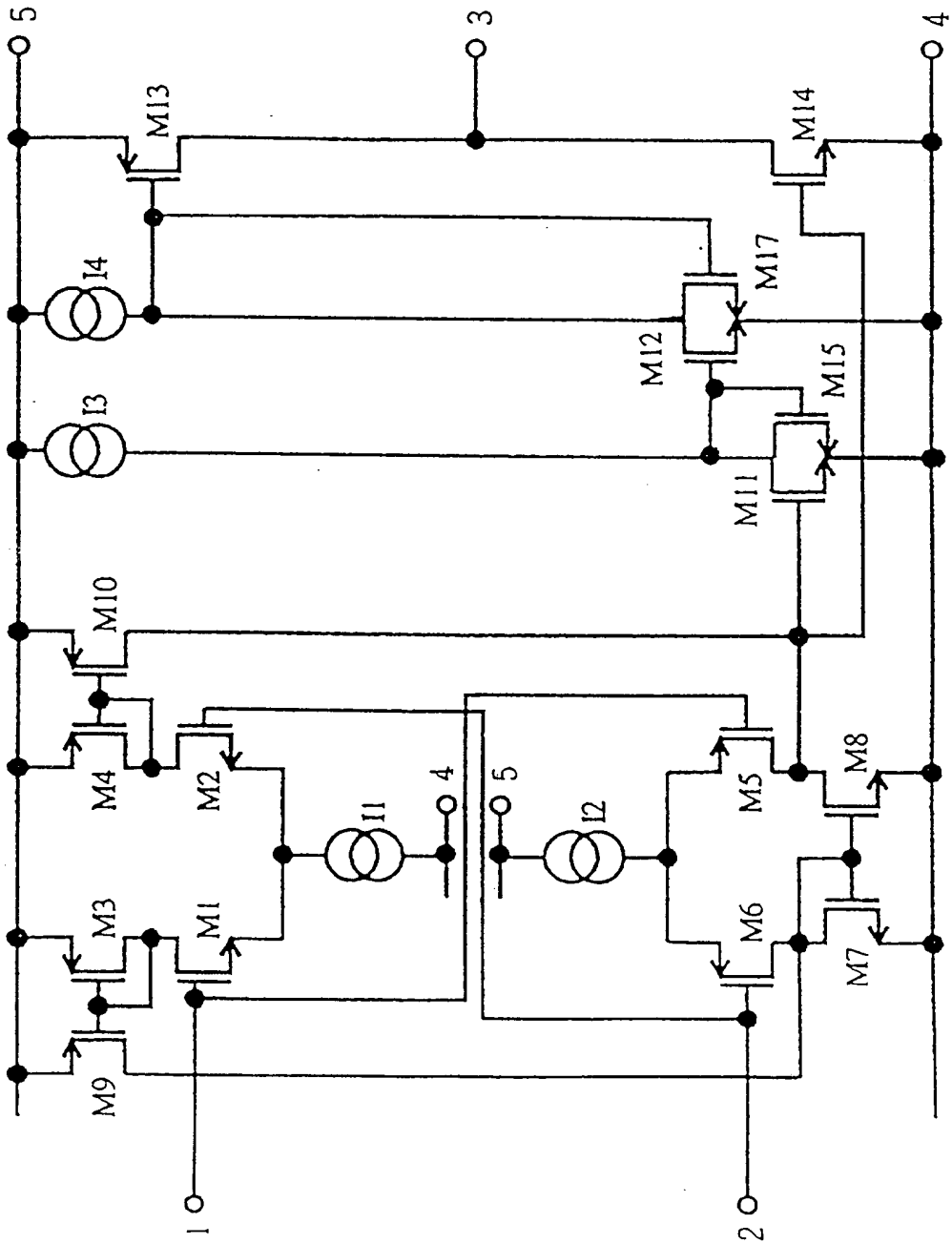
313720


5
3
4
M13
M14
M15
M12
I4
I3
M11
M10
M4
M2
I1
4
5
I2
M5
M8
M3
M1
M6
M7
M9
1
2

第18圖


5
3
4
M13
M14
I4
M16
M12
M15
I3
M11
M10
M4
M2
I1
4
5
I2
M5
M8
M3
M1
M6
M7
M9
1
2

第19圖


5
3
4
M13
M14
I4
M17
M12
M15
I3
M11
M10
M4
M2
4
5
M5
M8
I1
I2
M3
M1
M6
M7
M9
1
2

第20圖