

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4792125号
(P4792125)

(45) 発行日 平成23年10月12日(2011.10.12)

(24) 登録日 平成23年7月29日(2011.7.29)

(51) Int.Cl. F I
G 1 1 B 9/04 (2006.01) G 1 1 B 9/04
H O 1 L 27/105 (2006.01) H O 1 L 27/10 4 4 8

請求項の数 9 (全 27 頁)

(21) 出願番号	特願2010-505229 (P2010-505229)	(73) 特許権者	000003078
(86) (22) 出願日	平成20年4月1日(2008.4.1)		株式会社東芝
(86) 国際出願番号	PCT/JP2008/056499		東京都港区芝浦一丁目1番1号
(87) 国際公開番号	W02009/122572	(74) 代理人	100108855
(87) 国際公開日	平成21年10月8日(2009.10.8)		弁理士 蔵田 昌俊
審査請求日	平成22年7月7日(2010.7.7)	(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(72) 発明者	鎌田 親義
			日本国東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

(54) 【発明の名称】 情報記録再生装置

(57) 【特許請求の範囲】

【請求項1】

ダイオードと、前記ダイオードと共に積層構造を構成し、典型元素と遷移元素を少なくとも1種類ずつ含み、前記典型元素の移動により異なる電気抵抗率の2つの状態が記録される記録層と、前記記録層の一端に配置され、前記記録層に電圧又は電流を与える電極層とを具備し、

前記電極層は、前記記録層に接する第1領域を有し、前記記録層は、前記電極層に接する第2領域を有し、前記第1及び第2領域は、対向し、前記第1領域は、前記第2領域内の前記典型元素の濃度よりも高い濃度の前記典型元素を添加物として含んでいる

ことを特徴とする情報記録再生装置。

【請求項2】

ダイオードと、前記ダイオードと共に積層構造を構成し、典型元素と遷移元素を少なくとも1種類ずつ含み、前記典型元素の移動により異なる電気抵抗率の2つの状態が記録される記録層と、前記記録層の一端に配置され、前記記録層に電圧又は電流を与える電極層とを具備し、

前記記録層は、前記電極層に接する第1領域と、前記第1領域以外の第2領域とを有し、前記第1及び第2領域は、組成が相違しており、前記第1領域は、前記第2領域内の前記典型元素の濃度よりも高い濃度の前記典型元素を添加物として含んでいる

ことを特徴とする情報記録再生装置。

【請求項3】

10

20

前記典型元素は、Zn、Cd、Hg、Al、Ga、In、Ti、Be、Mg、Caのグループから選択される元素であることを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 4】

前記電極層は、Ti、Zr、Hf、V、Nb、Ta、Cr、Mo、W、Ru、Ni、Pd、Pt、Cu、Ag、Auのグループから選択される元素を主成分とすることを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 5】

前記電極層は、20nm以下の厚さを有することを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 6】

前記記録層は、
化学式： $A_xM_yX_4$ ($0.1 < x < 2.2$ 、 $1.5 < y < 2$)
但し、Aは、Zn、Cd、Hgのグループから選択される典型元素、Mは、Cu、Mo、W、Mn、Tc、Re、Feのグループから選択される遷移元素、Xは、O、Nのグループから選択される元素である。

で表される材料を含むことを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 7】

前記記録層は、スピネル構造、イルメナイト構造、ウルフラマイト構造、デラフォサイト構造のグループから選択される結晶構造を有することを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 8】

前記記録層は、50nm以下の厚さを有することを特徴とする請求項 1 又は 2 に記載の情報記録再生装置。

【請求項 9】

前記積層構造の一端に接続され、第一の方向に延びる第一の導電線と、前記積層構造の他端に接続され、前記第一方向に交差する第二の方向に伸びる第二の導電線とをさらに具備し、前記第一の導電線と前記第二の導電線との間に前記電圧又は前記電流を与えて前記記録層の状態を変化させることを特徴とする請求項 1 に記載の情報記録再生装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高記録密度の情報記録再生装置に関する。

【背景技術】

【0002】

将来のコピキタス社会の実現に向け、近年、小型携帯機器の普及に伴い、小型大容量不揮発性メモリの需要が年々急速に増加している。その中でも、NAND型フラッシュメモリ及び小型HDD(Hard Disk Drive)は、急速な記録密度の進化を遂げ、大市場を創り上げている。

【0003】

しかし、NAND型フラッシュメモリ及び小型HDD共に近い将来、記録密度の限界という問題が発生する。特に、小型HDDでは、トラッキング精度の限界が言われており、NAND型フラッシュメモリにおいては、微細化の限界及び最小線幅の縮小によるプロセスコストの増大が生じる。この記録密度の限界を打破する技術の開発が強く求められており、最近、記録密度の限界を大幅に超えることを目指した新規固体メモリが提案されている。

【0004】

世の中では、新規固体メモリとして、PRAM(Phase change RAM；相変化型メモリ)と呼ばれる記録材料の膜状態(アモルファス状態と結晶状態)の変化により、ON状態(アモルファス状態)及びOFF状態(結晶状態)を利用したメモリが提案されており、実用化レベルまで開発が進んでいる(例えば、T. Gotoh, K. Sugawara and K. Tanaka, Jpn. J. Appl. Phys., 43, 6B, 2004, L818、及び、A.Sawa, T.Fuji, M. Kawasaki and Y. Tokura, Appl. P

10

20

30

40

50

hys. Lett., 85, 18, 4073 (2004)を参照)。

【0005】

また、最近では、RRAM(Resistive RAM; 抵抗変化型メモリ)と呼ばれる新規固体メモリの研究開発が行われ、NiOやCuOなどの記憶材料が報告されている。このRRAMは、記憶材料に電圧パルスを印加し、記憶材料の抵抗変化を利用して、低抵抗状態(セット状態)と高抵抗状態(リセット状態)を繰り返し変化させ、この状態を2値データ(0または1)に変えて情報を記録または消去するものである。このメモリの最大の特長は、素子サイズを10nm程度にまで縮小しても原理的に動作可能であり、この場合には、約10Tbpsi (tera bite par square inch)の記録密度を実現できるため、高記録密度化への候補の一つとされている。

10

【0006】

また、MEMS(micro electro mechanical systems)技術を使ったMEMSメモリと呼ばれるものが提案されている(例えば、P. Vettiger, G. Cross, M. Despont, U. Drechsler, U. Durig, B. Gotsmann, W. Haberle, M. A. Lants, H. E. Rothuizen, R. Stutz and G. K. Binnig, IEEE Trans. Nanotechnology 1, 39(2002)を参照)。このMEMSメモリは、記録部に配線を必要としないため、飛躍的な記録密度を実現できる可能性がある。最近、このMEMS技術と各種記録原理を組み合わせが提案されており、消費電力や記録再生密度、動作速度の検討が行われている(例えば、P. Vettiger, T. Albrecht, M. Despont, U. Drechsler, U. Durig, B. Gotsmann, D. Jubin, W. Haberle, M. A. Lants, H. E. Rothuizen, R. Stutz, D. Wiesmann and G. K. Binnig, P. Bachtold, G. Cherubini, C. Hagleitner, T. Loeliger, A. Pantazi, H. Pozidis and E. Eleftheriou, in Technical Digest, IEDM03 pp.763-766を参照)

20

しかし、抵抗変化型の新たな記録材料を用いた新規情報記録媒体は実現されていないのが現状である。その理由として、メモリスイッチングにおける繰り返し劣化が大きいこと、及び、各抵抗状態の熱安定性が低いこと、さらに、ポストアニール処理による記録層/電極層の耐熱性(プロセス耐性)が問題となっている。

【発明の開示】

【0007】

本発明は、高記録密度を実現しつつ十分に記録媒体の膜特性を確保する技術を提案する。

30

【0008】

本発明の例に係わる情報記録再生装置は、ダイオードと、ダイオードと共に積層構造を構成し、典型元素と遷移元素を少なくとも1種類ずつ含み、典型元素の移動により異なる電気抵抗率の2つの状態が記録される記録層と、記録層の一端に配置され、記録層に電圧又は電流を与える電極層とを備える。電極層は、記録層に接する第1領域を有し、記録層は、電極層に接する第2領域を有し、第1及び第2領域は、対向し、第1領域は、第2領域内の典型元素の濃度よりも高い濃度の典型元素を添加物として含んでいる。

本発明の例に係わる情報記録再生装置は、ダイオードと、ダイオードと共に積層構造を構成し、典型元素と遷移元素を少なくとも1種類ずつ含み、典型元素の移動により異なる電気抵抗率の2つの状態が記録される記録層と、記録層の一端に配置され、記録層に電圧又は電流を与える電極層とを備える。記録層は、電極層に接する第1領域と、第1領域以外の第2領域とを有し、第1及び第2領域は、組成が相違しており、第1領域は、第2領域内の典型元素の濃度よりも高い濃度の典型元素を添加物として含んでいる。

40

【0009】

本発明によれば、高記録密度を実現しつつ十分に記録媒体の膜特性を確保する不揮発性の情報記録再生装置を実現することができる。

【図面の簡単な説明】

【0010】

【図1】図1は、記録原理を示す図である。

【図2】図2は、第一の基本構造を示す図である。

50

- 【図 3】図 3 は、比較例としての構造を示す図である。
- 【図 4】図 4 は、比較例としての構造を示す図である。
- 【図 5】図 5 は、第二の基本構造を示す図である。
- 【図 6】図 6 は、第三の基本構造を示す図である。
- 【図 7】図 7 は、プローブ型固体メモリを示す図である。
- 【図 8】図 8 は、記録媒体の区分けについて示す図である。
- 【図 9】図 9 は、記録時の様子を示す図である。
- 【図 10】図 10 は、記録動作を示す図である。
- 【図 11】図 11 は、再生動作を示す図である。
- 【図 12】図 12 は、クロスポイント型固体メモリを示す図である。 10
- 【図 13】図 13 は、メモリセルアレイの構造を示す図である。
- 【図 14】図 14 は、メモリセルアレイの構造を示す図である。
- 【図 15】図 15 は、メモリセルアレイの構造を示す図である。
- 【図 16】図 16 は、メモリセルの構造を示す図である。
- 【図 17】図 17 は、メモリセルの構造を示す図である。
- 【図 18】図 18 は、メモリセルの構造を示す図である。
- 【図 19】図 19 は、メモリセルの構造を示す図である。
- 【図 20】図 20 は、メモリセルの構造を示す図である。
- 【図 21】図 21 は、フラッシュメモリへの適用例を示す図である。
- 【図 22】図 22 は、NANDセルユニットを示す回路図である。 20
- 【図 23】図 23 は、NANDセルユニットの構造を示す図である。
- 【図 24】図 24 は、NANDセルユニットの構造を示す図である。
- 【図 25】図 25 は、NANDセルユニットの構造を示す図である。
- 【図 26】図 26 は、NORセルを示す回路図である。
- 【図 27】図 27 は、NORセルの構造を示す図である。
- 【図 28】図 28 は、2トラセルユニットを示す回路図である。
- 【図 29】図 29 は、2トラセルユニットの構造を示す図である。
- 【図 30】図 30 は、2トラセルユニットの構造を示す図である。
- 【発明を実施するための最良の形態】
- 【0011】 30
- 以下、図面を参照しながら、本発明の例を実施するための最良の形態について詳細に説明する。
- 【0012】
1. 概要
- 新規固体メモリを実用化するためには、耐熱性が良好な記録媒体又は記録素子を開発することが必要である。ここで、耐熱性を良好にすると、記録媒体又は記録素子を形成した後にポストアニール処理（熱処理）を行っても、記録層内の拡散イオンとしての典型元素が電極層に拡散しないこと、即ち、ポストアニール処理の前後において記録層内の拡散イオンとしての典型元素の濃度を一定に保つこと、を意味する。
- 【0013】 40
- そのために、本発明の例に係わる情報記録再生装置では、拡散イオンとしての典型元素を含み、典型元素の移動により異なる電気抵抗率の2以上の状態が記録される記録層と、記録層の一端に配置され、記録層に電圧又は電流を与える電極層とを備え、電極層は、記録層に接する領域において記録層内の典型元素の濃度よりも高い濃度の典型元素を添加物（ドーパント）として含んでいる。
- 【0014】
- また、本発明の例に係わる情報記録再生装置では、拡散イオンとしての典型元素を含み、典型元素の移動により異なる電気抵抗率の2以上の状態が記録される記録層と、記録層の一端に配置され、記録層に電圧又は電流を与える電極層とを備え、記録層は、電極層に接する領域とその他の領域とで組成が相違しており、電極層に接する領域は、その他の領 50

域内の典型元素の濃度よりも高い濃度の典型元素を含んでいる。

【0015】

このような構造にする意図は、予め、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内に、記録層内に含まれる拡散イオンとしての典型元素と同じ元素であって、その濃度よりも高い濃度を有する元素を含ませておくことにより、これらの領域を、記録層から電極層への元素の拡散をブロックする拡散防止領域とすることにある。

【0016】

また、拡散防止領域としての機能を実効あらしめるため、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内には、記録層内に含まれる拡散イオンとしての典型元素と同じ元素を、飽和状態になるまで添加するのが好ましい。

10

【0017】

ここで、記録層内の拡散イオンとしての典型元素の濃度とは、記録媒体又は記録素子を形成した後に行われるポストアニール処理（熱処理）後の濃度のことをいうものとする。また、本発明の例では、拡散イオンとしての典型元素の移動により異なる電気抵抗率の2以上の状態が記録される記録媒体又は記録素子を対象とする。即ち、記録層内の拡散イオンとしての典型元素の濃度は、動的に変化しているものと考えられる。そこで、記録層内の拡散イオンとしての典型元素の濃度とは、記録媒体又は記録素子が初期状態にあるときの濃度のことをいうものとする。

【0018】

20

このように、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内に、記録層内に含まれる拡散イオンとしての典型元素と同じ元素であって、その濃度よりも高い濃度を有する元素を含ませておくことにより、記録層から電極層への元素の拡散を防止することができるため、膜特性の改善によりスイッチング動作の安定性及びセット/リセット状態での抵抗値の熱安定性を確保できる。

【0019】

尚、典型元素は、Zn、Cd、Hg、Al、Ga、In、Ti、Be、Mg、Caのグループから選択される元素であるのが好ましい。また、電極層は、Ti、Zr、Hf、V、Nb、Ta、Cr、Mo、W、Ru、Ni、Pd、Pt、Cu、Ag、Auのグループから選択される元素を主成分とするのが好ましい。電極層の厚さは、20nm以下であるのが好ましい。

30

【0020】

記録層は、例えば、化学式： $A_xM_yX_4$ （ $0.1 \leq x \leq 2.2$ 、 $1.5 \leq y \leq 2$ ）で表される材料を含む。但し、Aは、Zn、Cd、Hgのグループから選択される典型元素、Mは、Cu、Mo、W、Mn、Tc、Re、Feのグループから選択される遷移元素、Xは、O、Nのグループから選択される元素である。

【0021】

記録層は、スピネル構造、イルメナイト構造、ウルフラマイト構造、デラフォサイト構造のグループから選択される結晶構造を有するのが好ましい。また、記録層の厚さは、50nm以下であるのが好ましい。

【0022】

40

ポストアニール処理は、例えば、 N_2 雰囲気中で600℃の温度下で行われる。

【0023】

2. 基本原理

本発明に用いられる記録層の記録動作の基本原則について説明する。

【0024】

以下では、記録層は、電気抵抗率が異なる2つの状態のうちの1つをとるものとし、2種類のイオンが存在する系で説明する。

【0025】

記録層の初期状態は、絶縁体（高抵抗状態）、例えば、電気抵抗率が $10^7 \Omega \cdot \text{cm}$ の状態であるものとする。そして、記録層の両端に電位差を与えることにより、記録層の内部に

50

存在する陽イオン元素の一部が陰極（負極）側に移動する。

【0026】

この結果、陽極（正極）側に記録層、陰極側に導電性酸化物層がそれぞれ位置付けられていると、記録層から排出された陽イオン元素が導電性酸化物層内に導入され、導電性酸化物層内では、相対的に陽イオン元素の割合が陰イオン元素の割合よりも多くなる。

【0027】

これと同時に、導電性酸化物層は、電気的中性を保つために陰極から電子を受け取り、導電性酸化物層内の遷移元素の価数が低下する結果として低い酸化状態の化合物になる。

【0028】

また、陽極側の記録層は、相対的に陽イオン元素の割合が陰イオン元素の割合よりも少なくなるため、陽極に電子を放出して高い酸化状態の化合物になる。

10

【0029】

これにより、記録層は、低抵抗状態、例えば、電気抵抗率が $10^3 \cdot \text{cm}$ の状態になる。

【0030】

これがセット動作である。

【0031】

低抵抗状態の記録層に電流を与えると、低抵抗のために低電位差であっても大電流が流れることになるが、このときに発生するジュール熱は、記録層の温度を上昇させる。

【0032】

先ほどのセット動作によって引き上げられた高エネルギー準安定状態から、熱エネルギーにより、再びセット前の低エネルギー安定状態である絶縁体（高抵抗状態）に戻るようになる。

20

【0033】

これがリセット動作である。

【0034】

ここで、上述のような記録層の抵抗変化に際して、導電性酸化物層の電気抵抗率は、変化しないのが好ましいが、導電性酸化物層の電気抵抗率を記録層の電気抵抗率の最小値よりも十分に小さくしておけば、導電性酸化物層の電気抵抗率が変化しても何ら問題はない。

【0035】

本発明の導電性酸化物層を有する情報記録再生装置においては、原理的にはPbpsi（Petabit per square inch）級を実現でき、さらに大幅なライトディスク耐性の改善を実現できる。

30

【0036】

3. 基本構造

図1は、本発明の前提となる記録部の構造を示している。

11は電極層、12は記録層、13Aは電極層（又は保護層）、14はメタル層である。大きな白丸は、陰イオン典型元素（酸素イオン）、小さな黒丸は、陽イオン遷移元素（母体陽イオン）Y、小さな白丸は、拡散イオンとしての典型元素（陽イオン）Xである。

【0037】

記録層12は、例えば、スピネル構造の ZnMn_2O_4 であり、この場合、Znが拡散イオンとしての典型元素、Mnが陽イオン遷移元素、Oが陰イオン典型元素に相当する。

40

【0038】

記録層12に電圧を印加し、記録層12内に電位勾配を発生させると、陽イオンXの一部が結晶中を移動する。ここで、本発明の例では、記録層12を絶縁体（高抵抗状態相）とし、電位勾配により記録層12を相変化させ、記録層12に導電性を持たせる（低抵抗状態相）ことにより情報の記録を行う。例えば、電極層13Aの電位が電極層11の電位よりも相対的に低い状態を作る。電極層11を固定電位（例えば、接地電位）とすれば、電極層13Aに負の電位を与えればよい。

【0039】

50

この時、記録層12内の陽イオンXの一部が電極層(陰極)13A側に移動し、記録層(結晶)12内の陽イオンXが酸素イオンに対して相対的に減少する。電極層13A側に移動した陽イオンXは、電極層13Aから電子を受け取り、メタルであるX原子として析出してメタル層14を形成する。

【0040】

記録層12の内部では、酸素イオンが過剰となり、拡散せずに残された陽イオンYの価数を上昇させる。このとき、その価数があがったときに電気抵抗が減少するように陽イオンXを選択すると、メタル層14、記録層12内ともに陽イオンXの移動により電気抵抗が減少するので、記録層12全体として低抵抗状態相へと相変化することにより、情報記録(セット動作)が完了する。

10

【0041】

また、メタル層14を有する記録層12を大電流パルスによりジュール加熱して記録層12の酸化還元反応を促進させる。大電流パルス遮断後の残留熱によりメタル層14中のX原子の一部が電極層13Aに電子を放出し、陽イオンXとして記録層12の結晶中の空隙サイトに配置されるため、記録層12は絶縁体に変化する(リセット動作)。

【0042】

そこで、本発明の例では、記録層12及びメタル層14の初期状態を導電体(低抵抗状態相)とし、大電流パルスのジュール加熱により記録層12を相変化させ、記録層12に絶縁性を持たせる(高抵抗状態相)。

【0043】

記録層12内部では、陽イオンXが入り込むため、酸素イオンが欠損状態になることにより、記録層12内の陽イオンYの価数を減少させる。

20

【0044】

以上の過程は、一種の電気分解であり、電極層(陽極)11側では電気化学的酸化により酸化剤が生じ、電極層(陰極)13A側では電気化学的還元により還元剤が生じた、と考えることができる。

【0045】

この動作原理を実用化するには、室温でリセット動作が生じないこと(十分に長いリテンション時間の確保)と、リセット動作の消費電力が十分に小さいことを確認しなければならない。

30

【0046】

前者に対しては、陽イオンXの価数を2価以上にすることで対応できる。これにより室温で、かつ電位勾配がない状態での陽イオンXの移動を妨げることができる。

【0047】

また、後者に対しては、結晶格子の崩れが発生しないので、記録層12内を移動する陽イオンXの移動パスを見つけ出すことにより対応できる。

【0048】

拡散陽イオンXに関して説明する。

【0049】

前述のように、記録層12の空隙サイトに拡散陽イオンXを配置させるため、拡散陽イオンXが2価であると、拡散陽イオンXの拡散と、熱安定性が同時に満たされるので、拡散陽イオンXは2価であることが好ましい。拡散陽イオンXとしては、Zn、Cd、Hg、Mg、Ca、Sr、Cu、Ni、Co、Fe、Mn、Cr、Vを用いることが好ましい。

40

【0050】

また、セット動作後の電極層(陽極)11側には酸化剤が生じるため、電極層11は、酸化され難い材料(例えば、電気伝導性窒化物、電気伝導性酸化物など)から構成されることが好ましい。また、このような材料としては、イオン伝導性を有しないものがよい。

【0051】

そのような材料としては、以下に示されるものがあり、その中でも、電気伝導率の良さなどを加味した総合的性能の点から、 LaNiO_3 は、最も好ましい材料とすることができる。

50

【 0 0 5 2 】

(a) MN

Mは、Ti, Zr, Hf, V, Nb, Ta のグループから選択される少なくとも1種類の元素である。Nは、窒素である。

【 0 0 5 3 】

(b) MO_x

Mは、Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os, Pt のグループから選択される少なくとも1種類の元素である。モル比xは、1 x 4を満たすものとする。

【 0 0 5 4 】

(c) AMO_3

Aは、La, K, Ca, Sr, Ba, Ln(Lanthanide) のグループから選択される少なくとも1種類の元素である。

【 0 0 5 5 】

Mは、Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os, Pt のグループから選択される少なくとも1種類の元素である。

【 0 0 5 6 】

Oは、酸素である。

【 0 0 5 7 】

(d) A_2MO_4

Aは、K, Ca, Sr, Ba, Ln(Lanthanide) のグループから選択される少なくとも1種類の元素である。

【 0 0 5 8 】

Mは、Ti, V, Cr, Mn, Fe, Co, Ni, Cu, Zr, Nb, Mo, Ru, Rh, Pd, Ag, Hf, Ta, W, Re, Ir, Os, Pt のグループから選択される少なくとも1種類の元素である。

【 0 0 5 9 】

Oは、酸素である。

【 0 0 6 0 】

また、セット動作後の保護層(陰極)13側には還元剤が生じるため、保護層13としては、記録層12が大気と反応することを防止する機能を持っていることが好ましい。

【 0 0 6 1 】

そのような材料としては、例えば、アモルファスカーボン、ダイヤモンドライクカーボン、 SnO_2 などの半導体がある。

【 0 0 6 2 】

電極層13Aは、記録層12を保護する保護層として機能させてもよいし、電極層13Aの代わりに保護層を設けてもよい。この場合、保護層は、絶縁体でもよいし、導電体でもよい。

【 0 0 6 3 】

また、リセット動作において記録層12の加熱を効率よく行うために、陰極側、ここでは、電極層13A側に、ヒータ層(抵抗率が約 10^{-5} cm以上の材料)を設けてもよい。

【 0 0 6 4 】

また、記録層12のイオン拡散パスの方向を記録層12の膜面に対して垂直に配向制御させるために、電極層/記録層の下地層として M_3N_4 、 M_3N_5 、 MN_2 、 M_4O_7 、 MO_2 、 M_2O_5 で表される材料(MはSi、Ge、Sn、Zr、Hf、Nb、Ta、Mo、W、Ce、Tbから選ばれる少なくとも1種類の元素)を有することが好ましい。

【 0 0 6 5 】

上述の動作は、記録層12の初期状態がメタル状態である一例を示したが、記録層12の初期状態が絶縁体状態である場合にも同様に適用される。

【 0 0 6 6 】

次に、本発明の例に係わる記録部の基本構造について説明する。

10

20

30

40

50

【 0 0 6 7 】

図 2 は、第一の基本構造を示している。

記録層は、拡散イオンとしての典型元素 (typical element) TE を含み、典型元素 TE の移動により異なる電気抵抗率の 2 以上の状態をとる。記録層は、例えば、 ZnMn_2O_4 である。

【 0 0 6 8 】

電極層は、記録層の一端に配置され、記録層に電圧又は電流を与えるために設けられる。

【 0 0 6 9 】

そして、電極層は、記録層に接する領域 X において記録層内の典型元素 TE の濃度よりも高い濃度の典型元素 TE を添加物 (ドーパント) として含む。電極層の、記録層に接する領域 X は、記録層内の元素の拡散を防止する拡散防止機能を有する。

10

【 0 0 7 0 】

従って、記録層/電極層を形成した後にポストアニール処理 (熱処理) を行っても、記録層内の拡散イオンとしての典型元素 TE が電極層に拡散せず、ポストアニール処理の前後において記録層内の拡散イオンとしての典型元素 TE の濃度を一定に保つことができる。

【 0 0 7 1 】

従って、上述のセット/リセット動作を安定的に行うことが可能になる。

【 0 0 7 2 】

図 3 及び図 4 は、比較例としての構造を示している。

図 3 は、ポストアニール処理前の拡散イオンとしての典型元素 TE の濃度分布であり、図 4 は、ポストアニール処理後の拡散イオンとしての典型元素 TE の濃度分布である。

20

【 0 0 7 3 】

比較例では、図 3 に示すように、ポストアニール処理前において、記録層内に拡散イオンとしての典型元素 TE が均一に含まれており、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内に、拡散イオンとしての典型元素 TE の濃度のピークを有しない。

【 0 0 7 4 】

従って、図 4 に示すように、ポストアニール処理後においては、記録層内の拡散イオンとしての典型元素 TE がほとんど全て電極層内に拡散してしまうため、上述のセット/リセット動作を安定的に行うことができない。

30

【 0 0 7 5 】

図 2 に示す第一の基本構造では、ポストアニール処理時に、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内に存在する拡散イオンとしての典型元素 TE が電極層内に多少拡散する。しかし、それにより拡散イオンとしての典型元素 TE の濃度プロファイルが大きく変わることはなく、ポストアニール処理後においても、電極層の、記録層に接する領域内、又は、記録層の、電極層に接する領域内に、拡散イオンとしての典型元素 TE の濃度のピークを有する。

【 0 0 7 6 】

即ち、第一の基本構造では、比較例とは異なり、ポストアニール処理前後において、記録層内の拡散イオンとしての典型元素 TE の濃度分布は変わらない。

40

【 0 0 7 7 】

従って、既に述べたように、上述のセット/リセット動作を安定的に行うことが可能になる。

【 0 0 7 8 】

図 5 は、第二の基本構造を示している。

記録層は、拡散イオンとしての典型元素 TE を含み、典型元素 TE の移動により異なる電気抵抗率の 2 以上の状態をとる。記録層は、例えば、 ZnMn_2O_4 である。

【 0 0 7 9 】

電極層は、記録層の一端に配置され、記録層に電圧又は電流を与えるために設けられる。

50

【0080】

そして、記録層の、電極層に接する領域Xは、記録層のその他の領域よりも、高い濃度の拡散イオンとしての典型元素TEを含む。即ち、記録層の、電極層に接する領域Xは、記録層のその他の領域とは組成が異なる組成相違記録層となる。この電極層の、記録層に接する領域Xは、記録層内の元素の拡散を防止する拡散防止機能を有する。

【0081】

この場合も、第一の基本構造と同様に、記録層/電極層を形成した後にポストアニール処理（熱処理）を行っても、記録層内の拡散イオンとしての典型元素TEが電極層に拡散せず、ポストアニール処理の前後において記録層内の拡散イオンとしての典型元素TEの濃度を一定に保つことができる。

10

【0082】

従って、上述のセット/リセット動作を安定的に行うことが可能になる。

【0083】

図6は、第三の基本構造を示している。

第三の基本構造が上述の第一及び第二の基本構造と異なる点は、記録層の一端及び他端にそれぞれ電極層が配置されている点にある。

【0084】

記録層は、拡散イオンとしての典型元素TEを含み、典型元素TEの移動により異なる電気抵抗率の2以上の状態をとる。記録層は、例えば、 $ZnMn_2O_4$ である。

【0085】

第一及び第二の電極層は、記録層を挟み込み、典型元素TEの移動のために記録層に電圧又は電流を与えるために設けられる。

20

【0086】

第一の電極層と記録層との界面付近における典型元素の濃度分布及び第二の電極層と記録層との界面付近における典型元素の濃度分布の少なくとも一つは、図2（第一の基本構造）又は図5（第二の基本構造）に示す濃度分布と同じに設定される。

【0087】

ここで、二つの界面の少なくとも一つに図2又は図5の濃度分布を適用したのは、電極を構成する材料によっては、記録層内の拡散イオンとしての典型元素が電極層内に拡散し難くなることもあるからである。

30

【0088】

第一及び第二の電極層が同じ材料から構成され、典型元素が第一及び第二の電極層内に拡散する恐れがある場合には、当然に、二つの界面のそれぞれに図2又は図5の濃度分布を適用するのが好ましい。

【0089】

4. 実施形態

次に、最良と思われるいくつかの実施形態について説明する。

以下では、本発明の例を、プローブ型固体メモリに適用した場合とクロスポイント型固体メモリに適用した場合の2つについて説明する。

【0090】

(1) プローブ型固体メモリ

A. 構造

図7及び図8は、本発明の例に係わるプローブ型固体メモリを示している。

【0091】

半導体基板20上には、電極層21が配置され、電極層21上には、データエリアとサーボエリアとを有する記録部22が配置される。記録部（記録媒体）22は、例えば、図2に示す記録層12から構成される。記録部22は、半導体基板20の中央部にベタに形成される。

【0092】

サーボエリアは、半導体基板20の縁に沿って配置される。

50

【 0 0 9 3 】

データエリア及びサーボエリアは、複数のブロックから構成される。データエリア上及びサーボエリア上には、複数のブロックに対応して複数のプローブ 2 4 が配置される。複数のプローブ 2 4 の各々は、先鋭化された形状を有する。

【 0 0 9 4 】

複数のプローブ 2 4 は、プローブアレイを構成し、半導体基板 2 3 の一面側に形成される。複数のプローブ 2 4 は、MEMS 技術を利用することにより、半導体基板 2 3 の一面側に容易に形成できる。

【 0 0 9 5 】

データエリア上のプローブ 2 4 の位置は、サーボエリアから読み出されるサーボバースト信号により制御される。具体的には、ドライバ 2 7 により、半導体基板 2 0 を X 方向に往復運動させ、複数のプローブ 2 4 の Y 方向の位置制御を行うことにより、アクセス動作を実行する。

10

【 0 0 9 6 】

尚、ブロックごとに記録媒体を独立に形成し、記録媒体がハードディスクのように円形で回転するような構造とし、複数のプローブ 2 4 の各々を、記録媒体の半径方向、例えば、X 方向に移動させるようにしてもよい。

【 0 0 9 7 】

複数のプローブ 2 4 は、それぞれ、記録/消去ヘッドとしての機能及び再生ヘッドとしての機能を有する。マルチプレクスドライバ 2 5, 2 6 は、記録、再生及び消去時に、複数のプローブ 2 4 に対して所定の電圧を供給する。

20

【 0 0 9 8 】

B. 記録/再生動作

図 7 及び図 8 のプローブ型固体メモリの記録/再生動作について説明する。

【 0 0 9 9 】

図 9 は、記録動作(セット動作)について示している。

記録部(記録媒体) 2 2 は、半導体チップ 2 0 上の電極層 2 1 上に形成される。記録部 2 2 は、保護層 1 3 B により覆われる。

【 0 1 0 0 】

情報記録は、プローブ 2 4 の先端を保護層 1 3 B の表面に接触させて、記録部(記録媒体) 2 2 の記録単位 3 0 に電圧パルスを印加し、記録部 2 2 の記録単位 3 0 内に電位勾配を発生させることにより行う。本例では、プローブ 2 4 の電位が電極層 2 1 の電位よりも相対的に低い状態を作る。電極層 2 1 を固定電位(例えば、接地電位)とすれば、プローブ 2 4 に負電位を与えればよい。

30

【 0 1 0 1 】

電圧パルスは、例えば、電子発生源又はホットエレクトロン源を使用し、プローブ 2 4 から電極層 2 1 に向かって電子を放出することにより発生させてもよい。

【 0 1 0 2 】

この時、例えば、図 1 0 に示すように、記録層 1 2 の記録単位 3 0 では、拡散イオンの一部がプローブ(陰極) 2 4 側に移動し、結晶内の拡散イオンが陰イオンに対して相対的に減少する。また、プローブ 2 4 側に移動した拡散イオンは、プローブ 2 4 から電子を受け取ってメタルとして析出する。

40

【 0 1 0 3 】

記録層 1 2 の記録単位 3 0 では、陰イオンが過剰となり、結果的に、記録層 1 2 内に残された遷移元素イオンの価数を上昇させる。つまり、記録層 1 2 の記録単位 3 0 は、相変化によるキャリアの注入により電子伝導性を有するようになるため、情報記録(セット動作)が完了する。

【 0 1 0 4 】

尚、情報記録のための電圧パルスは、プローブ 2 4 の電位が電極層 2 1 の電位よりも相対的に高い状態を作ることにより発生させることもできる。

50

【0105】

本例のプローブ型固体メモリによれば、ハードディスクと同様に、記録媒体の記録単位30に情報記録を行うことができると共に、新規な記録材料を採用することにより、従来のハードディスクや半導体メモリよりも高記録密度が実現できる。

【0106】

図11は、再生動作について示している。

再生動作に関しては、電圧パルス記録層12の記録単位30に流し、記録層12の記録単位30の抵抗値を検出することにより行う。但し、電圧パルスは、記録層12の記録単位30を構成する材料が相変化を起こさない程度の微小な値とする。

【0107】

例えば、センスアンプS/Aにより発生した読み出し電流をプローブ24から記録層12の記録単位30に流し、センスアンプS/Aにより記録単位30の抵抗値を測定する。既に説明した新材料を採用すると、高抵抗状態と低抵抗状態との抵抗の比は、 10^3 以上を確保できる。

【0108】

尚、再生動作では、記録媒体上をプローブ24により走査(スキャン)することで、連続再生が可能となる。

【0109】

消去(リセット)動作に関しては、記録層12の記録単位30を大電流パルスによりジュール加熱して、記録層12の記録単位30における酸化還元反応を促進させることにより行う。或いは、セット時とは逆向きの電圧パルスを記録層12に印加することによっても行うことができる。

【0110】

消去動作は、記録単位30ごとに行うこともできるし、複数の記録単位30又はブロック単位で行うこともできる。

【0111】

C. まとめ

このようなプローブ型固体メモリによれば、現在のハードディスクやフラッシュメモリよりも高記録密度及び低消費電力を実現できる。

【0112】

(2) クロスポイント型固体メモリ

A. 構造

図12は、本発明の例に係わるクロスポイント型固体メモリを示している。

【0113】

ワード線 WL_{i-1} , WL_i , WL_{i+1} は、X方向に延び、ビット線 BL_{j-1} , BL_j , BL_{j+1} は、Y方向に延びる。

【0114】

ワード線 WL_{i-1} , WL_i , WL_{i+1} の一端は、選択スイッチとしてのMOSトランジスタRSWを経由してワード線ドライバ&デコーダ31に接続され、ビット線 BL_{j-1} , BL_j , BL_{j+1} の一端は、選択スイッチとしてのMOSトランジスタCSWを経由してビット線ドライバ&デコーダ&読み出し回路32に接続される。

【0115】

MOSトランジスタRSWのゲートには、1本のワード線(ロウ)を選択するための選択信号 R_{i-1} , R_i , R_{i+1} が入力され、MOSトランジスタCSWのゲートには、1本のビット線(カラム)を選択するための選択信号 C_{j-1} , C_j , C_{j+1} が入力される。

【0116】

メモリセル33は、ワード線 WL_{i-1} , WL_i , WL_{i+1} とビット線 BL_{j-1} , BL_j , BL_{j+1} との交差部に配置される。いわゆるクロスポイント型セルアレイ構造である。

10

20

30

40

50

【0117】

メモリセル33には、記録/再生時における回り込み電流(sneak current)を防止するためのダイオード34が付加される。

【0118】

図13は、図12のクロスポイント型固体メモリのメモリセルアレイ部の構造を示している。

【0119】

半導体チップ30上には、ワード線 WL_{i-1} 、 WL_i 、 WL_{i+1} とビット線 BL_{j-1} 、 BL_j 、 BL_{j+1} が配置され、これら配線の交差部にメモリセル33及びダイオード34が配置される。

10

【0120】

このようなクロスポイント型セルアレイ構造の特長は、メモリセル33に個別にMOSトランジスタを接続する必要がないため、高集積化に有利な点にある。例えば、図14及び図15に示すように、メモリセル33を積み重ねて、メモリセルアレイを3次元構造にすることも可能である。

【0121】

メモリセル33の構造例を説明する。

【0122】

図16は、メモリセルの第一例を示している。

ワード線 WL_i 上にダイオード34が形成され、ダイオード34上にメモリセル33が形成される。メモリセル33は、電極層11A/記録層12/電極層11Bのスタック構造を有する。メモリセル33上にビット線 BL_j が形成される。

20

【0123】

電極層11Bは、添加物(ドーパント)として、記録層12内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)を含む。また、その量(濃度)は、記録層12内の亜鉛(Zn)の量(濃度)よりも高い。

【0124】

図17は、メモリセルの第二例を示している。

ワード線 WL_i 上にダイオード34が形成され、ダイオード34上にメモリセル33が形成される。メモリセル33は、電極層11A/記録層12/電極層11Bのスタック構造を有する。さらに、記録層12は、電極層11Bに接する領域に存在する組成相違記録層12Bとその他の領域に存在する記録層本体12Aとから構成される。メモリセル33上にビット線 BL_j が形成される。

30

【0125】

記録層本体12Aと組成相違記録層12Bとは、同一の材料から構成され、両者の相違は、それらを構成する元素の組成比のみである。例えば、記録層本体12Aは、 $ZnMn_2O_4$ であり、組成相違記録層12Bは、 $ZnMnO_3$ である。

【0126】

但し、組成相違記録層12B内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)の量(濃度)は、記録層本体12A内の亜鉛(Zn)の量(濃度)よりも高い。

40

【0127】

図18は、メモリセルの第三例を示している。

第三例は、第一例と第二例とを組み合わせた構造を有する。

【0128】

ワード線 WL_i 上にダイオード34が形成され、ダイオード34上にメモリセル33が形成される。メモリセル33は、電極層11A/記録層12/電極層11Bのスタック構造を有する。さらに、記録層12は、電極層11Bに接する領域に存在する組成相違記録層12Bとその他の領域に存在する記録層本体12Aとから構成される。メモリセル33上にビット線 BL_j が形成される。

【0129】

50

記録層本体 1 2 A と組成相違記録層 1 2 B とは、同一の材料から構成され、両者の相違は、それらを構成する元素の組成比のみである。例えば、記録層本体 1 2 A は、 $ZnMn_2O_4$ であり、組成相違記録層 1 2 B は、 $ZnMnO_3$ である。

【 0 1 3 0 】

但し、組成相違記録層 1 2 B 内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)の量(濃度)は、記録層本体 1 2 A 内の亜鉛(Zn)の量(濃度)よりも高い。

【 0 1 3 1 】

また、電極層 1 1 B は、添加物(ドーパント)として、記録層 1 2 内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)を含む。また、その量(濃度)は、記録層本体 1 2 A 内の亜鉛(Zn)の量(濃度)よりも高い。

10

【 0 1 3 2 】

図 1 9 は、メモリセルの第四例を示している。

第四例は、第一例の応用例であり、その特徴は、記録層 1 2 の両端に存在する電極層 1 1 A , 1 1 B 内に、添加物(ドーパント)として、記録層 1 2 内の拡散イオンとしての典型元素を含ませた点にある。

【 0 1 3 3 】

ワード線 WL_i 上にダイオード 3 4 が形成され、ダイオード 3 4 上にメモリセル 3 3 が形成される。メモリセル 3 3 は、電極層 1 1 A / 記録層 1 2 / 電極層 1 1 B のスタック構造を有する。メモリセル 3 3 上にビット線 BL_j が形成される。

【 0 1 3 4 】

20

電極層 1 1 A , 1 1 B は、添加物(ドーパント)として、記録層 1 2 内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)を含む。また、その量(濃度)は、記録層 1 2 内の亜鉛(Zn)の量(濃度)よりも高い。

【 0 1 3 5 】

図 2 0 は、メモリセルの第五例を示している。

第五例は、第二例の応用例であり、その特徴は、記録層本体 1 2 A の両端にそれぞれ組成相違記録層 1 2 A , 1 2 B を配置した点にある。

【 0 1 3 6 】

ワード線 WL_i 上にダイオード 3 4 が形成され、ダイオード 3 4 上にメモリセル 3 3 が形成される。メモリセル 3 3 は、電極層 1 1 A / 記録層 1 2 / 電極層 1 1 B のスタック構造を有する。さらに、記録層 1 2 は、電極層 1 1 B に接する領域に存在する組成相違記録層 1 2 B、電極層 1 1 A に接する領域に存在する組成相違記録層 1 2 C、及び、その他の領域に存在する記録層本体 1 2 A から構成される。メモリセル 3 3 上にビット線 BL_j が形成される。

30

【 0 1 3 7 】

記録層本体 1 2 A と組成相違記録層 1 2 B , 1 2 C とは、同一の材料から構成され、両者の相違は、それらを構成する元素の組成比のみである。例えば、記録層本体 1 2 A は、 $ZnMn_2O_4$ であり、組成相違記録層 1 2 B , 1 2 C は、 $ZnMnO_3$ である。

【 0 1 3 8 】

但し、組成相違記録層 1 2 B , 1 2 C 内の拡散イオンとしての典型元素、即ち、亜鉛(Zn)の量(濃度)は、記録層本体 1 2 A 内の亜鉛(Zn)の量(濃度)よりも高い。

40

【 0 1 3 9 】

また、二つの組成相違記録層 1 2 B , 1 2 C の組成比は、異なってもよい。

【 0 1 4 0 】

ところで、メモリセル 3 3 は、1 ビット以上のデータを記憶する。また、ダイオード 3 4 は、ワード線 WL_i とメモリセル 3 3 との間ではなく、ビット線 BL_j とメモリセル 3 3 との間に配置してもよい。

【 0 1 4 1 】

尚、ワード線 WL_i とダイオード 3 4 との間、及び、メモリセル 3 3 とビット線 BL_j との間の少なくとも 1 つにバリアメタルを配置してもよい。

50

【 0 1 4 2 】

また、ダイオード 3 4 は、電圧の向きのみによってセット / リセット動作を行う場合には省略するのが好ましい。

【 0 1 4 3 】

B. 記録 / 再生動作

図 1 2、図 1 3 及び図 1 6 を用いて記録 / 再生動作を説明する。

ここでは、点線 A で囲んだメモリセル 3 3 を選択し、これについて記録 / 再生動作を実行するものとする。

【 0 1 4 4 】

情報記録（セット動作）は、選択されたメモリセル 3 3 に電圧を印加し、そのメモリセル 3 3 内に電位勾配を発生させて電流パルスを送ればよい。例えば、ワード線 $W L_i$ の電位がビット線 $B L_j$ の電位よりも相対的に低い状態を作る。ビット線 $B L_j$ を固定電位（例えば、接地電位）とすれば、ワード線 $W L_i$ に負電位を与えればよい。

10

【 0 1 4 5 】

この時、点線 A で囲まれた選択されたメモリセル 3 3 の記録層 1 2 内では、拡散イオンの一部がワード線（陰極） $W L_i$ 側に移動し、記録層 1 2 内の拡散イオンが陰イオンに対して相対的に減少する。また、ワード線 $W L_i$ 側に移動した拡散イオンは、ワード線 $W L_i$ から電子を受け取ってメタルとして析出する。

【 0 1 4 6 】

点線 A で囲まれた選択されたメモリセル 3 3 の記録層 1 2 では、陰イオンが過剰となり、結果的に、記録層 1 2 内における遷移元素イオンの価数を上昇させる。つまり、点線 A で囲まれた選択されたメモリセル 3 3 は、相変化によるキャリアの注入により電子伝導性を有するようになるため、情報記録（セット動作）が完了する。

20

【 0 1 4 7 】

尚、情報記録時には、非選択のワード線 $W L_{i-1}$ 、 $W L_{i+1}$ 及び非選択のビット線 $B L_{j-1}$ 、 $B L_{j+1}$ については、全て同電位にバイアスしておくことが好ましい。

【 0 1 4 8 】

また、情報記録前のスタンバイ時には、全てのワード線 $W L_{i-1}$ 、 $W L_i$ 、 $W L_{i+1}$ 及び全てのビット線 $B L_{j-1}$ 、 $B L_j$ 、 $B L_{j+1}$ をプリチャージしておくことが好ましい。

30

【 0 1 4 9 】

また、情報記録のための電圧パルスは、ワード線 $W L_i$ の電位がビット線 $B L_j$ の電位よりも相対的に高い状態を作ることにより発生させてもよい。

【 0 1 5 0 】

消去（リセット）動作は、選択されたメモリセル 3 3 に大電流パルスを送ることにより発生するジュール熱とその残留熱を利用するため、例えば、ワード線 $W L_i$ の電位をビット線 $B L_j$ の電位よりも相対的に高くする。ビット線 $B L_j$ を固定電位（例えば、接地電位）とすれば、ワード線 $W L_i$ に正の電位を与えればよい。

【 0 1 5 1 】

この時、点線 A で囲まれた選択されたメモリセル 3 3 の記録層 1 2 内に陽イオンの一部が移動する。このため、導電性酸化層 1 5 内の陽イオン（遷移元素）の価数が増大し、記録層 1 2 内の陽イオン（遷移元素）の価数が減少する。

40

【 0 1 5 2 】

その結果、メモリセル 3 3 は、低抵抗状態から高抵抗状態に変化し、リセット動作（消去）が完了する。

【 0 1 5 3 】

ここで、消去動作は、以下の方法により行うこともできる。

【 0 1 5 4 】

但し、この場合には、上述したように、図 1 2、図 1 3 及び図 1 6 の半導体メモリからダイオード 3 4 を取り除くことが好ましい。

50

【 0 1 5 5 】

例えば、ワード線 WL_i の電位をビット線 BL_j の電位よりも相対的に低くする。ビット線 BL_j を固定電位（例えば、接地電位）とすれば、ワード線 WL_i に負の電位を与えればよい。

【 0 1 5 6 】

この時、点線Aで囲まれた選択されたメモリセル33では、導電性酸化物層15内の陽イオンの一部が記録層12内に移動する。このため、導電性酸化物層15内の陽イオン（遷移元素）の価数が増大し、記録層12内の陽イオン（遷移元素）の価数が減少する。

【 0 1 5 7 】

その結果、メモリセル33は、低抵抗状態から高抵抗状態に変化し、リセット動作（消去）が完了する。

10

【 0 1 5 8 】

尚、消去時にも、非選択のワード線 WL_{i-1} 、 WL_{i+1} 及び非選択のビット線 BL_{j-1} 、 BL_{j+1} については、全て同電位にバイアスしておくことが好ましい。

【 0 1 5 9 】

また、消去前のスタンバイ時には、全てのワード線 WL_{i-1} 、 WL_i 、 WL_{i+1} 及び全てのビット線 BL_{j-1} 、 BL_j 、 BL_{j+1} をプリチャージしておくことが好ましい。

【 0 1 6 0 】

読み出し動作は、電流パルス点を点線Aで囲まれた選択されたメモリセル33に流し、そのメモリセル33の抵抗値を検出することにより行う。但し、電流パルスは、メモリセル33を構成する材料が抵抗変化を起こさない程度の微小な値とすることが必要である。

20

【 0 1 6 1 】

例えば、読み出し回路により発生した読み出し電流（電流パルス）をビット線 BL_j から点線Aで囲まれたメモリセル33に流し、読み出し回路によりそのメモリセル33の抵抗値を測定する。既に説明した新材料を採用すれば、セット/リセット状態の抵抗値の差は、 10^3 以上を確保できる。

【 0 1 6 2 】

C. まとめ

このようなクロスポイント型固体メモリによれば、現在のハードディスクやフラッシュメモリよりも高記録密度及び低消費電力を実現できる。

30

【 0 1 6 3 】

(3) その他

本実施形態では、プローブ型固体メモリとクロスポイント型固体メモリの2つについて説明したが、本発明の例で提案する材料及び原理を、現在のハードディスクやDVDなどの記録媒体に適用することも可能である。

【 0 1 6 4 】

5. フラッシュメモリへの適用

(1) 構造

本発明の例は、フラッシュメモリに適用することも可能である。

40

【 0 1 6 5 】

図21は、フラッシュメモリのメモリセルを示している。

【 0 1 6 6 】

フラッシュメモリのメモリセルは、MIS (metal-insulator-semiconductor) トランジスタから構成される。

【 0 1 6 7 】

半導体基板41の表面領域には、拡散層42が形成される。拡散層42の間のチャネル領域上には、ゲート絶縁層43が形成される。ゲート絶縁層43上には、本発明に係わる記録部(ReRAM: Resistive RAM)44が形成される。記録部44上には、コントロールゲート電極45が形成される。

50

【 0 1 6 8 】

半導体基板 4 1 は、ウェル領域でもよく、また、半導体基板 4 1 と拡散層 4 2 とは、互いに逆の導電性を有する。コントロールゲート電極 4 5 は、ワード線となり、例えば、導電性ポリシリコンから構成される。

【 0 1 6 9 】

記録部 4 4 は、例えば、図 2 の記録層から構成され、コントロールゲート電極 4 5 は、例えば、図 2 の電極層から構成される。

【 0 1 7 0 】

(2) 基本動作

図 2 1 を用いて基本動作について説明する。

セット（書き込み）動作は、コントロールゲート電極 4 5 に電位 V_1 を与え、半導体基板 4 1 に電位 V_2 を与えることにより実行する。

【 0 1 7 1 】

電位 V_1 , V_2 の差は、記録部 4 4 が相変化又は抵抗変化するのに十分な大きさであることが必要であるが、その向きについては、特に、限定されない。

【 0 1 7 2 】

即ち、 $V_1 > V_2$ 及び $V_1 < V_2$ のいずれでもよい。

【 0 1 7 3 】

例えば、初期状態（リセット状態）において、記録部 4 4 が絶縁体（抵抗大）であると仮定すると、実質的にゲート絶縁層 4 3 が厚くなったことになるため、メモリセル（M I S トランジスタ）の閾値は、高くなる。

【 0 1 7 4 】

この状態から電位 V_1 , V_2 を与えて記録部 4 4 を導電体（抵抗小）に変化させると、実質的にゲート絶縁層 4 3 が薄くなったことになるため、メモリセル（M I S トランジスタ）の閾値は、低くなる。

【 0 1 7 5 】

尚、電位 V_2 は、半導体基板 4 1 に与えたが、これに代えて、メモリセルのチャネル領域に拡散層 4 2 から電位 V_2 を転送するようにしてもよい。

【 0 1 7 6 】

リセット（消去）動作は、コントロールゲート電極 4 5 に電位 V_1' を与え、拡散層 4 2 の一方に電位 V_3 を与え、拡散層 4 2 の他方に電位 V_4 ($< V_3$) を与えることにより実行する。

【 0 1 7 7 】

電位 V_1' は、セット状態のメモリセルの閾値を越える値にする。

【 0 1 7 8 】

この時、メモリセルは、オンになり、電子が拡散層 4 2 の他方から一方に向かって流れると共に、ホットエレクトロンが発生する。このホットエレクトロンは、ゲート絶縁層 4 3 を介して記録部 4 4 に注入されるため、記録部 4 4 の温度が上昇する。

【 0 1 7 9 】

これにより、記録部 4 4 は、導電体（抵抗小）から絶縁体（抵抗大）に変化するため、実質的にゲート絶縁層 4 3 が厚くなったことになり、メモリセル（M I S トランジスタ）の閾値は、高くなる。

【 0 1 8 0 】

このように、フラッシュメモリと類似した原理により、メモリセルの閾値を変えることができるため、フラッシュメモリの技術を利用して、本発明の例に係る情報記録再生装置を実用化できる。

【 0 1 8 1 】

(3) N A N D 型フラッシュメモリ

図 2 2 は、N A N D セルユニットの回路図を示している。図 2 3 は、本発明の例に係る N A N D セルユニットの構造を示している。

【 0 1 8 2 】

P型半導体基板41a内には、N型ウェル領域41b及びP型ウェル領域41cが形成される。P型ウェル領域41c内に、本発明の例に係るNANDセルユニットが形成される。

【 0 1 8 3 】

NANDセルユニットは、直列接続される複数のメモリセルMCからなるNANDストリングと、その両端に1つずつ接続される合計2つのセレクトゲートトランジスタSTとから構成される。

【 0 1 8 4 】

メモリセルMC及びセレクトゲートトランジスタSTは、同じ構造を有する。具体的には、これらは、N型拡散層42と、N型拡散層42の間のチャンネル領域上のゲート絶縁層43と、ゲート絶縁層43上の記録部(ReRAM)44と、記録部44上のコントロールゲート電極45とから構成される。

【 0 1 8 5 】

メモリセルMCの記録部44の状態(絶縁体/導電体)は、上述の基本動作により変化させることが可能である。これに対し、セレクトゲートトランジスタSTの記録部44は、セット状態、即ち、導電体(抵抗小)に固定される。

【 0 1 8 6 】

セレクトゲートトランジスタSTの1つは、ソース線SLに接続され、他の1つは、ビット線BLに接続される。

【 0 1 8 7 】

セット(書き込み)動作前には、NANDセルユニット内の全てのメモリセルは、リセット状態(抵抗大)になっているものとする。

【 0 1 8 8 】

セット(書き込み)動作は、ソース線SL側のメモリセルMCからビット線BL側のメモリセルに向かって1つずつ順番に行われる。

【 0 1 8 9 】

選択されたワード線(コントロールゲート電極)WLに書き込み電位としてV1(プラス電位)を与え、非選択のワード線WLに転送電位(メモリセルMCがオンになる電位)としてVpassを与える。

【 0 1 9 0 】

ソース線SL側のセレクトゲートトランジスタSTをオフ、ビット線BL側のセレクトゲートトランジスタSTをオンにし、ビット線BLから選択されたメモリセルMCのチャンネル領域にプログラムデータを転送する。

【 0 1 9 1 】

例えば、プログラムデータが“1”のときは、選択されたメモリセルMCのチャンネル領域に書き込み禁止電位(例えば、V1と同じ程度の電位)を転送し、選択されたメモリセルMCの記録部44の抵抗値が高い状態から低い状態に変化しないようにする。

【 0 1 9 2 】

また、プログラムデータが“0”のときは、選択されたメモリセルMCのチャンネル領域にV2(<V1)を転送し、選択されたメモリセルMCの記録部44の抵抗値を高い状態から低い状態に変化させる。

【 0 1 9 3 】

リセット(消去)動作では、例えば、全てのワード線(コントロールゲート電極)WLにV1'を与え、NANDセルユニット内の全てのメモリセルMCをオンにする。また、2つのセレクトゲートトランジスタSTをオンにし、ビット線BLにV3を与え、ソース線SLにV4(<V3)を与える。

【 0 1 9 4 】

この時、ホットエレクトロンがNANDセルユニット内の全てのメモリセルMCの記録部44に注入されるため、NANDセルユニット内の全てのメモリセルMCに対して一括

10

20

30

40

50

してリセット動作が実行される。

【0195】

読み出し動作は、選択されたワード線（コントロールゲート電極）WLに読み出し電位（プラス電位）を与え、非選択のワード線（コントロールゲート電極）WLには、メモリセルMCがデータ“0”、“1”によらず必ずオンになる電位を与える。

【0196】

また、2つのセレクトゲートトランジスタSTをオンにし、NANDストリングに読み出し電流を供給する。

【0197】

選択されたメモリセルMCは、読み出し電位が印加されると、それに記憶されたデータの値に応じてオン又はオフになるため、例えば、読み出し電流の変化を検出することにより、データを読み出すことができる。

10

【0198】

尚、図23の構造では、セレクトゲートトランジスタSTは、メモリセルMCと同じ構造を有しているが、例えば、図24に示すように、セレクトゲートトランジスタSTについては、記録部（記録層）を形成せずに、通常のMISトランジスタとすることも可能である。

【0199】

図25は、NAND型フラッシュメモリの変形例である。

【0200】

この変形例は、NANDストリングを構成する複数のメモリセルMCのゲート絶縁層がP型半導体層47に置き換えられている点に特徴を有する。

20

【0201】

高集積化が進み、メモリセルMCが微細化されると、電圧を与えていない状態で、P型半導体層47は、空乏層で満たされることになる。

【0202】

セット（書き込み）時には、選択されたメモリセルMCのコントロールゲート電極45にプラスの書き込み電位（例えば、3.5V）を与え、かつ、非選択のメモリセルMCのコントロールゲート電極45にプラスの転送電位（例えば、1V）を与える。

【0203】

この時、NANDストリング内の複数のメモリセルMCのP型ウェル領域41cの表面がP型からN型に反転し、チャンネルが形成される。

30

【0204】

そこで、上述したように、ビット線BL側のセレクトゲートトランジスタSTをオンにし、ビット線BLから選択されたメモリセルMCのチャンネル領域にプログラムデータ“0”を転送すれば、セット動作を行うことができる。

【0205】

リセット（消去）は、例えば、全てのコントロールゲート電極45にマイナスの消去電位（例えば、-3.5V）を与え、P型ウェル領域41c及びP型半導体層47に接地電位（0V）を与えれば、NANDストリングを構成する全てのメモリセルMCに対して一括して行うことができる。

40

【0206】

読み出し時には、選択されたメモリセルMCのコントロールゲート電極45にプラスの読み出し電位（例えば、0.5V）を与え、かつ、非選択のメモリセルMCのコントロールゲート電極45に、メモリセルMCがデータ“0”、“1”によらず必ずオンになる転送電位（例えば、1V）を与える。

【0207】

但し、“1”状態のメモリセルMCの閾値電圧 $V_{th}^{“1”}$ は、 $0V < V_{th}^{“1”} < 0.5V$ の範囲内にあるものとし、“0”状態のメモリセルMCの閾値電圧 $V_{th}^{“0”}$ は、 $0.5V < V_{th}^{“0”} < 1V$ の範囲内にあるものとする。

50

【0208】

また、2つのセレクトゲートトランジスタSTをオンにし、NANDストリングに読み出し電流を供給する。

【0209】

このような状態にすれば、選択されたメモリセルMCに記憶されたデータの値に応じてNANDストリングに流れる電流量が変わるため、この変化を検出することにより、データを読み出すことができる。

【0210】

尚、この変形例においては、P型半導体層47のホールドープ量がP型ウェル領域41cのそれよりも多く、かつ、P型半導体層47のフェルミレベルがP型ウェル領域41cのそれよりも0.5V程度深くなっていることが好ましい。

10

【0211】

これは、コントロールゲート電極45にプラスの電位を与えたときに、N型拡散層42間のP型ウェル領域41cの表面部分からP型からN型への反転が開始し、チャンネルが形成されるようにするためである。

【0212】

このようにすることで、例えば、書き込み時には、非選択のメモリセルMCのチャンネルは、P型ウェル領域41cとP型半導体層47の界面のみに形成され、読み出し時には、NANDストリング内の複数のメモリセルMCのチャンネルは、P型ウェル領域41cとP型半導体層47の界面のみに形成される。

20

【0213】

つまり、メモリセルMCの記録部44が導電体(セット状態)であっても、拡散層42とコントロールゲート電極45とが短絡することはない。

【0214】

(4) NOR型フラッシュメモリ

図26は、NORセルユニットの回路図を示している。図27は、本発明の例に係るNORセルユニットの構造を示している。

【0215】

P型半導体基板41a内には、N型ウェル領域41b及びP型ウェル領域41cが形成される。P型ウェル領域41c内に、本発明の例に係るNORセルが形成される。

30

【0216】

NORセルは、ビット線BLとソース線SLとの間に接続される1つのメモリセル(MIストラジスタ)MCから構成される。

【0217】

メモリセルMCは、N型拡散層42と、N型拡散層42の間のチャンネル領域上のゲート絶縁層43と、ゲート絶縁層43上の記録部(ReRAM)44と、記録部44上のコントロールゲート電極45とから構成される。

【0218】

メモリセルMCの記録部44の状態(絶縁体/導電体)は、上述の基本動作により変化させることが可能である。

40

【0219】

(5) 2トラ型フラッシュメモリ

図28は、2トラセルユニットの回路図を示している。図29は、本発明の例に係る2トラセルユニットの構造を示している。

【0220】

2トラセルユニットは、NANDセルユニットの特徴とNORセルの特徴とを併せ持った新たなセル構造として最近開発されたものである。

【0221】

P型半導体基板41a内には、N型ウェル領域41b及びP型ウェル領域41cが形成される。P型ウェル領域41c内に、本発明の例に係る2トラセルユニットが形成される

50

。

【0222】

2トラセルユニットは、直列接続される1つのメモリセルMCと1つのセレクトゲートトランジスタSTとから構成される。

【0223】

メモリセルMC及びセレクトゲートトランジスタSTは、同じ構造を有する。具体的には、これらは、N型拡散層42と、N型拡散層42の間のチャンネル領域上のゲート絶縁層43と、ゲート絶縁層43上の記録部(ReRAM)44と、記録部44上のコントロールゲート電極45とから構成される。

【0224】

メモリセルMCの記録部44の状態(絶縁体/導電体)は、上述の基本動作により変化させることが可能である。これに対し、セレクトゲートトランジスタSTの記録部44は、セット状態、即ち、導電体(抵抗小)に固定される。

【0225】

セレクトゲートトランジスタSTは、ソース線SLに接続され、メモリセルMCは、ビット線BLに接続される。

【0226】

メモリセルMCの記録部44の状態(絶縁体/導電体)は、上述の基本動作により変化させることが可能である。

【0227】

図29の構造では、セレクトゲートトランジスタSTは、メモリセルMCと同じ構造を有しているが、例えば、図30に示すように、セレクトゲートトランジスタSTについては、記録部(記録層)を形成せずに、通常のMISトランジスタとすることも可能である。

。

【0228】

6. むすび

本発明によれば、高記録密度及び低消費電力の不揮発性の情報記録再生装置を実現できる。

【0229】

本発明の例は、上述の実施形態に限定されるものではなく、その要旨を逸脱しない範囲で、各構成要素を変形して具体化できる。また、上述の実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を構成できる。例えば、上述の実施形態に開示される全構成要素から幾つかの構成要素を削除してもよいし、異なる実施形態の構成要素を適宜組み合わせてもよい。

【産業上の利用可能性】

【0230】

本発明の例に関わる情報記録再生装置よれば、極めて単純な仕組みであるにもかかわらず、従来技術では到達することのできない記録密度による情報記録を可能とすると同時に高速動作を実現することが可能になる。従って、本発明の例は、現在の不揮発性メモリの記録密度の壁を打ち破る次世代技術として産業上のメリットは多大である。

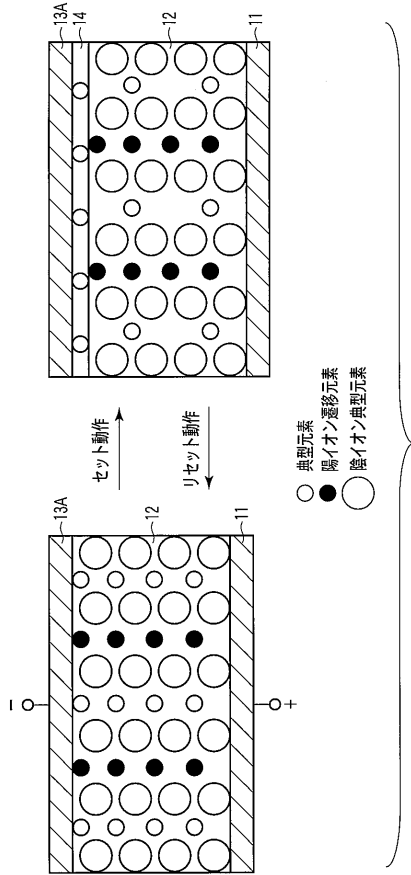
10

20

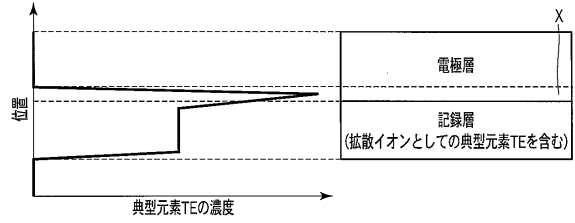
30

40

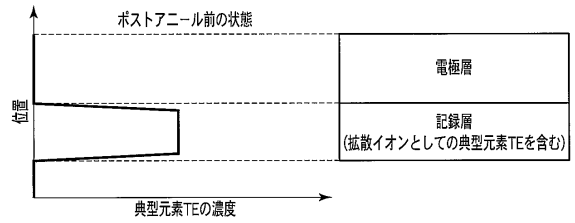
【図1】



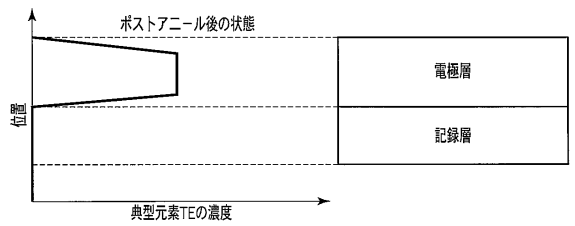
【図2】



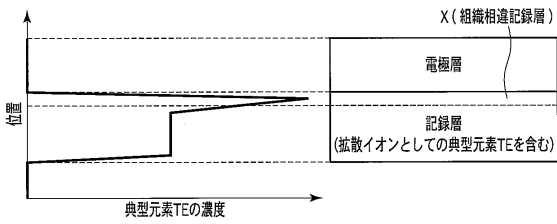
【図3】



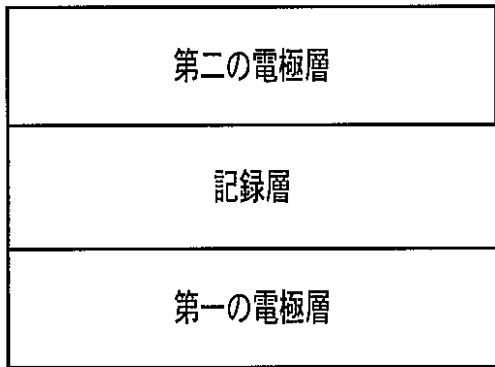
【図4】



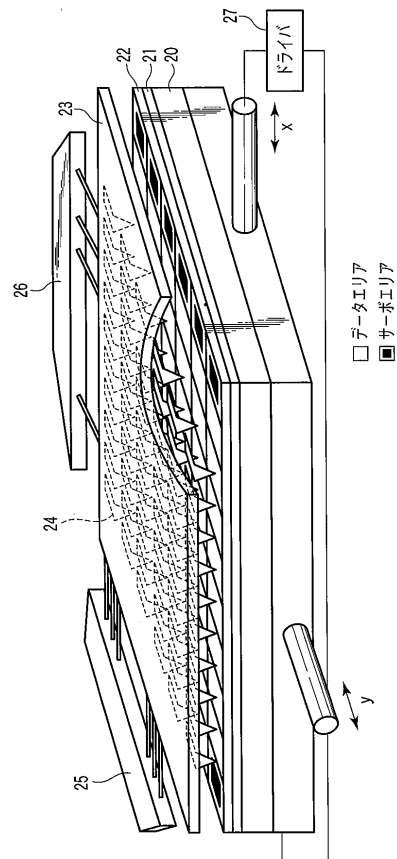
【図5】



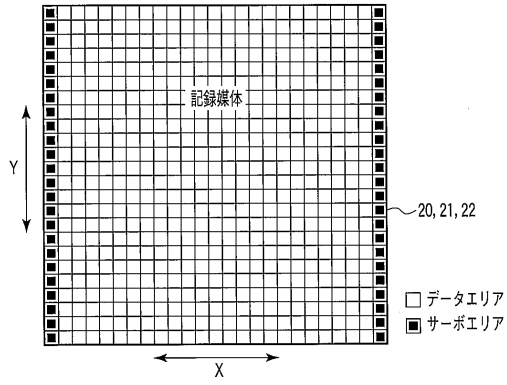
【図6】



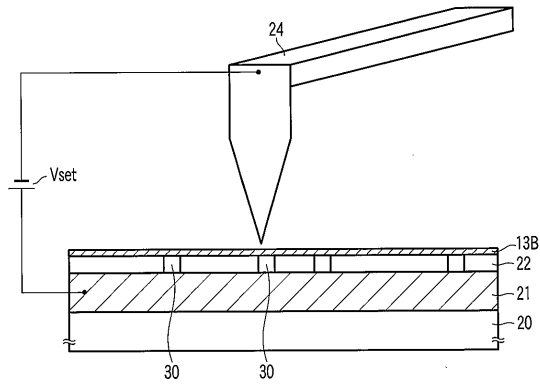
【図7】



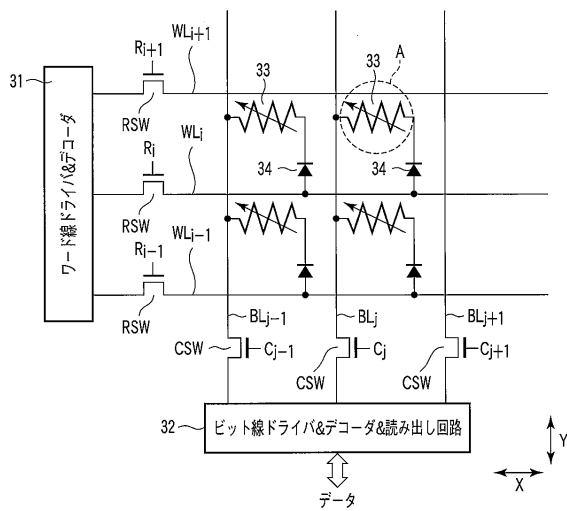
【図8】



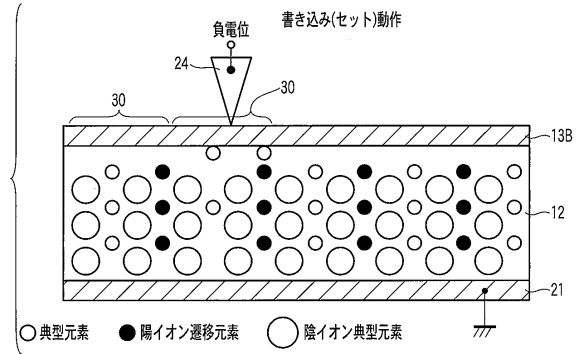
【図9】



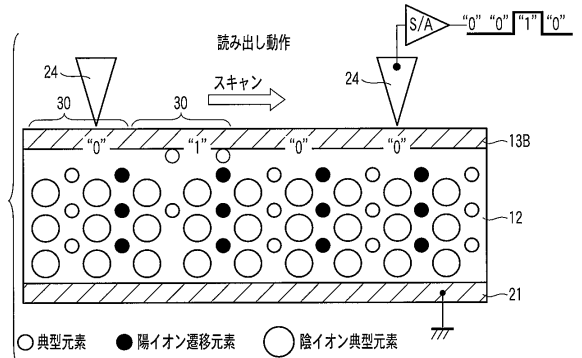
【図12】



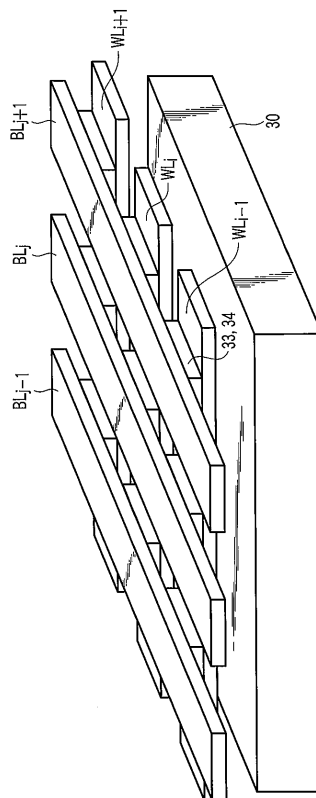
【図10】



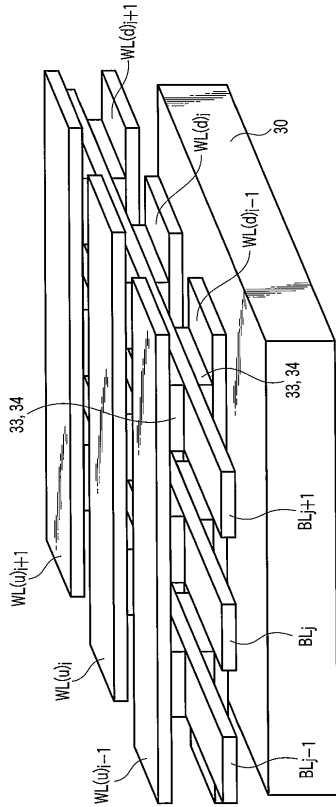
【図11】



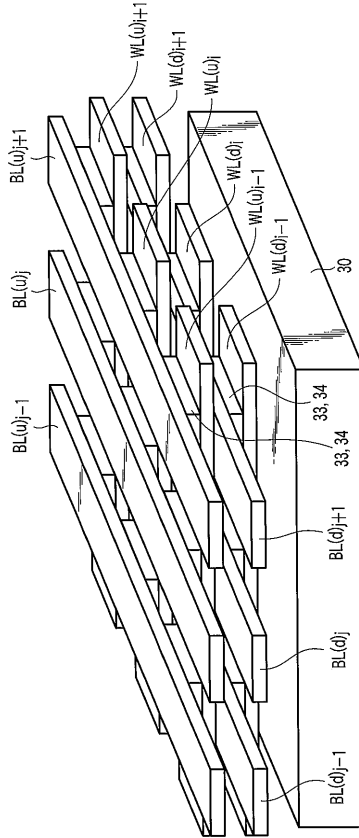
【図13】



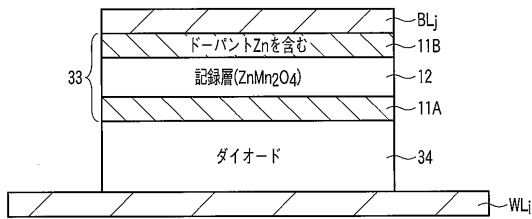
【図14】



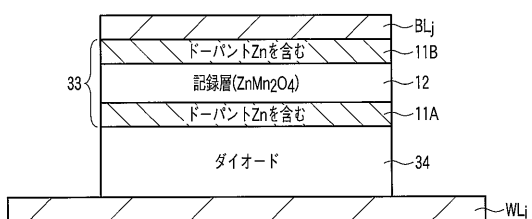
【図15】



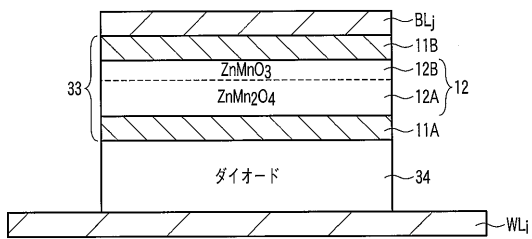
【図16】



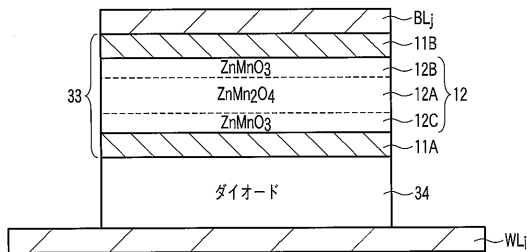
【図19】



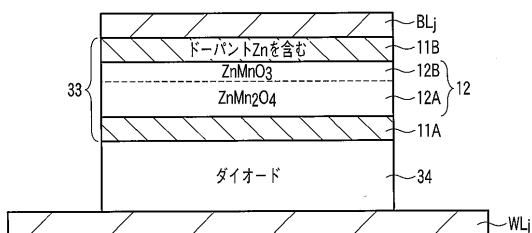
【図17】



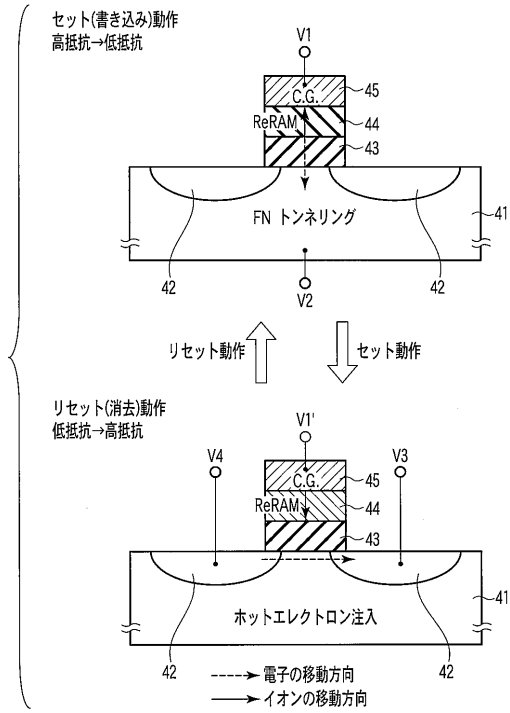
【図20】



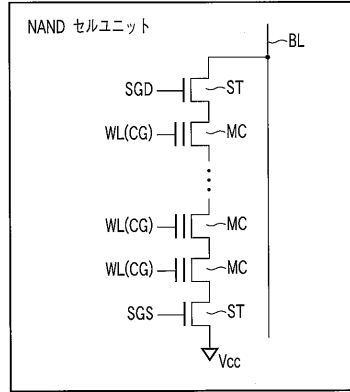
【図18】



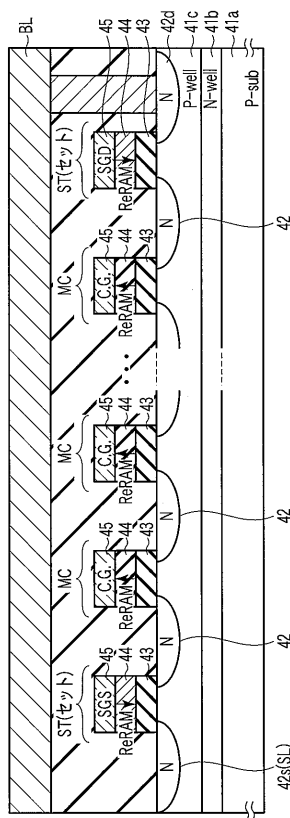
【図 2 1】



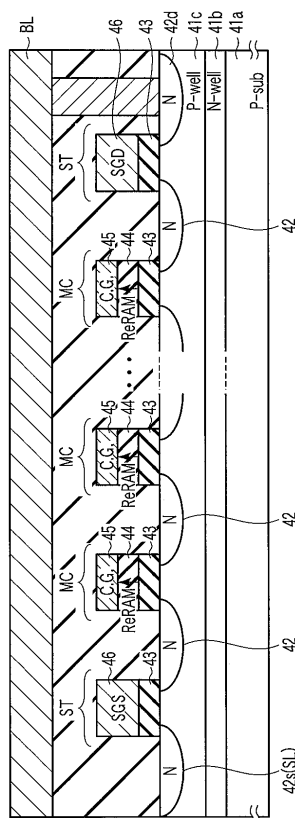
【図 2 2】



【図 2 3】



【図 2 4】



フロントページの続き

- (72)発明者 塚本 隆之
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 山口 豪
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 中居 司
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 平井 隆大
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 青木 伸也
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 久保 光一
日本国東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 渡部 博樹

- (56)参考文献 特開2006-140412(JP, A)
国際公開第2005/101420(WO, A1)
応用物理, 2006年 9月 4日, 第75巻、第9号, P.1126-1130

- (58)調査した分野(Int.Cl., DB名)
G11B9/00 ~ G11B9/14
H01L27/10