

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-146577

(P2012-146577A)

(43) 公開日 平成24年8月2日(2012.8.2)

(51) Int.Cl.
H05B 37/02 (2006.01)

F I
H05B 37/02 J

テーマコード (参考)
3K073

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号 特願2011-5214 (P2011-5214)
(22) 出願日 平成23年1月13日 (2011.1.13)

(71) 出願人 000005821
パナソニック株式会社
大阪府門真市大字門真1006番地
(74) 代理人 100087767
弁理士 西川 恵清
(74) 代理人 100155745
弁理士 水尻 勝久
(74) 代理人 100155756
弁理士 坂口 武
(74) 代理人 100161883
弁理士 北出 英敏
(72) 発明者 江崎 佐奈
大阪府門真市大字門真1048番地 パナ
ソニック電気株式会社内

最終頁に続く

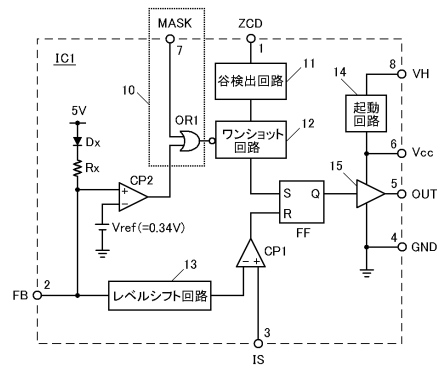
(54) 【発明の名称】 間欠動作可否設定端子付きスイッチング電源制御用集積回路及びそれを用いた電源装置と半導体発光素子の点灯装置並びに照明器具

(57) 【要約】

【課題】 軽負荷時の間欠動作機能を備えるスイッチング電源制御用集積回路を半導体発光素子の点灯装置に用いた場合に、調光下限に達する前に間欠動作が開始してしまうことによる光出力のちらつきを防止し、なおかつ、調光操作だけで実質的な消灯操作がされた場合でも間欠動作により待機電力を大幅に削減可能とする。

【解決手段】 電源制御用のスイッチング素子Q1のオンパルス幅を可変制御するための制御入力端子FBを備え、前記制御入力端子FBの電圧が特定の電圧域ではスイッチング素子Q1のオンオフ動作を停止させる間欠動作機能を備えるスイッチング電源制御用集積回路IC1において、間欠動作機能の許可/禁止を外部的により選択する2値入力端子MASKを付加した。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

電源制御用のスイッチング素子のオンパルス幅を可変制御するための制御入力端子を備え、前記制御入力端子の電圧が特定の電圧域ではスイッチング素子のオンオフ動作を停止させる間欠動作機能を備えるスイッチング電源制御用集積回路において、間欠動作機能の許可/禁止を外部信号により選択する2値入力端子を付加したことを特徴とする間欠動作可否設定端子付きスイッチング電源制御用集積回路。

【請求項 2】

前記スイッチング素子に流れる電流を検出する電流検出入口端子を備え、前記制御入力端子の電圧により前記スイッチング素子に流れる電流のピーク値を制御することにより前記スイッチング素子のオンパルス幅を制御することを特徴とする請求項 1 記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路。

10

【請求項 3】

請求項 1 または 2 記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路を備える電源装置であって、負荷電流が基準電流より大きいときは前記 2 値入力端子に間欠動作禁止信号を入力する電流比較器を備えることを特徴とする電源装置。

【請求項 4】

請求項 1 または 2 記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路を備える電源装置であって、負荷電圧が基準電圧より大きいときは前記 2 値入力端子に間欠動作禁止信号を入力する電圧比較器を備えることを特徴とする電源装置。

20

【請求項 5】

請求項 3 または 4 記載の電源装置の負荷は半導体発光素子であることを特徴とする半導体発光素子の点灯装置。

【請求項 6】

請求項 5 記載の半導体発光素子の点灯装置を備える照明器具。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は間欠動作可否設定端子付きスイッチング電源制御用集積回路及びそれを用いた電源装置と半導体発光素子の点灯装置並びに照明器具に関するものである。

30

【背景技術】

【0002】

特許文献 1 (特開 2008 - 245419 号公報) によれば、電子機器の待機電力削減のために、軽負荷時または無負荷時には電源装置のスイッチング素子のオンオフ動作を間欠的に停止させる間欠動作機能付きのスイッチング電源制御用集積回路が開示されている。製品化されたスイッチング電源制御用集積回路においても、例えば、富士電機製の FA5541 や FA5571 では、電源制御用のスイッチング素子のオンパルス幅を可変制御するための制御入力端子を備え、前記制御入力端子の電圧が特定の電圧域ではスイッチング素子のオンオフ動作を停止させる間欠動作機能を備えている。

40

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2008 - 245419 号公報

【非特許文献】

【0004】

【非特許文献 1】富士時報 Vol. 81 No. 6 2008

【発明の概要】

【発明が解決しようとする課題】

【0005】

上述のような間欠動作機能付きのスイッチング電源制御用集積回路を用いて、LED (

50

発光ダイオード)の調光点灯装置を構成すると、調光操作により負荷電流を調光下限付近まで絞ったときに、スイッチング電源が間欠動作となることがある。LEDが実質的に消灯したとみなせる領域で間欠動作に入れば、調光操作だけで実質的な消灯操作が可能であり、間欠動作により待機電力の削減も可能となる。

【0006】

ところが、LEDの特性上、かなり微弱な負荷電流であっても効率良く発光してしまうという特長がある。この特長を有するが故に、間欠動作の周波数によっては光出力の点滅がちらつきとしてユーザーに視認されてしまうという問題が起きる。

【0007】

間欠動作の周波数が人間の目にちらつきとして認識できない周波数となるように回路定数を設計すれば良さそうに思われるが、原理的に、負荷電流が少なくなればなるほど、間欠動作の周波数も低くなるという特有の性質があるので、調光範囲を広く設計した場合には、調光下限付近で間欠動作の周波数が人間の目にちらつきとして認識できる周波数に入ってしまうという問題がある。

10

【0008】

間欠動作の振幅が人間の目にちらつきとして認識できない振幅となるように回路定数を設計すれば良さそうに思われるが、後述の図3の波形図で説明するように、間欠動作時の制御入力端子の電圧振幅をわざと大きく振るようにより、間欠的なオンオフ動作時に最小オンパルス幅よりも幾分長めのオンパルス幅となるように仕組むことで、スイッチング回数を大幅に減らし、それにより待機時のスイッチング損失を削減しているという原理的な制約がある。

20

【0009】

かといって、間欠動作機能の無いスイッチング電源制御用集積回路(例えば、富士電機製のFA5531やFA5573)を用いると、ユーザーが調光操作だけで実質的な消灯操作をした場合に、待機電力の削減が不十分となる。

【0010】

本発明は、上述のような点に鑑みてなされたものであり、待機電力削減のための間欠動作機能を備えるスイッチング電源制御用集積回路を半導体発光素子の点灯装置の調光制御に用いた場合に、調光下限に達する前に間欠動作が開始してしまうことによる光出力のちらつきを確実に防止し、なおかつ、調光操作だけで実質的な消灯操作がされた場合でも間欠動作により待機電力を大幅に削減可能とすることを課題とする。

30

【課題を解決するための手段】

【0011】

請求項1の間欠動作可否設定端子付きスイッチング電源制御用集積回路は、上記の課題を解決するために、図1～図3に示すように、電源制御用のスイッチング素子Q1のオンパルス幅を可変制御するための制御入力端子FBを備え、前記制御入力端子FBの電圧が特定の電圧域ではスイッチング素子Q1のオンオフ動作を停止させる間欠動作機能を備えるスイッチング電源制御用集積回路IC1において、間欠動作機能の許可/禁止を外部信号により選択する2値入力端子MASKを付加したことを特徴とするものである。

40

【0012】

請求項2の発明は、請求項1記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路において、前記スイッチング素子Q1に流れる電流を検出する電流検出入力端子ISを備え、前記制御入力端子FBの電圧により前記スイッチング素子Q1に流れる電流のピーク値を制御することにより前記スイッチング素子Q1のオンパルス幅を制御することを特徴とする。

【0013】

請求項3の電源装置は、請求項1または2記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路を備える電源装置であって、負荷電流が基準電流より大きいときは前記2値入力端子に間欠動作禁止信号を入力する電流比較器24を備えることを特徴とする(図2)。

50

【 0 0 1 4 】

請求項 4 の電源装置は、請求項 1 または 2 記載の間欠動作可否設定端子付きスイッチング電源制御用集積回路を備える電源装置であって、負荷電圧が基準電圧より大きいときは前記 2 値入力端子に間欠動作禁止信号を入力する電圧比較器を備えることを特徴とする。

【 0 0 1 5 】

請求項 5 の発明は、請求項 3 または 4 記載の電源装置の負荷は半導体発光素子 3 0 であることを特徴とする半導体発光素子の点灯装置である（図 2）。

【 0 0 1 6 】

請求項 6 の発明は、請求項 5 記載の半導体発光素子の点灯装置を備える照明器具である（図 4）。

【発明の効果】

【 0 0 1 7 】

請求項 1、2 の発明によれば、スイッチング素子のオンパルス幅を可変制御するための制御入力端子の電圧が特定の電圧域ではスイッチング素子のオンオフ動作を停止させる間欠動作機能を備えるスイッチング電源制御用集積回路において、間欠動作機能の許可/禁止を外部信号により選択する 2 値入力端子を付加したので、間欠動作が不都合となる状況下で間欠動作が開始されることを防止できると共に、待機電力の削減が必要となる状況下では間欠動作による大幅な電力損失削減が可能となる。

【 0 0 1 8 】

請求項 3、4 の発明によれば、間欠動作に入ったことがユーザーに認識されない負荷電流または負荷電圧のレベルを設計者が自由に設定可能となる。

【 0 0 1 9 】

請求項 5、6 の発明によれば、調光下限に達する前に間欠動作による光のちらつきがユーザーに視認される恐れがなく、なおかつ、ユーザーが調光操作だけで実質的な消灯操作をした場合でも、間欠動作により待機電力を大幅に削減できる。

【図面の簡単な説明】

【 0 0 2 0 】

【図 1】本発明の実施形態 1 の集積回路の内部構成を概略的に示すブロック回路図である。

【図 2】図 1 の集積回路を用いた半導体発光素子の点灯装置を示す回路図である。

【図 3】本発明の実施形態 1 の動作説明のための波形図である。

【図 4】本発明の実施形態 3 の照明器具の概略構成を示す断面図である。

【発明を実施するための形態】

【 0 0 2 1 】

（実施形態 1）

図 1 は本発明の実施形態 1 に係る間欠動作可否設定端子付きスイッチング電源制御用集積回路 IC 1 の概略的な内部構成を示すブロック回路図である。この集積回路 IC 1 を用いた半導体発光素子の点灯装置の回路図を図 2 に示す。

【 0 0 2 2 】

図 2 の点灯装置は、直流電源となる平滑コンデンサ C 1 の直流電圧 V_{dc} を電圧変換して、負荷となる半導体発光素子 3 0 に直流電流を供給するコンバータ回路 2 0 を備えている。コンバータ回路 2 0 は、絶縁型の高周波トランス T 1 と、その 1 次側巻線 n 1 に直列接続されたスイッチング素子 Q 1 と、2 次側巻線 n 2 に直列接続されたダイオード D 2 と、ダイオード D 2 を介して充電される平滑コンデンサ C 2 よりなるフライバック型の DC-DC コンバータ回路である。

【 0 0 2 3 】

スイッチング素子 Q 1 は制御回路 2 1 により数十 kHz の高周波でオンオフ制御される。スイッチング素子 Q 1 がオンすると、平滑コンデンサ C 1 の正極 トランス T 1 の 1 次側巻線 n 1 スwitching素子 Q 1 電流検出抵抗 R 1 平滑コンデンサ C 1 の負極の経路で漸増電流が流れて、トランス T 1 に電磁エネルギーが蓄積される。スイッチング素子

10

20

30

40

50

Q 1 に流れる電流が所定値に達すると、スイッチング素子 Q 1 はオフされる。

【 0 0 2 4 】

スイッチング素子 Q 1 がオフすると、トランス T 1 の巻線電圧は反転し、トランス T 1 の 2 次側巻線 n 2 からダイオード D 2 を介して平滑コンデンサ C 2 に電流が流れる。トランス T 1 から 2 次側への電流の供給が終わり、ダイオード D 2 の電流がゼロになると、トランス T 1 のインダクタンス成分とスイッチング素子 Q 1 のドレイン・ソース間容量の共振により、スイッチング素子 Q 1 の両端電圧は急速に低下する。同時に、トランス T 1 に設けた補助巻線 n 3 の電圧も急速に低下する。この電圧低下を制御回路 2 1 により検出し、スイッチング素子 Q 1 の両端電圧が最も低下したタイミングでスイッチング素子 Q 1 を再びオンさせる。

10

【 0 0 2 5 】

コンバータ回路 2 0 の直流電源となる平滑コンデンサ C 1 は、例えば商用交流電源を全波整流器（図示せず）により全波整流した直流電圧を充電されているものとする。全波整流器の交流入力側には高周波成分を除去するためのフィルタ回路を設けることが一般的である。また、全波整流器の直流出力側と平滑コンデンサ C 1 の間に、昇圧チョッパ回路等を用いた力率改善回路を介在させても良い。

【 0 0 2 6 】

平滑コンデンサ C 2 は、前記スイッチング素子 Q 1 のオンオフによる脈動成分を平滑化して半導体発光素子 3 0 に平滑化された直流電流が流れるように容量を設定されている。半導体発光素子 3 0 は複数個の LED を直列または並列または直並列接続した LED モジュールであっても良い。

20

【 0 0 2 7 】

制御回路 2 1 はスイッチング電源制御用集積回路 IC 1 とその周辺回路よりなる。図 1 は本実施形態に用いるスイッチング電源制御用集積回路 IC 1 の内部構成を簡略化して示しており、富士電機製の FA 5 5 4 1 を一部改変したものをを用いている。改変箇所は図 1 の点線 1 0 で囲まれた部分であり、その他の構成は現状の FA 5 5 4 1 と同じで良い。1 番ピン（ZCD）はゼロ電流検出入力端子、2 番ピン（FB）はフィードバック入力端子、3 番ピン（IS）は電流センス入力端子、4 番ピン（GND）はグランド端子、5 番ピン（OUT）は出力端子、6 番ピン（Vcc）は電源端子、7 番ピン（MASK）はマスク端子、8 番ピン（VH）は高電圧端子である。なお、現状の FA 5 5 4 1 では、7 番ピンは高電圧端子に隣接しているという理由で、使用されていない。

30

【 0 0 2 8 】

点線 1 0 で囲まれた部分は、新たに追加する間欠動作可否設定回路であり、マスク端子 MASK（7 番ピン）が Low レベルに設定されると、コンパレータ CP 2 の出力がワンショット回路 1 2 のクリア入力端子にそのまま入力されるので、現状通りの間欠動作が許可される。一方、マスク端子 MASK（7 番ピン）が High レベルに設定されると、コンパレータ CP 2 の出力にかかわらず、ワンショット回路 1 2 のクリア入力端子は High レベルに固定されるので、間欠動作は禁止される。つまり、コンパレータ CP 2 の判定出力がマスクされることになる。

【 0 0 2 9 】

40

本実施形態の間欠動作可否設定回路 1 0 に用いるオア回路 OR 1 は、例えば 2 個のダイオード（図示せず）のカソードを共通接続し、一方のダイオードのアノードをマスク端子 MASK（7 番ピン）に接続し、他方のダイオードのアノードをコンパレータ CP 2 の出力に接続し、各ダイオードのカソードをワンショット回路 1 2 のクリア入力端子に接続したような構成であっても良く、僅かな回路パターンの変更により実施可能である。これにより、間欠動作機能の許可 / 禁止を外部信号により選択する 2 値入力端子を付加することができる。

【 0 0 3 0 】

以下、図 2 の周辺回路と共に、図 1 の集積回路 IC 1 の動作を説明する。直流電源となる平滑コンデンサ C 1 から限流抵抗 R 1 8 を介して高電圧端子 VH（8 番ピン）に電源電

50

圧が供給されると、起動回路14を介して電源端子Vcc(6番ピン)とグランド端子GND(4番ピン)の間に外付け接続された平滑コンデンサC3に制御電源電圧が充電される。平滑コンデンサC3に所定電圧以上の制御電源電圧が充電されると、集積回路内部の各回路が動作可能となる。

【0031】

谷検出回路11はゼロ電流検出入力端子ZCD(1番ピン)から抵抗R11を介してトランスT1の補助巻線n3の電圧を監視しており、トランスT1の電流がゼロに戻っていると判定すると、ワンショット回路12によりフリップフロップFFのセット入力端子Sにワンショットのトリガパルスを与える。これにより、フリップフロップFFがセットされて、そのQ出力がHighレベルとなり、ドライブ回路15を介して出力端子OUT(5番ピン)の電圧がHighレベルとなる。

10

【0032】

これにより抵抗R15、R16を介してオン駆動電流が流れて、抵抗R16の両端電圧がスイッチング素子Q1のゲート・ソース間のスレショルド電圧よりも高くなることで、スイッチング素子Q1がオン状態となる。スイッチング素子Q1がオン状態となると、上述のように、トランスT1の1次側巻線n1を介してスイッチング素子Q1に漸増電流が流れるので、そのソース電極に接続された電流検出抵抗R1の両端電圧は略直線的に上昇して行く。

【0033】

電流検出抵抗R1の両端電圧は、抵抗R13とコンデンサC13よりなるノイズフィルタ回路を介して、電流センス入力端子IS(3番ピン)に入力されて、IC1内部のコンパレータCP1の+入力端子に入力される。コンパレータCP1の-入力端子には、基準電圧として、フィードバック入力端子FB(2番ピン)の電圧をレベルシフト回路13により1/2倍に減衰した電圧が入力される。コンパレータCP1の+入力端子の検出電圧が-入力端子の基準電圧よりも高くなると、コンパレータCP1の出力がHighレベルとなり、フリップフロップFFのリセット入力端子Rにリセット信号を与える。これにより、フリップフロップFFがリセットされて、そのQ出力がLowレベルとなり、ドライブ回路15を介して出力端子OUT(5番ピン)の電圧がLowレベルとなる。

20

【0034】

これによりダイオードD4、抵抗R14を介してスイッチング素子Q1のゲート・ソース間電荷が引き抜かれて、スイッチング素子Q1はオフ状態となる。スイッチング素子Q1は本実施形態ではNチャンネルのMOSFETであるが、他の半導体スイッチング素子であっても良い。

30

【0035】

スイッチング素子Q1がオフ状態となると、上述のように、トランスT1の巻線電圧が反転し、トランスT1の2次側巻線n2からダイオードD2を介して平滑コンデンサC2に充電電流が流れる。また、ダイオードD3、抵抗R3を介して平滑コンデンサC3にも充電電流が流れる。これにより、トランスT1の1次側の制御電源電圧Vccが得られるので、その後は、起動回路14を介する起動電流は遮断される。平滑コンデンサC3と並列に接続されたコンデンサC30は高周波バイパス用の小容量のコンデンサである。

40

【0036】

なお、スイッチング素子Q1がオフした瞬間に、トランスT1の1次側巻線n1にも逆起電圧が発生するが、この電圧は抵抗R19、ダイオードD1を介してコンデンサC10に吸収される。コンデンサC10の電荷は抵抗R10により放電される。これらのコンデンサC10、抵抗R10、R19、ダイオードD1はスナバ回路を構成している。

【0037】

トランスT1からの電流放出が継続している間は、トランスT1の補助巻線n3の誘起電圧が抵抗R11を介してゼロ電流検出入力端子ZCD(1番ピン)に入力されているので、スイッチング素子Q1のオフ状態が継続するが、トランスT1からの電流放出が終了すると、谷検出回路11によりトランスT1の電流がゼロに戻ったことが判定され、再び

50

ワンショット回路 12 によりフリップフロップ FF がセットされる。以下、同じ動作を繰り返すことにより、スイッチング素子 Q 1 は高周波でオンオフ駆動される。

【 0 0 3 8 】

《 1 次側と 2 次側の絶縁について 》

本実施形態では、平滑コンデンサ C 1 の負極である 1 次側グランド GND と、平滑コンデンサ C 2 の負極である 2 次側グランド GND 2 は、高周波的にはコンデンサ C 1 2 を介して接続されているが、直流的には絶縁されている。このため、後述する電流フィードバック回路 22 から 1 次側の制御用集積回路 IC 1 への電流フィードバック信号はフォトカプラ PC 1 を介して伝送している。また、後述する電流比較器 24 から 1 次側の制御用集積回路 IC 1 への間欠動作許可 / 禁止信号はフォトカプラ PC 2 を介して伝送している。また、ダイオード D 3、抵抗 R 3、コンデンサ C 3、C 30 よりなる 1 次側の制御電源回路とは別に、2 次側にも制御電源回路を設けている。

10

【 0 0 3 9 】

《 2 次側の制御電源回路について 》

抵抗 R 4 と平滑コンデンサ C 4 及びツェナーダイオード ZD 1 は 2 次側の制御電源回路を構成している。トランス T 1 の 2 次側の平滑コンデンサ C 2 には、半導体発光素子 30 の負荷電圧より少し高い電圧が充電され、電流検出抵抗 R 2 と出力コネクタ CN 2 を介して半導体発光素子 30 に負荷電流が流れる。例えば、半導体発光素子 30 が 32 個の LED を直列接続して成る LED モジュールである場合、その負荷電圧は一例として 98V ~ 80V の範囲で変化し、負荷電流は一例として 300mA ~ 50μV の範囲で変化する。

20

【 0 0 4 0 】

平滑コンデンサ C 2 の電圧はトランス T 1 の 2 次側に配置される集積回路 IC 2 ~ IC 4 の電源電圧に比べると高いので、降圧用の抵抗 R 4 を介して平滑コンデンサ C 4 に直流低電圧 Vcc 2 を得ている。この直流低電圧 Vcc 2 はツェナーダイオード ZD 1 のツェナー電圧により規定される一定電圧となる。

【 0 0 4 1 】

《 電流フィードバック回路 22 について 》

次に、電流フィードバック回路 22 について説明する。電流フィードバック回路 22 は、オペアンプ A 1、A 2 と出力トランジスタ Q 2 を内蔵したフィードバック制御用の集積回路 IC 2 (例えば、新日本無線の NJM 2146B) とその周辺回路よりなる。オペアンプ A 1 の + 入力端子 (3 番ピン) には、入力抵抗 R 21 を介して電流検出抵抗 R 2 による検出電圧が入力されており、- 入力端子 (2 番ピン) には、調光回路 23 から出力される制御目標電圧が入力されている。出力端子 (1 番ピン) と + 入力端子 (3 番ピン) の間に接続された抵抗 R 22 とコンデンサ C 22 の直列回路は帰還インピーダンスである。他方のオペアンプ A 2 は本実施形態では使用していないが、必要であれば、調光が深いときに負荷電圧を目標電圧に一定化する電圧フィードバック制御に用いても良い (特開 2009 - 232623 号公報参照)。

30

【 0 0 4 2 】

集積回路 IC 2 の電源端子 (8 番ピン) とグランド端子 (4 番ピン) の間には、平滑コンデンサ C 4 から制御電源電圧 Vcc 2 が供給されている。他の集積回路 IC 3、IC 4 についても同様である。

40

【 0 0 4 3 】

集積回路 IC 2 の電源端子 (8 番ピン) と出力端子 (1 番ピン) の間には、抵抗 R 23 を介してフォトカプラ PC 1 の発光素子が接続されている。電流検出抵抗 R 2 により検出される負荷電流が調光回路 23 により設定される目標電流よりも高くなると、トランジスタ Q 2 の抵抗値が下がって、フォトカプラ PC 1 の発光素子に流れる電流が増加するから、フォトカプラ PC 1 の受光素子の抵抗値が低下する。これにより、スイッチング素子 Q 1 に流れる電流のピーク値が低下する方向に制御されるから、平滑コンデンサ C 2 の電圧は低下し、電流検出抵抗 R 2 により検出される負荷電流は減少する。

【 0 0 4 4 】

50

電流検出抵抗 R_2 により検出される負荷電流が調光回路 23 により設定される目標電流よりも低くなると、トランジスタ Q_2 の抵抗値が高くなって、フォトカプラ PC_1 の発光素子に流れる電流が減少するから、フォトカプラ PC_1 の受光素子の抵抗値が増加する。これにより、スイッチング素子 Q_1 に流れる電流のピーク値が増加する方向に制御されるから、平滑コンデンサ C_2 の電圧は上昇し、電流検出抵抗 R_2 により検出される負荷電流は増加する。結果的に、電流検出抵抗 R_2 により検出される負荷電流は調光回路 23 により設定される目標電流に応じた一定値となるように制御される。

【0045】

《間欠動作について》

本実施形態のスイッチング電源制御用集積回路 IC_1 は、フィードバック入力端子 FB (2番ピン) の電圧が低過ぎるときに、スイッチング素子 Q_1 のオンオフ動作を停止させるためのコンパレータ CP_2 を備えている。コンパレータ CP_2 の+入力端子には、フィードバック入力端子 FB (2番ピン) の電圧が入力されており、-入力端子にはオンオフ動作を停止させるか否かを判定するための判定電圧 V_{ref} ($= 0.34V$) が入力されている。

10

【0046】

フィードバック入力端子 FB (2番ピン) と IC_1 内部の基準電圧 ($+5V$) の間には、ダイオード D_x と抵抗 R_x を直列接続して成るプルアップ回路が接続されており、フィードバック入力端子 FB (2番ピン) とグランド端子 GND (4番ピン) の間に外付け接続されるインピーダンス回路と共に分圧回路を構成することで、フィードバック入力端子 FB (2番ピン) の電圧を規定している。図2の回路では、フォトカプラ PC_1 の受光素子と抵抗 R_{12} の並列回路を前記インピーダンス回路として接続しており、フォトカプラ PC_1 の受光素子の抵抗値が下がると、フィードバック入力端子 FB (2番ピン) の電圧は低下する。

20

【0047】

従来の制御用集積回路 (例えば、富士電機製 $FA5541$) では、図1の点線 10 で囲まれた間欠動作可否設定回路が無く、コンパレータ CP_2 の出力がワンショット回路 12 のクリア入力端子に直接入力されていた。このため、コンパレータ CP_2 の出力が Low レベルになると、ワンショット回路 12 が動作禁止状態となり、オンオフ動作が停止するように構成されていた。これにより、図3(a), (b) に示すように、軽負荷時には間欠動作、重負荷時には連続動作となるように制御されるものである。

30

【0048】

図3(a) はフィードバック入力端子 FB (2番ピン) の電圧、図3(b) は出力端子 OUT (5番ピン) の電圧を示している。図3(a) に示すように、フィードバック入力端子 FB (2番ピン) の電圧が、停止判定電圧 V_{ref} ($= 0.34V$) よりも低くなると、図3(b) に示すように、出力信号は停止状態となり、これにより間欠動作となる。

【0049】

重負荷時には、フィードバック入力端子 FB (2番ピン) の電圧に応じたオンパルス幅でスイッチング素子 Q_1 がオンオフ動作を継続しているが、軽負荷時には、フィードバック入力端子 FB (2番ピン) の電圧が停止判定電圧 V_{ref} ($= 0.34V$) を挟んでオーバーシュートとアンダーシュートを繰り返す動作となり、オーバーシュート時には、フィードバック入力端子 FB (2番ピン) の電圧に応じたオンパルス幅でスイッチング素子 Q_1 がオンオフ動作するが、アンダーシュート時にはスイッチング素子 Q_1 はオフ状態に維持される。これにより、軽負荷時には間欠動作 (バーストスイッチング) の状態となるのである。

40

【0050】

この間欠動作が半導体発光素子 30 の点滅を目視では殆ど認識できない条件下で起きれば、待機電力の削減が可能となるが、半導体発光素子 30 の点滅を目視で認識できる条件下で起きると、光出力のちらつきという不具合を生じる。そこで、本実施形態では、点線 10 で囲まれた間欠動作可否設定回路を設けて、マスク端子 $MASK$ (7番ピン) が Hi

50

g hレベルのときは間欠動作が禁止され、L o wレベルのときは間欠動作が許可されるように変更することで、深い調光時における光出力のちらつきを防止しながら、実質的な消灯状態における間欠動作は許可することで、待機電力の削減を可能としている。

【 0 0 5 1 】

《 調光回路 2 3 について 》

次に、調光回路 2 3 の構成及び動作について説明する。調光回路 2 3 は、低周波の P W M 信号よりなる調光信号を受光するフォトカプラ P C 3 と、その受光出力を波形整形するためのシュミットインバータ I C 3 とその周辺回路よりなる。

【 0 0 5 2 】

シュミットインバータ I C 3 は、例えば、東芝製 T C 7 S H 1 4 F よりなり、入力電圧が上側しきい値よりも高くなると、出力電圧が L o w レベルとなり、入力電圧が下側しきい値よりも低くなると、出力電圧が H i g h レベルとなる。上側しきい値と下側しきい値の間には、電源電圧 V c c 2 の 2 0 ~ 3 0 % 程度のヒステリシス特性を有しており、入力電圧の波形が鈍っていても出力電圧は波形整形された矩形波電圧となる。

【 0 0 5 3 】

シュミットインバータ I C 3 の入力端子は、プルアップ用の抵抗 R 3 4 を介して 2 次側の制御電源電圧 V c c 2 のラインに接続されると共に、抵抗 R 3 5 とトランジスタ Q 3 の直列回路を介して 2 次側のグラウンドライン G N D 2 に接続されている。抵抗 R 3 5 とトランジスタ Q 3 の直列回路に並列接続されたコンデンサ C 3 2 はノイズ除去用の小容量のコンデンサであり、平滑作用は有していない。

【 0 0 5 4 】

トランジスタ Q 3 のベース・エミッタ間には、抵抗 R 3 2 と R 3 3 の抵抗分圧回路により 2 次側の制御電源電圧 V c c 2 を分圧したバイアス電圧が供給されている。抵抗 R 3 3 にはコンデンサ C 3 1 が並列接続されると共に、フォトカプラ P C 3 の受光素子が抵抗 R 3 1 を介して並列接続されている。コンデンサ C 3 1 はノイズ除去用の小容量のコンデンサであり、平滑作用は有していない。

【 0 0 5 5 】

フォトカプラ P C 3 の発光素子には、低周波の P W M 信号（例えば、1 k H z、1 0 V の矩形波電圧信号）よりなる調光信号が抵抗（図示せず）を介して入力されている。この種の調光信号は、蛍光灯のインバータ点灯装置の分野において広く用いられている。

【 0 0 5 6 】

調光信号が H i g h レベルのとき、フォトカプラ P C 3 の発光素子の光信号によりフォトカプラ P C 3 の受光素子がオンとなり、トランジスタ Q 3 のベースバイアスがバイパスされるので、トランジスタ Q 3 は高抵抗状態となる。これによりシュミットインバータ I C 3 の入力電圧が上側しきい値よりも高くなると、シュミットインバータ I C 3 の出力電圧は L o w レベルとなる。

【 0 0 5 7 】

調光信号が L o w レベルのとき、フォトカプラ P C 3 の発光素子の光信号が消失することによりフォトカプラ P C 3 の受光素子はオフとなり、トランジスタ Q 3 に抵抗 R 3 2 を介してベースバイアスが供給されるので、トランジスタ Q 3 は低抵抗状態となる。これによりシュミットインバータ I C 3 の入力電圧が下側しきい値よりも低くなると、シュミットインバータ I C 3 の出力電圧は H i g h レベルとなる。

【 0 0 5 8 】

シュミットインバータ I C 3 の出力電圧が H i g h レベルのとき、ダイオード D 5、抵抗 R 5 を介してコンデンサ C 5 が充電され、コンデンサ C 5 の電圧は上昇する。コンデンサ C 5 には放電用の抵抗 R 6 が並列接続されており、シュミットインバータ I C 3 の出力電圧が L o w レベルのとき、コンデンサ C 5 の電圧は低下する。その充放電の時定数は調光信号の周期に比べると比較的大きく設定されており、コンデンサ C 5 は実質的な平滑作用を有している。これにより、コンデンサ C 5 の電圧はシュミットインバータ I C 3 の出力電圧が H i g h レベルである期間に応じた電圧となり、調光信号が L o w レベルである

10

20

30

40

50

期間が長くなるほど高くなる。

【 0 0 5 9 】

《 電流比較器 2 4 について 》

次に、電流比較器 2 4 について説明する。電流比較器 2 4 は、負荷電流検出抵抗 R 2 により検出される負荷電流が基準電流（例えば、 $50 \mu\text{A}$ ）よりも大きいか否かを判定し、負荷電流が基準電流よりも大きいと判定されたときには、フォトカプラ PC 2 を介して制御用集積回路 IC 1 のマスク端子 MASK（7 番ピン）に High レベルのマスク信号を伝達するように動作する。

【 0 0 6 0 】

負荷電流検出抵抗 R 2 の両端電圧は、抵抗 R 4 4 とコンデンサ C 4 4 よりなるノイズフィルタ回路を介してコンパレータ IC 4 の + 入力端子に入力されている。コンパレータ IC 4 の - 入力端子には、2 次側の制御電源電圧 Vcc 2 を抵抗 R 4 1, R 4 2 により分圧した基準電圧が印加されている。なお、電流フィードバック回路 2 2 の集積回路 IC 2 の 7 番ピンには 2 次側の制御電源電圧 Vcc 2 から生成した高精度の基準電圧（ $1.5\text{V} \pm 1\%$ ）が出力されているので、この基準電圧を抵抗 R 4 1, R 4 2 により分圧してコンパレータ IC 4 の基準電圧としても良い。

10

【 0 0 6 1 】

コンパレータ IC 4 は汎用のオペアンプよりなり、+ 入力端子の検出電圧が - 入力端子の基準電圧よりも高いときは出力端子が High レベル（制御電源電圧 Vcc 2 と略同電位）となり、+ 入力端子の検出電圧が - 入力端子の基準電圧以下のときは出力端子が Low レベル（2 次側のグランド GND 2 と略同電位）となる。

20

【 0 0 6 2 】

コンパレータ IC 4 の出力端子が Low レベルのとき、抵抗 R 4 3 を介してフォトカプラ PC 2 の発光素子に電流が流れるので、その発光信号を受光してフォトカプラ PC 2 の受光素子の抵抗値が下がり、制御用集積回路 IC 1 のマスク端子 MASK（7 番ピン）は Low レベルに設定される。これにより、制御用集積回路 IC 1 の間欠動作は許可される。

【 0 0 6 3 】

コンパレータ IC 4 の出力端子が High レベルのとき、フォトカプラ PC 2 の発光素子は消灯しているので、フォトカプラ PC 2 の受光素子の抵抗値は高く、抵抗 R 1 7 を介して制御用集積回路 IC 1 のマスク端子 MASK（7 番ピン）に High レベルのマスク信号が与えられる。これにより、制御用集積回路 IC 1 の間欠動作は禁止される。なお、電源端子 Vcc（6 番ピン）とマスク端子 MASK（7 番ピン）の間に接続される外付け抵抗 R 1 7 は、制御用集積回路 IC 1 に内蔵しても良い。

30

【 0 0 6 4 】

《 間欠動作の禁止と許可の技術的意義について 》

次に、間欠動作の禁止と許可の技術的意義について説明する。コンバータ回路 2 0 の出力に接続された平滑コンデンサ C 2 は、上述のように、スイッチング素子 Q 1 のオンオフによる脈動成分を平滑化して半導体発光素子 3 0 に平滑化された直流電流が流れるように容量を大きく設定されている。このため、例えば、調光回路 2 3 により設定される目標電流が、定格電流付近から消灯状態に近い調光状態に急激に操作されると、電流フィードバック回路 2 2 の制御が一時的に追従できなくなり、負荷電流が目標電流よりも高過ぎる状態が出現する。このとき、電流フィードバック用のフォトカプラ PC 1 の受光素子の抵抗値は最低値となるから、1 次側の制御用集積回路 IC 1 は間欠動作に陥る恐れがある。

40

【 0 0 6 5 】

このような場合であっても、本実施形態の回路構成によれば、電流比較器 2 4 により負荷電流を監視しているので、実際に流れている負荷電流が基準電流（例えば、 $50 \mu\text{A}$ ）よりも大きいときには、1 次側の制御用集積回路 IC 1 は間欠動作に入らないように制御できる。この場合、スイッチング素子 Q 1 は最低パルス幅でオンオフ動作を継続することになる。これにより、平滑コンデンサ C 2 の電圧が低下して行き、やがて負荷電流が電流

50

比較器 24 の基準電流以下になると、コンパレータ IC 4 の出力が Low レベルとなり、この段階で 1 次側の制御用集積回路 IC 1 の間欠動作が許可される。

【0066】

ところで、間欠動作を禁止して、スイッチング素子 Q 1 を最小のオンパルス幅まで制御可能とすることにより、負荷電流を最終的に $50 \mu\text{A}$ まで安定して絞れるのであれば、最初から間欠動作機能を有していないスイッチング電源制御用集積回路（例えば、富士電機製の FA5531 や FA5573）を用いれば良いと多くの当業者は考えるであろうが、その場合、最低出力時におけるスイッチング損失の削減が不十分となる。特に、調光操作だけで実質的な消灯操作がされた場合には、ユーザーは照明器具を消灯操作したと考えているので、スイッチング損失が多い状態に放置されているのは不都合である。

10

【0067】

そこで、調光操作により実質的に照明器具が消灯しているとユーザーが認識するようなレベルまで負荷電流が絞られた場合には、スイッチング電源制御用集積回路の間欠動作を許可して、本来制御可能な最小のオンパルス幅よりは少し長めのオンパルス信号を用いて間欠的にオンオフ動作を行わせる。このようにすれば、同じ負荷電流を供給し続けるにしても、スイッチング素子 Q 1 のスイッチング回数が大幅に減少するので、スイッチング損失は大幅に減少する。また、この段階で間欠動作を開始するのであれば、ユーザーが光の点滅を認識することは困難であるので、光出力のちらつきという問題も生じない。

【0068】

《種々の変形例について》

20

図 1 の実施形態では、制御用集積回路 IC 1 の外部にスイッチング素子 Q 1 を外付けしているが、制御用集積回路 IC 1 の内部にスイッチング素子 Q 1 を内蔵していても良い。その場合、スイッチング素子 Q 1 のオン時の両端電圧によりスイッチング素子 Q 1 に流れる電流を検出しても良い。

【0069】

図 1 の実施形態では、スイッチング素子 Q 1 に流れる電流のピーク値を可変制御することにより結果的にスイッチング素子 Q 1 のオンパルス幅を可変制御しているが、制御用集積回路 IC 1 の内部にパルス幅設定回路を内蔵し、スイッチング素子 Q 1 のオンパルス幅を直接設定しても構わない。

【0070】

30

図 1 の実施形態では、ゼロ電流検出入力端子 ZCD（1 番ピン）によりトランス T 1 からの電流放出が完了したことを検出したタイミングでスイッチング素子 Q 1 を再度オンさせているが、制御用集積回路 IC 1 の内部に高周波発振器を内蔵し、その高周波発振出力のタイミングでスイッチング素子 Q 1 を再度オンさせるように制御しても良い。あるいは、制御用集積回路 IC 1 の内部にオフ時間タイマーを内蔵し、所定のオフ時間が経過すると、スイッチング素子 Q 1 を再度オンさせるように制御しても良い。

【0071】

図 2 の実施形態では、間欠動作を許可するときに、フォトカプラ PC 2 の光信号が発生しているが、間欠動作を禁止するときにフォトカプラ PC 2 の光信号が発生するように構成しても良い。例えば、図 2 のフォトカプラ PC 2 の受光素子と抵抗 R 17 の配置を入れ替えると共に、コンパレータ IC 4 の + 入力端子と - 入力端子の接続を入れ替えるか、または、制御電源電圧 Vcc 2 側に接続されたフォトカプラ PC 2 の発光素子と抵抗 R 43 の直列回路をコンパレータ IC 4 の出力端子と 2 次側グランド GND 2 の間に接続するように改変すれば、間欠動作を禁止するときにフォトカプラ PC 2 の光信号が発生する動作となる。

40

【0072】

図 2 の実施形態では、スイッチング電源装置としてフライバック型の DC - DC コンバータ回路を例示したが、これに限定されるものではなく、フォワード型の DC - DC コンバータ回路、降圧チョッパ回路、昇圧チョッパ回路、昇降圧チョッパ回路などの種々の回路を用いた場合にも、本発明を適用可能であることは言うまでも無い。

50

【 0 0 7 3 】

(実施形態 2)

上述の実施形態 1 では、半導体発光素子 3 0 に流れる負荷電流が基準電流（例えば、5 0 μ A）よりも大きいときは制御用集積回路 I C 1 の間欠動作を禁止し、負荷電流が基準電流以下になると、制御用集積回路 I C 1 の間欠動作を許可するように制御しているが、電流比較器 2 4 に代えて、電圧比較器（図示せず）を設けて、半導体発光素子 3 0 に印加される負荷電圧が基準電圧よりも大きいときは制御用集積回路 I C 1 の間欠動作を禁止し、負荷電圧が基準電圧以下になると、制御用集積回路 I C 1 の間欠動作を許可するように制御しても良い。また、電流比較器 2 4 と電圧比較器を併用し、それらの出力の論理積もしくは論理和により制御用集積回路 I C 1 の間欠動作の禁止 / 許可を制御するように構成しても構わない。

10

【 0 0 7 4 】

(実施形態 3)

図 4 は本発明の L E D 点灯装置を用いた電源別置型 L E D 照明器具の概略構成を示している。この電源別置型 L E D 照明器具では、L E D モジュール 3 0 0 の筐体 3 2 とは別のケースに電源ユニットとしての点灯装置 2 0 0 を内蔵している。こうすることによって L E D モジュール 3 0 0 は薄型化することが可能となり、別置型の電源ユニットとしての点灯装置 2 0 0 は場所によらず設置可能となる。

【 0 0 7 5 】

器具筐体 3 2 は、下端開放された金属製の円筒体よりなり、下端開放部は光拡散板 3 3 で覆われている。この光拡散板 3 3 に対向するように、L E D モジュール 3 0 0 が配置されている。3 1 は L E D 実装基板であり、L E D モジュール 3 0 0 の L E D 3 a , 3 b , 3 c , ... を実装している。器具筐体 3 2 は天井 1 0 0 に埋め込まれており、天井裏に配置された電源ユニットとしての点灯装置 2 0 0 からリード線 3 4 とコネクタ 3 5 を介して配線されている。

20

【 0 0 7 6 】

電源ユニットとしての点灯装置 2 0 0 の内部には、実施形態 1、2 で説明した回路が収納されている。L E D 3 a , 3 b , 3 c , ... の直列回路（L E D モジュール 3 0 0）が上述の半導体発光素子 3 0 に対応している。

【 0 0 7 7 】

本実施形態では、電源ユニットとしての点灯装置 2 0 0 が L E D モジュール 3 0 0 とは別の筐体に収納される電源別置型 L E D 照明器具を例示したが、L E D モジュール 3 0 0 と同じ筐体に電源ユニットを収納した電源一体型 L E D 照明器具に本発明の点灯装置を用いても構わない。

30

【 0 0 7 8 】

また、本発明の点灯装置は、照明器具に限らず、各種の光源、例えば、液晶ディスプレイのバックライトや、複写機、スキャナ、プロジェクタなどの光源として利用しても構わない。

【 0 0 7 9 】

上述の各実施形態の説明では、半導体発光素子 3 0 として発光ダイオードを例示したが、これに限定されるものではなく、例えば、有機 E L 素子や半導体レーザー素子などであっても良い。

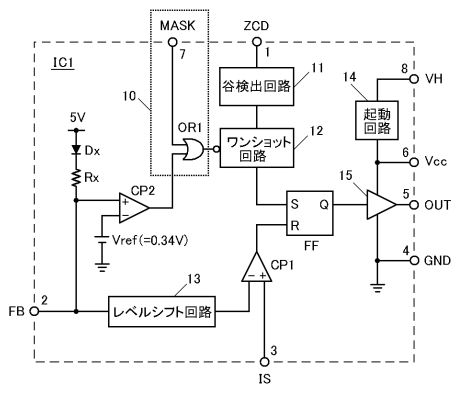
40

【符号の説明】

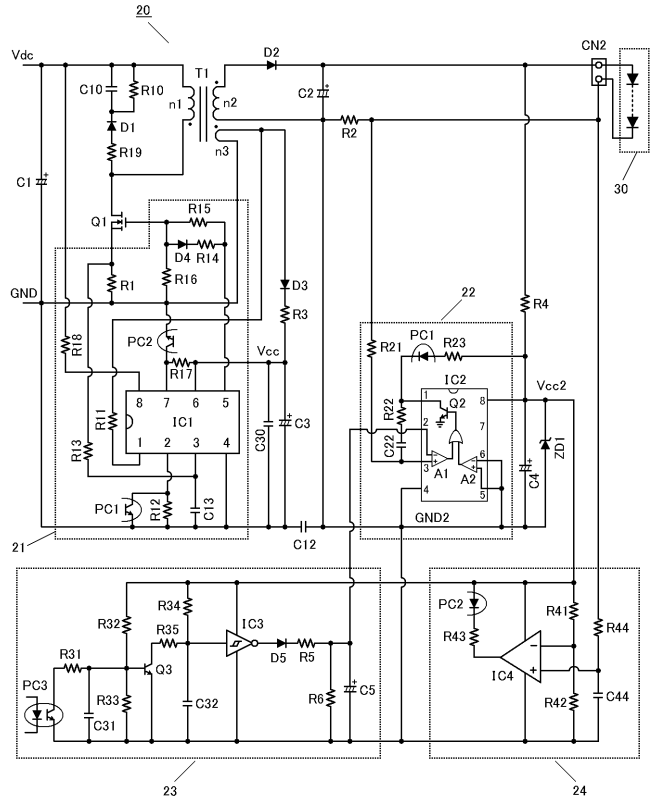
【 0 0 8 0 】

I C 1	スイッチング電源制御用集積回路
F B	フィードバック入力端子
M A S K	マスク端子
O R 1	オア回路
1 0	間欠動作可否設定回路

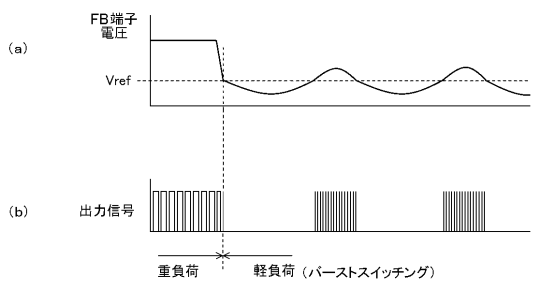
【 図 1 】



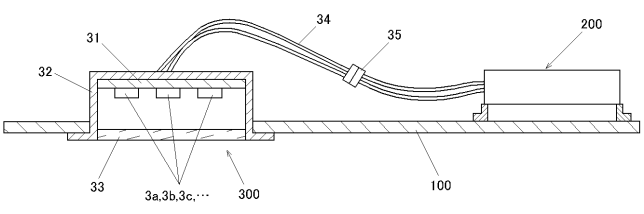
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(72)発明者 平松 明則

大阪府門真市大字門真 1 0 4 8 番地 パナソニック電気株式会社内

Fターム(参考) 3K073 AA52 CF01 CF10 CG01 CG10 CJ17 CL11 CM01 CM02