

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

驱动电路板和显示装置

技术领域

本发明涉及显示领域，特别是涉及一种驱动电路板和显示装置。

5

背景技术

在显示装置的屏体的基板非显示区设置有安装电路。安装电路通常包括相对设置的输入垫和输出垫，在输入垫和输出垫之间设有裸露的测试电路。集成电路芯片的输入引脚和输出引脚分别对应所述输入垫和所述输出垫连接，从而
10 使得所述集成电路芯片与所述基板电相连。

在现有技术中，测试电路容易被损坏，尤其容易被静电击穿。所述测试电路被损坏后，会导致错误地判断屏体是否良好。这对于屏体的生产是非常不利的。

15 发明内容

基于此，有必要针对电路基板的测试电路容易被损坏的问题，提供一种驱动电路板和显示装置。

根据本发明的一个方面，提供了一种驱动电路板，其特征在于，包括：基板；设置于所述基板上的测试电路；和设置于所述测试电路的上表面上方并且
20 覆盖所述测试电路的保护层。

根据本发明的上述方面的驱动电路板，测试电路由保护层覆盖。这样，可以避免静电在驱动电路上出现静电积累，进而避免了测试电路的薄膜晶体管被击穿。这就使得测试电路处于完好的状态，进而避免了由测试电路的损坏导致的对屏体测试结的不良影响，这有助于屏体的生产。

25 在其中一个实施例中，所述保护层由有机材料制成。

由有机材料制成的保护层具有的粘性特性有利于所述保护层覆盖并固定于所述测试电路的表面。所述有机材料具有的强度特性可以避免所述测试电路受到外在应力的破坏。

在其中一个实施例中，所述保护层的上表面包括粗糙区域。

所述粗糙区域可以增加集成电路芯片与所述保护层粘贴时的面积，同时可以增强所述集成电路芯片和所述保护层之间的粘附性。

5 在其中一个实施例中，所述粗糙区域为波纹、多个凹坑、多个凸起、相互交错的沟壑和网格中任意一种或多种的组合。

多种结构的配合方式可以灵活增加保护层粘合时的面积以增强粘贴的牢固程度。所述凹坑、所述凸起或所述波纹可以增强所述集成电路芯片和所述保护层之间的粘附性。

10 在其中一个实施例中，所述保护层的上表面还包括位于所述上表面的中心区域的平坦区，所述粗糙区域围绕所述平坦区。

所述集成电路芯片在粘贴于所述保护层表面时，在所述保护层的四周使用更多的导电胶，而在保护层的中心区域使用少量的导电胶，不但能够良好地固定集成电路芯片，而且能够避免过度向下挤压保护层的对应栅极的中心区域。

15 在其中一个实施例中，所述驱动电路板还包括设置在所述基板上的具有平坦化层的显示区薄膜晶体管阵列，所述保护层与所述显示区薄膜晶体管阵列的平坦化层一体形成。

保护层与所述显示区薄膜晶体管阵列的平坦化层一体形成可以减少工序，提高工作效率。

在其中一个实施例中，所述保护层由无机材料制成。

20 无机材料具有一定的强度，具有一定的耐磨和抗压性能。

在其中一个实施例中，所述基板上还设置有至少一个连接单元，所述连接单元与所述测试电路相邻。所述测试电路能够通过所述连接单元向屏体发出测试信号。

25 在其中一个实施例中，所述基板上设置有两个连接单元，所述两个连接单元位于所述保护层两侧。优选地，所述两个连接单元在所述保护层两侧对称设置。

在其中一个实施例中，所述测试电路和所述连接单元处于所述基板的非显示区内，在所述测试电路的任意一侧，所述基板的非显示区边缘到所述连接单

元一侧的距离，与所述连接单元的另一侧到所述保护层靠近所述连接单元的一侧的距离相等。

所述连接单元、所述保护层等距离布置可以保持所述基板受力的均匀性，可以避免集成电路芯片压接时受力失衡的问题。

5 根据本发明的另一方面，提供了一种显示装置，包括：驱动电路板，所述驱动电路板包括：基板，其包括非显示区和显示区；设置于所述基板上的测试电路，所述测试电路位于所述非显示区内；设置于所述测试电路的上表面上方并且覆盖所述测试电路的保护层；设置于所述显示区内的显示区薄膜晶体管阵列；其中，所述测试电路与所述显示区的显示区薄膜晶体管阵列电连接。

10 由于所述测试电路表面上的保护层，因此所述测试电路具有可靠的工作性能，并且在显示装置正常使用时不会因为测试电路损坏影响显示装置的使用，所述显示装置具有更长的寿命。

附图说明

- 15 图 1 为根据本发明的一个实施例的显示装置的结构示意图；
图 2 为根据本发明的一个实施例的驱动电路板的截面示意图；
图 3 为根据本发明的一个实施例的驱动电路板中保护层和连接单元位置关系示意图；
图 4 为根据本发明的一个实施例的保护层表面的结构示意图；
20 图 5 为根据本发明的另一个实施例的保护层表面的结构示意图；
图 6 为根据本发明的一个实施例的波纹状保护层表面的结构示意图。

具体实施方式

为了使本发明的发明目的、技术方案及技术效果更加清楚明白，以下结合
25 附图对本发明的具体实施例进行描述。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。

图 1 展示了根据本发明的一个实施例的显示装置 30。如图 1 所示。显示装置 30 包括驱动电路板 10，以及设置驱动电路板 10 上的数据驱动电路 20、扫描

驱动电路 40 和显示区薄膜晶体管阵列 410。所述显示区薄膜晶体管阵列 410 与所述数据驱动电路 20 和所述扫描驱动电路 40 电连接。所述数据驱动电路 20 和所述扫描驱动电路 40 可以控制所述显示区薄膜晶体管阵列 410 的工作。所述驱动电路板 10 包括显示区 500 和非显示区 600。所述显示区薄膜晶体管阵列 410 位于显示区 500 内。所述非显示区 600 包括覆盖测试电路（未图示）的保护层 300，以及位于保护层两侧的连接单元 210。

图 2 展示了根据本发明的一个实施例的驱动电路板 10。所述驱动电路板 10 包括基板 100、设置于所述基板 100 上的测试电路 200、以及设置于所述测试电路 200 的上表面上方并且覆盖所述测试电路 200 的保护层 300。结合图 1，所述测试电路 200 设置于所述非显示区 600。

所述基板 100 可以为玻璃基板、也可以为柔性的塑料基板，或者为具有一定强度的其他有机材料制成的基板。

在其中一个实施例中，所述驱动电路板 10 还包括设置于所述基板 100 表面上处于非显示区 600 的两个连接单元 210。所述两个连接单元 210 分别设置于所述测试电路 200 的两侧，并与所述测试电路 200 相邻。在使用过程中，两个连接单元 210 分别作为集成电路芯片的输入垫和输出垫。

在一个实施例中，集成电路芯片（未图示）可以通过输入引脚和输出引脚电连接到输入垫和输出垫上，并且所述集成电路芯片可以处于所述测试电路 200 的上方。这样所述集成电路芯片通过输入垫、输出垫、输入引脚和输出引脚与驱动电路板 10 通信并控制显示装置 30。在一个实施例中，还在相应的输入垫、输出垫、输入引脚和输出引脚之间涂覆有导电胶，以加强彼此之间的电连接并且便于将集成电路芯片固定在测试电路 200 上方。所述集成电路芯片的具体工作过程是本领域的技术人员所熟知的，这里不再赘述。

在其中一个实施例中，所述两个连接单元 210 对称地设置在所述测试电路 200 的两侧。所述连接单元 210 在所述测试电路 200 两侧对称设置可以使所述集成电路芯片压接时受力平衡，确保芯片压接效果，从而增强所述基板 100 的使用寿命。在一个优选的实施例中，如图 3 所示，所述非显示区 600 的边缘 601、602 到所述连接单元 210 相应侧的距离 a、d 以及两个所述连接单元 210 到所述

保护层 300 的相应边缘距离 b 、 c 都相等，即， $a = b = c = d$ 。所述非显示区 600 的边缘 601、602 可以是有机胶层的边界，优选地与所述保护层 300 一同形成。可以理解，所述连接单元 210、所述测试电路 200 等距离布置可以保持所述基板 100 受力的均匀性，可以更为有效地避免所述基板 100 由于受力不均匀造成损坏。

5 所述测试电路 200 用于测试屏体是否显示良好。所述测试电路 200 可以用以测试屏体的通信线路和/或屏体像素点是否损坏。再参照图 2，所述测试电路 200 可以包括薄膜晶体管 230 以及相关电路，所述薄膜晶体管 230 包括源极 231、漏极 232 和栅极 233。通过所述测试电路 200 可以向屏体输入测试信号。所述测试电路 200 可以包括测试单元。所述测试单元可以通过多个信号通道与所述薄
10 膜晶体管 230 连接。所述测试电路 200 的使用方法如下：所述测试单元向所述栅极 233 提供栅极导通电压以使得所述源极 231 和所述漏极 232 导通，所述薄膜晶体管 230 开启。接下来，所述测试单元可以通过所述薄膜晶体管 230 向屏体输入测试信号以测试屏体的通信线路和屏体的显示像素是否损坏。

为了保证测试电路 200 中的薄膜晶体管 230 以及导电线路完好，在制作完
15 成测试电路 200 之后，在测试电路 200 上方形成覆盖所述测试电路 200 的保护层 300。所述保护层 300 用以保护所述测试电路 200。例如，所述保护层 200 可以将测试电路 200 与外界环境绝缘地隔离开，从而避免在所述测试电路 200 的薄膜晶体管 230 处产生静电积累，进而避免所述薄膜晶体管 230 被静电击穿。静电击穿会导致所述测试电路 200 损坏，从而给后续工作带来麻烦。例如，所
20 述薄膜晶体管 230 被击穿后会不良地影响屏体的测试结果并且会误判屏体是否良好。进而，在后续步骤中，需要更复杂的复检步骤，以从被误判为坏屏中找出良好的屏。此外，所述保护层 300 可以保护测试电路 200 以避免其意外受到腐蚀，以确保测试电路 200 在测试期间能够正常工作。

在一个实施例中，所述保护层 300 可以由有机材料或无机材料制成。在一个
25 个优选的实施例中，所述保护层 300 可以由与所述显示区 500 的平坦化层相同的材料制成。在另一个实施例中，所述保护层 300 可以为 SiO_x 膜或 SiN_x 膜。在所述保护层 300 由有机材料形成的情况下，所述保护层 300 还可以具有一定的缓冲性能，这样可以避免来自所述测试电路 200 表面或所述保护层 300 上的所

述集成电路芯片由于压力过大对所述测试电路 200 造成损坏。在一个实施例中，所述保护层 300 的厚度为 1.5 mm-2 mm。厚度为 1.5 mm-2 mm 的保护层 300 不但能够解决测试电路 200 的静电问题，而且具有足够的缓冲性能。

5 优选地，在保护层 300 和集成电路芯片之间设置导电胶以进一步固定所述集成电路芯片。在图 4 所示的优选实施例中，保护层 300 的远离所述基板 100 的表面具有粗糙区域。例如，在所述保护层 300 为有机物的情况下，可以通过光刻的方式形成粗糙区域或网格；在所述保护层 300 为无机物的情况下，可通过蚀刻所述保护层 300 的方式形成粗糙区域。在另一个实施例中，所述粗糙区域可以为密集排布的凹坑、凸起、相互交错的沟壑、波纹以及其各种组合中的任一种。实际上，粗糙区域还可以构造为任何适当的其它形貌。发明人发现，
10 通过这种结构，在所述集成电路芯片的组装过程中，可以使所述集成电路芯片的下表面与所述保护层 300 的粗糙区域贴合或粘贴在一起。这样，所述粗糙区域可以增加所述集成电路芯片与所述保护层 300 结合力，从而使得集成电路芯片与保护层 300 牢固地接合在一起。

15 所述粗糙区域的位置可以根据所述测试电路 200 不同位置的不同受力能力进行调整。例如，所述粗糙区域可以是保护层 300 的整个外表面，也可以是保护层 300 的外表面的部分区域。优选地，所述粗糙区域可以设置在所述保护层 300 的四周。请参见图 5，在其中一个实施例中，所述保护层 300 的中心区域为平坦区 301，周围部分为所述粗糙区域。发明人发现：所述集成电路芯片在粘贴于所述保护层 300 表面时，在所述保护层 300 的四周使用更多的导电胶，而在保护层 300 的所述平坦区 301 使用少量的导电胶，不但能够良好地固定所述集成电路芯片，而且能够避免过度向下挤压所述保护层 300 对应的栅极 233 的中心区域。由此，就减少了导电胶的使用量，而且对薄膜晶体管 230 起到保护作用。
20

25 在图 6 所示的实施例中，所述保护层 300 外表面的所述粗糙区域为波纹。在所述保护层 300 为有机材料的情况下，波纹形式的所述粗糙区域是优选的，这是由于所述波纹的构造可以较平缓，可以减少导电胶的使用量并且达到牢固粘贴所述集成电路芯片和所述保护层 300 的目的。

在一个实施例中，所述测试电路 200 与所述显示区 500 的电路电连接。所述测试电路 200 表面覆盖的所述保护层 300 可以避免所述测试电路 200 被腐蚀或损坏。所述驱动电路板 10 制作的过程中，在所述测试电路 200 制成后还有其它制造工序。所述保护层 300 能够避免在其它制成工序中所述测试电路 200 被刮蹭或被其它化学试剂腐蚀。因此所述测试电路 200 就不会出现断路现象，进而在屏体测试时不会因为测试电路的损坏而造成不良误判。

所述保护层 300 可通过以下方式形成：

当所述保护层 300 与所述显示区 500 的平坦化层为相同材料制成时，所述保护层 300 的形成过程可以为：在所述显示区 500 和所述非显示区 600 上铺设平坦化层；然后将所述平坦化层的对应的两个连接单元 210 的部分通过蚀刻的方式去除。这样，所述测试电路 200 的上方的平坦化层就形成了保护层 300。可以理解的是，所述保护层 300 上的所述粗糙区域也可以通过蚀刻的方式形成。

当所述保护层 300 为无机材料时，可通过在所述测试电路 200 上沉积无机材料膜层而形成。

以上所述实施例仅表达了本发明的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对本发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干变形和改进，这些都属于本发明的保护范围。因此，本发明专利的保护范围应以所附权利要求为准。

权利要求

- 1、一种驱动电路板，其特征在于，包括：
基板（100）；
设置于所述基板（100）上的测试电路（200）；和
5 设置于所述测试电路（200）的上表面上方并且覆盖所述测试电路（200）的保护层（300）。
- 2、如权利要求 1 所述的驱动电路板，其特征在于，所述保护层（300）由有机材料制成。
- 3、如权利要求 1 所述的驱动电路板，其特征在于，所述保护层（300）的
10 上表面包括粗糙区域。
- 4、如权利要求 3 所述的驱动电路板，其特征在于，所述粗糙区域为波纹、多个凹坑、多个凸起、相互交错的沟壑和网格中任意一种或多种的组合。
- 5、如权利要求 3 所述的驱动电路板，其特征在于，所述保护层（300）的上表面还包括处于所述上表面的中心区域的平坦区（301），所述粗糙区域围绕
15 所述平坦区（301）。
- 6、如权利要求 1 到 5 中任一项所述的驱动电路板，其特征在于，所述驱动电路板还包括设置在所述基板（100）上的具有平坦化层的显示区薄膜晶体管阵列（500），所述保护层（300）与所述显示区薄膜晶体管阵列（410）的平坦化层一体形成。
- 20 7、如权利要求 1 到 5 中任一项所述的驱动电路板，其特征在于，所述保护层（300）由无机材料制成。
- 8、如权利要求 1 到 5 中任一项所述的驱动电路板，其特征在于，所述基板（100）上还设置有至少一个连接单元（210），所述连接单元（210）与所述测试电路（200）相邻。
- 25 9、如权利要求 8 所述的驱动电路板，其特征在于，所述基板（100）上设置有两个连接单元（210），所述两个连接单元（210）位于所述保护层（300）两侧。
- 10、如权利要求 9 所述的驱动电路板，其特征在于，所述两个连接单元（210）

在所述保护层（300）两侧对称设置。

11、如权利要求 8 所述的驱动电路板，其特征在于，所述测试电路（200）和所述连接单元（210）处于所述基板（100）的非显示区（600）内；在所述测试电路（200）的任意一侧，所述基板（100）的非显示区（600）的边缘到所述连接单元（210）一侧的距离，与所述连接单元（210）的另一侧到所述保护层（300）靠近所述连接单元（210）的一侧的距离相等。

12、一种显示装置，包括：

驱动电路板，所述驱动电路板包括：

基板（100），其包括非显示区（600）和显示区（500）；

10 设置于所述基板（100）上的测试电路（200），所述测试电路（200）位于所述非显示区（600）内；

设置于所述测试电路（200）的上表面上方并且覆盖所述测试电路（200）的保护层（300）；

设置于所述显示区（500）内的显示区薄膜晶体管阵列（410）；

15 其中，所述测试电路（200）与所述显示区薄膜晶体管阵列（410）电连接。

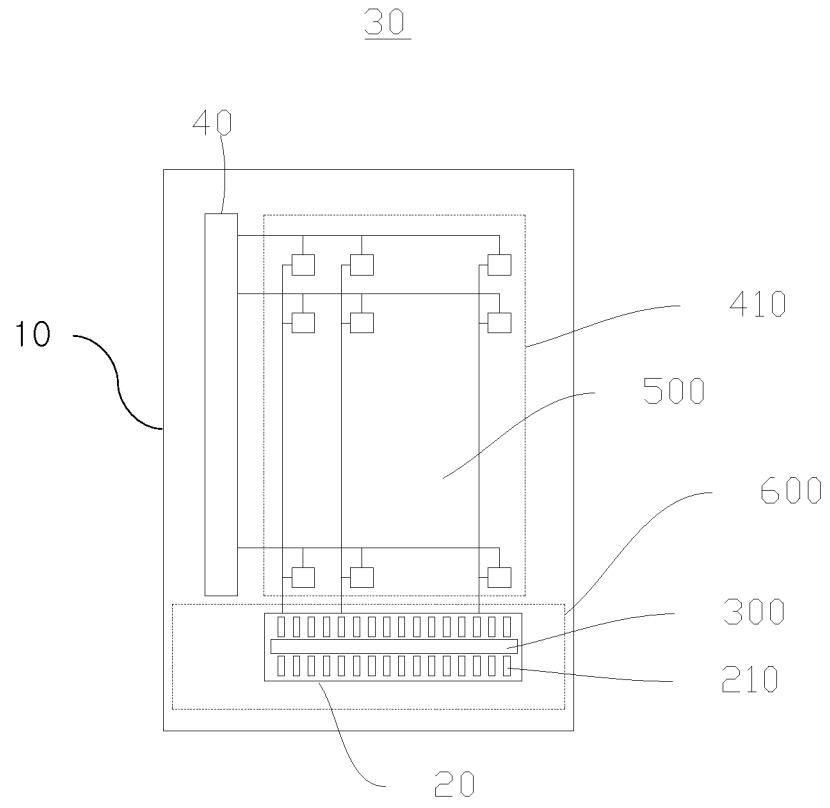


图 1

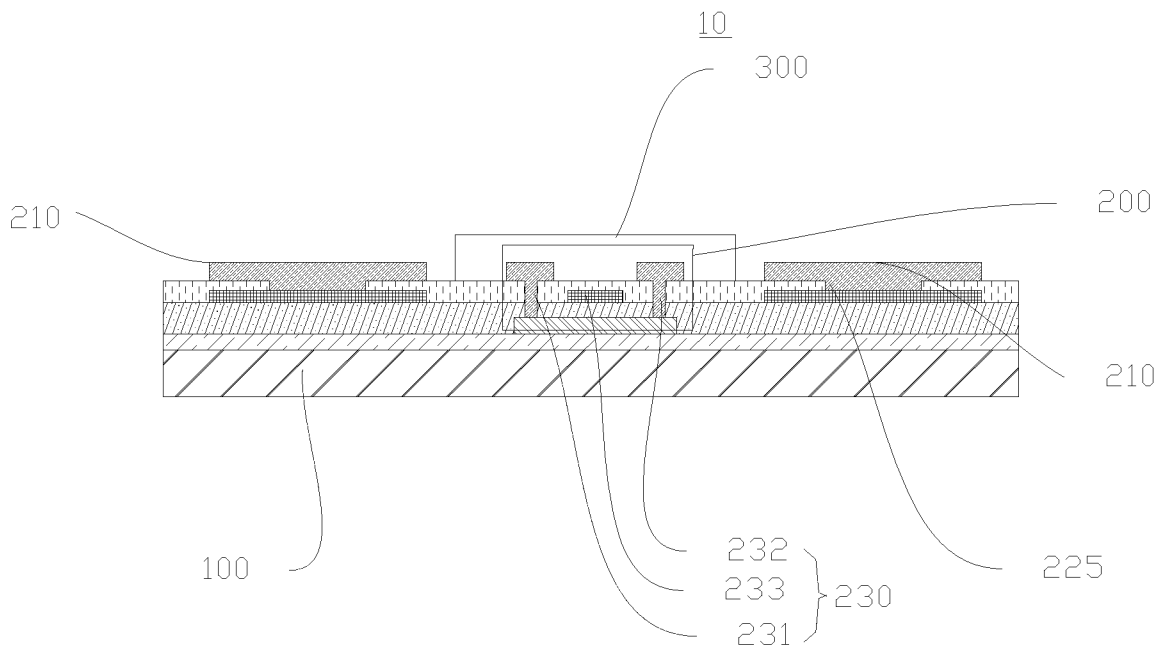


图 2

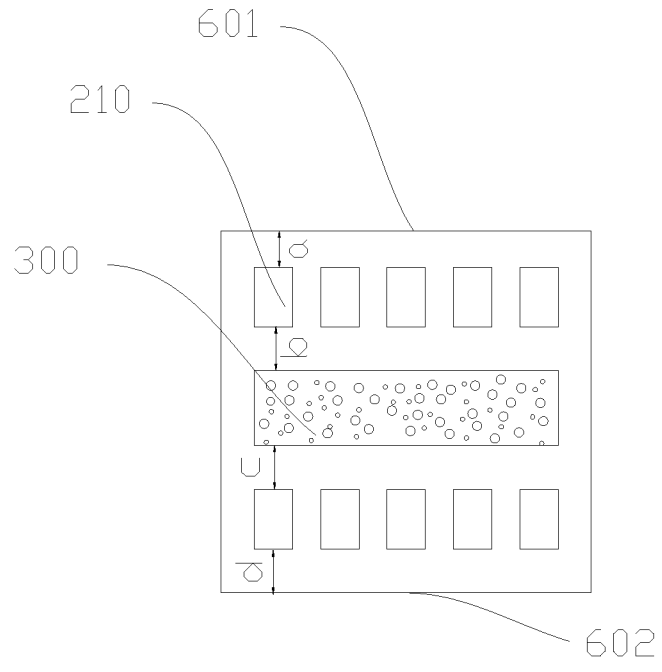


图 3

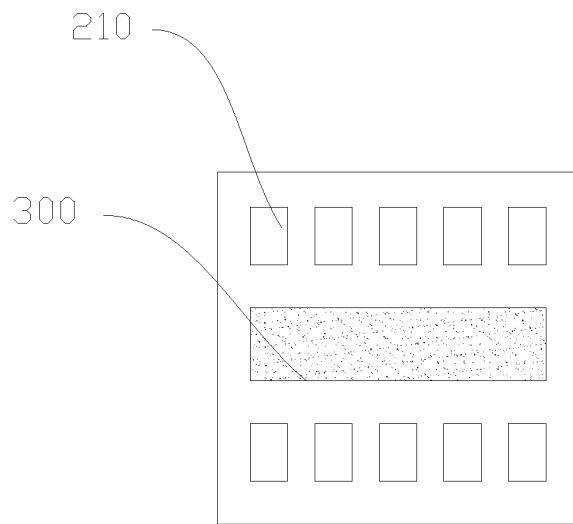


图 4

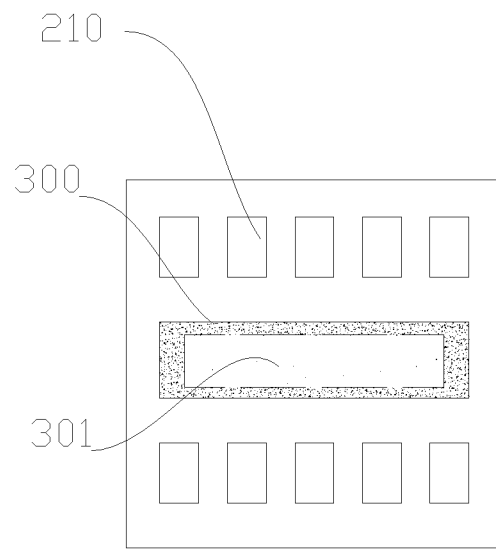


图 5

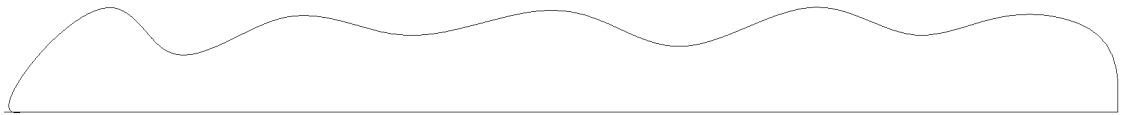


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/084519

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2016.01) i; G09G 3/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3, G02F 1

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; VEN; CNTXT; CNKI: 测试, 电路, 保护层, 基板, 静电, 显示, 覆盖, 粗糙, test, circuit, protect layer, basal plate, static electricity, display, cover, rough

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101308267 A (CHI MEI OPTOELECTRONICS CORPORATION), 19 November 2008 (19.11.2008), description, page 6, paragraph 1 to page 9, paragraph 4, claims, and figures 2(A)-2(C)	1-2, 5-12
Y	CN 101308267 A (CHI MEI OPTOELECTRONICS CORPORATION), 19 November 2008 (19.11.2008), description, page 6, paragraph 1 to page 9, paragraph 4, claims, and figures 2(A)-2(C)	3-4
Y	CN 101369506 A (LG ELECTRONICS INC.), 18 February 2009 (18.02.2009), description, page 5, paragraph 1	3-4
A	CN 205656393 U (SHANGHAI AVIC OPTOELECTRONICS CO. LTD. et al.), 19 October 2016 (19.10.2016), entire document	1-12
A	CN 105845064 A (HANNSTAR DISPLAY (NANJING) CORP.; HANNSTAR DISPLAY CORPORATION), 10 August 2016 (10.08.2016), entire document	1-12
A	JP 5017851 B2 (SEIKO EPSON CORP.), 05 September 2012 (05.09.2012), entire document	1-12
PX	CN 207165216 U (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.), 30 March 2018 (30.03.2018), entire document	1-12

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
06 July 2018

Date of mailing of the international search report
20 July 2018

Name and mailing address of the ISA
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No. (86-10) 62019451

Authorized officer
LI, Yuan
Telephone No. 86-(010)-62085846

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/CN2018/084519
--

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101308267 A	19 November 2008	CN 101308267 B	18 September 2013
CN 101369506 A	18 February 2009	EP 2026317 A1	18 February 2009
		US 2009046039 A1	19 February 2009
		JP 2009048175 A	05 March 2009
		KR 20090017206 A	18 February 2009
CN 205656393 U	19 October 2016	None	
CN 105845064 A	10 August 2016	None	
JP 5017851 B2	05 September 2012	JP 2007156058 A	21 June 2007
CN 207165216 U	30 March 2018	None	

A. 主题的分类 G09G 3/32(2016.01)i; G09G 3/00(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G3, G02F1 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;VEN;CNTXT;CNKI:测试, 电路, 保护层, 基板, 静电, 显示, 覆盖, 粗糙, test, circuit, protect layer, basal plate, static electricity, display, cover, rough		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101308267 A (奇美电子股份有限公司) 2008年 11月 19日 (2008 - 11 - 19) 说明书第6页第1段至说明书第9页第4段, 权利要求书, 附图2 (A) -2 (C)	1-2, 5-12
Y	CN 101308267 A (奇美电子股份有限公司) 2008年 11月 19日 (2008 - 11 - 19) 说明书第6页第1段至说明书第9页第4段, 权利要求书, 附图2 (A) -2 (C)	3-4
Y	CN 101369506 A (LG电子株式会社) 2009年 2月 18日 (2009 - 02 - 18) 说明书第5页第1段	3-4
A	CN 205656393 U (上海中航光电子有限公司等) 2016年 10月 19日 (2016 - 10 - 19) 全文	1-12
A	CN 105845064 A (南京瀚宇彩欣科技有限责任公司 瀚宇彩晶股份有限公司) 2016年 8月 10日 (2016 - 08 - 10) 全文	1-12
A	JP 5017851 B2 (SEIKO EPSON CORP) 2012年 9月 5日 (2012 - 09 - 05) 全文	1-12
PX	CN 207165216 U (昆山国显光电有限公司) 2018年 3月 30日 (2018 - 03 - 30) 全文	1-12
<input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期	国际检索报告邮寄日期	
2018年 7月 6日	2018年 7月 20日	
ISA/CN的名称和邮寄地址	受权官员	
中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	李原	
传真号 (86-10)62019451	电话号码 86-(010)-62085846	

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/084519

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	101308267	A	2008年 11月 19日	CN 101308267 B	2013年 9月 18日
CN	101369506	A	2009年 2月 18日	EP 2026317 A1	2009年 2月 18日
				US 2009046039 A1	2009年 2月 19日
				JP 2009048175 A	2009年 3月 5日
				KR 20090017206 A	2009年 2月 18日
CN	205656393	U	2016年 10月 19日	无	
CN	105845064	A	2016年 8月 10日	无	
JP	5017851	B2	2012年 9月 5日	JP 2007156058 A	2007年 6月 21日
CN	207165216	U	2018年 3月 30日	无	