(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0096050
(43) 공개일자 2022년07월07일

(51) 국제특허분류(Int. Cl.)
H01L 43/08 (2006.01) *H01L 43/02* (2006.01)
H01L 43/10 (2006.01) *H01L 43/12* (2006.01)
(52) CPC특허분류
H01L 43/08 (2013.01)
H01L 43/02 (2013.01)
(21) 출원번호 10-2020-0188171
(22) 출원일자 2020년12월30일
심사청구일자 2020년12월30일

(71) 출원인
재단법인대구경북과학기술원
대구 달성군 현풍읍 테크노중앙대로 333
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
유천열
서울특별시 강남구 삼성로51길 37, 111동 2102호 (대치동, 래미안 대치 팰리스(1단지))
김우영
경기도 성남시 분당구 이매로 11, 603동 101호(이매동, 아름마을선경아파트)
(74) 대리인
김연권

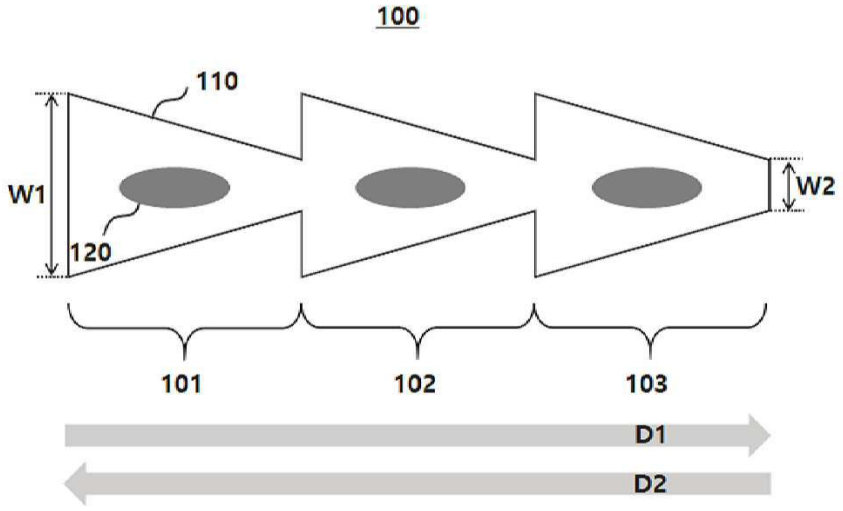
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 **스핀궤도 토크 메모리 소자 및 이의 제조방법**

(57) 요 약

본 발명은 스핀궤도 토크 메모리 소자 및 이의 제조 방법을 개시한다. 본 발명은 적어도 둘 이상의 스핀궤도 토크 메모리 구조체가 제1 방향으로 전기적으로 연결되고, 상기 적어도 둘 이상의 스핀궤도 토크 메모리 구조체는, 상기 제1 방향으로 선폭이 변화되는 스핀궤도 활성층; 및 상기 스핀궤도 활성층 상에 형성되는 자기 터널 접합을 포함하는 것을 특징으로 한다.

대 표 도 - 도1



(52) CPC특허분류
H01L 43/10 (2013.01)
H01L 43/12 (2021.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1711104070
과제번호	2015M3D1A1070465
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	미래소재디스커버리사업
연구과제명	설계기반 Spin-Orbitronics 소재 개발
기 여 율	1/1
과제수행기관명	고려대학교
연구기간	2020.01.04 ~ 2021.01.03

명 세 서

청구범위

청구항 1

적어도 둘 이상의 스핀궤도 토크 메모리 구조체가 제1 방향으로 연결되고,

상기 적어도 둘 이상의 스핀궤도 토크 메모리 구조체는,

상기 제1 방향으로 선폭이 변화되는 스핀궤도 활성층; 및

상기 스핀궤도 활성층 상에 형성되는 자기 터널 접합을 포함하는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 2

제1항에 있어서,

상기 스핀궤도 활성층의 선폭에 따라 전류 밀도가 조절되는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 3

제1항에 있어서,

상기 스핀궤도 활성층의 선폭에 따라 스핀궤도 토크가 조절되는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 4

제1항에 있어서,

상기 선폭은 상기 스핀궤도 활성층의 너비 및 두께 중 적어도 어느 하나인 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 5

제1항에 있어서,

상기 스핀궤도 토크 메모리 소자는 전류 방향에 의해 자화 반전 방향이 조절되는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 6

제1항에 있어서,

상기 스핀궤도 활성층은 백금(Pt), 텅스텐(W), 탄탈륨(Ta), 이리듐-망간(IrMn), 철-망간(FeMn), 백금-망간(PtMn) 및 이들의 합금 중 적어도 어느 하나를 포함하는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 7

제1항에 있어서,

상기 자기 터널 접합은 상기 스핀궤도 활성층의 중심부에 형성되는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 8

제1항에 있어서,

상기 자기 터널 접합은 자유층, 터널 배리어 및 고정층을 포함하는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 9

제8항에 있어서,

상기 자유층은 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI)을 갖는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 10

제8항에 있어서,

상기 자유층은 수직 자기 이방성을 갖는 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 11

제8항에 있어서,

상기 자유층의 형상은 원형, 타원형 및 다각형 중 어느 하나인 것을 특징으로 하는 스핀궤도 토크 메모리 소자.

청구항 12

스핀궤도 활성막을 형성하는 단계;

상기 스핀궤도 활성막을 패터닝하여 제1 방향으로 선폭이 변화되는 스핀궤도 활성층을 적어도 둘 이상 형성하는 단계; 및

상기 스핀궤도 활성층의 중심부에 자기 터널 접합을 형성하는 단계;

를 포함하는 것을 특징으로 하는 스핀궤도 토크 메모리 소자의 제조 방법.

청구항 13

제12항에 있어서,

상기 선폭은 상기 스핀궤도 활성층의 너비 및 두께 중 적어도 어느 하나인 것을 특징으로 하는 스핀궤도 토크 메모리 소자의 제조 방법.

청구항 14

제12항에 있어서,

상기 자기 터널 접합은 상기 스핀궤도 활성층의 중심부에 형성되는 것을 특징으로 하는 스핀궤도 토크 메모리 소자의 제조 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 스핀궤도 토크 메모리 소자 및 이의 제조방법에 관한 것으로, 보다 상세하게는, 스핀궤도 활성층의 선폭을 위치에 따라 변화시킴으로써 자유층에 인가되는 스핀궤도 토크(SOT)의 크기를 불균일하게 변화시켜 외부 자기장 없이 인가 전류만으로 원하는 방향으로 자화 방향을 조절할 수 있는 스핀궤도 토크 메모리 소자 및 이의 제조방법에 관한 것이다.

배 경 기 술

[0003] 최근 스핀궤도 토크(Spin-Orbit Torque, SOT)라고 불리는 방법을 이용한 메모리 소자들이 많이 연구되고 있다.

[0004] 스핀궤도 토크 메모리 소자는 기존의 스핀 전달 토크(Spin Transfer Torque, STT) 메모리 소자의 단점으로 지적되는 기록과 판독 전압의 차이에 의한 문제를 근본적으로 해결할 수 있는 기술로, 새로운 메모리 소자의 개발이 가능할 것으로 기대되고 있다.

[0005] 기존의 STT-메모리 소자는 2-터미널(two-terminal)방식으로 상부와 하부의 전극에 전류를 흘려 기록을 하기도 하고 판독을 하기도 하기 때문에, 판독을 하는 전압과 기록을 하는 전압의 차이가 충분히 크지 않으면 오동작을 일으킬 수 있다는 문제점이 지적되고 있었다.

[0006] 최근 제시된 스핀궤도 토크 메모리 소자는 정보를 기록하는 부분과 기록을 판독하는 부분을 완전히 분리하여, 앞서 제시된 문제점을 근본적으로 피해가고 있다.

[0007] 스핀궤도 토크 메모리 소자는 스핀궤도 활성층에 흐르는 전류가 스핀홀 효과(Spin Hall Effect) 혹은 라쉬바(Rashba) 효과와 같은 스핀궤도 효과에 의해 자유층과 스핀궤도 활성층의 계면에서 유효 자기장(SOT-자기장)을 형성한다. 이때, 생성되는 자기장의 크기는 전류에 비례하고, 그 크기는 물질과 계면의 상태에 의존한다.

[0008] SOT-자기장의 방향은 스핀궤도 활성층의 선방향(longitudinal) 이거나 가로방향(transverse)의 성분이 동시에 존재할 수 있고, 외부에서 스핀 궤도 활성층에 전류를 인가하면, 결과적으로 자유층의 계면에 SOT-자기장이 생성되어 SOT-자기장이 자유층의 자화방향을 면 방향으로 눕게 할 정도로 충분히 크다면 자유층의 자화 방향은 SOT-자기장의 방향으로 향하게 된다.

[0009] 이때, 외부 전류를 제거하면, 자유층의 자화 방향은 다시 수직 방향으로 향하게 되는데, 이때, 위와 아래 방향은 같은 에너지를 갖기 때문에, 자유층의 자화 방향은 위 혹은 아래 방향으로 향하게 된다.

[0010] 이때, 외부 자기장이 인가되어 있다면, 외부 자기장에 의해 스핀이 토크를 받게 되므로, 외부 자기장의 방향에 따라서 자유층의 스핀이 위 방향이나 아래 방향을 향하게 된다.

[0011] 따라서, 외부 자기장을 고정시킨 상태에서 스핀궤도 활성층에 흐르는 전류의 방향을 바꾸면, 자유층의 최종 자화 방향을 위 방향과 아래 방향으로 기록할 수 있게 된다. 기록된 자유층의 자화 방향은 고정층의 자화 방향과 평행하거나 반평행하기 때문에 터널링 자기저항에 의해서 다른 저항값을 갖게 되므로 판독이 가능해진다.

[0012] 그러나, 스핀궤도 토크 메모리 소자는 스위칭 과정에서 외부 자기장이 인가되어야 하기 때문에 나노 소자로 제작하기 어려운 문제가 있어, 이를 극복하기 위한 연구가 필요하다.

선행기술문헌

특허문헌

[0014] (특허문헌 0001) 대한민국 등록특허 제2073467호, "교류전류를 이용한 스핀 궤도 토크 자기 메모리 소자"

(특허문헌 0002) 대한민국 등록특허 제 2142091호, "스핀 궤도 토크 자성 메모리"

발명의 내용

해결하려는 과제

[0015] 본 발명의 실시예는 스핀궤도 활성층을 제1 방향으로 선폭을 조절하여 스핀 궤도 활성층의 위치에 따른 전류 밀도를 상이하게 형성함으로써 외부 자기장이 필요 없는 스핀궤도 토크 메모리 소자 및 이의 제조 방법을 제공하고자 한다.

[0016] 본 발명의 실시예는 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI) 및 수직자기 이방성을 갖는 자유층을 사용함으로써, 스핀궤도 활성층으로 인한 불균일한 스핀 궤도 토크, 비대칭 교환상호 작용 및 수직자기 이방성의 상호작용에 의해 외부 자기장 없이 전류의 방향만으로 원하는 방향으로 자화를 반전시킬 수 있는 스핀궤도 토크 메모리 소자 및 이의 제조 방법을 제공하고자 한다.

과제의 해결 수단

[0018] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 적어도 둘 이상의 스핀궤도 토크 메모리 구조체가 제1 방향으로 연결되고, 상기 적어도 둘 이상의 스핀궤도 토크 메모리 구조체는, 상기 제1 방향으로 선폭이 변화되는 스핀궤도 활성층; 및 상기 스핀궤도 활성층 상에 형성되는 자기 터널 접합을 포함한다.

[0019] 상기 스핀궤도 활성층의 선폭에 따라 전류 밀도가 조절될 수 있다.

[0020] 상기 스핀궤도 활성층의 선폭에 따라 스핀궤도 토크가 조절될 수 있다.

[0021] 상기 선폭은 상기 스핀궤도 활성층의 너비 및 두께 중 적어도 어느 하나일 수 있다.

[0022] 상기 스핀궤도 토크 메모리 소자는 전류 방향에 의해 자화 반전 방향이 조절될 수 있다.

[0023] 상기 스핀궤도 활성층은 백금(Pt), 텅스텐(W), 탄탈륨(Ta), 이리듐-망간(IrMn), 철-망간(FeMn), 백금-망간(PtMn) 및 이들의 합금 중 적어도 어느 하나를 포함할 수 있다.

[0024] 상기 자기 터널 접합은 상기 스핀궤도 활성층의 중심부에 형성될 수 있다.

[0025] 상기 자기 터널 접합은 자유층, 터널 배리어 및 고정층을 포함할 수 있다.

[0026] 상기 자유층은 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI)을 가질 수 있다.

[0027] 상기 자유층은 수직 자기 이방성을 가질 수 있다.

[0028] 상기 자유층의 형상은 원형, 타원형 및 다각형 중 어느 하나일 수 있다.

[0029] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성막을 형성하는 단계; 상기 스핀궤도 활성막을 패터닝하여 제1 방향으로 선폭이 변화되는 스핀궤도 활성층을 적어도 둘 이상 형성하는 단계; 및 상기 스핀궤도 활성층의 중심부에 자기 터널 접합을 형성하는 단계;를 포함한다.

[0030] 상기 선폭은 상기 스핀궤도 활성층의 너비 및 두께 중 적어도 어느 하나일 수 있다.

[0031] 상기 자기 터널 접합은 상기 스핀궤도 활성층의 중심부에 형성될 수 있다.

발명의 효과

[0033] 본 발명의 실시예에 따르면, 스핀궤도 활성층을 제1 방향으로 선폭을 조절하여 스핀 궤도 활성층의 위치에 따른 전류 밀도를 상이하게 형성함으로써 외부 자기장이 필요없는 스핀궤도 토크 메모리 소자 및 이의 제조 방법을 제공할 수 있다.

[0034] 본 발명의 실시예에 따르면, 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI) 및 수직자기 이방성을 갖는 자유층을 사용함으로써, 스핀궤도 활성층으로 인한 불균일한 스핀 궤도 토크, 비대칭 교환상호 작

용 및 수직자기 이방성의 상호작용에 의해 외부 자기장 없이 전류의 방향만으로 원하는 방향으로 자화를 반전시킬 수 있는 스핀궤도 토크 메모리 소자 및 이의 제조 방법을 제공할 수 있다.

도면의 간단한 설명

[0036] 도 1은 선폭으로 너비를 사용하는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자를 도시한 상면도이다.

도 2는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자에 포함되는 스핀궤도 토크 메모리 구조체의 상면도 및 스핀궤도 토크 메모리 구조체의 위치에 따른 전류 밀도를 도시한 그래프이다.

도 3은 선폭으로 두께를 사용하는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자를 도시한 단면도이다.

도 4는 포지티브(+) 전류(위쪽 그래프) 및 네거티브(-) 전류(아래쪽 그래프)에 따른 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 자유층의 자화 반전을 도시한 그래프 및 이미지이다.

도 5는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조방법을 도시한 흐름도이다.

도 6 및 도 7은 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 자유층의 평행 상태에서의 기울어진 자화 분포를 도시한 이미지이다.

도 8은 포지티브(+) 전류 인가 시, 스핀궤도 토크에 의한 스위칭 과정에서의 자유층의 자화 방향 분포를 도시한 이미지이다.

도 9는 네거티브(-) 전류 인가 시, 스핀궤도 토크에 의한 스위칭 과정에서의 자유층의 자화 방향 분포를 도시한 이미지이다.

발명을 실시하기 위한 구체적인 내용

[0037] 이하 첨부 도면들 및 첨부 도면들에 기재된 내용들을 참조하여 본 발명의 실시예를 상세하게 설명하지만, 본 발명이 실시예에 의해 제한되거나 한정되는 것은 아니다.

[0038] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계는 하나 이상의 다른 구성요소, 단계의 존재 또는 추가를 배제하지 않는다.

[0039] 본 명세서에서 사용되는 "실시예", "예", "측면", "예시" 등은 기술된 임의의 양상(aspect) 또는 설계가 다른 양상 또는 설계들보다 양호하다거나, 이점이 있는 것으로 해석되어야 하는 것은 아니다.

[0040] 또한, '또는'이라는 용어는 배타적 논리합 'exclusive or'이기보다는 포함적인 논리합 'inclusive or'를 의미한다. 즉, 달리 언급되지 않는 한 또는 문맥으로부터 명확하지 않는 한, 'x가 a 또는 b를 이용한다'라는 표현은 포함적인 자연 순열들(natural inclusive permutations) 중 어느 하나를 의미한다.

[0041] 또한, 본 명세서 및 청구항들에서 사용되는 단수 표현("a" 또는 "an")은, 달리 언급하지 않는 한 또는 단수 형태에 관한 것이라고 문맥으로부터 명확하지 않는 한, 일반적으로 "하나 이상"을 의미하는 것으로 해석되어야 한다.

[0042] 아래 설명에서 사용되는 용어는, 연관되는 기술 분야에서 일반적이고 보편적인 것으로 선택되었으나, 기술의 발달 및/또는 변화, 관례, 기술자의 선호 등에 따라 다른 용어가 있을 수 있다. 따라서, 아래 설명에서 사용되는 용어는 기술적 사상을 한정하는 것으로 이해되어서는 안 되며, 실시예들을 설명하기 위한 예시적 용어로 이해되어야 한다.

[0043] 또한, 특정한 경우는 출원인이 임의로 선정한 용어도 있으며, 이 경우 해당되는 설명 부분에서 상세한 그 의미를 기재할 것이다. 따라서 아래 설명에서 사용되는 용어는 단순한 용어의 명칭이 아닌 그 용어가 가지는 의미와 명세서 전반에 걸친 내용을 토대로 이해되어야 한다.

[0044] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해

석되지 않는다.

[0045] 한편, 본 발명의 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는, 그 상세한 설명을 생략할 것이다. 그리고, 본 명세서에서 사용되는 용어(terminology)들은 본 발명의 실시예를 적절히 표현하기 위해 사용된 용어들로서, 이는 사용자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[0047] 도 1 및 도 3은 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자를 도시한 단면도이나, 도 1은 스핀궤도 활성층의 너비를 변화시키는 기술이고, 도 3은 스핀궤도 활성층의 두께를 변화시키는 기술이다.

[0048] 이에, 도 1 및 도 3은 선폭으로 너비 또는 두께를 조절하는 기술을 제외하면 동일한 구성요소를 포함하고 있으므로, 동일한 구성요소에 대해서는 도 1에서 설명하기로 한다.

[0050] 도 1은 선폭으로 너비를 사용하는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자를 도시한 상면도이다.

[0051] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 적어도 둘 이상의 스핀궤도 토크 메모리 구조체(101, 102, 103)가 제1 방향(D1, D2)으로 연결되고, 적어도 둘 이상의 스핀궤도 토크 메모리 구조체(101, 102, 103)는, 제1 방향(D1, D2)으로 선폭이 변화되는 스핀궤도 활성층 및 스핀궤도 활성층(110) 상에 형성되는 자기 터널 접합(120)을 포함한다.

[0052] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 제1 방향으로 스핀궤도 활성층(110)의 선폭이 변화되기 때문에 스핀 궤도 활성층(110)의 위치에 따라 전류 밀도가 상이하게 형성됨으로써, 외부 자기장 없이 스핀궤도 토크 메모리 소자(100)를 구동할 수 있다.

[0053] 스핀토크 활성층(110)은 자유층과 접촉하여 면내 전류를 제공하는 전극으로 사용될 수 있고, 면내 전류를 제공하여 스핀홀 효과 또는 라쉬바 효과를 유발할 수 있다.

[0054] 스핀토크 활성층(110)은 스핀 분극 전류를 제공하고, 스핀토크 활성층(110)의 스핀홀 효과 또는 라쉬바 효과에 의하여 자유층에 스핀궤도 토크를 인가하여 자유층의 자화 역전을 유도할 수 있다. 또한, 스핀토크 활성층(110)은 자유층에 스핀토크 활성층(110)의 자화 방향으로 정렬된 스핀 축적을 제공하고, 스핀 축적은 결정론적인 스위칭(deterministic switching) 효과 또는 추가적인 토크를 제공하는 효과를 제공할 수 있다.

[0055] 또한, 스핀토크 활성층(110)을 통해 면내에서 구동되는 전류 및 수반되는 스핀 궤도 상호 작용은 스핀 궤도 자기장(H)을 초래할 수 있다. 이 스핀 궤도 자기장(H)은 자화 상의 스핀궤도 토크(T)와 동등하다. 따라서 토크와 자기장은 스핀 궤도 자기장과 스핀궤도 토크로 상호 교환적으로 지칭될 수 있다. 이는 스핀 궤도 상호 작용이 스핀궤도 토크 및 스핀 궤도 자기장의 근원이라는 사실을 반영한다. 스핀궤도 토크는 스핀토크 활성층(110)의 평면에서 구동되는 전류 및 스핀 궤도 상호 작용에 대해 발생할 수 있다.

[0056] 스핀토크 활성층(110)은 강력한 스핀-궤도 상호작용을 가지고, 자유층의 자기 모멘트 스위칭 시에 사용될 수 있는 전극일 수 있다.

[0057] 또한, 스핀토크 활성층(110)은 자유층 내의 자기장을 스위칭하는 것을 용이하게 할 수 있고, 스핀토크 활성층(110)은 자유층에서의 자기장의 극성 방향을 변경함으로써 스핀궤도 토크 메모리를 구현할 수 있다.

[0058] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 메모리 셀을 동작시키기 위해 스핀 전류를 사용하여 자유층을 스위칭하기 위한 스핀궤도 토크(spin orbit torque, SOT)를 사용할 수 있다.

[0059] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)에 포함되는 적어도 둘 이상의 스핀궤도 토크 메모리 구조체(101, 102, 103)는 스핀궤도 활성층(110)을 포함하고, 스핀 궤도 활성층(110)은 제1 방향(D1, D2)으로 선폭이 변화될 수 있다.

[0060] 즉, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 스핀궤도 활성층(110)에서 전류 밀도를 국소적으로 변화시키기 위해 스핀궤도 활성층(110)의 선폭을 다양한 형태로 조절할 수 있다.

[0061] 제1 방향(D1, D2)은 전류 방향과 동일하거나 상이할 수 있다.

[0062] 선폭은 스핀궤도 활성층(110)의 너비(W1, W2) 및 두께 중 적어도 어느 하나일 수 있다.

[0063] 도 1은 선폭으로 너비를 변화시키는 일 실시예를 도시한 것으로, 스핀궤도 활성층(110)의 너비가 제1 방향(D1, D2)으로 기울기를 갖도록 변화시키는 것을 도시하고 있으나, 스핀궤도 활성층(110)에서 전류 밀도를 국소적으로 변화시킬 수 있다면, 선폭 변화에 의한 스핀궤도 활성층(110)의 형상은 제한되지 않는다.

[0064] 예를 들어, 스핀궤도 활성층(110)의 형상은 도 1과 같은 쐐기형, 계단형, 파형 또는 국소적 선폭 감소와 같은 다양한 형상을 가질 수 있다.

[0065] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 전류 방향에 의해 자화 반전 방향이 조절될 수 있다.

[0066] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 스핀궤도 활성층(110)의 선폭에 따라 전류 밀도가 조절될 수 있다.

[0067] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 스핀궤도 활성층(110)의 선폭에 따라 스핀궤도 토크가 조절될 수 있다.

[0068] 스핀궤도 활성층(110)의 선폭에 따라 전류 밀도 및 스핀궤도 토크가 조절되는 기술에 대해서는 도 2에서 상세히 설명하기로 한다.

[0069] 스핀궤도 활성층(110)은 큰 스핀 홀 효과를 나타내는 중금속, 중금속 합금 및 반강자성체 중 적어도 어느 하나를 포함할 수 있고, 예를 들어, 스핀궤도 활성층(110)은 백금(Pt), 텅스텐(W), 탄탈륨(Ta), 이리듐-망간(IrMn), 철-망간(FeMn), 백금-망간(PtMn) 및 이들의 합금 중 적어도 어느 하나를 포함할 수 있다.

[0070] 스핀궤도 활성층(110)의 너비는 1 nm 내지 1,000 nm 일 수 있다.

[0071] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)에 포함되는 자기 터널 접합(120)은 자유층, 터널 배리어 및 고정층을 포함할 수 있다.

[0072] 자기 터널 접합(120)은 스핀궤도 활성층(110)의 중심부에 형성될 수 있다.

[0073] 자유층은 자화가 한 방향으로 고정되지 않고 일 방향에서 이와 대향되는 타 방향으로 변화될 수 있다. 자유층은 고정층과 자화 방향이 동일(즉 평행)할 수 있고, 반대(즉 반평행)일 수도 있다.

[0074] 자기 터널 접합은 자유층과 고정층의 자화 배열에 따라 변하는 저항값에 정보를 대응시킴으로써 메모리 소자로 활용될 수 있다.

[0075] 예를 들어, 자유층의 자화 방향이 고정층과 평행일 때, 자기 터널 접합의 저항값은 작아지고, 이 경우를 데이터 '0' 이라 규정할 수 있다. 또한, 자유층의 자화 방향이 고정층과 반평행일 때, 자기 터널 접합의 저항값은 커지고, 이 경우를 데이터 '1'이라 규정할 수 있다.

[0076] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 자유층이 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI)을 가질 수 있다. 따라서, 자유층은 0이 아닌 DMI 값을 가질 수 있다.

[0077] 또한, 자유층은 수직 자기 이방성(perpendicular magnetic anisotropy, PMA)을 가질 수 있다.

[0078] 비대칭 교환상호 작용 중 표면 비대칭 교환상호 작용(Interfacial DMI, iDMI)은 반전 대칭성이 깨진 강자성체와 강한 스핀 궤도 결합을 가지는 중금속의 계면에 생성되며, 강자성체의 스핀 방향을 나란한 방향에서 뒤틀려는 특성을 가지고 있다.

[0079] 표면 비대칭 교환상호 작용(iDMI)이 존재하는 강자성체(예; 자유층)의 스핀 정렬은 표면 비대칭 교환상호 작용(iDMI) 값의 크기에 따라 평행한 정렬 상태, 나선형 구조를 가지는 스파이럴 형태 또는 자기 소용돌이의 일종인 스커미온(skrymion) 구조를 가질 수 있다.

[0080] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 표면 비대칭 교환상호 작용(iDMI) 값이 0이 아닌 특정한 값을 갖거나, 표면 비대칭 교환상호 작용(iDMI)의 크기에 따라 적합한 세기의 수직자기 이방성이 존재할 수 있다.

[0081] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)의 자유층이 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI) 및 수직 자기 이방성을 가지고, 선폭이 조절된 스핀궤도 활성층(110)을 이용한 스핀

궤도 토크 메모리 소자(100)의 스핀 반전 기술에 대해서는 도 5에서 상세히 설명하기로 한다.

[0082] 자유층의 자화 방향을 감지하기 위해 자유층을 포함하는 터널링 자기 저항(Tunneling Magneto-resistance, TMR)을 구성할 수 있다.

[0083] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 비대칭 교환상호 작용(Dzyaloshinskii Moriya Interaction, DMI) 및 수직자기 이방성을 갖는 자유층을 사용함으로써, 스핀궤도 활성층(110)으로 인한 불균일한 스핀 궤도 토크, 비대칭 교환상호 작용 및 수직자기 이방성의 상호작용에 의해 외부 자기장 없이 전류의 방향만으로 원하는 방향으로 자화를 반전시킬 수 있다.

[0084] 예를 들어, 자유층의 자화 방향이 음의 z축 방향인 경우, 양의 z축 방향으로 자화 반전시키기 위하여, 전류의 회전 방향은 시계 방향일 수 있다. 면내 전류로부터 기인하여 자유층의 자기 모멘트에 가해지는 토크는 스핀궤도 토크라 명명될 수 있다.

[0085] 자유층은 계면 수직 자기 이방성(interface perpendicular magnetic anisotropy)을 갖는 물질을 포함할 수 있다. 계면 수직 자기 이방성은 내재적 수평 자화 특성을 갖는 자성 층이 그에 인접하는 다른 층과의 계면으로부터의 영향에 의하여 수직 자화 방향을 갖는 현상을 말한다.

[0086] 자유층은 코발트(Co), 철(Fe), 및 니켈(Ni) 중에서 적어도 하나를 포함할 수 있다. 또한, 자유층은 보론(B), 아연(Zn), 알루미늄(Al), 티타늄(Ti), 루테늄(Ru), 탄탈륨(Ta), 실리콘(Si), 은(Ag), 금(Au), 구리(Cu), 탄소(C), 및 질소(N)와 같은 비자성 물질들 중에서 적어도 하나를 더 포함할 수 있다.

[0087] 예를 들어, 자유층은 CoFeB, CoFeSi 및 CoFeSiB 중 적어도 어느 하나를 포함할 수 있다.

[0088] 또한, 자유층은 준강자성 물질 또는 인위적 준강자성 물질을 포함할 수 있다. 따라서, 자유층은 인위적 반강자성층(Synthetic Antiferromagnet) 또는 인위적 준강자성층(Synthetic ferrimagnet)일 수 있다.

[0089] 실시예에 따라, 자유층은 L10결정 구조를 갖는 물질, 조밀육방격자(Hexagonal Close Packed lattice; HCP)를 갖는 물질, 및 비정질 RE-TM(Rare-Earth Transition Metal) 합금 중에서 적어도 하나를 포함할 수 있다.

[0090] 자유층의 형상은 원형, 타원형 및 다각형 중 어느 하나일 수 있다. 예를 들어, 다각형은 삼각형, 사각형, 오각형 또는 육각형 등 일 수 있다.

[0091] 구체적으로, 자유층은 적어도 두개 이상의 경사면을 포함하도록 형성된 다각형(예; 삼각형, 오각형 등)으로 형성됨으로써, 면내 방향으로 비대칭성을 가져 자유층의 경계면의 자화 방향이 완전한 수직이 아닌 면내 방향으로 기울어질 수 있다.

[0092] 자유층의 두께는 0.1 nm 내지 10 nm일 수 있다.

[0093] 터널 배리어층은 자유층과 고정층을 분리하고, 자유층과 고정층 사이에 양자 기계적 터널링(quantum mechanical tunneling)이 가능하게 한다.

[0094] 터널 배리어층은 자유층과 고정층 사이에 개재될 수 있다. 터널 배리어층은 마그네슘(Mg)의 산화물, 티타늄(Ti)의 산화물, 알루미늄(Al)의 산화물, 마그네슘-아연(MgZn)의 산화물, 마그네슘-보론(MgB)의 산화물, 하프늄(Hf)의 산화물, 알루미늄(Al)의 질화물, 티타늄(Ti)의 질화물, 및 바나듐(V)의 질화물 중에서 적어도 하나를 포함할 수 있다. 예를 들어, 터널 배리어층은 결정성 산화 마그네슘(MgO)을 포함할 수 있다.

[0095] 터널 배리어층의 두께는 0.1 nm 내지 10 nm일 수 있다.

[0096] 고정층은 자기 메모리 소자의 쓰기 동작 시 고정된 자기 모멘트를 가질 수 있다. 예를 들어, 고정층의 자기 모멘트는 스핀토크 활성층(110)을 흐르는 전류들에 의한 스핀궤도 토크에 의하여 스위치 되지 않을 수 있다.

[0097] 고정층은 계면 수직 자기 이방성(interface perpendicular magnetic anisotropy)을 갖는 물질을 포함할 수 있다.

[0098] 고정층은 코발트(Co), 철(Fe), 및 니켈(Ni) 중에서 적어도 하나를 포함할 수 있다. 또한, 자유층은 보론(B), 아연(Zn), 알루미늄(Al), 티타늄(Ti), 루테늄(Ru), 탄탈륨(Ta), 실리콘(Si), 은(Ag), 금(Au), 구리(Cu), 탄소(C), 및 질소(N)와 같은 비자성 물질들 중에서 적어도 하나를 더 포함할 수 있다.

[0099] 예를 들어, 고정층은 CoFeB, CoFeSi 및 CoFeSiB 중 적어도 어느 하나를 포함할 수 있다.

[0100] 또한, 고정층은 준강자성 물질 또는 인위적 준강자성 물질을 포함할 수 있다. 따라서, 고정층은 인위적 반강자

성층(Synthetic Antiferromagnet) 또는 인위적 준강자성층(Synthetic ferrimagnet)일 수 있다.

[0101] 실시예에 따라, 고정층은 L10결정 구조를 갖는 물질, 조밀육방격자(Hexagonal Close Packed lattice; HCP)를 갖는 물질, 및 비정질 RE-TM(Rare-Earth Transition Metal) 합금 중에서 적어도 하나를 포함할 수 있다.

[0102] 고정층은 자유층보다 두껍게 형성되어 스위칭이 쉽게 일어나지 않게 형성될 수 있다.

[0103] 스핀토크 활성층(110) 및 자기 터널 접합(120)을 포함하는 적어도 둘 이상의 스핀궤도 토크 메모리 구조체(101, 102, 103)가 제1 방향(D1, D2)으로 연결될 수 있다.

[0105] 도 2는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자에 포함되는 스핀궤도 토크 메모리 구조체의 상면도 및 스핀궤도 토크 메모리 구조체의 위치에 따른 전류 밀도를 도시한 그래프이다.

[0106] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 스핀궤도 활성층의 선폭이 좁아지면, 전류 밀도가 증가될 수 있고, 스핀궤도 토크는 전류 밀도에 비례하기 때문에, 스핀궤도 토크 또한 증가될 수 있다.

[0107] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 제1 방향으로 스핀궤도 활성층의 선폭을 조절하여 스핀 궤도 활성층의 위치에 따른 전류 밀도를 상이하게 형성함으로써, 원하는 방향으로 자화 방향을 조절할 수 있다.

[0108] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 외부 자기장 없이 자화를 반전시킬 수 있다.

[0110] 도 3은 선폭으로 두께를 사용하는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자를 도시한 단면도이다.

[0111] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)에 포함되는 적어도 둘 이상의 스핀궤도 토크 메모리 구조체(101, 102, 103)는 스핀궤도 활성층(110) 및 자기 터널 접합(120)을 포함할 수 있다.

[0112] 스핀 궤도 활성층(110)은 제1 방향(D1, D2)으로 선폭이 변화될 수 있다.

[0113] 즉, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자(100)는 스핀궤도 활성층(110)에서 전류 밀도를 국소적으로 변화시키기 위해 선폭을 다양한 형태로 변화시킬 수 있고, 제1 방향(D1, D2)은 전류 방향과 동일하거나 상이할 수 있다.

[0114] 선폭은 스핀궤도 활성층(110)의 너비 및 두께(T1, T2) 중 적어도 어느 하나일 수 있다.

[0115] 스핀궤도 활성층(110)의 두께(T1, T2)는 1 nm 내지 1,000 nm 일 수 있다.

[0116] 자기 터널 접합(120)은 자유층(121), 터널 배리어층(122) 및 고정층(123)을 포함할 수 있다.

[0118] 도 4는 포지티브(+) 전류(위쪽 그래프) 및 네거티브(-) 전류(아래쪽 그래프)에 따른 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 자유층의 자화 반전을 도시한 그래프 및 이미지이다.

[0119] 도 5를 참조하면, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 자유층이 표면 비대칭 교환상호 작용(iDMI) 및 수직 자기 이방성을 갖는 경우, 스핀궤도 활성층과 자유층의 경계면에서 새로운 경계 조건이 성립되어, iDMI 값의 부호와 자화 방향에 따라 경계면에서의 자화 방향은 안쪽 또는 바깥쪽으로 기울어질 수 있다.

[0120] 만약, 1 ns인 경우, 스핀궤도 활성층에 전류가 흐르기 시작되면 스핀 홀 효과에 의해 수직 방향의 스핀 전류가 흐르게 되면서 자화 방향이 면내 방향으로 눕게 된다.

[0121] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 스핀궤도 활성층의 선폭을 조절하여 스핀궤도 활성층의 위치에 따라 전류 밀도가 상이하기 때문에 자유층에 인가되는 스핀궤도 토크(SOT)의 크기도 위치에 따라 상이하다.

[0122] 따라서, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 자기소거 필드(demagnetization field), 수직 자기 이방성, 비대칭 교환상호 작용(DMI) 및 스핀궤도 토크(SOT)의 경쟁으로 자화 방향이 면내 방향으로 눕게 되는 정도가 위치마다 상이하다.

[0123] 특히, 스핀궤도 토크(SOT)의 크기가 양의 전류(+ 전류)에서 음의 전류(- 전류)로 진행되면서 커지므로, 인가되

는 스핀 궤도 토크(SOT)의 크기가 더욱 커지기 때문에 균형이 깨지면서 수직 성분이 남아있게 된다.

[0124] 1 ns 내지 3 ns 인 경우, 면외 자화 정도(out-of-plane magnetization, Mz) 값은 0이 아니고, 전류의 방향에 따라서 양의 전류(+ 전류)에 대해서는 음의 평균 Mz 값(파란색 우위)을 갖고, 음의 전류(- 전류)에 대해서는 양의 평균 Mz 값(붉은색 우위)을 가질 수 있다.

[0125] 전류를 3 ns에서 끄는 경우, 더 이상 스핀궤도 토크(SOT)가 작용하지 않으므로, 자화 방향은 다시 평형 상태로 돌아가게 된다.

[0126] 만약, 표면 비대칭 교환상호 작용(iDMI)나 불균일 전류밀도가 없는 경우라면, 평균 Mz 값은 0 이기 때문에, 평형 상태의 자화 방향은 위를 향하거나 아래를 향하게 되는데, 표면 비대칭 교환상호 작용(iDMI) 및 스핀궤도 활성층으로 인한 불균일 전류밀도가 존재하는 경우에는 평균 Mz 값의 부호에 따라서 위를 향하거나 아래를 향해서 정렬하게 되고, 원하는 방향으로의 자화역전을 외부 자기장 없이 전류의 방향을 바꾸는 것만으로도 달성할 수 있다.

[0127] 즉, 종래의 경우, Mz가 0이기 때문에 외부자기장이 필요하나, 표면 비대칭 교환상호 작용(iDMI) 및 불균일 전류밀도가 존재하는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 평균 Mz가 0이 아니므로 외부자기장이 추가로 필요하지 않다.

[0129] 도 5는 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조방법을 도시한 흐름도이다.

[0130] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성막을 형성하는 단계(S110), 스핀궤도 활성막을 패터닝하여 제1 방향으로 선폭이 변화되는 스핀궤도 활성층을 적어도 둘 이상 형성하는 단계(S120) 및 스핀궤도 활성층의 중심부에 자기 터널 접합을 형성하는 단계(S130)를 포함한다.

[0131] 먼저, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성막을 형성하는 단계(S110)를 진행한다.

[0132] 예를 들어, 스핀궤도 활성층은 기판 상에 형성될 수 있고, 기판은 실리콘 기판일 수 있고, 실리콘 기판의 표면에는 자연 산화층이 형성될 수 있고, 실시예에 따라, 자연 산화층은 CVD, PVD 또는 열 산화함으로써 형성될 수 있다.

[0133] 스핀궤도 활성층은 스퍼터링을 포함하는 물리적 기상 증착(PVD, physical vapor deposition), 분자 빔 에피택시(MBE, molecular beam epitaxy), 펄스 레이저 퇴적(PLD, pulsed laser deposition), 원자층 퇴적(ALD, atomic layer deposition), 전자 빔(e-beam) 에피택시, 화학적 기상 증착(CVD, chemical vapor deposition), 또는 저압 CVD(LPCVD, low pressure CVD), 초고진공 CVD(UHVCVD, ultrahigh vacuum CVD) 또는 감압 CVD(RPCVD, reduced pressure CVD)를 포함하는 파생 CVD 공정, 전기 도금, 코팅 또는 이들의 임의의 조합을 포함하는 방법에 의해 형성될 수 있다.

[0134] 이 후, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성막을 패터닝하여 제1 방향으로 선폭이 변화되는 스핀궤도 활성층을 적어도 둘 이상 형성하는 단계(S120)를 진행한다.

[0135] 스핀궤도 활성층은 스핀궤도 활성막 상에 포토레지스트 패턴을 형성한 후, 포토레지스트 패턴을 마스크로 하여 스핀궤도 활성막을 선택적으로 식각, 즉, 패터닝함으로써 제1 방향으로 선폭이 변화되는 스핀궤도 활성층이 형성될 수 있다.

[0136] 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 적어도 둘 이상의 스핀궤도 토크 메모리 구조체가 연결되어 있으므로, 적어도 둘 이상의 스핀궤도 활성층이 연결된 구조로 패터닝을 진행할 수 있다.

[0137] 선폭은 스핀궤도 활성층의 너비 및 두께 중 적어도 어느 하나일 수 있다.

[0138] 마지막으로, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성층의 중심부에 자기 터널 접합을 형성하는 단계(S130)를 진행한다.

[0139] 자기 터널 접합은 스핀궤도 활성층의 중심부에 형성될 수 있다.

[0140] S130 단계는 스핀궤도 활성층 상에 자유층을 형성하는 단계(S131), 자유층 상에 터널 배리어층을 형성하는 단계(S132) 및 터널 배리어층 상에 고정층을 형성하는 단계(S133)를 포함할 수 있다.

[0141] 자기 터널 접합은 자유층을 형성하기 위한 막, 터널 배리어층을 형성하기 위한 막 및 고정층을 형성하기 위한 막을 증착하고, 고정층을 형성하기 위한 막 상에 포토레지스트 패턴을 형성한 후, 포토레지스트 패턴을 마스크로 하여 자유층을 형성하기 위한 막, 터널 배리어층을 형성하기 위한 막 및 고정층을 형성하기 위한 막을 선택적으로 식각, 즉, 패터닝함으로써 자기 터널 접합이 형성될 수 있다.

[0142] 실시예에 따라, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 자유층 및 고정층에 수직 자기 이방성을 발현시기키 위해 열처리를 진행할 수 있다.

[0143] 열처리는 별도의 가열로(furnace)에서 일어날 수 있다.

[0144] 실시예에 따라, 열처리는 자유층의 증착 후 다른 층(들)이 증착되기 전에 진행될 수 있고, 다른 층(들)이 증착되기 전에 진행되는 경우, 자유층은 인 시튜로 어닐링될 수 있다.

[0145] 열처리 온도는 200℃내지 450℃일 수 있다.

[0146] 종래의 스핀궤도 토크 메모리 소자는 외부 자기장을 인가해야 하는 경우, 외부 자기장을 인가해야 하기 때문에 나노 소자로 제작하기 어려웠는데, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 제조 방법은 스핀궤도 활성층의 선폭을 조절함으로써 전류 밀도를 불균일하게 만들 수 있어, 발생되는 스핀 궤도 토크(SOT) 또한 불균일하게 발생되어 공간적인 대칭성을 깰 수 있다.

[0147] 따라서, 외부 자기장 없이 자화 반전이 가능한 스핀궤도 토크 메모리 소자를 제조할 수 있다.

[0149] 도 6 및 도 7은 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 자유층의 평행 상태에서의 기울어진 자화 분포를 도시한 이미지이다.

[0150] 도 6 및 도 7을 참조하면, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자의 자유층은 표면 DMI(Interfacial DMI, iDMI) 및 수직 자기 이방성을 갖기 때문에, 자유층의 경계 부분에서는 새로운 종류의 경계 조건이 성립하고, iDMI 값의 부호와 자화 방향에 따라서 경계면에서의 자화 방향이 안쪽(도 6) 또는 바깥쪽(도 7)으로 기울어진 것을 알 수 있다.

[0152] 도 8은 포지티브(+) 전류 인가 시, 스핀궤도 토크에 의한 스위칭 과정에서의 자유층의 자화 방향 분포를 도시한 이미지이고, 도 9는 네거티브(-) 전류 인가 시, 스핀궤도 토크에 의한 스위칭 과정에서의 자유층의 자화 방향 분포를 도시한 이미지이다.

[0153] 도 8 및 도 9를 참조하면, 본 발명의 실시예에 따른 스핀궤도 토크 메모리 소자는 자기소거 필드(demagnetization field), 수직 자기 이방성, DMI 및 스핀궤도 토크(SOT)의 경쟁으로 대부분의 자화 방향은 면내 방향으로 눕게 되는 정도가 위치마다 다르고, 특히, SOT의 크기가 도 8에서 도 9로 진행되면서 커지므로, 인가되는 SOT의 크기가 더 커지기 때문에 균형이 깨지면서 수직성분이 남아있는 것을 알 수 있다.

[0155] 이상과 같이 본 발명은 비록 한정된 실시예와 도면에 의해 설명되었으나, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상의 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다. 그러므로, 본 발명의 범위는 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등한 것들에 의해 정해져야 한다.

부호의 설명

[0157] 100: 스핀궤도 토크 활성층 메모리 소자

101, 102, 103: 스핀궤도 토크 메모리 구조체

110: 스핀궤도 활성층 120: 자기 터널 접합

121: 자유층 122: 터널 배리어층

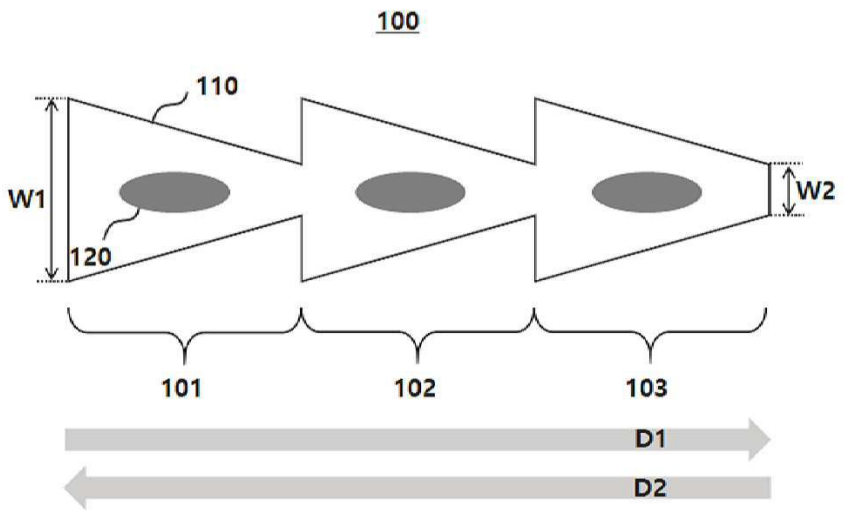
123: 고정층 W1: 제1 너비

W2: 제2 너비 D1, D2: 제1 방향

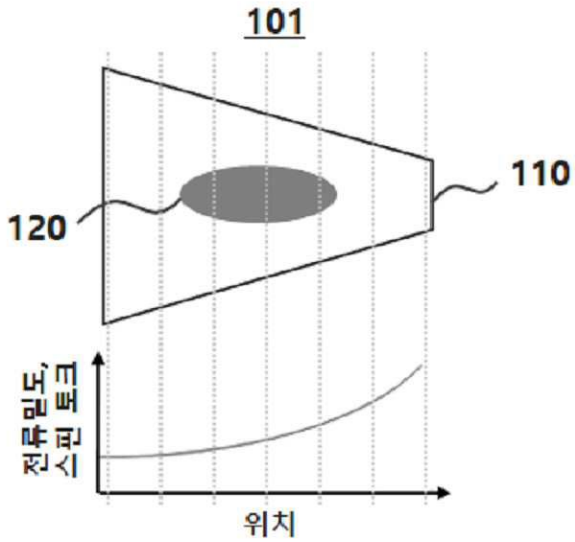
T1: 제1 두께 T2: 제2 두께

도면

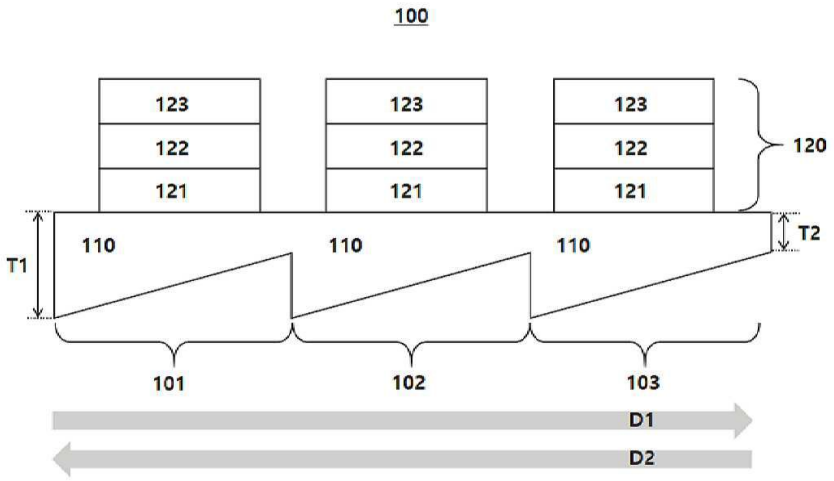
도면1



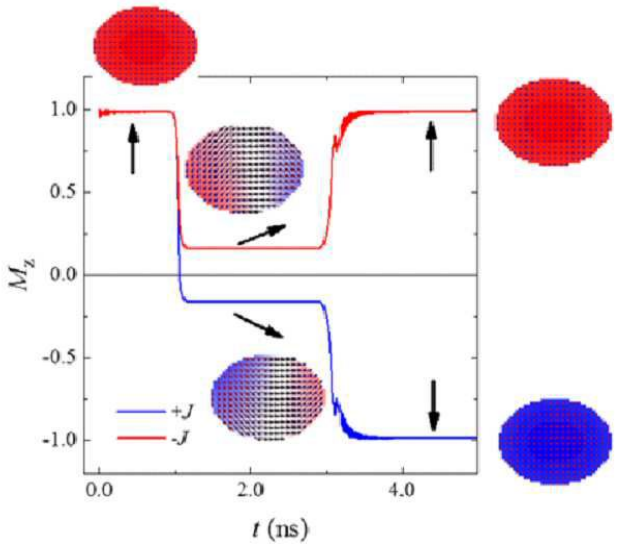
도면2



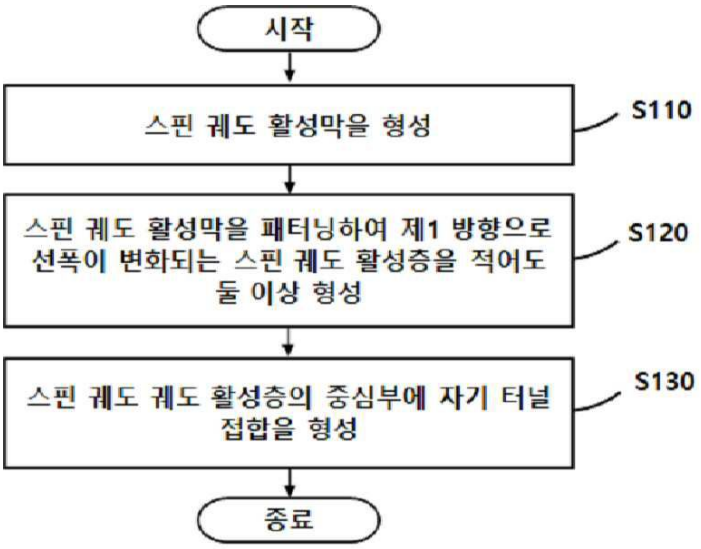
도면3


100
123
122
121
120
110
T1
T2
101
102
103
D1
D2

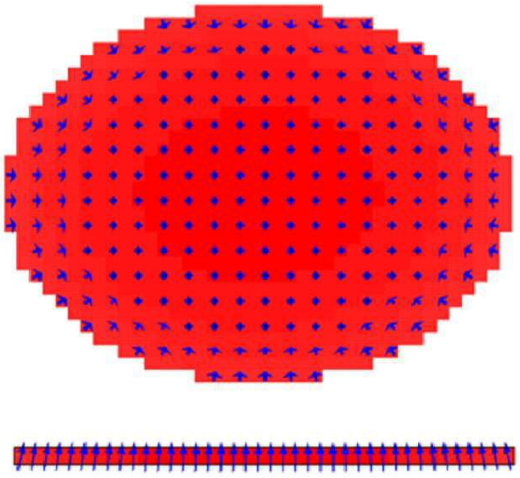
도면4


1.0
0.5
0.0
-0.5
-1.0
M_z
+J
-J
0.0
2.0
4.0
t (ns)

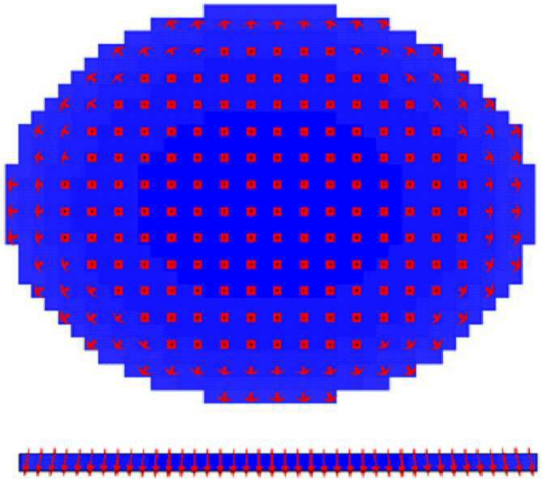
도면5


시작
스핀 궤도 활성막을 형성
S110
스핀 궤도 활성막을 패터닝하여 제1 방향으로 선폭이 변화되는 스핀 궤도 활성층을 적어도 둘 이상 형성
S120
스핀 궤도 궤도 활성층의 중심부에 자기 터널 접합을 형성
S130
종료

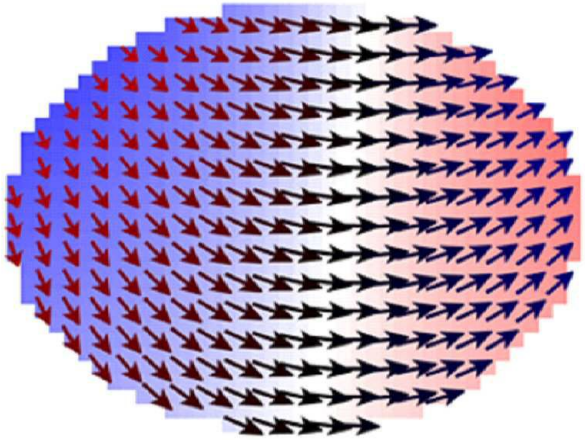
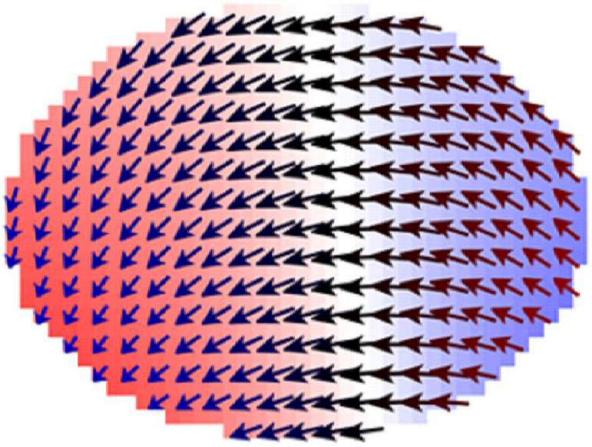
도면6



도면7



도면8



도면9