



# (12) 发明专利申请

(10) 申请公布号 CN 103081147 A

(43) 申请公布日 2013. 05. 01

(21) 申请号 201180043440. X *H05K 1/02* (2006. 01)

(22) 申请日 2011. 09. 05 *H05K 1/03* (2006. 01)

(30) 优先权数据 *H05K 1/05* (2006. 01)

102010044987. 3 2010. 09. 10 DE *F21K 99/00* (2006. 01)

(85) PCT申请进入国家阶段日 *H01L 25/075* (2006. 01)

2013. 03. 08 *H01L 33/48* (2006. 01)

(86) PCT申请的申请数据  
PCT/EP2011/065317 2011. 09. 05

(87) PCT申请的公布数据  
W02012/032012 DE 2012. 03. 15

(71) 申请人 奥斯兰姆奥普托半导体有限责任公司  
地址 德国雷根斯堡

(72) 发明人 M. 皮希尔迈尔

(74) 专利代理机构 中国专利代理(香港)有限公司 72001  
代理人 丁永凡 刘春元

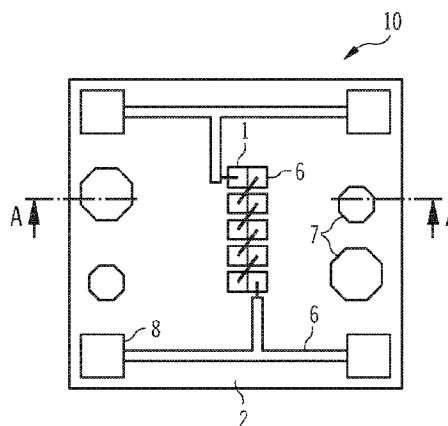
(51) Int. Cl.  
*H01L 33/64* (2006. 01)

权利要求书1页 说明书6页 附图4页

(54) 发明名称  
光电半导体器件及其制造方法

### (57) 摘要

设置一种光电半导体器件(10), 其具有支承体(2)和半导体芯片(1)。半导体芯片(1)具有用于产生电磁辐射的有源层。支承体(2)在用于电接触半导体芯片(1)的上侧上具有电印制导线(6)。半导体芯片(1)固定在支承体(2)上。支承体(2)包含  $\text{Si}_3\text{N}_4$  或钼。此外, 提出了一种用于制造这种器件(10)的方法。



1. 一种光电半导体器件(10),其具有支承体(2)和至少一个半导体芯片(1),其中
  - 半导体芯片(1)具有用于产生电磁辐射的有源层,
  - 支承体(2)在用于电接触半导体芯片(1)的上侧上具有电印制导线(6),
  - 支承体(2)包含  $\text{Si}_3\text{N}_4$  或钼,以及
  - 半导体芯片(1)固定在支承体(2)上。
2. 根据权利要求1所述的半导体器件,其中半导体芯片(1)直接固定在支承体(2)上。
3. 根据权利要求1或2所述的半导体器件,其中支承体(2)具有用于外部固定器件(10)的固定元件(7)。
4. 根据权利要求3所述的半导体器件,其中固定元件(7)是支承体(2)的穿通部,使得器件(10)能够借助螺栓或铆钉外部固定。
5. 根据上述权利要求之一所述的半导体器件,其中半导体芯片(1)是薄膜LED。
6. 根据上述权利要求之一所述的半导体器件,其中印制导线(6)具有金属化部。
7. 根据权利要求6所述的半导体器件,其中印制导线(6)具有NiPdAu。
8. 根据上述权利要求之一所述的半导体器件,其中多个半导体芯片(1)直接固定在支承体(2)上。
9. 根据上述权利要求之一所述的半导体器件,其中所述一个或多个半导体芯片(1)焊接到支承体(2)上和/或其中所述一个或多个半导体芯片(1)分别是倒装芯片。
10. 根据至少权利要求2、4、7和9所述的半导体器件,其中支承体(2)包括钼或钼化合物。
11. 一种用于制造光电器件(10)的方法,该光电器件具有支承体(2)和至少一个半导体芯片(1),该方法具有如下方法步骤:
  - 提供支承体(2),所述支承体包含  $\text{Si}_3\text{N}_4$  或钼并且所述支承体在用于电接触半导体芯片的上侧上具有电印制导线(6),以及
  - 将半导体芯片(1)施加到支承体(2)上。
12. 根据权利要求11所述的方法,
  - 借助焊接方法将半导体芯片(1)施加在支承体(2)上。
13. 根据权利要求11或12所述的方法,其中将多个半导体芯片(1)施加在支承体(2)上。
14. 根据上述权利要求11至13之一所述的方法,其中在支承体(2)中构建穿通部(7)。
15. 根据权利要求14所述的方法,其中将螺栓或铆钉穿过穿通部(7)用于外部固定器件(10)。

## 光电半导体器件及其制造方法

### 技术领域

[0001] 本发明涉及一种根据权利要求 1 所述的光电半导体器件,其具有支承体和半导体芯片。此外,本发明涉及一种根据权利要求 10 所述的用于制造这种光电器件的方法。

### 背景技术

[0002] 在出版文件 DE 11 2005 002 419 T5 中说明了一种用于光电部件的壳体。

[0003] 传统上,光电半导体器件具有半导体芯片,该半导体芯片设置在 AlN 陶瓷上。带有所施加的半导体芯片的 AlN 陶瓷被施加到金属芯电路板上,例如粘合到金属芯电路板上。不利地,AlN 陶瓷由于热膨胀系数而能够焊接到金属芯电路板。而由于使用陶瓷和金属芯电路板,所以使整个器件的热阻变差。例如,在这种器件中,整个器件的热阻由半导体芯片的热阻、在半导体芯片与 AlN 陶瓷之间的连接层的热阻、AlN 陶瓷的热阻、在 AlN 陶瓷与金属芯电路板之间的粘合层的热阻和金属芯电路板的热阻组成。金属芯电路板例如具有 Al。

### 发明内容

[0004] 本发明所基于的技术问题是:提出一种光电半导体器件,其以改进的热阻而突出。此外,本发明所基于的技术问题是:提出一种对这种器件的缩短和简化的制造。

[0005] 此外,这些技术问题通过具有权利要求 1 的特征的光电器件和一种具有权利要求 10 的特征的用于光电器件制造的方法而得以解决。该器件及其方法的有利的改进方案是从属权利要求的主题。

[0006] 根据本发明,设计了一种具有支承体和半导体芯片的光电半导体器件,其中半导体芯片具有用于产生电磁辐射的有源层。支承体在上侧上具有用于电接触半导体芯片的电印制导线。半导体芯片固定在支承体上。该支承体包含氮化硅如  $\text{Si}_3\text{N}_4$  或钼(Mo)或钼合金或由所述材料中的一种或多个构成或由所述材料之一制成。例如,支承不是复合支承体。

[0007] 光电器件尤其是如下器件,其能够实现将电子产生的能量转换成光发射,或相反。例如,光电器件是发射辐射的器件。

[0008] 半导体芯片具有固定侧,半导体芯片利用该固定侧设置在支承体上。在一个改进方案中,半导体芯片直接固定在支承体上。

[0009] 此外,半导体芯片具有辐射出射侧,该辐射出射侧与固定侧对置,并且由半导体芯片发射的辐射大部分从该辐射出射侧出射。

[0010] 半导体芯片例如是表面发射的芯片,例如是发射光的二极管(LED)。

[0011] 作为支承体传统上所使用的 AlN 陶瓷尤其是通过作为支承体的  $\text{Si}_3\text{N}_4$  陶瓷或作为支承体的钼印刷电路板代替。由于  $\text{Si}_3\text{N}_4$  和钼的高电气模量,所以带有所施加的半导体芯片的支承体可以被直接外部安装。有利地,附加的金属芯电路板的使用并不是必需的,使得还简化和缩短了制造过程。

[0012] 器件的热阻在此情况下由半导体芯片的热阻、在半导体芯片与支承体之间的焊接材料的热阻和  $\text{Si}_3\text{N}_4$  或钼构成的支承体的热阻组成。与传统器件相比,因此热阻减小了 AlN

陶瓷和在 AlN 陶瓷与金属芯电路板之间的粘合层的热阻。

[0013] 传统上所使用的金属芯电路板在此于是可以被节省。由此有利地改善了抗热性，尤其是热阻。由于所使用的器件的部件的数目减小，所以还缩短和简化了制造过程。此外，可以简化地外部安装该器件。

[0014] 半导体芯片利用连接层例如导电的粘合材料层或焊接层导电地与支承体连接并且以机械方式固定在支承体上。

[0015] 半导体芯片的有源层优选具有 pn 结、双异质结构、单量子阱结构(SQW, Single quantum well)或多量子阱结构(MQW, multi quantum well), 用于产生辐射。术语“量子阱结构”在此并未展现关于量子化维度的含义。其因此还包括量子槽、量子线和量子点和这些结构的任意组合。

[0016] 半导体芯片尤其是有源层包含至少一个 III/V 族半导体材料，例如来自材料系  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ 、 $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$  或  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$  (其中分别  $0 < x, y < 1$  且  $x+y < 1$ ) 的材料。III/V 族半导体材料特别适于产生在紫外 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ ) 光谱范围中的辐射，经由可见光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ 、尤其蓝色辐射到绿色辐射、或  $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ 、尤其黄色到红色辐射) 到红外光谱范围 ( $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$ ) 的辐射。

[0017] 在一个改进方案中，支承体具有用于外部固定器件的固定元件。尤其是，这样能够实现将器件直接外部固定在外部部件上。有利地，器件由于  $\text{Si}_3\text{N}_4$  或钼的高电气模量而可以作为支承体直接外部安装。

[0018] 在一个改进方案中，固定元件是支承体的穿通部，使得可以借助例如螺栓或铆钉在外部固定器件。

[0019] 支承体的穿通部在一个改进方案中与半导体芯片的安装区域横向间隔地设置。为了固定器件通过穿通部分别引导螺栓或铆钉，借助其在外部固定器件。穿通部因此例如可以具有螺旋螺纹。对于例如最终使用者而言因此有利地实现了器件的简化的外部固定。

[0020] 在一个改进方案中，半导体芯片是薄膜 LED。在本申请的范围中，LED 视为薄膜 LED，在该 LED 的制造期间将生长衬底剥离，形成半导体芯片的半导体层序列例如外延地生成到生长衬底上。

[0021] 在一个改进方案中，该半导体芯片具有双侧的接触化部。在此情况下，芯片的电接触化部从芯片的下侧经由连接层引导至支承体的电印制导线。例如，半导体芯片直接利用接触面固定在印制导线上，例如利用电粘合层或焊接层来固定。在芯片的与下侧对置的上侧上，借助例如接合线进行电接触。接合线在此情况下从芯片的上侧引导至支承体的另一印制导线。支承体的印制导线和所述另一印制导线在此例如借助间隔或电隔离层彼此电隔离地设置，用于避免短路。

[0022] 可替代地，半导体芯片可以是倒装芯片(Flip-Chip)。在此情况下，进行半导体的单侧电接触。单侧电接触尤其优选在芯片的下侧上进行。这种倒装芯片对于本领域技术人员而言是已知的并且因此在此并不详细阐述。

[0023] 在一个改进方案中，支承体的印制导线包含金属化物。例如，印制导线具有 NiPdAu。

[0024] 在一个改进方案中，多个半导体芯片直接固定在支承体上。半导体芯片在此优选分别利用下侧分别固定在支承体的印制导线上并且与印制导线导电连接。借助接合线，半

导体芯片的上侧优选与支承体的另一印制导线导电连接。例如,在支承体的单独的第一印制导线上各设置一半导体芯片,其中每个半导体芯片的接合线与相邻的半导体芯片的印制导线导电连接。在此情况下,因此对半导体芯片进行串联连接。接着,支承体的印制导线引导至支承体的接触面,借助该接触面可以电接触整个器件。

[0025] 在一个改进方案中,该半导体芯片或这些半导体芯片焊接在支承体上,例如借助导电的焊接层来焊接。

[0026] 在一种用于制造具有支承体和半导体芯片的光电半导体器件的方法中,应用如下方法步骤:

- 提供支承体,该支承体包含  $\text{Si}_3\text{N}_4$  或钼并且该支承体在用于电接触半导体芯片的上侧上具有电印制导线,以及

- 将半导体芯片直接施加到支承体上。

[0027] 该方法的有利改进方案类似该器件的有利改进方案地得到,反之亦然。

[0028] 根据本发明的方法尤其是以缩短的并且简化的制造过程而出众。尤其是,传统上所使用的金属芯电路板可以被节省,由此取消传统上所使用的与金属芯电路板相关的加工步骤。

[0029] 在一个改进方案中,半导体芯片借助焊接方法施加在支承体上。在此情况下,例如使用导电的焊接层。

[0030] 在一个改进方案中,多个半导体芯片直接施加在支承体上。例如,半导体芯片借助焊接方法直接施加在支承体上。优选地,在支承体的印制导线上各设置一半导体芯片并且半导体芯片与该支承体导电连接。各半导体芯片的印制导线在此借助间隔或电隔离的层彼此电隔离。另外的电接触例如借助从每个半导体芯片的上侧到相邻的印制导线的接合线来进行,相邻的半导体芯片已设置并且电接触在该相邻的印制导线上。

[0031] 在一个改进方案中,在支承体中构建贯通部。贯通部有利地构建为与该半导体芯片或这些半导体芯片的安装区域横向间隔。

[0032] 在一个有利的改进方案中,为了外部固定器件,将螺栓或铆钉穿过贯通部。贯通部例如具有螺旋螺纹,螺栓插入到螺旋螺纹中,通过螺栓能够实现外部安装。通过在支承体中构建的贯通部,器件因此可以直接由例如最终使用者来安装,例如可旋拧。这种直接可安装性还能够通过支承体的材料如  $\text{Si}_3\text{N}_4$  或钼的高电气模量来实现。

## 附图说明

[0033] 该器件及其制造方法的其他特征、优点、改进方案和合乎目的性从以下结合图 1 至 5 所阐述的实施例中得到。其中:

- 图 1、2、4 分别示出了根据本发明的器件的一个实施例的示意性横截面,

- 图 3A 示出了根据本发明的器件的另一实施例的示意性俯视图,

- 图 3B 示出了图 3A 的实施例的示意性横截面,以及

- 图 5 示出了传统的光电半导体器件的一个实施例的示意性横截面。

## 具体实施方式

[0034] 相同或作用相同的组成部分分别设置有相同的附图标记。所示的组成部分以及组

成部分彼此间的大小关系并不能视为合乎比例的。

[0035] 在图 5 中示出了传统的光电半导体器件 10, 其具有半导体芯片 1、支承体 2 和金属芯电路板 3。半导体芯片 1 施加在支承体 2 上, 例如借助粘合层或焊接层来施加。支承体 2 借助固定层 5 设置在金属芯电路板 3 上。

[0036] 支承体 2 具有 AlN。金属芯电路板 3 例如具有 Al。固定层 5 例如是银层。

[0037] 在传统光电器件中因此应用金属芯电路板 3 和支承体 2, 半导体芯片 1 设置到支承体 2 上。尤其是, 这种传统的器件具有三个部件, 即芯片 1、支承体 2 和金属芯电路板 3。

[0038] 通过三部件结构, 整个器件的热阻由各个部件的热阻组成。尤其是, 器件的热阻由芯片 1 的热阻、焊接层 4 的热阻、支承体 2 的热阻、固定层 5 的热阻和金属芯电路板 3 的热阻组成。

[0039] 图 1 示出了根据本发明的光电器件, 其具有芯片 1 和支承体 2。与传统器件不同, 根据本发明的器件 10 没有金属芯电路板。尤其是, 金属芯电路板的使用是不必要的, 由此缩短和简化了根据本发明的器件的制造过程。

[0040] 传统上所使用的金属芯电路板的节省能够尤其通过支承体 2 的特殊材料来实现。尤其是, 支承体 2 具有  $\text{Si}_3\text{N}_4$  作为材料。由此有利地改进了器件的热阻。尤其是, 器件的热阻由芯片 1 的热阻、在芯片 1 与支承体 2 之间的焊接层 4 的热阻和支承体 2 的热阻组成。器件的热阻因此减小了金属芯电路板的热阻和固定层的热阻, 它们应用在传统器件中。

[0041] 器件 10 是可表面安装的器件。这意味着, 器件 10 可以与支承体 2 的安装侧在外部安装。

[0042] 半导体芯片 1 是发射辐射的芯片, 尤其是 LED。

[0043] 半导体芯片 1 具有适于产生电磁辐射的有源层。半导体芯片 1 尤其是以薄膜结构形式实施。半导体芯片 1 包括外延沉积的层, 其形成芯片 1。芯片 1 的层优选基于 III/V 族化合物半导体材料。

[0044] 半导体芯片 1 具有辐射出射侧, 在有源层中产生的辐射在辐射出射侧上大部分从芯片 1 出射。芯片 1 的辐射出射侧设置在芯片的与支承体对置的侧上。芯片 1 利用与辐射出射侧对置的侧设置在支承体 2 的印制导线 6 上。尤其是, 半导体芯片 1 直接与支承体的电印制导线 6 导电地且以机械方式连接, 例如借助导电的焊接层 4 来连接。

[0045] 半导体芯片 1 在图 1 的实施例中是半导体芯片, 其具有双侧的接触化部。半导体芯片 1 因此在与辐射出射侧对置的侧上具有第一接触面, 该第一接触面通过焊接层 4 与支承体的印制导线 6 导电连接。在辐射出射侧上, 半导体芯片 1 具有另一接触面, 该接触面例如借助接合线与支承体 2 的另一印制导线导电连接(未示出)。支承体 2 的各电印制导线彼此电隔离地设置, 例如借助隔离或电隔离的层隔离。设置在支承体 2 上的印制导线 6 于是能够实现对半导体芯片 1 的电接触。

[0046] 印制导线 6 具有金属化物, 尤其 NiPdAu。

[0047] 在支承体 2 中尤其设置有至少两个贯通部 7。贯通部 7 可以完全穿过支承体。贯通部 7 并不被半导体芯片 1 遮盖并且优选并不用于半导体芯片 1 的电接触。

[0048] 借助贯通部 7 可以直接外部安装器件 10。根据所期望的应用, 于是可以由最终使用者直接外部固定器件 10。

[0049] 例如可以将螺栓或铆钉孔穿过贯通部 7, 使得可以实现外部安装。例如, 器件 10 于

是可以在外部旋紧。

[0050] 根据本发明的器件以简化的外部固定而突出。同时,传统上所使用的金属芯电路板可以被节省,由此缩短并且简化了制造过程。此外,通过对支承体的有目的地材料选择改善了器件的热阻。

[0051] 图 2 的实施例与图 1 的实施例不同在于,半导体芯片 1 具有单侧接触化部。尤其是,在与辐射出射侧对置的侧上进行半导体芯片 1 的接触化。

[0052] 半导体芯片 1 因此构建为所谓的倒装芯片。尤其是,半导体芯片 1 的两个接触面设置在芯片 1 的朝着支承体 2 的侧上。半导体芯片 1 的接触面彼此电隔离地设置。在此,第一接触面接触芯片的半导体层,从有源层看,半导体层朝着支承体。第二接触面接触

芯片的半导体层,从有源层看,半导体层与支承体背离,其中在半导体层与第二接触面之间设置隔离层 12,用于避免短路。这种电接触化例如可以借助通过有源层直至芯片的背离支承体的层的贯通部来实现。

[0053] 另外,图 2 的实施例与图 1 的实施例基本上相一致。

[0054] 在图 3A、3b 中分别示出了半导体器件 10,其具有多个半导体芯片 1。

[0055] 图 3A 示出了器件 10 的俯视图。尤其是,在支承体 2 上设置有五个半导体芯片 1。在印制导线 6 上各施加一半导体芯片 1,并且半导体芯片 1 借助焊接层与相应的印制导线 6 电接触。各印制导线 6 借助间隔彼此电隔离。

[0056] 图 3A 的实施例的半导体芯片 1 具有双侧接触化部。这意味着,从半导体芯片 1 的辐射出射侧起,接合线从半导体芯片的接触面引导至支承体 2 的印制导线 6。尤其是,半导体芯片 1 的每个接合线与相邻的半导体芯片 1 的印制导线 6 导电连接。半导体芯片 1 因此彼此串联地电连接。

[0057] 在支承体 2 上还设置有印制导线 6,在印制导线上没有设置半导体芯片 1,并且印制导线能够实现外部电接触化。印制导线 6 引导至支承体 2 的接触面 8。接触面 8 尤其分别设置在支承体 2 的角部上。由此,能够实现器件 10 的简单电接触化。

[0058] 支承体 2 具有四个贯通部 10,其例如实施为螺栓孔或铆钉孔。借助贯通部 7 可以外部安装器件 10,例如借助铆钉或螺栓来安装,铆钉或螺栓穿过贯通部 7。

[0059] 在图 3B 中以通过线 A-A 的剖面示出了图 3A 的器件的横截面。半导体芯片 1 固定在 NiPdAu 构成的印制导线 6 上并且与该印制导线电接触。此外,接触接合线 9 进行芯片 1 的上侧电接触化。

[0060] 印制导线 6 在此情况下设置在支承体 2 上。支承体 2 具有  $\text{Si}_3\text{N}_4$  作为材料。贯通部 7 穿过支承体 2,螺栓可以穿过该贯通部,使得可电接触器件 10。尤其是,器件 10 借助支承体的与半导体芯片背离的侧可以以电学方式和以机械方式固定。

[0061] 另外,图 3A、3B 的实施例与图 1 的实施例相一致。

[0062] 图 4 的实施例与图 1 的实施例不同在于,支承体 2 具有钼而非  $\text{Si}_3\text{N}_4$  作为材料。与图 1 不同地,支承体 2 构建为带有 NiAu 包覆部。

[0063] 此外与图 1 不同,中间部件 11 设置在芯片 1 与支承体 2 之间。中间部件 11 例如具有 AlN。

[0064] 半导体芯片 1 因此借助焊接层 4 施加在中间部件 11 上。中间部件 11 又借助固定层 5 设置在支承体 2 上。例如,中间部件 11 借助焊接层 5 固定在支承体 2 上。

[0065] 与传统上制造的器件不同,在中间部件 11 与支承体 2 之间没有应用银层。更确切地说,可以使用焊接层。由此有利地改善了器件的热阻。

[0066] 另外,图 4 的实施例与图 1 的实施例基本上相一致。

[0067] 本发明并不由于借助实施例的描述而限于此,而是包括任意新特征以及特征的任意组合,这尤其包含权利要求中的特征的任意组合,即使这些特征或组合本身并未明确地在权利要求或实施例中予以说明。

[0068] 本专利申请要求德国专利申请 10 2010 044 987.3 的优先权,其公开内容通过引用结合于此。

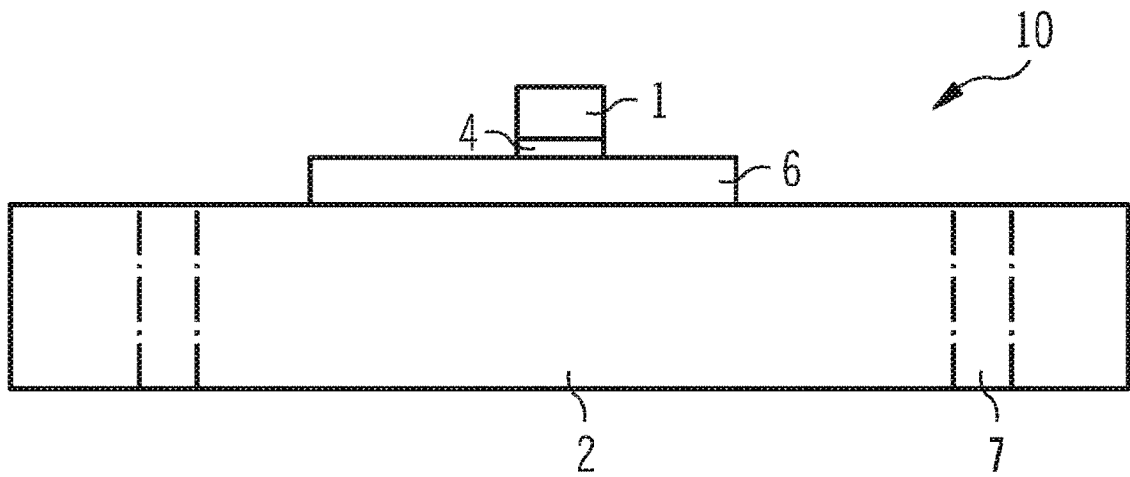


图 1

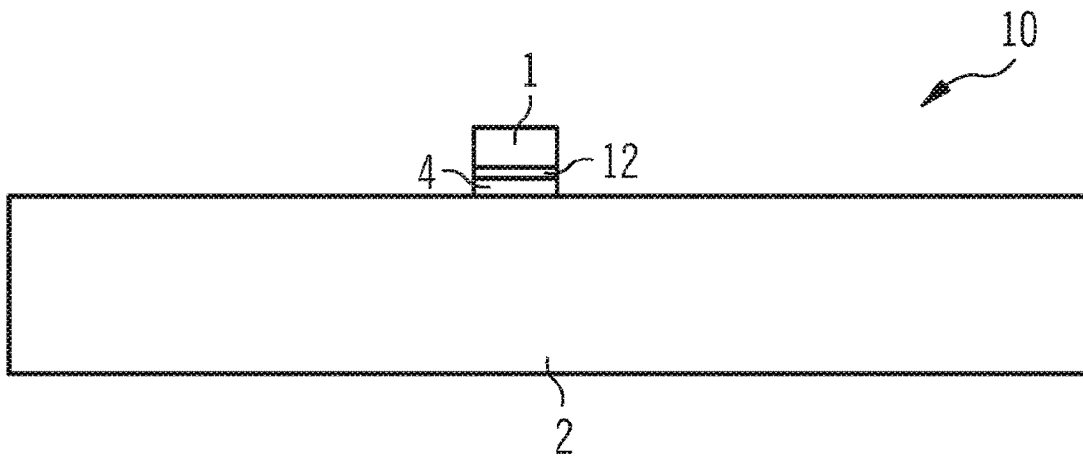


图 2

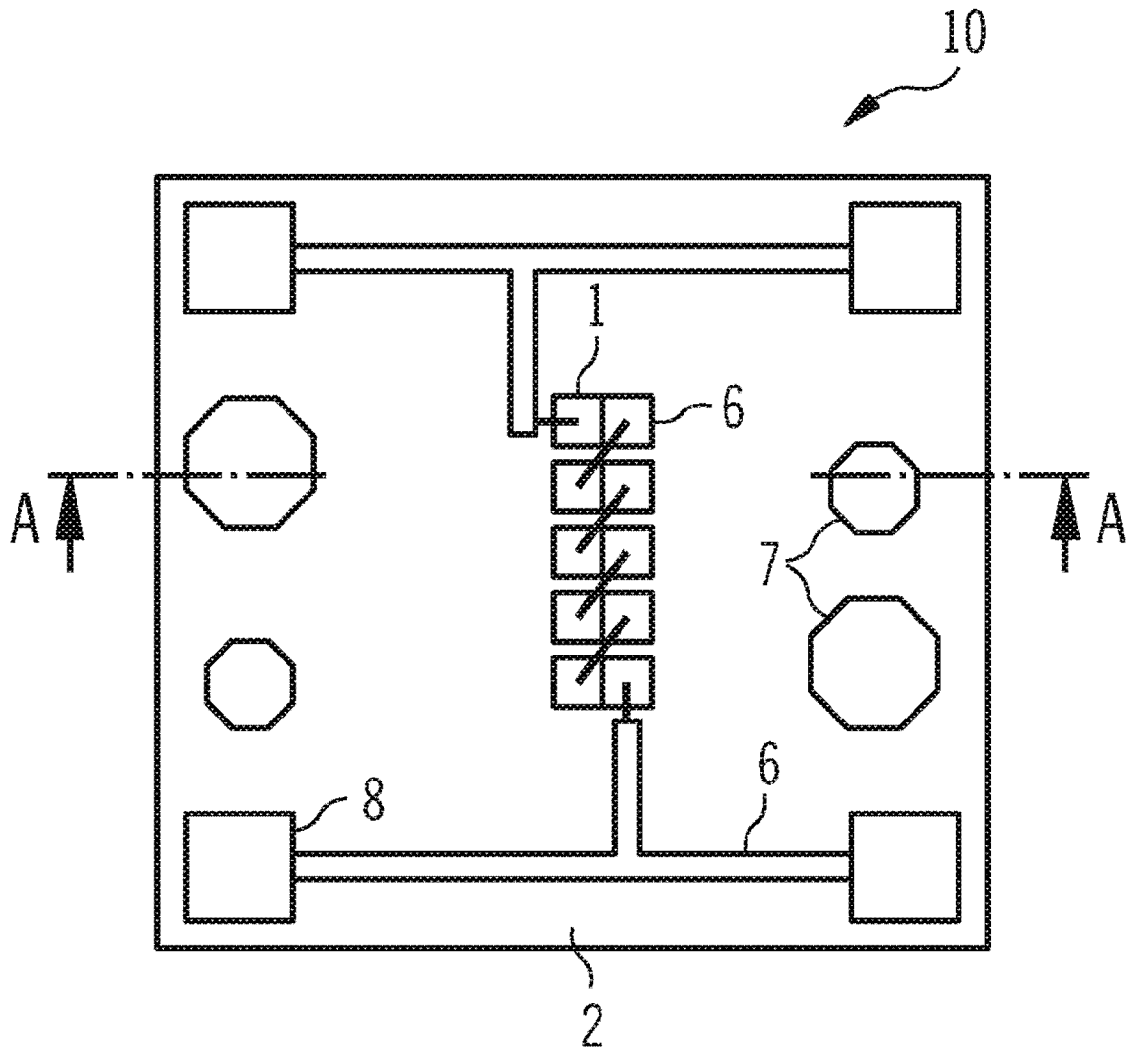


图 3A

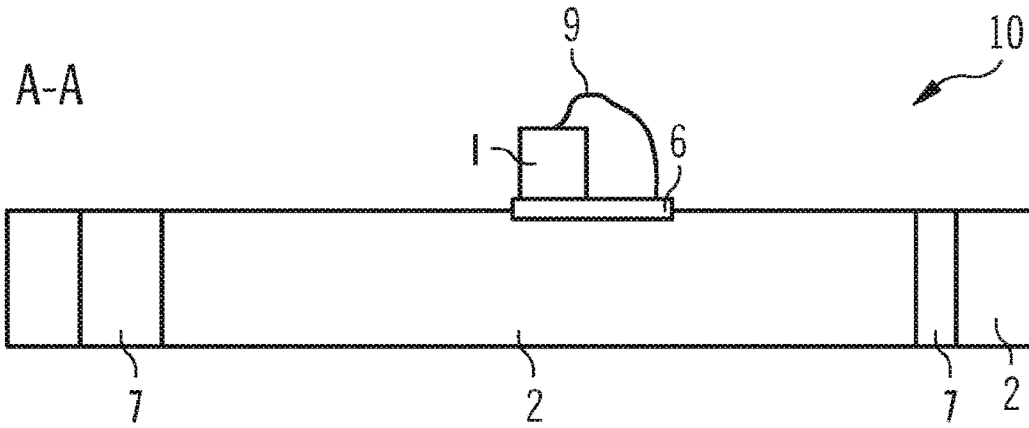


图 3B

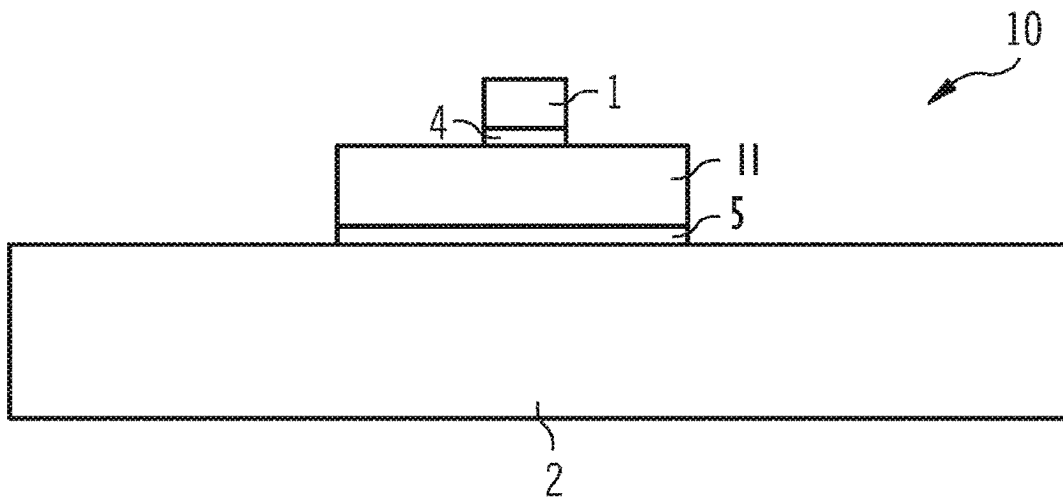


图 4

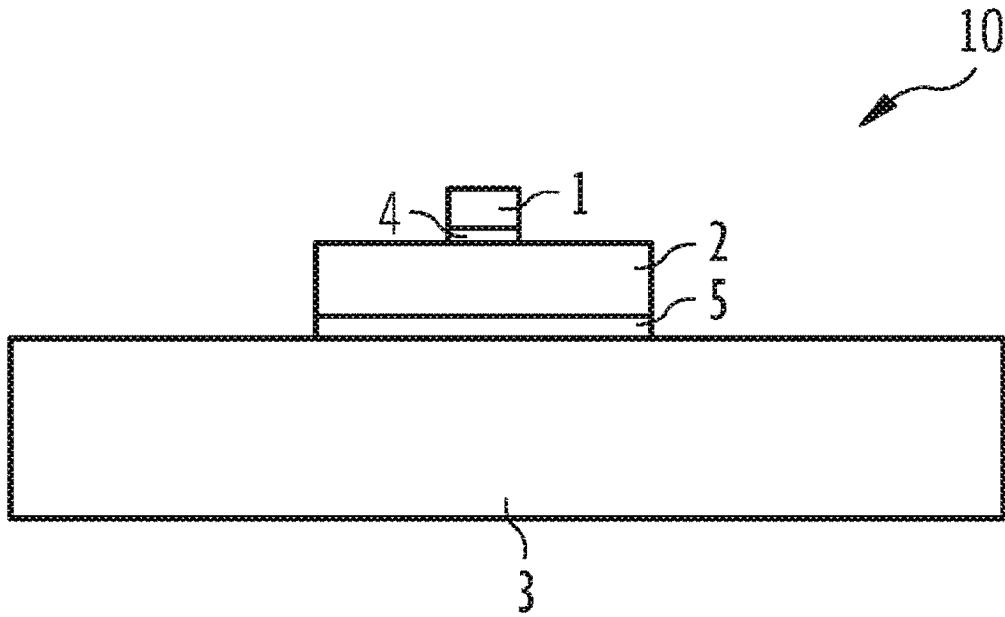


图 5(现有技术)