



(12) 实用新型专利

(10) 授权公告号 CN 203747778 U

(45) 授权公告日 2014. 07. 30

(21) 申请号 201420093972. 5

(22) 申请日 2014. 03. 03

(73) 专利权人 深圳市同洲电子股份有限公司

地址 518057 广东省深圳市南山区高新科技园北区彩虹科技大厦

(72) 发明人 周斌

(51) Int. Cl.

H03K 17/284 (2006. 01)

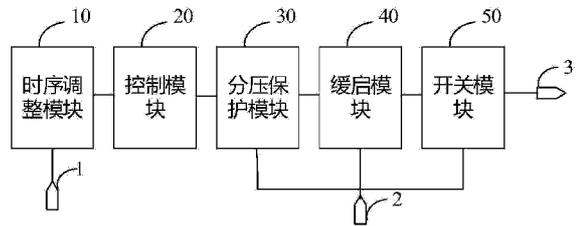
权利要求书1页 说明书4页 附图1页

(54) 实用新型名称

一种系统供电电路

(57) 摘要

本实用新型提供了一种系统供电电路,包括依次串联的时序调整模块、控制模块、分压保护模块、缓启模块、开关模块,以及与时序调整模块连接的信号输入端,与分压保护模块、缓启模块、开关模块连接的电压输入端,与开关模块连接的电压输出端;其中,开关模块包括第一 MOS 管;时序调整模块,用于调整信号输入端的控制信号以满足系统上电时序;控制模块,用于根据时序调整模块调整后的控制信号控制第一 MOS 管的关断/导通来切断/连通系统供电;分压保护模块,用于根据控制模块的导通信号调整第一 MOS 管的栅极-源极电压差小于电压输入端的电压。本实用新型以低成本方案保证 MOS 管安全工作状态的同时提供正确的系统上电时序,以适应不同系统上电时序的要求。



1. 一种系统供电电路,其特征在于,包括依次串联的时序调整模块、控制模块、分压保护模块、缓启模块、开关模块,以及与所述时序调整模块连接的信号输入端,与所述分压保护模块、缓启模块、开关模块连接的电压输入端,与所述开关模块连接的电压输出端;

其中,所述开关模块包括第一 MOS 管;

所述时序调整模块,用于调整所述信号输入端的控制信号以满足系统上电时序;

所述控制模块,用于根据所述时序调整模块调整后的控制信号控制所述第一 MOS 管的关断 / 导通来切断 / 连通系统供电;

所述分压保护模块,用于根据所述控制模块的导通信号调整所述第一 MOS 管的栅极 - 源极电压差小于所述电压输入端的电压。

2. 如权利要求 1 所述的电路,其特征在于,所述时序调整模块包括:第一电阻、第一电容;

所述第一电阻的一端连接所述信号输入端,另一端连接所述控制模块及所述第一电容的一端;

所述第一电容的另一端接地。

3. 如权利要求 1 所述的电路,其特征在于,所述控制模块包括:第一三极管;

所述第一三极管的基极连接所述时序调整模块,集电极连接所述分压保护模块,发射极接地。

4. 如权利要求 1 所述的电路,其特征在于,所述分压保护模块包括:第二电阻及第三电阻;

所述第二电阻的一端连接所述控制模块,另一端连接所述第三电阻的一端及所述缓启模块;

所述第三电阻的另一端连接所述电压输入端、缓启模块及开关模块。

5. 如权利要求 1 所述的电路,其特征在于,所述缓启模块包括:第四电阻及第二电容;

所述第四电阻的一端连接所述分压保护模块,另一端连接所述第二电容的一端及所述开关模块;

所述第二电容的另一端连接所述开关模块、所述分压保护模块及所述电压输入端。

6. 如权利要求 1 所述的电路,其特征在于,所述第一 MOS 管的栅极连接所述缓启模块,源极连接所述缓启模块、所述分压保护模块及所述电压输入端,漏极连接所述电压输出端。

7. 如权利要求 1 所述的电路,其特征在于,还包括放电回路模块;

所述放电回路模块包括:第五电阻及第三电容;

所述第五电阻与第三电容并联连接于所述电压输出端与地之间。

一种系统供电电路

技术领域

[0001] 本实用新型涉及电路领域,尤其涉及一种系统供电电路。

背景技术

[0002] 目前的电子产品普遍有低功耗待机的功能需求,通过 CPU 控制电源开关电路的通断来切断 / 连通系统供电,以此实现待机 / 唤醒功能。在现有技术中,控制电路直接控制 MOS 开关管栅极电压到接近零电位 / 电源电压来控制 MOS 管的导通 / 关断,从而接通 / 断开系统供电。

[0003] 但是,针对高压应用场合的系统供电,受半导体制造工艺的影响,栅源击穿电压越大,导通电阻越大, MOS 管上压降越大,可能导致外设模块无法工作,从而需要更改高压 MOS 的工艺,则会导致成本成倍的增加。

[0004] 同时,由于 MOS 管在导通阶段存在密勒效应,而密勒平台区宽度和缓启电路的 R-C 参数密切相关,因此进行 R-C 选择时也需要关注密勒效应带来的交越损耗。绝大部分的 MOS 管厂家都提供了 MOS 管的 SOA 曲线,在实际设计中的 R-C 的值可以根据 MOS 管的浪涌电流 I_d , V_{ds} 及 P_d 的宽度来判断 MOS 管的工作状态是否安全。也就是说要保证 MOS 管处在安全工作状态,就需要根据 SOA 曲线来选择 R-C 的值,而 R-C 的值又会影响系统的上电时序,所以通过选择缓启电路 R-C 参数来同时保证 MOS 管安全工作状态和系统上电时序正确是很难的达到的。

实用新型内容

[0005] 有鉴于此,本实用新型提供一种系统供电电路,以低成本方案保证 MOS 管安全工作状态的同时提供正确的系统上电时序,以适应不同系统上电时序的要求。

[0006] 本实用新型提供一种系统供电电路,包括依次串联的时序调整模块、控制模块、分压保护模块、缓启模块、开关模块,以及与所述时序调整模块连接的信号输入端,与所述分压保护模块、缓启模块、开关模块连接的电压输入端,与所述开关模块连接的电压输出端;

[0007] 其中,所述开关模块包括第一 MOS 管;

[0008] 所述时序调整模块,用于调整所述信号输入端的控制信号以满足系统上电时序;

[0009] 所述控制模块,用于根据所述时序调整模块调整后的控制信号控制所述第一 MOS 管的关断 / 导通来切断 / 连通系统供电;

[0010] 所述分压保护模块,用于根据所述控制模块的导通信号调整所述第一 MOS 管的栅极 - 源极电压差小于所述电压输入端的电压。

[0011] 较优的,所述时序调整模块包括:第一电阻、第一电容;

[0012] 所述第一电阻的一端连接所述信号输入端,另一端连接所述控制模块及所述第一电容的一端;

[0013] 所述第一电容的另一端接地。

[0014] 较优的,所述控制模块包括:第一三极管;

[0015] 所述第一三极管的基极连接所述时序调整模块,集电极连接所述分压保护模块,发射极接地。

[0016] 较优的,所述分压保护模块包括:第二电阻及第三电阻;

[0017] 所述第二电阻的一端连接所述控制模块,另一端连接所述第三电阻的一端及所述缓启模块;

[0018] 所述第三电阻的另一端连接所述电压输入端、缓启模块及开关模块。

[0019] 较优的,所述缓启模块包括:第四电阻及第二电容;

[0020] 所述第四电阻的一端连接所述分压保护模块,另一端连接所述第二电容的一端及所述开关模块;

[0021] 所述第二电容的另一端连接所述开关模块、所述分压保护模块及所述电压输入端。

[0022] 较优的,所述第一 MOS 管的栅极连接所述缓启模块,源极连接所述缓启模块、所述分压保护模块及所述电压输入端,漏极连接所述电压输出端。

[0023] 较优的,还包括放电回路模块;

[0024] 所述放电回路模块包括:第五电阻及第三电容;

[0025] 所述第五电阻与第三电容并联连接于所述电压输出端与地之间。

[0026] 本实用新型提供了一种系统供电电路,通过采用分压保护模块提供一种满足不同系统供电的通用设计,以及通过时序调整模块解决了缓启模块对系统供电的上电时序调整能力有限的问题,实现了上电时序的灵活控制,从而满足不同系统上电时序要求。

附图说明

[0027] 图 1 为本实用新型实施例提供的一种系统供电电路的模块示意图;

[0028] 图 2 为本实用新型实施例提供的一种系统供电电路图。

具体实施方式

[0029] 为了使本实用新型的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本实用新型进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本实用新型,并不用于限定本实用新型。

[0030] 请参考图 1,图 1 为本实用新型实施例提供的一种系统供电电路的模块示意图,如图所示,该电路包括:依次串联的时序调整模块 10、控制模块 20、分压保护模块 30、缓启模块 40、开关模块 50,以及与时序调整模块 10 连接的信号输入端 1,与分压保护模块 30、缓启模块 40、开关模块 50 连接的电压输入端 2,与开关模块 50 连接的电压输出端 3;其中,开关模块 50 包括第一 MOS 管;时序调整模块 10,用于调整信号输入端 1 的控制信号以满足系统上电时序;控制模块 20,用于根据时序调整模块 10 调整后的控制信号控制第一 MOS 管的关断/导通来切断/连通系统供电;分压保护模块 30,用于根据控制模块 20 的导通信号调整第一 MOS 管的栅极-源极电压差小于所述电压输入端的电压,从而确保了系统唤醒时对第一 MOS 管的保护作用。

[0031] 缓启模块 40 用于控制第一 MOS 管栅源电压的缓慢变化,抑制了浪涌电流。

[0032] 上述实施例提供的一种系统供电电路,通过采用分压保护模块提供一种满足不同

系统供电的通用设计,以及通过时序调整模块解决了缓启模块对系统供电的上电时序调整能力有限的问题,实现了上电时序的灵活控制,从而满足不同系统上电时序要求。

[0033] 图 2 为本发明实施例提供的一种系统供电电路图,如图所示,所述电路包括了时序调整模块 10、控制模块 20、分压保护模块 30、缓启模块 40、开关模块 50,以及信号输入端 POW_EN_2、电压输入端 12V_A0、电压输出端 12V_SW_CM。

[0034] 时序调整模块 10 包括:电阻 R1、电容 C1;电阻 R1 的一端连接信号输入端 POW_EN_2,另一端连接控制模块 20 及电容 C1 的一端;电容 C1 的另一端接地。

[0035] 控制模块 20 包括:三极管 Q1,其基极连接时序调整模块 10 电阻 R1 的另一端及电容 C1 的一端,集电极连接分压保护模块 30,发射极接地。

[0036] 分压保护模块 30 包括:电阻 R2、R3;电阻 R2 的一端连接控制模块 20 三极管 Q1 的集电极,另一端连接电阻 R3 的一端及缓启模块 40;电阻 R3 的另一端连接电压输入端 12V_A0、缓启模块 40 及开关模块 50。

[0037] 缓启模块 40 包括:电阻 R4 及电容 C2;电阻 R4 的一端连接分压保护模块 30 电阻 R2 的另一端,另一端连接电容 C2 的一端及开关模块 50;电容 C2 的另一端连接开关模块 50、分压保护模块 30 电阻 R3 的另一端及电压输入端 12V_A0。

[0038] 开关模块 50 包括 PMOS 管 Q2,其栅极连接缓启模块 40 电阻 R4 的另一端及电容 C2 的一端,源极连接缓启模块 40 电容 C2 的另一端、分压保护模块 20 电阻 R3 的另一端及电压输入端 12V_A0,漏极连接电压输出端 12V_SW_CM。

[0039] 该实施例中,还包括放电回路模块 60,包括:电阻 R5 及电容 C3;电阻 R5 与电容 C3 并联连接于电压输出端 12V_SW_CM 与地之间。该模块用于在负载断电后,电路通过放电确保系统安全。

[0040] 以下将结合上述实施例对本实用新型的工作原理加以说明。

[0041] 当信号输入端 POWER_EN_2 的控制信号为高电平时,三极管 Q1 导通,其集电极为低电平,通过分压保护模块 30 的电阻 R2、R3, PMOS 管 Q2 的栅极-源极之间电压大于开启电压,小于栅源击穿电压,故 PMOS 管 Q2 可以安全、充分地导通,连通系统供电;当信号输入端 POWER_EN_2 的控制信号为低电平时,三极管 Q1 截止, PMOS 管 Q2 栅、源之间的电压大约为 0V,故 PMOS 管 Q2 截止,切断系统供电。

[0042] 缓启模块 40 虽然可以抑制浪涌电流,但也会造成开关延时比较大的问题,具体体现在 PMOS 管 Q2 漏极的电压上升缓慢,从而影响系统供电的上电时序,本实用新型采用了时序调整模块 10,在电路调试时可以通过调整电阻 R1、C1 的值来更加灵活地调整开关打开的延时时间 ($\tau = R1 \times C1$),以满足不同系统供电上电时序的要求。

[0043] 本实用新型实上述施例提供的一种系统供电电路,当外设供电电压高于 PMOS 管的栅源击穿电压时,通过采用分压保护模块提供一种满足不同系统供电的通用设计,只需改变分压保护模块电阻 R2、R3 的配置值,使栅源控制电压低于栅源击穿电压即可有效保护 PMOS 管,而不需要选用价格更高的栅源击穿电压更大的 PMOS 管,有效降低了成本,同时,对于缓启模块对系统供电的上电时序调整能力有限的问题,采用了时序调整模块,实现时序更加灵活地控制,满足不同系统供电的上电时序的需求。

[0044] 以上所述仅为本实用新型的较佳实施例而已,并不用以限制本实用新型,凡在本实用新型的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本实用新型

的保护范围之内。

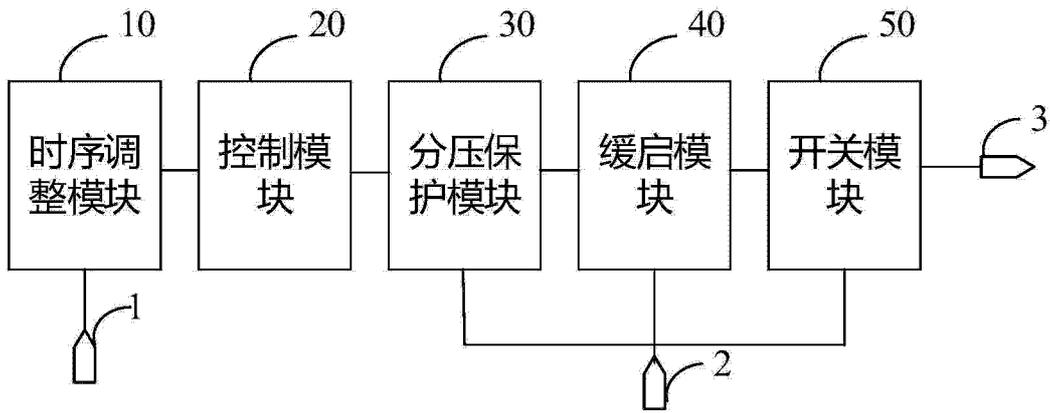


图 1

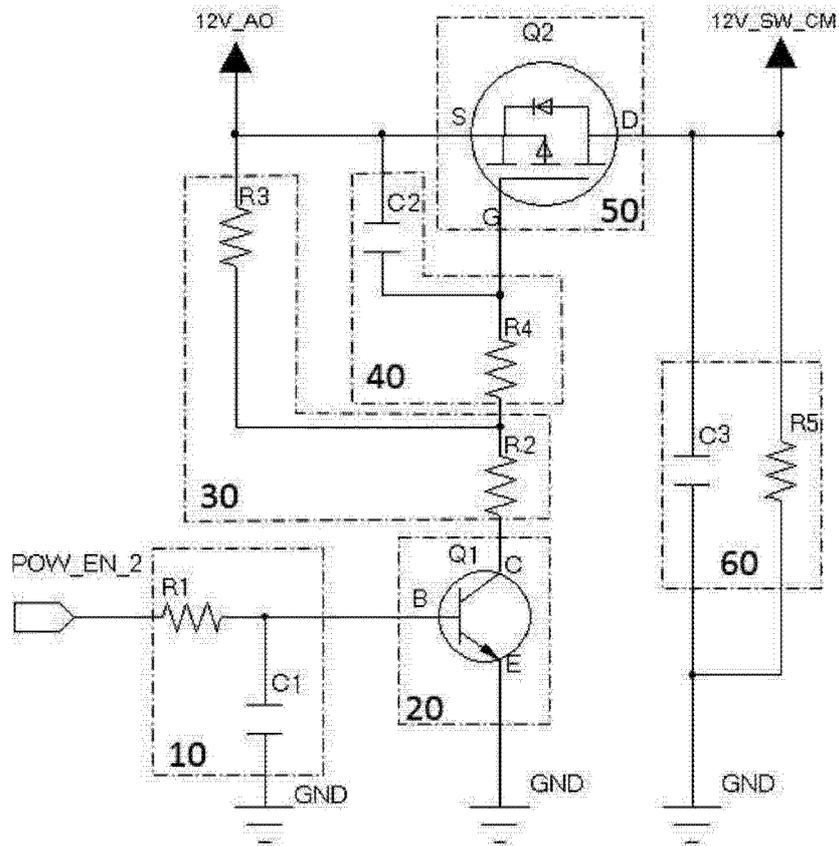


图 2