



(12) 发明专利

(10) 授权公告号 CN 102474266 B

(45) 授权公告日 2015.06.24

(21) 申请号 201080029610.4

(51) Int. Cl.

(22) 申请日 2010.05.31

H03M 1/74(2006.01)

H03M 5/16(2006.01)

(30) 优先权数据

审查员 郑舒玲

2009-279805 2009.12.09 JP

(85) PCT国际申请进入国家阶段日

2011.12.30

(86) PCT国际申请的申请数据

PCT/JP2010/059211 2010.05.31

(87) PCT国际申请的公布数据

W02011/070810 JA 2011.06.16

(73) 专利权人 株式会社特瑞君思半导体

地址 日本东京都

(72) 发明人 安田彰 冈村淳一

(74) 专利代理机构 北京尚诚知识产权代理有限

公司 11322

代理人 龙淳

权利要求书2页 说明书14页 附图21页

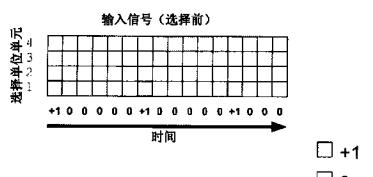
(54) 发明名称

选择装置

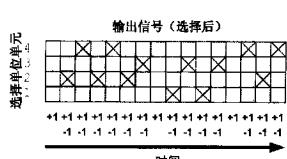
(57) 摘要

本发明提供一种选择装置，具有：获取数字选择信号的获取部；对能够被命令进行0值的输出的多个单位单元分别输出选择信号的输出部，所述选择信号命令所述单位单元进行与所述选择信号相对应的值的输出，对所述多个单位单元输出的选择信号所命令的输出的值的合计值为与所述数字选择信号相对应决定的值，存在与所述数字选择信号相对应的输出为0值时，输出命令进行不为0的N值的选择信号的单位单元。

(a)



(b)



1. 一种选择装置,其特征在于,具有:

获取数字选择信号的获取部,和

对能够被命令进行 0 值的输出的多个单位单元分别输出选择信号的输出部,

所述选择信号命令所述单位单元进行与所述选择信号相对应的值的输出,

向所述多个单位单元输出的选择信号所命令的输出的值的合计值为与所述数字选择信号相对应而决定的值,

存在单位单元,该单位单元当与所述数字选择信号相对应的输出为 0 值时,输出命令进行不为 0 的 N 值的输出的选择信号,

对所述多个单位单元输出的选择信号使所述多个单位单元动作的输出的值的时间平均为与所述数字选择信号相对应而决定的值。

2. 如权利要求 1 所述的选择装置,其特征在于,

所述输出部具有:

将根据所述数字选择信号命令进行 0 值以外的输出的单位单元的数量进行输出的转换部,和

根据由所述转换部输出的单位单元的数量输出选择信号的选择部,

在与所述数字选择信号相对应的输出为 0 值时,由所述转换部输出的单位单元的数量为 2 以上。

3. 如权利要求 2 所述的选择装置,其特征在于:

所述转换部对与 0 值对应的数字选择信号从 2 种以上的单位单元的数量进行选择。

4. 如权利要求 2 所述的选择装置,其特征在于:

所述选择部求出依所述选择信号进行的所述单位单元的选择的频率,按选择的频率小的顺序决定将命令进行不为 0 的 N 值的输出的选择信号进行输出的单位单元。

5. 如权利要求 1 所述的选择装置,其特征在于:

所述选择信号命令所述单位单元进行 1、0 或 -1 中任一值的输出。

6. 如权利要求 1 所述的选择装置,其特征在于:

所述数字选择信号为数字声音信号,所述单位单元为驱动音圈的驱动电路,所述选择信号表示由所述单位单元驱动的音圈中流过的电流的有无和极性。

7. 如权利要求 1 所述的选择装置,其特征在于:

所述输出部具有将输出正值的单位单元的选择信号进行输出的第一选择电路和将输出负值的单位单元的选择信号进行输出的第二选择电路。

8. 如权利要求 7 所述的选择装置,其特征在于:

具有:对所述第一选择电路输出的选择信号进行累加运算的第一积分部,和

对所述第二选择电路输出的选择信号进行累加运算的第二积分部,

所述第一选择电路按所述第一积分部的累加运算结果所表示的选择频率的大小以由小到大的顺序来选择单位单元,所述第二选择电路按所述第二积分部的累加运算结果所表示的选择频率的大小以由小到大的顺序来选择单位单元。

9. 如权利要求 8 所述的选择装置,其特征在于:

所述第一积分部和所述第二积分部分别对通过加法系数将所述第一选择电路输出的选择信号和所述第二选择电路输出的选择信号加权了的和进行累加运算。

10. 如权利要求 7 所述的选择装置,其特征在于:

具有对所述第一选择电路输出的选择信号和所述第二选择电路输出的选择信号之和进行累加运算的第三积分部,

所述第一选择电路和所述第二选择电路按所述第三积分部的累加运算结果所示的选择频率的大小以由小到大的顺序来选择单位单元。

11. 如权利要求 10 所述的选择装置,其特征在于:

所述第三积分部具有 3 个以上的积分电路。

## 选择装置

### 技术领域

[0001] 本发明涉及对在数字 / 模拟 (D/A) 转换器中的多个电流源和电压源的输出进行选择的选择装置。本发明尤其涉及应用于使用由多个数字信号驱动的多个线圈 (单元) 将数字信号转换为模拟声音的数字扬声器系统的选择装置。

### 背景技术

[0002] 通常,在构成 D/A 转换器的情况下,为获得与来自 D/A 转换器的数字输出信号对应的电流输出,选择 n 个单位单元 (U)。由此,输出 (Y) 成为  $Y = U \times n$  且进行数字模拟转换。在将单位单元设为电流源 (IU) 的情况下,输出电流为  $Y = IU \times n$ ,在将单位单元设为电压源 (VU) 的情况下,输出电压为  $Y = VU \times n$ 。

[0003] 但是,通常构成单位单元的电流源和电压源以因制造的偏差等的影响等为原因,在输出值 (电流值和电压值等) 方面具有误差。若将单位单元具有的各种误差设为  $\epsilon_i$ ,则输出 Y 能够用下面的式子表示。

[0004] [数 1]

$$[0005] Y = U \times n + \sum_{i=1}^n \epsilon_i$$

[0006] 即,在表现输出 Y 的式中含有误差项。为了该误差作为 D/A 转换器的性能的目标即微分直线误差 (DNL) 为  $DNL = \epsilon_i$ 。因此,存在单位单元的制造偏差等的程度决定 D/A 转换的转换精度的问题。

[0007] 为了克服这种问题,提案有不依赖于输入单位单元地进行选择的动态元件匹配 (dynamic element matching) 法 (以下称为“误差扩散技术”)。例如,在“Delta-Sigma Data Converters”IEEE Press 1997 ISBN0-7803-1045-4 的 8.8.3 节中描述的误差扩散电路的动作原理。

[0008] 单位单元中有误差时,在作为值进行 0 的输出 (0 值的输出) 时,误差用加法器不能抵消而剩余。该误差如上述使 DNL 恶化。于是,在误差扩散技术中使用在 D/A 转换器和单位单元之间插入的选择装置。通过选择装置,即使对选择装置的输入相同,通过改变单位单元的选择方法也能够使误差平滑化。在此所谓“选择”是对于单位单元,输出命令以规定的值进行输出的信号。另外,有时将对于单位单元输出命令进行 0 值的输出的信号称为“不选择其单位单元”。另外,有时将由选择信号命令 0 以外的值的输出的单位单元称为“选择的单位单元”。

[0009] 作为选择装置选择单位单元的算法提案有随机地改变选择的方法和按顺序选择未选择的单元的方法等。应用过渡取样 (over sampling) 技术,若用 D/A 转换能够比需要的频率 (波频带 (band) 宽度) 更快地使误差平滑化,则能够使误差向 D/A 转换器的输出中比所需要的频率区域高的频率区域移动。

[0010] 在特开平 9-186601 号公报中提案有以下控制选择装置的方法:将驱动多个单位单元的信号输入选择装置,通过利用来自积分一次以上的电路的输出控制单位单元的使用

的有无,来对单位单元的使用频率进行积分并且以将该积分结果保持为一定的方式控制选择装置。

[0011] 以下,说明例如在使用 3 值的选择信号 (-1、0、1) 选择单位单元的电路中使用现有的选择装置的误差扩散技术的动作。而且,选择信号为对输出选择信号的单位单元命令其输出的信号。另外,在记为“选择信号 (-1、0、1)”等情况下,在单位单元通过选择信号命令与为负值的 -1 值对应的输出、0 值的输出、与为正值的 1 值对应的输出中的任一种。另外,在该情况下,由于命令与 -1、0、1 中任意值对应的输出,因此有时称为 3 值的选择信号。而且,在对单位单元命令 0 值的输出的情况下,也包含单位单元不动作没有信号等的输出的情况。

[0012] 使用图 1 简单地说明使用了的 3 值的选择信号 (-1、0、1) 的误差扩散法的动作。进行误差扩散的 D/A 转换器由数字信号 X(301)、D/A 转换器 (302)、来自 D/A 转换器 (302) 的多个数字选择信号 Dn(303)、选择装置 (304)、来自选择装置 (304) 的选择信号 Sn(305)、多个单位单元 (306)、来自单位单元的多个输出 Ym(307) 和对 Ym 进行加法运算的加法器 (308) 构成。数字选择信号 Dn 表示由加法器 (308) 合计单位单元 (306) 的输出的值的结果。

[0013] 表 1 表示来自 D/A 转换器 (302) 的数字选择信号 Dn(303) 的真值表 (表 1 的左侧) 和单位单元的输出信号 Ym(307) 的真值表 (表 1 的右侧)。D/A 转换器的输出为 2 值的温度计代码,在单位单元中使用 2 值的温度计代码的 2 比特量进行与 3 值的选择信号对应的以下那样的加权。

[0014] [表 1]

[0015]

D/A 输出信号 (Dn) 的真值表  
(Truth table of D/A output signal (Dn))

X	D0	D1	D2	D3	D4	D5	D6	D7
+4	0	0	0	0	1	1	1	1
+3	0	0	0	0	1	1	1	0
+2	0	0	0	0	1	1	0	0
+1	0	0	0	0	1	0	0	0
0	0	0	0	0	0	0	0	0
-1	0	0	0	1	0	0	0	0
-2	0	0	1	1	0	0	0	0
-3	0	1	1	1	0	0	0	0
-4	1	1	1	1	0	0	0	0

单位单元 (Ym) 的真值表  
(Truth table of cell selection (Ym))

Y0	Y1	Y2	Y3	Y
1	1	1	1	+4
1	1	1	0	+3
1	1	0	0	+2
1	0	0	0	+1
0	0	0	0	0
0	0	0	-1	-1
0	0	-1	-1	-2
0	-1	-1	-1	-3
-1	-1	-1	-1	-4

[0016] 在此,  $i = (1 \sim n/2)$ ,  $j = (n/2+1 \sim n)$ 。

[0017] 如图 1、表 1 所示,在有 4 个 ( $m = 4$ ) 单位单元的情况下,输出 Y 能取 -4、-3、-2、-1, 0、1、2、3、4 的 ( $2m+1 = 9$ ) 值。例如在输出 0 的情况下,只要以 0 选择 8 个单位单元内的 4 个,就能够输出 0。

[0018] 如这样的图 1、表 1 所示,使用了 3 值等多值的选择信号的 D/A 转换器,能使单位单元的数量比输出 Y 的能得到的值的数量少。因此,为了构成 D/A 转换器需要的单位单元数量减少,由于能够减少必要的电路规模、零件个数和安装中所需要的面积等,所以能够实现

消耗电力的削减。

- [0019] 现有技术文献
- [0020] 专利文献 1 :特开平 9-186601 号公报
- [0021] 专利文献 2 :W02007/135928A1
- [0022] 非专利文献
- [0023] 非专利文献 1 :“Delta-Sigma Data Converters” IEEE Press 1997 ISBN0-7803-1045-4

## 发明内容

- [0024] 发明的公开
- [0025] 发明要解决的问题
- [0026] 但是,在使用了 3 值等多值的选择信号 (-1、0、1) 的现有的选择装置中存在以下的问题。
  - [0027] 例如,通过加法器单位单元的输出的合计应成为 0 时,在使用 3 值的选择信号 (-1、0、1) 的情况下,在 8 个单位单元中,命令 0 值的输出。换言之,通过对 8 个单位单元一个也不选择,输出 0 作为合计。在过渡取样 D/A 转换器输出 0 附近的值的情况下,通过选择 8 个单位单元内的一个的状态和 8 个单位单元内哪一个也不选择的状态的时间平均,输出 0 附近的值。也就是,选择信号之中,输出 -1、1 的频率变小。换言之,在 3 值的选择信号 (-1、0、1) 的情况下,在进行  $Y = 0$  附近的值的输出中,不为 0 的选择信号的输出的频率变小。由此,选择单位单元的个数变少。
  - [0028] 图 2 中表示,在使用 3 值的选择信号 (-1、0、1) 的情况下,对在时间方向选择单位单元  $Y_m$  的形态,在不使用选择装置的情况 (a) 和使用的情况 (b) 进行比较。
  - [0029] 在图 2 的例子中,D/A 转换器以交替选择 0 附近的信号即从 4 个中选择 0 个或 1 个的方式输出选择信号。如图所示,来自选择装置的选择信号也同样输出从 4 个中交替选择 0 个或 1 个这样的选择信号。在这两种情况下,在选择同样个数的单位单元的、未使用选择装置的情况下,来自 D/A 转换器的选择信号通常选择相同的单位单元,与之相对,在使用选择装置的情况下,来自选择装置的选择信号所选择的单位单元随时间一同改变。在图 2 中,在使用选择装置的情况下,使用按顺序选择未被选择的单元的算法。因此,最初与输入同样选择 (0001),在下一时间选择 (0000),在接下来的时间也选择 (0000),因此成为全部的单位单元均等地进行输出要耗费时间。
  - [0030] 如上述,在误差扩散技术中通过每次改变单位单元的选择的方法,而均等地利用全部单位单元,由此使误差平滑化。因此,均等地使用单位单元所需的时间变长时,误差扩散的效果弱,单位单元的误差的影响不能排除。
  - [0031] 如以上说明,在使用 3 值选择信号 (-1、0、1) 选择单位单元的选择装置中应用了误差扩散技术的情况下,能使单位单元的数量比输出获取的值的数量更少,因此为了构成 D/A 转换器需要的单位单元数量减少,能够减少必要的电路规模、零件个数和用半导体进行实现的情况下的需要的面积等,同时也能够减少消耗电力。但是,通过来自 D/A 转换器的选择信号,在使单位单元的输出的合计为 0 附近的值时,由来自选择装置的选择信号选择的单位单元的数量减小。因此,存在使误差平滑化的时间变长,误差扩散的效果弱的问题。

[0032] 尤其是,在 WO2007/135928A1 中提案一种数字扬声器系统,其使用输入数字声音信号且输出多个数字信号的电路、和使用由上述多个数字信号驱动的多个线圈(单元)将数字信号直接转换为模拟声音。为了实现该数字扬声器系统,优选为了以尽可能少的线圈确保必要的 SNR 而使用 3 值的选择信号(-1、0、1)选择单位单元。另外,得到充分的误差扩散效果的选择装置在实现数字扬声器系统中是必要的,上述误差扩散效果是在不能忽视作为机构部件的线圈的制造误差比半导体等的电子部件大且不均的误差下的效果。

[0033] 本发明的目的之一是解决以下问题:在使用 3 值的选择信号(-1、0、1)的情况下,在选择单位单元的选择装置使用误差扩散技术时,尤其是通过来自 D/A 转换器的选择信号来选择的单位单元的输出的合计设为 0 附近时,通过来自选择装置的选择信号来选择的单位单元的数量变小的问题。另外,目的之一是解决通过选择信号选择的单位单元的数量变小,由此使误差平滑化的时间变长,误差扩散的效果弱的问题。

[0034] 作为本发明的一实施方式,提供一种选择装置,其特征在于,具有:获取数字选择信号的获取部;和对能被命令进行 0 值的输出的多个单位单元分别输出选择信号的输出部,所述选择信号命令所述单位单元进行与所述选择信号相对应的值的输出,对所述多个单位单元输出的选择信号所命令的输出的值的合计值为与所述数字选择信号相对应而决定的值,存在与所述数字选择信号相对应的输出为 0 值时,输出命令进行不为 0 的 N 值的输出的选择信号的单位单元。在此,所谓“0 值的输出”称为值成为 0 的输出。另外,所谓“不为 0 的 N 值的输出”称为值不为 0 的输出,测定输出的结果称为被表示为称 N 的数值。

#### [0035] 发明的效果

[0036] 根据本发明,在应用 3 值的选择信号(-1、0、1)选择单位单元的选择装置中应用误差扩散技术的情况下,能够防止在输出 0 值或 0 值附近的值时误差扩散的效果变弱。另外在本发明中,与应用 3 值的选择信号(-1、0、1),单位单元数进行 2 值的输出的情况相比,单位单元的数量能够减半。

#### 附图说明

[0037] 图 1 是应用了 3 值的选择装置的现有例子的 D/A 转换器构成图;

[0038] 图 2 是说明应用了 3 值的选择信号的现有例子的 D/A 转换器中使用的选择装置的动作原理的图;

[0039] 图 3 是说明应用了 3 值的选择信号的本发明的一实施方式的 D/A 转换器中使用的选择装置的动作原理的图;

[0040] 图 4 是在现有例子中在 3 值的选择信号中选择 0 的选择装置的动作和在本发明中在 3 值的选择信号中选择 0 的选择装置的动作的比较图;

[0041] 图 5 是应用本发明的第一实施例子的选择装置的 D/A 转换装置的构成图;

[0042] 图 6 是应用本发明的第二实施例子的选择装置的 D/A 转换装置的构成图;

[0043] 图 7 是使用于本发明的实施例子的选择装置的转换图表的电路图;

[0044] 图 8 是本发明的第三实施例子的选择装置的构成图;

[0045] 图 9 是应用本发明的第四实施例子的选择装置的数字扬声器装置的构成图;

[0046] 图 10 是说明在本发明的实施例子的 3 值的选择信号中选择 0 的选择装置的动作原理的图;

[0047] 图 11 是说明在本发明的实施例子的 3 值的选择信号选择 0 的选择装置的动作原理的图；

[0048] 图 12 是使用了本发明的第五实施例子的选择装置的数字扬声器装置的构成图；

[0049] 图 13 是本发明第六实施例子的选择装置的构成图；

[0050] 图 14 是应用了本发明的一实施方式的 2 值的选择装置的 D/A 转换器的构成图；

[0051] 图 15 是说明在应用了本发明的一实施方式的 2 值的选择装置的 D/A 转换器中使用的选择装置的动作原理的图；

[0052] 图 16 是本发明的第七实施例子的选择装置的构成图；

[0053] 图 17 是本发明一实施方式的选择装置的选择电路的构成图；

[0054] 图 18 是本发明一实施方式的选择装置的选择电路的构成图；

[0055] 图 19 是本发明一实施方式的选择装置的选择电路的构成图；

[0056] 图 20 是本发明一实施方式的选择装置的选择电路的构成图；

[0057] 图 21 是本发明一实施方式的选择装置的选择电路的构成图。

## 具体实施方式

[0058] 下面，参照附图作为实施方式说明本发明的动作原理。另外，本发明不限于以下说明的实施方式。本发明在不脱离其宗旨的范围内，能附加各种变形来实施。例如，在以下的说明中，对主要使用 3 值的选择信号的情况进行说明，但是本发明不限于 3 值的选择信号，在使用一般的多值的选择信号的情况下也能够实施。

[0059] 图 3 是表示比较作为本发明的一种实施方式使用 3 值的选择信号 (-1、0、1) 的情况下的单位单元  $Y_m$  的选择的时间方向的选择形态，和未使用本发明的选择装置的情况下 (a) 和使用本发明的选择装置的情况下 (b) 的单位单元  $Y_m$  的选择的时间方向的选择形态的图。

[0060] 在该例子中 D/A 转换器以通过交替 0 附近的信号即 4 个中的 0 个或 1 个而进行选择的方式输出选择信号。在未被选择的单元中，以输出 0 值的方式输出选择信号。另一方面，来自本发明的选择装置的选择信号，在单位单元的输出合计成为 0 时不从 4 个中选择 0 个单位单元（哪个单位单元也不选择），而对 2 个单位单元输出进行输出 +1 和 -1 的命令的选择信号。2 个单位单元进行分别与 +1 和 -1 对应的输出时，这些输出在加法电路中可以相抵消，因此能够输出与 0 相当的值。另外，有时将进行输出 +1 的命令的选择信号称为“命令进行 +1 值的输出的选择信号”。同样，有时将进行输出 -1 的命令的选择信号称为“命令进行 -1 值的输出的选择信号”。

[0061] 这样在单位单元的输出的合计为 0 时，不从 4 个中选择 0 个单位单元（哪个单位单元也不选择）而是选择装置对 2 个单位单元输出进行输出 +1 和 -1 的命令的选择信号。通过这样做，不延长使误差平滑化的时间，不会损害误差扩散的效果。

[0062] 在现有例子的选择装置中，通过输入选择信号的信号（例如，称为数字选择信号），在以单位单元的输出的合计成为 0 的方式实施命令的情况下，仅是从 4 个中选择 0 个。换言之，以所有的单位单元输出 0 值的方式输出选择信号。但是，在本发明的选择装置中，通过以进行与 +1 和 -1 相当的输出的方式对单位单元实施命令，而能输出加算结果 0 值的点为特征之一。另外，也能够以对各个单位单元进行与 +2 和 -2 分别相当的输出的方式实

施命令。而且,能够以对 2 个单位单元进行与 +1 相当的输出的方式实施命令,也能够以对 1 个单位单元进行与 -2 相当的输出的方式实施命令。一般而言,以进行与正值相当的输出的方式被命令的单位单元的输出的合计值、跟以进行与负值相当的输出的方式被命令的单位单元的输出的合计值之和成为 0 是本发明的特征之一。

[0063] 在图 4 中,针对在单位单元的输出合计为 0 的情况下,选择装置输出的信号的组合,将现有例子作为 (a) 表示,将本发明一实施方式的例子作为 (b) 表示,进行比较。根据本发明一实施方式的选择装置可知,通过选择信号命令以 0 输出的单位单元的数量增加。另外,在上述的说明中,仅对单位单元的输出合计为 0 的情况进行说明,但是对于 0 以外的合计的输出、即选择  $m$  个单位单元内  $m \geq 2$  个以下进行输出的情况,本发明的一实施方式也有效。在选择  $m \geq 2$  个以上进行输出的情况下,选择的单位单元的数量多,即使在使用 3 值的选择信号 (-1, 0, 1) 来选择单位单元的情况下也不会损害误差扩散的效果,因此不成问题。

[0064] 图 5 表示利用了本发明的选择装置 (700) 的 D/A 转换器的第一实施例子。将把数字信号 X(701) 输入 D/A 转换器 (702) 而得到的多个第一数字选择信号 Dn(703) 输入转换图表电路 (710) 获得多个第二数字选择信号 Fn(711)。将第二数字信号输入选择装置 (704) 而获得来自选择装置 (704) 的多个选择信号 Sn(705)。多个选择信号 Sn(705) 选择多个单位单元 (706),用加法器 (708) 合计单位单元的多个输出 Ym(707) 获得输出信号 Y。

[0065] 表 2 表示来自 D/A 转换器的多个第一数字选择信号 Dn、来自转换图表电路的多个第二数字选择信号 Fn、和单位单元的输出信号 Ym 的真值表。第一数字选择信号 Dn 的真值表表示于表 2 的左侧,第二数字选择信号 Fn 的真值表表示于表 2 的中央,单位单元的输出信号 Ym 的真值表表示于表 2 的右侧。

[0066] [表 2]

[0067]

D/A 输出信号 (Dn) 的真值表 (Truth table of D/A output signal (Dn))								转换图表电路 (Fn) 的真值表 (Truth table of MAP (Fn))								单位单元 (Ym) 的真值表 (Truth table of cell selection (Ym))					
X	D0	D1	D2	D3	D4	D5	D6	D7	F0	F1	F2	F3	F4	F5	F6	F7	Y0	Y1	Y2	Y3	Y
+4	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	1	1	1	1	+4
+3	0	0	0	0	1	1	1	0	0	0	0	0	1	1	1	0	1	1	1	0	+3
+2	0	0	0	0	1	1	0	0	0	0	0	0	1	1	0	0	1	1	0	0	+2
+1	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	+1
0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	0	0	-1	0
-1	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	-1	-1
-2	0	0	1	1	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	-1	-2
-3	0	1	1	1	0	0	0	0	0	1	1	1	0	0	0	0	0	0	0	-1	-3
-4	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	-1	-4

[0068] 在对转换图表电路输入了  $Dn = (00000000)$  的情况下输出  $Fn = (00011000)$ ,由此在单位单元的输出的合计成为 0 时,能够输出选择信号使得按照不从 4 个单位单元中选择 0 个而 2 个单位单元进行与 +1 和 1 相当的输出的方式实施命令。

[0069] 如本发明的选择装置 (700) 所示,通过在现有的选择装置的前段设置任意的转换图表电路能够获得本发明的一个效果。

[0070] 图 6 表示利用了本发明一实施方式的选择装置(800)的 D/A 转换器的第二实施例子。将把数字信号 X(801) 输入 D/A 转换器(802)而得到的多个第一数字选择信号 Dn(803) 输入转换图表电路(810)获得多个第二数字选择信号 Fn(811)。将第二数字信号输入选择装置(804)获得来自选择装置(804)的多个选择信号 Sn(805)。多个选择信号 Sn(805) 选择多个单位单元(806), 将单位单元的多个输出 Ym(807) 用加法器(808)进行合计获得输出信号 Y。对转换图表电路(810)输入来自顺序控制电路(820)的控制信号(821)。

[0071] 在第二实施例子的转换图表电路(810)中编入多个转换表, 通过来自顺序控制电路(820)的控制信号(821)能选择多个转换表内的一个。若用计数器电路构成顺序控制电路, 则能够以从多个转换表按顺序选择一致的转换表的方式构成。顺序控制电路能够由随机信号发生电路等任意的顺序电路构成。

[0072] 表 3 表示在第二实施例子的 D/A 转换器的、第一数字选择信号 Dn、来自转换图表电路的第二数字选择信号 Fn 和单位单元的输出信号 Ym 的真值表。第一数字选择信号 Dn 的真值表表示于表 3 的左侧, 第二数字选择信号 Fn 的真值表表示于表 3 的中央, 单位单元的输出信号 Ym 的真值表表示于表 3 的右侧。转换图表电路在输入了  $D_n = (00000000)$  的情况下能够选择  $F_n = (00011000)$  和  $F_n = (00111100)$  的两种类的信号。在选择装置输出 0 时, 通过来自顺序控制电路的控制信号选择: 是不从 4 个中选择 0 个而以 2 个单位单元成为 +1 和 -1 的方式输出选择信号; 还是以 4 个单位单元成为 +1+1 和 -1-1 的方式输出选择信号。

[0073] [表 3]

[0074]

D/A 输出信号 (Dn) 的真值表 (Truth table of D/A output signal (Dn))								转换图表电路 (Fn) 的真值表 (Truth table of MAP (Fn))								单位单元 (Ym) 的真值表 (Truth table of cell selection (Ym))					
X	D0	D1	D2	D3	D4	D5	D6	D7	F0	F1	F2	F3	F4	F5	F6	F7	Y0	Y1	Y2	Y3	Y
+4	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	1	1	1	1	+4
+3	0	0	0	0	1	1	1	0	0	0	0	0	1	1	1	0	1	1	1	0	+3
+2	0	0	0	0	0	1	1	0	0	0	0	0	1	1	0	0	1	1	0	0	+2
+1	0	0	0	0	0	1	0	0	0	0	0	0	1	0	0	0	1	0	0	0	+1
0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	0	0	1	1	-1	-1	0
-1	0	0	0	1	0	0	0	0	0	0	0	1	1	1	0	0	1	0	0	-1	-1
-2	0	0	1	1	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	-2	-2
-3	0	1	1	1	0	0	0	0	0	1	1	1	0	0	0	0	0	-1	-1	-1	-3
-4	1	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0	1	1	-1	-1	-4

[0075] 表 3 表示转换图表电路相对于  $D_n = (00000000)$  具有多个种类、例如两种类的输出  $F_n = (00011000)$  和  $F_n = (00111100)$  的例子, 但是也可以相对于任意的  $D_n$  使多个  $F_n$  对应。另外, 也可以相对于现有例子的  $D_n = (00000000)$  使输出  $F_n = (00000000)$  对应。在输出  $F_n = (00000000)$  没有能被选择的单位单元, 因此具有在选择单元中消耗的电力小的特征。相对现有例子的  $D_n = (00000000)$  以适当的频率将输出  $F_n = (00000000)$  进行输出, 由此能够使在选择单元的消耗电力和误差扩散效果最优化。

[0076] 图 7 表示本发明的转换图表电路 (900) 的实施例子。本实施例子的转换图表电路相对于  $D_n = (00000000)$  将输出  $F_n = (00011000)$  进行输出。其由检测出  $D_n$  为 (00000000) 的电路 (901) 和接受来自检测电路的信号输出  $F_n = (00011000)$  的固定电路 (902) 构成。除了本实施例子之外,任意的逻辑电路和存储电路或加减运算能够在转换图表电路利用。

[0077] 图 8 表示本发明的第三实施例子。有第一数字选择信号  $D_n(1001)$  和来自转换图表电路 (1002) 的多个第二数字选择信号  $F_n(1003)$ , 第二数字选择信号  $F_n$  输入选择电路 (1004)。来自选择电路的 3 值的选择信号  $S_n(1005)$ , 通过由延迟元件和加法器构成的至少 2 个以上的积分电路 (1010a、1010b), 由选择信号计算单位单元的使用频率, 以按选择的频率小的顺序选择单位单元的方式使选择电路动作。对转换图表电路 (1002) 输入来自顺序控制电路 (1020) 的控制信号 (1021)。

[0078] 本发明的实施例子不限于第一~三实施例。例如, 在 D/A 转换器和误差扩散用的选择电路之间配置任意的转换图表电路, 按照代替输出 0 而偶数个单位单元输出 +1 和 -1 的方式, 也能构成输出选择信号的选择装置。这时, 输出 +1 的单位单元的数量和输出 -1 的单位单元的数量相等。

[0079] 在作为本发明的实施例子所表示的第一~三实施例子中, 使用通常的 D/A 转换器的例子。作为 D/A 转换器的具体的例子, 能够采用数字扬声器系统。例如, 如 WO2007/135928A1 中提案所示, 也能将本发明的一实施方式应用于: 输入数字声音信号并输出多个数字信号的电路; 和使用由上述多个数字信号驱动的多个线圈 (unit: 单元) 将数字信号直接转换为模拟声音的数字扬声器系统用的选择装置。也可以将本发明应用于: 为了用少的线圈确保需要的 SNR 而使用 3 值的选择信号驱动线圈的数字扬声器系统用的选择装置。

[0080] 图 9 表示利用了本发明的选择装置 (1100) 的数字扬声器系统的第四实施例。将把数字信号  $X(1101)$  输入 D/A 转换器 (1102) 而得到的多个第一数字选择信号  $D_n(1103)$  输入转换图表电路 (1110) 获得多个第二数字选择信号  $F_n(1111)$ 。对选择装置 (1104) 输入第二数字信号而获得来自选择装置 (1104) 的多个选择信号  $S_n(1105)$ 。多个选择信号  $S_n(1105)$  选择多个单位单元 (1106), 用由多个线圈 (单元) 构成的扬声器装置 (1108) 合计单位单元的多个输出  $Y_m(1107)$  获得输出信号  $Y$ 。对转换图表电路 (1110) 输入来自顺序控制电路 (1120) 的控制信号 (1111)。

[0081] 图 10 表示本发明的选择装置的第二动作例。图 10 对使用了 3 值的选择信号 (-1、0、1) 的情况下的单位单元  $Y_m$  的选择的时间方向的选择形态, 在未使用本发明的一实施方式的选择装置的情况 (a) 和使用了本发明的一实施方式的选择装置的情况 (b) 进行了比较。

[0082] 与上述的说明相同, 在图 10 所示的未使用本发明的一实施方式的选择装置的情况下和使用的情况下, 通过单位单元的输出的合计输出 0 附近的信号。也就是输出从 4 个单位单元中交替选择 0 个或 1 个的选择信号。在本发明的一实施方式的选择装置的第二动作例中, 选择信号以下面的方式进行动作: 在单位单元的输出合计为 0 时不从 4 个单位单元中选择 0 个, 而是输出在以输出一次 +1 的方式实施命令后再一次输出 0 时以输出 -1 的方式实施命令的选择信号。在本发明一实施方式的选择装置的第一动作例子中, 输出能够输出一次 +1 和 -1 这样的选择信号, 与之相对, 在本发明的选择装置的第二动作例中, 通过以

向时间序列输出 +1 和 -1 的方式对单位单元实施命令来输出 0。由于 +1 和 -1 在加法电路中时间序列性地相抵消,因此能输出 0。即,通过取得时间平均,单位单元输出的合计为 0。  
[0083] 与本发明的一实施方式的选择装置的第一动作例子相同,在输出 0 时若不从 4 个单位单元中选择 0 个而在时间序列中以 1 个单位单元成为 +1 和 -1 的方式选择装置输出选择信号,则使误差平滑化的时间不变长,不会损害误差扩散的效果。

[0084] 图 11 表示本发明的一实施方式的选择装置的第三动作例。图 11 对使用了 3 值的选择信号 (-1、0、1) 的情况下的单位单元  $Y_m$  的选择的时间方向的选择形态,在未使用本发明的一实施方式的选择装置的情况 (a) 和使用了本发明的一实施方式的选择装置的情况 (b) 进行了比较。

[0085] 与上述的说明相同,在图 11 中 D/A 转换器也是以交替选择 0 附近的信号即从 4 个单位单元中选择 0 个或 1 个的方式输出选择信号。在本发明的一实施方式的选择装置的第三动作例子中,选择信号按照以下的方式进行动作:在输出 0 时不从 4 个单位单元中选择 0 个,而是按照在以输出一次 +1 (-1) 的方式对单位单元命令后再一次输出 0 时以输出 -2 (+2) 的方式对单位单元实施命令,进而再一次输出 0 时以输出 +1 (-1) 的方式对单位单元实施命令。在本发明的一实施方式的选择装置的第一动作例子中,例如,一次输出 +1 和 -1 分别通过偶数个单位单元输出的选择信号,与之相对,在本发明的一实施方式的选择装置的第二动作例子中,1 或多个单位单元在时间序列上通过输出 +1、-2 和 +1 而输出 0。+1 和 -2 和 +1 在加法电路中时间序列的相抵消因此输出 0。在该情况下计算单位单元的输出的合计的时间平均时成为 0。

[0086] 与本发明的一实施方式的选择装置的第一动作例子相同,输出 0 时若不从 4 个单位单元中选择 0 个而在时间序列中以单位单元的输出成为 +1 和 -2 和 +1 的方式选择装置输出选择信号,则使误差平滑化的时间不变长,不会损害误差扩散的效果。

[0087] 图 12 表示利用了本发明一实施方式的选择装置 (1400) 的数字扬声器系统的第五实施例子。将把数字信号  $X(1401)$  输入 D/A 转换器 (1402) 而得到的多个第一数字选择信号  $D_n(1403)$  输入转换图表电路 (1410) 获得多个第二数字选择信号  $F_n(1411)$ 。对选择装置 (1404) 输入第二数字信号而获得来自选择装置 (1404) 的多个选择信号  $S_n(1405)$ 。多个选择信号  $S_n(1405)$  选择多个单位单元 (1406),用由多个线圈 (单元) 构成的扬声器装置 (1408) 合计单位单元的多个输出  $Y_m(1407)$  获得输出信号  $Y$ 。对转换图表电路 (1410) 输入来自顺序控制电路 (1420) 的控制信号 (1421)。上述控制信号 (1411) 被输入到包含至少一个以上的延迟元件 (1430) 的电路,通过其输出信号 (1431) 实现向顺序控制电路 (1420) 的返回。

[0088] 如图 12 所示,将 MAP 电路 (1410) 的控制信息经由延迟装置回归到顺序控制电路,由此能够实现在上述的选择装置的第二和第三动作例子那样的时间序列使输出值相抵消的电路。

[0089] 图 13 表示本发明一实施方式的选择装置的第六实施例。有第一数字选择信号  $D_n(1501)$  和来自转换图表电路 (1502) 的多个第二数字选择信号  $F_n(1503)$ ,且第二数字选择信号  $F_n$  被输入到选择电路 (1504)。来自选择电路的 3 值的选择信号  $S_n(1505)$  通过由延迟元件和加法器构成的至少两个以上的积分电路 (1510a、1510b),计算根据选择信号的单位单元的选择频率,以按选择频率小的顺序选择单位单元的方式使选择电路动作。对转换

图表电路(1502)输入来自顺序控制电路(1520)的控制信号(1521),上述积分电路的内部状态值(1521)也被输入到顺序控制电路(1520)。

[0090] 这样,通过将积分电路的内部状态值输入顺序控制电路,能够根据选择电路的内部状态适当地控制顺序控制电路的动作。即,在控制选择电路的积分器的内部状态成为不稳定(使误差平滑化的时间变长)的情况下,适当地使MAP电路(1502)动作,能够使选择电路稳定地动作。由此,能够使将误差平滑化的时间和消耗电力的关系最佳化。

[0091] 图14简单地说明在本发明的其它实施方式的选择装置中使用的误差扩散电路的动作。进行误差扩散的D/A转换器由数字信号X(101)、D/A转换器(102)、来自D/A转换器的多个数字选择信号Dn(103)、选择装置(104)、来自选择装置的选择信号Sn(105)、多个单位单元(106)、来自单位单元的多个输出Yn(107)和对Yn进行加法运算的加法器(108)构成。

[0092] 表4表示来自D/A转换器的数字选择信号Dn(103)的真值表(表4的左侧)和单位单元的输出信号Yn(107)的真值表(表4的右侧)。如表4所示,D/A转换器的输出为温度计代码。另外,单位单元相对于2值的选择信号进行表5的加权。

[0093] [表4]

D/A输出信号(Dn)的真值表 (Truth table of D/A output signal(Dn))									单位单元(Yn)的真值表 (Truth table of cell selection (Yn))								
X	D0	D1	D2	D3	D4	D5	D6	D7	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y
+4	1	1	1	1	1	1	1	1	0.5	0.5	0.5	0.5	0.5	0.5	0.5	0.5	+4
+3	1	1	1	1	1	1	1	0	0.5	0.5	0.5	0.5	0.5	0.5	-0.5	-0.5	+3
+2	1	1	1	1	1	1	0	0	0.5	0.5	0.5	0.5	0.5	-0.5	-0.5	-0.5	+2
+1	1	1	1	1	1	0	0	0	0.5	0.5	0.5	0.5	-0.5	-0.5	-0.5	-0.5	+1
0	1	1	1	1	0	0	0	0	0.5	0.5	0.5	-0.5	-0.5	-0.5	-0.5	0	0
-1	1	1	1	0	0	0	0	0	0.5	0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-1	-1
-2	1	1	0	0	0	0	0	0	0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-2
-3	1	0	0	0	0	0	0	0	0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-3
-4	0	0	0	0	0	0	0	0	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-0.5	-4

[0095] [表5]

[0096]

Sn	Yn
0	+0.5
1	-0.5

[0097] 如图14、表4所示,在有8个(n=8)单位单元的情况下,输出Y可取-4、-3、-2、-1、0、1、2、3、4的(n+1=9)值。例如,在输出0的情况下,若以在8个单位单元内的4个中输出+0.5的方式实施命令,并且以剩余的4个单位单元输出-0.5的方式实施命令,则在加法器中-2和+2相抵消而能输出0。

[0098] 图15对单位单元Yn的选择的时间方向的选择形态,在未装入误差扩散用的选择装置的情况下和装入了的情况下进行比较。在图15的例子中D/A转换器以输出0附近的信

号的方式,即以从 8 个中交替选择 4 个或 5 个的方式输出选择信号。如图所示,来自选择装置的选择信号也同样地输出从 8 个中交替选择 4 个或 5 个这样的选择信号。两者都是选择同样个数的单位单元的信号,但是相对于来自 D/A 转换器的选择信号通常选择相同的单位单元,来自选择装置的选择信号选择的单位单元与时间同时改变。在图 15(b) 中使用依次选择未被选择的单元的算法,因此最初在与输入同样选择了 (00011111) 的下一个时间中 (11100001) 在其下一时间以 (00011110) 的方式被选择的单元改变,在短时间期间全部的单位单元均等地被使用,因此误差被平滑化。

[0099] 以上,用单位单元相对于 2 值的选择信号进行了 (-0.5, +0.5) 的加权的例子说明了动作,但是在进行除此之外的加权的情况下当然也可获得同样的效果。例如,在进行 (0、1) 的加权的情况下能取  $Y = 0, 1, 2, 3, 4, 5, 6, 7, 8$  的 ( $n+1 = 9$ ) 值,因此例如在输出 4 的情况下,如果由 1 选择 8 个单位单元内的 4 个而由 0 选择剩余的 4 个单位单元,则与能够输出 4 的 (-0.5, +0.5) 的情况相同每次输出 4 时,依次改变选择 8 个单位单元内的 4 个的方法,由此可利用误差扩散技术。

[0100] 图 16 表示本发明一实施方式的选择装置的第七实施例。有第一数字选择信号  $D_n$  (1603) 和来自转换图表电路 (1610) 的多个第二数字选择信号  $F_n$  (1611)。多个第二数字选择信号  $F_n$  (1611) 被输入到正侧的选择电路 (1604a) 和负侧的选择电路 (1604b)。在此,“正侧的选择电路”是选择使正值的输出进行的单位单元的电路。例如,正侧的选择电路 (1604a) 输出 0 或 1 作为选择信号。同样,“负侧的选择电路”是选择使负值的输出进行的单位单元的电路。例如,负侧的选择电路 (1604a) 输出 0 或 -1 作为选择信号。另外,将对正侧的选择电路输入的第二数字选择信号称为“正侧的第二数字选择信号”,将对负侧的选择电路输入的第二数字选择信号称为“负侧的第二数字选择信号”。另外,将正侧的选择电路输出的信号称为“正侧的选择信号”,将负侧的选择电路输出的信号称为“负侧的选择信号”。

[0101] 而且,在以下的说明中,转换图表电路 (1610) 使用的真值表(决定数字信号  $X$  (1610) 和第二数字选择信号 (1611) 的值的关系的数据),不限于在上述第一实施例到第六实施例中使用的表。能使用任意的真值表。

[0102] 两个选择电路 (1604a, 1604b) 作为整体输出的 3 值的选择信号  $S_n$  (1605a, 1605b) 由选择信号计算单位单元的选择的频率而输出。此时,正侧的选择器 (1604a)、负侧的选择器 (1604b) 分别以按选择的频率小的顺序选择单位单元的方式进行动作。另外,对转换图表电路 (1602) 输入来自顺序控制电路 (1620) 的控制信号 (1621)。

[0103] 这样,通过将第二数字选择信号  $F_n$  的正侧和负侧分别输入选择电路,能够使在选择正侧的单元的情况下的使误差平滑化的动作和在选择负侧的单元的情况下的使误差平滑化的动作独立稳定地动作。由此,能将使误差平滑化的时间和消耗电力的关系最佳化。

[0104] 图 17 表示在本发明一实施方式中使用的选择电路 (1700) 的实施例。有来自转换图表电路的多个第二数字选择信号  $F_n$  (1701),且第二数字选择信号  $F_n$  被输入到选择电路 (1702)。选择电路输出的 3 值的选择信号  $S_n$  (1705) 被输入到具有由延迟元件和加法器构成的至少两个以上的积分电路的电路。将来自第一积分电路 (1705) 的输出信号 (1707) 输入第二积分电路 (1706) 来累积选择信号  $S_n$  (1705)。根据该积算的结果表示单位单元的使用频率。通过将来自第二积分电路 (1706) 的输出信号 (1708) 输入分类 (sort) 电路 (1710),

生成按选择频率小的顺序选择单位单元的信号 (1703) 来控制选择电路。

[0105] 图 18 表示本发明一实施方式中使用的选择电路 (1800) 的其它实施例。来自转换图表电路的多个第二数字选择信号  $F_n$  被分为正侧 (1801a) 和负侧 (1801b)，正侧的第二数字选择信号 (1801a) 被输入选择电路 (1802a) 且选择信号  $S_n$  (1804a) 被输出。选择信号  $S_n$  被依次输入由延迟元件和加法器构成的至少两个以上的积分电路 (1805a, 1806a)，积分电路 (1806a) 的输出被输入分类电路 (1810a)。分类电路 (1810a) 产生选择按选择频率小的顺序输出正值的单位单元的信号 (1803a) 而控制选择电路 (1802a)。另外，负侧的第二数字选择信号 (1801b) 被输入选择电路 (1802b) 且选择信号  $S_n$  (1804b) 被输出。选择信号  $S_n$  被依次输入由延迟元件和加法器构成的至少两个以上的积分电路 (1805b, 1806b)，积分电路 (1806b) 的输出被输入到分类电路 (1810b)。分类电路 (1810b) 产生选择按选择频率小的顺序输出负值的单位单元的信号 (1803b) 而控制选择电路。通过将负侧第二数字选择信号向选择电路 (1802b) 输入且选择信号  $S_n$  (1804b) 被输出。通过将正侧第二数字选择信号和负侧第二数字选择信号分别输入选择电路，能够使选择输出正值的单位单元的情况下使误差平滑化的动作和选择输出负值的单位单元的情况下使误差平滑化的动作独立稳定地动作，能够将使误差平滑化的时间和消耗电力的关系最佳化。

[0106] 图 19 表示在本发明一实施方式中使用的选择电路 (1900) 的其它实施例。来自转换图表电路的多个第二数字选择信号  $F_n$  被分为正侧的第二选择信号 (1901a) 和负侧的选择信号 (1901b)，正侧的第二数字选择信号 (1901a) 被输入到选择电路 (1902a) 且选择信号  $S_n$  (1905a) 被输出。负侧的第二数字选择信号 (1901b) 被输入到选择电路 (1902b) 且选择信号  $S_n$  (1905b) 被输出。在正侧的选择电路 (1902a) 和负侧的选择电路 (1902b) 输出的选择信号  $S_n$  通过加法器 (1905) 进行加法运算后，被依次输入由延迟元件和加法器构成的至少两个以上的积分电路 (1906, 1907) 输入。积分电路 (1907) 的输出被输入到分类电路 (1908) 输入。分类电路 (1908) 产生选择按选择频率小的顺序选择正侧的单位单元的信号 (1903a) 和选择负侧的单位单元的信号 (1903b)，而控制各个选择电路。在本实施例子中，通过用加法器对来自正侧的选择电路的信号和来自负侧的选择电路的信号进行加法运算，能够减少需要的积分电路的数量。另外，由于有各种选择电路，所以能够使选择正侧的单位单元的情况下使误差平滑化的动作和选择负侧的单位单元的情况下使误差平滑化的动作独立稳定地动作，能够将使误差平滑化的时间和消耗电力的关系最佳化。

[0107] 图 20 表示在本发明一实施方式中使用的选择电路 (2000) 的其它实施例。来自转换图表电路的多个第二数字选择信号  $F_n$  被分为正侧的数字选择信号 (2001a) 和负侧的数字选择信号 (2001b)，分别输入选择电路。正侧的第二数字选择信号 (2001a) 被输入到选择电路 (2002a) 且选择信号  $S_n$  (2005a) 被输出。负侧的第二数字选择信号 (2001b) 被输入到选择电路 (2002b) 且选择信号  $S_n$  (2005b) 被输出。在正侧和负侧的选择信号  $S_n$  通过加法器 (2005a) 进行加法运算后，依次输入由延迟元件和加法器构成的至少两个以上的积分电路 (2006a, 2007a)。积分电路 (2007a) 的输出被输入到分类电路 (2008a)。分类电路 (2008a) 产生按选择频率小的顺序选择正侧的单位单元的信号 (2003a) 而控制选择电路 (2002a)。同样，在正侧和负侧的选择信号  $S_n$  通过加法器 (2005b) 进行加法运算后，依次输入由延迟元件和加法器构成的至少两个以上的积分电路 (2006b, 2007b)。积分电路 (2007b) 的输出被输入到分类电路 (2008b)。分类电路 (2008b) 产生按选择频率小的顺序选择正侧的单位

单元的信号 (2003b) 而控制选择电路 (2002b)。在用加法器对来自正侧和负侧的选择电路的信号进行加法运算时独立地选择加法系数, 进行根据加法系数的加权而进行加法运算, 由此能够实现误差扩散的动作的最佳化。另外, 由于有各种选择电路, 所以能够使选择正侧的单位单元的情况下使误差平滑化的动作和选择负侧的单位单元的情况下使误差平滑化的动作独立稳定地动作, 能够将使误差平滑化的时间和消耗电力的关系最佳化。

[0108] 在本发明的一实施方式中, 如在以上的实施例子中那样, 使用分类电路产生按选择频率小的顺序选择单位单元的信号来控制选择电路。但是, 在本发明的一实施方式中, 不限于使用分类电路, 代替分类电路也能够利用根据任意的算法 (algorithm) 的逻辑电路。

[0109] 图 21 表示在本发明一实施方式中使用的选择电路 (2100) 的其它实施例。来自转换图表电路的多个第二数字选择信号  $F_n$  被分为正侧的第二数字选择信号 (2101a) 和负侧的第二数字选择信号 (2101b), 正侧的第二数字选择信号 (2101a) 被输入到选择电路 (2102a) 且选择信号  $S_n$  (2105a) 被输出。负侧的第二数字选择信号 (2101b) 被输入到选择电路 (2102b) 且选择信号  $S_n$  (2105b) 被输出。在正侧和负侧的选择信号  $S_n$  通过加法器 (2105) 进行加法运算后, 依次输入由延迟元件和加法器构成的至少三个以上的积分电路 (2106、2107、2108)。积分电路 (2108) 的输出被输入到逻辑电路 (2109), 根据逻辑电路的算法产生选择正侧的单位单元的信号 (2103a) 和选择负侧的单位单元的信号 (2103b)。通过信号 (2103a) 和信号 (2103b) 控制各自的选择电路。在本实施例子中, 使用至少 3 个以上的积分电路过滤计算选择信息。通过应用 3 个以上的积分电路, 能够获得与每个时间的元件的选择的个数无关的稳定的误差扩散效果, 因此能够将本发明应用于使用组合装置 (multiunit) 的数字扬声器装置。

[0110] 在以上的说明中, 公开一种选择装置, 特征在于: 其具有获取数字选择信号的获取部 (例如, 转换图表电路 (710)) 和对能命令 0 值的输出的多个单位单元分别输出选择信号的输出部 (例如, 选择电路 (704)), 数字选择信号为命令对单位单元输出与选择信号对应的值的信号, 对多个单位单元输出的选择信号的值的合计为与数字选择信号对应决定的值, 存在若与数字选择信号对应的输出为 0 值, 则输出命令不是 0 的 N 值的输出的选择信号的单位单元。在此, 选择信号也可以是 3 值信号 (1、0、-1)、5 值信号 (2、1、0、-1、-2) 等多值信号。

[0111] 另外, 在假设单位单元的输出中没有误差的情况下, 能够使命令正值的输出的选择信号被输出的单位单元的输出的合计值和命令负值的输出的选择信号被输出的单位单元的输出的合计值之间的加法运算 (在“加法运算”中也可能包含求时间平均) 的结果成为 0 值。

[0112] 另外, 存在若与数字选择信号对应的输出不为 0 值则命令进行正值的输出的选择信号被输出的单位单元和命令进行负值的输出的选择信号被输出的单位单元, 命令进行正值的输出的选择信号被输出的单位单元的输出的合计值、和命令进行负值的输出的选择信号被输出的单位单元的输出的合计值也能够成为与数字选择信号对应的输出的值。

[0113] 另外, 公开一种选择装置, 特征在于: 其具有获取数字选择信号的获取部 (例如, 转换图表电路 (1610)) 和对多个单位单元分别输出选择信号的输出部 (例如, 选择电路 (1604a, 1604b)), 输出部具有输出正值的第一选择电路 (例如, 选择电路 (1604a)) 和输出负值的第二选择电路 (例如, 选择电路 (1604b))。

[0114] 另外,该选择装置也可以具有积算第一选择电路输出的选择信号的第一积分部(例如,积分电路(1805a、1806a))和积算第二选择电路输出的选择信号的第二积分部(例如,积分电路(1805b、1806b))。在该情况下,第一选择电路能按第一积分部的积算的结果所示的选择频率小的顺序选择单位单元,第二选择电路能按第二积分部的积算的结果所示的选择频率小的顺序选择单位单元。

[0115] 另外,第一积分部也可以积算通过加法系数将第一选择电路输出的选择信号和所述第二选择电路输出的选择信号进行加权的和。另外,第二积分部也可以积算通过加法系数将第二选择电路输出的选择信号和所述第一选择电路输出的选择信号进行加权的和。这时,第一积分部应用的加法系数和第二积分部应用的加法系数不需要是同样的。

[0116] 另外,选择装置不需要具有两个积分部,也可以具备一个积分部(第三积分部)。在该情况下,第三积分部积算第一选择电路输出的选择信号和第二选择电路输出的选择信号之和。而且,第一选择电路和第二选择电路分别按第三积分部的积算结果所示的选择频率小的顺序选择单位单元。

[0117] 而且,第一积分部、第二积分部、第三积分部可以具备1个、2个或3个以上。在积分电路具备2个以上的情况下,如图17、图21所示,积分电路能够串联连接。

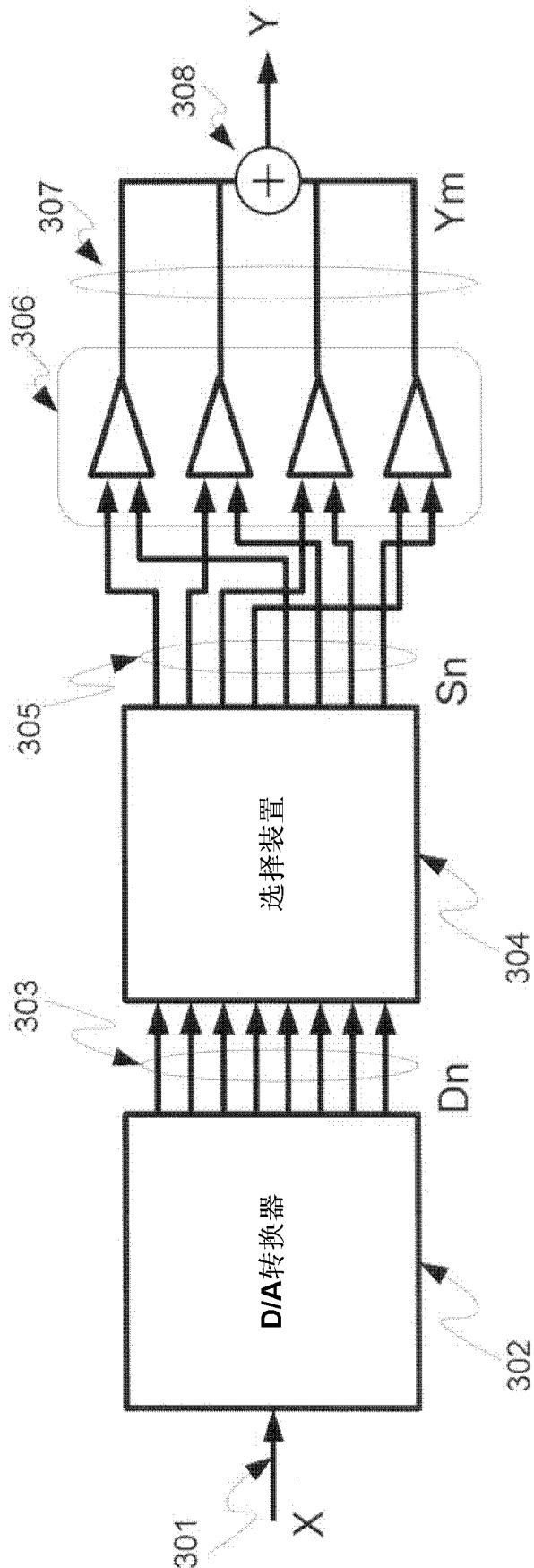


图 1

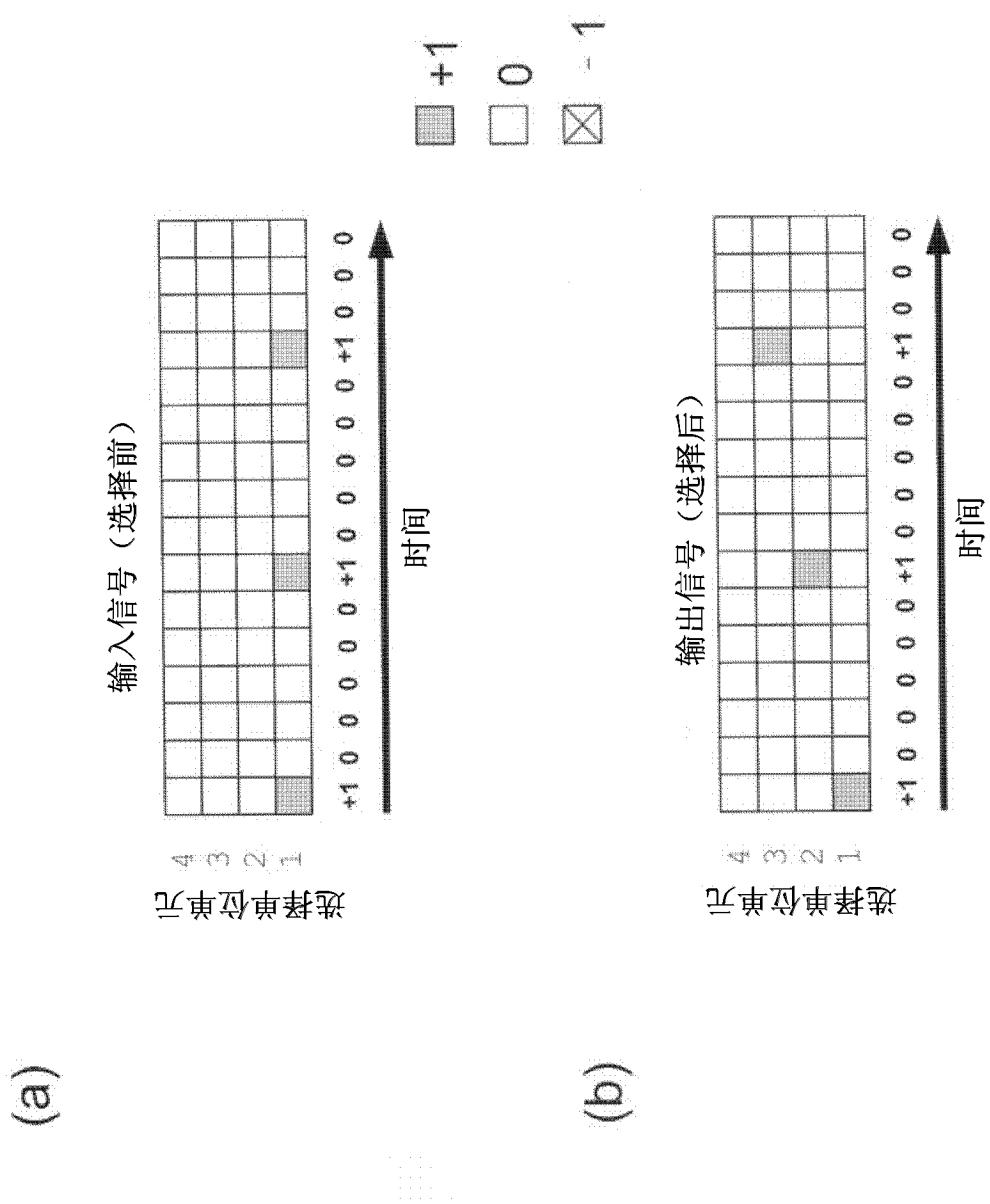


图 2

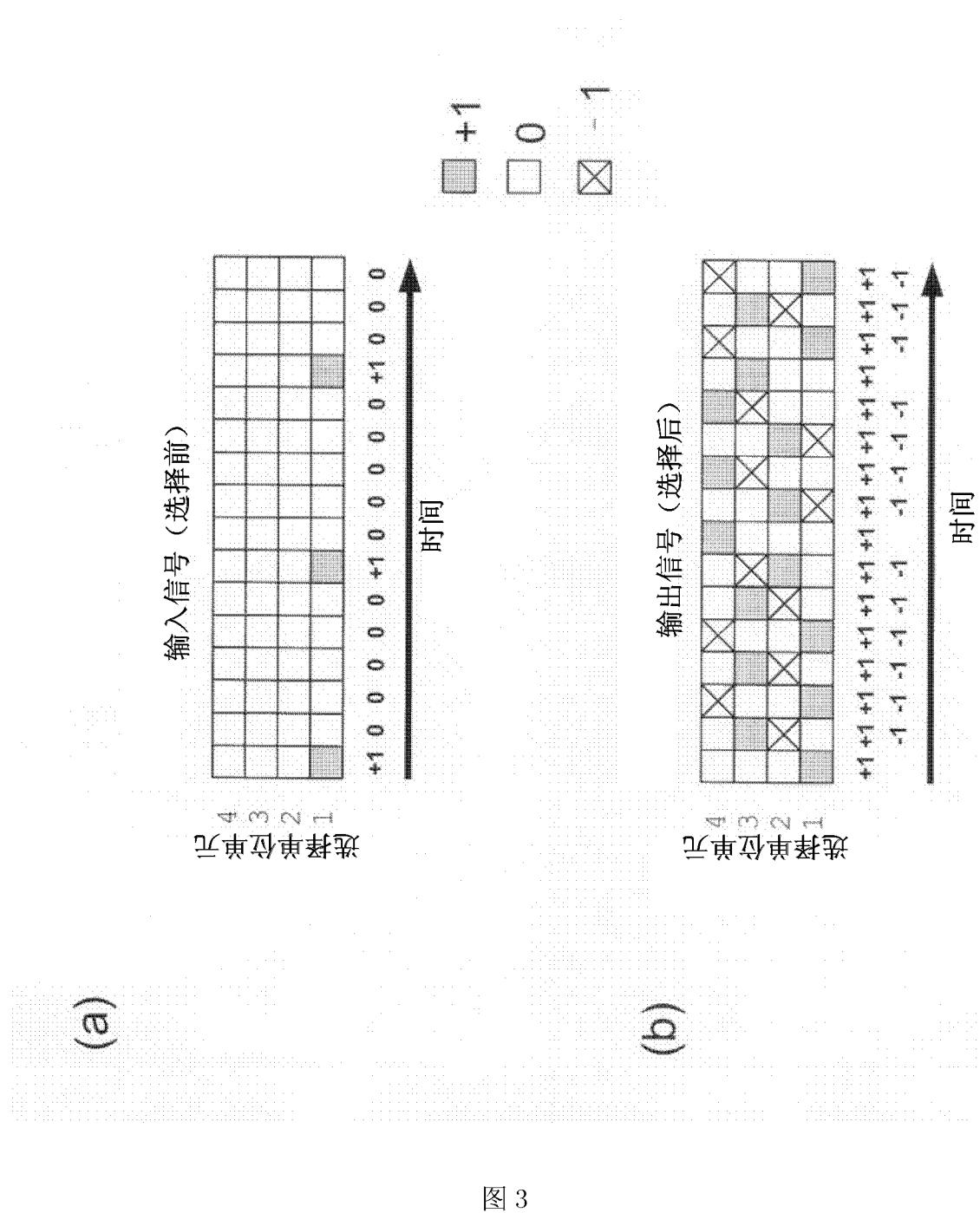


图 3

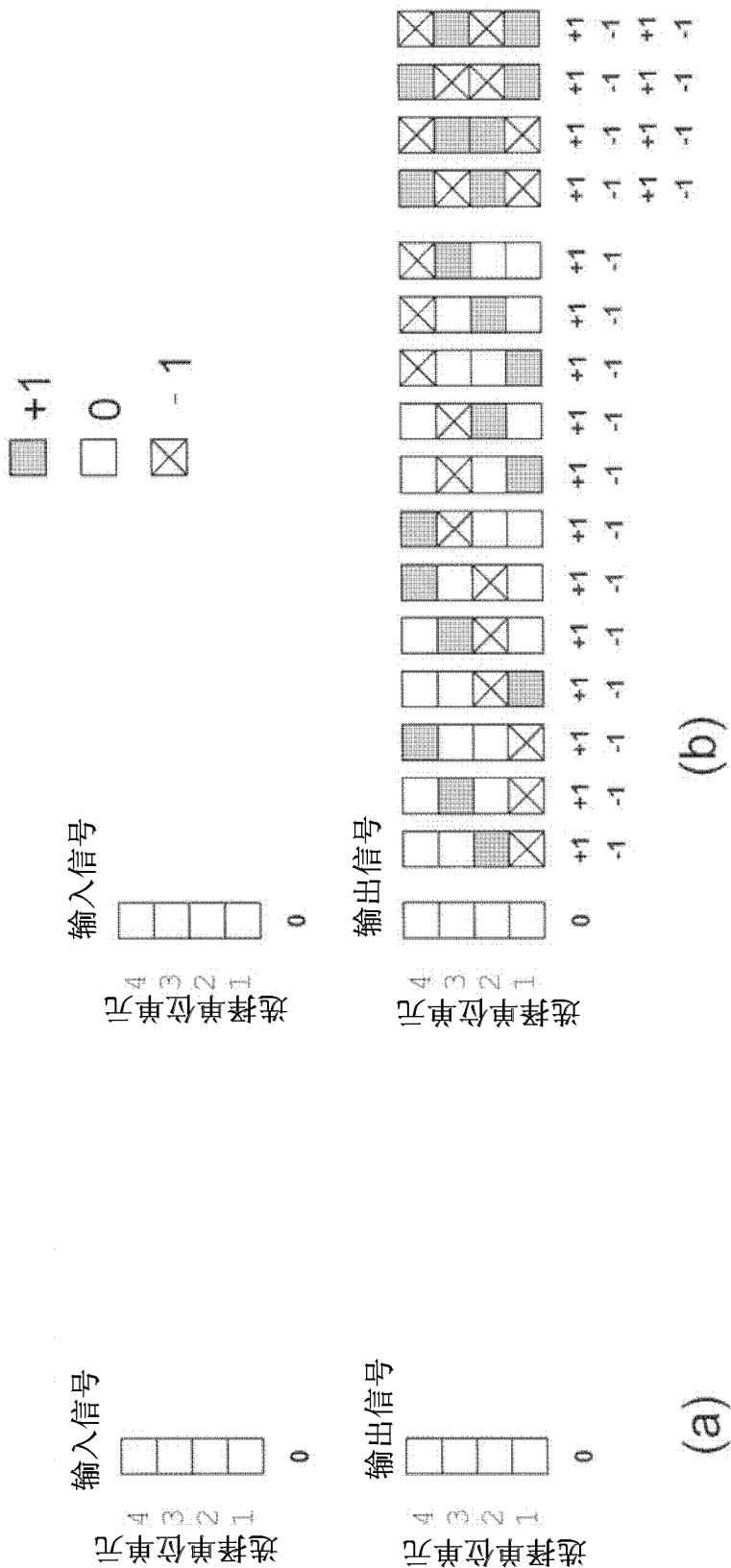


图 4

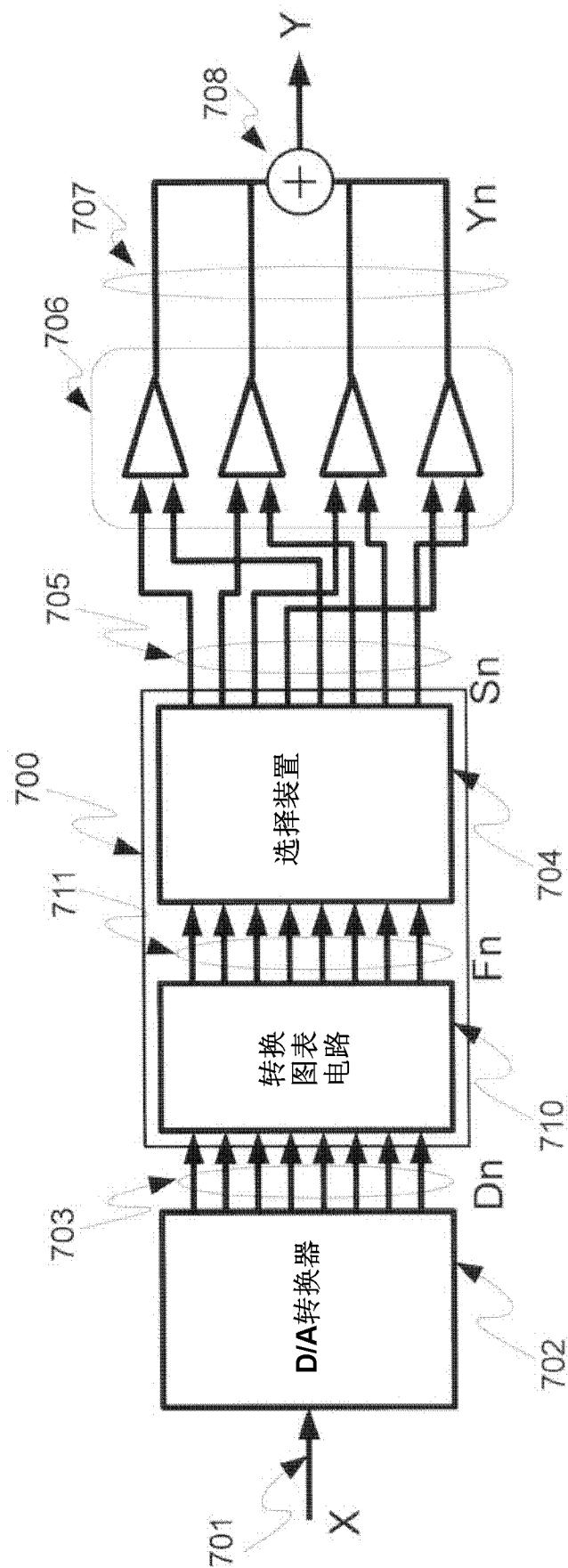


图 5

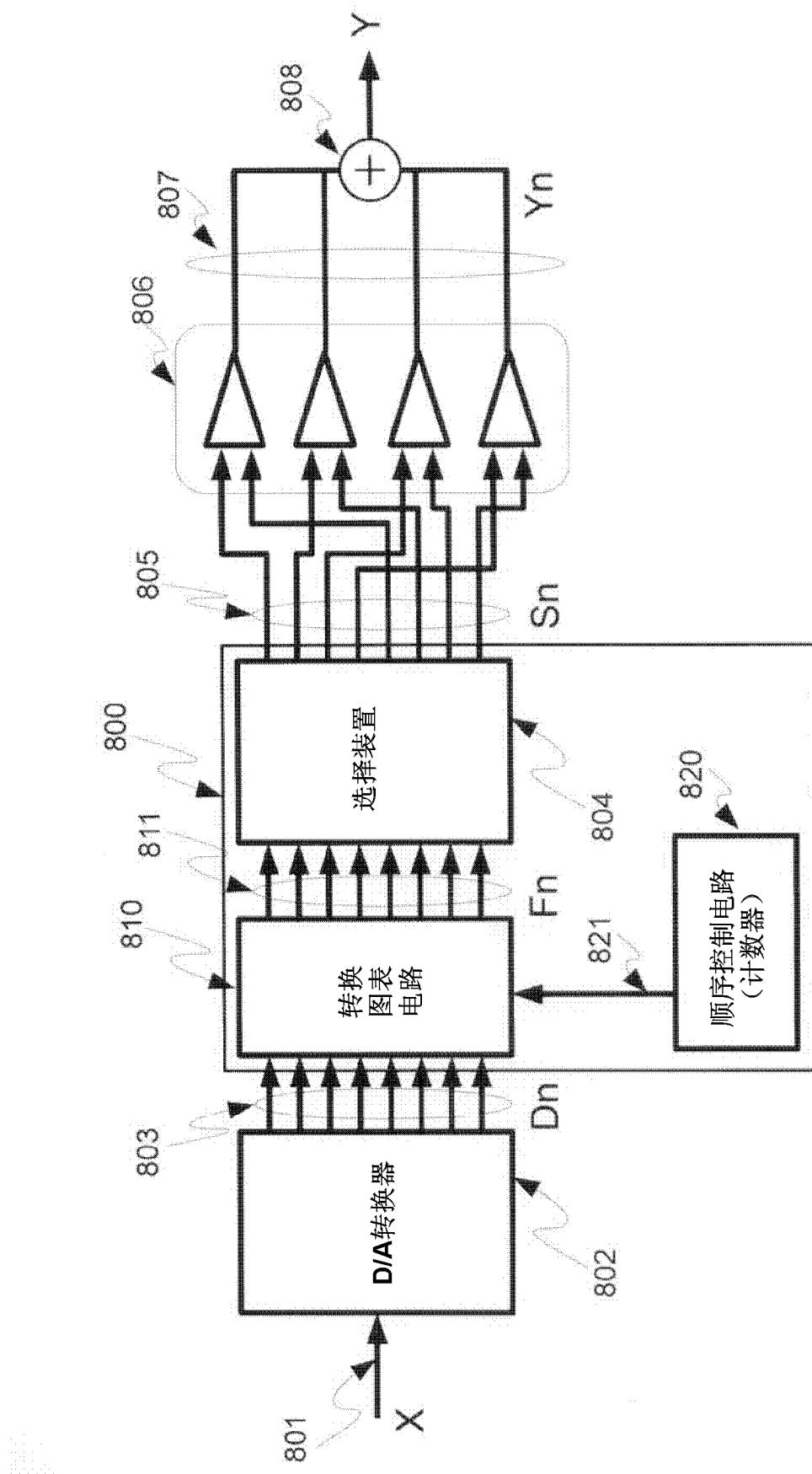


图 6

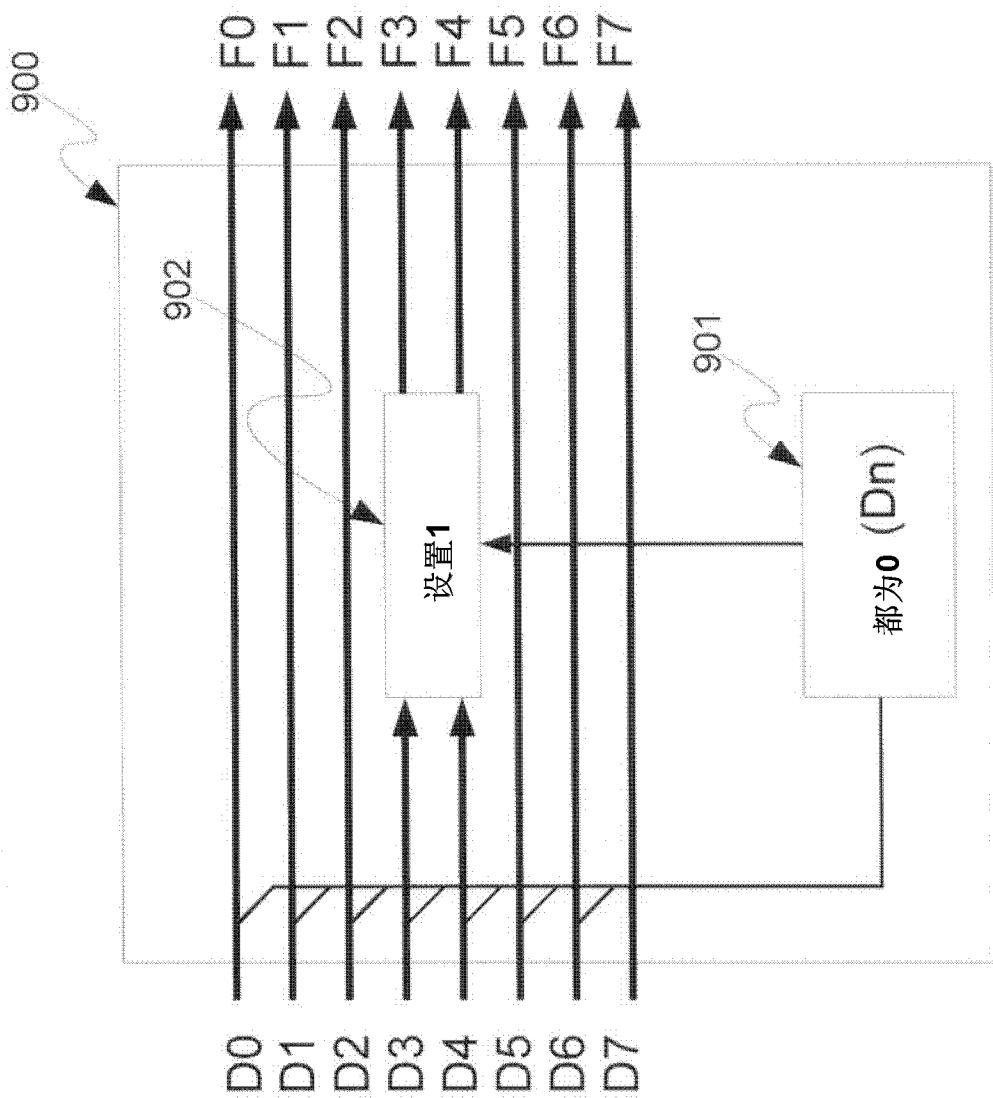


图 7

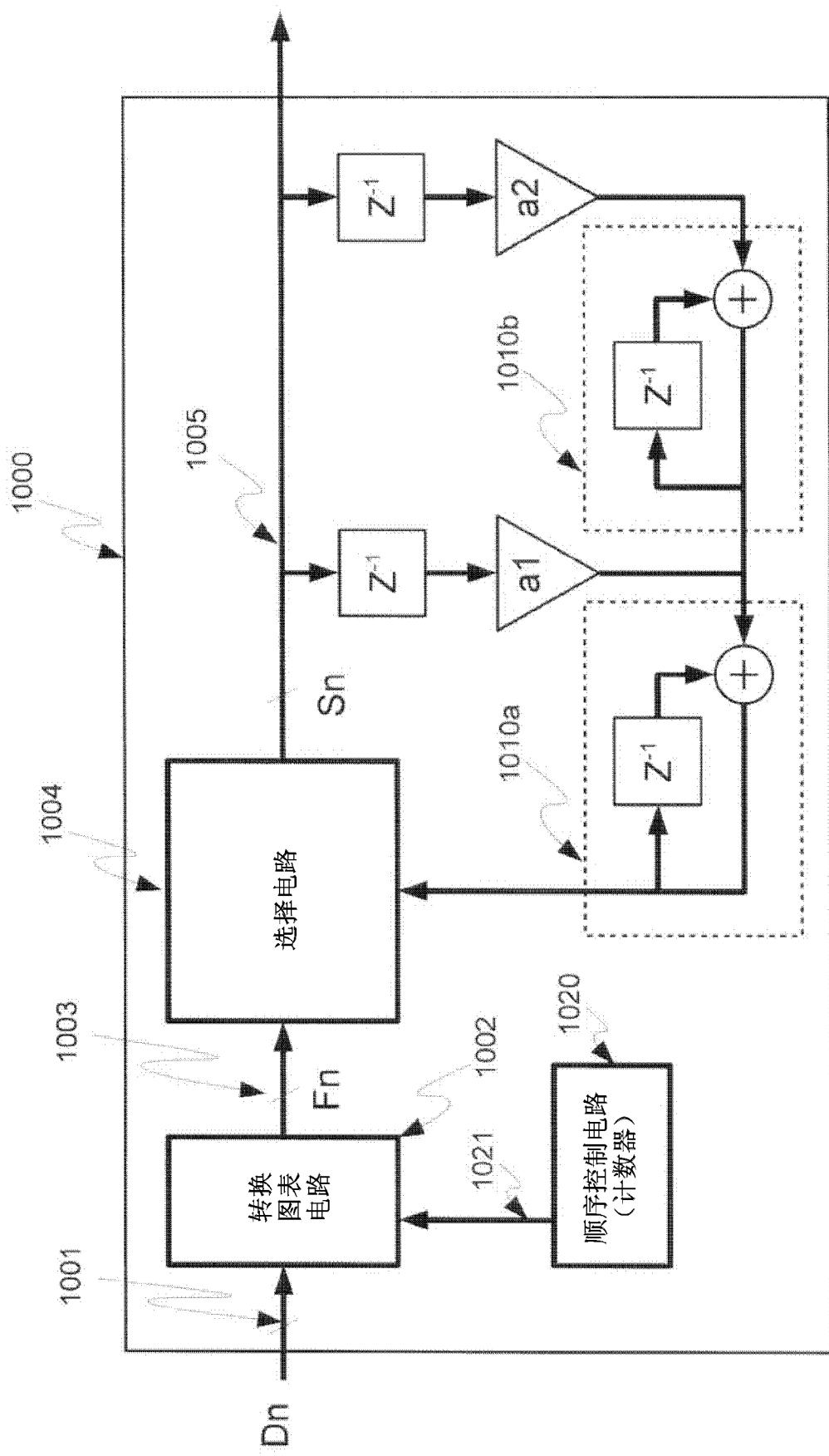


图 8

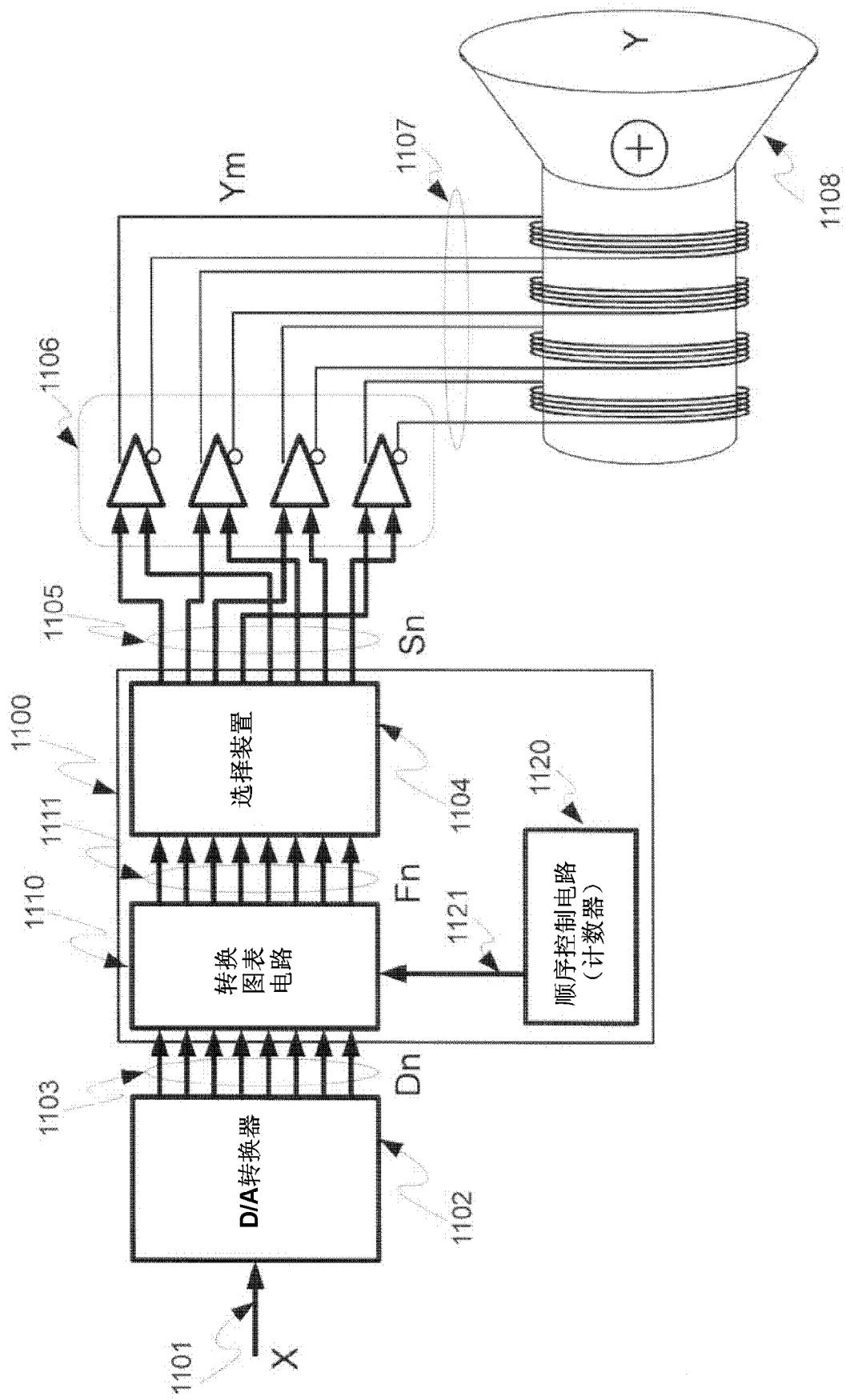
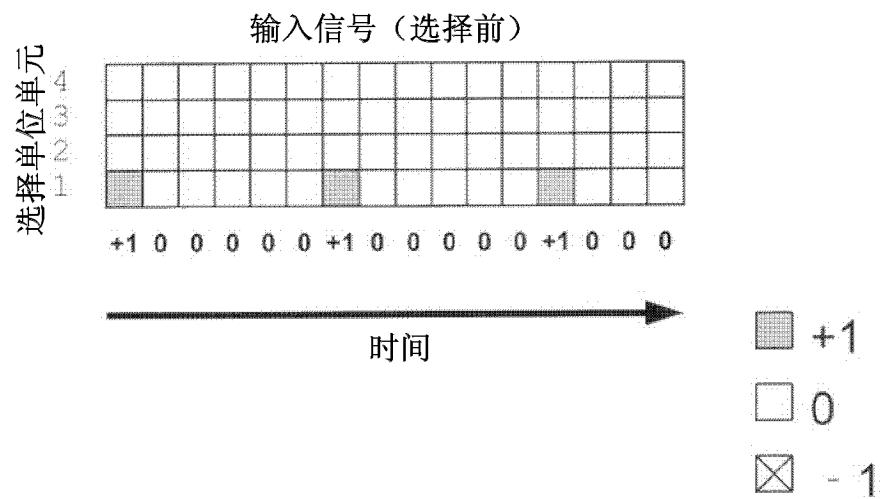


图 9

(a)



(b)

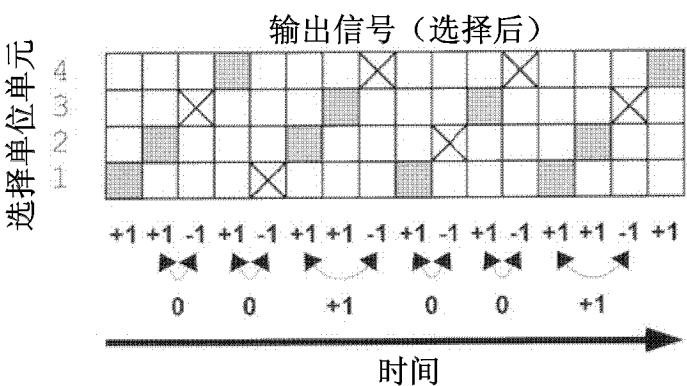
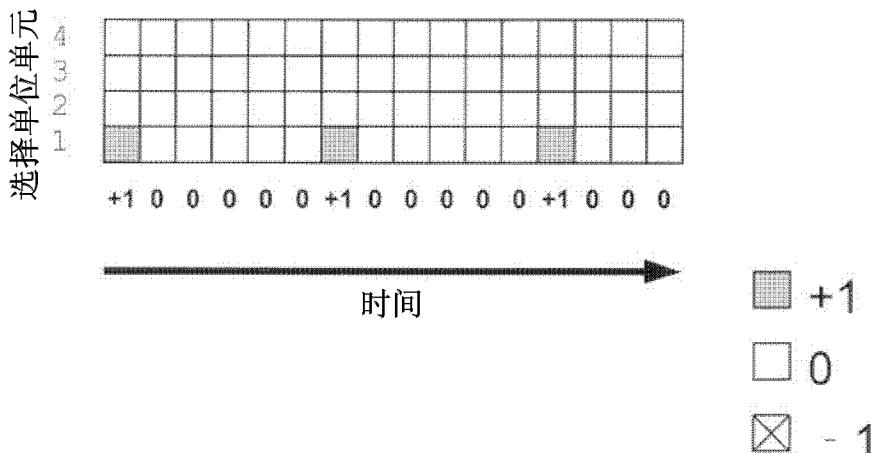


图 10

(a)

输入信号 (选择前)



(b)

输出信号 (选择后)

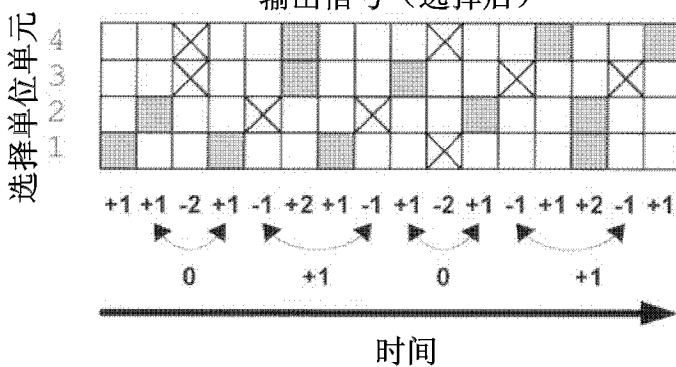


图 11

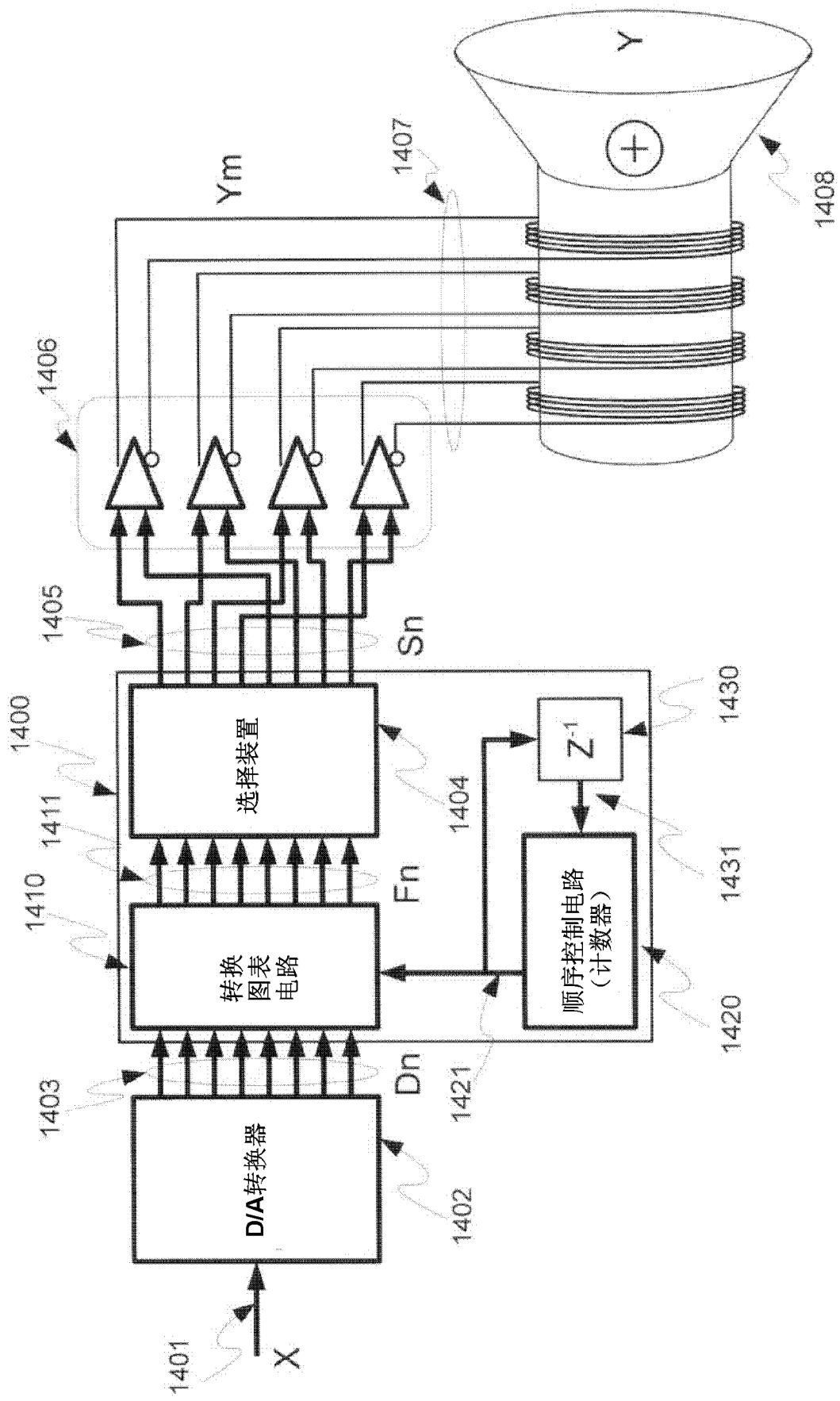


图 12

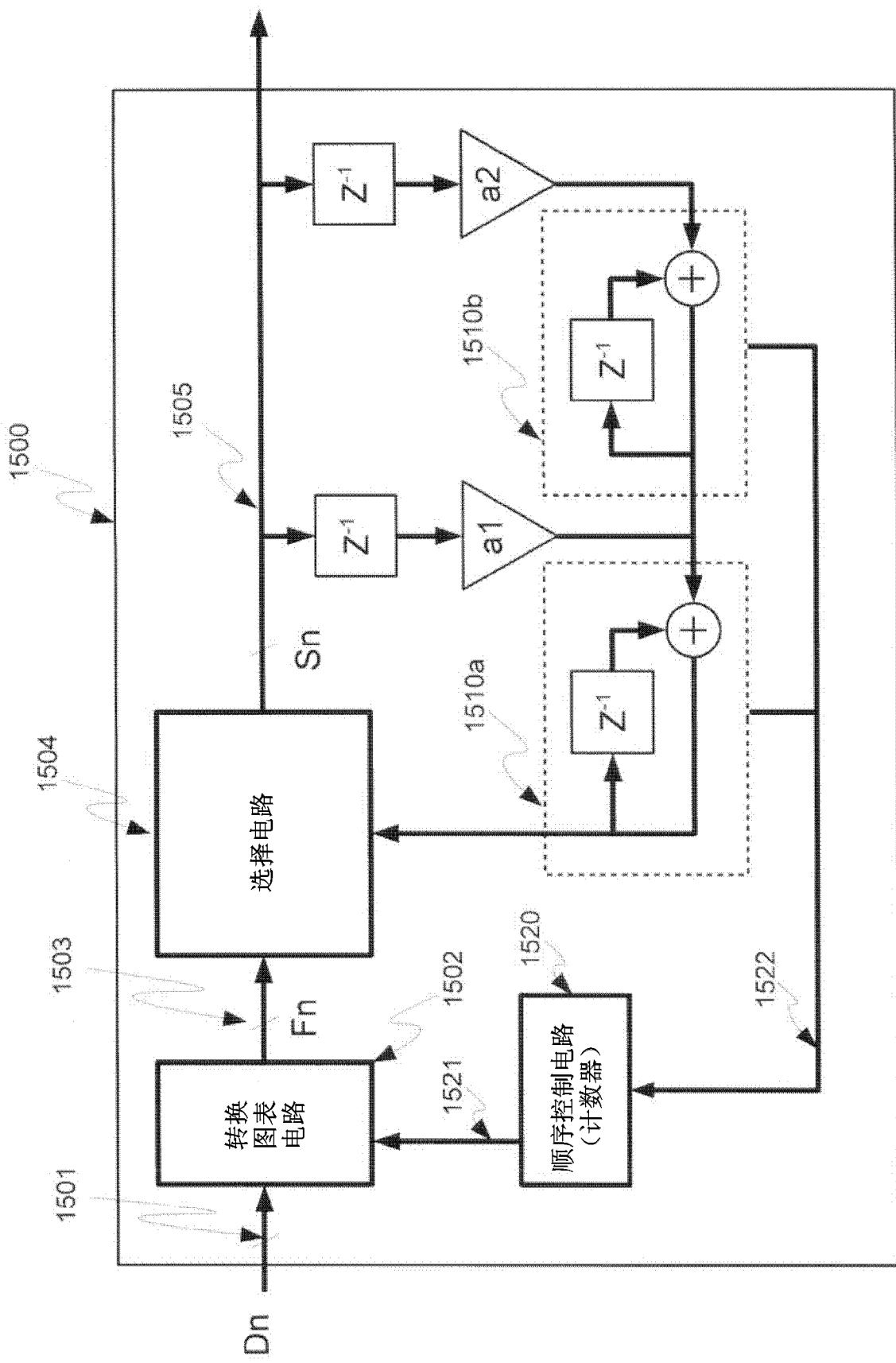


图 13

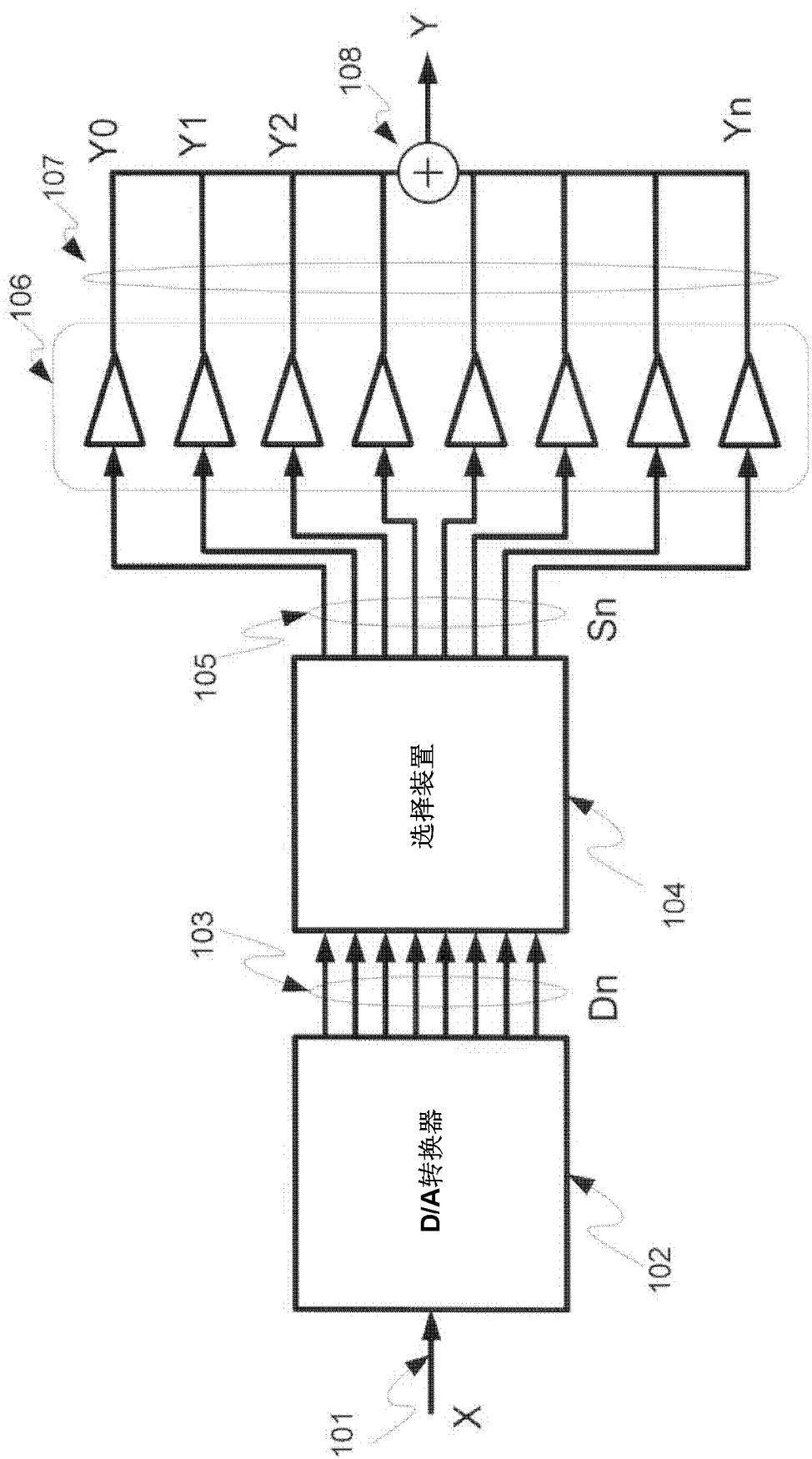


图 14

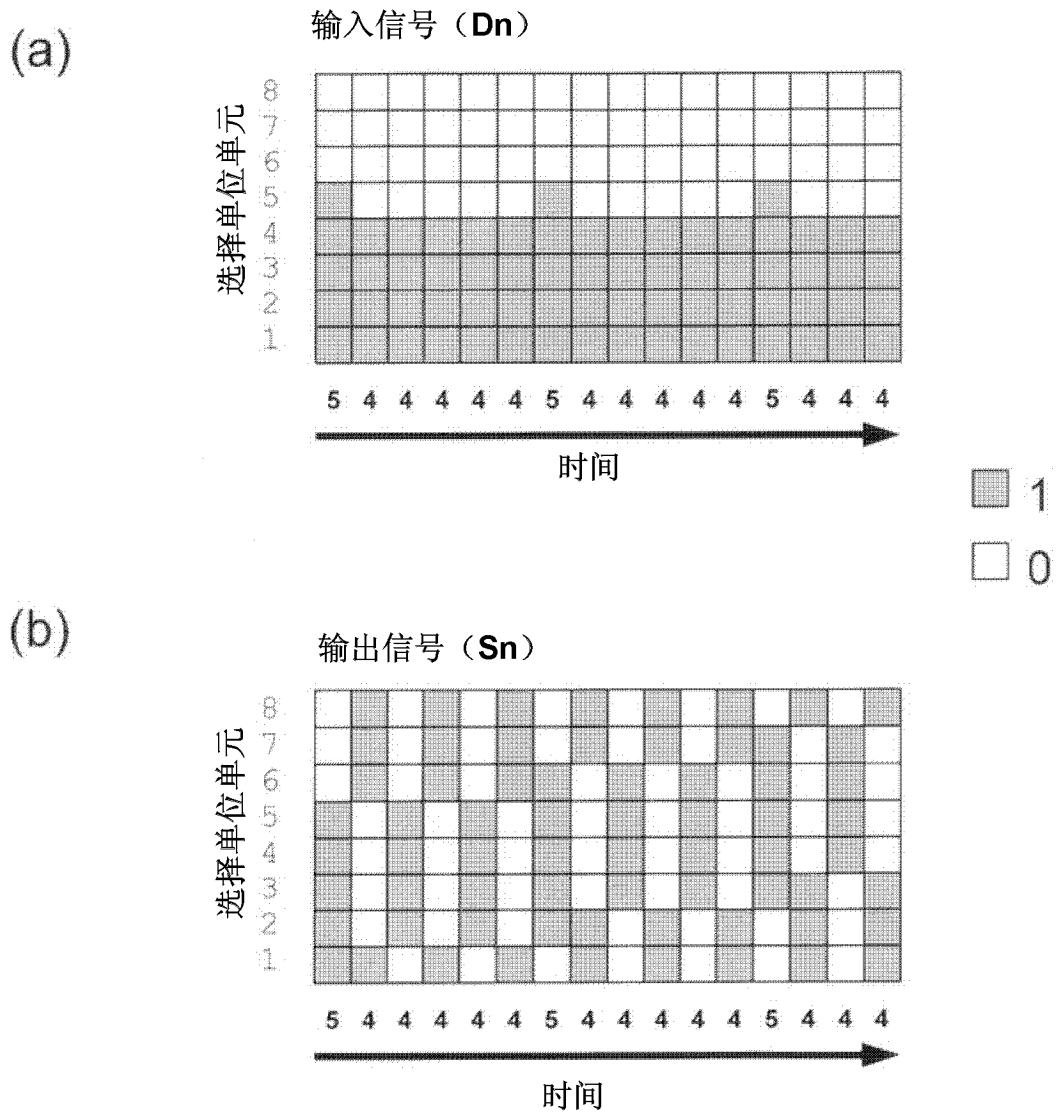


图 15

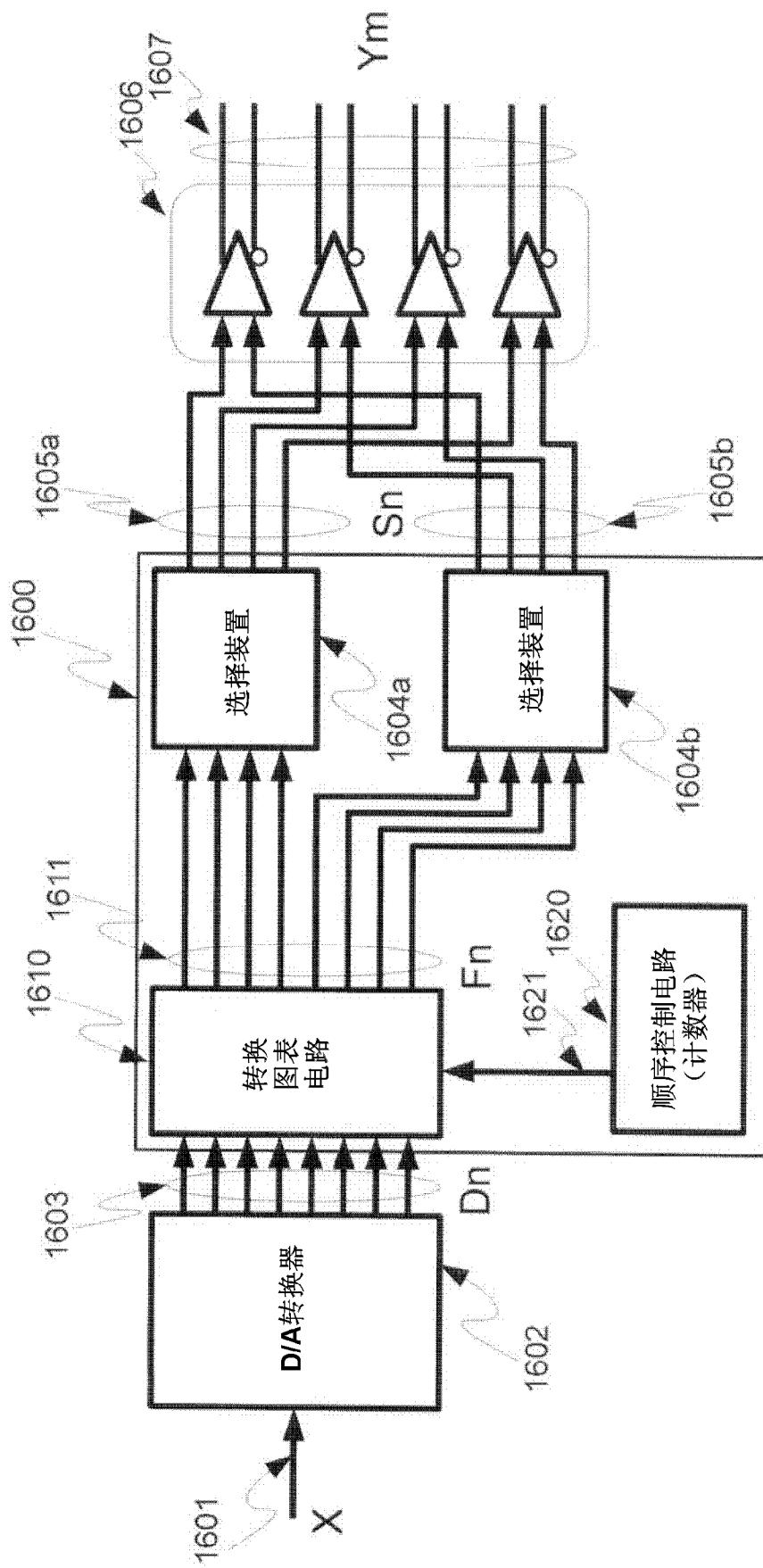


图 16

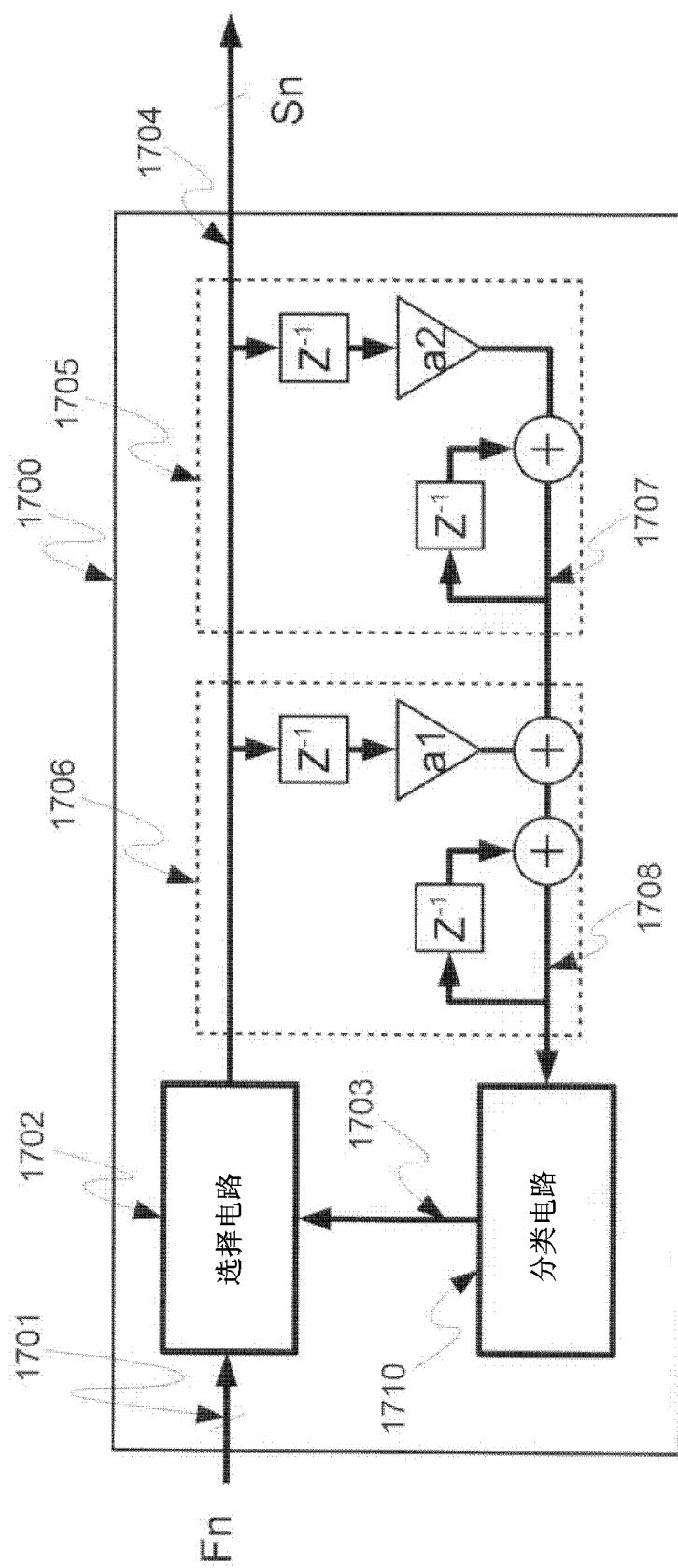


图 17

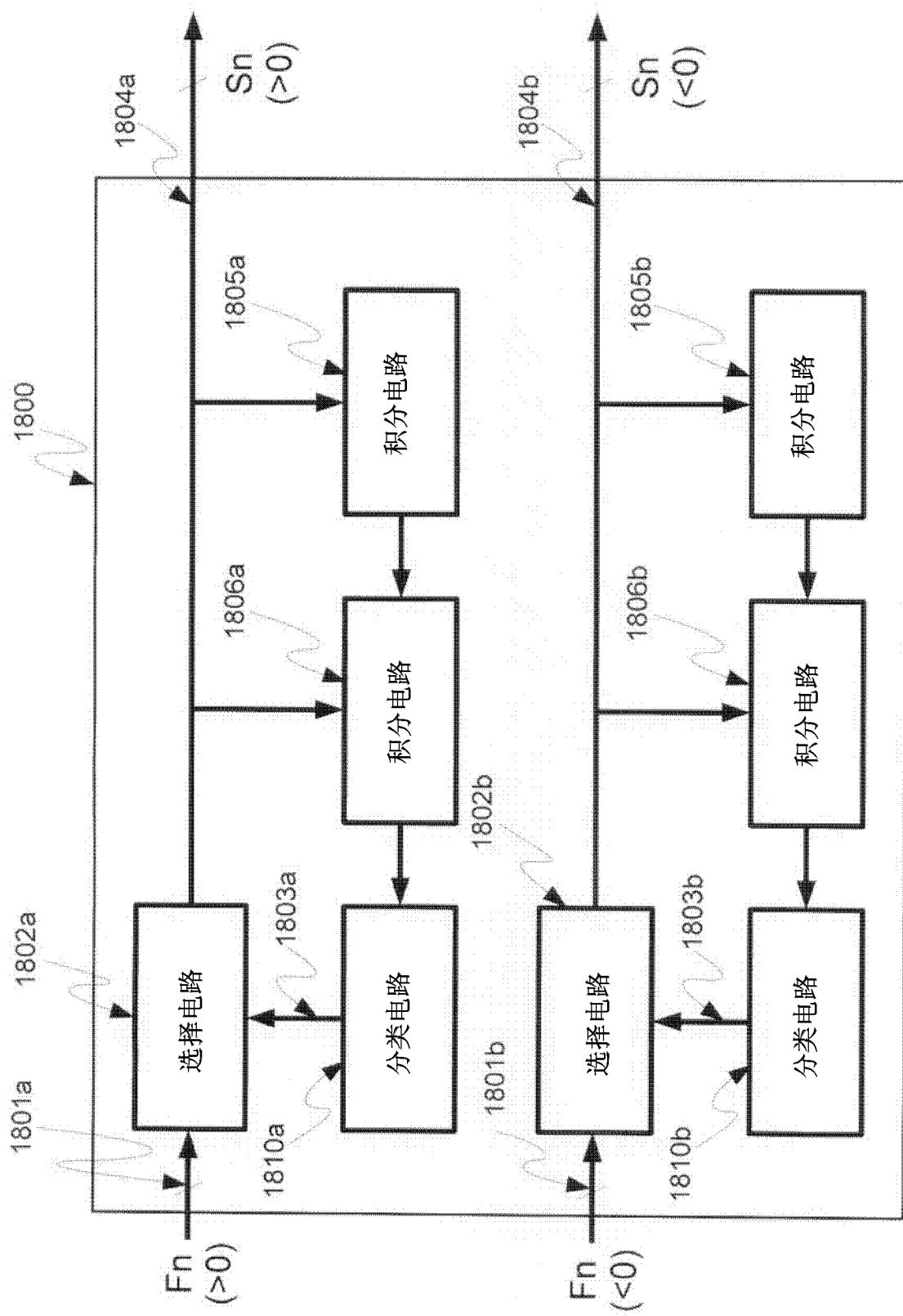


图 18

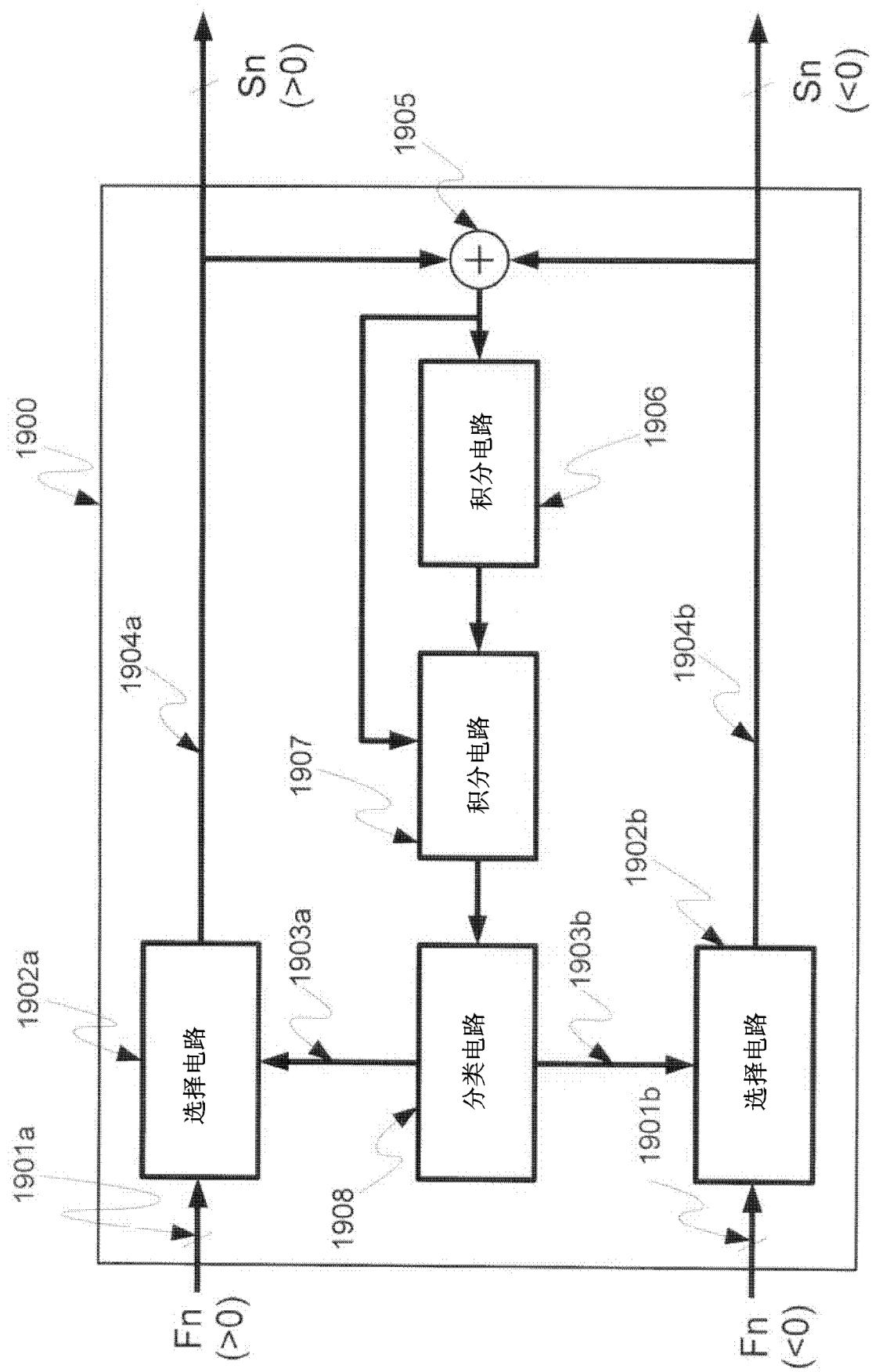


图 19

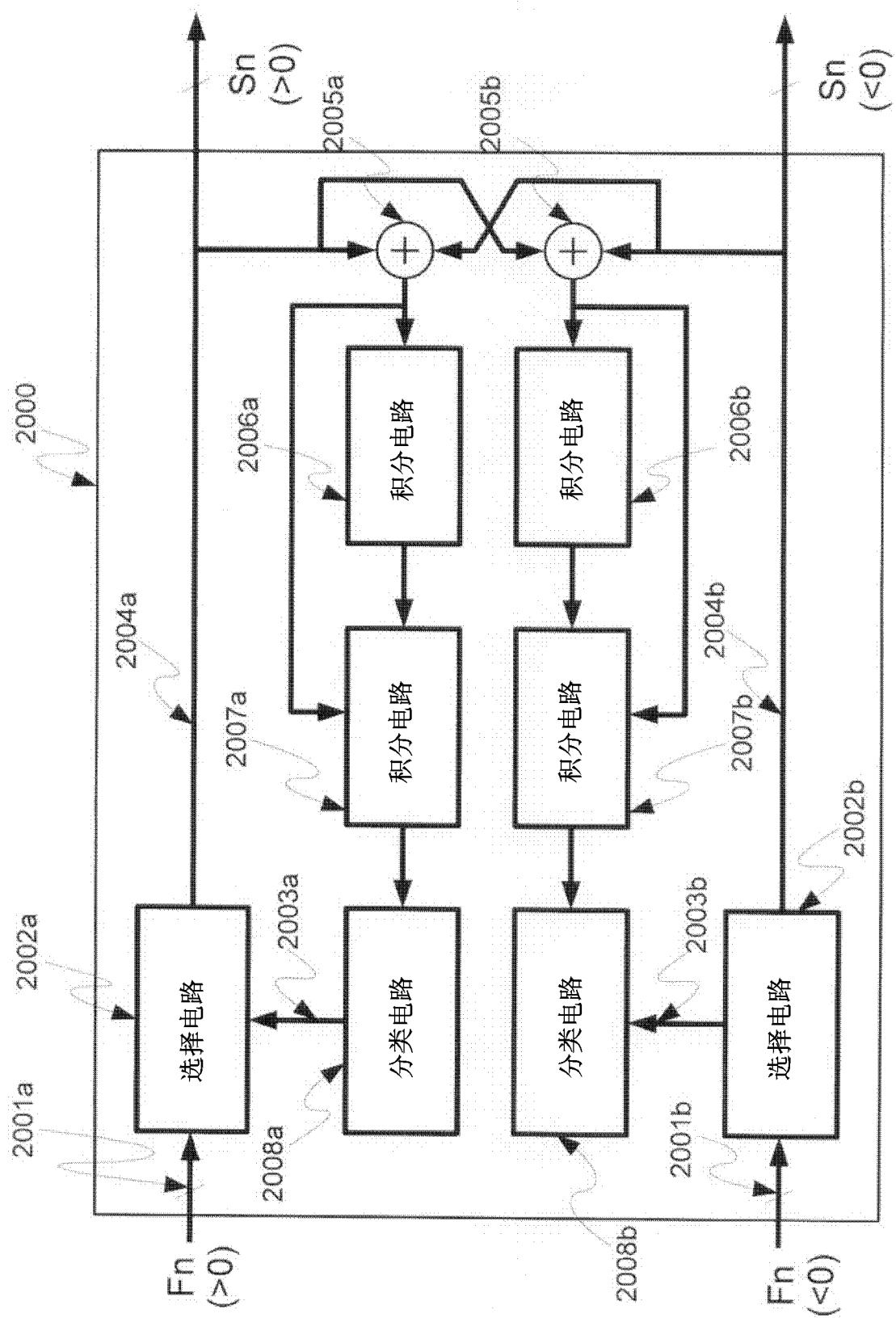


图 20

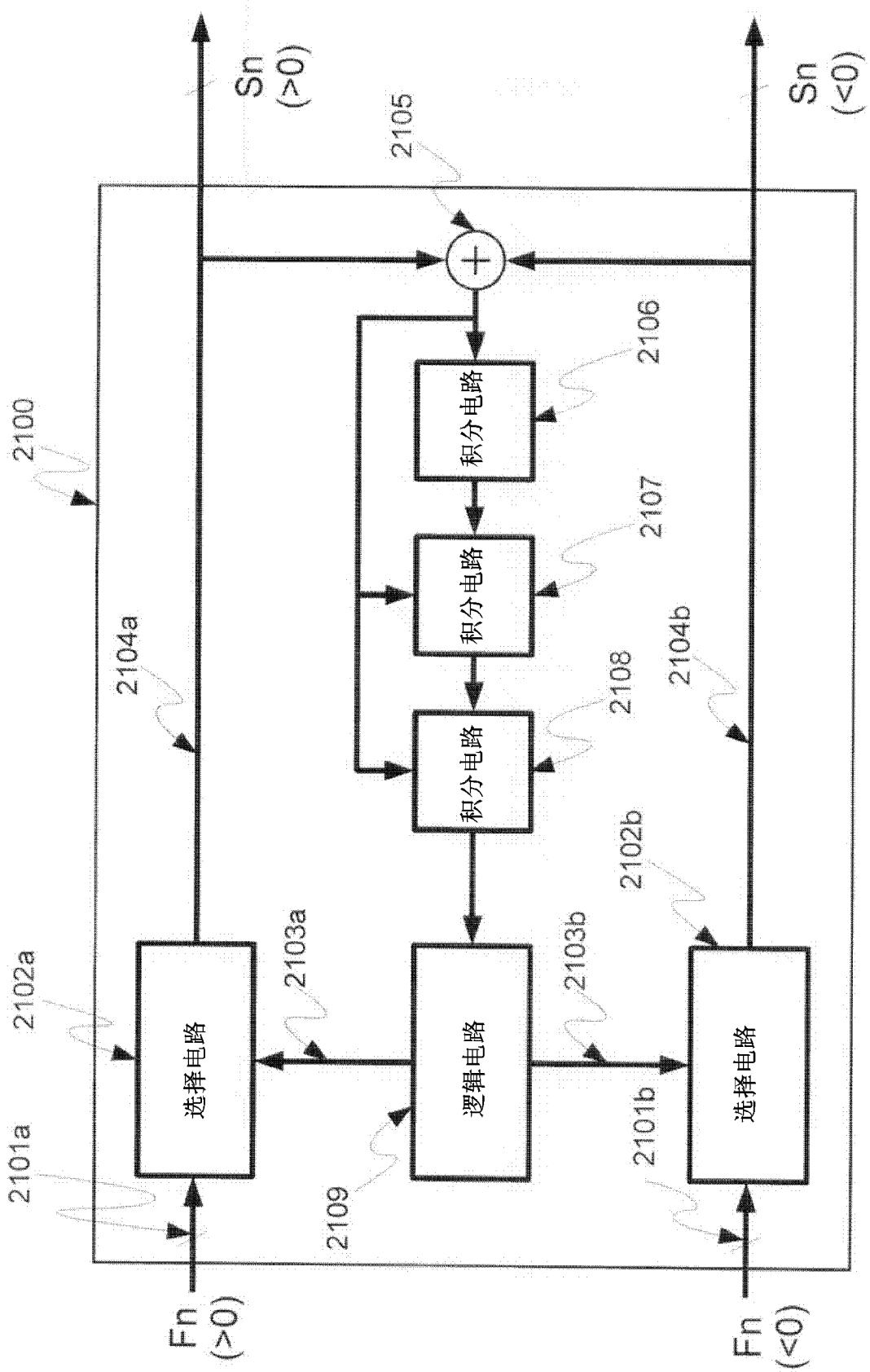


图 21