

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 5 月 5 日 (05.05.2022)



(10) 国际公布号
WO 2022/089342 A1

(51) 国际专利分类号:
H01L 21/683 (2006.01) **H01L 21/67** (2006.01)

(21) 国际申请号: PCT/CN2021/125979

(22) 国际申请日: 2021 年 10 月 25 日 (25.10.2021)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202011170370.1 2020 年 10 月 28 日 (28.10.2020) CN

(71) 申请人: 北京北方华创微电子装备有限公司 (**BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.**) [CN/CN]; 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。

(72) 发明人: 刘建(**LIU, Jian**); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。 陈星(**CHEN, Xing**); 中国北京市北京经济技术开发区文昌大道 8 号, Beijing 100176 (CN)。

(74) 代理人: 北京天昊联合知识产权代理有限公司(**TEE&HOWE INTELLECTUAL PROPERTY ATTORNEYS**); 中国北京市东城区东长安街 1 号东方广场东方经贸城西一办公楼 5 层 1、6-12 室彭瑞欣, Beijing 100738 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,

(54) **Title:** ELECTROSTATIC CHUCK AND SEMICONDUCTOR PROCESS DEVICE

(54) 发明名称: 静电卡盘及半导体工艺设备

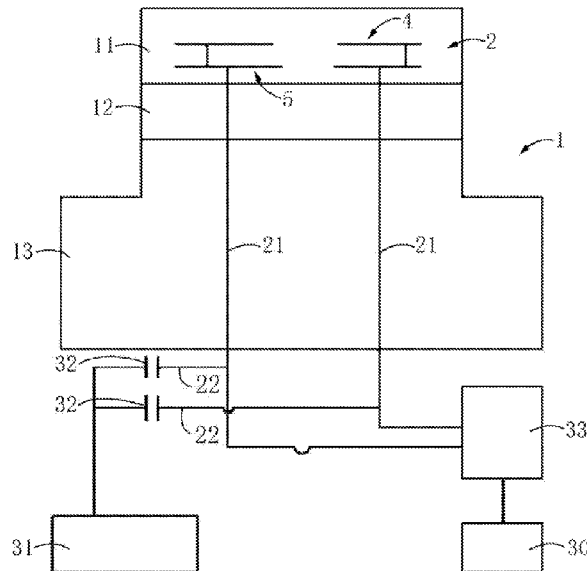


图 5

(57) **Abstract:** Embodiments of the present application provide an electrostatic chuck and a semiconductor process device. The electrostatic chuck is provided in a process chamber of the semiconductor process device. The electrostatic chuck comprises an insulating layer used for carrying a wafer and an electrode assembly provided in the insulating layer, wherein the electrode assembly is electrically connected to a direct-current power supply and a radio-frequency power supply and configured to adsorb the wafer onto the insulating layer when the direct-current power supply loads the direct-current power, and enable the radio-frequency energy reaching different positions of the insulating layer to be the same when the radio-frequency power supply loads the radio-frequency power. The embodiments of the present application can realize fixed adsorption of the wafer, and can directly feed the radio-frequency power provided



WO 2022/089342 A1

MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

by the radio-frequency power supply to the electrode assembly, and ensure that the radio-frequency energy reaching different positions of the insulating layer are the same, thereby avoiding the influence of capacitance difference between multilayer structures of the electrostatic chuck in the prior art on the consistency of radio-frequency energy.

(57) 摘要: 本申请实施例提供了一种静电卡盘及半导体工艺设备。该静电卡盘用于设置在半导体工艺设备的工艺腔室内, 静电卡盘包括用于承载晶圆的绝缘层和设置于绝缘层内的电极组件, 其中, 电极组件与直流电源和射频电源电连接, 用于在直流电源加载直流功率时将晶圆吸附于绝缘层上, 以及在射频电源加载射频功率时, 使到达绝缘层不同位置处的射频能量相同。本申请实施例既可以实现对晶圆的吸附固定, 又可以使射频电源提供的射频功率直接馈入到电极组件, 且保证到达绝缘层不同位置处的射频能量相同, 从而避免了现有技术中静电卡盘的多层结构之间电容差异对射频能量一致性的影响。

静电卡盘及半导体工艺设备

技术领域

本申请涉及半导体加工技术领域，具体而言，本申请涉及一种静电卡盘及半导体工艺设备。

背景技术

目前，半导体工艺设备的下电极结构一般包括静电卡盘、射频系统及直流供电系统。静电卡盘（Electrostatic Chuck, ESC）包括自上而下依次设置的陶瓷层、加热层及基座层，其中，陶瓷层内部设置有吸附电极，用于吸附晶圆，加热层内部设置有加热丝，用于对晶圆进行加热。

现有技术中吸附电极一般为双极，即，直流正极和直流负极，二者均位于陶瓷层中，并通过线缆与直流供电系统电连接，直流供电系统可向直流正极和直流负极提供直流电压，以实现对接圆盘的吸附。此外，射频系统通过线缆或者铜柱与基座层电连接，通过基座层馈入射频能量。由于静电卡盘各层之间一般通过胶粘的方式连接固定，而且陶瓷层、加热层及基座层的加工存在一定公差，在多层结构进行粘接过程中，不同位置处的胶层厚度无法做到绝对一致，这可能会导致基座层的不同位置与置于陶瓷层上表面的晶圆之间形成的电容存在差异，从而导致到达晶圆不同位置处的射频能量不同，从而影响工艺结果的一致性。

发明内容

本申请针对现有方式的缺点，提出一种静电卡盘及半导体工艺设备，用以解决现有技术存在由于静电卡盘上的射频能量不同导致工艺结果不一致的技术问题。

第一个方面，本申请实施例提供了一种静电卡盘，用于设置在半导体工艺设备的工艺腔室内，所述静电卡盘包括用于承载晶圆的绝缘层和设置于所述绝缘层内的电极组件，其中，所述电极组件与直流电源和射频电源电连接，用于在所述直流电源加载直流功率时将所述待加工工件吸附于所述绝缘层上，以及在所述射频电源加载射频功率时，使到达所述绝缘层不同位置处的射频能量相同。

于本申请的一实施例中，所述电极组件包括吸附电极和分配电极，所述吸附电极通过所述分配电极与所述直流电源和所述射频电源电连接；并且，所述吸附电极的与所述分配电极电连接的连接点到所述吸附电极的边缘不同位置处的距离相同。

于本申请的一实施例中，所述吸附电极包括间隔设置的第一电极和第二电极；所述分配电极包括间隔设置的第一分配电极和第二分配电极，所述第一分配电极与所述第一电极电连接，所述第二分配电极与所述第二电极电连接；并且，所述第一分配电极和所述第二分配电极分别与所述直流电源的正极和负极电连接，且所述第一分配电极和所述第二分配电极均与所述射频电源电连接；

所述第一电极的与所述第一分配电极电连接的连接点到所述第一电极的边缘不同位置处的距离相同；所述第二电极的与所述第二分配电极电连接的连接点到所述第二电极的边缘不同位置处的距离相同；

所述第一分配电极的与所述射频电源电连接的连接点到与所述第一电极电连接的距离为第一距离，所述第二分配电极的与所述射频电源电连接的距离为第二距离，所述第一距离与所述第二距离相同。

于本申请的一实施例中，所述第一电极为多个，且形状相同，多个所述第一电极位于同一平面，且相互间隔；所述第一分配电极同时与多个所述第

一电极电连接，且不同的所述第一电极的与所述第一分配电极电连接的连接点位置相同。

于本申请的一实施例中，多个所述第一电极环绕所述第二电极设置，且多个所述第一电极各自在所述绝缘层的承载面上的正投影面积均与所述第二电极在所述绝缘层的承载面上的正投影面积相同。

于本申请的一实施例中，所述第二电极呈圆盘状，多个所述第一电极在所述第二电极的周围环绕形成环状，且所述第二电极的中心与多个所述第一电极围成的环状的中心重合。

于本申请的一实施例中，所述第一分配电极包括相互电导通的中心部和多个边缘部，其中，所述中心部的中心与所述第二电极的中心重合，且所述中心部的中心上具有第一连接点与所述射频电源电连接；多个所述边缘部沿所述中心部的周向间隔分布，所述边缘部的数量与所述第一电极的数量相同，且一一对应地设置，每个所述边缘部上具有第二连接点，所述第二连接点与对应的所述第一电极的几何中心电连接，所述第一电极的几何中心满足：从所述第一电极的几何中心到所述第一电极的边缘不同位置处的距离相同；

所述第二分配电极上具有第三连接点和第四连接点，其中，所述第三连接点与所述第二电极的几何中心电连接，所述第四连接点与所述射频电源电连接；所述第二电极的几何中心满足：从所述第二电极的几何中心到所述第二电极的边缘不同位置处的距离相同；

所述第一连接点到每个所述第二连接点的距离为所述第一距离，所述第四连接点到所述第三连接点的距离为所述第二距离。

于本申请的一实施例中，每个所述边缘部均呈条状，且沿所述中心部的径向设置；每个所述边缘部的一端与所述中心部连接，且电导通，每个所述边缘部的另一端上具有所述第二连接点。

于本申请的一实施例中，所述第二分配电极呈圆弧状，所述第三连接点

和所述第四连接点分别位于所述第二分配电极的两端。

于本申请的一实施例中，所述静电卡盘还包括滤波器和防短路电路，其中，所述第一分配电极和所述第二分配电极通过所述滤波器分别与所述直流电源的正极和负极电连接，且所述第一分配电极和所述第二分配电极均通过所述防短路电路与所述射频电源电连接；

所述滤波器用于避免所述射频电源干扰所述直流电源的工作；

所述防短路电路用于避免所述直流电源的正极和负极之间短路。

于本申请的一实施例中，所述防短路电路包括两条支路和设置在每条支路上的电容，其中，两条所述支路的一端分别连接在所述第一分配电极和所述第二分配电极分别与所述直流电源的正极和负极电连接的两条电路上；两条所述支路的另一端均与所述射频电源电连接。

第二个方面，本申请实施例提供了一种半导体工艺设备，包括工艺腔室、直流电源、射频电源及设置于所述工艺腔室内的如第一个方面提供的静电卡盘，所述直流电源和所述射频电源均与所述静电卡盘电连接。

本申请实施例提供的技术方案带来的有益技术效果是：

本申请实施例将射频电源和直流电源与电极组件电连接，该电极组件用于在直流电源加载直流功率时将待加工工件吸附于绝缘层上，以及在射频电源加载射频功率时，使到达绝缘层不同位置处的射频能量相同。这样，既可以实现对晶圆的吸附固定，又可以使射频电源提供的射频功率直接馈入到电极组件，且保证到达绝缘层不同位置处的射频能量相同，从而避免了现有技术中静电卡盘的多层结构之间电容差异对射频能量一致性的影响，从而大幅提高了晶圆工艺结果的一致性，进而提高了晶圆成品率。

本申请附加的方面和优点将在下面的描述中部分给出，这些将从下面的描述中变得明显，或通过本申请的实践了解到。

附图说明

本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解，其中：

图 1 为本申请实施例提供的静电卡盘的一种结构示意图；

图 2 为本申请实施例提供的吸附电极的结构示意图；

图 3 为本申请实施例提供的第一分配电极的结构示意图；

图 4 为本申请实施例提供的第二分配电极的结构示意图；

图 5 为本申请实施例提供的静电卡盘的另一种结构示意图；

图 6 为本申请实施例提供的分配电极在陶瓷层中的一种布局示意图；

图 7 为本申请实施例提供的分配电极在陶瓷层中的另一种布局示意图。

具体实施方式

下面详细描述本申请，本申请的实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。此外，如果已知技术的详细描述对于示出的本申请的特征是不必要的，则将其省略。下面通过参考附图描述的实施例是示例性的，仅用于解释本申请，而不能解释为对本申请的限制。

本技术领域技术人员可以理解，除非另外定义，这里使用的所有术语（包括技术术语和科学术语），具有与本申请所属领域中的普通技术人员的一般理解相同的意义。还应该理解的是，诸如通用字典中定义的那些术语，应该被理解为具有与现有技术的上下文中的意义一致的意义，并且除非像这里一样被特定定义，否则不会用理想化或过于正式的含义来解释。

下面以具体地实施例对本申请的技术方案以及本申请的技术方案如何解决上述技术问题进行详细说明。

本申请实施例提供了一种静电卡盘，用于设置在半导体工艺设备的工艺

腔室内，图 1 为本申请实施例提供的静电卡盘的结构示意图。如图 1 所示，静电卡盘 1 包括有用于承载晶圆（图中未示出）的绝缘层 11 和设置于绝缘层 11 内的电极组件 2，其中，电极组件 2 与直流电源 30 和射频电源 31 电连接，用于在直流电源 30 加载直流功率时将晶圆吸附于绝缘层 11 上，以及在射频电源 31 加载射频功率时，使到达绝缘层 11 不同位置处的射频能量相同。

具体地，如图 1 所示，静电卡盘 1 可以包括自上至下依次设置的绝缘层 11、加热层 12 及基座层 13，其中，基座层 13 用于固定在工艺腔室（图中未示出）内，并支撑加热层 12 及绝缘层 11；加热层 12 用于对绝缘层 11 进行加热，以实现对接圆片的温度控制；绝缘层 11 包括用于承载晶圆的承载面，该绝缘层 11 具体可以采用陶瓷材质制成，但是本申请实施例并不以此为限。

电极组件 2 例如设置于绝缘层 11 内，且位于承载面下方的一定距离处。在一些可选的实施例中，电极组件 2 可以通过线缆 21 与直流电源 30 电连接，并通过线缆 21 和线缆 22 与射频电源 31 电连接。当直流电源 30 通过线缆 21 向电极组件 2 加载直流功率时，电极组件 2 与置于绝缘层 11 上的晶圆产生静电引力，从而实现对晶圆的吸附固定；当射频电源 31 通过线缆 22 和线缆 21 向电极组件 2 加载射频功率时，可以在置于绝缘层 11 上的晶圆上产生射频偏压。而且，在射频电源 31 加载射频功率时，电极组件 2 能够使到达绝缘层 11 不同位置处的射频能量相同。由于射频电源 31 提供的射频功率直接馈入到电极组件 2，且到达绝缘层 11 不同位置处的射频能量相同，这避免了现有技术中静电卡盘的多层结构之间电容差异对射频能量一致性的影响，从而大幅提高了晶圆工艺结果的一致性，进而提高了晶圆成品率。

于本申请的一实施例中，电极组件 2 包括吸附电极 4 和分配电极 5，该吸附电极 4 通过分配电极 5 与直流电源 30 和射频电源 31 电连接；分配电极 5 用于将由直流电源 30 提供的直流电输送至吸附电极 4，以及将由射频电源 31 提供的射频功率馈入至吸附电极 4 上，并且，吸附电极 4 的与分配电极 5

电连接的连接点到吸附电极 4 的边缘不同位置处的距离相同。具体来说，吸附电极 4 上设置有射频馈入点（即，上述连接点），该射频馈入点用于与分配电极 5 电连接，并且该射频馈入点在吸附电极 4 上的位置满足：自该射频馈入点到吸附电极 4 的边缘不同位置处的距离相同，这样，可以保证吸附电极 4 中的射频通路一致性，从而可以实现到达绝缘层 11 不同位置处的射频能量相同。

于本申请的一实施例中，如图 2 至图 4 所示，吸附电极 4 包括间隔设置的第一电极 41 和第二电极 42；分配电极 5 包括间隔设置的

第一分配电极 51 和第二分配电极 52，第一分配电极 51 与第一电极 41 电连接，第二分配电极 52 与第二电极 42 电连接；第一分配电极 51 和第二分配电极 52 分别与直流电源 30 的正极和负极电连接，且第一分配电极 51 和第二分配电极 52 均与射频电源 31 电连接。在这种情况下，第一电极 41 的与第一分配电极 51 电连接的连接点到第一电极 41 的边缘不同位置处的距离相同，以保证第一电极 41 中的射频通路一致性；第二电极 42 的与第二分配电极 52 电连接的连接点到第二电极 42 的边缘不同位置处的距离相同，以保证第二电极 42 中的射频通路一致性。第一分配电极 51 的与射频电源 31 电连接的连接点到与第一电极 41 电连接的距离为第一距离，第二分配电极 52 的与射频电源 31 电连接的距离为第二距离，该第一距离与第二距离相同，以保证第一电极 41 和第二电极 42 之间的射频通路的一致性。

上述第一分配电极 51 与直流电源 30 的正极电连接，而第二分配电极则与直流电源 30 的负极电连接，或者也可以将上述第一分配电极 51 与直流电源 30 的负极电连接，而第二分配电极则与直流电源 30 的正极电连接。

借助上述第一分配电极 51 和第二分配电极 52，可以实现第一电极 41 和第二电极 42 与直流电源 30 电导通的同时，将由射频电源 31 提供的射频功

率向第一电极 41 及第二电极 42 馈入，该结构较为简单易于实现，并且可以避免第一电极 41 与第二电极 42 之间存在电磁干涉。

图 5 为本申请实施例提供的静电卡盘的另一种结构示意图。如图 5 所示，该静电卡盘是在图 1 示出的静电卡盘的基础上所做的改进，具体地，为了避免射频电源 31 影响直流电源 30 的工作，静电卡盘 1 还包括滤波器 33 和防短路电路，其中，第一分配电极 51 和第二分配电极 52 通过滤波器 33 分别与直流电源 30 的正极和负极电连接，且第一分配电极 51 和第二分配电极 52 均通过上述防短路电路与射频电源 31 电连接；滤波器 33 用于避免射频电源 31 影响直流电源 30 的工作，从而可以避免对电极组件 2 产生不良影响；该滤波器 33 可以设置在靠近直流电源 30 的位置处。防短路电路用于避免直流电源 30 的正极和负极之间短路。

在一些可选的实施例中，防短路电路包括两条支路（即，线缆 22）和设置在每条支路（即，线缆 22）上的电容 32，其中，两条支路（即，线缆 22）的一端分别连接在第一分配电极 51 和第二分配电极 52 分别与直流电源 30 的正极和负极电连接的两条电路（即，线缆 21）上；两条支路（即，线缆 22）的另一端均与射频电源 31 电连接。由于电容 32 具有隔直流通交流的特性，该电容 32 需能承受直流电源 30 的吸附电压以及射频电源 31 的射频电压和射频电流，工艺过程中吸附电压一般为 $\pm 2000\text{V}$ （伏特），射频电流一般为 $1\text{-}2\text{A}$ （安培），因此该电容 32 需满足耐压 2000V 以上及耐电流 2A 以上，但是本申请实施例并不以此为限。

下面对第一电极 41 和第二电极 42 以及第一分配电极 51 和第二分配电极 52 的具体结构进行详细描述。具体地，如图 2 所示，第一电极 41 为多个，且形状相同，多个第一电极 41 位于同一平面，且相互间隔；第一分配电极 51 同时与多个第一电极 41 电连接，且不同的第一电极 41 的与第一分配电极 51 电连接的连接点位置相同。具体来说，每个第一电极 41 上均设置有射频

馈入点（即，上述连接点），该射频馈入点用于与第一分配电极 51 电连接，不同的第一电极 41 上的射频馈入点的位置相同，以保证不同的第一电极 41 之间的射频通路一致性。

于本申请的一实施例中，多个第一电极 41 环绕第二电极 42 设置，且多个第一电极 41 各自在绝缘层 11 的承载面上的正投影面积均与第二电极 42 在绝缘层 11 的承载面上的正投影面积相同。这样，可以保证每个第一电极 41 与第二电极 42 之间的射频通路一致性。例如，如图 2 所示，第二电极 42 可以呈圆盘状，多个第一电极 41 在第二电极 42 的周围环绕形成环状，且第二电极 42 的中心与多个第一电极 41 围成的环状的中心重合。

在一个具体的实施例中，如图 2 所示，第二电极 42 为一个，且呈圆盘状；第一电极 41 为八个，并且多个第一电极 41 呈环状分布于第二电极 42 的周围，并且第一电极 41 在绝缘层 11 的承载面上的正投影面积与第二电极 42 在绝缘层 11 的承载面上的正投影面积相同，且第二电极 42 的中心与多个第一电极 41 围成的环状的中心重合，即第二电极 42 与多个第一电极 41 围成的环状同心设置。采用上述设计，使得本申请实施例的结构简单易于制造，从而大幅降低加工制造成本。

在实际应用中，可以利用直流电源 30 对第一电极 41 施加负电压，对第二电极 42 施加正电压，这样不仅可以避免对工艺腔室内的等离子体造成影响，而且还可以避免由于静电卡盘 1 与晶圆发生粘连导致损坏晶圆的现象，从而大幅提高工艺结果的均匀性及成品率。

于本申请的一实施例中，多个第一电极 41 之间电隔离，并且任意两个相邻的第一电极 41 之间具有间隙，该间隙可以设置为 0.1mm-1mm。第一电极 41 与第二电极 42 之间同样电隔离，并且第一电极 41 与第二电极 42 之间具有间隙，该间隙需满足直流电源 30 的正、负极之间的耐电压要求，该间隙可以设置为 0.1mm-3mm。

需要说明的是,本申请实施例并限定第一电极 41 及第二电极 42 的形状、数量及排布方式。本申请实施例并不以此为限,本领域技术人员可以根据实际情况自行调整设置。

如图 1 和图 2 所示,多个第一电极 41 同层设置,即多个第一电极 41 位于绝缘层 11 内的同一水平面设置。第一电极 41 可以为形成于绝缘层 11 内的电极片,例如可以采用钨或铂制成,但是本申请实施例并不以此为限。第一分配电极 51 同样设置于绝缘层 11 内,并且位于第一电极 41 的下方。第一分配电极 51 同时与多个第一电极 41 电连接,用于将射频电源 31 提供的射频能量均匀分配至多个第一电极 41 上。通过将第一电极 41 设计为多个,可以缩小各第一电极 41 上的射频馈入点到边缘的距离,从而使得本申请实施不仅适用低频射频信号,并且还适用于高频射频信号。

具体来说,当前采用的射频信号一般为连续的正弦波,射频信号的波长公式为 $\lambda = c/f$, 其中 c 为光速并且采用一定值, f 为频率。低频射频信号的频率一般为 2KHz (千赫兹) 或者 13.56MHz (兆赫兹) 等,例如,对于常用的 13.56MHz 的低频射频信号,其波长为 22 米。高频射频信号的频率一般为 50MHz-100MHz 左右,射频周期一般为 10ns-20ns,当射频周期为 10ns 时,频率为 108Hz-100MHz,其波长为 3m。

射频信号的频率越低,则波长越长;反之,射频信号的频率越高,则波长越短。而且,电极上的射频馈入点到边缘的距离越大,波形在电极上越容易发散,导致波形在该电极上的一致性较差,从而影响工艺结果。一般来说,如果电极上的射频馈入点到边缘的距离小于晶圆直径 (例如 300mm),则可以保证波形在各第一电极 41 上不会过分发散。基于此,本申请实施例通过将第一电极 41 设计为多个,可以缩小各第一电极 41 上的射频馈入点到边缘的距离,使该距离远远小于晶圆直径,从而无论是低频射频信号还是高频射频信号,均可以保证波形在各第一电极 41 上不会过分发散,进而可以保证波形

在各第一电极 41 上的一致性,因此,本申请实施例不仅适用于低频射频信号,同样还适用于高频射频信号。

于本申请的一实施例中,如图 3 所示,第一分配电极 51 包括相互电导通的中心部和多个边缘部,其中,中心部的中心与第二电极 42 的中心在绝缘层 11 的承载面上的正投影重合,且中心部的中心上具有第一连接点 512,该第一连接点 512 与射频电源 31 电连接;多个边缘部沿中心部的周向间隔分布,边缘部的数量与第一电极 41 的数量相同,且一一对应地设置,每个边缘部上具有第二连接点 511,第二连接点 511 与对应的第一电极 41 的几何中心电连接,该第一电极 41 的几何中心满足:从第一电极 41 的几何中心到第一电极 41 的边缘不同位置处的距离相同。需要说明的是,在第二连接点 511 与各第一电极 41 的几何中心之间设置有连接部,以实现二者的电导通。该连接部例如为垂直连线,以缩短连接距离。

具体来说,第一分配电极 51 上设置有射频馈入点(即,上述第一连接点 512),该射频馈入点用于与射频电源 31 电连接,第一分配电极 51 上还设置有多个射频馈出点(即,上述第二连接点 511),各射频馈出点与各第一电极 41 的几何中心电连接,从而可以实现对于多个第一电极 41 的射频分配。

于本申请的一实施例中,如图 3 所示,每个边缘部均呈条状,且沿中心部的径向设置;每个边缘部的一端与中心部连接,且电导通,每个边缘部的另一端上具有上述第二连接点 511。也就是说,多个条状的边缘部自中心部向四周呈辐射状分布。采用上述设计,通过将中心部相对于绝缘层 11 的轴心居中设置,可以使多个条状的边缘部相对于绝缘层 11 的轴心向四周呈辐射状分布,从而使得第一分配电极 51 本身对于绝缘层 11 影响的一致性较佳。需要说明的是,本申请实施例并不限定第一分配电极 51 的具体结构,本领域技术人员可以根据实际情况自行调整设置。

如图 4 所示,第二分配电极 52 上具有第三连接点 521 及第四连接点 522,

其中，第三连接点 521 与第二电极 42 的几何中心电连接，该第二电极 42 的几何中心满足：从第二电极 42 的几何中心到第一电极 41 的边缘不同位置处的距离相同。例如，第二电极 42 呈圆盘状，则第二电极 42 的几何中心为圆心。需要说明的是，在第二连接点 511 与各第二电极 42 的几何中心之间设置有连接部，以实现二者的电导通。该连接部例如为垂直连线，以缩短连接距离。

具体来说，第二分配电极 52 上设置有射频馈入点（即，上述第四连接点 522），该射频馈入点用于与射频电源 31 电连接，第二分配电极 52 上还设置有射频馈出点（即，上述第三连接点 521），射频馈出点与第二电极 42 的几何中心电连接，从而可以实现对于第二电极 42 的射频分配。

而且，第一分配电极 51 上的第一连接点 512 到每个第二连接点 511 的距离为第一距离，第四连接点 522 到第三连接点 521 的距离为第二距离。该第一距离等于第二距离，这样，可以使得射频自第一分配电极 51 的射频馈入至射频馈出的路径长度与自第二分配电极 52 的射频馈入至射频馈出的路径长度一致，从而可以保证第一电极 41 和第二电极 42 之间的射频通路的一致性。需要说明的是，上述第一距离和第二距离均是指射频自射频馈入点至射频馈出点的路径长度。

第一分配电极 51 和第二分配电极 52 通过采用上述设计，即可实现对多个第一电极 41 及第二电极 42 的射频分配，使得本申请实施例结构简单且易于实现。而且，由于第一分配电极 51 与第二分配电极 52 相互独立设计，进一步使得本申请实施例结构简单易用，从而大幅降低设计制造成本。

于本申请的一实施例中，如图 4 所示，第二分配电极 52 呈圆弧状，上述第三连接点 521 和第四连接点 522 分别位于第二分配电极 52 的两端。该圆弧在第三连接点 521 和第四连接点 522 之间的弧长即为上述第二距离。需要说明的是，本申请实施例并不限定第二分配电极 52 的具体结构，例如第二分

配电极 52 还可以采用其它曲线形状。因此本申请实施例并不以此为限，本领域技术人员可以根据实际情况自行调整设置。

于本申请的一实施例中，如图 6 及图 7 所示，第一分配电极 51 及第二分配电极 52 可以为同层设置或者异层设置。具体来说，如图 6 所示，第一分配电极 51 及第二分配电极 52 可以设置于同一层，即两者在绝缘层 11 内位于同一水平面上，并且位于吸附电极 4 的下方，并且，第一分配电极 51 和第二分配电极 52 间隔设置，且两者之间具有 0.1mm-3mm 的间隙，以保证耐电压要求。采用上述设计，可以大幅减小绝缘层 11 的厚度，从而可以减小绝缘层 11 的占用空间，以满足对绝缘层 11 厚度有限制的场景。

需要说明的是，当第一分配电极 51 和第二分配电极 52 同层设置时，第一分配电极 51 上的第一连接点 512 例如可以位于第二电极 42 的几何中心的正下方，以保证第一分配电极 51 上的各个第二连接点 511 能够与各第一电极 41 的几何中心对应。在这种情况下，可以适应性地将第二分配电极 52 上的第三连接点 521 设置在略偏离第二电极 42 的几何中心正下方的位置处，由于该偏离量较小，不会影响射频馈入的均匀性，并可避免第一分配电极 51 和第二分配电极 52 的位置发生干涉。

如图 7 所示，第一分配电极 51 和第二分配电极 52 还可以异层设置，即两者在绝缘层 11 内分别位于两个高度不同的水平面上，并且位于吸附电极 4 的下方。由于第一分配电极 51 和第二分配电极 52 的高度差较小，即使异层设计，也不会影响射频馈入的均匀性。

而且，在第一分配电极 51 和第二分配电极 52 异层设置的情况下，可以使第二分配电极 52 高于第一分配电极 51，这样，可以使第一分配电极 51 上的第一连接点 512 例如可以位于第二电极 42 的几何中心的正下方，以保证第一分配电极 51 上的各个第二连接点 511 能够与各第一电极 41 的几何中心对应；同时，第二分配电极 52 上的第三连接点 521 也可以位于第二电极 42 的

几何中心的正下方，而不会与第一分配电极 51 的位置发生干涉，从而可以保证第一分配电极 51 和第二分配电极 52 的射频馈入的均匀性。

基于同一发明构思，本申请实施例提供了一种半导体工艺设备，包括工艺腔室、直流电源、射频电源及设置于工艺腔室内的如上述各实施例提供的静电卡盘，直流电源和射频电源均与静电卡盘电连接。

应用本申请实施例，至少能够实现如下有益效果：

本申请实施例将射频电源和直流电源与电极组件电连接，该电极组件用于在直流电源加载直流功率时将待加工工件吸附于绝缘层上，以及在射频电源加载射频功率时，使到达绝缘层不同位置处的射频能量相同。这样，既可以实现对晶圆的吸附固定，又可以使射频电源提供的射频功率直接馈入到电极组件，且保证到达绝缘层不同位置处的射频能量相同，从而避免了现有技术中静电卡盘的多层结构之间电容差异对射频能量一致性的影响，从而大幅提高了晶圆工艺结果的一致性，进而提高了晶圆成品率。

可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

在本申请的描述中，需要理解的是，术语“中心”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系，仅是为了便于描述本发明和简化描述，而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本发明的限制。

术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本发明的描

述中，除非另有说明，“多个”的含义是两个或两个以上。

在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本发明中的具体含义。

在本说明书的描述中，具体特征、结构、材料或者特点可以在任何一个或多个实施例或示例中以合适的方式结合。

以上所述仅是本申请的部分实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权 利 要 求 书

1.一种静电卡盘，用于设置在半导体工艺设备的工艺腔室内，其特征在于，所述静电卡盘包括用于承载晶圆的绝缘层和设置于所述绝缘层内的电极组件，其中，所述电极组件与直流电源和射频电源电连接，用于在所述直流电源加载直流功率时将所述晶圆吸附于所述绝缘层上，以及在所述射频电源加载射频功率时，使到达所述绝缘层不同位置处的射频能量相同。

2.如权利要求1所述的静电卡盘，其特征在于，所述电极组件包括吸附电极和分配电极，所述吸附电极通过所述分配电极与所述直流电源和所述射频电源电连接；并且，所述吸附电极的与所述分配电极电连接的连接点到所述吸附电极的边缘不同位置处的距离相同。

3.如权利要求2所述的静电卡盘，其特征在于，所述吸附电极包括间隔设置的第一电极和第二电极；所述分配电极包括间隔设置的第一分配电极和第二分配电极，所述第一分配电极与所述第一电极电连接，所述第二分配电极与所述第二电极电连接；并且，所述第一分配电极和所述第二分配电极分别与所述直流电源的正极和负极电连接，且所述第一分配电极和所述第二分配电极均与所述射频电源电连接；

所述第一电极的与所述第一分配电极电连接的连接点到所述第一电极的边缘不同位置处的距离相同；所述第二电极的与所述第二分配电极电连接的连接点到所述第二电极的边缘不同位置处的距离相同；

所述第一分配电极的与所述射频电源电连接的连接点到与所述第一电极电连接的距离为第一距离，所述第二分配电极的与所述射频电源电连接的距离为第二距离，所述第一距离与所述第二距离相同。

4. 如权利要求 3 所述的静电卡盘，其特征在于，所述第一电极为多个，且形状相同，多个所述第一电极位于同一平面，且相互间隔；所述第一分配电极同时与多个所述第一电极电连接，且不同的所述第一电极的与所述第一分配电极电连接的连接点位置相同。

5

5. 如权利要求 4 所述的静电卡盘，其特征在于，多个所述第一电极环绕所述第二电极设置，且多个所述第一电极各自在所述绝缘层的承载面上的正投影面积均与所述第二电极在所述绝缘层的承载面上的正投影面积相同。

10

6. 如权利要求 5 所述的静电卡盘，其特征在于，所述第二电极呈圆盘状，多个所述第一电极在所述第二电极的周围环绕形成环状，且所述第二电极的中心与多个所述第一电极围成的环状的中心重合。

15

7. 如权利要求 5 或 6 所述的静电卡盘，其特征在于，所述第一分配电极包括相互电导通的中心部和多个边缘部，其中，所述中心部的中心与所述第二电极的中心在所述绝缘层的承载面上的正投影重合，且所述中心部的中心上具有第一连接点与所述射频电源电连接；多个所述边缘部沿所述中心部的周向间隔分布，所述边缘部的数量与所述第一电极的数量相同，且一一对应地设置，每个所述边缘部上具有第二连接点，所述第二连接点与对应的所述第一电极的几何中心电连接，所述第一电极的几何中心满足：从所述第一电极的几何中心到所述第一电极的边缘不同位置处的距离相同；

20

25

所述第二分配电极上具有第三连接点和第四连接点，其中，所述第三连接点与所述第二电极的几何中心电连接，所述第四连接点与所述射频电源电连接；所述第二电极的几何中心满足：从所述第二电极的几何中心到所述第二电极的边缘不同位置处的距离相同；

所述第一连接点到每个所述第二连接点的距离为所述第一距离，所述第四连接点到所述第三连接点的距离为所述第二距离。

8.如权利要求 7 所述的静电卡盘，其特征在于，每个所述边缘部均呈条状，且沿所述中心部的径向设置；每个所述边缘部的一端与所述中心部连接，且电导通，每个所述边缘部的另一端上具有所述第二连接点。

5

9.如权利要求 7 所述的静电卡盘，其特征在于，所述第二分配电极呈圆弧状，所述第三连接点和所述第四连接点分别位于所述第二分配电极的两端。

10

10.如权利要求 3 所述的静电卡盘，其特征在于，所述静电卡盘还包括滤波器和防短路电路，其中，所述第一分配电极和所述第二分配电极通过所述滤波器分别与所述直流电源的正极和负极电连接，且所述第一分配电极和所述第二分配电极均通过所述防短路电路与所述射频电源电连接；

所述滤波器用于避免所述射频电源干扰所述直流电源的工作；

15

所述防短路电路用于避免所述直流电源的正极和负极之间短路。

20

11.如权利要求 10 所述的静电卡盘，其特征在于，所述防短路电路包括两条支路和设置在每条支路上的电容，其中，两条所述支路的一端分别连接在所述第一分配电极和所述第二分配电极分别与所述直流电源的正极和负极电连接的两条电路上；两条所述支路的另一端均与所述射频电源电连接。

12.一种半导体工艺设备，其特征在于，包括工艺腔室、直流电源、射频电源及设置于所述工艺腔室内的如权利要求 1 至 11 的任一所述的静电卡盘，所述直流电源和所述射频电源均与所述静电卡盘电连接。

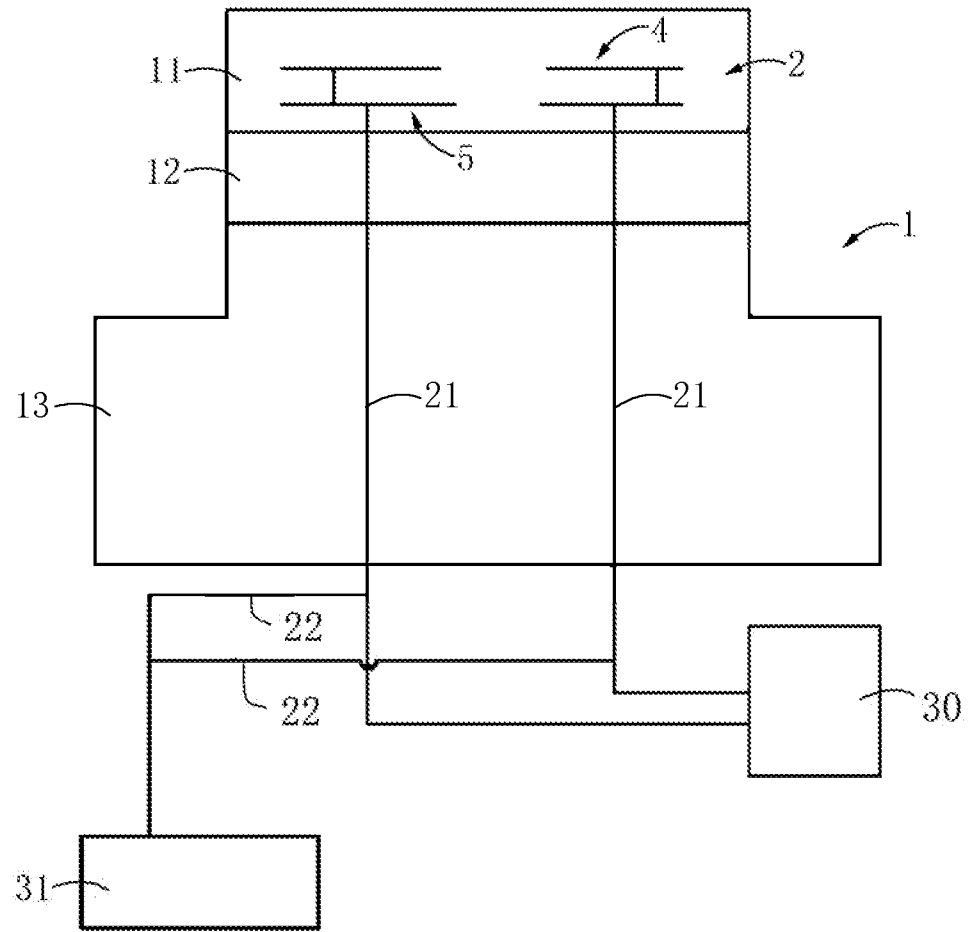


图 1

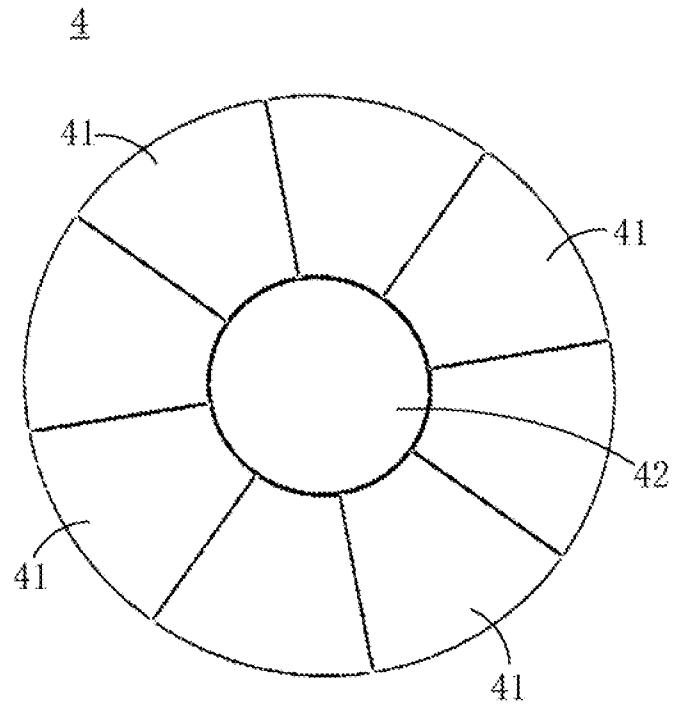


图 2

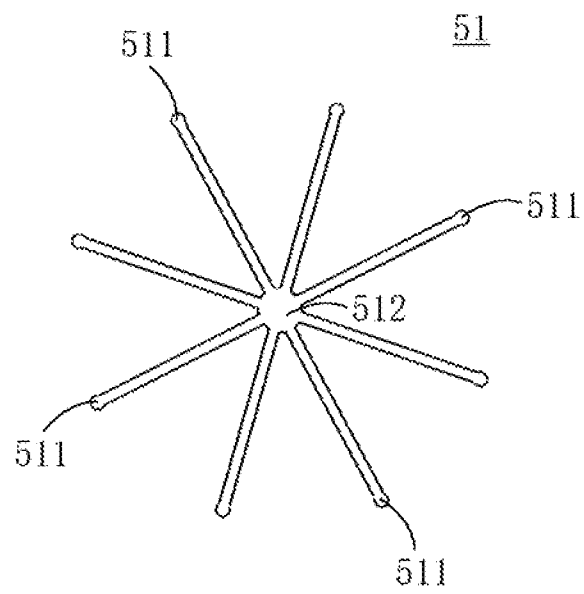


图 3

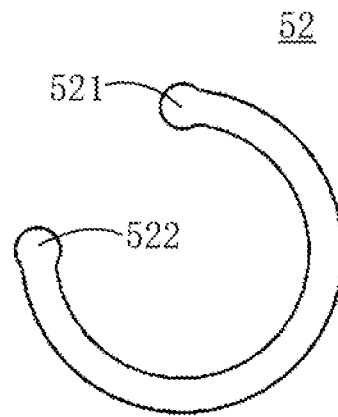


图 4

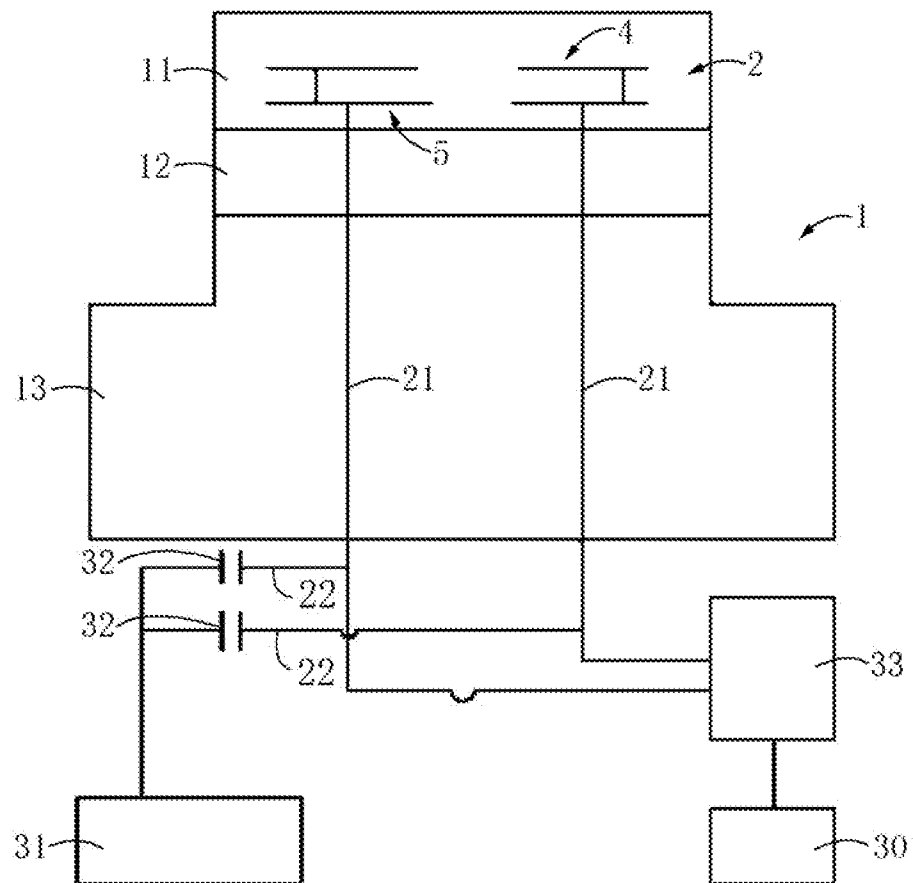


图 5

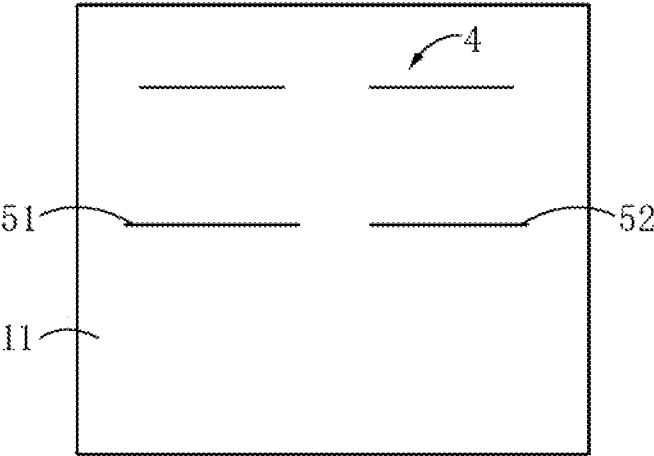


图 6

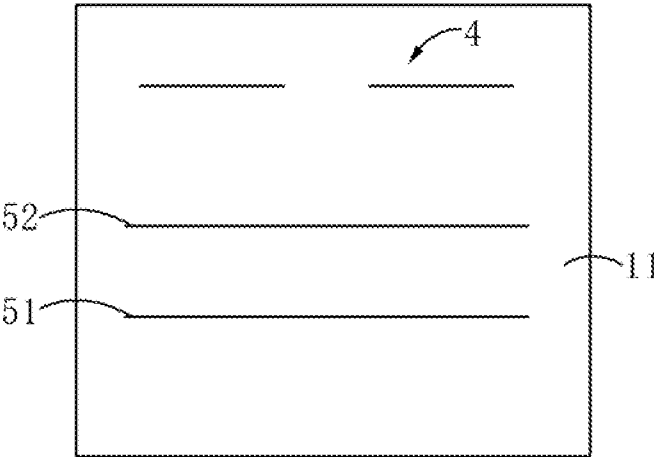


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2021/125979

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/683(2006.01)i; H01L 21/67(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT, CNABS, DWPI, SIPOABS, CNKI: 静电卡盘, 静电吸盘, 工艺腔室, 晶圆, 晶片, 硅片, 绝缘层, 电极, 直流, 射频, electrostatic chuck, electro static chuck, process equipment, wafer, insulating layer, electrode, direct current, radio frequency

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 111354672 A (XIA TAI XIN SEMICONDUCTOR (QINGDAO) LTD.) 30 June 2020 (2020-06-30) description, paragraphs [0058] to [0072], figures 1-3	1-12
PX	CN 112331607 A (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) 05 February 2021 (2021-02-05) description, paragraphs [0029] to [0049], figures 1-6	1-12
A	CN 104377105 A (ADVANCED MICRO-FABRICATION EQUIPMENT INC., SHANGHAI) 25 February 2015 (2015-02-25) entire document	1-12
A	CN 101211752 A (BEIJING NORTH MICRO-ELECTRONICS BASE EQUIPMENT PROCESS RESEARCH CENTER CO., LTD.) 02 July 2008 (2008-07-02) entire document	1-12
A	US 2015002983 A1 (AXCELIS TECH INC) 01 January 2015 (2015-01-01) entire document	1-12
A	KR 20020070668 A (DONGBU ELECTRONICS CO., LTD.) 11 September 2002 (2002-09-11) entire document	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

13 January 2022

Date of mailing of the international search report

20 January 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2021/125979

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	111354672	A	30 June 2020	US	2020219749	A1	09 July 2020
CN	112331607	A	05 February 2021	None			
CN	104377105	A	25 February 2015	CN	104377105	B	08 February 2017
CN	101211752	A	02 July 2008	None			
US	2015002983	A1	01 January 2015	US	9281227	B2	08 March 2016
KR	20020070668	A	11 September 2002	KR	100420597	B1	02 March 2004

国际检索报告

国际申请号

PCT/CN2021/125979

A. 主题的分类 H01L 21/683(2006.01)i; H01L 21/67(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNTXT, CNABS, DWPI, SIPOABS, CNKI:静电卡盘, 静电吸盘, 工艺腔室, 晶圆, 晶片, 硅片, 绝缘层, 电极, 直流, 射频, electrostatic chuck, electro static chuck, process equipment, wafer, insulating layer, electrode, direct current, radio frequency																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 111354672 A (夏泰鑫半导体青岛有限公司) 2020年6月30日 (2020 - 06 - 30) 说明书第[0058]段至[0072]段, 附图1-3</td> <td>1-12</td> </tr> <tr> <td>PX</td> <td>CN 112331607 A (北京北方华创微电子装备有限公司) 2021年2月5日 (2021 - 02 - 05) 说明书第[0029]段至[0049]段, 附图1-6</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 104377105 A (中微半导体设备上海有限公司) 2015年2月25日 (2015 - 02 - 25) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>CN 101211752 A (北京北方微电子基地设备工艺研究中心有限责任公司) 2008年7月2日 (2008 - 07 - 02) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>US 2015002983 A1 (AXCELIS TECH INC) 2015年1月1日 (2015 - 01 - 01) 全文</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>KR 20020070668 A (DONGBU ELECTRONICS CO LTD) 2002年9月11日 (2002 - 09 - 11) 全文</td> <td>1-12</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 111354672 A (夏泰鑫半导体青岛有限公司) 2020年6月30日 (2020 - 06 - 30) 说明书第[0058]段至[0072]段, 附图1-3	1-12	PX	CN 112331607 A (北京北方华创微电子装备有限公司) 2021年2月5日 (2021 - 02 - 05) 说明书第[0029]段至[0049]段, 附图1-6	1-12	A	CN 104377105 A (中微半导体设备上海有限公司) 2015年2月25日 (2015 - 02 - 25) 全文	1-12	A	CN 101211752 A (北京北方微电子基地设备工艺研究中心有限责任公司) 2008年7月2日 (2008 - 07 - 02) 全文	1-12	A	US 2015002983 A1 (AXCELIS TECH INC) 2015年1月1日 (2015 - 01 - 01) 全文	1-12	A	KR 20020070668 A (DONGBU ELECTRONICS CO LTD) 2002年9月11日 (2002 - 09 - 11) 全文	1-12
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 111354672 A (夏泰鑫半导体青岛有限公司) 2020年6月30日 (2020 - 06 - 30) 说明书第[0058]段至[0072]段, 附图1-3	1-12																					
PX	CN 112331607 A (北京北方华创微电子装备有限公司) 2021年2月5日 (2021 - 02 - 05) 说明书第[0029]段至[0049]段, 附图1-6	1-12																					
A	CN 104377105 A (中微半导体设备上海有限公司) 2015年2月25日 (2015 - 02 - 25) 全文	1-12																					
A	CN 101211752 A (北京北方微电子基地设备工艺研究中心有限责任公司) 2008年7月2日 (2008 - 07 - 02) 全文	1-12																					
A	US 2015002983 A1 (AXCELIS TECH INC) 2015年1月1日 (2015 - 01 - 01) 全文	1-12																					
A	KR 20020070668 A (DONGBU ELECTRONICS CO LTD) 2002年9月11日 (2002 - 09 - 11) 全文	1-12																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																			
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																						
国际检索实际完成的日期		国际检索报告邮寄日期																					
2022年1月13日		2022年1月20日																					
ISA/CN的名称和邮寄地址		授权官员																					
中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		杨万里 电话号码 86-010-62089917																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2021/125979

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	111354672	A	2020年6月30日	US	2020219749	A1	2020年7月9日
CN	112331607	A	2021年2月5日	无			
CN	104377105	A	2015年2月25日	CN	104377105	B	2017年2月8日
CN	101211752	A	2008年7月2日	无			
US	2015002983	A1	2015年1月1日	US	9281227	B2	2016年3月8日
KR	20020070668	A	2002年9月11日	KR	100420597	B1	2004年3月2日