

公告本

申請日期	87.10.1
案 號	87116168
類 別	161C ²¹ / ₃₁₁

A4
C4

434743

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	用於在半導體裝置中形成自行對齊接點之方法
	英 文	DEPOSITION OF CARBON INTO NITRIDE LAYER FOR IMPROVED SELECTIVITY OF OXIDE TO NITRIDE ETCHRATE FOR SELF ALIGNED CONTACT ETCHING
二、發明 創作人	姓 名	1. 布魯若斯巴拉 (Bruho SPULER) 2. 裘根威特曼 (Juerger WITTMANN) 3. 馬汀格屈 (Martin GUTSCHE) 4. 伍夫根貝爾勒 (Wolfgang BERGNER) 5. 瑪西亞斯伊吉 (Matthias ILG)
	國 籍	1. 美國 2. - 5. 皆屬美國
	住、居所	1. 美國紐約NY12590瓦賓格斯佛爾菲德斯豆66號 2. 美國紐約NY12524菲屈克爾斯派爾思庭7號 3. 美國紐約NY12603帕格凱西斯來特西道16號 4. 美國紐約NY12590瓦賓格斯佛爾城景道137號 5. 美國維吉尼亞州23220瑞奇蒙德北貝里街4號
三、申請人	姓 名 (名稱)	西門斯股份有限公司 SIEMENS AKTIENGESELLSCHAFT
	國 籍	德國
	住、居所 (事務所)	德國慕尼黑D-80333威田巴契廣場2號
	代 表 人 姓 名	貝斯納 (Basner) 雷哈特 (Reinhardt)

裝

訂

線

434743

(由本局填寫)

承辦人代碼：
大 類：
I P C分類：

A6

B6

本案已向：

美 國 (地區) 申請專利，申請日期： 案號： ， ☒ 有 ☐ 無主張優先權
1997年9月29日 08/939,148 (主張優先權)

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明()

1. 技術領域

本揭示係有關於在半導體裝置中形成自行對劑接點(SAC)時，用以提供所欲之氧化物對氮化物蝕刻速率選擇性之方法。更特別地是，氧化物對氮化物蝕刻速率的選擇性係被提供以在蝕刻前將碳沈積入至少一部份之半導體裝置中的氮化物層。

2. 相關技術之背景

以蝕刻形成自行對齊接點(SAC)於半導體裝置上係為所熟知。為產生一令人滿意的SAC，須要一種氧化物對氮化物之高度蝕刻速率選擇性。除非足夠的蝕刻速率選擇性被提供，否則於SAC中不會形成界定良好的壁角，而半導體裝置裝易於故障和/或有不可靠性。目前，20:1的壁角選擇性可使用 $C_4F_8/CO/Ar$ 化學物質執行蝕刻而獲致。然而，若干個諸如金屬污染與不易處理等缺點係與蝕刻化學物質中之CO的使用有關。不幸地是，由蝕刻化學物質除去CO將產生不良的角壁選擇性並因而產生劣質產品。

因此，想要在無含有CO化學物質的使用下於SAC蝕刻時提供所欲之氧化物對氮化物的蝕刻速率選擇性。

本發明之概要

用以在半導體裝置之自行對齊點SAC形成過程中提供所欲之氧化物對氮化物蝕刻速率的選擇性的嶄新方法已被發現。該方法包含形成至少一層氮化物層於一半導體基板上，並於氮化物層形成中或之後將碳混入至少氮化物

五、發明說明 (2)

層的一部份。

在一特別有用的實施例中，該方法包括提供具有第一窗口形成於其中之頂端表面的半導體基板；將氮化物層形成於至少一部份的半導體基板之頂端表面上以及第一窗口中；將碳混入至少一部份的氮化物層以產生碳化氮化物層；形成一層氧化物層於碳化氮化物層上而將第一窗口大致填充；以及將蝕刻以將碳化氮化物層暴露出並提供一接點窗口。

圖示之簡單說明

第1圖係為具有一窗口與氮化物層形成於其上之半導體基板的示意剖面圖；

第2圖係為顯示碳混入氮化物層之類似第1圖的示意剖面圖；

第3圖係為顯示一層氧化物層形成於碳化氮化物層上之類似第1圖的示意剖面圖；以及

第4圖係為顯示已蝕刻之接點窗口之類似第1圖的示意剖面圖。

本發明之說明

根據此處所說明之方法，在氮化物與氮化物界面具有完全無不良界定之角壁的結構之半導體裝置將可被製作。所欲之角壁選擇性係在不含有CO蝕刻化學物質下，藉由使用碳化氮化矽層而獲致。在本方法中，氮化物對氮化物的選擇性將被改良，而20:1的角壁選擇性可於不具有CO蝕刻化學物質的缺點下而獲致。

五、發明說明()

參考第1圖，本方法包含提供具有頂端表面11與形成於其中之窗口25的半導體基板10。該半導體基板10典型地包含有一矽晶圓20以及一層或多層的材料，諸如在矽晶圓20上的三種材料層12,14與16。使用於在此所述之方法中的半導體基板10係為傳統式的並且可包含諸如電路以及其他交互連結層。用於三種材料層12,14與16之適當材料將包含為熟習本技藝之人士所熟知的任何傳統材料。較佳的材料包含有材料層12用的多晶矽、材料層14用的諸如WSix等金屬矽化物以及材料層16用的閘極間隙 Si_3N_4 ，但非僅限於此。在晶圓20上形成材料層12,14與16的技術與參數(例如：時間、溫度、厚度等)係在熟習本技藝之人士所理解的範圍中。

窗口25係以熟習本技藝之人士所熟知的技術形成於半導體基板10。例如，一光阻層(未表示於圖中)可被施加於裝置20的頂端表面11。該光阻層係使用所熟知的光學微影技術而被作為圖案並顯影。其次，蝕刻被進行以形成窗口25，例如：使用諸如反應離子蝕刻之適當非等向性蝕刻技術。蝕刻窗口25之所欲寬度通常將根據所給定之導體的電流負載要求而變化，亦即最終將被使用於下述之SAC的導電材料。蝕刻窗口25的較佳寬度通常將散佈於由大約0.5至0.05 μm 的範圍，且最好為由大約0.2至大約0.10 μm 。

窗口25形成後，一諸如 Si_3N_4 之氮化物層22係被形成於半導體基板10的表面，其係位於各窗口25中並於裝置

五、發明說明(4)

10的頂端表面11上。氮化物層22通常包含在大約0.05至大約0.02 μm 範圍的厚度，最好為由大約0.03至大約0.02 μm 的範圍。氮化物層22可使用所熟知且傳統的製程而形成，例如低壓化學氣相沈積。

碳係被混入至少一部份的氮化物層22中以提供第2圖所見之碳化氮化物層22a。將碳混入氮化物層22將實質地減少在後序蝕刻製程中之氮化物蝕刻速率，因而可保護材料層16並維持一令人滿意之陡峭的角壁26。

碳可使用任何適當的技術混入層22中。例如，碳可在層22的沈積中混入層22。為在氮化物層22的形成中加入碳，諸如甲烷或其他烴等含碳氣體可被包含於 Si_3N_4 化學氣相沈積中所使用的氣體混合物內。所使用之烴氣濃度將取決於包含所選擇之特殊烴氣、所混合的碳之數量以及層22的組成與厚度等數個因素。對於使用含有甲烷作為含碳氣體之氣體混合物所沈積的 Si_3N_4 層，甲烷氣體的濃度將散佈於自大約1%至大約50%的範圍，最好為自大約10%至大約30%之氮氣與甲烷氣體總量的重量。混入碳化氮化物層22a中碳的數量通常將散佈於自大約1%至大約50%的範圍，最好為自大約10至30%。

可以考慮將碳於層22被沈積後使用諸如離子植入等任何適當的技術混入層22中。典型地，離子植入係使用諸如碳做為離子源而執行之。為在離子植入中加速離子，一加速電壓將被用以將離子撞擊入氮化物層22中。離子植入通常在由大約1kv至大約25kv的加速電壓下於由大約

五、發明說明(5)

$1E^{13}$ 至大約 $1E^{16}$ 的劑量下執行。如果想要的話，可藉由諸如施加一罩幕於氮化物層 22 上、使用光學微影、使用諸如反應離子蝕刻之適當非等向蝕刻技術並於後序執行離子植入，而將碳僅植入氮化物層 22 的一部份。

在碳化氮化物層 22a 形成後，一層氧化物層 30 將於後序形成於碳化氮化物層 22a 的表面上（見第 3 圖）。氮化物層 30 的厚度將散佈於自大約 0.4 至大約 $1\mu m$ 的範圍。所使用之氧化物層 30 將包含為熟習本技藝之人士所熟知的任何適當氧化物材料。在此使用於所述之方法中的較佳氧化物材料為二氧化矽。氧化物層 30 可以諸如電漿輔助化學氣相沈積等所熟知且傳統的製程形成之。如熟習本技藝之人士所容易研判的，諸如 APEX 等後續的層將可選擇性地形成於氧化物層 30 的頂端表面。

參考第 4 圖，當氧化物層 30 被形成於碳化氮化物層 22a 之頂端表面上時，接點窗口 27 將於後序以蝕刻而產生於氧化物層 30（或選擇性地形成於氧化物層 30 頂端表面上之後序層之上）。如熟習本技藝之人士所能研判者，接點窗口 27 可以首先施加一罩幕（未圖示）於氧化物層 30 或後續形成於氧化物層 30 頂端表面的任何層、使用光學微影而後蝕刻以製成圖案。用於 SAC 蝕刻之蝕刻物質通常可為熟習本技藝之人士所熟知的 C_4F_8/Ar 化學物質，然而可提供所欲之選擇性之適用於蝕刻 Si_3N_4 及 / 或氧化物層的任何蝕刻化學物質亦可被使用。

如上所註，藉由將碳植入氮化物層 22，該氮化物蝕刻

五、發明說明(b)

速率將充分地被減小，以使得氧化物層 30 具有的蝕刻速率較碳化氮化物層 22a 為大。在於後序執行蝕刻以形成接點窗口 27 時，氧化物對氮化物蝕刻速率的選擇性通常為由大約 5 至大約 30 的比例，最好為由大約 10 至大約 20，更好為大約 10 至大約 15。因此由大約 5 至大約 20，最好為由大約 10 至大約 15 的角壁選擇性將可被獲得。獲得角壁選擇性的結果係為在 SAC 蝕刻後，在氧化物層 30 與碳化氮化物層 22a 之間的界面有利地形成並維持較陡峭的角壁 26。陡峭角壁 26 的優點為碳化氮化物層 22a 可保護窗口 27 於後序填充以導電材料（例如，W、Al、Cu 或其組合等）並於最後被提供以穿過其中的電流時防止諸如閘極帽罩 Si_3N_x 之材料層 16 之短路。

雖然本發明係以具有某種程度之特殊性的較佳實施例說明之，但明顯地是在此諸多的改變與變化係可能的，且對於熟習本技藝之人士在研讀先前之說明後其係為清楚的。因此，應瞭解的是本發明可在不背離本發明之精神與範疇下，以除了在此特別說明以外的方式來呈現表達。

五、發明說明(7)

參 考 符 號 說 明

- 10.....半 導 體 基 板
- 11.....頂 端 表 面
- 12, 14, 16.....材 料 層
- 20.....矽 晶 圓
- 22.....氮 化 物 層
- 22a.....碳 化 氮 化 物 層
- 25.....窗 口
- 26.....尖 銳 角 壁
- 27.....接 觸 窗 口
- 30.....氮 化 物 層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

四、中文發明摘要 (發明之名稱：

)

用於在半導體裝置中形成自行對齊
接點之方法

一種用於半導體裝置中形成自行對齊接點的方法包括在半導體基材上形成氮化物層中或之後將碳混入氮化物層。

英文發明摘要 (發明之名稱：

)

DEPOSITION OF CARBON INTO
NITRIDE LAYER FOR IMPROVED
SELECTIVITY OF OXIDE TO
NITRIDE ETCHRATE FOR SELF
ALIGNED CONTACT ETCHING

A method for forming a Self Aligned Contact in a semiconductor device includes incorporating into a nitride layer during of following the formation of the nitride layer on a semiconductor substrate.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種用以在一半導體裝置中形成自行對齊接點之方法，其包括：
提供具有窗口形成於其中之頂端表面的半導體基板；
形成一層氮化物層於至少一部份頂端表面上與窗口中；以及
將碳混入至少一部份的氮化物層中以形成碳質氮化物層。
2. 如申請專利範圍第1項之方法，其中半導體基板頂端表面中的窗口以及氮化物層係被充分地形成。
3. 如申請專利範圍第2項之方法，其中氮化物層係以含碳氣體呈現於內的化學氣相沈積技術而形成。
4. 如申請專利範圍第3項之方法，其中含碳氣體為甲烷。
5. 如申請專利範圍第1項之方法，其中氮化物層為氮化矽。
6. 如申請專利範圍第1項之方法，其中碳係於氮化物層形成後而被沈積入氮化物層。
7. 如申請專利範圍第6項之方法，其中碳係以離子植入法而混入氮化物層。
8. 如申請專利範圍第1項之方法，其中混入氮化物層之碳的數量係於由大約1至大約50%的範圍。
9. 如申請專利範圍第1項之方法更包括步驟：
形成一層氧化物層於碳氮化物層上；以及蝕刻氮化物層以提供接點窗口。
10. 如申請專利範圍第9項之方法，其中氧化物層為二氧化矽。

六、申請專利範圍

化矽。

11. 如申請專利範圍第9項之方法，其中 C_4F_8/Ar 化學物質係被使用於蝕刻步驟。

12. 一種用以在一半導體裝置中形成自行對齊接點之方法，包括：

提供具有第一窗口形成於其中之頂端表面的半導體基板；

形成一層氮化物層於半導體基板之至少一部份頂端表面上與第一窗口中；

將碳混入至少一部份的氮化物層中以形成碳質氮化物層；

形成一層氧化物層於氮化氮化物層之上以充分地填充第一窗口；以及

蝕刻氧化物層以暴露出氮化氮化物層並形成接點窗口。

13. 如申請專利範圍第12項之方法，其中半導體基板頂端表面之窗口以及氮化物層將被充分地形成。

14. 如申請專利範圍第13項之方法，其中氮化物層係以含碳氣體呈現於內的化學氣相沈積技術而形成。

15. 如申請專利範圍第14項之方法，其中含碳氣體為甲烷。

16. 如申請專利範圍第12項之方法，其中氮化物層為氮化矽。

17. 如申請專利範圍第12項之方法，其中碳係於氮化物層形成後而被沈積入氮化物層。

六、申請專利範圍

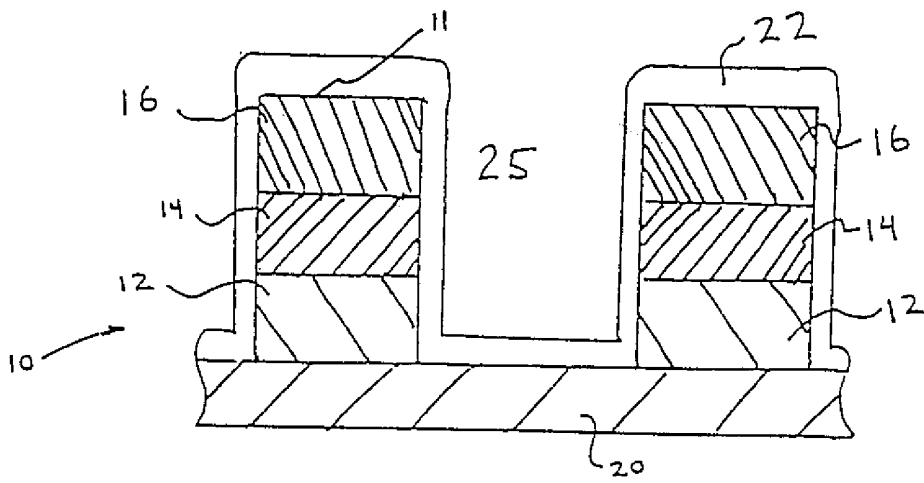
18. 如申請專利範圍第17項之方法，其中碳係以離子植入法混入氮化物層。
19. 如申請專利範圍第12項之方法，其中混入氮化物層之碳的數量係於由大約1至大約50%的範圍。
20. 如申請專利範圍第12項之方法，其中氮化物層為二氧化矽。
21. 如申請專利範圍第12項之方法，其中 C_4F_8/Ar 化學物質係被使用於蝕刻步驟。
22. 如申請專利範圍第12項之方法，其中半導體基板包含具有至少三層於序列地沈積於其上的矽晶圓，該三層包括有一多晶矽層、一 WSi 層與一閘極帽罩層，而其中第一窗口將延伸穿過三層以暴露出矽晶圓。

(請先閱讀背面之注意事項再填寫本頁)

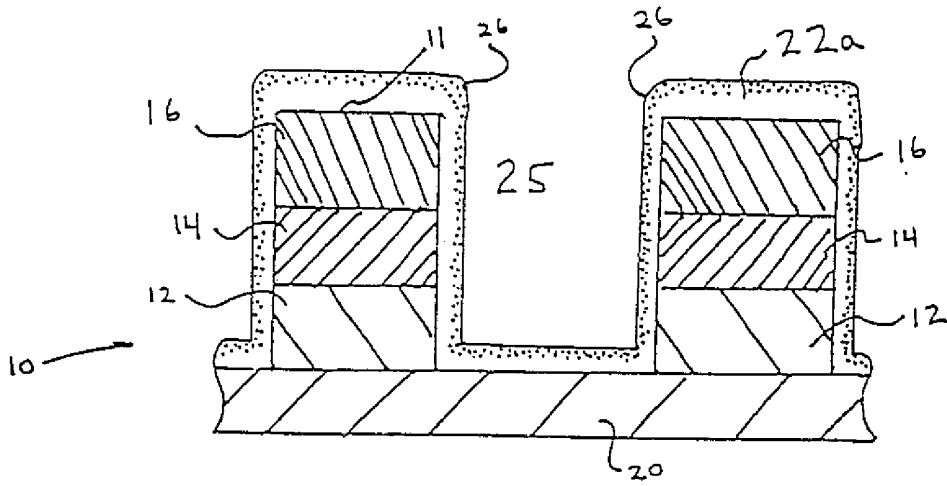
裝

訂

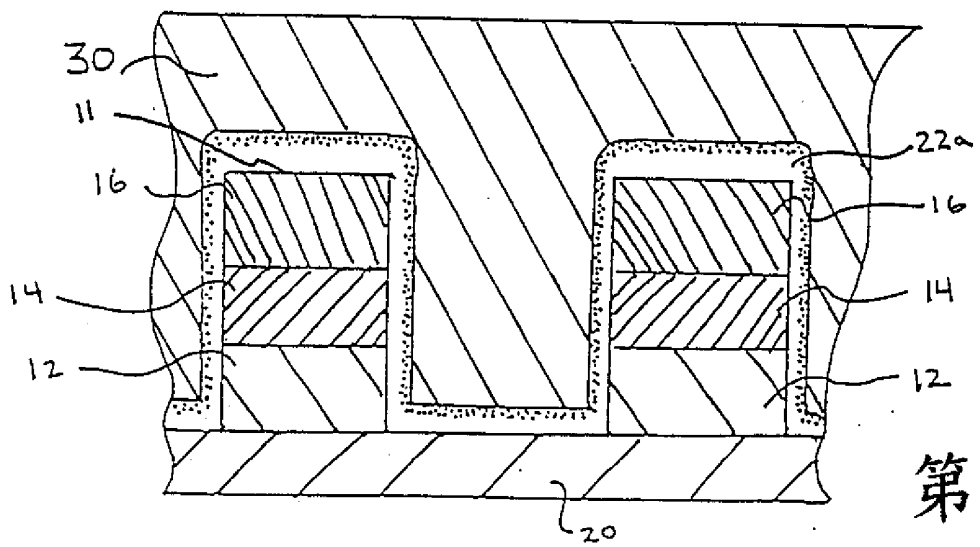
線



第 1 圖

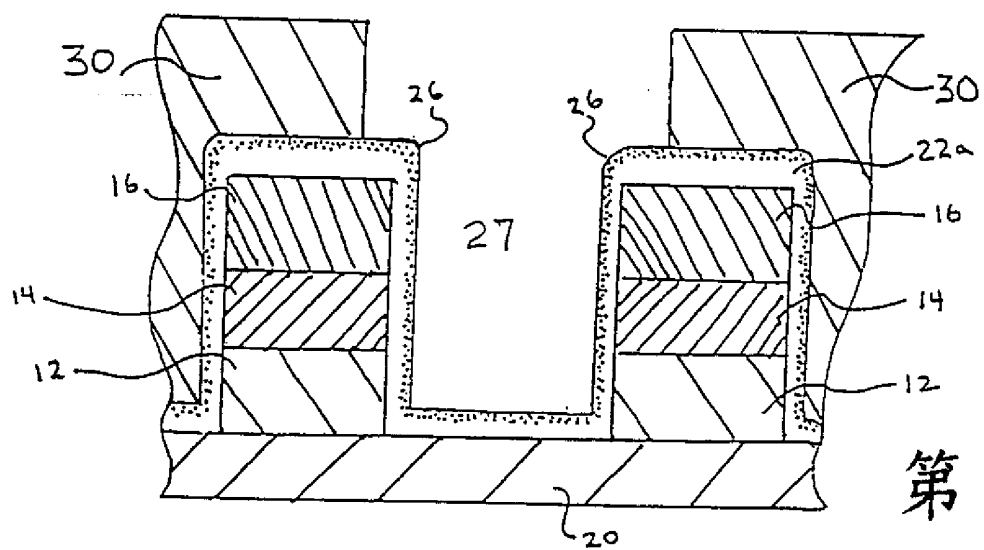


第 2 圖



第 3 圖

434743
434743



第 4 圖