

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5286865号
(P5286865)

(45) 発行日 平成25年9月11日(2013.9.11)

(24) 登録日 平成25年6月14日(2013.6.14)

(51) Int.Cl.	F I		
HO5B 33/02 (2006.01)	HO5B 33/02		
HO1L 51/50 (2006.01)	HO5B 33/14	A	
HO5B 33/10 (2006.01)	HO5B 33/10		
HO5B 33/12 (2006.01)	HO5B 33/12	B	
HO5B 33/22 (2006.01)	HO5B 33/22	Z	

請求項の数 5 (全 15 頁)

(21) 出願番号 特願2008-75871 (P2008-75871)
 (22) 出願日 平成20年3月24日(2008.3.24)
 (65) 公開番号 特開2009-231093 (P2009-231093A)
 (43) 公開日 平成21年10月8日(2009.10.8)
 審査請求日 平成23年3月22日(2011.3.22)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 110001254
 特許業務法人光陽国際特許事務所
 (74) 代理人 100090033
 弁理士 荒船 博司
 (74) 代理人 100093045
 弁理士 荒船 良男
 (72) 発明者 東 俊明
 東京都八王子市石川町2951番地5 カ
 シオ計算機株式会社 八王子技術センター
 内

最終頁に続く

(54) 【発明の名称】 エレクトロルミネッセンスパネルの製造方法及びエレクトロルミネッセンスパネル

(57) 【特許請求の範囲】

【請求項1】

透明な基板と、
 前記基板の一面上に設けられた画素電極と、
 前記基板の前記一面上に、同じ金属層により同じ層に形成されたゲート電極及び該ゲート電極と離間して形成された第1遮光層と、前記基板の前記一面上に形成されて前記ゲート電極を覆うゲート絶縁膜と、前記ゲート絶縁膜の上部に形成された半導体膜と、を有して前記画素電極に接続され、前記第1遮光層が少なくとも前記半導体膜に対向する位置に設けられた画素トランジスタと、

前記画素電極の上部に形成された、発光層を含む有機化合物層と、
 前記有機化合物層の上部に形成された対向電極と、
 前記画素トランジスタを覆う保護絶縁膜と、
 前記保護絶縁膜上の前記画素トランジスタに対応する領域に設けられた第2遮光層と、
 前記保護絶縁膜及び前記第2遮光層の上部に設けられた隔壁と、
 を備え、
 前記第2遮光膜は、該遮光膜の前記画素トランジスタ側の面に入射する前記発光層から放射される光の一部を吸収する材料を含んでいることを特徴とするエレクトロルミネッセンスパネル。

【請求項2】

前記画素トランジスタは半導体膜、ゲート電極、ソース電極及びドレイン電極を有し、

前記ソース電極及び前記ドレイン電極が配列する方向における前記半導体膜の幅が前記ゲート電極の幅よりも長く、前記ソース電極及び前記ドレイン電極が配列する方向における前記遮光層の幅が前記ゲート電極の幅よりも長いことを特徴とする請求項 1 に記載のエレクトロルミネッセンスパネル。

【請求項 3】

前記遮光層は黒色顔料を分散させた樹脂材料を含んでいることを特徴とする請求項 1 又は 2 に記載のエレクトロルミネッセンスパネル。

【請求項 4】

前記遮光層は絶縁性であることを特徴とする請求項 1 から 3 の何れか一項に記載のエレクトロルミネッセンスパネル。

【請求項 5】

画素電極と、対向電極と、前記画素電極と前記対向電極との間に介在する発光層を含む有機化合物層と、前記画素電極に接続された画素トランジスタと、を有する基板を備えたエレクトロルミネッセンスパネルの製造方法であって、

前記基板の一面上に、同じ金属層により同じ層に、前記画素トランジスタのゲート電極及び該ゲート電極と離間した第 1 遮光層を形成し、

前記基板の前記一面上に、前記ゲート電極を覆う前記画素トランジスタのゲート絶縁膜を形成し、

前記ゲート絶縁膜の上部に前記画素トランジスタの半導体膜を形成し、

前記基板の前記一面上に、前記画素トランジスタを覆う保護絶縁膜を形成し、

前記保護絶縁膜上の前記画素トランジスタに対応する領域に、前記画素トランジスタ側の面に前記発光層から放射される光の一部が入射するように第 2 遮光層を形成し、

前記保護絶縁膜及び前記第 2 遮光層の上部に隔壁を形成し、

前記第 1 遮光層を、少なくとも前記半導体膜に対向する位置に形成し、

前記第 2 遮光膜を、前記入射する光を吸収する材料により形成することを特徴とするエレクトロルミネッセンスパネルの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エレクトロルミネッセンスパネルの製造方法及びエレクトロルミネッセンスパネルに関する。

【背景技術】

【0002】

有機エレクトロルミネッセンス素子はアノードとカソードとの間に有機化合物層が介在した積層構造を為しており、アノードとカソードの間に順バイアス電圧が印加されると、有機化合物層内で電子と正孔が再結合引き起こして有機化合物層が発光する。それぞれ赤、緑、青に発光する複数の有機エレクトロルミネッセンス素子をサブピクセルとして基板上にマトリクス状に配列し、画像表示を行うエレクトロルミネッセンスディスプレイパネルが実現化されている。

【0003】

アクティブ駆動の場合、画素トランジスタを基板上に形成した後、画素トランジスタを覆う保護絶縁膜を形成し、保護絶縁膜の上に画素電極を形成した後に画素電極上に有機化合物層を形成する構造が知られている（例えば、特許文献 1 参照）。

【特許文献 1】特開 2007 - 234391 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、図 17 に示すように、製造プロセスの簡略化のために、基板上に画素トランジスタ 121 と画素電極 120 a とを形成し、画素トランジスタ 121 及び画素電極 120 a を覆う保護絶縁膜 132 に画素電極 120 a を露出させる露出孔 133 を形成し、画

10

20

30

40

50

素電極 120 a 上に有機化合物層 120 b を形成する構造が検討されている。

【0005】

しかし、保護絶縁膜 132 は光を透過させるため、この構造では、図 17 に示すように、有機化合物層 120 b から側方に放出される光や絶縁基板 102 で反射した光が保護絶縁膜 132 に入射し、隔壁 106 を通過して対向電極 120 d で反射されて画素トランジスタ 121 に到達することが考えられる。このような場合、画素トランジスタ 121 に光劣化を引き起こすなどの不都合が考えられる。

【0006】

本発明の課題は、有機エレクトロルミネッセンス素子から放射される光により画素トランジスタが劣化することを防止することである。

【課題を解決するための手段】

【0007】

請求項 1 に記載の発明は、エレクトロルミネッセンスパネルにおいて、
透明な基板と、

前記基板の一面上に設けられた画素電極と、

前記基板の前記一面上に、同じ金属層により同じ層に形成されたゲート電極及び該ゲート電極と離間して形成された第 1 遮光層と、前記基板の前記一面上に形成されて前記ゲート電極を覆うゲート絶縁膜と、前記ゲート絶縁膜の上部に形成された半導体膜と、を有して、前記画素電極に接続され、前記第 1 遮光層が少なくとも前記半導体膜に対向する位置に設けられた画素トランジスタと、

前記画素電極の上部に形成された、発光層を含む有機化合物層と、

前記有機化合物層の上部に形成された対向電極と、

前記画素トランジスタを覆う保護絶縁膜と、

前記保護絶縁膜上の前記画素トランジスタに対応する領域に設けられた第 2 遮光層と、

前記保護絶縁膜及び前記第 2 遮光層の上部に設けられた隔壁と、

を備え、

前記第 2 遮光膜は、該遮光膜の前記画素トランジスタ側の面に入射する前記発光層から放射される光の一部を吸収する材料を含んでいることを特徴とする。

【0008】

前記画素トランジスタは半導体膜、ゲート電極、ソース電極及びドレイン電極を有し、前記ソース電極及び前記ドレイン電極が配列する方向における前記半導体膜の幅が前記ゲート電極の幅よりも長く、前記ソース電極及び前記ドレイン電極が配列する方向における前記遮光層の幅が前記ゲート電極の幅よりも長いことを特徴とする。

【0009】

前記遮光層は黒色顔料を分散させた樹脂材料を含んでいてもよい。

【0010】

前記遮光層は絶縁性であってもよい。

【0012】

請求項 5 に記載の発明は、エレクトロルミネッセンスパネルの製造方法において、

画素電極と、対向電極と、前記画素電極と前記対向電極との間に介在する発光層を含む有機化合物層と、前記画素電極に接続された画素トランジスタと、を有する基板を備えたエレクトロルミネッセンスパネルの製造方法であって、

前記基板の一面上に、同じ金属層により同じ層に、前記画素トランジスタのゲート電極及び該ゲート電極と離間した第 1 遮光層を形成し、

前記基板の前記一面上に、前記ゲート電極を覆う前記画素トランジスタのゲート絶縁膜を形成し、

前記ゲート絶縁膜の上部に前記画素トランジスタの半導体膜を形成し、

前記基板の前記一面上に、前記画素トランジスタを覆う保護絶縁膜を形成し、

前記保護絶縁膜上の前記画素トランジスタに対応する領域に、前記画素トランジスタ側の面に前記発光層から放射される光の一部が入射するように第 2 遮光層を形成し、

10

20

30

40

50

前記保護絶縁膜及び前記第2遮光層の上部に隔壁を形成し、
 前記第1遮光層を、少なくとも前記半導体膜に対向する位置に形成し、
 前記第2遮光膜を、前記入射する光を吸収する材料により形成することを特徴とする。

【発明の効果】

【0015】

本発明によれば、有機エレクトロルミネッセンス素子から放射される光により画素トランジスタが劣化することを防止することができる。

【発明を実施するための最良の形態】

【0016】

以下に、本発明を実施するための最良の形態について図面を用いて説明する。但し、以下に述べる実施形態には、本発明を実施するために技術的に好ましい種々の限定が付されているが、発明の範囲を以下の実施形態及び図示例に限定するものではない。また、以下の説明において、エレクトロルミネッセンス (Electro Luminescence) という用語をELと略称する。

【0017】

図1は、本発明の実施形態に係るELディスプレイパネル10における1つのサブピクセルの回路図であり、図2は1つのサブピクセルの平面図であり、図3は図2のIII-III矢視断面図である。このELディスプレイパネル10においては、赤、青及び緑のサブピクセルによって1ドットの画素が構成され、このような画素がマトリクス状に配列されている。水平方向の配列に着目すると赤のサブピクセル、青のサブピクセル、緑のサブピクセルの順に繰り返し配列され、垂直方向の配列に着目すると同じ色が一列に配列されている。

【0018】

このELディスプレイパネル10においては、サブピクセルに各種の信号を出力するために、複数の走査線25、信号線24及び供給線26が設けられている。走査線25及び供給線26と、信号線24とは互いに直行する方向に延在している。

【0019】

サブピクセルは、2つのnチャンネル型トランジスタ21、22と、キャパシタ27と、有機EL素子20とを有する。2つのnチャンネル型トランジスタ21、22及びキャパシタ27は、走査線25、信号線24及び供給線26の入力信号に応じて有機EL素子20に電圧を印加する。

【0020】

図2、図3に示すように、透明な絶縁基板2の上にトランジスタ21、22のゲート電極21G、22Gが設けられるとともに、キャパシタ27の一方の電極27a、信号線24が設けられ、これらが共通のゲート絶縁膜31によって被覆されている。なお、図2に示すように、電極27aとゲート電極21とは一体に形成されている。

【0021】

ゲート絶縁膜31の上には、図3に示すように、トランジスタ21、22の半導体膜21a、22a、チャンネル保護膜21b、22b、不純物半導体膜21c、21d、22c、22d、ソース電極21S、22S及びドレイン電極21D、22D、走査線25及び供給線26が設けられている。なお、図2に示すように、ドレイン電極21Dは供給線26と一体に形成されており、ソース電極22Sはコンタクトホール28aによりゲート電極21G及び電極27aと導通されており、信号線24はコンタクトホール28bによりドレイン電極22Dと導通されており、走査線25はコンタクトホール28cによりゲート電極22と導通されている。

【0022】

また、ゲート絶縁膜31の上には、サブピクセル電極20a(画素電極)及びキャパシタ27の他方の電極27bがマトリクス状に配列されている。なお、図2に示すように、サブピクセル電極20aと電極27bとは一体に形成されている。

これらサブピクセル電極20a及び電極27bは、気相成長法によってゲート絶縁膜3

10

20

30

40

50

1 上に成膜された導電性膜（例えば、錫ドープ酸化インジウム（ITO）、亜鉛ドープ酸化インジウム、酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）又はカドミウム - 錫酸化物（CTO））をフォトリソグラフィ法及びエッチング法を用いてパターンングすることによって形成されたものである。サブピクセル電極 20a はトランジスタ 21 のソース電極 21S の一部と重なるように形成され、ソース電極 21S と導通している。

【0023】

トランジスタ 21, 22 のソース電極 21S, 22S 及びドレイン電極 21D, 22D、キャパシタ 27 の他方の電極 27b、走査線 25 及び供給線 26、サブピクセル電極 20a は共通の保護絶縁膜 32 によって被覆されている。保護絶縁膜 32 のサブピクセル電極 20a の部分にはサブピクセル電極 20a を露出させる露出孔 33 が形成されている。露出孔 33 が形成されることにより保護絶縁膜 32 はサブピクセル電極 20a の間を縫うように網目状に形成されるとともにサブピクセル電極 20a の一部外縁部に重なり、サブピクセル電極 20a を囲繞している。露出孔 33 内に後述する有機 EL 層 20b が形成される。

なお、絶縁基板 2 から保護絶縁膜 32 までの積層構造がトランジスタアレイパネル 50 である。

【0024】

保護絶縁膜 32 上には、図 2、図 3 に示すように、トランジスタ 21, 22 と対応する位置に、有機 EL 素子 20 から放出される光を反射しない遮光層 8 が設けられている。遮光層 8 としては、有機 EL 素子 20 から放出される光を吸収する材料を用いることができ、例えば、TFT-LCD でブラックマトリックス（BM）として汎用されている樹脂 BM を使用することができる。汎用型樹脂 BM の多くはネガ型の感光性樹脂の中にカーボンブラックやチタンブラックなどの黒色顔料を分散させたものである。

【0025】

あるいは、遮光層 8 として、有機 EL 素子 20 から放射される光を反射する反射膜を設けてもよい。反射膜としては、例えば酸化クロム III（ Cr_2O_3 ）等の金属を PVD 等により成膜した金属薄膜等を用いることができる。

【0026】

また、保護絶縁膜 32 及び遮光層 8 の上部には、トランジスタ 21, 22 及び信号線 24 と対応する位置に、隔壁 6 が形成されている。隔壁 6 は、例えばポリイミド等の樹脂により形成されたものであり、トランジスタ 21, 22 の各電極、走査線 25、信号線 24、供給線 26 よりも十分に厚い。

【0027】

サブピクセル電極 20a 上には正孔注入層 20e、発光層 20f が順に積層されて有機 EL 層 20b（有機化合物層）が形成されている。正孔注入層 20e は、導電性高分子である PEDOT 及びドパントである PSS からなり、発光層 20f は、ポリフェニレンビニレン系発光材料やポリフルオレン系発光材料等の共役ポリマーからなる。なお、有機 EL 層 20b は発光層の上にさらに電子輸送層を設けても良い。また、有機 EL 層 20b はサブピクセル電極 20a の上に形成された発光層、電子輸送層からなる二層構造であっても良いし、担体輸送層と発光層との組合せは任意に設定できる。また、これらの層構造において適切な層間に担体輸送を制限するインタレイヤ層が介在した積層構造であっても良いし、その他の積層構造であっても良い。

【0028】

正孔注入層 20e 及び発光層 20f は、湿式塗布法（例えば、インクジェット法）によって成膜される。この場合、正孔注入層 20e となる PEDOT 及び PSS を含有する有機化合物含有液をサブピクセル電極 20a に塗布して成膜し、その後、発光層 20f となる共役ポリマー発光材料を含有する有機化合物含有液を塗布して成膜するが、厚膜の隔壁 6 が設けられているので、隣り合うサブピクセル電極 20a に塗布された有機化合物含有液が隔壁 6 を越えて混ざり合うことを防止することができる。

10

20

30

40

50

【 0 0 2 9 】

なお、サブピクセルが赤の場合には発光層 2 0 f が赤色に発光し、サブピクセルが緑の場合には発光層 2 0 f が緑色に発光し、サブピクセルが青の場合には発光層 2 0 f が青色に発光するように、それぞれの材料を設定する。

【 0 0 3 0 】

発光層 2 0 f 上には、有機 E L 素子 2 0 のカソードを構成する電子注入層 2 0 c が成膜されている。電子注入層 2 0 c は、全てのサブピクセルに共通して形成される共通電極である。電子注入層 2 0 c は、サブピクセル電極 2 0 a よりも仕事関数の低い材料で形成されており、例えば、インジウム、マグネシウム、カルシウム、リチウム、バリウム、希土類金属の少なくとも一種を含む単体又は合金より 1 ~ 1 0 n m の厚さに形成されている。あるいは、電子注入層 2 0 c は、上記各種材料の層が積層された積層構造となっても良い。

10

【 0 0 3 1 】

電子注入層 2 0 c、隔壁 6 及び遮光層 8 の上部には、例えばアルミニウム、クロム、銀やパラジウム銀系の合金等の導電性材料を気相成長法によって 1 0 0 n m 以上成膜することによって対向電極 2 0 d が形成されている。

サブピクセル電極 2 0 a、有機 E L 層 2 0 b、電子注入層 2 0 c、対向電極 2 0 d の順に積層されたものが有機 E L 素子 2 0 である。

【 0 0 3 2 】

なお、図示しないが、対向電極 2 0 d の上には、封止層が堆積されており、封止層は表示部 3 全体を被覆するように形成されている。つまり、封止層は、複数の有機 E L 素子 1 0 全体を被覆するように形成されている。封止層は、絶縁性を有し、例えば、エポキシ樹脂、アクリル樹脂等の熱硬化性樹脂、熱可塑性樹脂又は光硬化性樹脂等からなり、これらの樹脂にシリカ充填材等を加えたものでもよい。封止層は有機 E L 素子 2 0 が外気に露出されることを防ぐ役割を果たす。

20

【 0 0 3 3 】

次に、E L ディスプレイパネル 1 0 を製造する製造工程について説明する。まず、図 4 ~ 図 1 3 を用いてトランジスタアレイパネル 5 0 の製造工程について説明する。なお、図 4 ~ 図 1 3 において、(a) は図 3 と同じ断面の図であり、(b) はコンタクトホール 2 8 a における断面図である。

30

【 0 0 3 4 】

まず、図 4 に示すように、絶縁基板 2 の上部にべた一面にゲート金属 3 5 を成膜し、パターンニングすることで、ゲート 2 1 G、2 2 G 及び電極 2 7 a、信号線 2 4 を形成する。次に、図 5 に示すように、これらを被覆するゲート絶縁膜 3 1、半導体膜 2 1 a、2 2 a となるアモルファスシリコン又はポリシリコンからなる半導体層 3 6、及び、半導体層 3 6 の上に窒化シリコン又は酸化シリコンの層 3 7 をべた一面に形成する。次に、図 6 に示すように、窒化シリコン又は酸化シリコンの層 3 7 をパターンニングすることでチャネル保護膜 2 1 b、2 2 b を形成する。

【 0 0 3 5 】

次に、図 7 に示すように、不純物半導体膜 2 1 c、2 1 d、2 2 c、2 2 d となる n 型の不純物イオンを含むアモルファスシリコンからなる層 (n⁺シリコン層 3 8) をべた一面に形成する。次に、図 8 に示すように、コンタクトホール 2 8 a、2 8 b、2 8 c 及び露出孔 3 3 が形成される位置のゲート絶縁膜 3 1、半導体層、及び n⁺シリコン層にゲート金属が露出するように孔を形成する。

40

【 0 0 3 6 】

次に、ソース・ドレイン金属 3 9 をべた一面にする。このとき、ゲート絶縁膜 3 1、半導体層 3 6、及び n⁺シリコン層 3 8 に形成された孔の部分でゲート金属 3 5 とソース・ドレイン金属 3 9 とが接合され導通し、コンタクトホール 2 8 a、2 8 b、2 8 c が形成される。

【 0 0 3 7 】

50

次に、図 9 に示すように、ソース・ドレイン金属 3 9 をパターニングすることでソース電極 2 1 S , 2 2 S 及びドレイン電極 2 1 D , 2 2 D、走査線 2 5 及び供給線 2 6 を形成する。

次に、図 1 0 に示すように、気相成長法によって導電性膜を成膜し、パターニングすることでサブピクセル電極 2 0 a 及びキャパシタ 2 7 の他方の電極 2 7 b を形成する。

【 0 0 3 8 】

次に、図 1 1 に示すように、トランジスタ 2 1 , 2 2 のソース電極 2 1 S , 2 2 S 及びドレイン電極 2 1 D , 2 2 D、キャパシタ 2 7 の他方の電極 2 7 b、走査線 2 5 及び供給線 2 6、及びサブピクセル電極 2 0 a を覆う保護絶縁膜 3 2 をべた一面に形成し、サブピクセル電極 2 0 a の部分に露出孔 3 3 を形成する。

10

次に、図 1 2 に示すように、保護絶縁膜 3 2 の上部であってトランジスタ 2 1 , 2 2 と対応する位置に、遮光層 8 を形成する。その後、保護絶縁膜 3 2 及び遮光層 8 の上部にポリイミド等の樹脂をべた一面に塗布し、図 1 3 に示すように、トランジスタ 2 1 , 2 2 及び信号線 2 4 と対応する位置の上部に残すようにパターニングすることで隔壁 6 を網目状に形成する。以上により、トランジスタアレイパネル 5 0 が形成される。

【 0 0 3 9 】

次に、トランジスタアレイパネル 5 0 上へ有機 E L 素子 2 0 を形成し、E L ディスプレイパネル 1 0 を製造する製造工程について説明する。

【 0 0 4 0 】

まず、トランジスタアレイパネル 5 0 を洗浄する。次に、サブピクセル電極 2 0 a の表面を、有機 E L 層 2 0 b の形成に使用する有機化合物含有液に対して親液化させる。例えば有機化合物含有液に親水性の溶剤を用いる場合には、酸素プラズマ処理や UV オゾン処理等を施すことにより親水化させる。

20

次に、親水性の溶剤に対して溶解性を示し且つ疎水性の溶剤に対して難溶性又は不溶性である正孔注入材料（例えば導電性高分子である P E D O T 及びドーパントとなる P S S）を水に溶解した有機化合物含有液をサブピクセル電極 2 0 a に塗布する。塗布方法としては、インクジェット法（液滴吐出法）、その他の印刷方法を用いても良いし、ディップコート法、スピンコート法といったコーティング法を用いても良い。サブピクセル電極 2 0 a ごとに独立して正孔注入層 2 0 e を成膜するためには、インクジェット法等の印刷方法が好ましい。

30

【 0 0 4 1 】

このように湿式塗布法により正孔注入層 2 0 e を形成した場合、厚膜の隔壁 6 が設けられているから、隣り合うサブピクセル電極 2 0 a に塗布された有機化合物含有液が隔壁 6 を越えて混ざり合わない。そのため、サブピクセル電極 2 0 a ごとに独立して正孔注入層 2 0 e を形成することができる。

【 0 0 4 2 】

正孔注入層 2 0 e を形成した後、正孔注入層 2 0 e を大気に曝露した状態で、ホットプレートを用いてトランジスタアレイパネル 5 0 を 1 6 0 ~ 2 0 0 の温度で乾燥させ、残留溶媒の除去を行う。

【 0 0 4 3 】

40

次に、発光色が赤、緑、青の共役ポリマー発光材料をそれぞれ疎水性の有機溶剤（例えば、テトラリン、テトラメチルベンゼン、メシチレン）に溶かし、赤、緑、青それぞれの有機化合物含有液を準備する。そして、赤のサブピクセルの正孔注入層 2 0 e 上には赤の有機化合物含有液を塗布し、緑のサブピクセルの正孔注入層 2 0 e 上には緑の有機化合物含有液を塗布し、青のサブピクセルの正孔注入層 2 0 e 上には青の有機化合物含有液を塗布する。これにより、正孔注入層 2 0 e 上に発光層 2 0 f を成膜する。塗布方法としてはインクジェット法（液滴吐出法）、その他の印刷方法を用いて、色ごとに塗り分けを行う。

【 0 0 4 4 】

このように湿式塗布法により正孔注入層 2 0 e 及び発光層 2 0 f を形成した場合、厚膜

50

の隔壁 6 が設けられているから、隣り合うサブピクセルに塗布された有機化合物含有液が隔壁 6 を越えて混ざり合わない。そのため、サブピクセルごとに独立して発光層 20 f を形成することができる。

【0045】

次に、不活性ガス雰囲気（例えば、窒素ガス雰囲気）下でホットプレートによってトランジスタアレイパネル 50 を乾燥させ、残留溶媒の除去を行う。なお、真空中でシーズヒータによる乾燥を行っても良い。

【0046】

次に、気相成長法により電子注入層 20 c を成膜する。具体的には、真空蒸着法によって Ca 又は Ba の薄膜を成膜する。次に、気相成長法により対向電極 20 d を電子注入層 20 c、保護絶縁膜 32、隔壁 6 及び遮光層 8 の上部に成膜する。

以上により、トランジスタアレイパネル 50 上に有機 EL 素子 20 が形成される。

【0047】

最後に、例えば、エポキシ樹脂、アクリル樹脂等の熱硬化性樹脂、熱可塑性樹脂又は光硬化性樹脂等を対向電極 20 d の上部に塗布し、硬化させて封止層を形成する。

以上により、ELディスプレイパネル 10 が完成する。

【0048】

本実施形態によれば、保護絶縁膜 32 を介してトランジスタ 21、22 の上部に遮光層 8 が設けられているため、有機 EL 素子 20 から保護絶縁膜 32 に入射した光や、さらに隔壁 6 を通過して対向電極 20 d との界面で反射された光が遮光層 8 により吸収されるため、トランジスタ 21、22 に到達することを防止することができる。

【0049】

なお、本発明は、上記実施の形態に限定されることなく、本発明の趣旨を逸脱しない範囲において、種々の改良並びに設計の変更を行ってもよい。

【0050】

例えば、プリンタヘッドの露光装置にも応用することができる。

【0051】

<変形例 1>

例えば、図 14 に示すように、絶縁性を有し、かつ、有機 EL 素子 20 から放出される光を吸収または反射する材料からなる遮光層 11 をトランジスタ 21、22 を覆うように設けてもよい。遮光層 11 としては、例えばネガ型の感光性樹脂の中にカーボンブラックやチタンブラックなどの黒色顔料を分散させた汎用型樹脂 BM を用いることができる。この場合、上記のトランジスタアレイパネル 50 の製造工程において、サブピクセル電極 20 a 及びキャパシタ 27 の他方の電極 27 b を形成した後、遮光層 11 を形成してから、保護絶縁膜 32 を形成する。

図 14 の場合においても、有機 EL 素子 20 から放射された光が遮光層 11 で吸収または反射されるため、トランジスタ 21、22 に到達することを防止することができる。

【0052】

<変形例 2>

あるいは、図 15 に示すように、基板 2 の上面であって、トランジスタ 21、22 が形成される部分に、絶縁性を有し、かつ、有機 EL 素子 20 から放出される光を吸収または反射する材料からなる遮光層 12 を設けてもよい。遮光層 12 としては、例えばネガ型の感光性樹脂の中にカーボンブラックやチタンブラックなどの黒色顔料を分散させた汎用型樹脂 BM を用いることができる。この場合、上記のトランジスタアレイパネル 50 の製造工程において、絶縁基板 2 の上面に遮光層 12 を形成した後、ゲート金属 35 を成膜し、パターンニングする。

図 15 の場合においても、有機 EL 素子 20 から放射され絶縁基板 2 の内部で反射された光が遮光層 12 で吸収または反射されるため、トランジスタ 21、22 に到達することを防止することができる。

【0053】

10

20

30

40

50

< 変形例 3 >

あるいは、図 1 6 に示すように、ゲート金属 3 5 をパターンニングすることで、ゲート電極 2 1 G , 2 2 G や信号線 2 4 の近傍に、ゲート電極 2 1 G , 2 2 G や信号線 2 4 とは絶縁された遮光層 1 3 を形成してもよい。図 1 6 の場合においても、有機 E L 素子 2 0 から放射され絶縁基板 2 の内部で反射された光が遮光層 1 3 で吸収または反射されるため、トランジスタ 2 1 , 2 2 に到達することを防止することができる。

【 0 0 5 4 】

なお、本発明は、上記実施の形態と変形例 2 , 3 のいずれか 1 つとの組み合わせ、または変形例 1 と変形例 2 , 3 のいずれか 1 つとの組み合わせにより、有機 E L 素子 2 0 から放射された光が遮光層 1 1 で吸収または反射され、トランジスタ 2 1 , 2 2 に到達することを防止できるとともに、絶縁基板 2 の内部で反射された光も遮光層 1 2 で吸収または反射されることでトランジスタ 2 1 , 2 2 に到達することを防止することができるという、二重の効果を得ることができる。

【 図面の簡単な説明 】

【 0 0 5 5 】

【 図 1 】 本発明の実施形態に係る E L ディスプレイパネル 1 0 における 1 つのサブピクセルの回路図である。

【 図 2 】 E L ディスプレイパネル 1 0 の 1 つのサブピクセルの平面図である。

【 図 3 】 図 2 の III - III 矢視断面図である。

【 図 4 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 5 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 6 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 7 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 8 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 9 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 1 0 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 1 1 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 1 2 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 1 3 】 (a) は図 3 と同じ断面における、(b) はコンタクトホール 2 8 a における、E L ディスプレイパネル 1 0 を製造する製造工程について説明するための断面図である。

【 図 1 4 】 本発明の第 1 の変形例に係る E L ディスプレイパネル 1 0 を示す断面図である。

【 図 1 5 】 本発明の第 2 の変形例に係る E L ディスプレイパネル 1 0 を示す断面図である。

【 図 1 6 】 本発明の第 3 の変形例に係る E L ディスプレイパネル 1 0 を示す断面図である。

【 図 1 7 】 従来 of E L ディスプレイパネル 1 1 0 を示す断面図である。

10

20

30

40

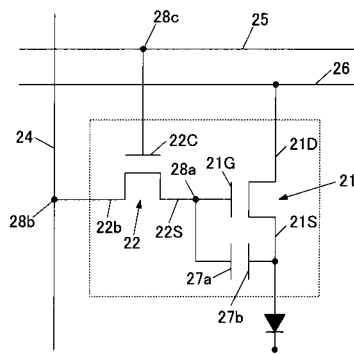
50

【符号の説明】

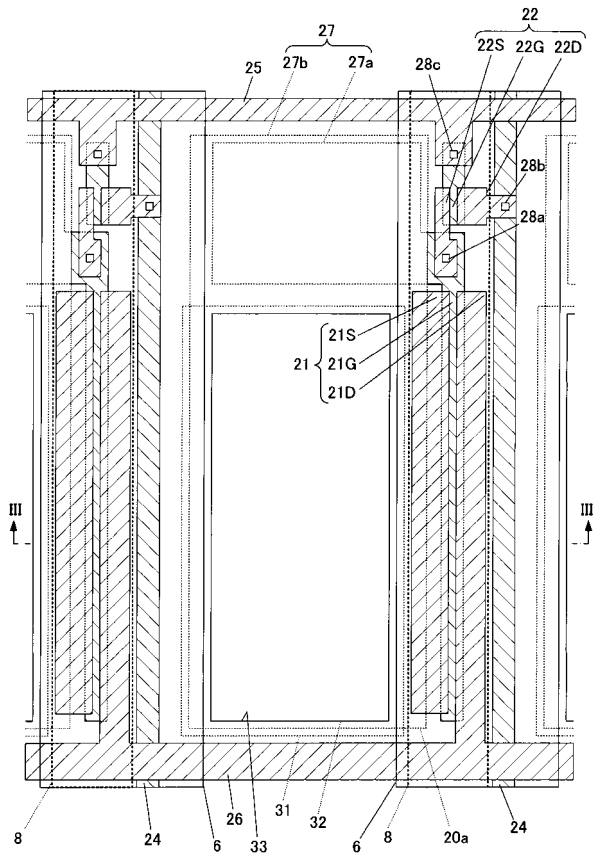
【 0 0 5 6 】

- 2 基板
- 6 隔壁
- 7 封止層
- 8, 11, 12, 13 遮光層
- 10 ELディスプレイパネル
- 20 エレクトロルミネッセンス素子
- 21, 22 画素トランジスタ
- 21G, 22G ゲート電極
- 20a 画素電極
- 32 保護絶縁膜
- 33 露出孔
- 20b 有機化合物層
- 20d 対向電極

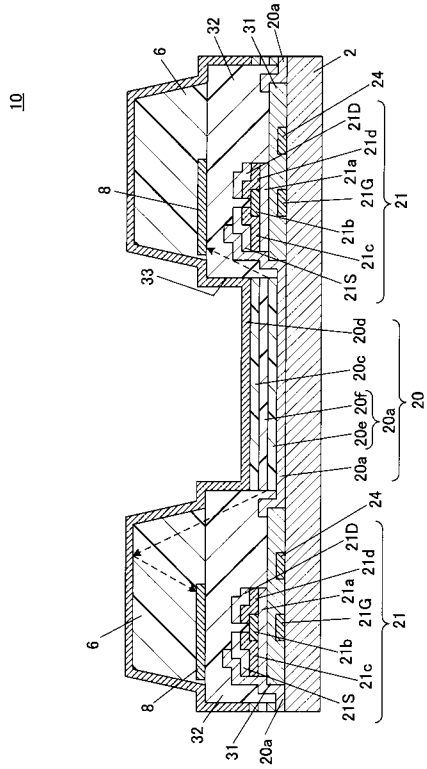
【図1】



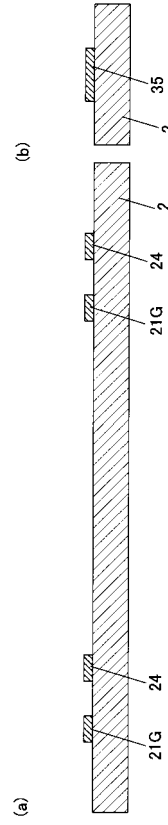
【図2】



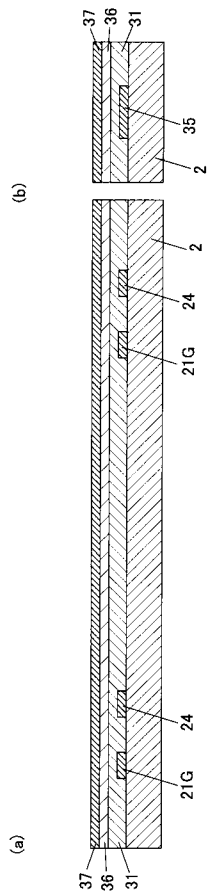
【 図 3 】



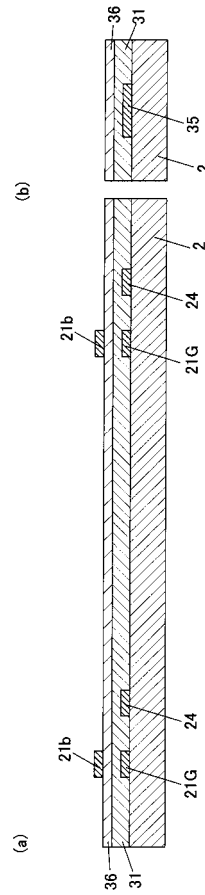
【 図 4 】



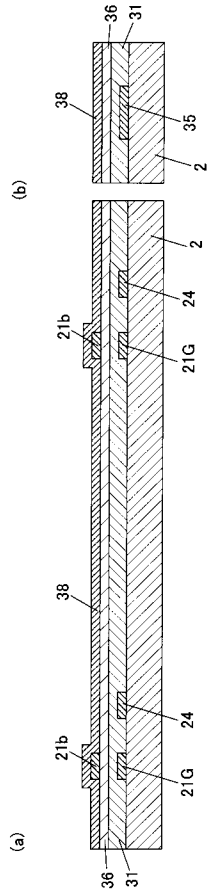
【 図 5 】



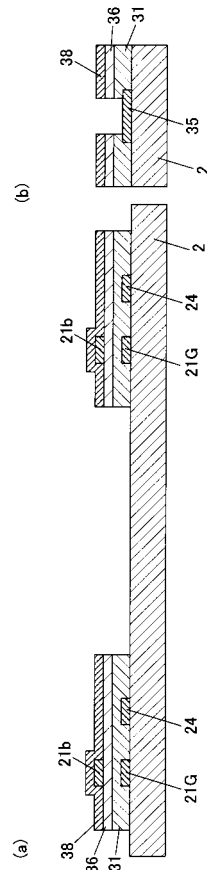
【 図 6 】



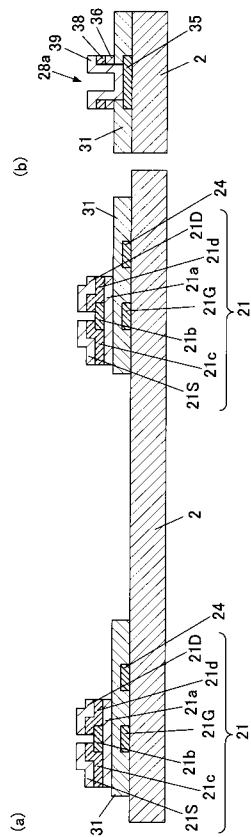
【 図 7 】



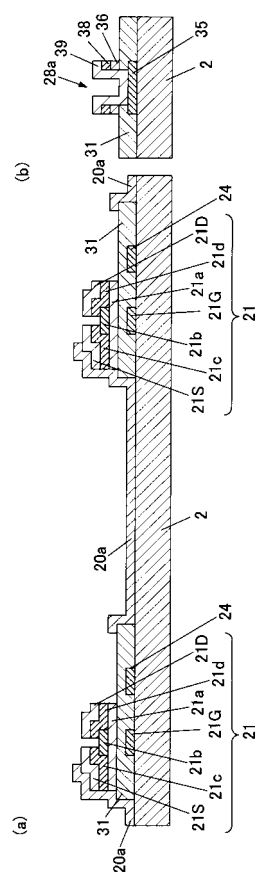
【 図 8 】



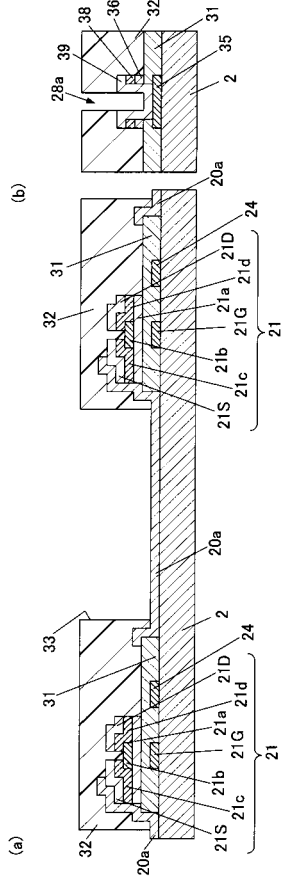
【 図 9 】



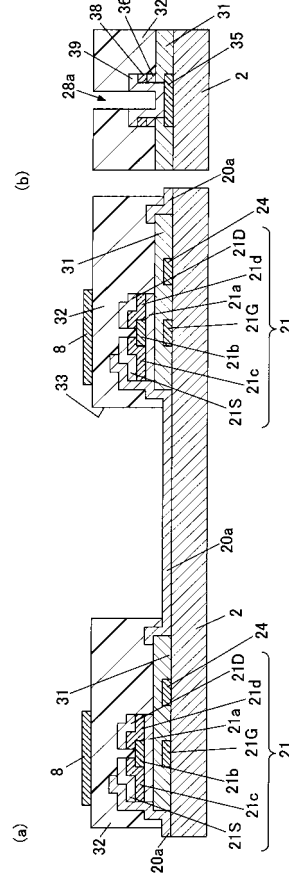
【 図 10 】



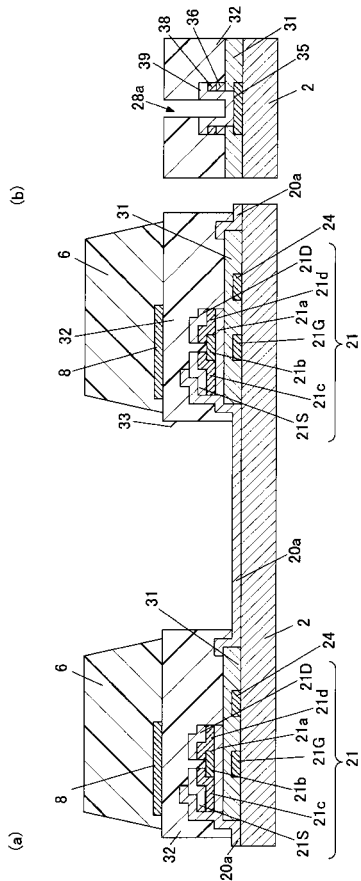
【 図 1 1 】



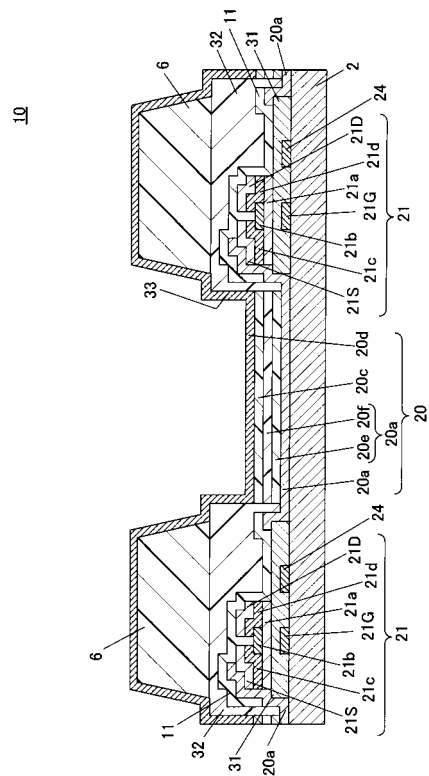
【 図 1 2 】



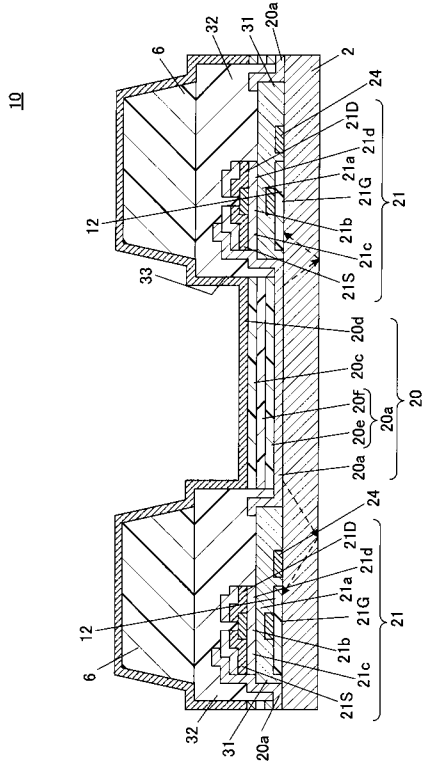
【 図 1 3 】



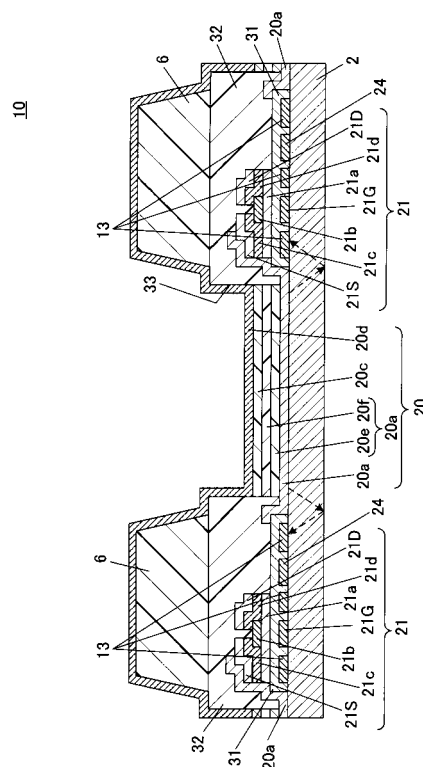
【 図 1 4 】



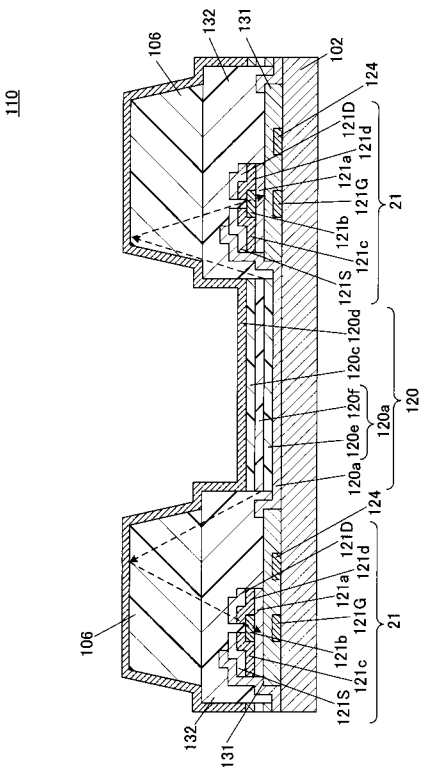
【 図 15 】



【 図 16 】



【 図 17 】



フロントページの続き

(72)発明者 森本 和紀

東京都八王子市石川町2951番地5 カシオ計算機株式会社 八王子技術センター内

(72)発明者 水谷 康司

東京都八王子市石川町2951番地5 カシオ計算機株式会社 八王子技術センター内

審査官 素川 慎司

(56)参考文献 特開2007-234391(JP,A)

特開2003-249376(JP,A)

特開2001-109404(JP,A)

特開2001-125510(JP,A)

特開2002-132186(JP,A)

特開2005-108736(JP,A)

特開2007-114726(JP,A)

特開2005-005252(JP,A)

特開2007-213026(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05B 33/02

H01L 51/50

H05B 33/10

H05B 33/12

H05B 33/22