

①9 RÉPUBLIQUE FRANÇAISE
—
**INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE**
—
COURBEVOIE
—

①1 N° de publication : **3 132 380**
(à n'utiliser que pour les
commandes de reproduction)

②1 N° d'enregistrement national : **22 00849**

⑤1 Int Cl⁸ : **H 01 L 21/02 (2022.01)**

⑫

BREVET D'INVENTION

B1

⑤4 Procédé de fabrication d'une structure de type double semi-conducteur sur isolant.

②2 Date de dépôt : 31.01.22.

③0 Priorité :

④3 Date de mise à la disposition du public
de la demande : 04.08.23 Bulletin 23/31.

④5 Date de la mise à disposition du public du
brevet d'invention : 29.11.24 Bulletin 24/48.

⑤6 Liste des documents cités dans le rapport de
recherche :

Se reporter à la fin du présent fascicule

⑥0 Références à d'autres documents nationaux
apparentés :

○ Demande(s) d'extension :

⑦1 Demandeur(s) : *SOITEC SOCIETE ANONYME A
CONSEIL D'ADMINISTRATION — FR.*

⑦2 Inventeur(s) : *DURET Carine, ECARNOT Ludovic et
PORTA Charlene.*

⑦3 Titulaire(s) : *SOITEC SOCIETE ANONYME A
CONSEIL D'ADMINISTRATION.*

⑦4 Mandataire(s) : *REGIMBEAU.*

FR 3 132 380 - B1



Description

Titre de l'invention : Procédé de fabrication d'une structure de type double semi-conducteur sur isolant

Domaine technique

[0001] L'invention concerne un procédé de fabrication d'une structure de type double semi-conducteur sur isolant.

ETAT DE LA TECHNIQUE

[0002] Les structures de type semi-conducteur sur isolant sont des structures multicouches comprenant un substrat support qui est généralement en un matériau semi-conducteur tel que du silicium, une couche électriquement isolante agencée sur le substrat support, qui est généralement une couche d'oxyde telle qu'une couche d'oxyde de silicium, et une couche semi-conductrice agencée sur la couche isolante, qui est généralement une couche de silicium. De telles structures sont dites structures « Semiconductor on Insulator » en anglais, en particulier « Silicon on Insulator » (SOI) lorsque le matériau semi-conducteur est du silicium. La couche d'oxyde se trouve entre le substrat et la couche semi-conductrice. La couche d'oxyde est alors dite « enterrée », et est appelée « BOX » pour « Buried Oxide » en anglais. Dans la suite du texte, on emploiera le terme « SOI » pour désigner d'une manière générale les structures de type semi-conducteur sur isolant.

[0003] Outre les structures SOI comprenant une couche de BOX et une couche semi-conductrice agencée sur la couche de BOX, des structures « double SOI » ont été réalisées. Les structures « double SOI » comprennent un substrat support (« handle substrate » en anglais), une première couche d'oxyde ou couche d'oxyde enterrée inférieure agencée sur le substrat support, une première couche semi-conductrice ou couche semi-conductrice inférieure agencée sur la première couche d'oxyde, une seconde couche d'oxyde ou couche d'oxyde enterrée supérieure agencée sur la première couche semi-conductrice et une seconde couche semi-conductrice ou couche semi-conductrice supérieure agencée sur la seconde couche d'oxyde. Dans cette structure de double SOI, la première couche d'oxyde et la première couche semi-conductrice constituent le premier SOI, agencé dans une partie inférieure de la structure, tandis que la seconde couche d'oxyde et la seconde couche semi-conductrice constituent le second SOI, agencé dans une partie supérieure de la structure.

[0004] Un procédé connu pour la fabrication d'une structure SOI est le procédé dit Smart Cut™. Le procédé Smart Cut™ comprend l'implantation d'espèces atomiques, telles que de l'hydrogène (H) et/ou de l'hélium (He), afin de créer une zone de fragilisation au sein d'un substrat donneur, le collage du substrat donneur sur le substrat receveur

par l'intermédiaire d'une couche électriquement isolante puis le détachement du substrat donneur au niveau de la zone de fragilisation de sorte à transférer une couche mince du substrat donneur sur le substrat receveur. Le substrat donneur et le substrat receveur se présentent de préférence sous la forme de plaques de 300 mm de diamètre d'un matériau semi-conducteur. La couche électriquement isolante peut être formée sur le substrat donneur ou sur le substrat receveur.

[0005] Une solution proposée pour l'obtention d'un double SOI est de mettre en œuvre deux procédés Smart Cut™ successifs. Lors du deuxième procédé Smart Cut™, le SOI obtenu suite au premier procédé Smart Cut™ est utilisé en guise de second substrat receveur sur lequel on colle un second substrat donneur par l'intermédiaire d'une deuxième couche électriquement isolante.

[0006] L'efficacité du collage lors du second procédé Smart Cut™ est conditionnée par la qualité de la surface du premier SOI servant de substrat receveur. En particulier, elle dépend de la rugosité et de la défektivité de ladite surface après le détachement du premier substrat donneur le long de la zone de fragilisation lors du premier procédé Smart Cut™. En effet, lors du collage au cours du second procédé Smart Cut™, défauts et autres irrégularités de surface induisent la formation de trous entre le substrat receveur et le second substrat donneur au sein du double SOI final. Lesdits trous nuisent le plus souvent aux performances électriques de la structure et à la tenue mécanique de l'assemblage.

[0007] Des traitements de surface peuvent être mis en œuvre afin de diminuer la rugosité et la défektivité de la surface du premier SOI suite au détachement du premier substrat donneur.

[0008] Parmi les traitements de surface usuellement utilisés, on trouve des traitements thermiques comme le recuit thermique rapide ou le recuit en four. Il est également possible de mettre en œuvre un polissage mécano-chimique. Enfin, des traitements chimiques induisant séquentiellement l'oxydation puis la désoxydation de la surface d'intérêt peuvent être appliqués.

[0009] Toutefois, l'application de ces techniques ne permet pas d'atteindre une qualité de surface suffisante pour permettre un collage de bonne qualité d'un second substrat donneur sur ladite surface au cours d'une nouvelle étape de transfert de couche.

BREVE DESCRIPTION DE L'INVENTION

[0010] Un but de l'invention est de proposer un procédé de fabrication d'une structure de type double semi-conducteur sur isolant qui garantit un bon collage du substrat donneur de la deuxième couche semi-conductrice sur un substrat receveur issu d'un premier procédé Smart Cut™.

[0011] A cet effet, l'invention propose un procédé de fabrication d'une structure de type double semi-conducteur sur isolant comportant les étapes suivantes :

- [0012] - fourniture d'un premier substrat donneur et d'un substrat support,
- [0013] - formation d'une zone de fragilisation dans ledit premier substrat donneur de sorte à délimiter une première couche semi-conductrice à transférer,
- [0014] - collage du premier substrat donneur sur le substrat support, une première couche électriquement isolante étant à l'interface entre le substrat support et le premier substrat donneur, et détachement du premier substrat donneur au niveau de la zone de fragilisation, de sorte à obtenir une structure de type semi-conducteur sur isolant comprenant, de la face arrière vers la face avant, le substrat support, la première couche électriquement isolante et la première couche semi-conductrice transférée,
- [0015] - traitement de la surface libre de la première couche semi-conductrice transférée,
- [0016] - fourniture d'un second substrat donneur d'une deuxième couche semi-conductrice à transférer,
- [0017] - transfert de ladite deuxième couche semi-conductrice sur la face avant de la structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante étant à l'interface entre la première couche semi-conductrice transférée et le second substrat donneur, dans lequel le traitement de la surface de la première couche semi-conductrice transférée comprend les étapes successives suivantes :
 - [0018] E1 : un recuit thermique rapide,
 - [0019] E2 : une séquence incluant une oxydation thermique suivie d'une désoxydation,
 - [0020] E3 : un traitement thermique de lissage à une température supérieure à 1000 °C dans une atmosphère non oxydante,
 - [0021] E4 : un polissage mécano-chimique.
- [0022] La surface libre de la première couche semi-conductrice est issue du détachement du premier substrat donneur selon la zone de fragilisation. Le procédé de traitement de ladite surface est optimisé pour en diminuer la rugosité et la défektivité. Ledit procédé permet également de réduire la largeur de la couronne sur le bord extérieur du deuxième substrat receveur. La diminution conjointe de la défektivité, de la rugosité, de la largeur de la couronne et de l'irrégularité de la couronne (phénomène connu sous le terme « jagged edge » en anglais) sur le bord extérieur des plaques limite le nombre de trous formés lors du collage du substrat donneur de la deuxième couche semi-conductrice.
- [0023] Selon d'autres caractéristiques optionnelles de l'invention prises seules ou en combinaison lorsque cela est techniquement possible :
 - [0024] - l'étape E3 de traitement thermique de lissage est un recuit thermique de longue durée réalisé à une température comprise entre 1050 °C et 1250 °C pendant quelques minutes à quelques heures sous une atmosphère d'Argon ou d'Hydrogène pur ou en mélange ;
 - [0025] - l'étape E3 de traitement thermique est un recuit thermique rapide ;

- [0026] - l'étape E3 de recuit thermique rapide est réalisée à une température comprise entre 1100°C et 1250°C pendant quelques secondes à une centaine de secondes, sous une atmosphère comprenant de l'Argon ou de l'Hydrogène pur ou en mélange ;
- [0027] - l'étape E1 de recuit thermique rapide est réalisée à une température comprise entre 1100°C et 1250°C pendant quelques secondes à une centaine de secondes, sous une atmosphère comprenant de l'Argon ou de l'Hydrogène pur ou en mélange ;
- [0028] - l'opération d'oxydation thermique de l'étape E2 est menée à une température comprise entre 800°C et 1100°C sous atmosphère comprenant de l'oxygène ou de la vapeur d'eau pendant quelques minutes à quelques heures ;
- [0029] - l'opération de désoxydation de l'étape E2 est menée en exposant la surface à traiter à une solution d'acide fluorhydrique ;
- [0030] - le substrat support et chaque substrat donneur se présente sous la forme d'une plaque de 300 mm de diamètre ;
- [0031] - la zone de fragilisation dans le premier substrat donneur est formée par implantation d'atomes d'hydrogène ;
- [0032] - le transfert de ladite deuxième couche semi-conductrice comprend :
- [0033] - la formation d'une zone de fragilisation dans le deuxième substrat donneur de sorte à délimiter une deuxième couche semi-conductrice à transférer,
- [0034] - le collage du deuxième substrat donneur sur la face avant de la structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante étant à l'interface entre la face avant de la structure de type semi-conducteur sur isolant et le premier substrat donneur,
- [0035] - le détachement du deuxième substrat donneur au niveau de la zone de fragilisation, de sorte à obtenir une structure de type double semi-conducteur sur isolant comprenant, de la face arrière vers la face avant, le substrat support, la première couche électriquement isolante, la première couche semi-conductrice transférée, la deuxième couche électriquement isolante et la deuxième couche semi-conductrice transférée ;
- [0036] - la zone de fragilisation dans le deuxième substrat donneur est formée par implantation d'atomes d'hydrogène ;
- [0037] - la deuxième couche électriquement isolante est formée par oxydation de la face avant de la première couche semi-conductrice transférée, de sorte que, lors du transfert de la deuxième couche semi-conductrice, ladite première couche électriquement isolante s'intercale entre la première couche semi-conductrice et la deuxième couche semi-conductrice, ladite étape supplémentaire d'oxydation étant mise en œuvre après le traitement de la surface libre de la première couche semi-conductrice ;
- [0038] - la deuxième couche électriquement isolante est formée par oxydation d'une partie du second substrat donneur, de sorte que, lors du transfert de la deuxième couche semi-

conductrice, ladite première couche électriquement isolante soit également transférée et s'intercale entre la première couche semi-conductrice et ladite deuxième couche semi-conductrice ;

[0039] - la première couche électriquement isolante est formée par oxydation de la face avant du substrat support préalablement au collage du premier substrat donneur sur le substrat support de sorte que ladite première couche électriquement isolante s'intercale entre le substrat support et la première couche semi-conductrice transférée ;

[0040] - la première couche électriquement isolante est formée par oxydation d'une partie du premier substrat donneur préalablement au collage dudit premier substrat donneur sur le substrat support par sa face oxydée de sorte que ladite première couche électriquement isolante s'intercale entre le substrat support et la première couche semi-conductrice transférée.

BREVE DESCRIPTION DES FIGURES

[0041] D'autres caractéristiques et avantages de l'invention ressortiront de la description détaillée qui va suivre, en référence aux dessins annexés, sur lesquels :

[0042] - la [Fig.1] représente une vue en coupe de la structure intermédiaire de type semi-conducteur sur isolant obtenue suite au premier transfert de couche,

[0043] - la [Fig.2] représente une vue en coupe d'un premier transfert de couche par un premier substrat donneur sur la face avant du substrat support, la première couche électriquement isolante étant formée à la surface du premier substrat donneur,

[0044] - la [Fig.3] représente une vue en coupe d'un premier transfert de couche par un premier substrat donneur sur la face avant du substrat support, la première couche électriquement isolante étant formée à la surface du substrat support,

[0045] - la [Fig.4] est un schéma représentant l'enchaînement des étapes de traitement selon le procédé de l'invention,

[0046] - la [Fig.5] représente la structure finale de type double semi-conducteur sur isolant obtenue suite au deuxième transfert de couche,

[0047] - la [Fig.6] représente une vue en coupe d'un deuxième transfert de couche semi-conductrice monocristalline par un deuxième substrat donneur, la deuxième couche électriquement isolante étant formée sur le deuxième substrat donneur,

[0048] - la [Fig.7] représente une vue en coupe d'un deuxième transfert de couche semi-conductrice monocristalline par un deuxième substrat donneur, la deuxième couche électriquement isolante étant formée sur la structure de la [Fig.2].

[0049] Pour des raisons de lisibilité, les dessins ne sont pas nécessairement réalisés à l'échelle.

DESCRIPTION DETAILLEE DE MODES DE REALISATION

- [0050] Une structure de type double substrat semi-conducteur sur isolant comporte, de la face arrière vers la face avant, un substrat support, une première couche d'oxyde enterrée correspondant à une première couche électriquement isolante, une première couche semi-conductrice monocristalline, une deuxième couche d'oxyde enterrée correspondant à une deuxième couche électriquement isolante et une deuxième couche semi-conductrice monocristalline.
- [0051] La première couche électriquement isolante et la première couche semi-conductrice monocristalline forment ensemble une première structure de type semi-conducteur sur isolant appelée structure SOI inférieure. La deuxième couche électriquement isolante et la deuxième couche semi-conductrice monocristalline forment ensemble une deuxième structure de type semi-conducteur sur isolant appelée structure SOI supérieure.
- [0052] L'invention concerne un procédé de préparation d'une structure de type double semi-conducteur sur isolant comprenant notamment :
- la préparation de la structure SOI inférieure par un premier transfert d'une première couche semi-conductrice monocristalline selon un procédé SmartCutTM,
 - un procédé de traitement de surface intermédiaire,
 - la préparation de la structure SOI supérieure par un deuxième transfert d'une couche semi-conductrice monocristalline.
- [0053] L'invention concerne plus particulièrement le procédé de traitement de surface intermédiaire mis en œuvre suite au procédé SmartCutTM pour le transfert de la première couche semi-conductrice monocristalline, le procédé SmartCutTM et d'autres procédés de transfert de couche étant connus par ailleurs.
- [0054] Le procédé de traitement de surface de l'invention a été optimisé de façon à minimiser la rugosité et la défektivité d'une surface formée suite à la mise en œuvre dudit premier procédé SmartCutTM de façon à améliorer la qualité du collage lors du deuxième transfert de couche.
- [0055] Dans la suite, on entend par rugosité l'amplitude maximale crête-à-creux (« peak-to-valley » en anglais) mesurée par microscopie à force atomique (AFM) sur des profils de surfaces comprises entre $1 \times 1 \mu\text{m}^2$ et $30 \times 30 \mu\text{m}^2$.
- [0056] Quant à la défektivité, elle se définit comme étant le nombre de particules déposées sur la surface libre de la plaque, et/ou le nombre de défauts structurels comme des trous ou rayures présents à la surface de la plaque. Ces défauts sont de tailles variées, par exemple comprises entre 60 nm et plusieurs microns. Les défauts peuvent provenir d'impuretés créés par le détachement local du bord irrégulier de la couronne (« jagged edge ») ou encore d'une contamination. On mesure la défektivité à l'aide d'un

équipement utilisant une technique de diffusion de la lumière tel que l'équipement SP2 de la société KLA Tencor.

- [0057] Le procédé vise également à élargir la zone de collage efficace de la deuxième couche transférée de sorte à réduire la largeur de la couronne périphérique du second substrat SOI.
- [0058] On appelle couronne la région périphérique d'un substrat SOI où le transfert de la couche semi-conductrice monocristalline n'a pas eu lieu. Cette couronne est due au fait que les substrats présentent classiquement un chanfrein périphérique de quelques millimètres de largeur, au niveau duquel un collage du substrat donneur sur le substrat receveur ne peut être assuré. Lors du procédé Smart Cut™, la couche semi-conductrice monocristalline du substrat donneur n'est donc transférée sur le substrat receveur que dans la zone centrale où le collage a eu lieu. Dans certains cas, il peut néanmoins se produire un transfert de zones isolées du substrat donneur dans la couronne. La couronne ne présente alors pas une forme parfaitement circulaire, mais un bord dentelé irrégulier (« jagged edge » selon la dénomination anglaise).
- [0059] Dans le cas d'une structure double SOI, le problème de couronne irrégulière se produit donc à deux reprises : lors de la fabrication du premier substrat SOI puis lors de la fabrication du second substrat SOI, et a donc une incidence significative sur la largeur utile de la couche semi-conductrice supérieure. Ainsi, si la largeur de la couronne à l'issue du premier transfert de couche est typiquement comprise entre 0,7 mm et 1,5 mm, la largeur de la « double couronne » à l'issue du second transfert de couche est comprise entre 3 mm et 4 mm.
- [0060] Le procédé de traitement de surface conforme à l'invention est caractérisé en ce qu'il comprend quatre étapes successives, chaque étape étant un traitement de surface connu par ailleurs permettant d'agir sur l'un ou l'autre des paramètres définis ci-dessous.
- [0061] Toutefois, chacune de ses étapes prises individuellement ne permet pas d'atteindre les performances attendues pour un collage efficace, de bonne qualité de sorte qu'il soit exempt de défauts tels que des trous à l'interface de collage et des couronnes excessivement larges, dans le cadre de la fabrication d'une structure double SOI.
- [0062] Dans la suite, les différentes étapes du procédé de traitement de surface intermédiaire et leur impact sur la qualité de la surface traitée sont décrites en détails. À titre informatif, des modes de réalisation pour la préparation des structures SOI inférieure et supérieure sont également décrits.

Préparation de la structure SOI inférieure

- [0063] En premier lieu, on prépare la première structure de type semi-conducteur sur isolant ou structure SOI inférieure par un premier transfert d'une couche semi-conductrice

monocristalline. Ladite structure est représentée sur la [Fig.1]. Ledit premier transfert est réalisé par un procédé Smart CutTM qui comprend les étapes suivantes :

- fourniture d'un premier substrat donneur d'une première couche semi-conductrice monocristalline 2b et d'un substrat support 1,
- [0064] - formation d'une zone de fragilisation dans ledit premier substrat donneur de sorte à délimiter la première couche semi-conductrice 2b à transférer,
- [0065] - collage du premier substrat donneur sur le substrat support 1, une première couche électriquement isolante 2a étant à l'interface entre le substrat support 1 et le premier substrat donneur, et
- [0066] - détachement du premier substrat donneur au niveau de la zone de fragilisation.
- [0067] Le substrat support 1 se présente sous la forme d'une plaque circulaire d'un matériau semi-conducteur, préférentiellement une plaque de 300 mm de diamètre. Le substrat support est par exemple une plaque de silicium. Le substrat support est préférentiellement une plaque de silicium ultra-plate, qui présente un chanfrein moins large et plus abrupt que sur les plaques conventionnelles
- [0068] On peut évaluer la largeur du chanfrein de bord des plaques à l'aide de la caractéristique ZDD148 qui correspond à la dérivée seconde du profil de bord de plaque à 2 mm du bord de la plaque, autrement dit à l'inverse du rayon de courbure de ce bord de plaque. Classiquement, le ZDD148 des plaques de silicium de 300 mm de diamètre est compris entre -20 et -200nm/mm². La mesure du ZDD148 est faite à l'aide de l'équipement WAFERSIGHT de la marque KLA TENCOR. Une plaque de silicium dite ultra-plate présente une caractéristique ZDD148 comprise entre 0 à -20nm/mm².
- [0069] L'utilisation d'une plaque de silicium ultra-plate permet de réduire la largeur de la couronne périphérique.
- [0070] Le premier substrat donneur est un substrat semi-conducteur monocristallin, par exemple un substrat de silicium monocristallin. Le premier substrat donneur se présente sous la forme d'une plaque qui est généralement de même diamètre que le substrat support.
- [0071] La zone de fragilisation peut être créée par co-implantation d'atomes d'hélium et d'atomes d'hydrogène dans le premier substrat donneur de la première couche semi-conductrice. L'hélium et l'hydrogène sont implantés avec des énergies comprises entre 10 keV et 100 keV et les doses implantées sont comprises entre 10¹⁵ atomes par cm² et 10¹⁷ atomes par cm². Alternativement, la zone de fragilisation est créée préférentiellement par implantation d'atomes d'hydrogène. La co-implantation d'atomes d'hydrogène et d'hélium présente l'avantage de permettre une fracture plus franche du substrat donneur le long de la zone de fragilisation, qui se traduit par une rugosité plus faible de la couche semi-conductrice transférée, de l'ordre de

50.10⁻¹⁰ m RMS ou 60. 10⁻¹⁰ m RMS (soit 50 ou 60 Å RMS) lorsqu'elle est mesurée par AFM 30x30µm², mais également par l'apparition du phénomène de « jagged edge ». Ce phénomène est d'autant plus important que la couche semi-conductrice transférée est épaisse. L'implantation d'atomes d'hydrogène seul présente l'avantage de s'affranchir du phénomène de « jagged edge » mais procure en revanche une rugosité plus importante de la couche semi-conductrice transférée. La rugosité mesurée par AFM 30x30µm² est dans ce cas de l'ordre de 80. 10⁻¹⁰ m RMS (soit 80 Å RMS). Cependant, le traitement décrit plus bas permet d'obtenir une surface finale de la première couche semi-conductrice transférée suffisamment lisse pour permettre la formation du second substrat SOI. Par conséquent, au vu de l'avantage présenté en termes de limitation du « jagged edge », l'implantation d'atomes d'hydrogène seul sera préférée à la co-implantation d'atomes d'hydrogène et d'hélium.

[0072] Le détachement le long de la zone de fragilisation peut être déclenché par une action mécanique, un apport d'énergie thermique, éventuellement en combinaison, ou tout autre moyen adapté.

[0073] Selon un mode de réalisation représenté sur la [Fig.2], la première couche électriquement isolante 2a est formée sur le premier substrat donneur préalablement à la formation de la zone de fragilisation au sein du premier substrat donneur par implantation d'atomes à travers la première couche électriquement isolante 2a. Le collage du premier substrat donneur sur le substrat support 1 est réalisé par la face électriquement isolante dudit premier substrat donneur de sorte que ladite première couche électriquement isolante 2a soit transférée en même temps que la première couche semi-conductrice 2b et s'intercale entre le substrat support 1 et la première couche semi-conductrice 2b transférée. La première couche électriquement isolante 2a est formée par exemple par oxydation de la face avant du premier substrat donneur, de sorte que si le premier substrat donneur est un substrat de silicium, la première couche électriquement isolante 2a est une couche d'oxyde de silicium.

[0074] Selon un mode de réalisation alternatif représenté sur la [Fig.3], la première couche électriquement isolante 2a est formée sur la face avant du substrat support 1 préalablement au collage du premier substrat donneur sur ledit substrat support de sorte que ladite première couche électriquement isolante 2a s'intercale entre le substrat support 1 et la première couche semi-conductrice transférée 2b. La première couche électriquement isolante 2a est formée par exemple par oxydation de la face avant du substrat support 1, de sorte que si le substrat support 1 est un substrat de silicium, la première couche électriquement isolante 2a est une couche d'oxyde de silicium.

[0075] La face avant de la structure SOI inférieure formée lors du détachement du premier substrat donneur le long de la zone de fragilisation présente une rugosité et une

défectivité qui sont liées à la qualité d'implantation des espèces atomiques au sein du premier substrat donneur lors de la mise en œuvre du premier procédé Smart Cut™. Comme évoqué ci-dessus, ladite rugosité peut être relativement importante, de l'ordre de $50 \cdot 10^{-10}$ m RMS à $80 \cdot 10^{-10}$ m RMS (soit de 50 Å RMS à 80 Å RMS) selon les espèces implantées.

- [0076] Lors du second transfert de couche pour la préparation de la structure SOI supérieure, la défektivité particulaire et la rugosité de surface peuvent conduire, au moment du collage du deuxième substrat donneur, à la formation de trous ou de défauts. A titre d'exemples, une rugosité supérieure à $5 \cdot 10^{-10}$ m RMS (soit 5 Å RMS) génère une densité de trous de l'ordre de plusieurs trous par cm^2 .
- [0077] Les trous peuvent engendrer un dysfonctionnement des dispositifs qui seront fabriqués à partir du substrat SOI présentant lesdits trous. En outre, les trous sont distribués de manière non homogène sur le substrat. Cette inhomogénéité des défauts induit une forte variabilité de comportement entre les différents dispositifs issus d'un même substrat.
- [0078] Ainsi, les dispositifs réalisés sur des portions du substrat comportant une densité de trous importante ne seront pas opérationnels ou ils posséderont une variabilité de comportement importante, ce qui n'est pas acceptable pour un fabricant de dispositifs microélectroniques, notamment de dispositifs photoniques.
- [0079] En outre, la plaque du substrat support 1 et la plaque du premier substrat donneur n'ont pas un bord perpendiculaire à la surface mais présentent un chanfrein ou « Edge Roll Off ». Le collage du premier substrat donneur sur le substrat support ne se fait donc pas sur toute la surface des substrats jusqu'à leur bord mais uniquement jusqu'au chanfrein, de sorte que la partie transférée du substrat donneur ne s'étend pas sur toute la surface du substrat support. La couronne périphérique est délimitée du côté extérieur par le bord du substrat receveur et du côté intérieur par le bord de la couche transférée. Pour une plaque de 300 mm, la couronne périphérique CP a typiquement une largeur comprise entre 0,7 mm et 1,5 mm par rapport au bord de la plaque.
- [0080] En réalité, comme cela a été évoqué auparavant, la couronne a souvent une forme irrégulière (le « jagged edge » en anglais) du fait d'une zone transitoire où le collage n'a pas eu lieu correctement. La zone transitoire représente une source potentielle de défektivité : des parties de ladite zone peuvent en effet se détacher et venir se déposer sur la surface du SOI. Lors du second transfert de couche pour la préparation de la structure SOI supérieure, un tel état de surface peut également conduire à la formation d'un nombre important de trous ou défauts et à une largeur de la double couronne beaucoup plus importante que celle de la couronne issue du premier transfert de couche, de l'ordre de 3 à 4 mm. De telles largeurs ne sont pas acceptables, notamment

pour une application en photonique qui nécessite de pouvoir fabriquer des puces jusqu'à 3 mm du bord des plaques de silicium.

- [0081] Dans la suite, on décrit le procédé permettant d'atteindre les performances attendues.
- [0082] Traitement de surface préalablement au second transfert de couche
- [0083] La face avant de la première couche semi-conductrice est formée lors du détachement du premier substrat donneur le long de la zone de fragilisation à l'issue du procédé Smart Cut™. L'invention porte sur un procédé de traitement de ladite surface. Le procédé de traitement conforme à l'invention vise non seulement à réduire la rugosité et la défektivité de ladite surface, mais également à réduire la largeur de la couronne périphérique, améliorant ainsi la qualité de collage du second substrat donneur.
- [0084] Le traitement de la surface libre de la première couche semi-conductrice 2b, et/ou de la deuxième couche semi-conductrice selon l'invention implique la mise en œuvre successive des étapes suivantes représentées sur le schéma de la [Fig.4] :
- (E1) un recuit thermique rapide,
 - (E2) une séquence d'oxydation / désoxydation,
 - (E3) un recuit thermique de longue durée, connu par l'homme du métier sous sa dénomination anglaise « batch anneal »,
 - (E4) un polissage mécano-chimique.
- [0085] Alternativement, l'étape (E3) de recuit thermique de longue durée peut être remplacée par une étape (E3') de recuit thermique rapide.
- [0086] Par « recuit thermique rapide », on entend un recuit pendant une durée de quelques secondes ou quelques dizaines de secondes, sous atmosphère contrôlée. Un tel recuit est communément désigné par l'appellation de recuit RTA pour « Rapid Thermal Annealing » en anglais. Le recuit thermique rapide (E1) est réalisé à une température comprise entre 1100°C et 1250°C pendant 1 s à 90 s. Le recuit thermique rapide (E1) est réalisé sous une atmosphère comprenant un mélange d'argon et d'hydrogène ou une atmosphère d'argon pur.
- [0087] Le recuit thermique rapide permet de renforcer l'interface de collage entre le substrat support et la couche semi-conductrice transférée. Il permet également de lisser la surface de la couche semi-conductrice transférée, en provoquant une réorganisation des atomes présents à la surface, et permet également de restaurer le réseau cristallin qui a pu être perturbé par l'implantation. Toutefois, il n'est pas suffisant pour atteindre le niveau de rugosité requis pour permettre le collage du second substrat donneur puis le transfert d'une couche semi-conductrice du second substrat donneur sur le premier SOI.
- [0088] L'étape (E2) suivante d'oxydation / désoxydation doit être comprise comme une séquence comprenant la succession des opérations suivantes :

- une opération d'oxydation thermique (E2a),
 - une opération de désoxydation chimique (E2b).
- [0089] L'opération d'oxydation (E2a) peut par exemple être menée en chauffant la structure à une température comprise entre 800°C et 1100°C pendant quelques minutes à quelques heures sous atmosphère oxydante, par exemple de la vapeur d'eau (oxydation humide) ou de l'oxygène seul (oxydation sèche). Lors de cette oxydation, les deux faces du premier SOI s'oxydent. L'opération de désoxydation (E2b) peut par exemple être menée en exposant la face avant de la structure à une solution d'acide fluorhydrique (HF) pendant quelques secondes à quelques minutes pour retirer la couche d'oxyde formée sur la face avant, sans retirer la couche d'oxyde présente sur la face arrière de la structure.
- [0090] Cette étape d'oxydation / désoxydation consomme, par oxydation puis élimination, une portion superficielle de silicium. La consommation de silicium superficiel permet non seulement d'ajuster l'épaisseur de la couche semi-conductrice mais également d'éliminer des défauts apparus suite au transfert de couche par Smart Cut™, à la surface de la couche transférée.
- [0091] Le recuit thermique de longue durée, dit « batch anneal » en anglais, correspond à un recuit thermique d'une durée de l'ordre de quelques minutes à quelques heures, généralement supérieure à 15 min, avantageusement réalisée dans un four à atmosphère contrôlée. L'utilisation du four permet de traiter une pluralité de substrats en même temps.
- [0092] Le recuit thermique (E3) est réalisé à une température comprise entre 1050°C et 1250°C pendant quelques minutes à quelques heures sous atmosphère inerte, par exemple sous une atmosphère d'Argon ou d'hydrogène pur ou en mélange.
- [0093] Le recuit thermique (E3) permet de lisser la surface de la couche semi-conductrice transférée et donc d'en diminuer la rugosité.
- [0094] Le procédé de traitement de surface conforme à l'invention comprend enfin une dernière étape (E4) de polissage mécano-chimique.
- [0095] Au cours du polissage mécano-chimique, ou CMP selon l'acronyme de l'expression anglaise « Chemical-Mechanical Polishing », on modifie la surface à polir à l'aide d'un agent chimique, par exemple une suspension de particules de silice colloïdale dans une base liquide, et on enlève par abrasion mécanique la surface modifiée. La vitesse de rotation et la pression utilisées lors de l'étape (E4) de CMP sont optimisées de sorte à retirer de manière uniforme de la matière en surface de la couche semi-conductrice transférée ou de la deuxième couche électriquement isolante, sans pour autant dégrader l'état de ladite surface, notamment sans en augmenter la rugosité.
- [0096] Ce polissage mécano-chimique permet en effet de retirer les particules de surface. Par ailleurs, dans la mesure où ce polissage est effectué jusqu'au bord du substrat, il

permet également de réduire progressivement les irrégularités d'épaisseur du premier SOI jusqu'en bord de plaque au niveau de la couronne du premier SOI, ce qui permet un second collage plus proche du bord de plaque. Ainsi, on réduit la largeur de la couronne issue du second transfert par Smart Cut™.

[0097] Alternativement, le recuit thermique rapide (E3') est réalisé à une température comprise entre 1100 °C et 1250 °C pendant quelques secondes à une centaine de secondes, par exemple sous une atmosphère comprenant de l'argon ou de l'hydrogène, seuls ou en mélange.

Préparation de la structure SOI supérieure

[0098] En référence à la [Fig.5], la deuxième structure de type semi-conducteur sur isolant ou structure SOI supérieure est formée sur la structure SOI inférieure par un second transfert d'une deuxième couche semi-conductrice monocristalline 3b issue d'un second substrat donneur, sur la face avant de la première structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante 3a étant à l'interface entre la première couche semi-conductrice transférée et le second substrat donneur.

[0099] Le second substrat donneur est un substrat semi-conducteur monocristallin, par exemple un substrat de silicium monocristallin. Le second substrat donneur se présente sous la forme d'une plaque circulaire généralement de même diamètre que le substrat support.

[0100] Selon un mode de réalisation, on fait le second transfert de couche selon un deuxième procédé Smart Cut™ comprenant :

[0101] - la formation d'une zone de fragilisation dans le deuxième substrat donneur de sorte à délimiter une deuxième couche semi-conductrice à transférer 3b,
 - le collage du deuxième substrat donneur sur la face avant de la structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante 3a étant à l'interface entre la face avant de la structure de type semi-conducteur sur isolant et le premier substrat donneur,
 - le détachement du deuxième substrat donneur au niveau de la zone de fragilisation, de sorte à obtenir une structure de type double semi-conducteur sur isolant telle que représentée sur la [Fig.5].

[0102] Comme pour le premier substrat donneur, la zone de fragilisation au sein du second substrat donneur peut être créée par co-implantation d'atomes d'hélium et d'atomes d'hydrogène dans le second substrat donneur de la deuxième couche semi-conductrice. Alternativement, la zone de fragilisation est créée par implantation d'atomes d'hydrogène.

- [0103] De manière alternative au procédé Smart Cut™, le second transfert de couche peut être réalisé en amincissant le second substrat donneur par sa face opposée à la face collée sur la deuxième couche électriquement isolante jusqu'à l'obtention de l'épaisseur souhaitée pour la deuxième couche semi-conductrice 3b.
- [0104] Selon un mode de réalisation représenté sur la [Fig.6], la deuxième couche électriquement isolante 3a est formée sur le second substrat donneur, de sorte que, lors du transfert de la deuxième couche semi-conductrice 3b, ladite deuxième couche électriquement isolante 3a soit également transférée et s'intercale entre la première couche semi-conductrice 2b et ladite deuxième couche semi-conductrice 3b. La deuxième couche électriquement isolante 3a est préparée par exemple par oxydation du second substrat donneur, de sorte que si le second substrat donneur est un substrat de silicium, la deuxième couche électriquement isolante 3a est une couche d'oxyde de silicium.
- [0105] Dans le mode de réalisation où le second transfert de couche est réalisé selon un second procédé Smart Cut™, la deuxième couche électriquement isolante 3a est préférentiellement formée sur le second substrat donneur préalablement à la formation de la zone de fragilisation au sein du second substrat donneur par implantation d'atomes à travers la deuxième couche électriquement isolante 3a.
- [0106] Selon un mode de réalisation alternatif représenté sur la [Fig.7], la deuxième couche électriquement isolante 3a est formée sur la première couche semi-conductrice 2b de sorte que, lors du transfert de la deuxième couche semi-conductrice 3b, ladite deuxième couche électriquement isolante 3a s'intercale entre la première couche semi-conductrice 2b et la deuxième couche semi-conductrice 3b. La deuxième couche électriquement isolante 3a est par exemple préparée par oxydation de la face avant de la première couche semi-conductrice transférée 2b, de sorte que si le premier substrat donneur est un substrat de silicium, la deuxième couche électriquement isolante 3a est une couche d'oxyde de silicium. Ladite étape supplémentaire de formation de la deuxième couche électriquement isolante 3a est mise en œuvre après le traitement de la surface libre de la première couche semi-conductrice 2b. Alternativement, les étapes (E1), (E2) et (E3) dudit procédé sont mises en œuvre sur la surface libre de la première couche semi-conductrice transférée 2b avant l'étape de formation de la deuxième couche électriquement isolante 3a et l'étape (E4) peut être mise en œuvre avant et après ladite étape de formation de la deuxième couche électriquement isolante 3a, respectivement sur la surface de la première couche semi-conductrice transférée 2b et sur la surface de la deuxième couche électriquement isolante 3a.
- [0107] On peut avantageusement mettre en œuvre un ou plusieurs nettoyages de la surface libre de la deuxième couche électriquement isolante 3a préalablement au second transfert d'une deuxième couche semi-conductrice monocristalline 3b.

- [0108] A titre d'exemple, la mise en œuvre du procédé de traitement de surface conforme à l'invention, qui combine notamment des lissages thermiques et une étape de CMP, couplé à l'utilisation d'un substrat support « ultra-plat » permet d'obtenir une structure SOI qui présente une quantité de trous très faible voire nulle et une largeur de double couronne inférieure à 3 mm.
- [0109] De manière optionnelle, on peut également procéder à un traitement de la surface libre de la deuxième couche semi-conductrice 3b afin de réduire les défauts dans cette couche et en lisser la surface pour obtenir les propriétés requises pour les applications ultérieures de ladite couche (fabrication de composants électroniques, épitaxie, etc.). Ces traitements sont connus de l'homme du métier et incluent par exemple un recuit thermique rapide.

Revendications

[Revendication 1]

Procédé de fabrication d'une structure de type double semi-conducteur sur isolant comportant les étapes suivantes :

- fourniture d'un premier substrat donneur et d'un substrat support (1),
- formation d'une zone de fragilisation dans ledit premier substrat donneur de sorte à délimiter une première couche semi-conductrice à transférer (2b),
- collage du premier substrat donneur sur le substrat support (1), une première couche électriquement isolante (2a) étant à l'interface entre le substrat support (1) et le premier substrat donneur, et détachement du premier substrat donneur au niveau de la zone de fragilisation, de sorte à obtenir une structure de type semi-conducteur sur isolant comprenant, de la face arrière vers la face avant, le substrat support (1), la première couche électriquement isolante (2a) et la première couche semi-conductrice transférée (2b),
- traitement de la surface libre de la première couche semi-conductrice transférée (2b),
- fourniture d'un second substrat donneur d'une deuxième couche semi-conductrice à transférer (3b),
- transfert de ladite deuxième couche semi-conductrice (3b) sur la face avant de la structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante (3a) étant à l'interface entre la première couche semi-conductrice transférée (2b) et le second substrat donneur, dans lequel le traitement de la surface de la première couche semi-conductrice transférée (2b) comprend les étapes successives suivantes :
 - (E1) un recuit thermique rapide,
 - (E2) une séquence incluant une oxydation thermique suivie d'une désoxydation,
 - (E3) un traitement thermique de lissage à une température supérieure à 1000 °C dans une atmosphère non oxydante,
 - (E4) un polissage mécano-chimique.

[Revendication 2]

Procédé selon la revendication 1, caractérisé en ce que l'étape (E3) de traitement thermique de lissage est un recuit thermique de longue durée réalisé à une température comprise entre 1050 °C et 1250 °C

- pendant quelques minutes à quelques heures sous une atmosphère d'Argon ou d'Hydrogène pur ou en mélange.
- [Revendication 3] Procédé selon la revendication 1, caractérisé en ce que l'étape (E3) de traitement thermique est un recuit thermique rapide.
- [Revendication 4] Procédé selon la revendication précédente, caractérisé en ce que l'étape (E3) de recuit thermique rapide est réalisée à une température comprise entre 1100°C et 1250°C pendant quelques secondes à une centaine de secondes, sous une atmosphère comprenant de l'Argon ou de l'Hydrogène pur ou en mélange.
- [Revendication 5] Procédé selon l'une des revendications 1 à 4 caractérisé en ce que l'étape (E1) de recuit thermique rapide est réalisée à une température comprise entre 1100°C et 1250°C pendant quelques secondes à une centaine de secondes, sous une atmosphère comprenant de l'Argon ou de l'Hydrogène pur ou en mélange.
- [Revendication 6] Procédé selon l'une des revendications 1 à 5 caractérisé en ce que l'opération d'oxydation thermique de l'étape (E2) est menée à une température comprise entre 800°C et 1100°C sous atmosphère comprenant de l'oxygène ou de la vapeur d'eau pendant quelques minutes à quelques heures.
- [Revendication 7] Procédé selon l'une des revendications 1 à 6 caractérisé en ce que l'opération de désoxydation de l'étape (E2) est menée en exposant la surface à traiter à une solution d'acide fluorhydrique.
- [Revendication 8] Procédé selon l'une des revendications 1 à 7 caractérisé en ce que le substrat support (1) et chaque substrat donneur se présente sous la forme d'une plaque de 300 mm de diamètre.
- [Revendication 9] Procédé selon l'une des revendications 1 à 8 caractérisé en ce que la zone de fragilisation dans le premier substrat donneur est formée par implantation d'atomes d'hydrogène.
- [Revendication 10] Procédé selon l'une des revendications 1 à 9 caractérisé en ce que le transfert de ladite deuxième couche semi-conductrice (3b) comprend :
- la formation d'une zone de fragilisation dans le deuxième substrat donneur de sorte à délimiter une deuxième couche semi-conductrice à transférer (3b),
 - le collage du deuxième substrat donneur sur la face avant de la structure de type semi-conducteur sur isolant, une deuxième couche électriquement isolante (3a) étant à l'interface entre la face avant de

la structure de type semi-conducteur sur isolant et le premier substrat donneur,

- le détachement du deuxième substrat donneur au niveau de la zone de fragilisation, de sorte à obtenir une structure de type double semi-conducteur sur isolant comprenant, de la face arrière vers la face avant, le substrat support (1), la première couche électriquement isolante (2a), la première couche semi-conductrice transférée (2b), la deuxième couche électriquement isolante (3a) et la deuxième couche semi-conductrice transférée (3b).

[Revendication 11]

Procédé selon la revendication 10, caractérisé en ce que la zone de fragilisation dans le deuxième substrat donneur est formée par implantation d'atomes d'hydrogène.

[Revendication 12]

Procédé selon l'une des revendications 1 à 11, caractérisé en ce que la deuxième couche électriquement isolante (3a) est formée par oxydation de la face avant de la première couche semi-conductrice transférée (2b), de sorte que, lors du transfert de la deuxième couche semi-conductrice (3b), ladite première couche électriquement isolante (3a) s'intercale entre la première couche semi-conductrice (2b) et la deuxième couche semi-conductrice (3b), ladite étape supplémentaire d'oxydation étant mise en œuvre après le traitement de la surface libre de la première couche semi-conductrice (2b).

[Revendication 13]

Procédé selon l'une des revendications 1 à 11, caractérisé en ce que la deuxième couche électriquement isolante (3a) est formée par oxydation d'une partie du second substrat donneur, de sorte que, lors du transfert de la deuxième couche semi-conductrice (3b), ladite première couche électriquement isolante (3a) soit également transférée et s'intercale entre la première couche semi-conductrice (2b) et ladite deuxième couche semi-conductrice (3b).

[Revendication 14]

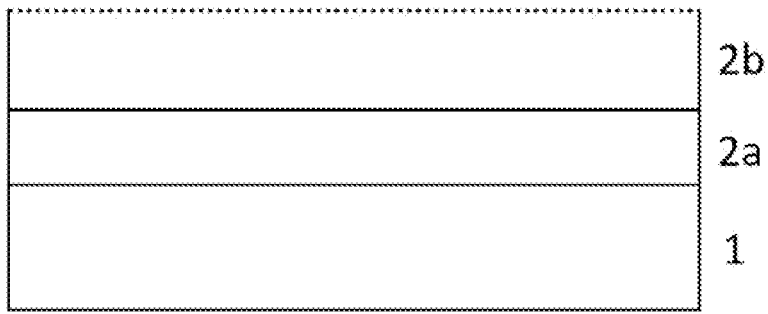
Procédé selon l'une des revendications 1 à 13, caractérisé en ce que la première couche électriquement isolante (2a) est formée par oxydation de la face avant du substrat support (1) préalablement au collage du premier substrat donneur sur le substrat support de sorte que ladite première couche électriquement isolante (2a) s'intercale entre le substrat support (1) et la première couche semi-conductrice transférée (2a).

[Revendication 15]

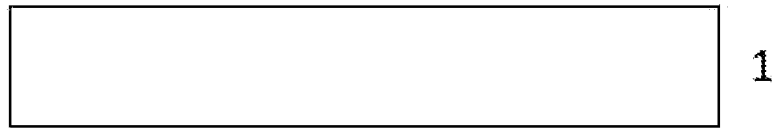
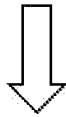
Procédé selon l'une des revendications 1 à 13 caractérisé en ce que la première couche électriquement isolante (2a) est formée par oxydation d'une partie du premier substrat donneur préalablement au

collage dudit premier substrat donneur sur le substrat support (1) par sa face oxydée de sorte que ladite première couche électriquement isolante (2a) s'intercale entre le substrat support (1) et la première couche semi-conductrice transférée (2b).

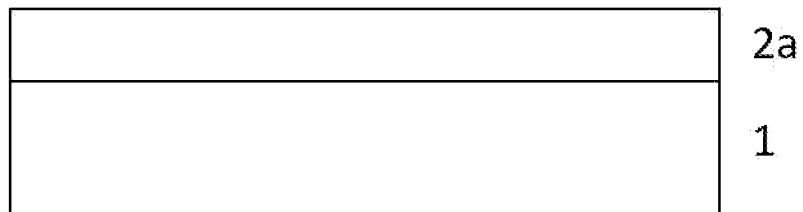
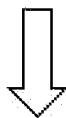
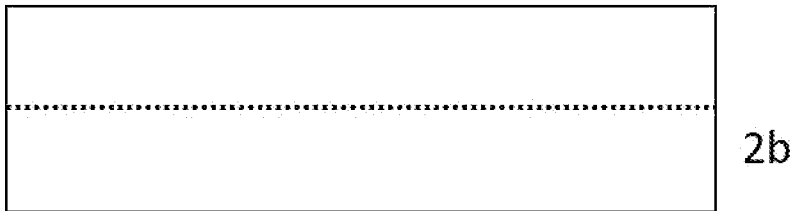
[Fig. 1]



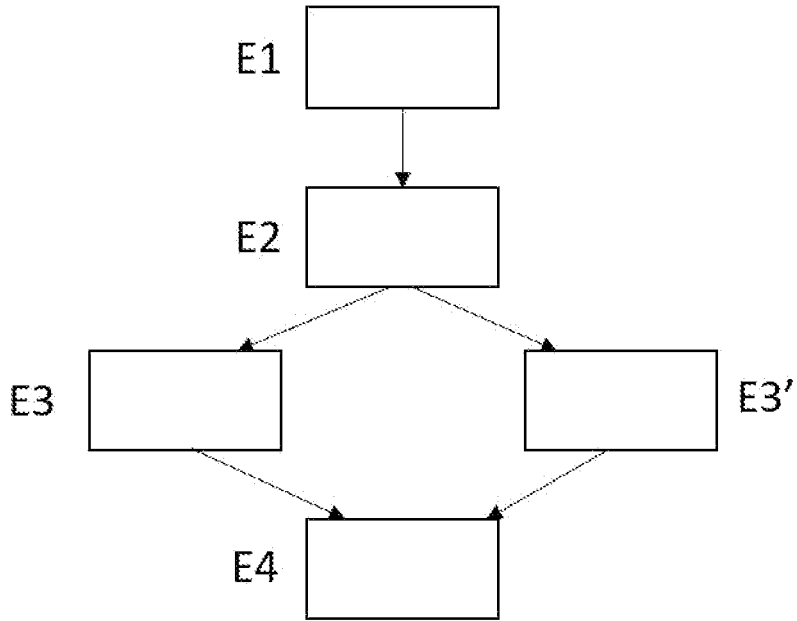
[Fig. 2]



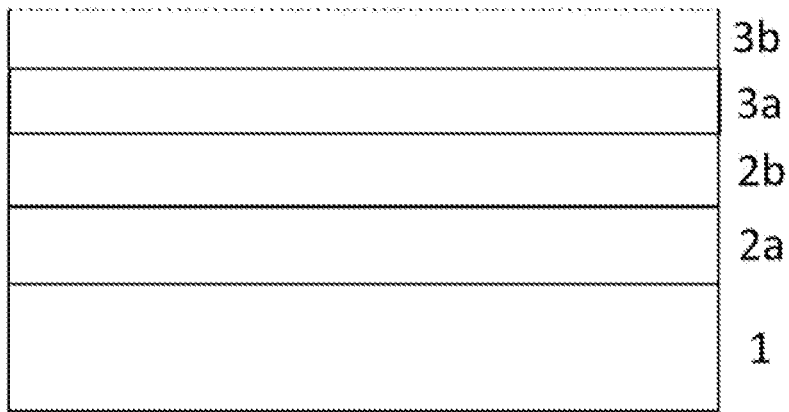
[Fig. 3]



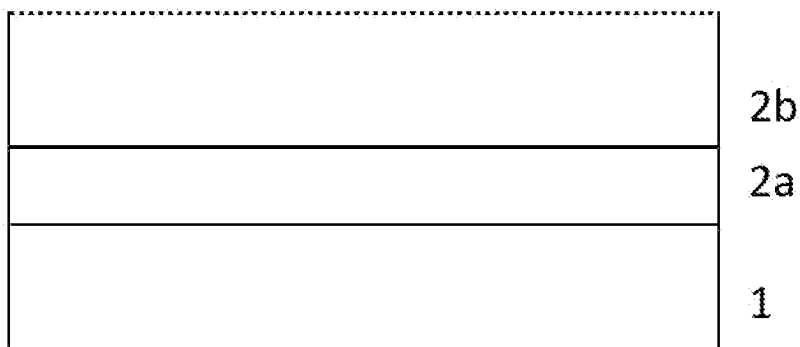
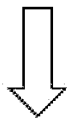
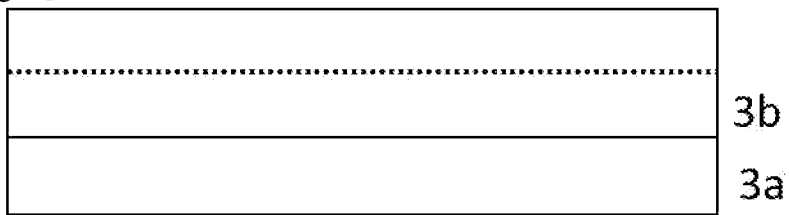
[Fig. 4]



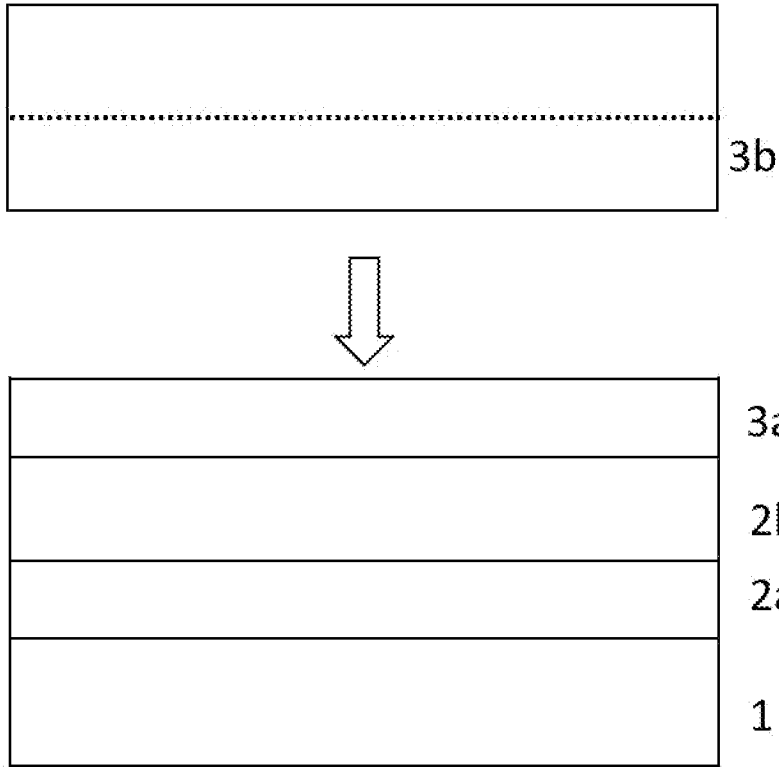
[Fig. 5]



[Fig. 6]



[Fig. 7]



RAPPORT DE RECHERCHE

articles L.612-14, L.612-53 à 69 du code de la propriété intellectuelle

OBJET DU RAPPORT DE RECHERCHE

L'I.N.P.I. annexe à chaque brevet un "RAPPORT DE RECHERCHE" citant les éléments de l'état de la technique qui peuvent être pris en considération pour apprécier la brevetabilité de l'invention, au sens des articles L. 611-11 (nouveau) et L. 611-14 (activité inventive) du code de la propriété intellectuelle. Ce rapport porte sur les revendications du brevet qui définissent l'objet de l'invention et délimitent l'étendue de la protection.

Après délivrance, l'I.N.P.I. peut, à la requête de toute personne intéressée, formuler un "AVIS DOCUMENTAIRE" sur la base des documents cités dans ce rapport de recherche et de tout autre document que le requérant souhaite voir prendre en considération.

CONDITIONS D'ETABLISSEMENT DU PRESENT RAPPORT DE RECHERCHE

Le demandeur a présenté des observations en réponse au rapport de recherche préliminaire.

Le demandeur a maintenu les revendications.

Le demandeur a modifié les revendications.

Le demandeur a modifié la description pour en éliminer les éléments qui n'étaient plus en concordance avec les nouvelles revendications.

Les tiers ont présenté des observations après publication du rapport de recherche préliminaire.

Un rapport de recherche préliminaire complémentaire a été établi.

DOCUMENTS CITES DANS LE PRESENT RAPPORT DE RECHERCHE

La répartition des documents entre les rubriques 1, 2 et 3 tient compte, le cas échéant, des revendications déposées en dernier lieu et/ou des observations présentées.

Les documents énumérés à la rubrique 1 ci-après sont susceptibles d'être pris en considération pour apprécier la brevetabilité de l'invention.

Les documents énumérés à la rubrique 2 ci-après illustrent l'arrière-plan technologique général.

Les documents énumérés à la rubrique 3 ci-après ont été cités en cours de procédure, mais leur pertinence dépend de la validité des priorités revendiquées.

Aucun document n'a été cité en cours de procédure.

1. ELEMENTS DE L'ETAT DE LA TECHNIQUE SUSCEPTIBLES D'ETRE PRIS EN CONSIDERATION POUR APPRECIER LA BREVETABILITE DE L'INVENTION

US 2002/182827 A1 (ABE TAKAO [JP] ET AL)
5 décembre 2002 (2002-12-05)

MALEVILLE C ET AL: "MULTIPLE SOI LAYERS BY MULTIPLE SMART-CUT TRANSFERS",
2000 IEEE INTERNATIONAL SOI CONFERENCE PROCEEDINGS. WAKEFIELD, MA, OCT. 2 - 5, 2000; [IEEE INTERNATIONAL SOI CONFERENCE], NEW YORK, NY : IEEE, US,
2 octobre 2000 (2000-10-02), page 134/135, XP001003462,
ISBN: 978-0-7803-6390-8

US 7 160 753 B2 (VOXTEL INC [US])
9 janvier 2007 (2007-01-09)

US 2015/031190 A1 (BOEDT FRANCOIS [FR] ET AL)
29 janvier 2015 (2015-01-29)

US 2015/017783 A1 (KOBAYASHI NORIHIRO [JP] ET AL)
15 janvier 2015 (2015-01-15)

2. ELEMENTS DE L'ETAT DE LA TECHNIQUE ILLUSTRANT L'ARRIERE-PLAN TECHNOLOGIQUE GENERAL

NEANT

3. ELEMENTS DE L'ETAT DE LA TECHNIQUE DONT LA PERTINENCE DEPEND DE LA VALIDITE DES PRIORITES

NEANT