

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6445490号
(P6445490)

(45) 発行日 平成30年12月26日 (2018.12.26)

(24) 登録日 平成30年12月7日 (2018.12.7)

(51) Int.Cl.	F I		
H03F 3/60 (2006.01)	H03F 3/60		
H03F 3/195 (2006.01)	H03F 3/195		
H01L 21/338 (2006.01)	H01L 29/80	G	
H01L 29/812 (2006.01)	H01L 27/04	A	
H01L 21/822 (2006.01)	H01L 23/12	3 O 1 J	
請求項の数 5 (全 9 頁) 最終頁に続く			

(21) 出願番号	特願2016-124418 (P2016-124418)	(73) 特許権者	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22) 出願日	平成28年6月23日 (2016.6.23)	(73) 特許権者	598076591 東芝インフラシステムズ株式会社 神奈川県川崎市幸区堀川町7番地34
(65) 公開番号	特開2017-228966 (P2017-228966A)	(74) 代理人	100108062 弁理士 日向寺 雅彦
(43) 公開日	平成29年12月28日 (2017.12.28)	(72) 発明者	森谷 修 東京都港区芝浦一丁目1番1号 株式会社東芝内
審査請求日	平成29年9月21日 (2017.9.21)	(72) 発明者	千住 智博 東京都港区芝浦一丁目1番1号 株式会社東芝内
		最終頁に続く	

(54) 【発明の名称】 高周波半導体増幅器

(57) 【特許請求の範囲】

【請求項1】

取り付け孔が設けられた金属板と、前記金属板に接合され開口部が設けられた枠体と、前記枠体に接合された第1リード部と、前記枠体に接合された第2リード部と、を有するパッケージ基部と、

複数のフィンガー電極を有する第1増幅素子と、前記第1増幅素子の後段に接続されかつ複数のフィンガー電極を有するセル領域が第1の直線に沿って複数配置された第2増幅素子と、が設けられ、前記開口部内で前記金属板に接合されたマイクロ波モノリシック集積回路であって、前記第1増幅素子の入力電極は前記第1リード部に接続され、前記第2増幅素子の出力電極は出力合成回路を介して前記第2リード部に接続される、マイクロ波

を備え、

前記第2増幅素子のそれぞれのフィンガー電極は、前記第1の直線に概ね直交し、

前記第1増幅素子のそれぞれのフィンガー電極は、前記第1の直線に概ね平行であり、

前記金属板の前記取り付け孔は、前記第1の直線に略直交する第2の直線に沿いかつ前記枠体から外側に突出する2つの領域にそれぞれ設けられ、

前記第1の直線に直交する方向のうち前記金属板への距離が短い方向へ向かう放熱経路は、前記第2増幅素子のそれぞれのセル領域と前記金属板との間に形成されかつ均一な距離とされる、高周波半導体増幅器。

【請求項 2】

前記第 1 リード部および前記第 2 リード部は、前記第 1 の直線に平行な方向に沿って、延在する、請求項 1 記載の高周波半導体増幅器。

【請求項 3】

前記枠体は、前記金属板に接合された第 1 層と、前記第 1 層に接合された第 2 層と、前記第 1 層に設けられ前記第 1 リード部に接続された第 1 導電層と、前記第 1 層に設けられ前記第 2 リード部に接続された第 2 導電層と、を有し、

前記第 1 導電層は、前記第 1 の直線に略直交する伝送線路を含み、

前記第 2 導電層は、前記第 1 の直線に略直交する伝送線路を含み、

前記第 1 リード部と前記第 2 リード部とは共通の直線上に含まれる、請求項 1 または 2 に記載の高周波半導体増幅器。

10

【請求項 4】

前記枠体は、セラミックを含む請求項 1 ~ 3 のいずれか 1 つに記載の高周波半導体増幅器。

【請求項 5】

前記マイクロ波モノリシック集積回路は、SiC、GaN、およびサファイヤのうちのいずれかを含む基板と、前記基板の上に設けられた化合物半導体層と、を含む請求項 1 ~ 4 のいずれか 1 つに記載の高周波半導体増幅器。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明の実施形態は、高周波半導体増幅器に関する。

【背景技術】

【0002】

MMIC (Monolithic Microwave Integrated Circuit) 化増幅器において、最終段増幅素子は、高電力を出力するため発熱量が大きい。

【0003】

最終段増幅素子をマルチセル領域として並列動作を行う場合、マルチセルの配置によっては、放熱性が不十分になる。

【先行技術文献】

30

【特許文献】

【0004】

【特許文献 1】特開平 4 - 3 2 1 3 0 8 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

増幅素子からの放熱性が改善された高周波半導体増幅器を提供する。

【課題を解決するための手段】

【0006】

実施形態の高周波半導体増幅器は、パッケージ基部と、マイクロ波モノリシック集積回路と、を有する。前記パッケージ基部は、取り付け孔が設けられた金属板と、前記金属板に接合され開口部が設けられた枠体と、前記枠体に接合された第 1 リード部と、前記枠体に接合された第 2 リード部と、を有する。前記マイクロ波モノリシック集積回路には、複数のフィンガー電極を有する第 1 増幅素子と、前記第 1 増幅素子の後段に接続されかつ複数のフィンガー電極を有するセル領域が第 1 の直線に沿って複数配置された第 2 増幅素子と、が設けられ、前記開口部内で前記金属板に接合される。前記第 1 増幅素子の入力電極は前記第 1 リード部に接続され、前記第 2 増幅素子の出力電極は出力合成回路を介して前記第 2 リード部に接続される。前記第 2 増幅素子のそれぞれのフィンガー電極は、前記第 1 の直線に概ね直交する。前記第 1 増幅素子のそれぞれのフィンガー電極は、前記第 1 の直線に概ね平行である。前記金属板の前記取り付け孔は、前記第 1 の直線に略直交する第 2

40

50

の直線に沿いかつ前記枠体から外側に突出する2つの領域にそれぞれ設けられる。前記第1の直線に直交する方向のうち前記金属板への距離が短い方向へ向かう放熱経路は、前記第2増幅素子のそれぞれのセル領域と前記金属板との間に形成されかつ均一な距離とされる。

【図面の簡単な説明】

【0007】

【図1】図1(a)は第1の実施形態にかかる高周波半導体増幅器の模式平面図、図1(b)はA-A線に沿った模式断面図、図1(c)は模式正面図、である。

10

【図2】比較例にかかる高周波半導体増幅器の模式平面図である。

【図3】パッケージ基部と蓋部とを接合した高周波半導体増幅器の模式斜視図である。

【図4】図4(a)は第2の実施形態にかかる高周波半導体増幅器の模式平面図、図4(b)はA-A線に沿った模式断面図、図4(c)は模式正面図、である。

【図5】第3の実施形態にかかる高周波半導体増幅器の模式平面図である。

【発明を実施するための形態】

【0008】

以下、図面を参照しつつ、本発明の実施形態について説明する。

図1(a)は、第1の実施形態にかかる高周波半導体増幅器の模式平面図、図1(b)はA-A線に沿った模式断面図、図1(c)は模式正面図、である。

20

高周波半導体増幅器10は、パッケージ基部20と、マイクロ波モノリシック集積回路(MMIC: Monolithic Microwave Integrated Circuit)30と、を有する。

【0009】

パッケージ基部20は、取り付け孔22aが設けられた金属板22と、金属板22に接合され開口部24cが設けられた枠体24と、枠体24に接合された第1リード部26と、枠体24に接合された第2リード部28と、を有する。

【0010】

マイクロ波モノリシック集積回路30は、複数のフィンガー電極F32を有する第1増幅素子32と、第1増幅素子32の後段に接続されかつ複数のフィンガー電極F36を有するセル領域30a~36dが第1の直線40に沿って複数配置された第2増幅素子36と、を有し、開口部24c内で金属板22に接合される。第1増幅素子32の入力電極37は第1リード部26に接続され、第2増幅素子36の出力電極38は出力合成回路39を介して第2リード部28に接続される。第1リード部26および第2リード部28は、第1の直線40に平行な方向に沿って、延在する。

30

【0011】

第2増幅素子36のそれぞれのフィンガー電極F36は、第1の直線40に概ね直交し、第1増幅素子32のそれぞれのフィンガー電極F32は、第1の直線40に概ね平行である。金属板22の取り付け孔22aは、第1の直線40に略直交する第2の直線42に沿い、かつ金属板22のうち枠体24の外側に突出する領域に設けられる。

【0012】

なお、本明細書において、概ね直交するとは、交差角度が80度以上、100度以下であるものとする、また、概ね平行であるとは、交差角度の絶対値が10度以下であるものとする。

40

【0013】

増幅素子をHEMT(High Electron Mobility Transistor)やMESFET(Metal Semiconductor Field Effect Transistor)とする場合、フィンガーゲートを入力電極とし、フィンガードレインを出力電極とし、それぞれを束ねてパッド電極に接続することができる。またフィンガーソースを束ねたのち、スルーホールなどにより接地することができる。

【0014】

50

金属板 22 は、たとえば、CuW、CuMo、Cu などとすることができる。

【0015】

枠体 24 は、 Al_2O_3 などのセラミックからなる第 1 層 24a と、 Al_2O_3 などのセラミックからなる第 2 層 24b と、を含む。表面に厚膜などからなる導電層などが設けられたのち、第 1 層 24a と第 2 層 24b とは焼結される。焼結された枠体 24 と金属板 22、焼結された枠体 24 と第 1 および第 2 リード部 26、28 とは、銀ろう（融点は、780～900）などでろう付けされる。

【0016】

第 1 増幅素子 32 や第 2 増幅素子 36 は、たとえば、HEMT などとすることができる。MMIC は、SiC、GaN、サファイヤなどの基板の上に、HEMT、MIM (Metal-Insulator-Metal) キャパシタ、インダクタンス、マイクロストリップ線路などを形成することにより構成される。MMIC チップは、AuSn 半田（融点は約 280）などを用いて、金属板 22 に接合される。HEMT は、基板の上に設けられた窒化物系の化合物半導体層などからなる。

10

【0017】

図 1 において、第 1 増幅素子 32 の出力側線路は略 90 度折り曲げられたのち、2 分岐され、第 3 増幅素子 34 によりそれぞれ増幅され、さらに 2 分岐される。このため、第 2 増幅素子 36 は、セル領域を 4 つ (36a～36d) 有する。4 つのセル領域の出力電極（たとえば、ドレイン電極）は、出力合成回路 39 により、2 合成されさらに 2 合成される。このようにすると、出力合成回路 39 により位相ずれが抑止され、4 つのセル領域が均一に動作する。

20

【0018】

MMIC 30 の基板は金属よりも熱伝導率が低い。このため、4 つのセル領域 36a～36d で発生した熱の多くの部分は MMIC 内を水平方向に広がりつつ金属板 22 へ到達する。第 1 の実施形態では、第 1 の直線 40 に略直交する方向のうち金属板 22 への距離が短い方向へ向かう放熱経路 H1 は短くかつ均一な距離となるので、MMIC 30 のチップ部分の熱抵抗を低減できる。

【0019】

第 1 増幅素子 32 の入力電極 37 は、MMIC の入力パッド電極 30a を介して、第 1 リード部 26 にボンディングワイヤなどで接続される。第 1 増幅素子 32 の信号レベルは低いので、発生熱は少なく、フィンガー電極 F32 が第 1 の直線 40 に対して平行であっても、放熱性の低下は少ない。

30

【0020】

MMIC 30 の出力パッド電極 30b は、金属板 22 の取り付け孔 22a の側に配置される。外部回路への接続を容易にするには、第 2 リード部 28 は、第 1 の直線 40 に沿って設けることが好ましい。

【0021】

図 2 は、比較例にかかる高周波半導体増幅器の模式平面図である。

高周波半導体増幅器 110 は、パッケージ基部 120 と、マイクロ波モノリシック集積回路 (MMIC: Monolithic Microwave Integrated Circuit) 130 と、を有する。

40

【0022】

パッケージ基部 120 は、取り付け孔 122a が設けられた金属板 122 と、開口部 124c が設けられた枠体 124 と、枠体 124 に接合された第 1 リード部 126 と、枠体 124 に接合された第 2 リード部 128 と、を有する。

【0023】

MMIC 130 は、複数のフィンガー電極を有する第 1 増幅素子 132 と、第 1 増幅素子 132 の後段に接続されかつ複数のフィンガー電極を有するセル領域が第 2 の直線 142 に沿って複数配置された第 2 増幅素子 136 と、を有し、開口部 124c 内で金属板 122 に接合される。第 1 増幅素子 132 の入力電極 137 は第 1 リード部 126 に電氣的に接続され、第 2 増幅素子 136 の出力電極 138 は出力合成回路 139 を介して第 2 リ

50

ード部 1 2 8 に電氣的に接続される。

【 0 0 2 4 】

第 2 増幅素子 1 3 6 のそれぞれのフィンガー電極は、第 2 の直線 1 4 2 に概ね直交して設けられる。第 1 増幅素子 3 2 のそれぞれのフィンガー電極は、第 2 増幅素子 1 3 6 のそれぞれのフィンガー電極に平行である。金属板 1 2 2 の取り付け孔 1 2 2 a は、第 2 の直線 4 2 に平行な直線に沿ってかつ金属板 1 2 2 のうち枠体 1 2 4 の外側に突出する領域に設けられる。

【 0 0 2 5 】

比較例において、第 1 増幅素子 1 3 2 ~ 第 2 増幅素子 1 3 6 は共通の線 1 4 4 に関して略左右対称に配置される。すなわち、第 1 リード部 1 2 6 と第 2 リード部 1 2 8 とを結ぶ直線に沿って配置される。このため、MMIC 1 3 0 の形状は、第 1 リード部 1 2 6 と第 2 リード部 1 2 8 との間の長さが他方の長さよりも大きい矩形になる。セラミックの線膨張率と Cu などの金属の線膨張率との差が大きいので、組み立て後にパッケージ基部 1 2 0 には反りを生じやすい。このため、ヒートシンク（図示せず）と金属板 1 2 2 との間の熱抵抗が大きくなる。また、4 つのセル領域で生じた熱の放熱経路 H 2 のうち、MMIC 1 3 0 内を通過する距離が均一ではなくかつ第 1 の実施形態の場合よりも長くなる。このため、MMIC チップ内での熱抵抗は高くなる。

【 0 0 2 6 】

これに対して、第 1 の実施形態では、第 1 増幅素子 3 2 と第 2 増幅素子 3 6 との段間の配線部が略直交するように折り曲げられる。このため、MMIC 3 0 は、正方形に近くできる。このため、パッケージ基部 2 0 の反りが低減できかつ接合強度が高められる。また、パッケージ基部 2 0 とヒートシンクとが密着できるので、外部熱抵抗が低減できる。さらに、第 2 増幅素子 3 6 のマルチセル領域 3 6 a ~ 3 6 d の発熱部が第 1 の直線 4 0 に沿って分散して配置されるので、熱は第 1 の直線 4 0 に対して直交する方向に略均一に広がりつつ短い距離で金属板 2 2 およびヒートシンクを介して外部に放散される。

【 0 0 2 7 】

図 3 は、パッケージ基部と蓋部とを接合した模式斜視図である。

セラミックからなる枠体 2 4 の上面に上面導電層 2 4 f を設け、金属またはメタライズされた蓋部 7 0 を Au Sn 半田などで接合すると、パッケージ内部の気密性を高めることができる。また、金属からなるヒートシンク（図示せず）に、ねじなどを用いてパッケージを取り付けると、外部熱抵抗を低減できる。

【 0 0 2 8 】

図 4 (a) は第 2 の実施形態にかかる高周波半導体増幅器の模式平面図、図 4 (b) は A - A 線に沿った模式断面図、図 4 (c) は模式正面図、である。

高周波半導体増幅器 1 0 は、パッケージ基部 2 0 と、MMIC 3 0 と、を有する。

【 0 0 2 9 】

枠体 2 4 は、金属板 2 2 に接合された第 1 層 2 4 a と、第 1 層 2 4 a に接合された第 2 層 2 4 b と、第 1 層 2 4 a に設けられ第 1 リード部 2 6 に接続された第 1 導電層 2 4 d と、第 1 層 2 4 a に設けられ第 2 リード部 2 8 に接続された第 2 導電層 2 4 e と、を有する。

【 0 0 3 0 】

第 1 導電層 2 4 d は、第 1 の直線 4 0 に略直交する伝送線路を含む。第 2 導電層 2 4 e は、第 1 の直線 4 0 に略直交する伝送線路を含む。第 1 リード部 2 6 と第 2 リード部 2 8 とは共通の直線 4 4 に含まれる。

【 0 0 3 1 】

第 1 層 2 4 a と第 2 層 2 4 b とは、たとえば、 Al_2O_3 からなり、かつ同一の厚さを有するものとする。第 2 層 2 4 b の上面には、上面導電層 2 4 f が設けられ枠体 2 4 に設けられた導電層などを介して金属板 2 2 に接続されるものとする。このとき、第 1 導電層 2 4 d と、第 2 導電層 2 4 e と、は、金属板 2 2 と、上面導電層 2 4 f との間でストリップ線路を構成する。たとえば、外部負荷を 5 0 とするとき、伝送線路の特性インピーダ

10

20

30

40

50

ンスが $50 \pm 10\%$ となるように導電層の幅、 Al_2O_3 の厚さ、導電層の厚さ、などを決定することができる。

【0032】

入出力インピーダンスを 50Ω に設計した MMIC 30 をパッケージ基部 20 に接合し、蓋部 70 を接地にすると、第 1 リード部 26 は 50Ω の電源インピーダンスに整合し、第 2 リード部 28 は 50Ω の負荷インピーダンスに整合できる。第 1 リード部 26 および第 2 リード部 28 が共通の直線 44 上にあると、無線機器筐体内での配置が容易である。

【0033】

図 5 は、第 3 の実施形態にかかる高周波半導体増幅器の模式平面図である。

高周波半導体増幅器 11 は、パッケージ基部 21 内に、送信用 MMIC (高出力増幅器) 30 と、受信用 MMIC (低雑音増幅器) 80 と、を有する。送信用 MMIC 30 は、図 1 に表す第 1 の実施形態の MMIC と同じとする。

【0034】

受信用 MMIC 80 の初段には、HEMT などの低雑音増幅素子 82 が設けられる。低雑音増幅器において、雑音を最小にする動作電流は低いので消費電力も低い。他方、送信用 MMIC 30 は、高出力とするため、高電流動作を行い消費電力 (すなわち、発熱量) が大きい。このため、送信用 MMIC 30 で生じた熱により受信用 MMIC 80 の温度が上昇すると、利得低下や NF など高周波特性の低下を生じる。

【0035】

第 3 の実施形態の高周波半導体増幅器 11 では、送信用 MMIC 30 の最終段の第 2 増幅素子 36 のマルチセル領域が第 1 の直線 40 に沿って配置されるので、それぞれのマルチセル領域から MMIC の外縁までの距離をほぼ均一にかつ短くできる。このため、受信用 MMIC 80 の温度上昇が低減され、利得や NF など高周波特性の低下が抑制される。

【0036】

第 1 ~ 第 3 の実施形態によれば、高出力増幅素子からの放熱性が改善された高周波半導体増幅器が提供される。これらの高周波半導体増幅器は、レーダ装置や通信機器に広く用いることができる。

【0037】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0038】

10、11 高周波半導体増幅器、20、21 パッケージ基部、22 金属板、22a 取り付け孔、24 枠体、24a 第 1 層、24b 第 2 層、24c 開口部、24d 第 1 導電層、24e 第 2 導電層、26 第 1 リード部、28 第 2 リード部、30 (送信用) MMIC、32 第 1 増幅素子、36 第 2 増幅素子、36a ~ 36d マルチセル領域、37 入力電極、38 出力電極、39 出力合成回路、40 第 1 の直線、42 第 2 の直線、44 共通の直線、F32 F36 フィンガー電極

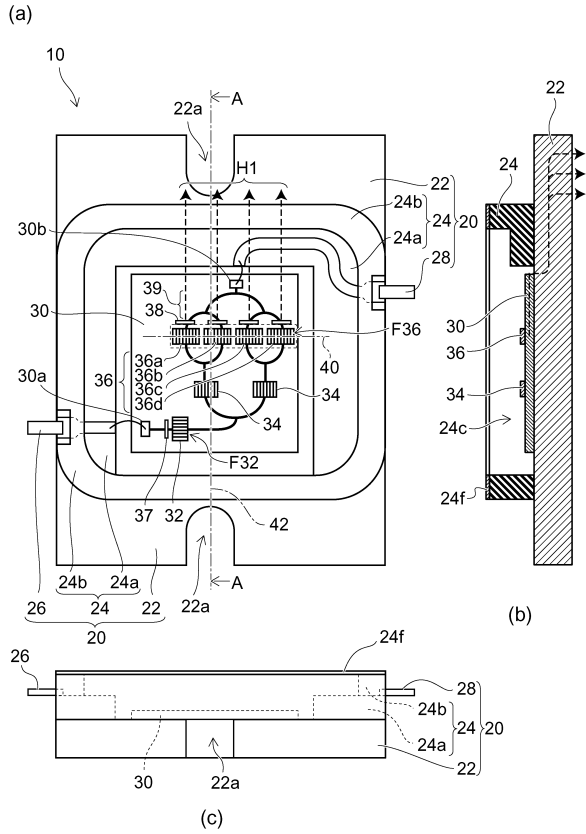
10

20

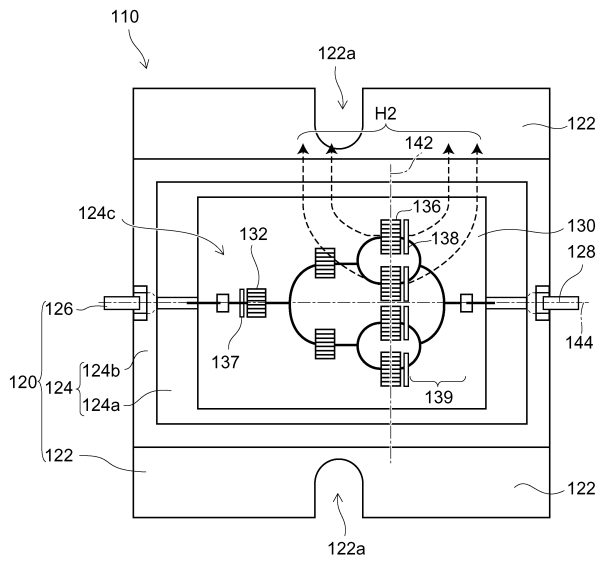
30

40

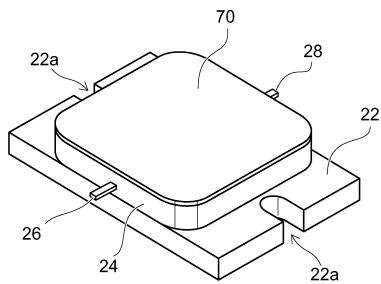
【 図 1 】



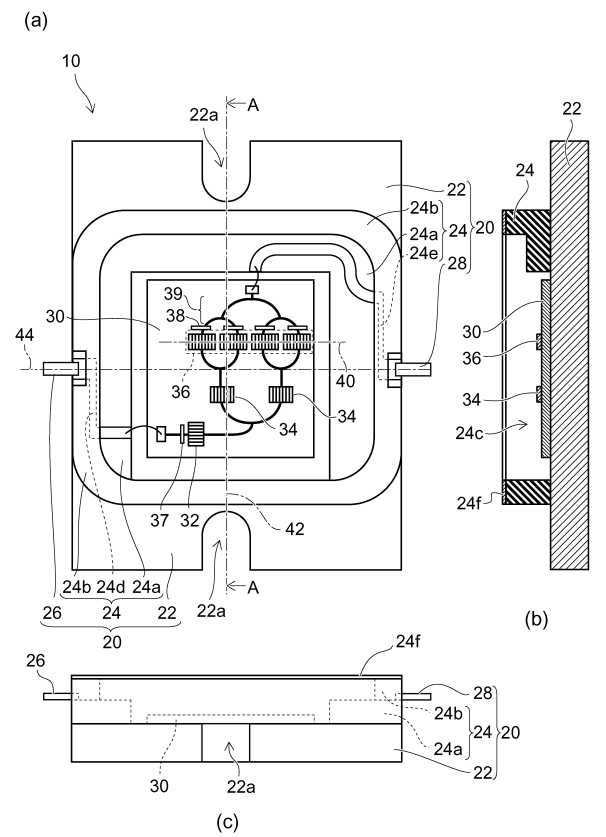
【 図 2 】



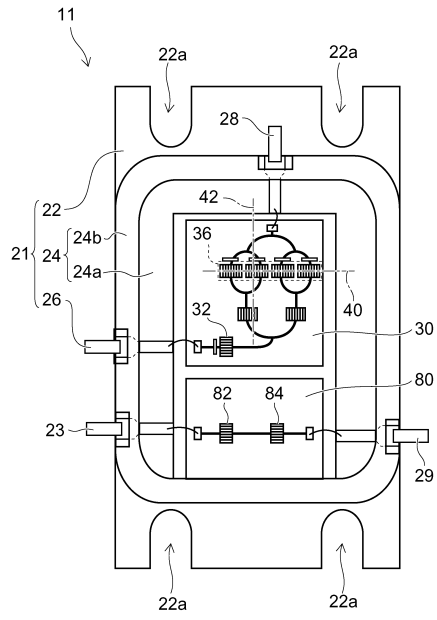
【 図 3 】



【 図 4 】



【図5】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 27/04 (2006.01)

H 0 1 L 23/12 (2006.01)

審査官 及川 尚人

(56)参考文献 特開2011-129571(JP,A)

特開2012-182306(JP,A)

特開2015-191939(JP,A)

特開2016-072447(JP,A)

特開2007-274181(JP,A)

特開平07-321130(JP,A)

米国特許出願公開第2003/0006847(US,A1)

(58)調査した分野(Int.Cl., DB名)

H 0 3 F 3 / 6 0

H 0 1 L 2 1 / 3 3 8

H 0 1 L 2 1 / 8 2 2

H 0 1 L 2 3 / 1 2

H 0 1 L 2 7 / 0 4

H 0 1 L 2 9 / 8 1 2

H 0 3 F 3 / 1 9 5