

POLSKA  
RZECZPOSPOLITA  
LUDOWA



URZĄD  
PATENTOWY  
PRL

# OPIS PATENTOWY

**94456**

Patent dodatkowy  
do patentu \_\_\_\_\_

Zgłoszono: 26.06.74 (P. 172220)

Pierwszeństwo: \_\_\_\_\_

Zgłoszenie ogłoszono: 17.01.76

Opis patentowy opublikowano: 31.12.1977

MKP H03k 13/17

Int. Cl<sup>2</sup>. H03K 13/17

**CZYTELNIA**

Urzędu Patentowego  
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Jacek Gronowski, Sylwester Terebiński

Uprawniony z patentu: Przemysłowy Instytut Telekomunikacji,  
Warszawa (Polska)

## Układ sterowania konwertera analogowo-cyfrowego przeznaczonego do pracy według metody kolejnych przybliżeń

Przedmiotem wynalazku jest układ sterowania konwertera analogowo-cyfrowego przeznaczonego do pracy według metody kolejnych przybliżeń.

Znane konstrukcje układów sterowania dla konwerterów analogowo-cyfrowych pracujących według metody kolejnych przybliżeń (kompensacji wagowej) wykorzystują łańcuchowe połączenie przerzutników oraz bramek logicznych tworzących układ wybierania sekwencyjnego dla konwertera cyfrowo-analogowego oraz zespół przerzutników stanowiących rejestr kolejnych wyników przejściowych. Przez połączenie funkcji układu wybierania i przechowywania wyników możliwe jest uzyskanie układu sterowania opisanego przez R.J. Manna (Electronics, Nov. 22, 1971). Składa się on z łańcucha przerzutników J—K stanowiącego rejestr przesuwający w którym dzięki sprzężeniom zwrotnym uzyskanym przez szeregowo połączenie bramek logicznych uzyskuje się zapamiętywanie pośrednich wyników przetwarzania w tych samych przerzutnikach. Układ ten posiada wady uniemożliwiające jego pracę w układach szybkich konwerterów. Wady te polegają na występowaniu zakłóceń spowodowanych propagacją sygnałów w sieci sprzężenia zwrotnego zarówno w czasie wykonywania pomiaru, jak i w czasie powrotu układu do stanu wyjściowego.

Celem wynalazku jest skonstruowanie układu sterowania konwertera pracującego według metody kolejnych przybliżeń w którym nie występują opisane zakłócenia.

Istota układu sterowania konwertera analogowo-cyfrowego według wynalazku polega na wprowadzeniu w sieci sterowania dodatkowego połączenia skracającego drogę dla sygnałów sprzężenia zwrotnego celem wykorzystania go w najbardziej krytycznych chwilach propagacji sygnałów przy zmianach stanów układu.

Układ sterowania według wynalazku zapewnia dużą szybkość przetwarzania eliminując jednocześnie ograniczenia wynikające z czasów propagacji w gałęziach sprzężenia zwrotnego.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, na którym zamieszczony jest schemat blokowy układu sterowania konwertera analogowo-cyfrowego.

Jak pokazano na rysunku układ sterowania według wynalazku składa się z kaskadowego połączenia jednakowych członów E, F, G, H ..., zbudowanych każdy z przerzutnika odpowiednio  $A_E, A_F, A_G, A_H$  ... typu J-K oraz z dwóch bramek logicznych odpowiednio  $B_E$  i  $D_E, B_F$  i  $D_F, B_G$  i  $D_G, B_H$  i  $D_H, \dots$ . Członcy te połączone są ze sobą w ten sposób, że każde z nich jest połączone swymi wyjściami z dwoma poprzedzającymi członami łańcucha oraz z jednym następnym.

Człon F układu sterowania konwertera analogowo-cyfrowego pracującego według metody kolejnych przybliżeń stanowi połączenie przerzutnika  $A_F$  typu J-K i bramek logicznych  $B_F$  i  $D_F$  tworzących układ sumy logicznej, z tym, że bramka  $B_F$  ma trzy wejścia 3, 4 i 5, jej wyjście łączy się z wejściem bramki  $D_F$  a wyjście bramki  $D_F$  stanowi wyjście układu sumy logicznej. Wejście 4 układu sumy logicznej  $B_F$  połączone jest przewodem 8 z wejściami przygotowującymi  $J_1$  i  $K_1$  przerzutnika  $A_G$  typu J-K oraz z wyjściem Q kolejnego członu H łańcucha, drugie wejście 5, natomiast, jest połączone przewodem 7 z wyjściem Q przerzutnika  $A_G$  następnego członu G, zaś trzecie wejście 3 wspomnianej logicznej sumy  $B_F$  połączone jest przewodem 2 z wejściami  $J_3$  i  $K_2$  przerzutnika  $A_G$  następnego członu G. Wyjście logicznej bramki  $D_F$  jest połączone z drugimi wejściami przygotowującymi  $J_3$  i  $K_2$  przerzutnika  $A_F$ , stanowiąc jednocześnie wyjście do poprzedzającego członu E. Pozostałe wejścia przygotowujące przerzutnika  $A_F$  stanowią wejścia członu F dla sygnału z członu poprzedzającego E oraz połączenia 9 z odpowiedzią komparatora. Wyjścia przerzutnika  $A_F$  : Q stanowi wyjście do następnego członu G a wyjście Q do członu poprzedzającego E.

Do wejścia 10 każdej logicznej sumy  $D_E, D_F, D_G, D_H$  ... doprowadzany jest przewodem 12 sygnał ustawiający, przy jednoczesnym doprowadzaniu tego sygnału przewodem 11 do wejścia 5 każdego przerzutnika  $A_E, A_F, A_G, A_H$  poszczególnych członów E, F, G, H ...

Wyjście Q poprowadzone przewodem 6 doprowadzone z kolei do wejścia konwertera cyfrowo-analogowego stanowiącego podzespół odniesienia w konwerterze analogowo-cyfrowym stanowi wyjście 1 układu według wynalazku.

Powtarzalne człony sterowania połączone ze sobą stanowią rejestr sterująco-pamiętający, w którym przerzutniki spełniają rolę elementów wyznaczających kolejne etapy cyklu przetwarzania tworząc rejestr przesuwający, natomiast po spełnieniu roli układu wybierającego przerzutniki te, dzięki połączeniu z następnymi członami przekształcają się w elementy rejestru roboczego, w którym zapamiętywany jest wynik przetwarzania.

Zadaniem układu sterowania konwertera analogowo-cyfrowego pracującego według metody kolejnych przybliżeń jest wytwarzanie w kolejnych taktach zegara sterującego sygnałów cyfrowych dla współpracującego konwertera cyfrowo-analogowego stanowiących kolejne przybliżenia cyfrowego równoważnika mierzonego napięcia wejściowego. Sygnały te tworzone są w ten sposób, że w kolejnych taktach zegara wpisuje się wartość „1” do kolejnych wejść konwertera cyfrowo-analogowego zaczynając od najbardziej znaczącego (pierwszego) i w zależności od wyniku porównania przez komparator napięcia wytworzonego przez konwerter c/a z napięciem wejściowym ustala się wartość danego bitu dla następnych taktów procesu przetwarzania.

Dla 4-bitowego konwertera analogowo-cyfrowego kolejne sygnały sterujące można przedstawić w postaci tablicy.

|    | 1 takt | P | 2 takt | P | 3 takt | P | 4 takt |
|----|--------|---|--------|---|--------|---|--------|
| 1. | 1000   | 1 | 0100   | 1 | 0010   | 1 | 0001   |
| 2. | 1000   | 1 | 0100   | 1 | 0010   | 0 | 0011   |
| 3. | 1000   | 1 | 0100   | 0 | 0110   | 1 | 0101   |
| 4. | 1000   | 1 | 0100   | 0 | 0110   | 0 | 0111   |
| 5. | 1000   | 0 | 1100   | 1 | 1010   | 1 | 1001   |
| 6. | 1000   | 0 | 1100   | 1 | 1010   | 0 | 1011   |
| 7. | 1000   | 0 | 1100   | 0 | 1110   | 1 | 1101   |
| 8. | 1000   | 0 | 1100   | 0 | 1110   | 0 | 1111   |

Praca układu sterowania rozpoczyna się od ustawienia przerzutników  $A_E, A_F, A_G, A_H$  ... w członach E, F, G, H zgodnie z tablicą tj. przerzutnik  $A_E$  w członie E w stan „1”, natomiast przerzutniki w członach F, G, H w stan „0”, co odpowiada stanowi wysokiemu na wyjściach Q wszystkich przerzutników za wyjątkiem pierwszego. Ustawienie przerzutników układu sterującego w stan wyjściowy powoduje wystereowanie związanego konwertera c/a do pierwszego stanu odniesienia 1000.

W zależności od wyniku porównania na wejściu 9 z komparatora pojawi się sygnał logiczny „1” lub „0”. Pierwszy impuls zegarowy po ustawieniu stanu początkowego podany na wejście zegarcwe C przerzutników powoduje zmianę stanu przerzutnika  $A_F$  w członie F z „0” na „1”, bowiem stan wszystkich wejść przygotowujących K jest wysoki, a stan wejścia  $J_2$  nie ma wpływu na zmianę stanu przerzutnika J—K ze stanu „1” do „0”. W członie E zmiana stanu przerzutnika  $A_E$  uzależniona jest od sygnału z komparatora doprowadzanego przewodem 9. W ten sposób po pierwszym impulsie zegarowym stan przerzutników w kolejnych członach będzie odpowiadał poz. 1—4 lub 5—8 tablicy. Przerzutniki w członach G i H nie zmieniają swego stanu, bowiem jest on zgodny ze stanem wejść przygotowujących K.

Wpisanie stanu „1” do drugiego członu powoduje natychmiastowe zablokowanie wejść J—K stopnia poprzedzającego przez podanie poziomu „0” z wyjścia 7 na wejście 5 stopnia poprzedzającego oraz z opóźnieniem równym propagacji przez układ bramek B i D. Kolejny impuls zegarowy powoduje przesunięcie „1” do członu G w analogiczny sposób jak poprzednio. Wpisanie „1” do przerzutnika  $A_G$  w członie G powoduje natychmiastowe zablokowanie wejść J—K stopnia poprzedzającego, a jednocześnie podanie sygnału blokującego na wejście 5 sumy  $B_F$  członu F łańcucha. Ponieważ zbocze opadające na wyjściu przerzutnika ma mniejsze opóźnienie niż zbocze narastające względem zegara, w łańcuchu sprzężenia zwrotnego składającego się z elementów B i D poszczególnych członów praktycznie istnieje stan blokady nie zakłócony propagacjami sygnałów przy zmianach stanów obydwu sąsiednich przerzutników.

#### Zastrzeżenia patentowe

1. Układ sterowania konwertera analogowo-cyfrowego pracującego według metody kolejnych przybliżeń, składający się z szeregu kaskadowo połączonych jednakowych członów sterowania, z n a m i e n n y t y m , że wyjście (Q) przerzutnika ( $A_F$ ) każdego członu następnego, (F), jest połączone bezpośrednio z jednym z wejść (J) i jednym z wejść (K) przerzutnika ( $A_E$ ) członu poprzedniego, (E), w celu dodatkowego połączenia tych obydwu członów dla wyeliminowania wpływu propagacji sygnałów impulsowych przez bramki logiczne (B) i (D).

2. Układ sterowania konwertera analogowo-cyfrowego pracującego według metody kolejnych przybliżeń, składający się z szeregu kaskadowo połączonych jednakowych członów sterowania, z n a m i e n n y t y m , że dodatkowe wejście logicznej bramki (D) każdego członu połączone jest z ustawiającym wejściem (11) przerzutnika (A) w każdym członie, na które podawany jest sygnał zerujący po zakończeniu pomiaru, dzięki czemu uzyskuje się zmniejszenie czasu działania układu przy zerowaniu.

