

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/316

H01L 21/28

H01L 21/314

H01L 21/318

H01L 21/8247

H01L 21/336

H01L 29/78



[12] 发明专利申请公开说明书

[21] 申请号 200410087058.0

[43] 公开日 2005 年 12 月 7 日

[11] 公开号 CN 1705088A

[22] 申请日 2004.10.26

[74] 专利代理机构 北京三友知识产权代理有限公司

[21] 申请号 200410087058.0

代理人 黄 健

H01L 27/115

[30] 优先权

[32] 2004.6.1 [33] US [31] 10/858,040

[71] 申请人 旺宏电子股份有限公司

地址 台湾省新竹科学工业园区

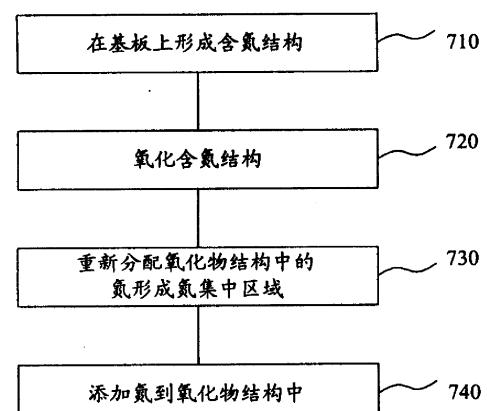
[72] 发明人 王嗣裕

权利要求书 5 页 说明书 8 页 附图 7 页

[54] 发明名称 快闪内存的穿隧氮氧化物

[57] 摘要

本发明涉及一种快闪内存的穿隧氮氧化物结构及形成该结构的方法，一含氮结构形成在半导体基板上，并经氧化，该氧化物结构中的氮重新分配形成一氮集中区域，氧化该结构及重新分配氮是藉自由基氧化施行。添加氮至该氧化物结构中，该氮集中区域有助于调整添加的氮所达的深度。



1. 一种形成富含氮的穿隧氧化物的方法，该方法包括下列步骤：

在半导体基板上形成氮氧化硅结构做为一穿隧氧化物结构；

进行氧化工艺以重新分配该氮氧化硅结构中的氮；以及

5 在存在氮供应源的环境下进行热回火以添加氮到该氮氧化硅结构中。

2. 如权利要求 1 的方法，其中所述形成氮氧化硅结构的步骤包括一热回火工艺。

3. 如权利要求 1 的方法，其中所述进行氧化工艺的步骤包括一原位蒸气产生工艺。

10 4. 如权利要求 1 的方法，其中所述热回火工艺包括一炉管回火工艺。

5. 如权利要求 1 的方法，其中所述热回火工艺包括一快速热回火工艺。

6. 如权利要求 1 的方法，其中所述热回火工艺的实施条件是 850℃到 1100℃及 10 秒到 300 秒之间。

7. 如权利要求 1 的方法，其中所述热回火工艺包括一快速热回火工艺，实施在 850℃到 1100℃及 10 秒到 300 秒之间。

15 8. 如权利要求 1 的方法，其中所述进行氧化工艺的步骤包括在 900℃到 1100℃及 10 秒到 200 秒之间实施一原位蒸气产生工艺。

9. 如权利要求 1 的方法，其中所述热回火工艺实施条件在 850℃到 1100℃及 5 分钟到 120 分钟之间。

20 10. 如权利要求 1 的方法，其中所述热回火工艺包括一炉管热回火工艺，实施条件 850℃到 1100℃及 5 分钟到 120 分钟之间。

11. 如权利要求 1 的方法，其中所述热回火工艺是实施条件在 850℃至 1100℃及 10 秒至 120 分钟之间。

12. 一种半导体的制造方法，包括下列步骤：

25 在半导体基板上形成一含氮结构；

氧化该含氮结构以产生一含氮的氧化物结构；

重新分配该氧化物结构中的氮使其在该氧化物结构中形成氮集中区域；以及

在形成氮集中区域后，添加氮到至少部分比该氮集中区域浅的氧化物结构中。

5 13. 如权利要求 12 的方法，其中所述重新分配该氧化物结构中的氮的步骤包括移动该氮使其远离基板的表面。

14. 如权利要求 12 的方法，其中所述重新分配该氧化物结构中的氮的步骤包括移动该氮使其更深入氧化物结构。

15. 如权利要求 12 的方法，其中所述含氮结构包括二氧化硅及氮化硅。

10 16. 如权利要求 12 的方法，其中所述氧化物结构包括一穿隧氧化物。

17. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括对所述半导体基板的表面进行热回火。

18. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在氧化亚氮的环境中对所述半导体基板的表面进行热回火。

15 19. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在氧化氮的环境中对所述半导体基板的表面进行热回火。

20 20. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在氮气的环境中对所述半导体基板的表面进行热回火。

21. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在 ND₃ 的环境中对所述半导体基板的表面进行热回火。

22. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在所述半导体基板上经由化学气相沉积法沉积该含氮结构。

23. 如权利要求 12 的方法，其中所述形成一含氮结构的步骤包括在所述半导体基板上经由等离子体氮化法沉积该含氮结构。

25 24. 如权利要求 12 的方法，其中所述添加氮的步骤包括对所述氧化物结构进行热回火。

25. 如权利要求 12 的方法，其中所述添加氮的步骤包括在氧化亚氮的环境中对所述氧化物结构进行热回火。

26. 如权利要求 12 的方法，其中所述添加氮的步骤包括在氧化氮的环境中对所述氧化物结构进行热回火。

5 27. 如权利要求 12 的方法，其中所述添加氮的步骤包括在氮气的环境中对所述氧化物结构进行热回火。

28. 如权利要求 12 的方法，其中所述氧化该含氮结构及重新分配该氧化物结构中的氮的步骤是将该含氮结构经过至少一自由基氧化工艺。

10 29. 如权利要求 12 的方法，其中所述氧化该含氮结构及重新分配该氧化物结构中的氮的步骤是将该含氮结构经过至少一原位蒸气产生工艺。

30. 如权利要求 12 的方法，其中所述氧化该含氮结构及重新分配该氧化物结构中的氮的步骤是将该含氮结构经过至少一低压完全氧化工艺。

15 31. 如权利要求 12 的方法，其中所述氧化该含氮结构及重新分配该氧化物结构中的氮的步骤是将该含氮结构在氧基的环境中经过至少一自由基氧化工艺。

32. 如权利要求 12 的方法，其中所述氧化该含氮结构及重新分配该氧化物结构中的氮的步骤是将该含氮结构在氢氧基的环境中经过至少一自由基氧化工艺。

20 33. 如权利要求 12 的方法，其中所述氮集中区域可阻挡添加的氮进入比该氮集中区域更深的区域。

34. 一种半导体的制造方法，包括下列步骤：

在半导体基板上形成一含氮结构；

该含氮结构经自由基氧化以形成一含氮的氧化物结构；以及
添加氮到至少部分的该氧化物结构中。

25 35. 如权利要求 34 的方法，其中所述氧化物结构包括一穿隧氧化物。

36. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括对

所述半导体基板的表面进行热回火。

37. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在氧化亚氮的环境中对所述半导体基板的表面进行热回火。

5 38. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在
5 氧化氮的环境中对所述半导体基板的表面进行热回火。

39. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在
氨气的环境中对所述半导体基板的表面进行热回火。

40. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在 ND₃
的环境中对所述半导体基板的表面进行热回火。

10 41. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在
所述半导体基板上经由化学气相沉积法沉积该含氮结构。

42. 如权利要求 34 的方法，其中所述形成一含氮结构的步骤包括在
所述半导体基板上经由等离子体氮化法沉积该含氮结构。

15 43. 如权利要求 34 的方法，其中所述添加氮的步骤包括对所述氧化
物结构进行热回火。

44. 如权利要求 34 的方法，其中所述添加氮的步骤包括在氧化亚氮
的环境中对所述氧化物结构进行热回火。

45. 如权利要求 34 的方法，其中所述添加氮的步骤包括在氧化氮的
环境中对所述氧化物结构进行热回火。

20 46. 如权利要求 34 的方法，其中所述添加氮的步骤包括在氮气的环
境中对所述氧化物结构进行热回火。

47. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤
包括氧化该含氮结构及重新分配该含氮结构中的氮使其在该含氮结构中形
成一氮集中区域。

25 48. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤
包括氧化该含氮结构、重新分配该含氮结构中的氮使其在该含氮结构中形

成一氮集中区域以及移动该氮使其更深入该含氮结构。

49. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤包括氧化该含氮结构及重新分配该含氮结构中的氮使其在该含氮结构中形成一氮集中区域，其中该氮集中区域可阻挡添加的氮进入比该氮集中区域更深的区域。
5

50. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤包括一原位蒸气产生工艺。

51. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤包括一低压完全氧化工艺。

10 52. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤包括在氧基的环境中对该含氮结构进行氧化。

53. 如权利要求 34 的方法，其中所述含氮结构经自由基氧化的步骤包括在氢氧基的环境中对该含氮结构进行氧化。

54. 一种半导体组件，包括：

15 一半导体基板；
一氧化物结构，在该半导体基板上，包含足够的氮浓度以减少因应力所引起的漏电流，其中该氮浓度形成一峰值位置在距离该氧化物结构与基板间的接口有一段距离的氧化物结构中；以及

一接口层，具有低于该氮浓度峰值的氮浓度，介于基板与峰值位置之间。

20 55. 如权利要求 54 的组件，其中所述氧化物结构做为一穿隧氧化物。

56. 如权利要求 54 的组件，其中所述氧化物结构包括二氧化硅及氮化硅。

57. 如权利要求 54 的组件，其中所述氮浓度在所述峰值附近为类高斯分布。

快闪内存的穿隧氮氧化物

技术领域

5 本发明涉及一种半导体工艺，特别是关于一种为非挥发性内存形成穿隧
氮氧化物结构的方法。

背景技术

10 非挥发性内存组件主要依赖施加一非常高的电场使载子通过一层非常薄
的穿隧氧化物结构来达成其功能，因此非挥发性内存中的电荷保持能力及其
它重要特性就与穿隧氧化物结构的品质及稳定性息息相关。

15 为改善穿隧氧化物结构的品质与稳定性，已有许多方法被提出，其中最
常使用的方法是在氧化硅中掺杂氮，例如美国专利第 5,885,870 号与第
6,380,033 号中所揭露的方法，是先形成一穿隧氧化物结构再利用氧化氮 (NO)
或氧化亚氮 (N_2O) 回火以添加氮至穿隧氧化物结构中，此种添加氮的优点在
于减少非挥发性内存组件因福勒—诺汉应力所引起的漏电流 (Fowler-
Nordheim stress induced leakage current; FN-SILC) 以及因临界电压偏
移所造成的漏电流，然而在诸如此类的方法中，氮在穿隧氧化物结构的底部
接口有堆积的倾向，造成非挥发性内存组件载子移动率及闸极氧化物周围结
构产生劣化情形。
20

因此，一种添加氮至穿隧氧化物 (tunneling oxide) 结构且不会在其接
口产生氮堆积情形的非挥发性内存的制造方法，是所期望的。

发明内容

25 本发明的目的之一，在于提供一种富含氮的闸极氧化物的半导体工艺。

本发明的目的之一，在于提供一种具有改良闸极氧化物的半导体组件。

为达上述目的，本发明提供了一种富含氮的闸极氧化物的半导体制造方法，其包括在半导体基板的表面形成一个含氮结构，氧化该含氮结构以产生一个含氮的氧化物结构，重新分配氧化物结构中的氮使其在远离氧化物结构与半导体基板接口的氧化物结构中形成氮集中区域，之后添加氮到至少部分比氮集中区域浅的氧化物结构中。在不同的实施例中，重新分配氮是移动氮使其远离基板的表面。在不同的实施例中，形成一含氮结构包括对半导体基板表面进行热回火，例如在氧化亚氮、氧化氮、氨气 (NH_3) 及/或 ND_3 的环境中进行热回火，其中 ND_3 是氨气中氢原子被重氢所替换。在一些实施例中，形成一含氮结构进一步包括利用等离子体氮化法及/或化学气相沉积法 (CVD) 沉积该含氮结构。另外，氮集中区域会阻挡添加的氮进入比氮集中区域更深的区域，因此保护了氧化物结构与半导体基板间的接口免于因添加的氮堆积而造成劣化。在不同的实施例中，添加氮包括在例如氧化亚氮、氧化氮、 ND_3 及/或氨气的环境中对氧化物结构进行热回火。在不同的实施例中，经由例如原位蒸气产生法 (in situ steam generation; ISSG) 及/或低压完全氧化法的自由基氧化工艺来达成氧化含氮结构及重新分配氧化物结构中的氮，该自由基氧化的过程发生在氧基及/或氢氧基存在的环境中。

本发明还提供了另一种富含氮的闸极氧化物的半导体制造方法，其包括在半导体基板的表面形成一含氮结构，该含氮结构经自由基氧化以产生一个含氮的氧化物结构，以及添加氮原子到至少部分的氧化物结构中。在不同的实施例中，形成含氮结构包括在例如氧化亚氮、氧化氮、氨气及/或 ND_3 的环境中对半导体基板表面进行热回火。在一些实施例中，形成一含氮结构进一步包括利用等离子体氮化法及/或化学气相沉积法沉积该含氮结构。在不同的实施例中，添加氮包括在例如氧化亚氮、氧化氮及/或氨气的环境中对氧化物结构进行热回火。在不同的实施例中，自由基氧化包括氧化该含氮结构，以及重新分配该含氮结构中的氮以形成氮集中区域于该含氮结构中及/或移动氮

进入更深的含氮结构中。氮集中区域会阻挡添加的氮进入比氮集中区域更深的区域。自由基氧化包括在氨基及/或氢氨基存在的环境中利用原位蒸气产生法及/或低压完全氧化法进行。

本发明还提供了一种半导体组件(元件)，其包括一半导体基板以及在该
5 半导体基板上的一氧化物结构，氮浓度的峰值发生在距离氧化物结构与基板
间的接口层有一段距离的氧化物结构中，在氧化物结构中介于半导体基板与
该峰值间的接口层具有较低的氮浓度以避免基板中电荷移动率下降，同时，
在氧化物结构中留下的氮浓度(例如形成氮化硅)足够降低因应力所引起的
漏电流，该氧化物结构在一些实施例的技术中可做为非挥发性内存组件的间
10 极介电层，藉由穿隧通过该间极介电层达到资料写入与抹除的作用。

本发明还提供了一种形成富含氮的穿隧氧化物的方法，其包括在一半导体基板上形成一氮氧化硅做为穿隧氧化物结构，进行一氧化工艺重新分配氮
氧化硅结构中的氮，再经过具有氮供应源的热回火工艺以添加氮到氮氧化硅
结构中。其中，该形成氮氧化硅结构的方法包括热回火；而该氧化过程的实
15 施包括一原位蒸气产生法，例如在900°C到1100°C及10秒到200秒之间；该
热回火工艺包括炉管回火及/或快速热回火(rapid thermal annealing; RTA)，
在一些实施例中，快速热回火实施在850°C到1100°C及10秒到300秒之间，
炉管回火实施在850°C到1100°C及5分钟到120分钟之间。

20 附图说明

图1、图2及图3是说明以不同工艺步骤在基板上形成穿隧氧化物结构的示意图；

图3A是显示在氧化物结构中氮浓度与深度的关系图；

图4是显示受F-N应力时间与其所引起的漏电流的关系图；

25 图5是显示受应力时间与Vg-偏移量的关系图；

图6及图7是形成氧化物结构的流程示意图；以及

图 8 是根据本发明具有穿隧介电层的半导体组件示意图。

图中主要符号说明：

100 基板 110 氧化物结构 200 基板 210 氧化物结构

220 氮浓度峰值位置 221 接口 222 接口层

5 300 曲线 320 线 410 纯氧化物结构 800 记忆胞

804 半导体基板 805 源极 806 极极 810 电荷储存元件

818 氮浓度峰值位置 820 氧化物结构 824 控制闸极 832 电荷

具体实施方式

10 实施例的详细描述请参考图 1-图 8。其中，图 1 及图 2 为以不同工艺步骤在基板上形成穿隧氧化物结构的示意图。

请参考图 1 所示，一硅基板 100 例如掺杂磷的单晶硅基板，经由例如在具有氮供应源如氮化氮 (NO) 的环境中对基板进行热回火，以在基板上形成氧化物结构 110 做为一穿隧氧化物结构，在一些实施例中，氧化物结构包括结合氧化硅与氮化硅的氮氧化硅。还可通入如氮气或氩气以调整氮供应源的浓度。氧化物结构 110 也可经由在氧化亚氮、氮气或 ND_3 的环境中对基板 100 进行回火而形成。

20 在另一实施例中，基板上的含氮结构可经由例如化学气相沉积法或等离子体氮化法在基板上沉积含氮结构来达成，该含氮结构可以是氮氧化硅 (SiO_xN_y)、氮化硅如 Si_3N_4 或其它在后续工艺中氮可被重新分配的任何材料。

图 2 说明在氧化物结构 210 中氮重新分配的情形，其中氧化物结构 210 与图 1 中的氧化物结构 110 相同。经过例如原位蒸气产生法的自由基氧化工艺使得在氧化物结构 210 中的氮重新分配，在远离氧化物结构 210 与硅基板 200 间接口且靠近氧化物结构 210 的底部形成氮集中区域，氮浓度峰值位置 220 是在氧化物结构 210 中氮集中区域里氮浓度峰值的位置，其中原位蒸气产生法的氧化工艺实施在 900°C 到 1100°C 及 10 秒到 200 秒之间。

图 3 说明第二热回火工艺，其是在具有氮供应源的环境中以扩散方式添加氮到氧化物结构 210 中，在此工艺中适合的氮供应源包括氧化氮 (NO)，热回火工艺也可在氧化亚氮 (N_2O) 或氨气其中之一的环境下进行，以添加氮到氧化物结构 210 中，该第二热回火工艺是炉管或快速热回火工艺，优选是实施在 850°C 到 1100°C 及 10 秒到 2 小时之间。

根据第二热回火工艺可形成本发明的一实施例，即氧化物结构 210 藉由接口 221 与基板 200 分离（请同时参见图 3 所示），在氧化物结构 210 中富含足够浓度的氮以减少因应力所引起的漏电流，氧化物结构 210 在接口 221 与氮浓度峰值位置 220 之间包含一接口层 222，忽视氧化物结构 210 富含氮的区域，接口层 222 中的氮浓度已低到不会减低基板 200 中电荷的移动率，接口层 222 中相对低的氮浓度起因于氮浓度峰值位置 220 远离接口 221，氮浓度峰值位置 220 可阻止所添加的氮进入比氮集中区域更深的区域，以保护接口层 222 避免添加的氮堆积在接口 221 造成基板 200 中载子移动率下降，氧化物结构 210 的厚度介于 30\AA 到 120\AA 之间。

图 3A 是在图 3 所示的氧化物结构中氮浓度与深度的关系图，此图是根据理论而非根据实验。曲线 300 的峰值相对于图 3 中氮浓度峰值位置 220 的位置，在峰值之下急剧下降的氮浓度相对于图 3 中介于氧化物结构 210 与基板 200 间的接口 221，而接口层 222 则相对于曲线峰值到急剧下降间的位置。上述曲线峰值的氮浓度减少受氧化物表面的影响，即介于氧化物表面与氧化物/基板 20 接口间的氮浓度为一高斯分布，线 320 标示在靠近峰值附近的氮浓度分布为高斯分布。

每一种在半导体样品上的穿隧氮氧化物结构的品质及特性均经过数种测试进行评估，结果如图 4 与图 5 所示。不同的半导体样品包括：1) 由原位蒸气产生法成长厚度为 85\AA 的氧化硅；2) 由原位蒸气产生法成长并经炉管在 NO 环境中回火得到最终厚度为 85\AA 的氧化硅；3) 由原位蒸气产生法成长且在 NO 环境中以快速升温热处理的工艺进行回火得到最终厚度为 85\AA 的氧化硅；以

及 4) 本发明的实施例在 NO 的环境中以快速升温热处理的工艺对 Si 进行回火再经由原位蒸气产生法的工艺进行氧化以及在 NO 环境中以快速升温热处理的工艺再回火一次以产生厚度为 85Å 的氧化物结构。不同的样品基于不同的穿隧氧化物结构而分别制造。

5 图 4 显示受 F-N 应力时间与其所引起的漏电流的关系。轨迹 410 对应由原位蒸气产生法成长厚度为 85Å 的氧化硅; 轨迹 420 对应由原位蒸气产生法成长并经炉管在 NO 环境中回火得到最终厚度为 85Å 的氧化硅; 轨迹 430 对应由原位蒸气产生法成长且在 NO 环境中以快速升温热处理的工艺进行回火得到最终厚度为 85Å 的氧化硅; 以及轨迹 440 对应本发明的实施例在 NO 的环境中以快速升温热处理的工艺对 Si 进行回火再经由原位蒸气产生法的工艺进行氧化以及在 NO 环境中以快速升温热处理的工艺再回火一次以产生厚度为 85Å 的氧化物结构。在测试中每一样品在不同的时间区间中由于 F-N 应力引起一大约-10mA/cm² 的负向固定电流(相当于一个大小约-11.5MV/cm 的电场)通过穿隧氧化物结构, 在-7MV/cm 的低电场下量测每一样品因不同应力所引起的漏电流(Δ SILC), 本实施例的漏电流在 FN-SILC 的情形下有很大的改善, 如图 4 所示。

图 5 显示在样品上 Vg-偏移量的测试结果。轨迹 510 对应由原位蒸气产生法成长厚度为 85Å 的氧化硅; 轨迹 520 对应由原位蒸气产生法成长并经炉管在 NO 环境中回火得到最终厚度为 85Å 的氧化硅; 轨迹 530 对应由原位蒸气产生法成长且在 NO 环境中以快速升温热处理的工艺进行回火得到最终厚度为 85Å 的氧化硅; 以及轨迹 540 对应本发明的实施例在 NO 的环境中以快速升温热处理的工艺对 Si 进行回火再经由原位蒸气产生法的工艺进行氧化以及在 NO 环境中以快速升温热处理的工艺再回火一次以产生厚度为 85Å 的氧化物结构。在测试中每一样品由于应力引起一个大小约-10mA/cm² 的负向固定电流(-CCS)通过穿隧氧化物结构, 然后再量测每一样品 Vg 的偏移量(Δ Vg), 在 Vg 偏移轨迹与时间的关系图中, 轨迹 540 显示相较于其它样品表现了非常低的捕

捉程度以降低损害。

图 6 及图 7 是形成氧化物结构的流程图。请参考图 6 所示，以例如沉积、回火或等离子体氮化法在基板上形成含氮结构 610，在一些实施例中含氮结构的厚度范围为 0Å 到 30Å，在图 4 与图 5 所示的测试样品中，其氮氧化物厚度 5 约为 20Å。接着进行氧化工艺，优选是进行自由基氧化工艺 620，该自由基氧化包括在原位蒸气产生法及/或低压完全氧化法 (LPRO) 中进行，图 4 与图 5 所示的测试样品是 RTP 型式的原位蒸气产生法的腔体中（由 AMAT 所制造）降低压力以产生氧基 (O*) 及氢氧基 (OH*) 以进行原位蒸气产生法的工艺，该原位蒸气产生法的工艺温度范围在 900°C 到 1100°C 之间，图 4 与图 5 所示测 10 试样品所使用的温度为 1050°C。且该原位蒸气产生法的工艺是在氢气与氧气混合的环境下进行，其中氢气/氧气的流量比在 0% 到 33% 之间，图 4 与图 5 所示测试样品所使用的氢气/氧气的流量比为 33%。原位蒸气产生法的工艺压 15 力在 0 托尔 (torr) 到 20 托尔之间以及工艺时间在 10 秒到 200 秒之间，低压完全氧化法的工艺则在一低压炉管进行，例如 TEL 所制造的炉管。最后添加氮到氧化物结构中 630 形成含氮结构以及添加氮到该结构中均是以热回火方式完成，例如在氧化亚氮、氧化氮及/或氨气的环境中进行热回火，该热回火的温度在 850°C 到 1100°C 之间（图 4 与图 5 所示测试样品所使用的温度为 1050°C），该热回火的环境包括氮气以及反应气体 NO，当温度低于 1000°C 时通入氮气做为稀释氮的传输气体，其气体流量比为 0s1m 到 10s1m（图 4 与图 20 5 所示测试样品使用 $N_2/NO = 5/5s1m$ ）。若经由快速升温系统进行回火，则回火时间从 10 秒到 300 秒（图 4 与图 5 所示测试样品第一次回火为 180 秒，第二次回火为 30 秒），若经由传统炉管进行回火，则回火时间从 5 分钟到 120 分钟。

请参考图 7 所示，首先在基板上形成含氮结构 710，并氧化该含氮结构 25 720，接着重新分配氧化物结构中的氮以形成氮集中区域 730，最后添加氮到氧化物结构中 740。在不同的实施例中，氧化含氮结构及重新分配氧化物结构

中的氮均可经由诸如原位蒸气产生法及/或低压完全氧化法进行自由基氧化而达成。

图 8 是一包括如图 3 所示的穿隧介电层的 NROM 记忆胞示意图。记忆胞 800 形成在一半导体基板 804 上，记忆胞 800 包括一源极 805 及一汲极 806 分别 5 形成在由基板 804 上的通道所隔离的扩散区中，一控制闸极 824 覆盖在该通道上，一电荷储存元件 810 经由介于电荷储存组件 810 及该通道间的绝缘层如氧化物结构 820 而与通道隔离如图 3 所示，电荷储存元件 810 包括氮化硅在 NROM 胞内。在不同的实施例中，具有不同的捕捉电荷材料，例如 Al_2O_3 、 HfO_x 、 ZrO_x 或其它可形成记忆胞的金属氧化物，例如当对记忆胞施加一偏压以进行 10 热电子写入时电荷 832 即被捕捉在氮化层中。本发明可适用于不同种类的记忆胞如悬浮闸极记忆胞、只读记忆胞 (ROM cells) 等等。

氧化物结构 820 具有足够的氮浓度以减少因应力所引起的漏电流，在与半导体基板 804 及氧化物结构 820 的接口相距一段距离的氧化物结构 820 中形成一氮浓度峰值位置 818，该距离约为 12\AA ，且氮浓度在该峰值附近区域形成类高斯分布，其中氮的浓度足够减少因应力所引起的漏电流。在一些实施例中，由于氮浓度的峰值相对靠近基板与穿隧氧化物的接口并且形成类高斯分布，因此比峰值位置更深处的氮浓度通常高于比峰值位置较浅处的氮浓度。在另外的实施例中，比峰值位置较浅处的氮浓度通常高于比峰值位置更深处的氮浓度。在另一实施例中，比峰值位置较浅处的氮浓度与比峰值位置更深 20 处的氮浓度大致相同。

以上对于本发明的优选实施例所作的叙述是为阐明的目的，而无意限定本发明精确地为所揭露的形式，基于以上的教导或从本发明的实施例学习而作修改或变化是可能的，实施例是为解说本发明的原理以及让熟悉本领域的技术人员以各种实施例利用本发明在实际应用上而选择及叙述，本发明的保 25 护范围以权利要求书为准。

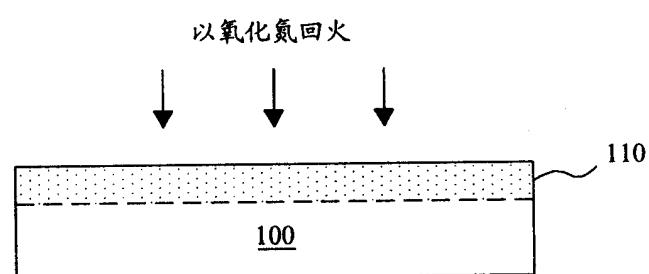


图 1

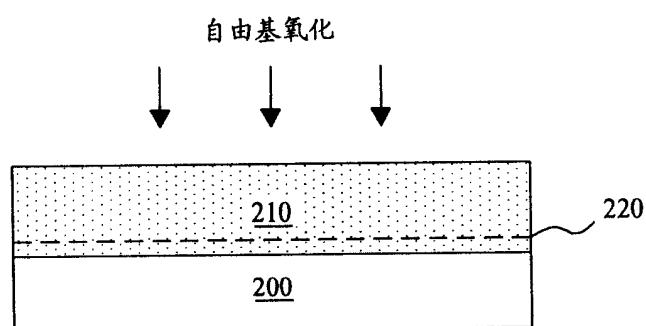


图 2

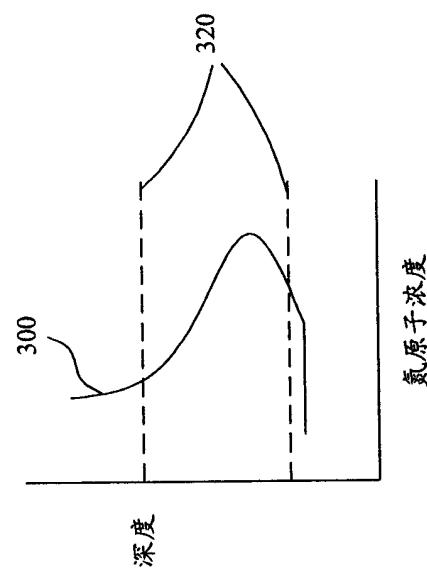


图 3A

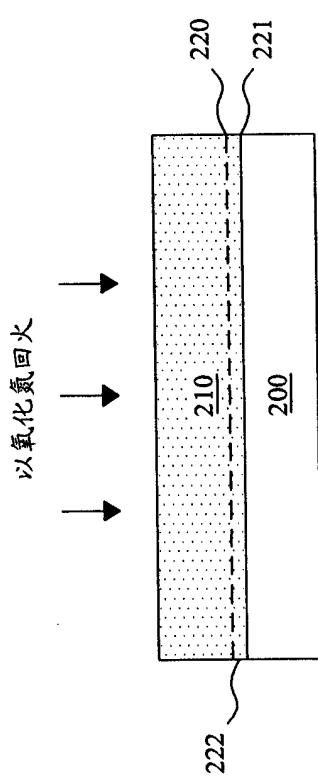


图 3

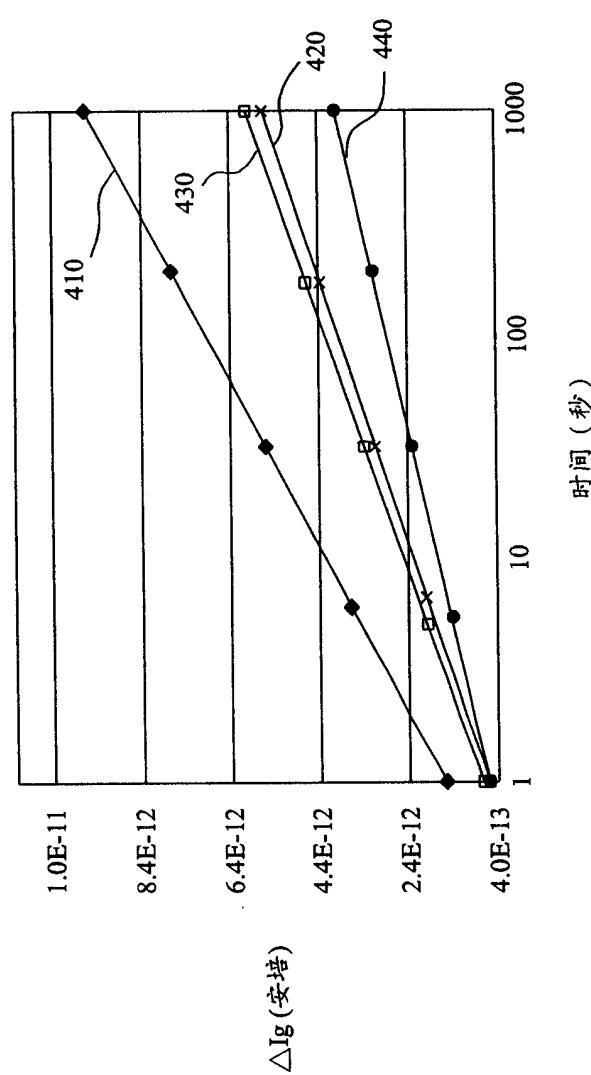


图 4

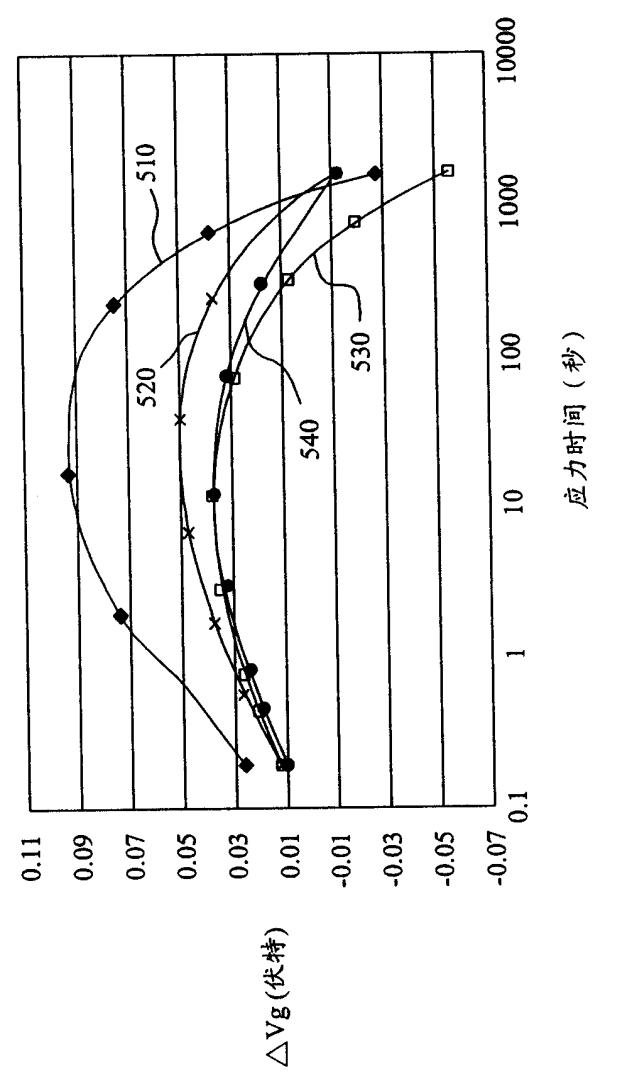


图 5

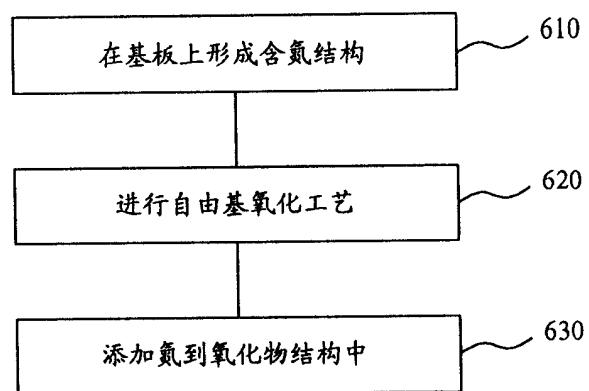


图 6

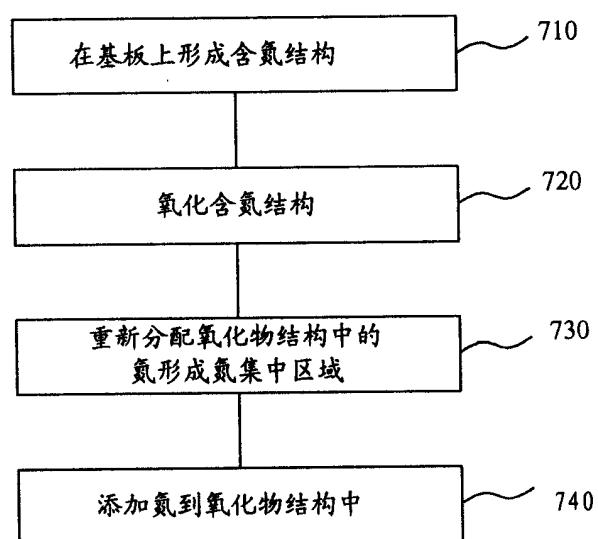


图 7

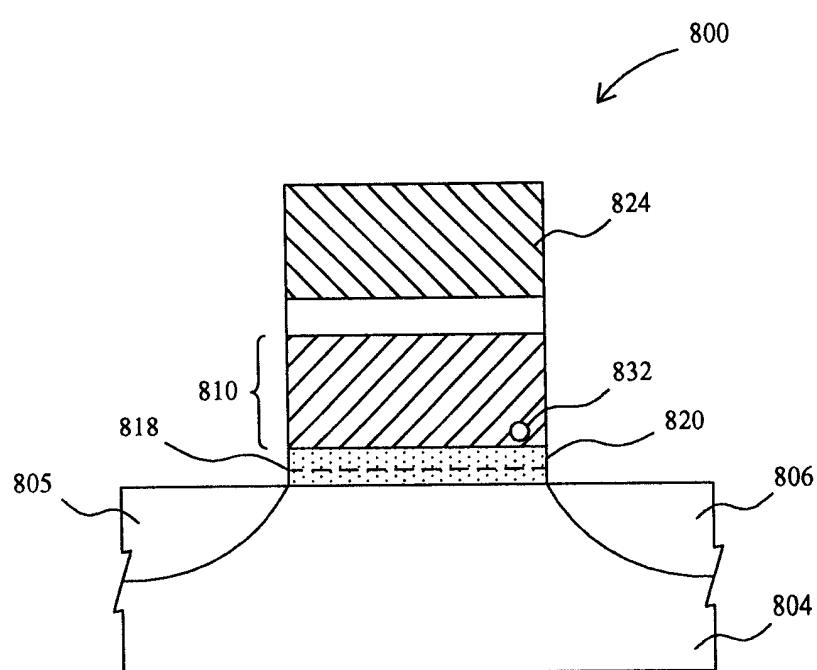


图 8