

(此處由本局於收文時黏貼條碼)

公告本

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：096150805

※ 申請日期：96.12.28

※IPC 分類：H01L 23/485, 23/31, 27/14

一、發明名稱：(中文/英文)

(2006.01)

具晶粒接收通孔之半導體影像元件封裝及其方法/Semiconductor Image Device Package with Die Receiving Through-hole and Method of the Same

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

育霈科技股份有限公司/Advanced Chip Engineering Technology Inc.

代表人：(中文/英文) 卓恩民/Jow, En-Min

住居所或營業所地址：(中文/英文)

303 新竹縣湖口鄉新竹工業區光復北路 65 號/No. 65, Guangfu N. Rd.,
Hukou Township, Hsinchu County 303, Taiwan, R.O.C.

國 籍：(中文/英文) 中華民國/Taiwan, R.O.C.

三、發明人：(共 3 人)

姓 名：(中文/英文)

- 1、楊文焜/Yang, Wen-Kun
- 2、張瑞賢/Chang, Jui-Hsien
- 3、王東傳/Wang, Tung-chuan

國 籍：(中文/英文)

- 1、中華民國/Taiwan, R.O.C.
- 2、中華民國/Taiwan, R.O.C.
- 3、中華民國/Taiwan, R.O.C.

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

美國、2006年12月29日、11/647,217

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於晶圓級封裝(WLP)之結構，特定而言係有關於具有形成於基板內之晶粒接收通孔及互連通孔之擴散型晶圓級封裝，以改善可靠度及減少元件尺寸。

【先前技術】

於半導體元件之領域中，元件之密度持續增加且元件之尺寸持續縮小。為配合上述情況，如此高密度元件中封裝或互連技術之需求亦日益增加。傳統上，覆晶封裝(flip-chip)附著方法中焊錫凸塊陣列係形成於晶粒之表面。焊錫凸塊之形成可利用焊錫複合材料透過防焊層(solder mask)而予以施行，以用於產生期望之焊錫凸塊形態。晶片封裝之功能包含功率分配、信號分配、散熱、保護及支撐等。當半導體變為更加複雜，傳統封裝技術例如導線架封裝、軟性封裝、剛性封裝技術已無法滿足欲產生具較高密度元件之較小晶片之需求。

此外，因傳統封裝技術必須將晶圓上之晶粒分割成各別之晶粒且接著各別封裝該晶粒，故此類技術對於製造程序而言係為耗時。因晶片封裝技術係大為受到積體電路發展之影響，故當電子裝置之尺寸變為高要求時，封裝技術亦係如此。由於上述之理由，封裝技術之趨勢係朝向現今之錫球陣列(BGA)、覆晶封裝(覆晶錫球陣列(FC-BGA))、晶片尺寸封裝(CSP)、晶圓級封裝(WLP)。「晶圓級封裝」(WLP)係被瞭解為晶圓上整體封裝、所有互連及其他程序

步驟係於單一化成晶粒之前施行。一般而言，於完成所有組裝程序或封裝程序之後，獨立之半導體封裝係與具數個半導體晶粒之晶圓分開。該晶圓級封裝具有極小之尺寸並結合極佳之電子特性。

晶圓級封裝(WLP)技術係為高級封裝技術，藉其晶粒係於晶圓上予以製造及測試，且接著藉切割而單一化以用於在表面黏著生產線中組裝。因晶圓級封裝技術利用整個晶圓作為目標，而非利用單一晶片或晶粒，因此於進行刻劃程序之前，封裝及測試皆已完成。此外，晶圓級封裝(WLP)係如此之高級技術，因此線接合、晶粒黏著及底部填充之程序可予以忽略。藉利用晶圓級封裝技術，可減少成本及製造時間且晶圓級封裝之結果結構可相當於晶粒，故此技術可滿足電子裝置之微型化需求。

雖晶圓級封裝技術具有上述優點，然而仍存在一些影響晶圓級封裝技術之接受度之問題。例如，晶圓級封裝結構與主機板(PCB)之材料間之熱膨脹係數(CTE)差異(不匹配)變為另一造成結構之機械不穩定之關鍵因素。美國第6,271,469號專利所揭露之封裝結構係受困於熱膨脹係數(CTE)不匹配之問題。其乃因先前技術利用以塑模材料封裝之矽晶粒。如此領域之技藝者所熟知，矽材料之熱膨脹係數為2.3，但塑模材料之熱膨脹係數約為40至80。由於塑模材料及介電層材料之固化溫度(curing temperature)較高，此配置會造成程序期間晶片位置被偏移，因此互連焊墊將會偏移，而產生產量及效能問題。於溫度循環期間欲

回復至原本位置係相當困難(乃因固化溫度接近或超過玻璃化轉變溫度(T_g)時環氧樹脂之特性)。意指先前之結構封裝不能以較大尺寸加工，且會造成較高製造成本。

再者，關於利用直接形成於基板上表面之晶粒之技術，如此領域之技藝者所熟知，半導體晶粒上之焊墊係透過牽涉到重分佈層(RDL)之重分佈程序予以重分佈進入數個區域陣列形之金屬墊。積層將會增加封裝尺寸。因此，封裝之厚度會增加。此可能與減少晶片尺寸之需求相抵觸。

此外，先前技術受困於用以形成「面板型」封裝之複雜程序。其需要塑模工具以用於封裝及注入塑模材料。由於材料熱固化後形成之變形，故無法控制晶粒與材料之表面於同一平面上，因此可能需要利用化學機械研磨(CMP)程序以刨光不平坦之表面，而成本遂增加。

因此，本發明提供具有良好熱膨脹係數(CTE)表現及銳減之尺寸之擴散型晶圓級封裝(FO-WLP)結構以克服上述問題，且亦提供較佳之電路板級溫度循環測試可靠度。

【發明內容】

本發明之一目的為提供具絕佳熱膨脹係數表現及銳減尺寸之擴散型晶圓級封裝。

本發明之另一目的為提供具有內含晶粒接收通孔之基板之擴散型晶圓級封裝，以改善可靠度及減小元件尺寸。

本發明揭露一封裝結構，包含基板，其具有晶粒接收通孔、連接通孔結構及第一接觸墊；晶粒，其具有微透鏡區域且配置於晶粒接收通孔內；透明蓋，其覆蓋微透鏡區

域；周圍材料，其形成於晶粒下方且填充於晶粒與晶粒接收通孔側壁間之間隔內；介電層，其形成於晶粒及基板上；重分佈層(RDL)，其形成於介電層上且耦合至第一接觸墊；保護層，其形成於重分佈層上；以及第二接觸墊，其形成於基板之下表面且於連接通孔結構之下方。

基板之材料包含耐高溫玻璃纖維板(FR5)、玻璃纖維板(FR4)、雙馬來醯亞胺三氮雜苯樹脂(BT)、矽、印刷電路板(PCB)材料、玻璃或陶瓷。另則，基板之材料包含合金或金屬。基板之熱膨脹係數(CTE)最好接近主機板(PCB)之熱膨脹係數，約為16至20。介電層之材料包含彈性介電材料、感光材料、含矽型介電材料、矽氧烷聚合物(SINR)、聚亞醯胺(PI)或矽樹脂。

【實施方式】

本發明將以較佳實施例及所附圖式加以詳細敘述。然而，此領域之技藝者將得以領會，本發明之較佳實施例係為說明而敘述，而非用以限制本發明之申請專利範圍。除此處明確敘述之較佳實施例之外，本發明可廣泛實行於其他實施例，且本發明之範圍除後附申請專利範圍所明定之外係不特別受限。

本發明揭露擴散型晶圓級封裝結構，其利用具有形成其上之預定終端接觸金屬墊3及形成其內之預形成通孔4之基板2。晶粒係配置於基板之晶粒接收通孔內且附著於核心黏膠材料。例如，彈性核心黏膠材料係充填入晶粒邊緣與基板之晶粒接收通孔側壁間之間隔內或於晶粒下方。

感光材料係塗佈於晶粒及預形成基板上(包含核心黏膠區域)。感光材料最好以彈性材料形成。

第一圖係根據本發明之一實施例說明擴散型晶圓級封裝(FO-WLP)之橫切面示意圖。如第一圖所示，擴散型晶圓級封裝(FO-WLP)結構包含基板2，其具有第一終端接觸導電墊3(用於有機基板)及形成其內之晶粒接收通孔4以接收晶粒6。晶粒接收通孔4係從基板之上表面形成穿透基板至其下表面。通孔4係預先形成於基板2內。核心黏膠材料21係印刷或塗佈於晶粒6之下表面下方，藉此密封晶粒6。核心黏膠材料21亦充填入晶粒邊緣6與通孔4側壁間之間隔(空隙)內。導電(金屬)層24係塗佈於晶粒接收通孔4之側壁上。

晶粒6係配置於基板2內之晶粒接收通孔4內。如此領域之技藝者所熟知，接觸墊(接合墊)10係形成於晶粒6上。感光層或介電層12係形成於晶粒6及基板2之上表面上。數個開孔係透過光微影蝕刻程序或曝光及顯影程序形成於介電層12內。數個開孔係各別對準於接觸墊(或輸出入焊墊)10及基板上表面上之第一終端接觸導電墊3。重分佈層(RDL)14，亦稱為導線14，係藉由移除形成於介電層12上之選定部分金屬層而予以形成於介電層12上，其中重分佈層(RDL)14係透過輸出入焊墊10及第一終端接觸導電墊3與晶粒6保持電性連接。基板2還包含形成於基板2內之連接通孔22。第一終端接觸金屬墊3係形成於連接通孔22上。導電材料係充填入連接通孔22以用於電性

連接。第二終端接觸導電墊 18 係設置於基板 2 之下表面且於連接通孔 22 下方，藉此透過連接通孔 22 連接至基板之第一終端接觸導電墊 3。切割線 28 係定義於封裝單元之間以用於分離每一單元，切割線 28 上可選擇性沒有介電層。保護層 26 係用以覆蓋重分佈層 14。

此領域之技藝者應注意，晶粒 6 包含形成於其上之微透鏡區域 60。請參照第一 A 圖，微透鏡區域 60 具有形成於其上之保護層 62。

由於介電層 12 具有彈性特性，故介電層 12 及核心黏膠材料 21 可作用為緩衝區域，其吸收溫度循環期間晶粒 6 與基板 2 間之熱機械應力。上述結構係構成平面閘格陣列(LGA)型封裝。

一替代性實施例可參閱第二圖，導電球 20 係形成於第二終端接觸導電墊 18 上。此類型稱為錫球陣列(BGA)型。其他部分類似於第一圖，故省略詳細敘述。終端墊 18 可作用為此實施例中錫球陣列(BGA)結構下之球底層金屬(UBM)。數個接觸導電墊 3 係形成於基板 2 之上表面且於重分佈層 14 下方。

基板 2 之材料最好為有機基板，例如具已定義通孔之環氧型耐高溫玻璃纖維板(FR5)、雙馬來醯亞胺三氮雜苯樹脂(BT)、印刷電路板(PCB)或具預蝕刻電路之銅金屬。其熱膨脹係數最好與主機板(PCB)之熱膨脹係數相同。具高玻瓈化轉變溫度(T_g)之有機基板最好為環氧型耐高溫玻璃纖維板(FR5)或雙馬來醯亞胺三氮雜苯樹脂(BT)型基板。亦可

利用銅金屬(熱膨脹係數約為 16)。玻璃、陶瓷或矽亦可用作為基板。彈性核心黏膠材料係由矽膠彈性材料所形成。

因環氧型有機基板(耐高溫玻璃纖維板(FR5)/雙馬來醯亞胺三氮雜苯樹脂(BT))之熱膨脹係數(X/Y 方向)約為 16，而利用玻璃材料作為晶片重分佈之工具其熱膨脹係數約為 5 至 8，故耐高溫玻璃纖維板(FR5)/雙馬來醯亞胺三氮雜苯樹脂(BT)於溫度循環(該溫度接近玻璃化轉變溫度(Tg))後無法回復至原本位置，而於需要數個高溫程序例如介電層及核心黏膠固化等程序之晶圓級封裝(WLP)程序期間造成板型中晶粒之偏移。

基板可為圓形例如晶圓型，其半徑可為 200 毫米、300 毫米或以上。基板亦可為矩形例如面板型。基板 2 係預先形成晶粒接收通孔 4。切割線 28 係定義於封裝單元之間以用於分離每一單元。請參照第三圖，其顯示基板 2 包含數個預形成之晶粒接收通孔 4 及連接通孔 22。導電材料係充填入連接通孔 22，藉此構成連接通孔結構。

本發明之一實施例中，介電層 12 最好為彈性介電材料，其係以含矽介電型材料組成，包含矽氧烷聚合物(SINR)、道康寧(Dow Corning)WL5000 系列及其結合。另一實施例中，介電層係由包含聚亞醯胺(PI)或矽樹脂之材料所組成。其最好為感光層以簡化製程。

本發明之一實施例中，彈性介電層為一種具有大於 100 (ppm/°C)之熱膨脹係數、約 40%之伸長率(最好 30%至 50%)及介於塑膠及橡膠之間之硬度之材料。彈性介電層 12

之厚度係取決於在溫度循環測試期間累積於重分佈層/介電層界面內之應力。

第四圖係說明工具 40 例如玻璃載板及基板 2。黏膠材料 42 例如紫外光(UV)固化型材料係形成於工具 40 之周圍區域上。一實施例中，工具 40 可由面板形玻璃構成。如第四圖所示，連接通孔結構將不會形成於基板之邊緣上。第四圖之下部部分係說明該工具與基板之結合。面板型封裝將與玻璃載板黏結，而該玻璃載板將會於程序期間黏附且支撑面板型封裝。

第五圖係說明具有晶粒接收通孔 4 之基板之頂視圖。基板之邊緣區域 50 沒有晶粒接收通孔，其係用以於晶圓級封裝(WLP)程序期間黏附至玻璃載板。於晶圓級封裝(WLP)程序完成之後，基板 2 將沿著虛線從玻璃載板上切割開，意指虛線以內之內部區域將經過切割程序之處理以用於封裝分離。

請參照第六圖，上述元件封裝可整合入互補型金屬氧化物半導體影像感測器(CIS)模組，其於具導線 74 之印刷電路板(PCB)72 上方具有透鏡支架 70。連接器 76 係形成於印刷電路板 72 之一端。印刷電路板 72 最好包含可撓性印刷電路板(FPC)。元件封裝 100 係利用表面黏著技術(SMT)程序透過經焊錫接合(糊狀或球狀)於可撓性印刷電路板(FPC)上及透鏡支架 70 內之接觸金屬墊 75 而形成於印刷電路板 72 上。透鏡 78 係形成於支架 70 之頂端，且紅外線濾鏡(IR filter)82 係設置於透鏡支架 70 內且於元件 100

與透鏡 78 之間。至少一被動元件 80 可形成於可撓性印刷電路板(FPC)上且於透鏡支架 70 之內或之外。

矽晶粒(熱膨脹係數(CTE)約為 2.3)係封裝於元件封裝內。耐高溫玻璃纖維板(FR5)或雙馬來醯亞胺三氮雜苯樹脂(BT)等有機環氧型材料(熱膨脹係數(CTE)約為 16)係用作為基板，且其熱膨脹係數係與印刷電路板(PCB)或主機板(Mother Board)相同。晶粒與基板間之間隔(空隙)係以填充材料(最好為彈性核心黏膠)充填，以吸收熱膨脹係數不匹配(晶粒與環氧型耐高溫玻璃纖維板(FR5)/雙馬來醯亞胺三氮雜苯樹脂(BT)之間)所造成之熱機械應力。再者，介電層 12 包含彈性材料以吸收晶粒墊與印刷電路板(PCB)間之應力。重分佈層(RDL)之金屬為銅或金材料且其熱膨脹係數約為 16，與印刷電路板(PCB)及有機基板相同，而接觸凸塊之凸塊底層金屬(UBM)係設置於基板之終端接觸金屬墊 18 下方。印刷電路板(PCB)之金屬焊墊係為銅組成金屬，銅之熱膨脹係數約為 16，與印刷電路板(PCB)之熱膨脹係數相匹配。從以上所述，本發明可提供絕佳之熱膨脹係數(於 X/Y 方向充分匹配)解決方案以用於晶圓級封裝(WLP)。

積層下方(印刷電路板(PCB)及基板)熱膨脹係數匹配問題可明顯由本發明所解決，亦可提供較佳可靠度(電路板級測試期間基板上之終端墊(焊錫球/凸塊)得於 X/Y 方向上無熱應力)，且彈性介電層係用以吸收 Z 方向之應力。晶片邊緣與基板之通孔側壁間之間隔(空隙)可用以填充彈性介

電材料以吸收機械/熱應力。

本發明之一實施例中，重分佈層之材料包含鈦/銅/金合金或鈦/銅/鎳/金合金，其厚度係於 2 微米至 15 微米之間。鈦/銅合金係藉由濺鍍技術形成作為種子金屬層，且銅/金或銅/鎳/金合金係藉由電鍍技術形成。利用電鍍程序形成重分佈層可使重分佈層具有足夠之厚度及較佳之機械特性以抵抗溫度循環期間之熱膨脹係數不匹配。金屬墊可為鋁或銅或其結合。若擴散型晶圓級封裝(FO-WLP)結構利用矽氧烷聚合物(SINR)作為彈性介電層且利用銅作為重分佈層之金屬，根據未圖示於此之應力分析，累積於重分佈層/介電層界面內之應力則會降低。

如第一圖及第二圖所示，重分佈層(RDL)係從晶粒擴散出且朝第二終端墊向下連通。與先前技術不同，晶粒 6 係由基板內預形成之晶粒接收通孔所接收，藉此減少封裝厚度。先前技術違反減少晶粒封裝厚度之規則。本發明之封裝將較先前技術為薄。此外，基板係於封裝之前預先備妥。晶粒接收通孔 4 係預先定義。因此，生產率將較以前得到大幅改善。本發明揭露具有減小之厚度及良好之熱膨脹係數匹配表現之擴散型晶圓級封裝。

本發明包含預備一基板(最好為有機基板如玻璃纖維板(FR4)/耐高溫玻璃纖維板(FR5)/雙馬來醯亞胺三氮雜苯樹脂(BT))，且接觸金屬墊係形成於其頂部表面上。晶粒接收通孔係以每一側約大於晶粒尺寸 100 微米之尺寸形成。其深度係與晶粒厚度約相同(或約大於晶粒厚度 25 微米)。

具保護層之微透鏡係形成於經處理之矽晶圓上，其可藉由避免粒子汙染而改善擴散型晶圓級封裝(FO-WLP)程序期間之產量。接續之步驟為藉由晶背薄化將晶圓磨薄至期望厚度。晶圓接著引至切割程序以分離晶粒。

其後，本發明之程序包含提供晶粒重分佈(對準)工具，其具有形成其上之對準圖型。接著，圖樣化黏著劑係予以印刷於工具上(用以黏附晶粒之表面)，接續為利用具覆晶功能之取放精密對準系統以重分佈期望晶粒於工具上使其具期望之間距。圖樣化黏著劑將黏著晶片(於主動面側)於工具上。之後，基板(具晶粒接收通孔)係結合於工具上且接著印刷彈性核心黏膠材料於晶粒與基板(耐高溫玻璃纖維板(FR5)/雙馬來醯亞胺三氮雜苯樹脂(BT))內通孔側壁間之間隔(空隙)內以及於晶粒背側。最好保持核心黏膠材料及基板之表面於同一平面上。接著，利用固化程序以固化核心黏膠材料以及利用紫外光固化程序結合玻璃載板。板結合劑係用以結合基座至基板及晶粒背側上。亦可施行真空結合，接著從面板型晶圓分離該工具。

一旦晶粒重分佈於基板(板型)上，則施行潔淨程序以濕式清洗及/或乾式清洗清潔晶粒表面。其後步驟為塗佈介電材料於板型之表面上。接著，施行光微影蝕刻程序以開啟接觸金屬通孔、鋁接合墊及微透鏡區域或切割線(選擇性)。之後，執行等離子清洗(plasma clean)步驟以清洗通孔及鋁接合墊之表面。下一步驟為濺鍍鈦/銅作為種子金屬層，及接著塗佈光阻(PR)於介電層及種子金屬層上以用於

形成重分佈金屬層圖形。接續，進行電鍍程序以形成銅/金或銅/鎳/金作為重分佈層金屬，隨後剝除光阻(PR)及進行金屬濕蝕刻以形成重分佈層金屬導線。其後，塗佈或印刷頂部介電層及開啟接觸金屬通孔(選擇性用於最終測試)或開啟切割線(選擇性)。

於介電層形成之後或於保護層形成之後，微透鏡區域可予以暴露出。

於設置球或印刷焊錫糊劑後，施行熱迴融程序以迴焊錫球處(用於錫球陣列)。利用垂直式或懸壁樑式(epoxy ring)探針卡(probe card)接觸該接觸金屬通孔而施行板晶圓級最終測試。於測試之後，切割基板以分離封裝成獨立單元。接著，封裝單元係各別取放至托盤或捲帶及捲軸上。

本發明之優點為：

製程步驟易於形成面板晶圓類型且易於控制面板表面之粗糙度。面板之厚度係易於控制且於程序期間將排除晶粒偏移之問題。可省略注入塑模工具且亦將不會導致引入化學機械研磨(CMP)所引發之刨光變形。面板晶圓易於以晶圓級封裝程序加工。

基板係預先備妥預形成通孔、互連通孔及終端接觸金屬墊(用於有機基板)。通孔尺寸係等於晶粒尺寸於每一側約加 100 微米。藉由填充彈性核心黏膠材料可用作為應力緩衝釋放區域，以吸收矽晶粒與基板(耐高溫玻璃纖維板(FR5)、雙馬來醯亞胺三氮雜苯樹脂(BT))間熱膨脹係數不匹配所造成之熱應力。由於應用簡化之積層於晶粒表面上

方，故封裝生產率將會增加(製造循環時間減少)。終端墊係形成於晶粒主動面之相反側。

晶粒放置程序與現行程序相同。彈性核心黏膠材料(樹脂、環氧型化合物、矽膠等)係充填於晶粒邊緣與通孔側壁間之間隔內，以用作本發明之熱應力釋放緩衝，接著即應用真空熱固化程序。熱膨脹係數匹配問題於板型製程期間係利用具較低且接近矽晶粒之熱膨脹係數之玻璃載板而克服。唯獨含矽型介電材料(最好為矽氧烷聚合物(SINR))係塗佈於晶粒主動面及基板(最好為玻璃纖維板(FR4)、耐高溫玻璃纖維板(FR5)或雙馬來醯亞胺三氮雜苯樹脂(BT))表面上。由於介電層(矽氧烷聚合物(SINR))為感光層，故只利用光遮罩程序即得以開啟接觸墊用通孔。晶粒及基板係與玻璃載板結合。封裝及電路板級二者之可靠度係較先前技術為佳，特別於電路板級溫度循環測試，乃因基板及印刷電路主機板之熱膨脹係數為相同，故無熱機械應力作用於焊錫凸塊/球上。先前技術中於電路板級測試之溫度循環期間之失敗模式(焊錫球損毀)於本發明下係變得不明顯。成本得降低且程序步驟簡化。亦易於形成多重晶粒封裝。

雖本發明之較佳實施例已敘述如上，然而，此領域之技藝者將得以瞭解，本發明不應受限於所述之較佳實施例。更確切言之，此領域之技藝者可於後附申請專利範圍所定義之本發明之精神及範圍內做若干改變或修改。

【圖式簡單說明】

第一圖係根據本發明說明擴散型晶圓級封裝結構(平面閘格陣列(LGA)型)之橫切面示意圖。

第一A圖係根據本發明說明微透鏡結構之橫切面示意圖。

第二圖係根據本發明說明擴散型晶圓級封裝結構(錫球陣列(BGA)型)之橫切面示意圖。

第三圖係根據本發明說明基板之橫切面示意圖。

第四圖係根據本發明說明基板及玻璃載板之結合之橫切面示意圖。

第五圖係為根據本發明之基板之頂視圖。

第六圖係根據本發明說明互補型金屬氧化物半導體影像感測器(CIS)模組之橫切面示意圖。

【主要元件符號說明】

2 基板

3 第一終端接觸導電墊

4 晶粒接收通孔

6 晶粒

10 接觸墊(接合墊)

12 感光層或介電層

14 重分佈層

18 第二終端接觸導電墊

20 導電球

21 核心黏膠材料

22 連接通孔

24 導電(金屬)層

26 ✓ 保護層

28 切割線

40 工具

42 黏膠材料

50 邊緣區域

60 微透鏡區域

62 ✓ 保護層

70 透鏡支架

72 印刷電路板

74 導線

75 接觸金屬墊

76 連接器

78 透鏡

80 被動元件

82 紅外線濾鏡

100 元件

五、中文發明摘要：

本發明揭露一種封裝結構，包含基板，其具有晶粒接收通孔、連接通孔結構及第一接觸墊；晶粒，其具有微透鏡區域且配置於晶粒接收通孔內；透明蓋，其覆蓋微透鏡區域；周圍材料，其形成於晶粒下方且填充於晶粒與晶粒接收通孔側壁間之間隔內；介電層，其形成於晶粒及基板上；重分佈層(RDL)，其形成於介電層上且耦合至第一接觸墊；保護層，其形成於重分佈層上；以及第二接觸墊，其形成於基板之下表面且於連接通孔結構之下方。

六、英文發明摘要：

The present invention discloses a structure of package comprising: a substrate with a die receiving through hole, a connecting through hole structure and a first contact pad; a die having micro lens area disposed within the die receiving through hole; a transparent cover covers the micro lens area; a surrounding material formed under the die and filled in the gap between the die and sidewall of the die receiving though hole; a dielectric layer formed on the die and the substrate; a re-distribution layer (RDL) formed on the dielectric layer and coupled to the first contact pad; a protection layer formed over the RDL; and a second contact pad formed at the lower surface of the substrate and under the connecting through hole structure.

十、申請專利範圍：

1. 一半導體元件封裝結構，包含：

一基板，其具有一晶粒接收通孔、一連接通孔結構及一第一接觸墊；

一晶粒，其具有一微透鏡區域且配置於該晶粒接收通孔內；

一周圍材料，其形成於該晶粒下方且填充於該晶粒與該晶粒接收通孔之側壁間之間隔內；

一介電層，其形成於該晶粒及該基板上以暴露該微透鏡區域；

一重分佈層，其形成於該介電層上且耦合至該第一接觸墊；

一保護層，其形成於該重分佈層上；以及

一第二接觸墊，其形成於該基板之下表面且於該連接通孔結構之下方。

2. 如請求項 1 所述之半導體元件封裝結構，還包含導電凸塊，其耦合至該第二接觸墊。

3. 如請求項 1 所述之半導體元件封裝結構，其中該重分佈層包含鈦/銅/金合金或鈦/銅/鎳/金合金。

4. 如請求項 1 所述之半導體元件封裝結構，其中該基板之材料包含環氧型耐高溫玻璃纖維板(FR5)或玻璃纖維板

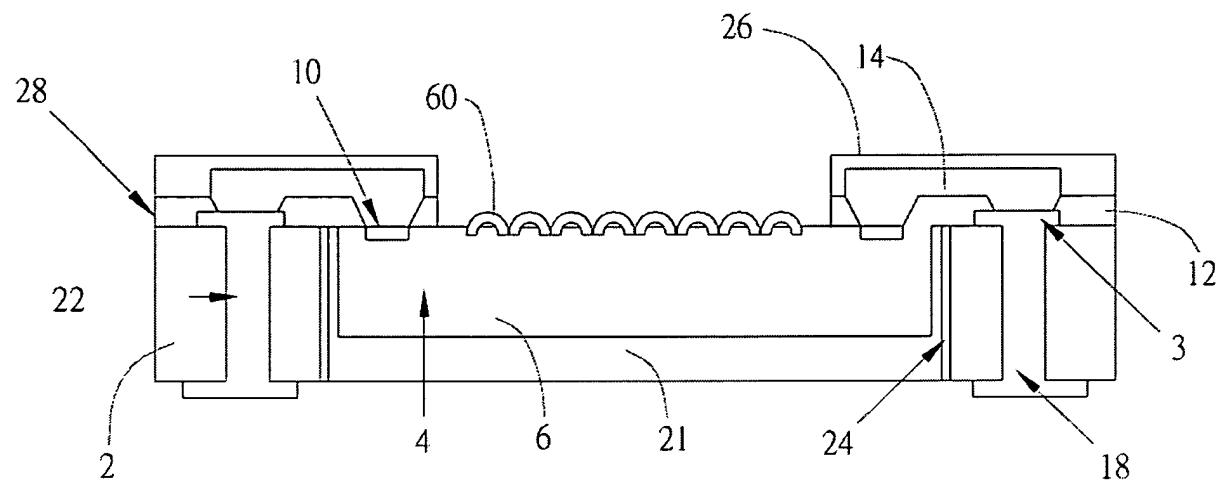
(FR4)。

5. 如請求項 1 所述之半導體元件封裝結構，其中該基板之材料包含雙馬來醯亞胺三氮雜苯樹脂(BT)、矽、印刷電路板(PCB)材料、玻璃或陶瓷。
6. 如請求項 1 所述之半導體元件封裝結構，其中該基板之材料包含合金或金屬。
7. 如請求項 1 所述之半導體元件封裝結構，其中該周圍材料包含彈性核心黏膠材料。
8. 如請求項 1 所述之半導體元件封裝結構，還包含一保護層，其形成於該微透鏡區域上。
9. 如請求項 1 所述之半導體元件封裝結構，其中該介電層包含彈性介電層、感光層、含矽介電型層、矽氧烷聚合物(SINR)層、聚亞醯胺(PI)層或矽樹脂層。
- 10.如請求項 1 所述之半導體元件封裝結構，其中該半導體元件封裝係形成於具導線之一印刷電路板上，一透鏡支架係設置於該印刷電路板上且覆蓋該半導體元件封裝，一透鏡係設置於該透鏡支架之頂端以及一濾鏡係設置於該透鏡與該半導體元件封裝之間。

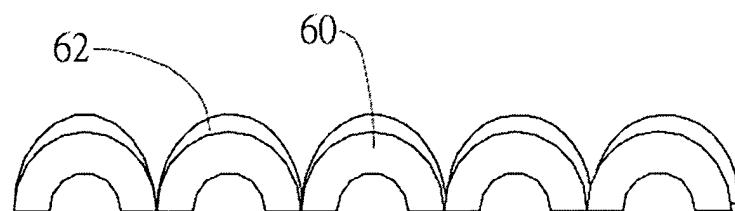
- 14.如請求項 12 所述之用於形成半導體元件封裝之方法，其中該介電層包含彈性介電層、感光層、含矽介電型材料層、聚亞醯胺（PI）層或矽樹脂層。
- 15.如請求項 14 所述之用於形成半導體元件封裝之方法，其中該含矽介電型材料包含矽氧烷聚合物（SINR）、道康寧(Dow Corning) WL5000 系列或其結合。
- 16.如請求項 12 所述之用於形成半導體元件封裝之方法，其中該至少一導電積層包含鈦/銅/金合金或鈦/銅/鎳/金合金。
- 17.如請求項 12 所述之用於形成半導體元件封裝之方法，其中該基板之材料包含環氧型耐高溫玻璃纖維板(FR5)或玻璃纖維板(FR4)。
- 18.如請求項 12 所述之用於形成半導體元件封裝之方法，其中該基板之材料包含雙馬來醯亞胺三氮雜苯樹脂(BT)、矽、印刷電路板(PCB)材料、玻璃或陶瓷。
- 19.如請求項 12 所述之用於形成半導體元件封裝之方法，其中該基板之材料包含合金或金屬。

20.如請求項 12 所述之用於形成半導體元件封裝之方法，
還包含形成一保護層於該晶粒之該微透鏡區域上。

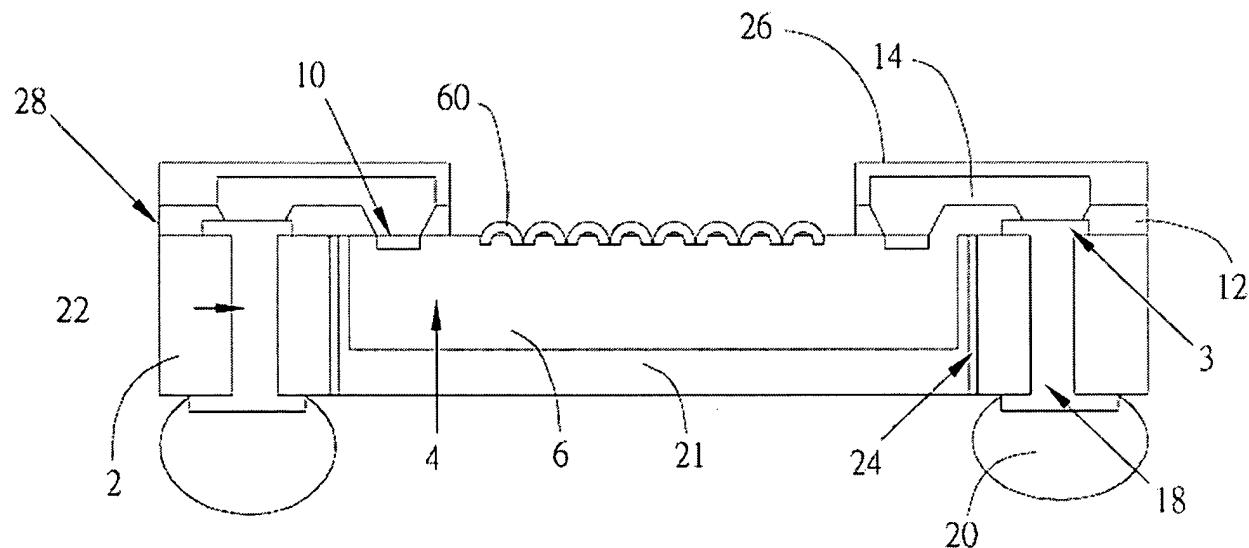
十一、圖式：



第一圖

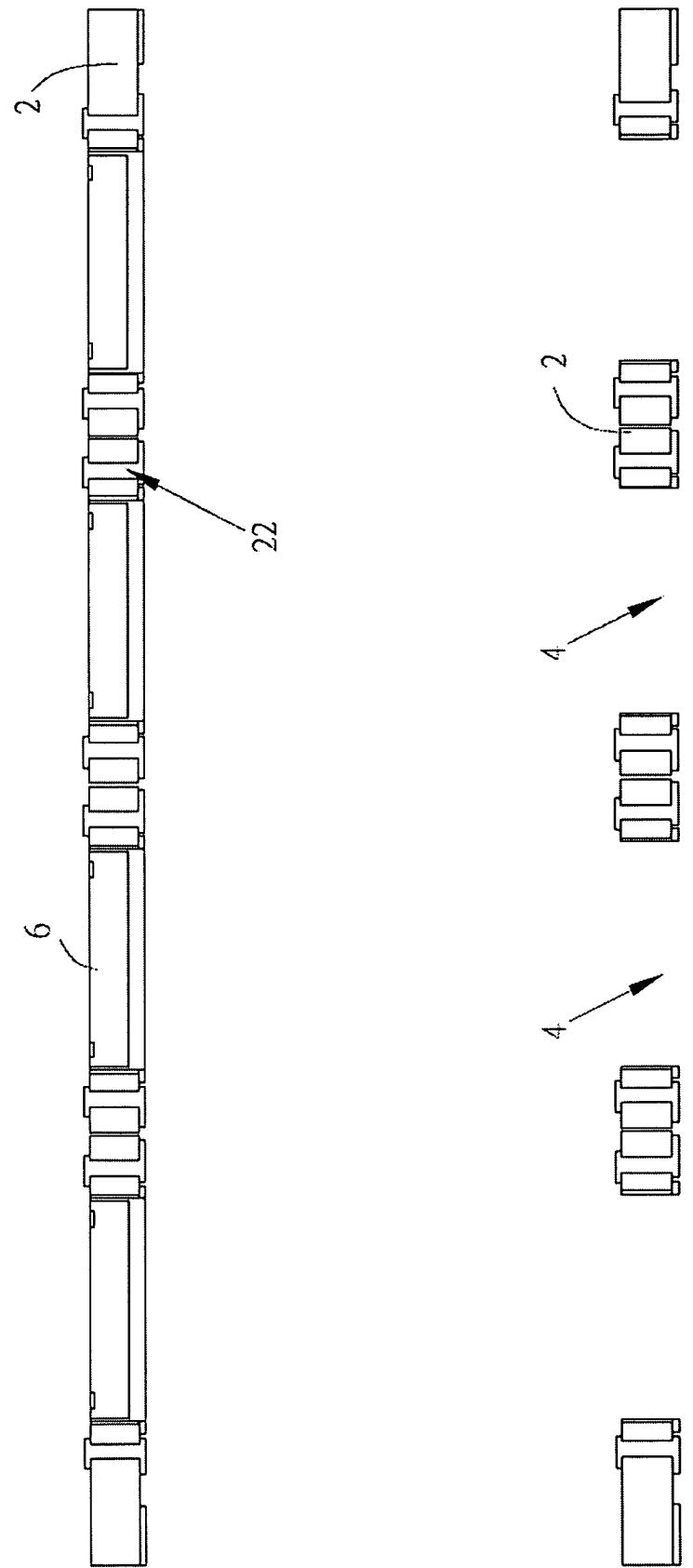


第一 A 圖



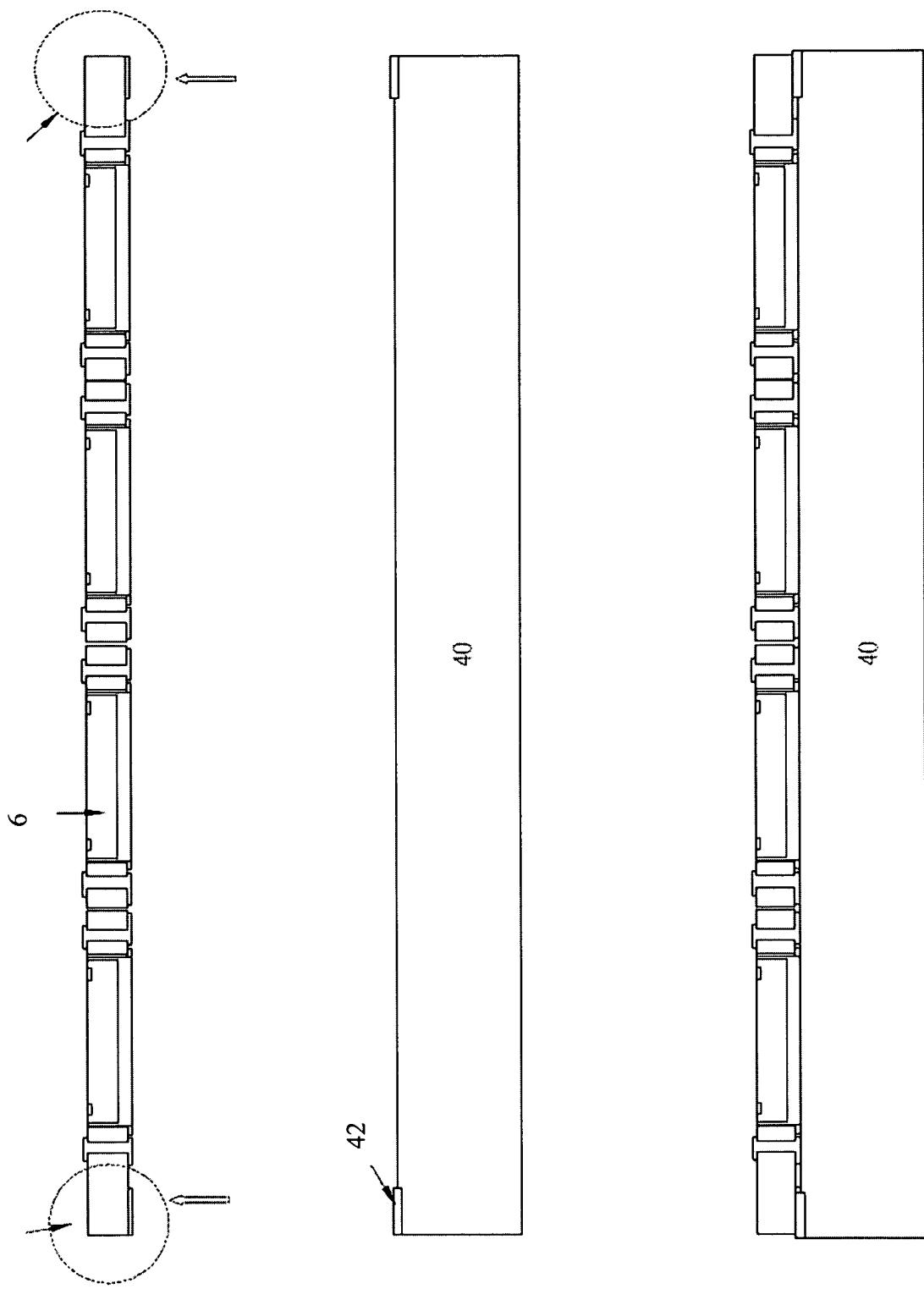
第二圖

I358806

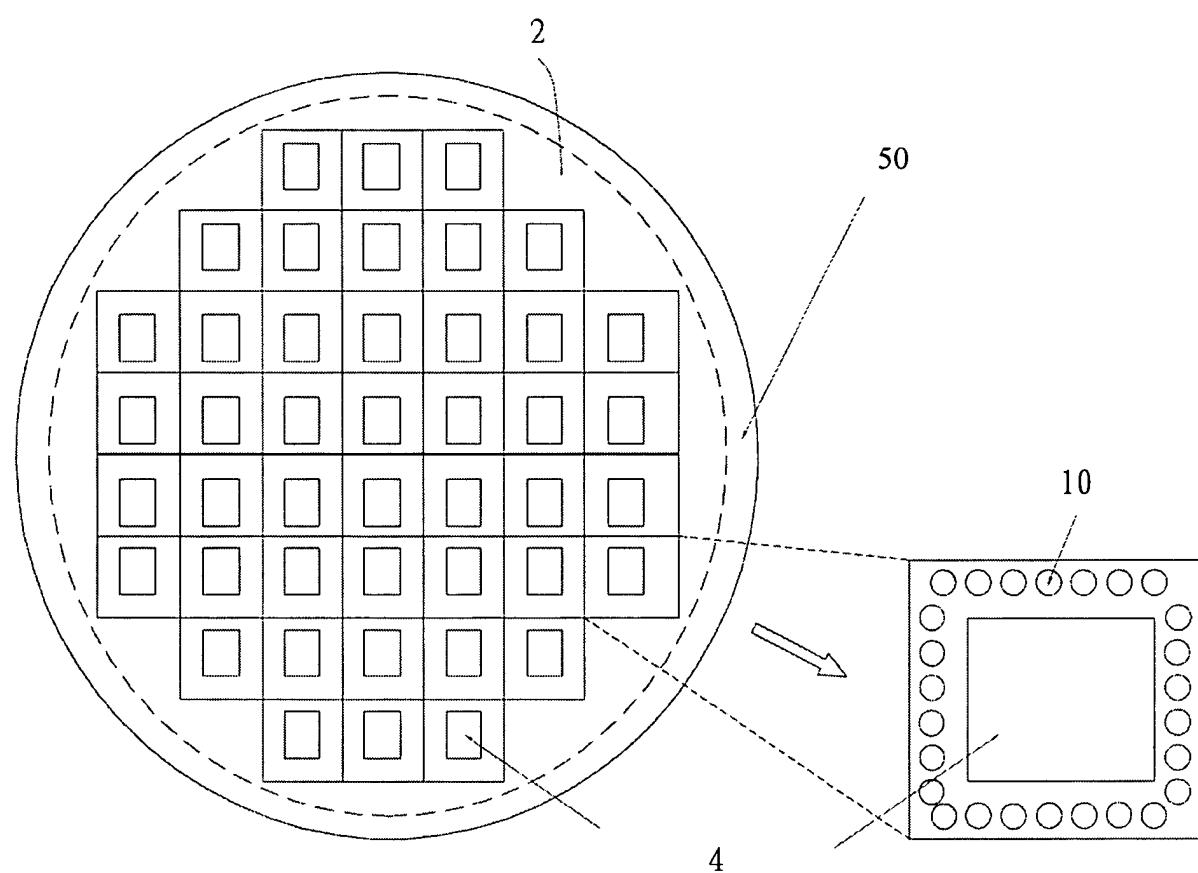


第三圖

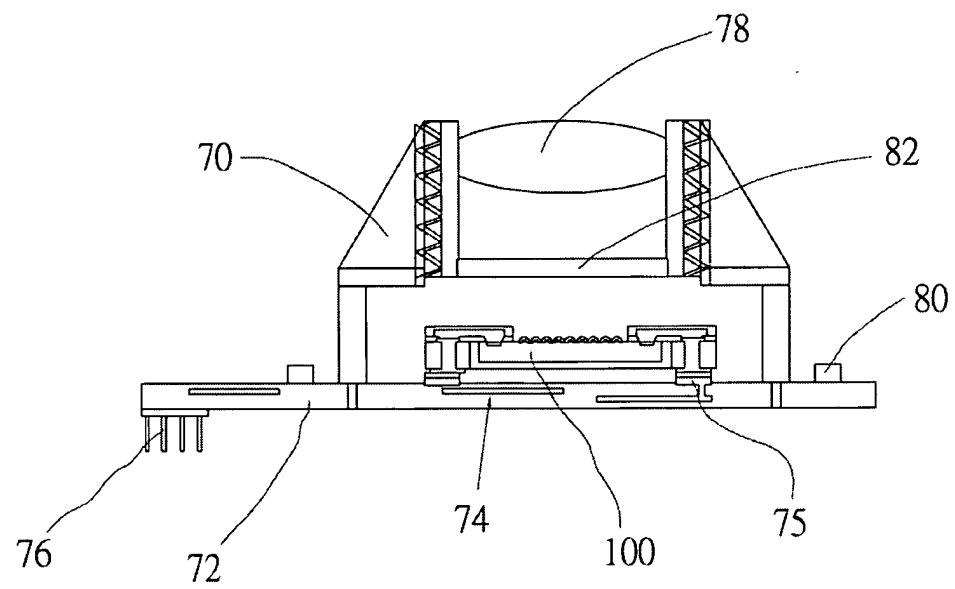
I358806



第四圖



第五圖



第六圖

七、指定代表圖：

(一) 本案指定代表圖為：第（一）圖。

(二) 本代表圖之元件符號簡單說明：

- 2 基板
- 3 第一終端接觸導電墊
- 4 晶粒接收通孔
- 6 晶粒
- 10 接觸墊(接合墊)
- 12 感光層或介電層
- 14 重分佈層
- 18 第二終端接觸導電墊
- 21 核心黏膠材料
- 22 連接通孔
- 24 導電(金屬)層
- 26 保護層
- 28 切割線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

11.如請求項 10 所述之半導體元件封裝結構，還包含一被動元件，其形成於該印刷電路板上且於該透鏡支架之內或之外。

12.一用於形成半導體元件封裝之方法，包含：

提供具有晶粒接收通孔、連接通孔結構及接觸金屬墊之一基板，其中該接觸金屬墊形成於該基板之下表面且於該連接通孔結構之下方；

● 印刷圖樣化黏著劑於一晶粒重分佈工具上；

藉由取放精密對準系統重分佈具微透鏡區域之期望晶粒於該晶粒重分佈工具上，使其具期望之間距；

結合該基板至該晶粒重分佈工具；

充填彈性核心黏膠材料於該晶粒與通孔側壁間之間隔內且於該晶粒之背側；

分離該晶粒重分佈工具；

● 塗佈一介電層於該晶粒之主動面及該基板之上表面上；

形成開孔以暴露微透鏡、該晶粒之接觸墊及該基板；

形成至少一導電積層於該介電層上；

形成一接觸結構於該接觸金屬墊下方；

形成一保護層於該至少一導電積層上；以及

暴露該微透鏡區域。

13.如請求項 12 所述之用於形成半導體元件封裝之方法，還包含形成一導電凸塊，其耦合至該接觸結構。