

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3698623号
(P3698623)

(45) 発行日 平成17年9月21日(2005.9.21)

(24) 登録日 平成17年7月15日(2005.7.15)

(51) Int. Cl.⁷

F I

H O 1 B 12/06

H O 1 B 12/06 Z A A

H O 1 B 13/00

H O 1 B 13/00 5 6 1 Z

請求項の数 4 (全 20 頁)

(21) 出願番号	特願2000-254561 (P2000-254561)	(73) 特許権者	000002130
(22) 出願日	平成12年8月24日 (2000.8.24)		住友電気工業株式会社
(65) 公開番号	特開2001-266668 (P2001-266668A)		大阪府大阪市中央区北浜四丁目5番33号
(43) 公開日	平成13年9月28日 (2001.9.28)	(73) 特許権者	000003687
審査請求日	平成13年8月9日 (2001.8.9)		東京電力株式会社
(31) 優先権主張番号	特願2000-5107 (P2000-5107)		東京都千代田区内幸町1丁目1番3号
(32) 優先日	平成12年1月13日 (2000.1.13)	(74) 代理人	100100147
(33) 優先権主張国	日本国(JP)		弁理士 山野 宏
		(74) 代理人	100070851
			弁理士 青木 秀實
		(72) 発明者	藤上 純
			大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内

最終頁に続く

(54) 【発明の名称】 超電導ケーブル

(57) 【特許請求の範囲】

【請求項1】

芯材と、芯材上に超電導素線を螺旋状に巻き付けた導体層と、電気絶縁層と、超電導素線を螺旋状に巻き付けた磁気遮蔽層とを具える超電導ケーブルであって、下記のプロセスにより各導体層および各磁気遮蔽層中の素線の電流値を解析し、その解析結果をもとに各素線の電流値のばらつきが小さくなるように各導体層と各磁気遮蔽層のピッチを設定したことを特徴とする超電導ケーブル。

(1) 前記芯材と導体層と磁気遮蔽層とを次の1-1~1-3に示す回路にモデル化するプロセス。

1-1: 芯材と、導体層の各層と、磁気遮蔽層の各層とを誘導リアクタンスと抵抗とが直列に配置された集中定数回路とみなす。

1-2: 磁気遮蔽層を末端部の接続抵抗を介してつながった閉回路ループとみなす。

1-3: 導体層とそれにとりつけた電源が形成する回路を1次回路、磁気遮蔽層とその末端部の接続抵抗とで形成する回路を2次回路とした相互誘導回路とみなす。

(2) 芯材サイズと比抵抗を含む芯材の諸元、臨界電流とサイズを含む超電導素線の諸元、導体層および磁気遮蔽層の螺旋巻き方向とピッチ、導体層および磁気遮蔽層の厚さと外径、導体層および磁気遮蔽層の層数を含む導体層・磁気遮蔽層の諸元、ならびに周波数と通電電流を含むパラメータを設定するプロセス。

(3) 前記設定したパラメータを用いてモデル化した回路中のインダクタンスと実効抵抗を算出するプロセス。

10

20

ただし、超電導素線の実効抵抗 R_{eff} を、導体層の各層の交流損失量 W_{layer} と通電電流 I を用いて、 $R_{eff} = W_{layer} / I^2$ とし、 R_{eff} を前記集中定数回路中の抵抗とみなす。

(4) 前記モデルに基づいて電圧と導体層・磁気遮蔽層の各層の電流との関係を示す回路方程式を作成し、この回路方程式、導体層・磁気遮蔽層の各層のピッチ、前記インダクタンスと実効抵抗ならびに通電電流から導体層・磁気遮蔽層の各層の電流分布を算出するプロセス。

(5) 算出された導体層・磁気遮蔽層の各層の電流をこれら各層毎の素線数で除して素線1本当たりの電流値を算出するプロセス。

【請求項2】

前記(1)から(5)のプロセスにより導体層における超電導素線の電流値を解析して、この解析電流の絶対値が、設定値である通電電流 I_{a11} を導体層に使用した素線の数 n で除した値 I_{a11} / n に対して $\pm 30\%$ の範囲に入るように磁気遮蔽層を含む各超電導素線のピッチを設定したことを特徴とする請求項1記載の超電導ケーブル。

10

【請求項3】

解析電流の絶対値が、設定値である通電電流 I_{a11} を導体層に使用した素線の数 n で除した値 I_{a11} / n に対して $\pm 5\%$ の範囲に入るように磁気遮蔽層を含む各超電導素線のピッチを設定したことを特徴とする請求項2に記載の超電導ケーブル。

【請求項4】

前記(1)から(4)のプロセスで算出した導体層・磁気遮蔽層の各層の電流分布に基づいて各層の周方向磁場成分および軸方向磁場成分を解析して、この解析した磁場成分のうち、周方向磁場成分が内層から外層に向かって極大値を1つだけ持つ分布で、軸方向磁場成分が内層から外層に向かって単調減少分布になるように、磁気遮蔽層を含む超電導素線のピッチを設定したことを特徴とする請求項1記載の超電導ケーブル。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、超電導ケーブルに関するものである。特に、芯材、多層超電導導体および磁気遮蔽層をもつ超電導ケーブルの電流分布を解析して、その交流損失を低減した超電導ケーブルに関するものである。

【0002】

【従来の技術】

芯材上にテープ状の超電導素線を同一ピッチで螺旋巻きして多層に構成した超電導導体構造が知られている。このような導体では内周の超電導層ほど電流密度が小さく、外周の超電導層ほど電流密度が大きいという偏流の問題がある。偏流に伴って交流損失が増大すると考えられ、交流損失低減が求められている。

30

【0003】

多層導体の偏流抑制と損失低減に関する基本技術としては、特公昭29-6685号公報記載の発明が知られている。これは、各層の螺旋巻きピッチを調整して各層のインピーダンス調整を行う技術である。その他、特表平11-506261号公報には超電導素線を巻回した磁気遮蔽層を持つ超電導ケーブルの構造が開示されている。

40

【0004】

【発明が解決しようとする課題】

しかし、超電導導体では具体的にどのようにして巻きピッチを調整するかについての方針が確立していない。これは、超電導導体の電流 - 電圧特性が非線形であり、実効抵抗が通電電流によって変化するため、これを考慮しないと超電導導体の電流分布、交流損失が予測できないからである。一方、どのようにして実効抵抗を考慮するかについては、具体的な手法が確立していない。

【0005】

また、芯材と超電導磁気遮蔽層とを考慮した超電導導体での電流分布、交流損失の解析手法も確立していない。これは、高温超電導導体をどのような等価回路にモデル化すべきか

50

が確立していないためである。

【0006】

さらに、芯材と磁気遮蔽層を含めた超電導導体の交流損失特性が実験的に明確にはなっていない。理論的にも、芯材の抵抗ならびにインピーダンスを同時に考慮したモデルは報告されていない。その理由の一つは、これらを考慮しようとするれば数値計算が非常に複雑になるためである。

【0007】

従って、本発明の主目的は、超電導ケーブル、特に芯材と多層超電導導体とを持つ超電導ケーブルの電流分布を正確に解析して、交流損失を低減した超電導ケーブルを提供することにある。

10

【0008】

【課題を解決するための手段】

本発明は、ケーブルの交流損失が極小値をとるのは、各層の電流が均一化したときではなく、導体層中の素線を通る電流が均一化したときであるとの知見に基づくもので、導体層と磁気遮蔽層における各超電導素線の巻きピッチを最適化することで上記の目的を達成する。

【0009】

すなわち、本発明ケーブルは、芯材と、芯材上に超電導素線を螺旋状に巻き付けた導体層と、電気絶縁層と、超電導素線を螺旋状に巻き付けた磁気遮蔽層とを具える超電導ケーブルである。そして、下記のプロセスにより各導体層および各磁気遮へい層中の素線の電流値を解析し、その解析結果をもとに各導体層と各磁気遮へい層のピッチを設定したことを特徴とする。

20

【0010】

1 前記芯材、導体層および磁気遮蔽層を少なくとも誘導リアクタンスで構成される回路にモデル化するプロセス。

2 芯材サイズと比抵抗を含む芯材の諸元、臨界電流とサイズを含む超電導素線の諸元、導体層の螺旋巻きの方向とピッチ、導体層の厚さと外径、導体層の層数を含む導体層の諸元、ならびに周波数と通電電流を含む必要なパラメータを入力するプロセス。

3 入力したパラメータを用いて回路中のインダクタンスと実効抵抗を算出するプロセス。

30

4 前記モデルに基づいた回路方程式を作成し、各層の電流分布を算出するプロセス。

【0011】

ここで、上記のプロセスにより解析した解析電流の絶対値が、設定値である通電電流 $I_{a,11}$ を導体層に使用した素線の数 n で除した値 $I_{a,11}/n$ に対して誤差30%の範囲に入るように磁気遮蔽層を含む各超電導素線のピッチを設定することが好ましい。より好ましい解析電流の絶対値の範囲は、 $I_{a,11}/n$ に対して $\pm 20\%$ 、さらに好ましくは $\pm 5\%$ である。ただし、各層の素線本数がほぼ同数である場合、例としては、導体の層数が少ない場合には、各層の電流を均一化することで交流損失の極小値が実現できる。そして、各層の臨界電流が磁場や螺旋巻きによる曲げ歪の影響などによって異なった場合にも、素線の臨界電流を各層毎に定義することで上記のプロセスによる解析が可能である。

40

【0012】

導体層および磁気遮蔽層の層数は1層でも多層でも構わない。後述する「モデル化」に対応させる必要上、導体層および磁気遮蔽層中にある超電導素線の各層同士は電氣的に絶縁されていることが好ましい。超電導体の各層のインピーダンス調節を考える場合、層間の乗り移り抵抗等の影響を完全に除外した層間絶縁導体の方が、層間絶縁のない導体よりもモデル化が容易である。また、この構造は導体中の渦電流損失低減に対しても効果がある。

【0013】

モデル化するプロセスとしては、芯材、導体層および磁気遮蔽層を誘導リアクタンスのみ

50

で構成される回路にモデル化しても構わないが、抵抗と誘導リアクタンスとで構成される回路にモデル化することが好ましい。従来、抵抗を考慮して電流分布の解析を行うことは極めて煩雑で難しいと考えられていた。本発明における「モデル化の仕方」および後述する「モデル化した回路中の誘導リアクタンスと実効抵抗を算出する手法」を用いることで、抵抗を考慮して正確な電流分布を解析することができ、さらに解析結果を元に交流損失特性を解析することができる。

【0014】

モデル化するプロセスをより具体的に説明する。まず、芯材ならびに導体層を誘導リアクタンスと抵抗とが直列に配置された集中定数回路とみなす。また、磁気遮蔽層を末端部の接続抵抗を介してつながった閉回路ループとみなす。そして、導体層とそれにとりつけた電源が形成する回路を1次回路、磁気遮蔽層とその末端部の接続抵抗とで形成する回路を2次回路とした相互誘導回路とみなすことが好ましい。

10

【0015】

モデル化した等価回路を元に電流分布を求めるには、インダクタンスおよび実効抵抗の算出を行うために、モデル化した等価回路に対して必要なパラメータを設定する必要がある。

【0016】

パラメータとしては、線材諸元（幅、厚さ、 l_c ）、芯材諸元（比抵抗、外径、厚さ）、導体層・磁気遮蔽層諸元（各層の巻き線方向、ピッチ、各層の外径、各層の厚さ、各層での l_c 維持率）、通電条件（通電電流、周波数）が挙げられる。

20

【0017】

また、実効抵抗の算出に際して、前記集中定数回路中の抵抗は、導体層を流れる電流によって変化することとして扱うことが好適である。高温超電導導体の特徴の一つに、超電導状態から常伝導状態への転位が緩やかということがある。直流通電特性を例にとると、高温超電導導体の電流 - 電圧曲線は $V \sim I^n$ ($n \sim 10$) の様になり、理想的な超電導体のように $I = l_c$ でステップ状（不連続的）に有限の電圧が発生するわけではない。

【0018】

このような、非線形の電流 - 電圧特性を持つ高温超電導ケーブルを常伝導導体のような電流に依存しない抵抗を持つとして取り扱うことや、理想的な超電導素線のように l_c 以下で抵抗がゼロとして取り扱うことは、モデルと実際のケーブルとの間に誤差を生じさせる元となる。

30

【0019】

そこで、電流によって変化する抵抗を考えることで、より厳密に超電導ケーブルの交流損失を取り扱えるようになる。

【0020】

さらに、高温超電導ケーブルの最も重要な特徴の一つは、臨界電流（ l_c ）を越える電流を流したとき、従来の金属系超電導素線の様なクエンチ現象を生じることなく、安定に l_c を越える通電ができることである。また、同じ容量のピッチ調整導体とピッチ無調整導体の交流損失を比較すると、両者に最も差が生じるのは導体 l_c 近傍であることが理論的に予測できる。

40

【0021】

このように高温超電導ケーブル解析のためには、導体の l_c 以上ならびに l_c 近傍の交流損失特性予測も重要となる。これらの効果は、モデル化したときの集中定数回路中の抵抗が電流によって変化すると考えることで、はじめてモデルの中に取り入れることができる。

【0022】

より具体的には、超電導素線の実効抵抗 R_{eff} を、各層の交流損失量 W_{layer} と通電電流 I を用いて、 $R_{eff} = W_{layer} / I^2$ とし、 R_{eff} を前記集中定数回路中の抵抗とみなせばよい。そして、この損失量 W_{layer} を超電導素線の交流電流 - 損失特性をもとに計算することが好適である。例えば、交流損失量 W_{layer} はノリスの式から求めれば良い。そして、 $I > l_c$ における交流損失量 W_{layer} を求める式が $I < l_c$ における交流損失量 W_{layer} を求める式と

50

連続するようにすればよい。

【0023】

続いて、モデルに対応した回路方程式を作成し、各層の電流分布を算出する。その際、パラメータを入力するプロセスにおいて、各層の電流値として適宜な初期値を与え、この初期値をもとに各層の電流分布を演算する。

【0024】

次に、演算により得られた電流値を用いて再度パラメータの入力プロセス 2 から電流分布の算出プロセス 4 までを繰り返す。そして、この繰り返しを、演算の前後における各層の電流値の差が所望の範囲に収束するまで実行すればよい。

【0025】

演算結果を収束させるための所定の範囲とは、10%以下、より好ましくは5%以下、さらに好ましくは1%以下である。演算の前後における各層の電流値の差が10%を超えると解析結果の正確性が低下する。また、演算の前後における電流値の差を1%程度の差に収束できれば、それ以上の演算を繰り返しても時間がかかるだけであり、解析結果の精度向上にほとんど寄与しないからである。各層の電流分布が求められれば、各層の電流から素線1本あたりに流れる電流を容易に推定できる。

【0026】

そして、算出された電流分布から磁場分布を求めて、さらに交流損失量を算出するプロセスを具えることが好適である。

【0027】

以上のプロセスに基づいて見出された交流損失が小さくなる超電導ケーブルの具体的構造としては、芯材と、芯材上に超電導素線を螺旋状に巻き付けた導体層と、電気絶縁層と、超電導素線を螺旋状に巻き付けた磁気遮蔽層とを具える超電導ケーブルであって、超電導素線の中で、最短のピッチを導体層の最外層に配置し、最長のピッチを磁気遮蔽層の最外層に配置することが挙げられる。

【0028】

さらに、導体層における超電導素線の最短ピッチが次式を満たすことが好適である。この条件を満たすことで、超電導素線の曲げ歪による劣化が抑制でき、かつ臨界電流が大きく、その上、交流損失が小さい超電導ケーブルを構成できる。

【0029】

【数2】

$$\varepsilon > \sqrt{\frac{P_n^2 + \pi^2 (D_{n-1} + 2t)^2}{P_n^2 + \pi^2 (D_{n-1} + t)^2}} - 1$$

なお、 ε_c は超電導素線の限界曲げ歪、 P_n は n 層目の超電導素線の螺旋巻きピッチ (m)、 t は超電導素線の厚さ (m)、 D_n は n 層目の外径 (m) を表す。

【0030】

そして、磁気遮蔽層における超電導素線の最長ピッチが次式を満たすことも望ましい。この条件を満たすことで、超電導素線の引っ張りによる劣化が抑制でき、かつ臨界電流が大きく、その上、交流損失が小さい超電導ケーブルを構成できる。

超電導素線の破断荷重 > 摩擦力 (kg/m) × 半ピッチ分の超電導素線の長さ (m) + 巻き線張力 (kg)

【0031】

さらに、前記 1 から 4 のプロセスにより各層の周方向磁場成分および軸方向磁場成分を解析して、この解析した磁場成分のうち、周方向磁場成分が内層から外層に向かっ

10

20

30

40

50

て極大値を1つだけ持つ分布で、軸方向磁場成分が内層から外層に向かって単調減少分布になるように、磁気遮へい層を含む超電導素線のピッチを設定することが好ましい。この構成により、 I_{a11}/n のばらつきが5%以内におさまらない場合でも、交流損失が小さなピッチに設定した導体を得ることができる。

【0032】

【発明の実施の形態】

以下、本発明の実施の形態を説明する。

<試験例1>

本発明超電導ケーブルの構造を説明する前に、超電導ケーブルの交流損失を正確に解析できる方法について説明する。本発明ケーブルは、この解析方法の解析結果に基づいて構成される。

10

【0033】

ここでは、芯材、芯材の外周に超電導素線を多層に巻回した導体層、導体層の外周に形成した絶縁層、絶縁層の外周に超電導素線を多層に巻回した磁気遮蔽層とを具える3相超電導ケーブルについて交流損失を求める。交流損失を求める手順は、超電導ケーブルを等価回路にモデル化し、インダクタンスの導出・実効抵抗の導出を行い、モデルに対応した回路方程式を作成し、電流分布の算出を行う。そして、電流分布から磁場分布を求め、交流損失を演算する。

【0034】

(モデル化)

3相ケーブルのうちの1相分に注目して、芯材、導体層(コア)および磁気遮蔽層(シールド)と末端を含む超電導ケーブルを図1のような等価回路とみなした。すなわち、芯材ならびに導体層を誘導リアクタンスと抵抗とが直列に配置された集中定数回路とみなしている。導体層には外部電源より I_{a11} が供給され、各導体層間には絶縁が施されているとした。

20

【0035】

また、磁気遮蔽層は超電導素線が端部にて接続抵抗 r_j で接続され、図1のようなループを形成するものとした。図中の i_0, i_1, \dots は各層に流れる電流、 L_{c0}, L_{c1}, \dots は各層の周方向磁場によるインダクタンス、 L_{a0}, L_{a1}, \dots は各層の軸方向磁場によるインダクタンス、 r_0, r_1, \dots は各層の実効抵抗、 r_j は末端のインダクタンスならびに抵抗、 V_c, V_1 はそれぞれ導体層側、磁気遮蔽層側の電圧である。添え字の0は芯材を表し、導体層または磁気遮蔽層は内層より1、2、3...のように表記した。このモデルでは、導体層4層、磁気遮蔽層2層として検討している。

30

【0036】

(インダクタンス導出)

各超電導層(導体層および磁気遮蔽層)のインダクタンスについては、層間の相互インダクタンスも考慮して、周方向成分を数式1と定義し、軸方向成分を数式2と定義した。

【0037】

【数3】

$$L_{cn,m} = \frac{\mu_0}{2\pi} \ln\left(\frac{a_s}{a_{max}}\right) \quad \dots \text{数式 1}$$

$$a_{max} = \max(a_n, a_m)$$

a_s : 磁気遮蔽層(最外部)の半径

a_n : n 層目の半径

a_m : m 層目の半径

(層の厚さ ≪ 層の半径を前提とする。)

10

【 0 0 3 8 】

【 数 4 】

$$L_{an,m} = (-1)^k \frac{\mu_0 \pi a_{min}^2}{P_n P_m} \quad \dots \text{数式 2}$$

$$a_{min} = \min(a_n, a_m)$$

20

ここで、式中の a_n は n 層目の半径 P_n は n 層目のピッチである。

k は n 層が、Z 燃りのとき 1、S 燃りのとき 2 とする。

【 0 0 3 9 】

(抵抗成分導出)

各層の抵抗成分は、導体層を構成する素線の AC ロス理論値 W_{Norris} (ノリスの式) から導くこととした。このとき、素線一本あたりの実効抵抗 r_{wire} は、素線に流れる電流 I_{wire} を用いて数式 3 のように定義する。

【 0 0 4 0 】

【 数 5 】

$$r_{wire} = \frac{W_{Norris}}{I_{wire}^2} \quad \dots \text{数式 3}$$

30

【 0 0 4 1 】

ここで、素線の損失 W_{Norris} は、 $z = I_{wire} / I_c$ とすれば $z < 1$ (臨界電流値未満) のとき、ノリスの式より数式 4 のようになる。

【 0 0 4 2 】

【 数 6 】

$$W_{Norris} = \frac{\mu_0 f I_c^2}{\pi} \left\{ (1-z) \ln(1-z) + z - \frac{z^2}{2} \right\} \quad \dots \text{数式 4}$$

40

【 0 0 4 3 】

そして、 $z > 1$ のとき、フラックススロー損失は数式 5 のようになる。

【 0 0 4 4 】

【 数 7 】

50

$$W_{Norris} = \left(\frac{0.5 \cdot \mu_0 f I_c^2}{\pi} \right) \cdot z^n \quad \dots \text{数式 5}$$

【 0 0 4 5 】

ここで、 n は、電圧が電流 I の n 乗に比例するとした場合の I_c 近傍での n 値であり、数式5は $z = 1$ で数式4と連続するようにしている。これら数式4、5は実験結果と良く一致する。

【 0 0 4 6 】

なお、ジョイント抵抗については、試験で求めた末端の抵抗値 (3×10^{-6} /ケーブル長) 10を採用した。

【 0 0 4 7 】

(回路方程式)

このモデルでは、回路方程式は下式のようなになる。

【 0 0 4 8 】

【 数 8 】

$$V_c = (j\omega(L_{c00} + L_{a00}) + r_0) \dot{i}_0 + j\omega(L_{c01} + L_{a01}) \dot{i}_1 + \dots + j\omega(L_{c06} + L_{a06}) \dot{i}_6 \quad 20$$

$$V_c = j\omega(L_{c10} + L_{a10}) \dot{i}_0 + (j\omega(L_{c11} + L_{a11}) + r_1) \dot{i}_1 + \dots + j\omega(L_{c16} + L_{a16}) \dot{i}_6$$

⋮

$$V_s = j\omega(L_{c60} + L_{a60}) \dot{i}_0 + j\omega(L_{c61} + L_{a61}) \dot{i}_1 + \dots + (j\omega(L_{c66} + L_{a66}) + r_6) \dot{i}_6 \quad \dots \text{数式 6}$$

$$V_s = -r_j (i_5 + i_6)$$

$$I_{all} = \sum_{i=0:4} i_i \quad 30$$

【 0 0 4 9 】

上式で、初期条件として各層のピッチ、 L_c 、 L_a 、 r_1 、 I_{all} を与えれば、 $i_0 \sim i_6$ 、 V_c 、 V_s に関する9元連立方程式となり、計算によって各層の電流分布を求めることができる。

【 0 0 5 0 】

(電流分布の算出)

計算は、まず全通電電流 (I_{all}) に対して初期電流分布 (各層の電流値) を適当に与え、そのときの各超電導層の抵抗値を先述の抵抗成分導出プロセスにしたがって求める。すると数式6の回路方程式中の i_i と V_c 、 V_s を除く全数値が既知の値となるために、数式6を解いて $i_0 \sim i_6$ 、 V_c 、 V_s を求めることができる。この電流値をもとに再度各超電導層の抵抗値を求めた後、数式6から $i_0 \sim i_6$ を求める。この作業を、演算前後の計算結果の差が一定値以下となるまで繰り返す。今回は前後の計算結果の差が1%以下となったときに、計算が終了したとみなした。 40

【 0 0 5 1 】

数式6の回路方程式を解けば電流分布が求まるはずであるが、実際は回路中の抵抗成分が電流によって変化する効果を取り入れる必要があるため、答えを解析的に見出すことはできない。「演算前後の計算結果の差が一定値以下となるまで繰り返す」という手法を取り入れることによって、はじめて任意の巻きピッチ条件の超電導ケーブルの電流分布を計算によって推測できるようになった。以上のプロセスを経た時点で電流分布が求められるため、その結果を元にして以下のプロセスにより交流損失量を求める。 50

【 0 0 5 2 】

(磁場の計算)

このモデルでは、導体層は複数の超電導素線が螺旋状に巻かれた構造であり、通電時の磁場は、図 2 に示すように、周方向磁場成分と導体軸方向磁場成分に分けて考えることができる。

【 0 0 5 3 】

このときの n 層目に加わる周方向磁界成分 H_{cn} (単位は A/m) は数式 7 で表される。

【 0 0 5 4 】

【 数 9 】

$$H_{cn} = \frac{1}{2\pi R_n} \sum_{i=0:n-1} i_i \quad \cdots \text{数式 7}$$

10

【 0 0 5 5 】

また、n 層目に加わる軸方向磁界成分 H_{an} (単位は A/m) は数式 8 で表される。

【 0 0 5 6 】

【 数 1 0 】

$$H_{an} = \sum_{i=n+1:6} \left(\frac{1}{P_i} \right) i_i \quad \cdots \text{数式 8}$$

20

【 0 0 5 7 】

(交流損失の計算)

導体の交流損失は、導体を図 3 に示すような隣接した n 個の無限平面にモデル化して計算した。このようなモデル化は、例えば「H. ISHII (ISS ' 97 プロシーディングス) 」等から報告があり、円筒導体の磁界分布を表すモデルとしては簡便である。

【 0 0 5 8 】

導体の磁化損失は、各層の磁化損失の総和とする。

各層の磁化損失は、ビーンモデルを前提にした超電導平板の磁化損失の公式 (数式 9 、 数式 10) を利用して表すことができる。

【 0 0 5 9 】

【 数 1 1 】

$$W = \frac{2\mu_0 f H_m^3}{3J_c} \quad \cdots \text{数式 9}$$

30

【 0 0 6 0 】

【 数 1 2 】

$$W = 2\mu_0 f J_c \cdot t \cdot H_m \left(1 - \frac{2J_c \cdot t}{3H_m} \right) \quad \cdots \text{数式 10}$$

40

【 0 0 6 1 】

ここで、数式 9 は磁場が平板全域に侵入していない場合、数式 10 は磁場が平板の全域に侵入している場合であり、磁場は平板の両側から均等に侵入することを前提としている。また、f は周波数 (Hz) 、 H_m は外部磁界のピーク値 (A/m) 、 J_c は超電導体の臨界電流密度

50

(A/m²)、tは平板の厚さ(m)である。

【0062】

数式9、数式10を利用すると、導体中の第n層の磁化損失 W_n は超電導平板と同様に、
1 磁界が層全体に侵入していない場合、
2 磁界が層全体に侵入した場合で異なり、
1 の場合には、数式11となり、
2 の場合には数式12となる。

【0063】

【数13】

$$W_n = \left\{ \frac{2\mu_0 f H_{opn}^3}{3J_e} + \frac{2\mu_0 f (H_{opn} + I_{opn})^3}{3J_e} \right\} \cdot (2\pi R_n) \quad \cdots \text{数式 11} \quad 10$$

【0064】

【数14】

$$W_n = 2\mu_0 f \cdot J_e \left\{ t_{bn}^2 \left(H_{opn} - \frac{2J_c \cdot t_{bn}}{3} \right) + t_{an}^2 \left(H_{opn} + I_{opn} - \frac{2J_c \cdot t_{an}}{3} \right) \right\} \cdot (2\pi R_n) \quad \cdots \text{数式 12} \quad 20$$

【0065】

ここで、 H_{opn} はn層以外に流れる電流がn層部に作る磁場(n層部にとっての外部磁場)の大きさ、 I_{opn} はn層を流れる電流が作る磁場(n層部にとっての自己磁場)の大きさであり、前節で示したn層の周方向磁界成分 H_{cn} と軸方向磁界成分 H_{an} を用いて、 H_{opn} は数式13で表される。

【0066】

【数15】

$$H_{opn} = \sqrt{|H_{cn}|^2 + |H_{an}|^2} \quad \cdots \text{数式 13} \quad 30$$

【0067】

また、n層に流れる電流 i_n を用いて、 I_{opn} は数式14と表される。

【0068】

【数16】

$$I_{opn} = \frac{|i_n|}{2\pi R_n} \quad \cdots \text{数式 14} \quad 40$$

【0069】

これらの単位はいずれもA/mである。また、 R_n はn層の半径、 J_e はn層部のオーバール J_c 、 t_{an} は外側から見たn層部の磁界侵入深さ、 t_{bn} は内側から見たn層部の磁界侵入深さである。さらに、 W_n の単位はW/m、 H_{opn} と I_{opn} の単位はどちらもA/mである。

【0070】

芯材の渦電流損失 $W_{f,e}$ は以下の数式15で計算した。

【0071】

【数17】

$$W_{f,e} = \frac{\pi \rho \omega^2 \mu_0^2 R_f^3 d}{4 \rho^2 + \omega^2 \mu_0^2 R_f^2 d^2} H_{a0}^2 \quad \dots \text{数式 15}$$

【 0 0 7 2 】

数式15は、例えば「Case Studies in Superconducting Magnets」(PLENUM PUBLISHING Co.)のP41に記載されており、 ρ は芯材の比抵抗(@77K)、 R_f は芯材の外半径、 d は芯材の肉厚、 H_{a0} は芯材の軸方向磁場である。

【 0 0 7 3 】

以上のような考えにしたがって、導体の磁場分布と交流損失量を算出してシステムを解析するシミュレーションコードを作成して、コンピューター内に組み込み、解析装置とした。

【 0 0 7 4 】

本コードでの計算の流れを図4に示す。計算手順は、次の各ステップ 1 ~ 5 に示す通りである。「電流分布計算」のステップから「各層のピッチを設定」のステップに戻るの、演算前後の計算結果の差が一定値以下となるまで繰り返すことを示している。

【 0 0 7 5 】

1 基本パラメータ設定：パラメータは、線材諸元(幅、厚さ、 I_c)、芯材諸元(比抵抗、外径、厚さ)、導体諸元(各層の巻き線方向、各層の外径、各層の厚さ、各層での I_c 維持率)、通電条件(通電電流、周波数)とする。

2 各層のピッチ入力

3 各層のインダクタンス計算および実効抵抗の計算

4 連立方程式の作成と、各層の電流値の計算

5 計算した電流分布での磁場分布と導体交流損失計算

【 0 0 7 6 】

< 試験例 2 >

前記解析装置を用いて磁気遮蔽層付きのピッチ調整導体を設計・試作し、交流損失測定結果と本シミュレーションで求めた損失を比較した。導体の諸元を以下に示す。導体層と遮蔽層のピッチは各超電導層の電流がほぼ均一化するピッチを設定した。

【 0 0 7 7 】

芯材

材質：銅

外径： 19.2mm

肉厚：0.9mm

比抵抗(@77K)： $3 \times 10^{-9} \text{ m}$

導体層

素線：Bi2223系Ag-Mn合金被覆高温超電導テープ線(厚さ0.24mm)

層数：4層(層間絶縁あり)

巻き方向：S/S/S/S

巻きピッチ：1層目360mm/2層目200mm/3層目110mm/4層目70mm

絶縁層

材質：紙

厚さ：7mm

磁気遮蔽層

素線：Bi2223系Ag-Mn合金被覆高温超電導テープ線(厚さ0.24mm)

層数：2層

巻き方向：S/S

巻きピッチ：1層目180mm/2層目360mm

【 0 0 7 8 】

10

20

30

40

50

直流通電試験の結果、導体 I_c は 2000A ($1 \mu V/m$ 定義) であった。

導体層の交流損失について、実験値と計算値を比較した。結果を図 5 に示す。実験は磁気遮蔽層での遮蔽効果を模擬して、導体層と磁気遮蔽層を直列につないで交流電流を通電し、電圧は導体層の電圧を計測した。周波数は 50Hz、温度は 77K、測定は半田付けした電圧端子での交流 4 端子法で行った。このとき計測する抵抗性電圧 (通電電流と同相の電圧) から導体層の交流損失を見積もることができる。図 5 に示すように、実験値と計算値は非常に良く一致していることを確認した。

【 0 0 7 9 】

図 5 中の波線は mono-block model (電流が偏流して流れる場合に適用可能なモデル) から求めた導体の交流損失理論値であるが、実験値は波線から大きくはずれている。さらに、解析コードで各層の電流が均一化するピッチを設定した導体では、実際に偏流が抑制されていることも確認できた。

10

【 0 0 8 0 】

この導体について、シミュレーションコードで求めた各層の電流を各層毎の素線数で除して素線 1 本あたりに流れる電流を推定した。そして、素線に流れる電流が完全に一様化された場合 ($I_{a,11}/n$) と比較すると、ばらつきが最大 20% に達していた (2000A 通電時)。

【 0 0 8 1 】

このばらつきを抑制するために、試みに最内層 (1 層目) のピッチを 340mm に変更して計算を行ったところ、前記ばらつきは最大 15% に抑制され、損失も 2000A 通電時に約 3% 低減するという結果を得た。

20

【 0 0 8 2 】

以上の結果より、超電導素線の中で、最短のピッチを導体層の最外層に配置し、最長のピッチを磁気遮蔽層の最外層に配置すれば良いことがわかる。

【 0 0 8 3 】

このばらつきを小さくすればさらに、交流損失が低減できると予想して、試験例 2 の導体についてピッチの再検討を行った。その結果、導体層のピッチを内層から 420mm / 270mm / 140mm / 80mm とし、磁気遮蔽層のピッチを内層から 260mm / 560mm という条件 (極小条件) とすれば、ばらつきが極小となることが判った。

【 0 0 8 4 】

図 6 に、前記極小条件から導体層における 4 層目のピッチのみを変化させたときのピッチとばらつき最大値の関係、ならびにピッチと交流損失 (交流損失の極小値で規格化) との関係を示す。このグラフに示すように、素線の電流は完全には均一化されないが、素線電流の理想値からのずれの最大値が 5% 以内であれば、損失についても極小値を選定できることが判る。

30

【 0 0 8 5 】

< 試験例 3 >

試験例 2 で解析装置を用いて設計した導体交流損失の計算値と実測値が良く一致することを確認した。ただし、この導体では最短ピッチが 70mm であり、螺旋巻き時の曲げ歪みによって線材の I_c が低下し、導体層第 4 層の I_c 維持率が低下して、導体の I_c が理想的な値よりも低くなっている。

40

【 0 0 8 6 】

螺旋巻き時にテープ線材に加わる歪み ϵ は、テープ線の厚さを t 、螺旋巻きピッチを P 、芯材の外径を D として考えれば、数式 16 で表すことができる。従って、超電導素線の最短ピッチは、 $P > \epsilon \cdot D$ (超電導素線の限界曲げ歪) ϵ となるように設定すれば良い。限界曲げ歪 ϵ は、超電導素線の I_c の低下が顕著になる曲げ状態の歪とすれば良い。例えば、曲げを加えない超電導素線の I_c に対して、 I_c の低下率が 2% 以上となる場合の歪を限界曲げ歪 ϵ とする。

【 0 0 8 7 】

【 数 1 8 】

50

$$\varepsilon_a = \sqrt{\frac{P^2 + \pi^2 (D+2t)^2}{P^2 + \pi^2 (D+t)^2}} - 1 \quad \dots \text{数式 16}$$

P：スパイラル巻きピッチ
D：芯材直径
T：テープ線の厚さ

【 0 0 8 8 】

この数式16を用いて、ピッチと歪みの関係をグラフ化すると図7のようになる。ここで、テープ線の厚さと芯材のサイズは試験例2と同じくそれぞれ0.24mm、19.2mmとした。

10

【 0 0 8 9 】

これまでの実験によって、螺旋巻きによる超電導素線のIc低下は数式16で0.3%以下の範囲に設定すれば防止できることが判っており、図7より見積もると、試験例2のような諸元の導体ではピッチ100mm以上に設定する必要があることが判った。本例では、超電導素線の限界曲げ歪を0.3%としたが、この数値は超電導素線の特성에応じて決定すれば良いことは言うまでもない。

【 0 0 9 0 】

また、導体中の最長ピッチが600mmを越えると、ドラム巻きに伴う引っ張りによって断線が頻発することが判っている。この最長ピッチは次のように求めることができる。すなわち、数式17で求められるケーブル曲げ時に超電導素線に加わる張力が超電導素線の破断荷重未満となるように設定すれば良い。

20

【 0 0 9 1 】

摩擦力 (kg/m) × 半ピッチ分の超電導素線の長さ (m) + 巻き線張力 (kg) ... 数式17

【 0 0 9 2 】

通常超電導素線の破断荷重は10kg程度、摩擦力は実測により30kg/m程度、巻き線張力は1kg程度である。従って、数式17にこれらの各値を代入して、巻きピッチを求めれば600mmとなる。もちろん、超電導素線の破断荷重、摩擦力、巻き線張力は超電導素線の特性に依って異なるため、その特性に依じた値を用いれば良い。

【 0 0 9 3 】

以上より、試験例1のコードを用いて、最短ピッチ100mm以上、最長ピッチ600mm以下という条件を付加して、磁気遮蔽層付きのピッチ調整導体を設計・試作し、交流損失測定結果と本シミュレーションで求めた損失とを比較した。導体の諸元を以下に示す。今回は、芯材として銅よりもはるかに抵抗の大きいFRP (Fiber Reinforced Plastics) パイプを使用した。なお、導体と遮蔽層のピッチは各超電導層の電流が均一化するピッチを設定した。

30

【 0 0 9 4 】

芯材

材質：FRPパイプ

外径：19.2mm

肉厚：0.9mm

40

導体層

素線：Bi2223系Ag-Mn合金被覆高温超電導テープ線 (厚さ0.24mm)

層数：4層 (層間絶縁あり)

巻き方向：S/S/Z/Z

巻きピッチ：1層目140mm/2層目320mm/3層目420mm/4層目120mm

絶縁層

材質：紙

厚さ：7mm

磁気遮蔽層

素線：Bi2223系Ag-Mn合金被覆高温超電導テープ線 (厚さ0.24mm)

50

層数：2層

巻き方向：S/S

巻きピッチ：1層目350mm/2層目520mm

【0095】

直流通電試験の結果、導体層の I_c は2100A(1 μ V/m定義)であり、歪みの加わらない状態の素線 I_c から見積もった導体の I_c (2100A)と一致した。

【0096】

さらに、導体層の交流損失について、実験値と計算値を比較した。実験は磁気遮蔽層での遮蔽効果を模擬して、導体層と磁気遮蔽層を直列につないで交流電流を通電し、電圧は導体層の電圧を計測した。周波数は50Hz、温度は77K、測定は半田付けした電圧端子での交流4端子法で行った。このとき計測する抵抗性電圧(通電電流と同相の電圧)から導体層の交流損失を見積もることができる。

10

【0097】

実験の結果1kArms通電時の導体交流損失は0.5W/mであり、解析装置を用いて見積もった損失値(0.47W/m)と非常に良く一致することを確認した。

【0098】

従って、超電導素線の中で、最短のピッチを導体層の最外層に配置し、最長のピッチを磁気遮蔽層の最外層に配置とした上に、最短ピッチを歪が0.3%以下となる巻きピッチとし、最長ピッチをドラム巻きに伴う引っ張りによって断線しない程度(0.6m未満)に設定することで、機械的特性に優れて臨界電流の低下も生じない超電導ケーブルを構築できる

20

【0099】

さらに、試験例3の導体についても、製作条件から導体層における4層目のピッチのみを変化させたときのピッチとばらつき最大値の関係、ならびにピッチと交流損失(交流損失の極小値で規格化)との関係を調べた。その関係を図8のグラフに示す。このグラフに示すように、素線の電流は完全には均一化されないが、素線電流の理想値からのずれの最大値が5%以内であれば、損失についても極小値を選定できることが判る。

【0100】

<試験例4>

従来の理論では、各層の電流分布が完全に均一化したときに導体交流損失を最低にできると考えていた。しかし、上記の解析装置を用いて、各層の電流分布のばらつきと導体全体の交流損失量の関係をチェックしたところ、各層の電流がある程度不均一であっても、超電導素線の電流値が均一化されていれば損失は極小値をとり、各層の電流が均一化したときと同レベルの交流損失が実現できることが判った。

30

【0101】

この結果を利用すれば、各層毎の電流を完全に均一化するためのピッチ条件が線材の機械的特性の面で現実にはそぐわない場合に、機械特性上現実的なピッチに設計を変更して、各層間で若干の電流アンバランスは発生するけれども、交流損失としては各層の電流分布が均一化した場合とほぼ同じとすることもできる。

【0102】

具体的な解析は、導電性を有する芯材(銅)と芯材上に複数の超電導素線を螺旋に巻き付けてなる4層の超電導層を有した導体層と、電気絶縁層および、2層の超電導素線からなる超電導磁気遮蔽層とで構成される3相超電導ケーブル(1相分)について、ピッチのみを微妙に変化させて各層の電流分布および各超電導素線の電流値を微妙に変化させて行った。

40

【0103】

その結果、解析結果による超電導素線の電流値(絶対値)が、設定値である電流 $I_{a,11}$ を素線数 n で除した値 $I_{a,11}/n$ に対して $\pm 5\%$ 以内であれば損失は極小値をとり、電流が各層で完全に均一化した場合と比較して交流損失の変化は10%以下である。しかし、超電導素線の電流絶対値のばらつきがこれ以上大きくなると、電流が各層で完全に均一化した場合と

50

比較して損失が急激に増大することが判明した。従って、各層間で若干の電流アンバランスが発生しても、交流損失としては各層間で電流分布が完全に均一化した場合と同等となるようにするには、解析結果による超電導素線の電流値が、設定値である通電電流を素線数 n で除した値 $I_{a,11}/n$ に対して、 $\pm 5\%$ の範囲に入るように磁気遮蔽層を含む各超電導素線のピッチを設定すれば良い。

【0104】

また、従来技術として、磁気遮蔽層を有する多層構造の超電導ケーブルで電流分布を均一化する一般的なピッチ条件としては、特表平11-506261号公報記載の技術があった。解析結果による超電導素線の電流値（絶対値）が、設定値である電流 $I_{a,11}$ を素線数 n で除した値 $I_{a,11}/n$ に対して $\pm 5\%$ 以内に入るように磁気遮蔽層を含む各超電導素線のピッチを設定すると、前記公報が提案する条件式にあてはまらないピッチ条件でも電流分布の均一化ができることがわかった。

10

【0105】

< 試験例 5 >

さらに層数を多くした導体での均流化条件をシミュレーションコードを用いて調査した。計算を行った超電導素線の諸元を表1に示す。

【0106】

【表1】

素線パラメータ

20

素線	厚さ	0.24mm
	幅	3.5 mm
	I_c /素線@77K, 0T	50A
	J_e	6000A/cm ²

【0107】

この超電導素線を用いて、内周から順に芯材、導体層、絶縁層、磁気遮蔽層を有する超電導導体構造を作製し、各素線の電流が均流化されるピッチを計算した。超電導導体構造の諸元を表2に示す。

30

【0108】

【表2】

導体構造

芯材	構造	中実銅撚り線構造(20 mm径)
	銅線サイズ	ϕ 1 mm(素線絶縁)
導体	導体層外径	28 mm
	絶縁層厚さ	6 mm
	遮蔽層外径	44 mm
	導体層層数	8層
	遮蔽層層数	4層
	巻き方向 (導体層/遮蔽層)	SSSSSSSS/LLLL

40

【0109】

50

この条件では l_{all}/n のばらつきが5%以内におさまるピッチ条件は見つからなかった。そのような場合に、交流損失が小さくなる条件を調査した。調査の結果、交流損失が極小となる条件を見出した。そのピッチ条件を表3に示す。

【0110】

【表3】

ピッチ

導体層	1層目	+480 mm
	2層目	+460 mm
	3層目	+390 mm
	4層目	+320 mm
	5層目	+260 mm
	6層目	+210 mm
	7層目	+170 mm
	8層目	+140 mm
シールド層	1層目	-310 mm
	2層目	-380 mm
	3層目	-440 mm
	4層目	-480 mm

10

20

【0111】

この場合の損失は、導体層と遮蔽層とを合わせて2.8W/mと見積もられた。また、各層の磁場分布をグラフにしたところ図9に示すようになった。このグラフには、周方向磁場成分(B_c)、軸方向磁場成分(B_a)、合計磁場成分(B_{all})を示している。この磁場分布の特徴は「周方向磁場成分が内層から外層に向かって極大値を1つだけ持つ分布で、軸方向磁場成分が内層から外層に向かって単調減少分布になる」ことである。

【0112】

次に、表3における導体層の8層目のピッチを ± 10 mm変更し、150mm(または130mm)とすると損失は3.0W/m(3.2W/m)のように増大する。このときの磁場分布を図10(図11)に示す。

【0113】

図10に示すように、損失が極小値からはずれるピッチ条件(150mm)では、周方向磁場成分(B_c)に2つの極大値が存在し、軸方向磁場成分(B_a)は単調減少分布になっていない。また、図11に示すように、損失が極小値からはずれるピッチ条件(130mm)では、周方向磁場成分(B_c)は極大値が1つだけであるが、軸方向磁場成分(B_a)は単調減少分布になっていない。

【0114】

このように磁場分布の形状を目安に、各層のピッチを調整すれば、 l_{all}/n のばらつきが5%以内におさまらない場合(層数が多い場合)でも、交流損失が小さなピッチに設定した導体を提供することが可能である。

【0115】

なお、本発明の超電導ケーブルは、上述の具体例にのみ限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々変更を加え得ることは勿論である。

【0116】

【発明の効果】

以上説明したように、本発明超電導ケーブルによれば、任意の芯材抵抗、任意の導体サイズ、任意の螺旋巻き方向、任意の螺旋巻きピッチを有する超電導ケーブルの電流分布、交流損失を詳細に解析した結果、交流損失の少ない構造とすることができる。特に、超電導

30

40

50

素線の最短ピッチを曲げ歪の観点から設定し、最長ピッチを引っ張りに対する強度の観点から設定することで、臨界電流が高く、かつ交流損失の少ない超電導ケーブルを構築できる。

【図面の簡単な説明】

【図1】超電導ケーブルの等価回路へのモデル化手法を示す説明図である。

【図2】超電導ケーブルにおける通電時の磁場成分の説明図である。

【図3】円筒導体を無限平面にモデル化する手法の説明図である。

【図4】超電導ケーブルの交流損失を評価する手順のフローチャートである。

【図5】電流と交流損失の関係を示すグラフである。

【図6】導体層の4層目のピッチと理想値からのずれとの関係を示すグラフである。

10

【図7】超電導素線のピッチと歪の関係を示すグラフである。

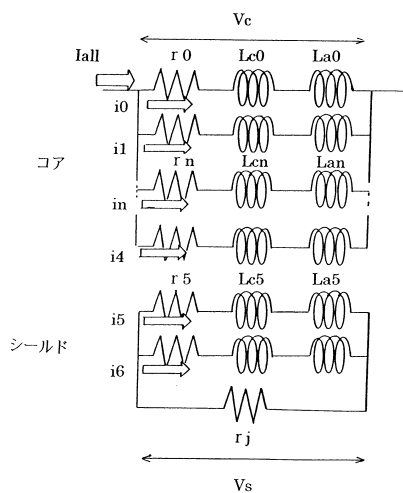
【図8】導体層の4層目のピッチと理想値からのずれとの関係を示すグラフである。

【図9】超電導導体層と遮蔽層における各層の磁場分布を示すグラフである。

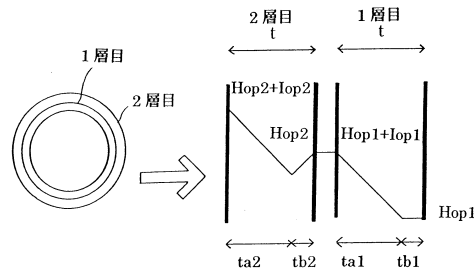
【図10】導体層最外層の超電導素線のピッチを150mmとした超電導導体層と遮蔽層における各層の磁場分布を示すグラフである。

【図11】導体層最外層の超電導素線のピッチを130mmとした超電導導体層と遮蔽層における各層の磁場分布を示すグラフである。

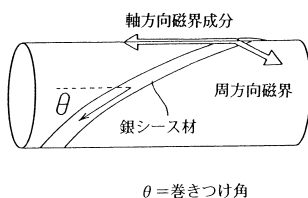
【図1】



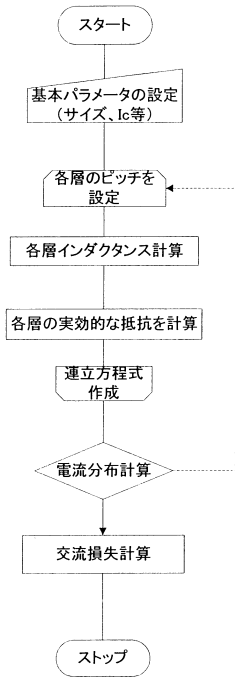
【図3】



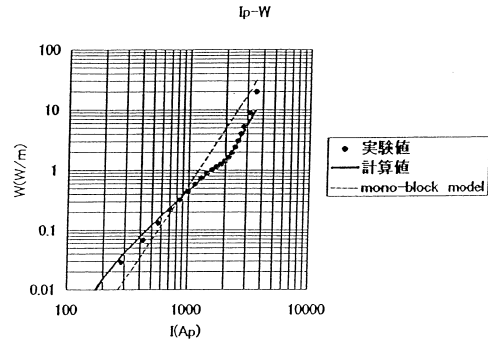
【図2】



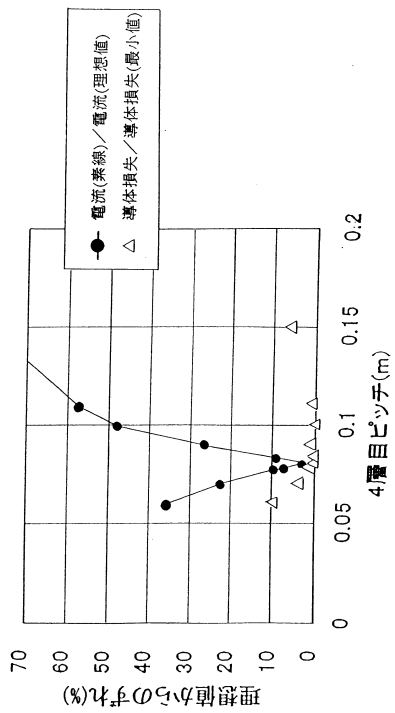
【 図 4 】



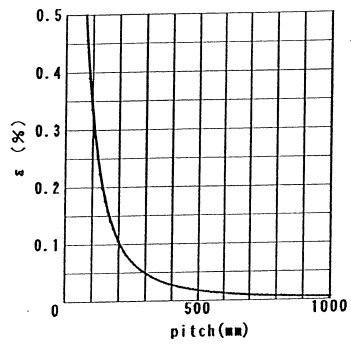
【 図 5 】



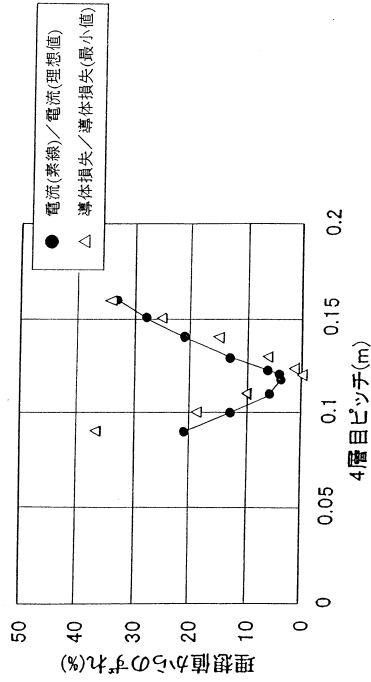
【 図 6 】



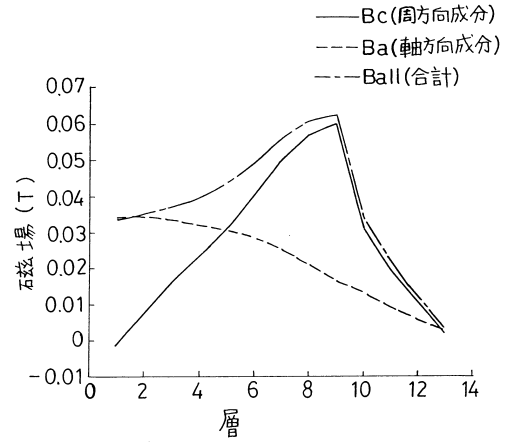
【 図 7 】



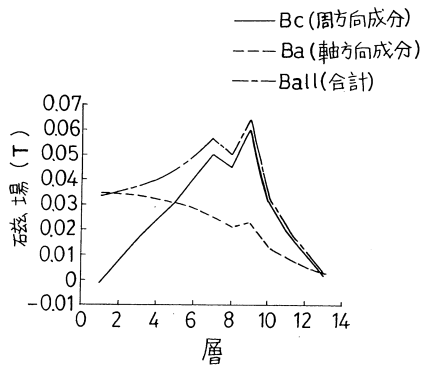
【 図 8 】



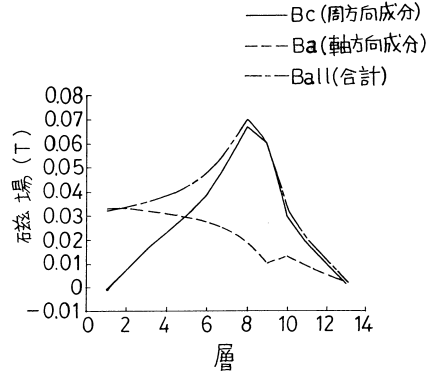
【 図 9 】



【 図 10 】



【 図 11 】



フロントページの続き

- (72)発明者 岡崎 徹
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 増田 孝人
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 加藤 武志
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 湯村 洋康
大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 高橋 芳久
神奈川県横浜市鶴見区江ヶ崎町4番1号 東京電力株式会社 電力技術研究所内
- (72)発明者 松尾 公義
神奈川県横浜市鶴見区江ヶ崎町4番1号 東京電力株式会社 電力技術研究所内
- (72)発明者 本庄 昇一
神奈川県横浜市鶴見区江ヶ崎町4番1号 東京電力株式会社 電力技術研究所内
- (72)発明者 三村 智男
神奈川県横浜市鶴見区江ヶ崎町4番1号 東京電力株式会社 電力技術研究所内

審査官 天野 斉

(58)調査した分野(Int.Cl.⁷, D B名)

H01B 12/00-16

H01B 13/00

G06F 17/50