

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6461031号
(P6461031)

(45) 発行日 平成31年1月30日(2019.1.30)

(24) 登録日 平成31年1月11日(2019.1.11)

(51) Int.Cl.		F I			
HO 1 L	21/56	(2006.01)	HO 1 L	21/56	T
HO 1 L	23/29	(2006.01)	HO 1 L	23/30	B
HO 1 L	23/31	(2006.01)	HO 1 L	25/08	Z
HO 1 L	25/065	(2006.01)			
HO 1 L	25/07	(2006.01)			

請求項の数 5 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2016-52785 (P2016-52785)
 (22) 出願日 平成28年3月16日(2016.3.16)
 (65) 公開番号 特開2017-168646 (P2017-168646A)
 (43) 公開日 平成29年9月21日(2017.9.21)
 審査請求日 平成30年2月5日(2018.2.5)

(73) 特許権者 318010018
 東芝メモリ株式会社
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 前田 竹識
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 審査官 木下 直哉

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

第1クランプ部と、第2クランプ部と、前記第1クランプ部の少なくとも一部と前記第2クランプ部の少なくとも一部との間に設けられ前記第1クランプ部から第1深さで後退したキャビティ部と、前記第1クランプ部と前記キャビティ部との間に設けられ前記第1クランプ部から前記第1深さよりも浅い第2深さで後退した第1中間部と、前記第2クランプ部と前記キャビティ部との間に設けられ前記第2クランプ部から前記第1深さよりも浅い第3深さで後退した第2中間部と、を含む第1面を有する第1金型部の前記キャビティ部の少なくとも一部からフィルムの一部を離して前記第1中間部及び前記第2中間部で前記フィルムを保持する工程と、

前記第1面に対向し前記キャビティ部から第1方向において離れた第2金型部と、前記フィルムと、の間に、配線基板と、前記配線基板と前記第1方向に離れた第1半導体素子と、前記配線基板と前記第1半導体素子との間に設けられ前記第1半導体素子から離れた第2半導体素子と、を含む積層体を配置する工程と、

前記フィルムの前記一部が前記キャビティ部から離れ、前記積層体の少なくとも一部が前記フィルムと接した状態で前記第1半導体素子と前記第2半導体素子との間に第2樹脂材料を導入する工程と、

前記第2樹脂材料を導入する前記工程の後に、前記フィルムの少なくとも一部を前記キャビティ部に接触させた状態で、前記積層体と前記フィルムとの間に第1樹脂材料を導入する工程と、

を備えた半導体装置の製造方法。

【請求項 2】

前記フィルムを保持する前記工程は、前記第 1 中間部に設けられた第 1 吸着孔と、前記第 2 中間部に設けられた第 2 吸着孔と、を用いて前記フィルムを保持することを含む、請求項 1 記載の半導体装置の製造方法。

【請求項 3】

前記第 1 樹脂材料を導入する前記工程は、前記フィルムを前記キャビティ部の形状に沿わせた状態で、前記積層体と前記フィルムとの間に前記第 1 樹脂材料を導入することを含む、請求項 1 または 2 に記載の半導体装置の製造方法。

【請求項 4】

前記第 2 樹脂材料を導入する前記工程は、前記第 1 方向と交差する方向において前記積層体と重なるサイド領域に前記第 2 樹脂材料を導入することを含み、

前記第 1 樹脂材料を導入する前記工程は、前記サイド領域に設けられた前記第 2 樹脂材料の一部と前記フィルムとの間に前記第 1 樹脂材料を導入することを含む、請求項 1 ~ 3 のいずれか 1 つに記載の半導体装置の製造方法。

【請求項 5】

前記第 1 樹脂材料を導入する前記工程は、前記サイド領域に設けられた前記第 2 樹脂材料の前記一部の一部と、前記第 1 樹脂材料の一部と、を混合させることを含む、請求項 4 記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置の製造方法に関する。

【背景技術】

【0002】

半導体装置において、例えば、複数の半導体チップを積層し、その周りを封止樹脂で封止する構成がある。半導体装置において反りが生じる場合がある。反りの抑制が望まれる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2014 - 130875 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の実施形態は、反りを小さくできる半導体装置の製造方法を提供する。

【課題を解決するための手段】

【0005】

本発明の実施形態によれば、半導体装置の製造方法は、第 1 クランプ部と、第 2 クランプ部と、前記第 1 クランプ部の少なくとも一部と前記第 2 クランプ部の少なくとも一部との間に設けられ前記第 1 クランプ部から第 1 深さで後退したキャビティ部と、前記第 1 クランプ部と前記キャビティ部との間に設けられ前記第 1 クランプ部から前記第 1 深さよりも浅い第 2 深さで後退した第 1 中間部と、前記第 2 クランプ部と前記キャビティ部との間に設けられ前記第 2 クランプ部から前記第 1 深さよりも浅い第 3 深さで後退した第 2 中間部と、を含む第 1 面を有する第 1 金型部の前記キャビティ部の少なくとも一部からフィルムの一部を離して前記第 1 中間部及び前記第 2 中間部で前記フィルムを保持する工程を含む。前記製造方法は、前記第 1 面に対向し前記キャビティ部から第 1 方向において離れた第 2 金型部と、前記フィルムと、の間に、配線基板と、前記配線基板と前記第 1 方向に離れた第 1 半導体素子と、前記配線基板と前記第 1 半導体素子との間に設けられ前記第 1 半導体素子から離れた第 2 半導体素子と、を含む積層体を配置する工程を含む。前記製造方

10

20

30

40

50

法は、前記フィルムの前記一部が前記キャビティ部から離れ、前記積層体の少なくとも一部が前記フィルムと接した状態で前記第1半導体素子と前記第2半導体素子との間に第2樹脂材料を導入する工程を含む。前記製造方法は、前記第2樹脂材料を導入する前記工程の後に、前記フィルムの少なくとも一部を前記キャビティ部に接触させた状態で、前記積層体と前記フィルムとの間に第1樹脂材料を導入する工程を含む。

【図面の簡単な説明】

【0006】

【図1】第1の実施形態に係る半導体装置を例示する模式的断面図である。

【図2】第1の実施形態に係る半導体装置を例示するグラフ図である。

【図3】第2の実施形態に係る半導体装置の製造方法を例示するフォローチャート図である。

10

【図4】図4(a)～図4(c)は、第2の実施形態に係る半導体装置の製造方法を例示する工程順模式的断面図である。

【図5】図5(a)及び図5(b)は、第3の実施形態に係る半導体装置の製造方法を例示する工程順模式的断面図である。

【図6】第3の実施形態に係る半導体装置を例示する模式的断面図である。

【発明を実施するための形態】

【0007】

以下に、本発明の各実施の形態について図面を参照しつつ説明する。

図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものとは限らない。同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

20

本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0008】

(第1の実施形態)

図1は、第1の実施形態に係る半導体装置を例示する模式的断面図である。

図1に示すように、本実施形態に係る半導体装置110は、配線基板40と、素子部10Dと、樹脂封止部30と、を含む。樹脂封止部30は、例えば、第1樹脂部31と、第2樹脂部32と、を含む。

30

【0009】

この例では、配線基板40は、例えば、基板42と、貫通電極41と、を含む。貫通電極41は、基板42を貫通する。

【0010】

配線基板40の上に、素子部10Dが設けられる。例えば、素子部10Dと、配線基板40とは、接続部材43により電氣的に接続される。

【0011】

素子部10Dの周りに第1樹脂部31及び第2樹脂部32が設けられる。これらの樹脂部は、例えば封止樹脂である。

【0012】

40

素子部10Dは、配線基板40の一部40cと、第1樹脂部31の一部31cと、の間に設けられる。配線基板40のこの一部40cは、例えば、配線基板40の内側部分(例えば中央部分)である。第1樹脂部31のこの一部31cは、例えば、第1樹脂部31の内側部分(例えば中央部分)である。このように、素子部10Dは、配線基板40と第1樹脂部31との間の内側部分(例えば、中央部分)に設けられる。第1樹脂部31は、素子部10Dを覆う。

【0013】

素子部10Dは、複数の半導体素子10を含む。複数の半導体素子10は、例えば、第1半導体素子11、第2半導体素子12及び第3半導体素子13などを含む。第1半導体素子11及び第2半導体素子12は、例えば、メモリチップである。第3半導体素子13

50

は、コントローラチップである。半導体素子 10 の機能は任意である。この例では、第 3 半導体素子 13 のサイズは、他の半導体素子（例えば第 1 半導体素子 11）のサイズとは異なる。

【0014】

第 2 半導体素子 12 は、例えば、第 1 半導体素子 11 と、第 1 樹脂部 31 の上記の一部 31c（内側部分、例えば中央部分）と、の間に設けられる。

【0015】

第 2 半導体素子 12 から第 1 半導体素子 11 に向かう方向（第 1 方向）を Z 軸方向とする。Z 軸方向に対して垂直な 1 つの方向を X 軸方向とする。Z 軸方向及び X 軸方向に対して垂直な方向を Y 軸方向とする。

10

【0016】

複数の半導体素子 10（例えば、半導体チップ）は、Z 軸方向に積層されている。複数の半導体素子 10 は互いに離れている。複数の半導体素子 10 のそれぞれは、例えば、X - Y 平面に沿って広がる板状である。配線基板 40 の主面は、例えば、X - Y 平面に対し実質的に平行である。配線基板 40 は、例えば、X - Y 平面に沿って広がる板状である。

【0017】

配線基板 40 は、上記の一部 40c に加えて、他部 40p を含む。他部 40p は、例えば、配線基板 40 の周辺部分である。他部 40p（周辺部分）は、例えば、X - Y 平面内において、上記の一部 40c（内側部分）の周りに設けられる。

20

【0018】

第 1 樹脂部 31 は、上記の一部 31c に加えて、他部 31p を含む。他部 31p は、例えば、第 1 樹脂部 31 の周辺部分である。他部 31p（周辺部分）は、例えば、X - Y 平面内において、上記の一部 31c（内側部分）の周りに設けられる。

【0019】

第 2 樹脂部 32 は、第 1 樹脂部 31 と配線基板 40 との間に設けられる。第 2 樹脂部 32 は、複数の部分（部分 32c 及び部分 32p）を含む。部分 32c は、第 1 半導体素子 11 と第 2 半導体素子 12 との間の素子間領域 R_c に設けられる。部分 32p は、配線基板 40 の上記の他部 40p（周辺部分）と、第 1 樹脂部 31 の上記の他部 31p（周辺部分）と、の間の周辺領域 R_p に設けられる。

30

【0020】

このように、第 2 樹脂部 32 は、複数の半導体素子 10 の間の素子間領域 R_c に設けられた部分 32c と、複数の半導体素子 10 の周り（X - Y 平面内で周り）の周辺領域 R_p に設けられた部分 32p と、を含む。部分 32p（周辺部分）は、部分 32c（素子間部分）と連続している。

【0021】

第 1 樹脂部 31 及び第 2 樹脂部 32 は、フィラーを含む。第 1 樹脂部 31 は、複数の第 1 フィラー 31f と、第 1 樹脂 31r と、を含む。第 1 樹脂 31r は、複数の第 1 フィラー 31f の周りに設けられる。第 1 樹脂部 31 は、第 1 フィラー含有率を有する。第 1 フィラー含有率は、第 1 樹脂部 31 における第 1 フィラー 31f の含有率（重量パーセント）である。第 1 フィラー含有率（例えば、充填率）は、比較的高い。第 1 フィラー含有率は、例えば、80 重量パーセント以上である。

40

【0022】

第 2 樹脂部 32 は、複数の第 2 フィラー 32f と、第 2 樹脂 32r と、を含む。第 2 樹脂 32r は、複数の第 2 フィラー 32f の周りに設けられる。第 2 樹脂部 32 は、第 2 フィラー含有率を有する。第 2 フィラー含有率は、第 2 樹脂部 32 における第 2 フィラー 32f の含有率（重量パーセント）である。第 2 フィラー含有率（例えば、充填率）は、比較的低い。第 2 フィラー含有率は、第 1 フィラー含有率よりも低い。第 2 フィラー含有率は、例えば、82 重量パーセント以下である。

【0023】

50

本実施形態においては、樹脂部に、中間的な領域 33 が設けられる。領域 33 は、第 2 樹脂部 32 の上記の周辺領域 R_p に設けられた部分 32 p と、第 1 樹脂部 31 の上記の他部 31 p (周辺部分) との間に位置する。この領域 33 におけるフィラー含有率は、周辺領域 R_p に設けられた上記の部分 32 p から第 1 樹脂部 31 の上記の他部 31 p に向かう方向 D_z に沿って連続的に上昇する。方向 D_z は、Z 軸方向に沿う方向である。

【0024】

以下、このような樹脂部におけるフィラー含有率の例について説明する。

図 2 は、第 1 の実施形態に係る半導体装置を例示するグラフ図である。

図 2 は、樹脂部におけるフィラー含有率の変化を例示している。図 2 の横軸は、Z 軸方向 (方向 D_z) に沿った位置 p_z である。位置 p_z は、周辺領域 R_p に設けられた上記の部分 32 p と、第 1 樹脂部 31 の上記の他部 31 p と、を結ぶ線 L₁ (図 1 参照) 上の位置である。縦軸は、フィラー含有率 C_f (重量%) である。

10

【0025】

図 2 に示すように、第 2 樹脂部 32 におけるフィラー含有率 C_f は、第 2 フィラー含有率 C₂ である。第 1 樹脂部 31 におけるフィラー含有率 C_f は、第 1 フィラー含有率 C₁ である。第 1 フィラー含有率 C₁ は、第 2 フィラー含有率 C₂ よりも高い。

【0026】

第 2 樹脂部 32 と第 1 樹脂部 31 との間の領域 33 においては、フィラー含有率は、方向 D_z に沿って連続的に上昇する。

【0027】

20

このように、本実施形態においては、フィラー含有率が連続的に変化する領域 33 が設けられる。第 1 樹脂部 31 と第 2 樹脂部 32 との間には明確な界面がない。第 1 樹脂部 31 及び第 2 樹脂部 32 は、例えば、シームレスである。2 つの樹脂部の間に界面が存在すると、この界面で剥離が生じやすい。実施形態においては、界面が実質的に存在しないため、界面で生じる剥離が生じない。

【0028】

複数の半導体素子 10 の間の素子間領域 R_c には、フィラー含有率が低い第 2 樹脂部 32 の一部 (部分 32 c) が配置される。これにより、複数の半導体素子 10 の間への樹脂の充填性が高くできる。複数の半導体素子 10 の間に高いフィラー含有率を有する樹脂を充填する参考例においては、未充填の部分が生じやすい。

30

【0029】

一方、素子部 10 D を覆う第 1 樹脂部 31 においては、高いフィラー含有率の材料が用いられる。これにより、反り耐性が高くできる。これにより、反りを小さくできる半導体装置が提供できる。

【0030】

例えば、第 1 樹脂部 31 は、複数の半導体素子 10 の間の素子間領域 R_c には、充填されない。このため、第 1 樹脂部 31 は、狭い空間への充填性を考慮せずに、条件 (材料) を適正化できる。例えば、封止工程後における反りを抑制できる。たとえば、半導体装置 110 (パッケージ) における反りを抑制できる。

【0031】

40

例えば、半導体装置 110 の周りにシールド (図示しない) が設けられる場合がある。第 1 樹脂部 31 の条件 (材料) を充填性を考慮せず適正化できるため、例えば、シールドとの密着性が高い材料を、第 1 樹脂部 31 に用いることができる。シールドとの高い密着性が得られる。

【0032】

例えば、封止樹脂にレーザを照射して刻印 (マーク) を形成する場合がある。第 1 樹脂部 31 の条件 (材料) を充填性を考慮せず適正化できるため、例えば刻印が良い材料を、第 1 樹脂部 31 に用いることができる。良好な刻印を形成し易くなる。

【0033】

実施形態においては、第 1 樹脂部 31 の第 1 フィラー含有量は高い。これにより、外部

50

からの応力などに対して高い耐性が得られる。高信頼性の半導体装置が得られる。

【0034】

実施形態において、例えば、第1樹脂部31の線膨張係数は、第2樹脂部32の線膨張係数よりも低い。第1樹脂部31において、熱による変形が小さい。例えば、第1樹脂部31と配線基板40との間における線膨張係数の差が小さくできる。これにより、反りが抑制できる。

【0035】

一方、第2樹脂部32においては、狭い空間への充填性が高い材料が用いられる。例えば、第2樹脂部32に含まれる複数のフィラー（第2フィラー32f）の径は、比較的小さくされる。例えば、第2樹脂部32に含まれる複数のフィラー（第2フィラー32f）の平均の粒径は、第1半導体素子11と第2半導体素子12との間の距離t1（図1参照）の1/3以下である。これにより、第1半導体素子11と第2半導体素子12との間の空間に第2樹脂部32となる材料を良好な充填性で充填できる。

10

【0036】

例えば、第2樹脂部32に含まれる複数のフィラー（第2フィラー32f）の平均の粒径は、例えば、3マイクロメートル以下である。良好な充填性が得られる。

【0037】

例えば、第2樹脂部32に含まれる複数のフィラー（第2フィラー32f）の最大粒径は、例えば、20マイクロメートル以下である。良好な充填性が得られる。

【0038】

例えば、第1半導体素子11と第2半導体素子12との間の空間に配置される第2樹脂部32の剛性は、これらの半導体素子を覆う第1樹脂部31の剛性よりも高くても良い。これにより、例えば、外部からの衝撃に対する耐性が高くできる。

20

【0039】

例えば、第2樹脂部32の耐熱温度は、第1樹脂部31の耐熱温度よりも高くても良い。これにより、例えば、高温での保存性が良好にできる。

【0040】

図1に示すように、素子部10Dの上面は、第1樹脂部31と接しても良い。例えば、素子部10Dは、X-Y平面に沿って広がる面10F（配線基板40に沿って広がる面）を有する。この面10Fの少なくとも一部は、第1樹脂部31と接しても良い。例えば、面10Fの90%以上は、第1樹脂部31と接しても良い。素子部10Dの上面（面10F）が第1樹脂部31と接することで、素子部10Dと第1樹脂部31との間において高い密着性が得られる。反りが効果的に抑制できる。

30

【0041】

すでに説明したように、実施形態においては、フィラー含有率Cfが連続的に変化する領域33が設けられる。シームレスな樹脂部が得られる。このような構成は、例えば、以下に説明する製造方法により製造できる。

【0042】

（第2の実施形態）

第2の実施形態は、半導体装置の製造方法に係る。本製造方法においては、金型の間にフィルムを挿入した状態で被加工物を加工する。まず、概要について説明する。

40

【0043】

図3は、第2の実施形態に係る半導体装置の製造方法を例示するフローチャート図である。

図3に示すように、本製造方法は、金型の一部でフィルムを保持する（ステップS110）。そして、金型とフィルムとの間に積層体（被処理物である配線基板40及び素子部10D）を配置する（ステップS120）。第2樹脂部材料（第2樹脂部32となる材料）を導入し（ステップS130）、第1樹脂材料（第1樹脂部31となる材料）を導入する（ステップS140）。

【0044】

50

以下、各工程についての例について説明する。

図4(a)～図4(c)は、第2の実施形態に係る半導体装置の製造方法を例示する工程順模式的断面図である。

図4(a)に示すように、トランスファ成型装置210が用いられる。トランスファ成型装置210においてトランスファ部75の上(プランジャの上)に樹脂材料(第1樹脂材料31M及び第2樹脂材料32M)がセットされる。そして、第1金型部50及び第2金型部60が用いられる。第1金型部50と第2金型部60との間の距離は可変である。例えば、1つの状態(図4(a)に例示した状態)において、第1金型部50は、Z軸方向において第2金型部60と離れている。

【0045】

第1金型部50は、第1面50aを有する。第1面50aは、第2金型部60と対向する。第1面50aは、第1クランプ部51cと、第2クランプ部52cと、キャビティ部51vと、第1中間部51mと、第2中間部52mと、を含む。キャビティ部51v、第1中間部51m及び第2中間部52mは、第1金型部50の第1面50aに設けられた凹部である。

【0046】

第2クランプ部52cは、Z軸方向と交差する方向(X-Y平面に沿った少なくとも1つの方向)において、第1クランプ部51cと並ぶ。例えば、Z軸方向における第2クランプ部52cの位置は、Z軸方向における第1クランプ部51cの位置と実質的に同じである。

【0047】

キャビティ部51vは、第1クランプ部51cの少なくとも一部と、第2クランプ部52cの少なくとも一部と、の間に設けられる。キャビティ部51vは、第1クランプ部51cから第1深さd1で後退している。例えば、キャビティ部51vは、第2クランプ部52cからも第1深さd1で後退している。

【0048】

第1中間部51mは、第1クランプ部51cとキャビティ部51vとの間に設けられる。第1中間部51mは、第1クランプ部51cから第2深さd2で後退している。第2深さd2は、第1深さd1よりも浅い。

【0049】

第2中間部52mは、第2クランプ部52cとキャビティ部51vとの間に設けられる。第2中間部52mは、第2クランプ部52cから第3深さd3で後退している。第3深さd3は、第1深さd1よりも浅い。

【0050】

このように、第1金型部50の第1面50aにおいて、クランプ部とキャビティ部51vとの間に、中間の深さの中間部が設けられる。

【0051】

図4(a)に示すように、このような第1中間部51m及び第2中間部52mでフィルム70を保持する(ステップS110)。このとき、キャビティ部51vの少なくとも一部から、フィルム70の一部を離して、保持する。

【0052】

例えば、第1金型部50には、第1中間部51mに設けられた第1吸着孔51hと、第2中間部52mに設けられた第2吸着孔52hと、が設けられている。これらの吸着孔によりフィルム70を吸着して保持する。第1中間部51m及び第2中間部52mよりもキャビティ部51vは深いため、フィルム70はキャビティ部51vの形状に沿わない。フィルム70とキャビティ部51vとの間に空隙が形成される。このように、上記のフィルム70を保持する工程(ステップS110)は、例えば、上記の第1吸着孔51h及び第2吸着孔52hを用いてフィルム70を保持することを含んでも良い。

【0053】

そして、図4(a)に示すように、第2金型部60とフィルム70との間に、積層体1

10

20

30

40

50

5を配置する(ステップS120)。第2金型部60は、第1金型部50の上記の第1面50aと対向する。第2金型部60は、上記のキャビティ部51vからZ軸方向(第1方向)において離れている。積層体15は、複数の半導体素子10と、配線基板40と、を含む。第1半導体素子11は、配線基板40と第1方向(Z軸方向)において離れている。第2半導体素子12は、配線基板40と第1半導体素子11との間に設けられている。第2半導体素子12は、第1半導体素子から離れている。これらの半導体素子10の間には、間隙15gが設けられている。

【0054】

図4(b)に示すように、トランスファ部75を駆動する。これにより、第1半導体素子11と第2半導体素子12との間(間隙15g)に第2樹脂材料32Mを導入する(ステップS130)。このとき、第2樹脂材料32Mの導入は、フィルム70の一部がキャビティ部51vから離れている状態で実施する。例えば、積層体15の少なくとも一部がフィルム70と接した状態で、第2樹脂材料32Mが導入される。このようなフィルム70の状態は、例えば、中間部におけるフィルム70の保持の強度と、樹脂材料の押し出す圧力と、の調整により行われる。例えば、第2樹脂材料32Mにおけるフィラー含有率は、比較的低い。これにより、第2樹脂材料32Mは、間隙15g内に良好な充填性で充填される。

10

【0055】

図4(c)に示すように、上記の第2樹脂材料32Mを導入した工程の後に、積層体15とフィルム70との間に第1樹脂材料31Mを導入する(ステップS140)。例えば、第1樹脂材料31Mにおけるフィラー含有率は、第2樹脂材料32Mにおけるフィラー含有率よりも高い。第1樹脂材料31Mの導入は、フィルム70の少なくとも一部をキャビティ部51vに接触させた状態で行われる。これにより、フィルム70と積層体15との間に空間が形成される。これにより、積層体15の上に第1樹脂材料31Mが導入できる。

20

【0056】

図4(c)に示すように、第1樹脂材料31Mと第2樹脂材料32Mとが互いに混ざった中間材料33Mが形成される。例えば、第1樹脂材料31M及び第2樹脂材料32Mを熱硬化させるときに高温状態となる。材料の流動性が高まり、2つの材料が混ざり合う。これにより、中間材料33Mが形成される。

30

【0057】

第1樹脂材料31Mの一部により、第1樹脂部31が形成される。第2樹脂材料32Mの一部により、第2樹脂部32が形成される。第1樹脂材料31Mの残りの一部、及び、第2樹脂材料32Mの残りに一部により、中間的な領域33が形成される。

【0058】

このようにして半導体装置110が製造できる。実施形態によれば、反りを小さくできる半導体装置の製造方法が提供できる。

【0059】

図4(c)に示すように、第1樹脂材料31Mを導入する工程(ステップS140)において、例えば、フィルム70をキャビティ部51vの形状に沿わせた状態で、積層体15とフィルム70との間に第1樹脂材料31Mを導入する。

40

【0060】

例えば、第1樹脂材料31Mを導入する工程(ステップS140)においては、フィルム70をキャビティ部51vに近づけながら第1樹脂材料を導入する。例えば、フィルム70とキャビティ部51vとの間の距離(Z軸方向に沿う距離)を減少させつつ、積層体15とフィルム70との間に第1樹脂材料31Mを導入する。

【0061】

図4(b)に示すように、第2樹脂材料32Mを導入する工程(ステップS130)においては、例えば、サイド領域Rsに第2樹脂材料32Mを導入する。サイド領域Rsは、第1方向(Z軸方向と交差する方向、図中で横方向)において、積層体15と重なる。

50

【 0 0 6 2 】

このとき、図 4 (c) に示すように、第 1 樹脂材料 3 1 M を導入する工程 (ステップ S 1 4 0) において、例えば、サイド領域 R s に設けられた第 2 樹脂材料 3 2 M の一部と、フィルム 7 0 と、の間に、第 1 樹脂材料 3 1 M を導入する。既に説明したように、サイド領域 R s に設けられた第 2 樹脂材料 3 2 M の一部の一部と、第 1 樹脂材料 3 1 M の一部と、が混合される。これにより、中間材料 3 3 M が形成される。

【 0 0 6 3 】

第 2 樹脂材料 3 2 M 及び第 1 樹脂材料 3 1 M が硬化 (熱硬化) した後に、第 1 金型部 5 0 の第 1 面 5 0 a と、第 2 金型部 6 0 と、の間の距離を増大させる。2 つの金型部を離す。

10

【 0 0 6 4 】

樹脂材料は硬化の際に収縮する。実施形態においては、第 1 樹脂材料 3 1 M の熱収縮率は、第 2 樹脂材料 3 2 M の熱収縮率よりも低い。例えば、第 1 樹脂材料 3 1 M におけるフィラー含有率を第 2 樹脂材料 3 2 M におけるフィラー含有率よりも高くする。これにより、このような熱収縮率の関係が得られる。第 1 樹脂材料 3 1 M の熱収縮率を低くすることで、反りが抑制される。第 1 樹脂材料 3 1 M の熱収縮率は、例えば、0 . 0 1 パーセント以上 0 . 3 パーセント以下である。

【 0 0 6 5 】

(第 3 の実施形態)

本実施形態においては、第 1 樹脂部 3 1 となる樹脂膜、及び、第 2 樹脂部 3 2 となる樹脂膜を含む積層膜を用いて成型が行われる。

20

【 0 0 6 6 】

図 5 (a) 及び図 5 (b) は、第 3 の実施形態に係る半導体装置の製造方法を例示する工程順模式的断面図である。

図 5 (a) に示すように積層樹脂層 3 5 が準備される。積層樹脂層 3 5 は、第 1 樹脂膜 3 1 F と、第 1 樹脂膜 3 1 F と積層された第 2 樹脂膜 3 2 F と、を含む。例えば、第 1 樹脂膜 3 1 F におけるフィラー含有率は、第 2 樹脂膜 3 2 F におけるフィラー含有率よりも高い。

【 0 0 6 7 】

図 5 (b) に示すように、第 1 金型部 5 0 と第 2 金型部 6 0 との間に配置された積層樹脂層 3 5 と、第 2 金型部 6 0 との間に、積層体 1 5 を配置する。積層体 1 5 は、配線基板 4 0 と、第 1 半導体素子 1 1 と、第 2 半導体素子 1 2 と、を含む。第 2 半導体素子 1 2 は、配線基板 4 0 と第 1 半導体素子 1 1 との間に設けられ、第 1 半導体素子 1 1 から離れている。積層体 1 5 及び積層樹脂層 3 5 を配置する際に、積層体 1 5 と第 1 樹脂膜 3 1 F との間に第 2 樹脂膜 3 2 F が配置される。

30

【 0 0 6 8 】

この後、加熱して樹脂膜を融解し、硬化させる。例えば、第 2 樹脂膜 3 2 F を融解して、融解した第 2 樹脂膜 3 2 F の液を、第 1 半導体素子 1 1 と第 2 半導体素子 1 2 との間に導入する。そして、融解した第 2 樹脂膜 3 2 F の液を固化させる。この工程において、例えば、融解した第 1 樹脂膜 3 1 F の液の一部を、融解した第 2 樹脂膜 3 2 F の液の一部と混ぜる。融解した第 2 樹脂膜 3 2 F の液の一部から、第 2 樹脂部 3 2 が形成される。融解した第 1 樹脂膜 3 1 F の液の一部から、第 1 樹脂部 3 1 が形成される。混ざった部分から、中間的な領域 3 3 が形成される。

40

【 0 0 6 9 】

この方法においても、中間的な領域 3 3 におけるフィラー含有率は、Z 軸方向に沿って連続的に上昇する。これにより、反りを小さくできる半導体装置及びその製造方法が提供できる。

【 0 0 7 0 】

図 6 は、第 3 の実施形態に係る半導体装置を例示する模式的断面図である。

図 6 に示す本実施形態に係る半導体装置 1 2 0 は、例えば、第 3 の実施形態に係る上記

50

の製造方法により作製されても良い。半導体装置 120 は、配線基板 40 と、素子部 10D と、第 1 樹脂部 31 と、第 2 樹脂部 32 と、を含む。半導体装置 120 においては、第 2 樹脂部 32 の一部 32t が、素子部 10D と第 1 樹脂部 31 の一部 31c (内側部分、例えば中央部分) との間に配置されている。この例では、第 2 樹脂部 32 の一部 32t と、第 1 樹脂部 31 の一部 31c との間に、中間的な別の領域 34 がさらに設けられている。これ以外は、半導体装置 110 と同様であるので説明を省略する。

【0071】

半導体装置 120 を上記の第 3 の実施形態に係る製造方法 (積層樹脂層 35 を用いる方法) で作製する場合、素子部 10D と第 1 樹脂膜 31F との間に、第 2 樹脂膜 32F の一部が配置される。このため、上記のような、第 2 樹脂部 32 の一部 32t が形成される。そして、融解したときに、この部分において、第 1 樹脂膜 31F の一部と第 2 樹脂膜 32F の一部とが混ざる。これにより、上記のような中間的な領域 34 が形成される。

10

【0072】

半導体装置 120 においても、樹脂部がシームレスである。界面での剥がれの問題が生じない。そして、フィラー含有率が低い第 2 樹脂部 32 により半導体素子 10 の間の空間が良好な充填性で充填される。そして、フィラー含有率が高い第 1 樹脂部 31 により、反りが抑制できる。反りを小さくできる半導体装置が提供できる。

【0073】

単一のモールド樹脂で狭ギャップ部およびチップ封止を実施する参考例がある。この場合、モールド樹脂には狭ギャップ部の充填性を確保するためにフィラーの平均粒径をギャップ部の約 1/3 以下にする。フィラーの平均粒径を小さくすると、フィラーの充填率 (含有率) を上げることが困難になる。このため、チップ封止の観点において、樹脂の収縮量が大きくなる。このため、モールド後の反り、および、パッケージの反りの制御が困難になる。

20

【0074】

実施形態においては、チップ間にモールドアンダーフィル (第 2 樹脂部 32) を充填し、その周りにフィラー含有率の高いモールド樹脂 (第 1 樹脂部 31) を設ける。このとき、モールドアンダーフィルの一部がモールド樹脂の一部と混ざるようにする。界面が生じない。モールドアンダーフィル (第 2 樹脂部 32) は、充填性に優れる。モールド樹脂 (第 1 樹脂部 31) は、反りの耐性に優れる。これにより、例えば、良好な充填性が得られ、反りを抑制できる。モールド樹脂 (第 1 樹脂部 31) においては、充填性以外の特性を優先することができる。例えば、反りの抑制に加えて、マーキング性やシールド剤との密着性に優れる樹脂を選択することができる。

30

【0075】

実施形態によれば、反りを小さくできる半導体装置及びその製造方法を提供できる。

【0076】

なお、本願明細書において、「垂直」及び「平行」は、厳密な垂直及び厳密な平行だけでなく、例えば製造工程におけるばらつきなどを含むものであり、実質的に垂直及び実質的に平行であれば良い。

【0077】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明の実施形態は、これらの具体例に限定されるものではない。例えば、半導体装置に含まれる配線基板、半導体素子、パンプ、接着部及び樹脂部などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

40

【0078】

また、各具体例のいずれか 2 つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0079】

その他、本発明の実施の形態として上述した半導体装置及びその製造方法を基にして、

50

当業者が適宜設計変更して実施し得る全ての半導体装置及びその製造方法も、本発明の要旨を包含する限り、本発明の範囲に属する。

【0080】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。

【0081】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

10

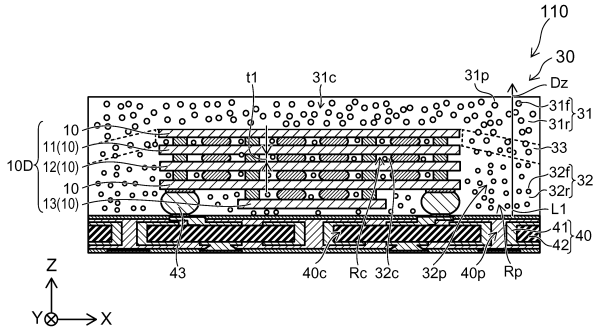
【符号の説明】

【0082】

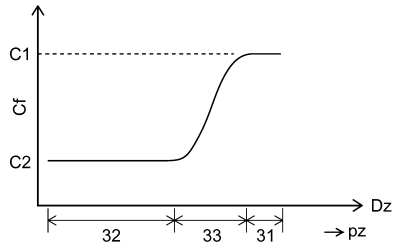
10...半導体素子、 10D...素子部、 10F...面、 11~13...第1~第3半導体素子、 15...積層体、 15g...間隙、 30...樹脂封止部、 31、32...第1、第2樹脂部、 31F、32F...第1、第2樹脂膜、 31M、32M...第1、第2樹脂材料、 31c...一部、 31f、32f...第1、第2フィラー、 31p...他部、 31r、32r...第1、第2樹脂、 32c...部分、 32p...部分、 32t...一部、 33...領域、 33M...中間材料、 34...領域、 35...積層樹脂層、 40...配線基板、 40c...一部、 40p...他部、 41...貫通電極、 42...基板、 43...接続部材、 50...第1金型部、 50a...第1面、 51c、52c...第1、第2クランプ部、 51h、52h...第1、第2吸着孔、 51m、51m...第1、第2中間部、 51v...キャビティ部、 60...第2金型部、 70...フィルム、 75...トランスファ部、 110、120...半導体装置、 210...トランスファ成型装置、 C1、C2...第1、第2フィラー含有率、 Cf...フィラー含有率、 Dz...方向、 L1...線、 Rc...素子間領域、 Rp...周辺領域、 Rs...サイド領域、 d1~d3...第1~第3深さ、 pz...位置、 t1...距離

20

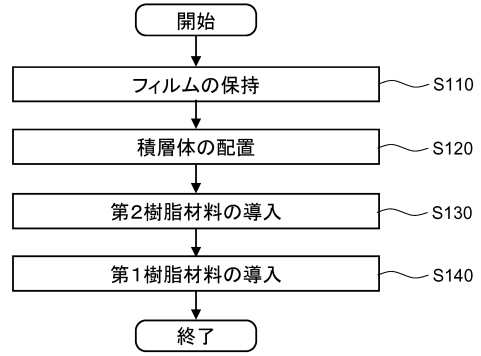
【図1】



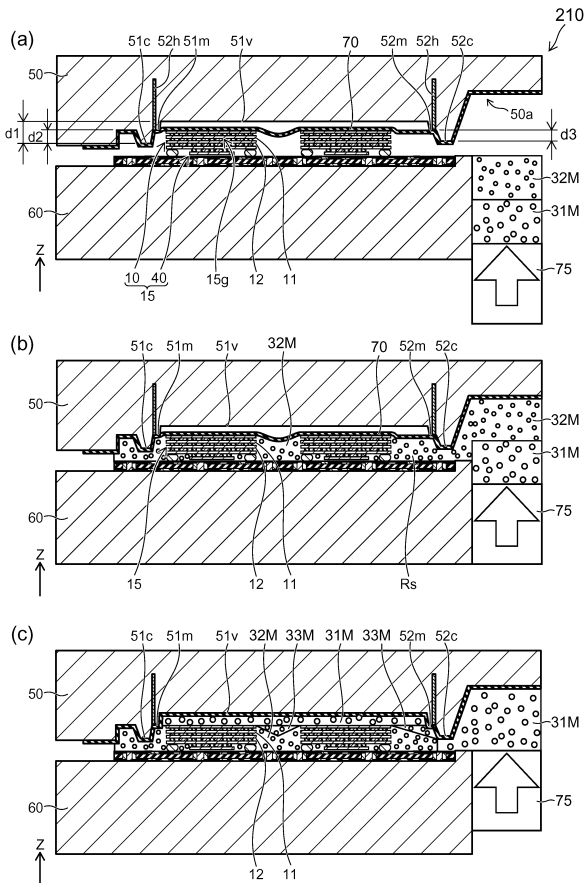
【図2】



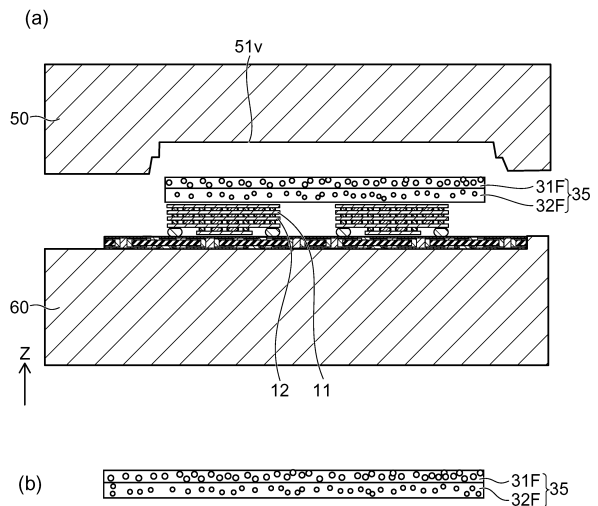
【図3】



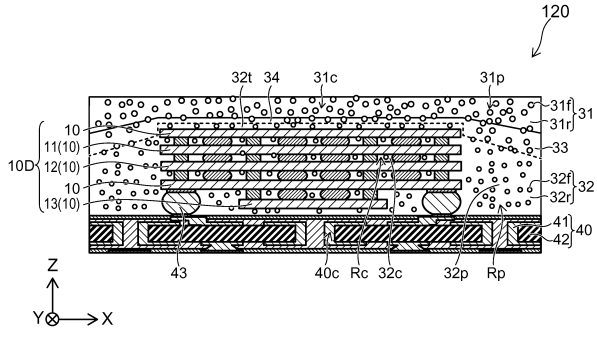
【図4】



【図5】



【 図 6 】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 25/18 (2006.01)

(56)参考文献 特開2006-278817(JP,A)
特開2009-141020(JP,A)
特開平08-023005(JP,A)
特開2006-313775(JP,A)
特開2013-145840(JP,A)
特開2012-109437(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 5 6

H 0 1 L 2 3 / 2 8 - 2 3 / 3 1

H 0 1 L 2 5 / 0 0 - 2 5 / 1 8