

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5109668号
(P5109668)

(45) 発行日 平成24年12月26日(2012.12.26)

(24) 登録日 平成24年10月19日(2012.10.19)

(51) Int.Cl.

H04L 25/49 (2006.01)

F 1

H04L 25/49

C

請求項の数 3 (全 17 頁)

(21) 出願番号	特願2008-4033 (P2008-4033)
(22) 出願日	平成20年1月11日 (2008.1.11)
(65) 公開番号	特開2008-259176 (P2008-259176A)
(43) 公開日	平成20年10月23日 (2008.10.23)
審査請求日	平成22年11月17日 (2010.11.17)
(31) 優先権主張番号	特願2007-59580 (P2007-59580)
(32) 優先日	平成19年3月9日 (2007.3.9)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(74) 代理人	100095728 弁理士 上柳 雅善
(74) 代理人	100107261 弁理士 須澤 修
(74) 代理人	100127661 弁理士 宮坂 一彦
(72) 発明者	唐木 伊助 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(72) 発明者	伊野口 誠 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】受信装置および受信方法

(57) 【特許請求の範囲】

【請求項 1】

1個から p (p は 2 以上の任意の整数) 個までのうちの q (q は 1 以上 p 以下の整数) 個のパルスに受信すべきデータが重畳されている受信信号の受信を開始したか否かを検出する受信信号検出回路と、

前記受信信号検出回路が前記受信信号の受信を開始したと判断した場合、前記 1 個から前記 p 個までのうちの r (r は 1 以上 p 以下の整数) 個を表すパルス数信号を出力するパルス数調節回路と、

前記パルス数信号の入力を受けた場合、前記 1 個のパルスと実質的に同一な波形であるテンプレートから前記 p 個のパルスと実質的に同一な波形であるテンプレートまでのうち、前記パルス数信号により表される前記 r 個のパルスと実質的に同一なテンプレートを発生するテンプレート発生回路と、

前記受信信号中の前記 q 個のパルスと、前記発生された、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いを判断する相関判断回路と、を含み、

前記相関判断回路は、前記相関の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識し、

前記相関判断回路が、前記相関の度合いが小さいと判断した場合、前記パルス数調節回路は、前記 r 個に代えて、前記 1 個から前記 p 個までのうちの s (s は 1 以上 p 以下の整数) 個を表すパルス数信号を出力し、かつ、前記テンプレート発生回路は、当該 s 個のパルスと実質的に同一なテンプレートを発生することを特徴とする受信装置。

【請求項 2】

更に、前記相関判断回路が、前記受信信号中の前記 q 個のパルスと、前記発生されたテンプレート中の前記 s 個のパルスとの相関の度合いが大きいと判断したときにおける、当該 s 個を記憶する記憶回路を含み、

前記受信信号検出回路が、前記受信信号の後に異なる受信信号の受信を開始したと判断した場合、前記パルス数調節回路は、前記 r 個を表すパルス数信号を出力することに代えて、前記記憶回路に記憶されている前記 s 個を表すパルス数信号を出力することを特徴とする請求項 1 記載の受信装置。

【請求項 3】

1 個から p (p は 2 以上の任意の整数) 個までのうちの q (q は 1 以上 p 以下の整数) 個のパルスに受信すべきデータが重畳されている受信信号の受信を開始したか否かを検出する受信信号検出工程と、

前記受信信号検出工程が前記受信信号の受信を開始したと判断した場合、前記 1 個から前記 p 個までのうちの r (r は 1 以上 p 以下の整数) 個を表すパルス数信号を出力するパルス数調節工程と、

前記パルス数信号の入力を受けた場合、前記 1 個のパルスと実質的に同一な波形であるテンプレートから前記 p 個のパルスと実質的に同一な波形であるテンプレートまでのうち、前記パルス数信号により表される前記 r 個のパルスと実質的に同一なテンプレートを発生するテンプレート発生工程と、

前記受信信号中の前記 q 個のパルスと、前記発生された、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いを判断する相関判断工程と、を含み、

前記相関判断工程は、前記相関の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識し、

前記相関判断工程が、前記相関の度合いが小さいと判断した場合、前記パルス数調節工程は、前記 r 個に代えて、前記 1 個から前記 p 個までのうちの s (s は 1 以上 p 以下の整数) 個を表すパルス数信号を出力し、かつ、前記テンプレート発生工程は、当該 s 個のパルスと実質的に同一なテンプレートを発生することを特徴とする受信方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、受信装置及び受信方法に関する。

【背景技術】

【0002】

パルス列を用いる通信装置（特許文献 1 に記載）、他の送受信システムへの干渉を抑制する通信装置（特許文献 2 に記載）、及び、同期捕捉のためのテンプレート（パルス列）を発生する通信装置（特許文献 3 に記載）に関連して、従来の受信装置の対向に位置する送信装置が、同期捕捉のために用いられる、固定された個数（例えば、5 個）のパルスと、当該パルスに重畳されている、前記受信装置が受信すべき情報とを含む受信信号を当該受信装置へ送信することから、前記受信装置は、前記 5 個のパルスの波形と同一な形状を有するテンプレートを用いて前記同期捕捉を行う。

【0003】

上記した送信装置は、当該送信装置が置かれた環境の如何により、前記パルスの数を変えることがある。例えば、当該送信装置及び当該受信装置間の伝搬路が良好でない場合には、前記受信装置が前記同期捕捉を確実に行うことができるよう、前記パルスの数を増やし、例えば、10 個に増やす。他方で、他の送信装置が送信する信号の電力が微弱である場合には、前記送信装置が送信する信号が、当該他の送信装置が送信する微弱な信号に悪影響を及ぼすこと、即ち、干渉することを回避すべく、前記パルスの数を減らし、例えば、3 個に減らす。

【0004】

【特許文献 1】特表平 10 - 508725 号公報

10

20

30

40

50

【特許文献 2】特開 2004 - 336764 号公報

【特許文献 3】特開 2004 - 241927 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上記した受信装置は、上記した 5 個のパルスの波形と同一な形状であるテンプレートのみを有し、他のテンプレートを有しないことから、前記送信装置が、前記 10 個のパルスを含む信号、又は、前記 3 個のパルスを含む信号を送信したときには、当該信号について同期捕捉をすることができないという問題があった。

【課題を解決するための手段】

10

【0006】

[適用例 1]

適用例 1 の受信装置は、

1 個から p (p は 2 以上の任意の整数) 個までのうちの q (q は 1 以上 p 以下の整数) 個のパルスに受信すべきデータが重畳されている受信信号の受信を開始したか否かを検出する受信信号検出回路と、

前記受信信号検出回路が前記受信信号の受信を開始したと判断した場合、前記 1 個から前記 p 個までのうちの r (r は 1 以上 p 以下の整数) 個を表すパルス数信号を出力するパルス数調節回路と、

前記パルス数信号の入力を受けた場合、前記 1 個のパルスと実質的に同一な波形であるテンプレートから前記 p 個のパルスと実質的に同一な波形であるテンプレートまでのうち、前記パルス数信号により表される前記 r 個のパルスと実質的に同一なテンプレートを発生するテンプレート発生回路と、

前記受信信号中の前記 q 個のパルスと、前記発生された、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いを判断する相関判断回路と、を含み、

前記相関判断回路は、前記相関の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識し、

前記相関判断回路が、前記相関の度合いが小さいと判断した場合、前記パルス数調節回路は、前記 r 個に代えて、前記 1 個から前記 p 個までのうちの s (s は 1 以上 p 以下の整数) 個を表すパルス数信号を出力し、かつ、前記テンプレート発生回路は、当該 s 個のパルスと実質的に同一なテンプレートを発生する。

20

【0007】

適用例 1 の受信装置によれば、前記相関判断回路が、前記受信信号中の r 個のパルスと、前記発生された、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いが小さいと判断するとき、前記パルス数調節回路は、前記 r 個に代えて、前記 s 個を表すパルス数信号を出力し、かつ、前記テンプレート発生回路は、当該 s 個のパルスと実質的に同一なテンプレートを発生することにより、前記相関判断回路は、前記受信信号中の r 個のパルスと、前記発生された、前記 s 個のパルスと実質的に同一なテンプレートとの間の相関の度合いを判断することから、対向の送信装置が、前記受信信号中に含まれるパルスの数を変えた場合であっても、当該受信信号の同期捕捉を確立することが可能となる。

30

【0008】

[適用例 2]

適用例 2 の受信装置は、適用例 1 の受信装置であって、

更に、前記相関判断回路が、前記受信信号中の前記 q 個のパルスと、前記発生されたテンプレート中の前記 s 個のパルスとの相関の度合いが大きいと判断したときにおける、当該 s 個を記憶する記憶回路を含み、

前記受信信号検出回路が、前記受信信号の後に異なる受信信号の受信を開始したと判断した場合、前記パルス数調節回路は、前記 r 個を表すパルス数信号を出力することに代えて、前記記憶回路に記憶されている前記 s 個を表すパルス数信号を出力する。

40

50

【 0 0 0 9 】

適用例 2 の受信装置によれば、前記記憶回路が、前記相關判断回路が、前記受信信号中の前記 q 個のパルスと、前記発生されたテンプレート中の s 個のパルスとの相関の度合いが大きいと判断したときにおける、即ち、同期捕捉が確立されたと判断されたときにおける、前記 s 個を記憶し、前記受信信号検出回路が、前記他の受信信号の受信を開始したと判断したとき、前記パルス数調節回路が、当該 s 個を表すパルス数信号を出力することにより、前記相關判断回路が、当該 s 個のパルスと実質的に同一なテンプレートを用いて相関の判断を開始することから、前記 r 個のパルスと実質的に同一なテンプレートを用いて相関の判断を開始することに比して、同期捕捉が完了するまでの所要時間を短縮することが可能となる。

10

【 0 0 1 0 】**[適用例 3]**

適用例 3 の受信装置は、適用例 1 の受信装置であって、
前記パルスは、UWB (Ultra Wide Band) 通信方式に従う。

【 0 0 1 1 】**[適用例 4]**

適用例 4 の受信方法は、

1 個から p (p は 2 以上の任意の整数) 個までのうちの q (q は 1 以上 p 以下の整数) 個のパルスに受信すべきデータが重畠されている受信信号の受信を開始したか否かを検出する受信信号検出工程と、

20

前記受信信号検出工程が前記受信信号の受信を開始したと判断した場合、前記 1 個から前記 p 個までのうちの r (r は 1 以上 p 以下の整数) 個を表すパルス数信号を出力するパルス数調節工程と、

前記パルス数信号の入力を受けた場合、前記 1 個のパルスと実質的に同一な波形であるテンプレートから前記 p 個のパルスと実質的に同一な波形であるテンプレートまでのうち、前記パルス数信号により表される前記 r 個のパルスと実質的に同一なテンプレートを発生するテンプレート発生工程と、

前記受信信号中の前記 q 個のパルスと、前記発生された、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いを判断する相關判断工程と、を含み、

前記相關判断工程は、前記相關の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識し、

30

前記相關判断工程が、前記相關の度合いが小さいと判断した場合、前記パルス数調節工程は、前記 r 個に代えて、前記 1 個から前記 p 個までのうちの s (s は 1 以上 p 以下の整数) 個を表すパルス数信号を出力し、かつ、前記テンプレート発生工程は、当該 s 個のパルスと実質的に同一なテンプレートを発生する。

【 0 0 1 2 】**[適用例 5]**

適用例 5 の受信装置は、

1 個から p (p は 2 以上の任意の整数) 個までのうちの r (r は 1 以上 p 以下の整数) 個のパルスと実質的に同一なテンプレートを生成するテンプレート発生回路と、

40

受信信号中の q (q は 1 以上 p 以下の整数) 個のパルスと、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識する相關判断回路と、を含む。

【 0 0 1 3 】**[適用例 6]**

適用例 6 の受信装置は、適用例 5 の受信装置であって、

前記相關判断回路が、前記相關の度合いが小さいと判断した場合、前記テンプレート発生回路は、前記 r 個に代わる s 個のパルスと実質的に同一なテンプレートを発生する。

【 0 0 1 4 】**[適用例 7]**

50

適用例 7 の受信方法は、

1 個から p (p は 2 以上の任意の整数) 個までのうちの r (r は 1 以上 p 以下の整数) 個のパルスと実質的に同一なテンプレートを生成するテンプレート発生工程と、

受信信号中の q (q は 1 以上 p 以下の整数) 個のパルスと、前記 r 個のパルスと実質的に同一なテンプレートとの間の相関の度合いが大きいと判断した場合、前記受信信号の同期を捕捉することができたと認識する相関判断工程と、を含む。

【0015】

【適用例 8】

適用例 8 の受信方法は、適用例 7 の受信方法であって、

前記相関判断工程が、前記相関の度合いが小さいと判断した場合、前記テンプレート発生工程は、前記 r 個に代わる s 個のパルスと実質的に同一なテンプレートを発生する。 10

【発明を実施するための最良の形態】

【0016】

図 1 は、実施形態の受信装置の構成を示す。実施形態の受信装置 10 は、例えば、I C チップ (半導体装置) の形で具現化される。当該受信装置 10 は、復調装置 (図示せず。) の前段に位置し、図 1 に示されるように、アンテナ 11 と、低雑音アンプ (LNA) 12 と、テンプレートパルス発生回路 13 と、乗算器 14 と、A D 変換器 (ADC) 15 と、パルス数調節回路 16 と、相関判断回路 17 と、受信信号検出回路 18 とを含む。

【0017】

アンテナ 11 は、対向の送信装置 (図示せず。) から送信される、受信すべき情報が重畠されている信号 (受信信号) S_r を受信し、図 2 (A) に示されるように、例えば、1 個のパルスが含まれている受信信号 S_{r1} 、2 個のパルスが含まれている受信信号 S_{r2} 、3 個のパルスが含まれている受信信号 S_{r3} を受信する。 20

【0018】

LNA 12 は、前記受信された受信信号 S_r を増幅する。

【0019】

乗算器 14 は、前記受信信号 S_r と、テンプレートパルス発生回路 12 により発生されるテンプレート S_{tp} (例えば、図 2 (B) に図示された、1 個のパルスの形状と実質的に同一なテンプレート S_{tp1} 、2 個のパルスの形状と実質的に同一なテンプレート S_{tp2} 、3 個のパルスの形状と実質的に同一なテンプレート S_{tp3}) とを乗算する。 30

【0020】

A D 変換器 15 は、乗算が施された前記受信信号 S_r をアナログ形式からデジタル形式に変換する。

【0021】

相関判断回路 17 は、いわゆる相関器であり、前記受信信号 S_r と前記テンプレート S_{tp} との間の相関の度合いを判断し、当該相関の度合いを示す相関信号 S_{co} を出力し、当該相関信号 S_{co} は、図 2 (C) に示されるように、「受信信号 S_r とテンプレート S_{tp} との相関が強い (相関の度合いが大きい) 」、「受信信号 S_r とテンプレート S_{tp} との相関が弱い (相関の度合いが小さい) 」等を表す。

【0022】

受信信号検出回路 18 は、受信信号 S_r の受信を開始したか否かを、例えば、受信信号 S_r の存在を示す立ち上がりのエッジ又は立ち下がりのエッジの有無により検出し、かつ、当該検出したか否かを示す検出信号 S_{dt} を出力し、当該検出信号 S_{dt} は、図 2 (D) に示されるように、例えば、「受信信号 S_r を受信していない」旨、「受信信号 S_r の受信を開始した」旨を表す。 40

【0023】

パルス数調節回路 16 は、相関判断回路 17 から出力される相関信号 S_{co} に従って、図 2 (E) に示されるような、テンプレートパルス発生回路 13 が発生するテンプレート S_{tp} に含まれるべきパルスの数 (例えば、1 個、2 個、3 個) を示すパルス数信号 S_{nu} を、テンプレートパルス発生回路 13 に出力する。 50

【0024】

より具体的には、パルス数調節回路16は、前記検出信号S_dtを受けると、予め定められた数、即ち、初期の数（例えば、1個）を表すパルス数信号S_nuを出力する。

【0025】

パルス数調節回路16は、また、相関信号S_coが「相関の度合いが小さい」旨を表すとき、パルス数信号S_nuが表すべき数を変え、例えば、1個を表すパルス数信号S_nuに代えて2個を表すパルス数信号S_nuを出力し、又は、3個を表すパルス数信号S_nuに変えて1個を表すパルス数信号S_nuを出力する。

【0026】

テンプレートパルス発生回路13は、パルス数調節回路16から出力されるパルス数信号S_nuに従って、当該パルス数信号S_nuにより表される数のパルスを含むテンプレート、例えば、上記したテンプレートS_tp1、S_tp2、S_tp3（図2（B）に図示。）を発生する。

10

【0027】

実施形態の受信装置10によれば、相関判断回路17が、受信信号S_rとテンプレートS_tp（例えば、テンプレートS_tp1）との間の相関が小さいと判断すると、パルス数調節回路16が、それまでの数（例えば、1個）と異なる数（例えば、2個）を表すパルス数信号S_nuを出力し、テンプレートパルス発生回路13が、当該パルス数信号S_nuにより表される、変更された後の数（2個）のパルスを含むテンプレートS_tp2を発生することから、従来と異なり、対向の送信装置が、様々な数のパルスを含む信号S_rを送出しても、当該信号S_rの同期捕捉を確実に行なうことが可能となる。

20

【0028】

図3は、図1の受信装置10におけるテンプレートパルス発生回路13の具体的な構成例を表す回路図である。

図3（a）は本発明の受信装置に適用されるテンプレートパルス発生回路13aを表し、図3（b）は図3（a）の回路の説明のために参照する図であり、図3（a）のテンプレートパルス発生回路13aの原型となるパルス発生回路13bを表す図である。

【0029】

説明の便宜上、図3（a）のテンプレートパルス発生回路13aの原型である図3（b）のパルス発生回路13bについて先に説明する。

30

複数段（図示の例では9段）のインバータ101、102、103、104、105、106、…、109の各段の出力が図4を参照して後述する論理回路150にそれぞれ入力されるように構成され、所定の期間毎に繰り返し出現するパルス信号として出力される。

【0030】

図4は、図3（b）における論理回路150の詳細図を含むパルス発生回路13bを表す回路図である。また、図5は、図4のパルス発生回路13bにおける各部の信号波形図である。

図4において101～109は9段のインバータを縦続接続して構成した遅延回路である。端子131に入力されたベースバンドクロックD0は図5（b）～（k）に示すように一段毎に時間t_dずつ遅れてかつロジックが反転されながら遅延回路内を伝播し各段から出力される。

40

【0031】

即ち、入力端子131に印加される信号を正論理とするとi段目にはkを自然数とし、信号の否定論理はXを信号名に前置して表すと

i = 2k - 1 のとき X D_{2k-1}

i = 2k のとき D_{2k}

が出力される。

【0032】

NチャネルMOSトランジスタ113および112はそれぞれ遅延回路の1段目の出力

50

X D1と2段目の出力D2が高いときに導通してパルス出力端子130を第1の電位レベルV1に接続する。

次に、PチャネルMOSトランジスタ110および111はそれぞれ遅延回路の2段目の出力D2と3段目の出力XD3が低い（すなわちD2の否定論理とD3の両方が高い（論理積が真の））ときに導通してパルス出力端子130を第2の電位レベルV2に接続する。

同様にNチャネルMOSトランジスタ116、117、120、121、124および125はそれぞれ遅延回路の2k-1段目の出力XD2k-1と2k段目の出力D2kが高いとき、すなわちXD2k-1とD2kの論理積が真のときに導通してパルス出力端子130を第1の電位レベルV1に接続する。

【0033】

次に、PチャネルMOSトランジスタ114、115、118、119、122および123はそれぞれ遅延回路の2k段目の出力D2kと2k+1段目の出力XD2k+1が低いとき、すなわちD2kの否定XD2kとXD2k+1の否定論理であるD2k+1の論理積が真のとき、に導通してパルス出力端子130を第2の電位レベルV2に接続する。

以上のような動作によって図5(k)に示すようなパルス波形を生成することができる。

【0034】

図4に詳細が表記された図1(b)のパルス発生回路13bは上述のように構成され作動するが、本発明の受信装置に適用される図1(a)のテンプレートパルス発生回路13aは、図1(b)のパルス発生回路13bの回路構成におけるインバータ101、102、103、104、105、106、…、109による縦続接続回路部のうち、インバータ104～109をNAND回路104a、105a、106a、…、109aに置き換えることによって構成されている。

【0035】

図示のとおり、各NAND回路104a、105a、106a、…、109aは、それらの各一方の入力端がインバータ104～インバータ109の各入力端に対応し、それらの各出力端がインバータ104～インバータ109の各出力端に対応する関係でこれらインバータ104～インバータ109と置換され、且つ、これらNAND回路104a、105a、106a、…、109aの各他端には、それぞれ、パルス数調節信号CTL1、CTL2、CTL3、…、CTL6が供給されるように構成されている。

【0036】

これらパルス数調節信号CTL1、CTL2、CTL3、…、CTL6の供給の有無（パルス信号レベルのHLの如何）に応じて、対応するNAND回路104a、105a、106a、…、109aがインバータとして機能するか否かが選択され、結果的に、図5(k)におけるような所定周期毎の、毎回のパルスにおける搬送波の波数（パルス数）が選択されることになる。

【0037】

消費電力の低減、及び当該消費電力の低減による受信装置の小型化の観点から、パルス通信として、UWB通信を用いることが好適である。

【0038】

図6は、本発明の受信装置に適用されるテンプレートパルス発生回路の他の実施例を表す図である。

図6のテンプレートパルス発生回路では、例えば図1(b)におけるようなパルス発生装置であってインバータの縦続接続の段数を異にする複数nのパルス発生装置1、パルス発生装置2、…、パルス発生装置nの何れか一のものが、パルス数調節信号CTL60に応答して入出力を選択的に切換えるパルス供給切換えスイッチ61および出力パルス切換えスイッチ62によって選択的に有効に機能することによって、出力信号のパルス幅が選択的に切換えられる。

即ち、パルス発生装置1、パルス発生装置2、…、パルス発生装置nはインバータの縦続接続の段数に応じた各異なる単位持続時間に亘り一定の周波数を有するテンプレートパ

ルスを持続して発生させるものであり、これらのうちの何れかが選択的に機能する。

【0039】

図7は、本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。クロックパルスCLKに応じて一定の周波数で発振する発振器70の出力側にカウンタ71を設け、例えば、このカウンタ71として設定信号CTL7aによって計数の上限値（リセットされる直前の計数値）を選択的に設定可能なプログラマブルカウンタを適用し、その設定値に達したカウントアップ出力CTL7bによって発振器70の発振動作を停止するように構成されている。上述の設定信号CTL7aが即ち、テンプレートパルス発生回路のパルス数調節信号に相応する。

【0040】

図8は、本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。クロックパルスCLKに応じて一定の周波数で発振する発振器80の出力側にカウンタ81を設け、例えば、このカウンタ81として設定信号CTL8aによって計数の上限値（リセットされる直前の計数値）を選択的に設定可能なプログラマブルカウンタを適用し、その上限値に達したカウントアップ出力CTL8bによって発振器80からの出力パルス列を外部に伝達する経路に介挿されたスイッチ82をオフにするように構成されている。上述の設定信号CTL8aが即ち、テンプレートパルス発生回路のパルス数調節信号に相応する。

【0041】

図9は、本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。クロックパルスCLKに応じて一定の周波数で発振する発振器90の出力側にAND回路91を設け、例えば、AND回路91の一方の入力端に発振器90の出力を供給し、他方の入力端にパルス数を規定するパルス幅を有するパルス信号CTL90を供給する。

パルス信号CTL90はパルス数調節信号に相応するものであり、このパルス信号CTL90によって規定される時間中発振器90からの出力パルス列がAND回路91の出力端から出力されるように構成されている。

【0042】

図10は、本発明の実施の形態に属する一実施例としての受信装置1000を表すブロッケ図である。

アンテナ1001で受信されたパルス信号は低雑音アンプ（LNA）1002によって增幅される。このLNA1002の出力がテンプレートパルス発生回路1003で生成されるテンプレートパルスと乗算器1004で乗算されてパルス信号の検波が行われ、乗算器1004の出力がAD変換器（ADC）1005でデジタル信号に変換され、本受信装置1000の動作を統括的に管理する例えばマイクロプロセッサを主体に構成されたシステムコントローラ1010に供給される。

【0043】

このシステムコントローラ1010は、図1について既述のパルス数調節回路16と同様に機能するパルス数調節機能部1016および受信パルスの検波に係る相関値を算出する相関検出機能部1017を備えている。

システムコントローラ1010のパルス数調節機能部1016によってテンプレートパルス発生回路1003が制御され、その出力であるテンプレートパルスのパルス数が調節されるが、この調節値としてのパルス数を持つテンプレート毎に対応して相関検出機能部1017は受信パルスの検波に係る相関値を算出する。

【0044】

相関検出機能部1017で算出された相関値は、システムコントローラ1010に接続されたRAM1011に、テンプレートパルスのパルス数と相関値との対応関係の履歴データとして格納する。

尚、システムコントローラ1010に接続されたRAM1011は、上述のような履歴データを保持する他、復調された受信データの保持や信号処理過程にあるデータ等の一時

10

20

30

40

50

的な記憶に用いられる。

【0045】

また、システムコントローラ1010にはROM1012が接続されて、所定の通信プロトコルに関する情報、演算に用いるパラメータ等々が保持されている。

この受信装置1000では、パルス数調節機能部1016はRAM1011に保持されているテンプレートパルスのパルス数と相関値との対応関係の履歴データに基づいてパルス数を設定するため、受信開始に際して、敢えて送信パルス信号の状況を検出する等の予備的な動作を俟つことなく良好な受信状態を確立できる蓋然性が高く、現実の通信において速やかな同期捕捉が可能であり省電力の特性にも優れる。

【0046】

図11は、本発明の実施の形態に属する他の実施例としての受信装置1100を表すブロック図である。

図11の受信装置1100が図10の受信装置1000と相違する点は、送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅を検出する送信パルス幅検出手段を備えている点である。

【0047】

アンテナ1101で受信されたパルス信号は低雑音アンプ(LNA)1102によって増幅される。このLNA1102の出力がテンプレートパルス発生回路1103で生成されるテンプレートパルスと乗算器1104で乗算されてパルス信号の検波が行われ、乗算器1104の出力がADC変換器(ADC)1105でデジタル信号に変換されて、本受信装置1100の動作を統括的に管理する例えばマイクロプロセッサを主体に構成されたシステムコントローラ1110に供給される。

【0048】

このシステムコントローラ1110は、図1について既述のパルス数調節回路16と同様に機能するパルス数調節機能部1116および受信パルスの検波に係る相関値を算出する相関検出機能部1117、ならびに、ADC1105の出力データに基づいて送信パルス幅を算出する送信パルス幅検出手段としての送信パルス幅検出機能部1118備えている。

【0049】

送信パルス幅検出機能部1118は、送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅をADC1105の出力データに基づいて算出する。

システムコントローラ1110のパルス数調節機能部1116によってテンプレートパルス発生回路1103が制御され、その出力であるテンプレートパルスのパルス数が調節されるが、この調節値としてのパルス数を持つテンプレート毎に対応して相関検出機能部1117は受信パルスの検波に係る相関値を算出する。

【0050】

尚、システムコントローラ1110にはRAM1111が接続され、復調された受信データの保持や信号処理過程にあるデータ等の一時的な記憶に用いられる。

また、システムコントローラ1110にはROM1112が接続されて、所定の通信プロトコルに関する情報、演算に用いるパラメータ等々が保持されている。

この受信装置1100では、パルス数調節機能部1116は、送信パルス幅検出機能部1118によって検出された送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅に合わせて適応的にテンプレートパルスのパルス数を調節することができなり、送信系と受信系とで整合性の良い良好な通信を実現することができる。

【0051】

図12は、本発明の実施の形態に属する更に他の実施例としての受信装置1200を表すブロック図である。

図12の受信装置1200が図10の受信装置1000および図11の受信装置1100

10

20

30

40

50

0と相違する点は、送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅を検出する送信パルス幅検出手段を備え、検出された送信パルス幅に適合するように受信フィルタの通過帯域を調節する受信フィルタ帯域調節手段を備えている点である。

【0052】

アンテナ1201で受信されたパルス信号は受信フィルタであるBPF（バンドパスフィルタ）1220を通して通信に用いられる所定の帯域外のノイズが抑制された後に低雑音アンプ（LNA）1202によって増幅される。このLNA1202の出力がテンプレートパルス発生回路1203で生成されるテンプレートパルスと乗算器1204で乗算されてパルス信号の検波が行われ、乗算器1204の出力がADC変換器（ADC）1205でデジタル信号に変換されて、本受信装置1200の動作を統括的に管理する例えはマイクロプロセッサを主体に構成されたシステムコントローラ1210に供給される。10

【0053】

このシステムコントローラ1210は、図1について既述のパルス数調節回路16と同様に機能するパルス数調節機能部1216および受信パルスの検波に係る相関値を算出する相関検出機能部1217、ならびに、ADC1205の出力データに基づいて送信パルス幅を算出する送信パルス幅検出手段としての送信パルス幅検出機能部1218を備えている。

【0054】

送信パルス幅検出機能部1218は、送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅をADC1205の出力データに基づいて算出する。20

システムコントローラ1210のパルス数調節機能部1216によってテンプレートパルス発生回路1203が制御され、その出力であるテンプレートパルスのパルス数が調節されるが、この調節値としてのパルス数を持つテンプレート毎に対応して相関検出機能部1217は受信パルスの検波に係る相関値を算出する。

【0055】

また一方、システムコントローラ1210は、その送信パルス幅検出機能部1218によって検出された被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅に適合するように帯域幅可変のBPF1220の通過帯域を調節する受信フィルタ帯域調節手段としての受信フィルタ帯域調節機能部1219を備える。30

BPF1220はこの受信フィルタ帯域調節機能部1219によって上述のパルス幅に適合するように適応的に通過帯域が調節される。

【0056】

尚、システムコントローラ1210にはRAM1211が接続され、復調された受信データの保持や信号処理過程にあるデータ等の一時的な記憶に用いられる。

また、システムコントローラ1210にはROM1212が接続されて、所定の通信プロトコルに関する情報、演算に用いるパラメータ等々が保持されている。

この受信装置1200では、受信フィルタ帯域調節手段（受信フィルタ帯域調節機能部）1219によって被変調パルス信号の断続的な搬送波の毎回の持続時間（送信パルス幅）に適合するようにBPF1220の通過帯域が調節されるため、良好な受信が可能になる。40

【0057】

図13は本発明の実施の形態に属する更に他の実施例としての受信装置1300を表すブロック図である。

図13の受信装置1300が図12の受信装置1200と相違する点は、受信信号に係る受信品質に応じてテンプレートパルスのパルス数を調節するように構成されている点である。

【0058】

アンテナ1301で受信されたパルス信号は受信フィルタであるBPF（バンドパスフ50

イルタ) 1320を通して通信に用いられる所定の帯域外のノイズが抑制された後に低雑音アンプ(LNA) 1302によって増幅される。このLNA 1302の出力がテンプレートパルス発生回路1303で生成されるテンプレートパルスと乗算器1304で乗算されてパルス信号の検波が行われ、乗算器1304の出力がA/D変換器(ADC)1305でデジタル信号に変換されて、本受信装置1300の動作を統括的に管理する例えはマイクロプロセッサを主体に構成されたシステムコントローラ1310に供給される。

【0059】

このシステムコントローラ1310は、図1について既述のパルス数調節回路16と同様に機能するパルス数調節機能部1316および受信パルスの検波に係る相関値を算出する相関検出機能部1317、ならびに、ADC1305の出力データに基づいて送信パルス幅を算出する送信パルス幅検出手段としての送信パルス幅検出機能部1318を備えている。

10

【0060】

送信パルス幅検出機能部1318は、送信系で生成される被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅をADC1305の出力データに基づいて算出する。

この本受信装置1300では、システムコントローラ1310は、更に、例えは、BER、SNR、RSSI、或いは、帯域外ノイズによって表されるような受信信号の受信品質を検出する受信品質検出機能部1330を備えている。

【0061】

20

そして、パルス数調節機能部1316はこの受信品質検出機能部1330と連携して受信品質の検出値に応じてパルス数を調節する制御信号を発し、テンプレートパルス発生回路1303におけるパルス数を形成する。

上述のように受信品質の検出値に応じてパルス数調節機能部1316によってテンプレートパルス発生回路1303が制御され、その出力であるテンプレートパルスのパルス数が調節されるが、この調節値としてのパルス数を持つテンプレート毎に対応して相関検出機能部1317は受信パルスの検波に係る相関値を算出する。

【0062】

また一方、システムコントローラ1310は、その送信パルス幅検出機能部1318によって検出された被変調パルス信号の断続的な搬送波の毎回の持続時間であるパルス幅に適合するように帯域幅可変のBPF1320の通過帯域を調節する受信フィルタ帯域調節手段としての受信フィルタ帯域調節機能部1319を備える。

30

BPF1320はこの受信フィルタ帯域調節機能部1319によって上述のパルス幅に適合するように適応的に通過帯域が調節される。

尚、システムコントローラ1310にはRAM1311が接続され、復調された受信データの保持や信号処理過程にあるデータ等の一時的な記憶に用いられる。

【0063】

また、システムコントローラ1310にはROM1312が接続されて、所定の通信プロトコルに関する情報、演算に用いるパラメータ等々が保持されている。

この受信装置1300では、受信フィルタ帯域調節手段(受信フィルタ帯域調節機能部)1319によって被変調パルス信号の断続的な搬送波の毎回の持続時間(送信パルス幅)に適合するようにBPF1320の通過帯域が調節され、更に、BER、SNR、RSSI、或いは、帯域外ノイズによって表されるような受信信号の受信品質に応じてテンプレートパルスのパルス数を調節されるため、良好な受信が可能になる。

40

【0064】

図14は、図12および図13における帯域幅可変のBPF1220および1320の一の構成例を表す図である。図14では帯域幅可変フィルタについて、改めて参照符号1400を割当てている。この帯域幅可変フィルタ1400は、図示のように、インダクタ1401の入力端および出力端にそれぞれバラクタ(可変容量コンデンサ)1402および1403の各一端が接続され、それらバラクタ1402および1403の他端側が接地

50

されて構成され、且つ、バラクタ 1402 および 1403 には図 12 および図 13 における受信帯域制御信号である制御信号が供給されて、それらの容量値が調節されることによって帯域幅可変フィルタ 1400 の通過帯域が変更されるように構成されている。

【0065】

図 15 は、図 12 および図 13 における帯域幅可変の BPF 1220 および 1320 の他の構成例を表す図である。図 15 では帯域幅可変フィルタについて、改めて参照符号 1500 を割当てている。帯域幅可変フィルタ 1500 は所謂フィルタバンクを構成しており、通過特性を異にする n 個のフィルタ 1、フィルタ 2、…、フィルタ n の入力側に入力切換えスイッチ 1501 が、出力側に出力切換えスイッチ 1502 が各設けられ、これらの切換えスイッチ 1501、1502 が図 12 および図 13 における受信帯域制御信号である制御信号が供給されて切換え制御されるように構成されている。10

【0066】

図 16 は、図 12 および図 13 における帯域幅可変の BPF 1220 および 1320 の更に他の構成例を表す図である。図 16 では帯域幅可変フィルタについて、改めて参照符号 1600 を割当てている。帯域幅可変フィルタ 1600 も所謂フィルタバンクを構成しており、その回路構成は図 16 (a) に表されたとおりである。即ち、通過特性を異にする 2 個のローパスフィルタであるフィルタ 1 およびフィルタ 4、ならびに、2 個のハイパスフィルタであるフィルタ 2 およびフィルタ 3 の 4 つのフィルタをそれぞれ切換えスイッチであるスイッチ 1、スイッチ 2、スイッチ 3、および、スイッチ 4 をこの順に介挿するようにして、これら 4 つのスイッチでそれらの直列接続の状態を切換えるように構成されている。20

【0067】

ローパスフィルタであるフィルタ 1 およびフィルタ 4、ならびに、ハイパスフィルタであるフィルタ 2 およびフィルタ 3 の特性は図 16 (b) に示されたとおりであり、上述の 4 つのスイッチを図 16 (c) のテーブルに表示される如く切換えると、同テーブルに帯域 1 ~ 帯域 4 と示された特性が図 16 (b) に示されたように得られる。

スイッチ 1、スイッチ 2、スイッチ 3、および、スイッチ 4 の切換えは、図示は省略するが、受信帯域制御信号と略同様の制御信号を図 12 または図 13 のシステムコントローラ 1210、1310 内の受信フィルタ帯域調節機能部 1219、1319 からこれらのスイッチにおける制御信号入力端に各供給することによって行われる。30

以上、各図を参照して説明した本発明の技術思想は、パルス通信における受信パルスの検波に用いるテンプレートパルスのパルス数を適応的に調節することを特徴とする受信方法としても要約される。

【0068】

この受信方法では、通信の当初における同期捕捉においても、この段階で最適なパルス数を設定して速やかな同期捕捉が実現されて受信に係る消費電力を低減することが可能になり、また、送信パルス幅の異なるパルス信号が受信された場合にも的確な検波が行われ得る。

また、以上を総じて、本発明の技術思想では、受信パルスの検波に用いるテンプレートパルスのパルス数を適応的に調節するため、パルス通信、特に UWB 通信の特長を十分に生かしつつ、本出願人が提案するパルス通信における送信パルス幅を調整するといった新規な通信方法にも良く適合する、受信装置、および、受信方法が実現される。40

【図面の簡単な説明】

【0069】

【図 1】実施の形態の受信装置を構成を示す図である。

【図 2】実施形態の受信装置中の各信号を示す図である。

【図 3】図 1 の受信装置におけるテンプレートパルス発生回路の具体的な構成例を表す回路図である。

【図 4】図 3 における論理回路の詳細図を含むパルス発生回路の回路図である。

【図 5】図 4 のパルス発生回路における各部の信号波形図である。50

【図6】本発明の受信装置に適用されるテンプレートパルス発生回路の他の実施例を表す図である。

【図7】本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。

【図8】本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。

【図9】本発明の受信装置に適用されるテンプレートパルス発生回路の更に他の実施例を表す図である。

【図10】本発明の実施の形態に属する一実施例としての受信装置を表すブロック図である。 10

【図11】本発明の実施の形態に属する他の実施例としての受信装置を表すブロック図である。

【図12】本発明の実施の形態に属する更に他の実施例としての受信装置を表すブロック図である。

【図13】本発明の実施の形態に属する更に他の実施例としての受信装置を表すブロック図である。

【図14】図12および図13における帯域幅可変の受信フィルタおよびの一の構成例を表す図である。

【図15】図12および図13における帯域幅可変の受信フィルタおよびの他の構成例を表す図である。 20

【図16】図12および図13における帯域幅可変の受信フィルタおよびの更に他の構成例を表す図である。

【符号の説明】

【0070】

10、1000、1100、1200、1300...受信装置

13、1003、1103、1203、1303...テンプレートパルス発生回路

16...パルス数調節回路

1010、1110、1210、1310...システムコントローラ

1016、1116、1216、1316...パルス数調節機能部

1017、1117、1217、1317...相關検出機能部

1118、1218、1318...送信パルス幅検出機能部

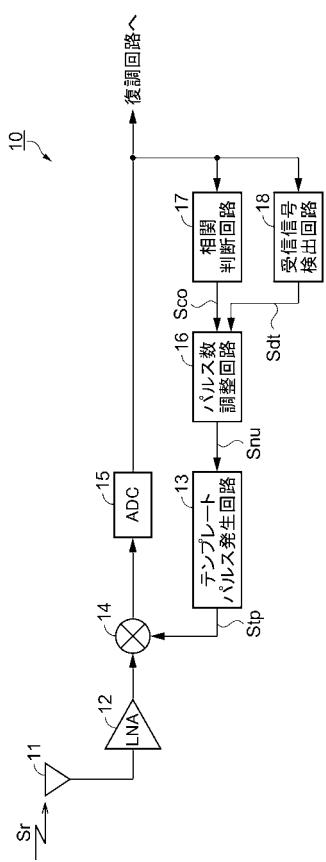
1219、1319...受信フィルタ帯域調節機能部

1220、1320...受信フィルタ

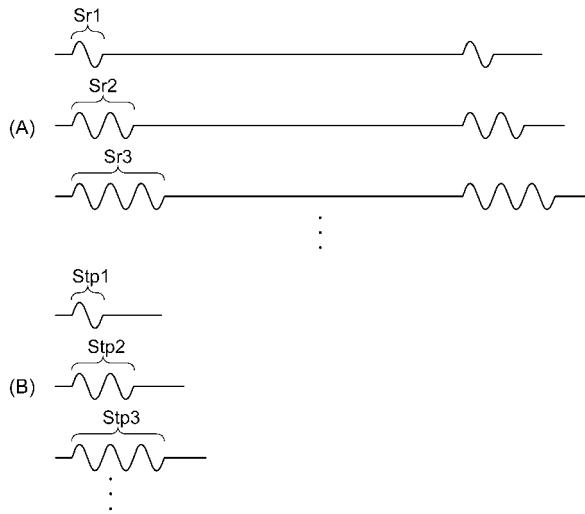
1330...受信品質検出機能部

30

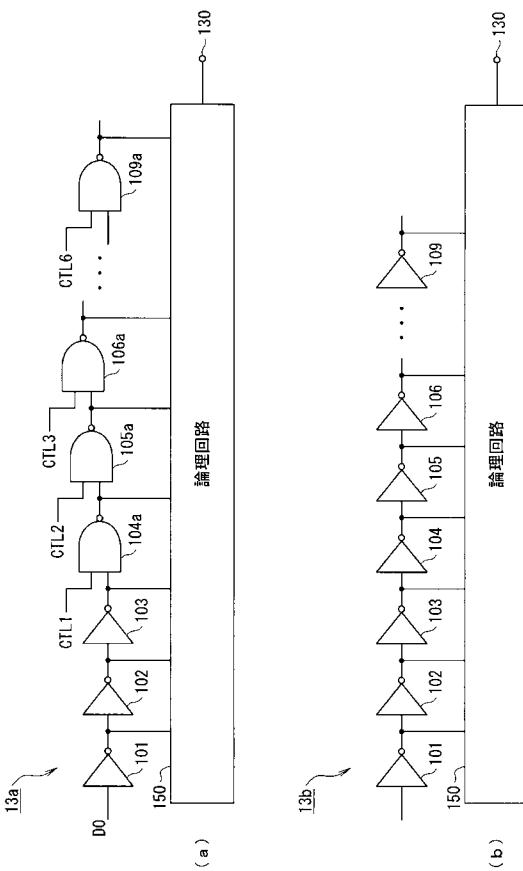
【図1】



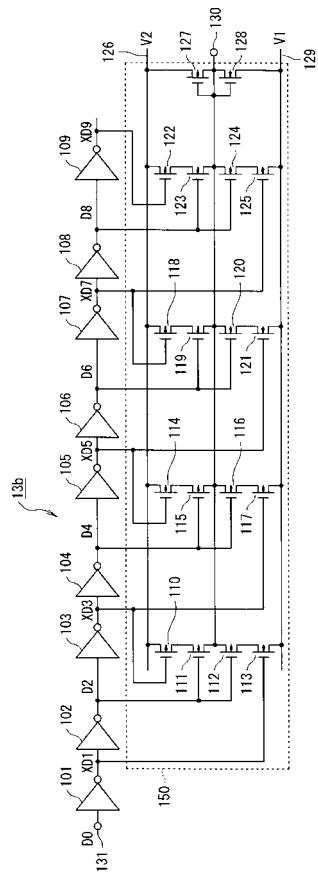
【図2】



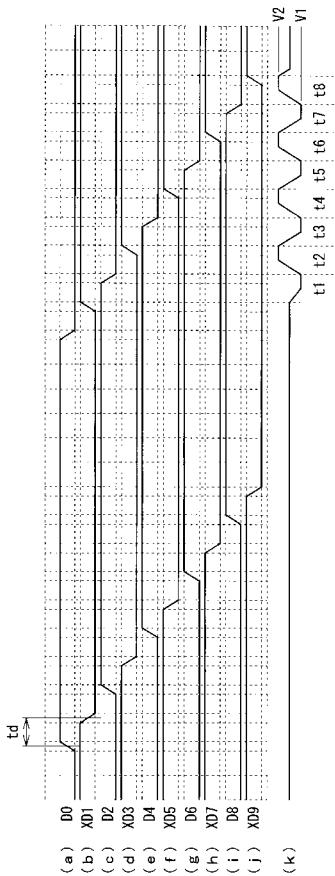
【図3】



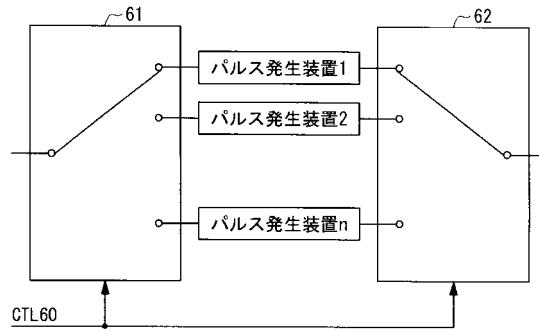
【図4】



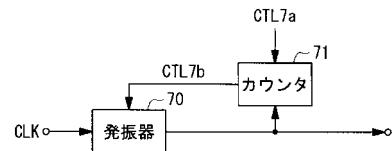
【図5】



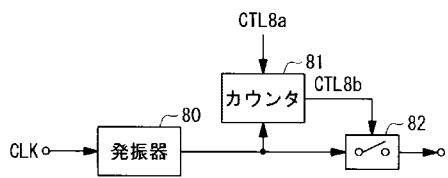
【図6】



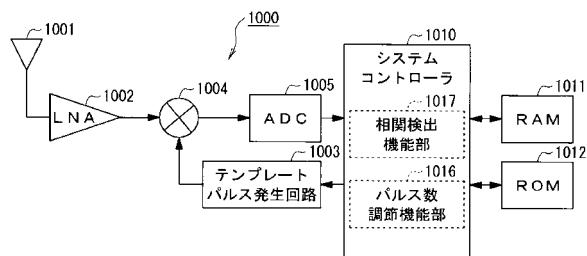
【図7】



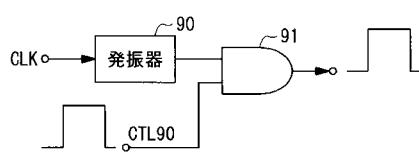
【図8】



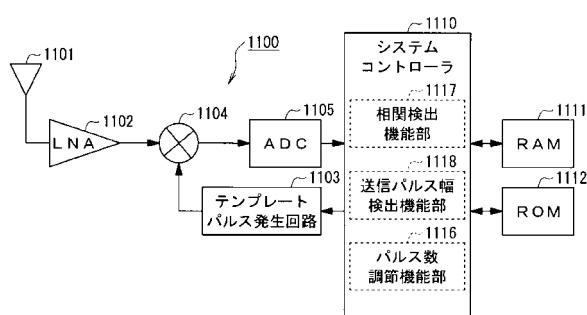
【図10】



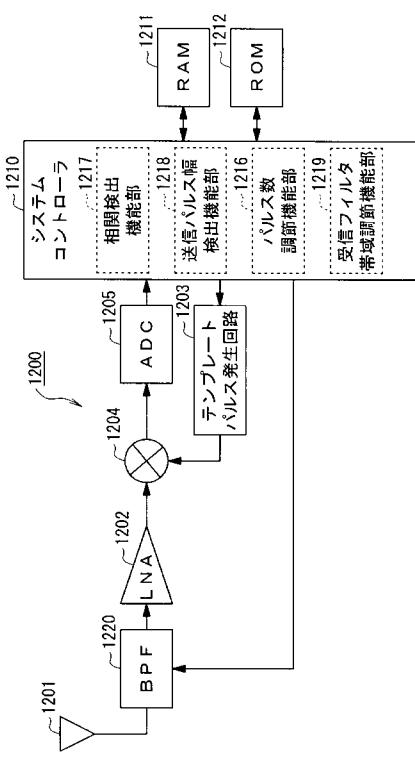
【図9】



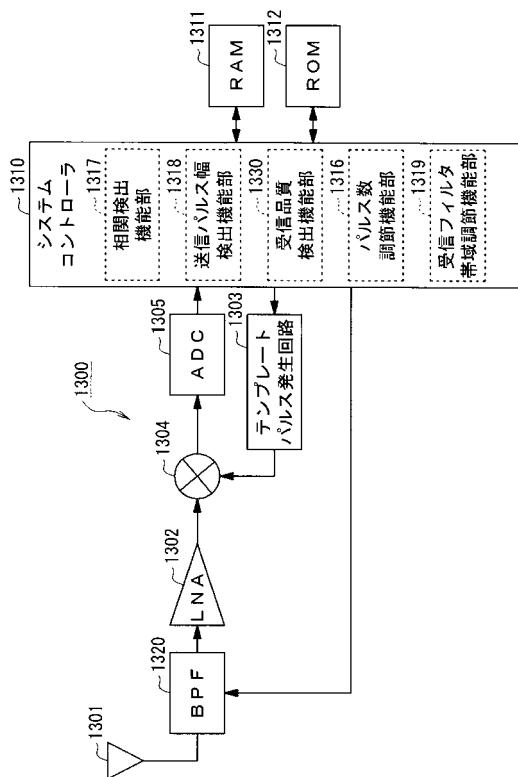
【図11】



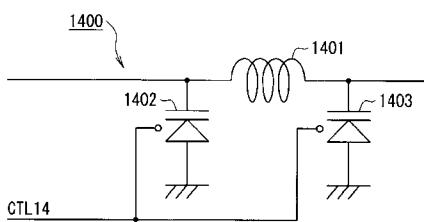
【図 1 2】



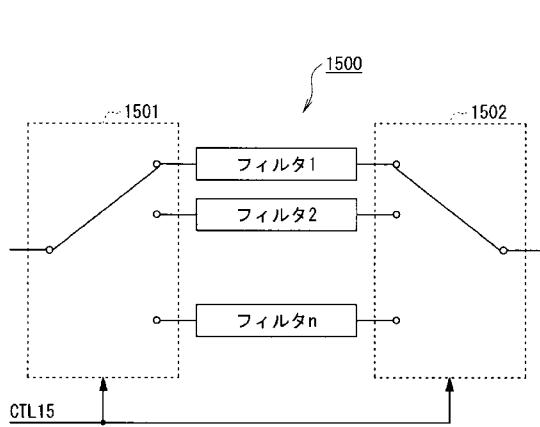
【図 1 3】



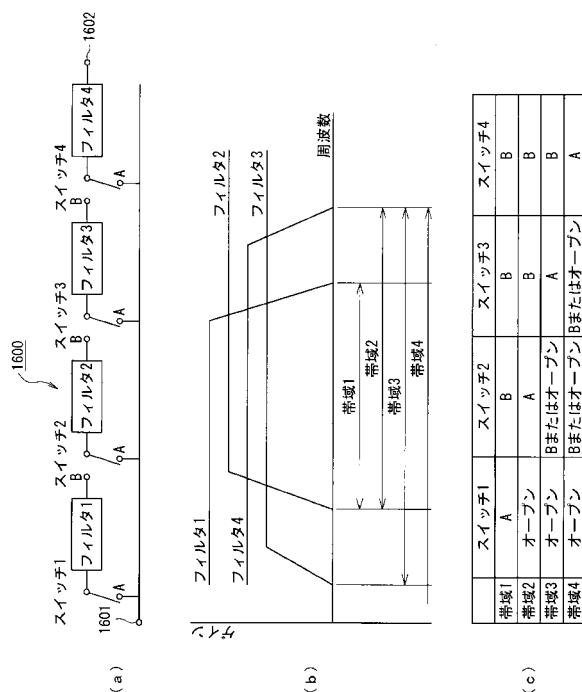
【図 1 4】



【図 1 5】



【図 1 6】



フロントページの続き

審査官 白井 亮

(56)参考文献 特表2003-529257(JP,A)

特表2003-521143(JP,A)

特表2006-519567(JP,A)

特表2006-521760(JP,A)

特開2005-217899(JP,A)

特開2008-245257(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04L 25/49