



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

250365
(11) (B1)

(51) Int. Cl.⁴
B 60 L 7/02

(22) Přihlášeno 28 06 85
(21) (PV 4784-85)

(40) Zveřejněno 18 09 86

(45) Vydáno 15 07 88

(75)

Autor vynálezu

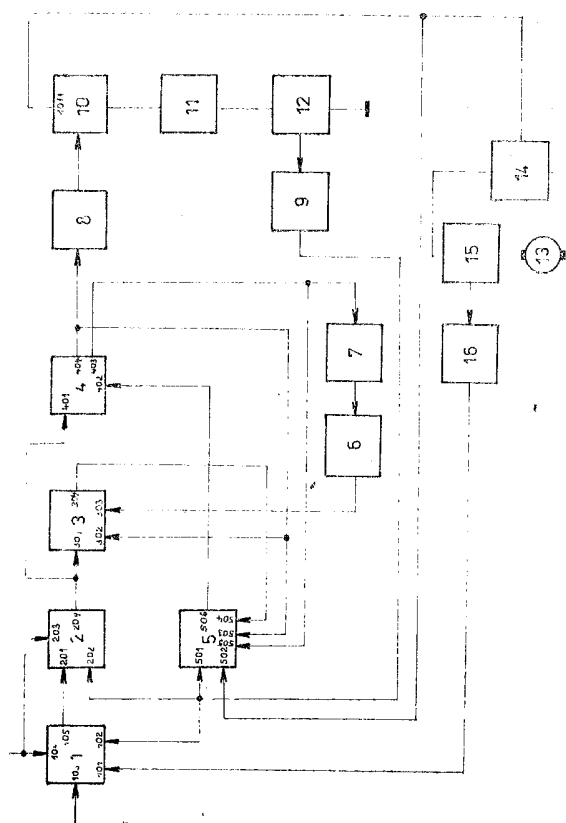
KOUBA PAVEL, PLZEŇ

(54) Regulátor elektrodynamické odporové brzdy s tyristorovým pulsním měničem

1

Řešení se týká regulace buzení trakčních motorů napájených z brzdových odporníků zapojených v obvodech kotev trakčních motorů. Řeší problém řízení tyristorového pulsního měniče, řídicího proud v obvodu buzení trakčních motorů pracujících v režimu na troleji nezávislé elektrické brzdy. Problém je vyřešen tak, že řízení tyristorového pulsního měniče je podmíněno nejen velikostí regulační odchylky mezi požadovaným a skutečným brzdícím momentem, ale je sledována velikost napájecího napětí tyristorového pulsního měniče o velikosti hodnoty budicího proudu trakčních motorů. Poměr těchto veličin je přiveden na časovou veličinu, která ještě v závislosti na existenci různých blokovacích signálů podmiňuje možnost ovládání tyristorového pulsního měniče. Tímto uspořádáním je zajištěna správná funkce tyristorového pulsního měniče v celém rozsahu regulovaných proudů a to i pro případ nesprávných informací v obvodech zpracování regulační odchylky, způsobených například rušivými signály z trakčního vozidla.

2



Vynález se týká regulátoru elektrodynamické odporové brzdy s tyristorovým pulsním měničem pro cize buzené trakční motory, kde buzení všech motorů je spojeno do série a je napájeno z jejich kotevních obvodů prostřednictvím tyristorového pulsního měniče.

Dosud jsou známy systémy elektrodynamické brzdy, kde motory jsou v brzděném režimu zapojeny jako cize buzená dynamo a kotvy motorů jsou zapojeny na své vlastní brzdové odporníky. Budicí proud se odebírá z kotevního obvodu a je regulován pomocí tyristorového pulsního měniče. Tyristorový pulsní měnič musí v tomto uspořádání regulovat proud buzením ve velkém rozsahu napájecího napětí, které se mění v závislosti na otáčkách motoru a musí zajišťovat spolehlivou funkci v různých provozních a poruchových stavech. Spolehlivá funkce tyristorového pulsního měniče se ve většině provozních i poruchových stavech zajišťuje například sledováním obou polarit napětí na komutačním kondenzátoru, což je vzhledem k potřebě galvanického oddělení snímané informace a sledování velmi rychlých dějů v tyristorovém pulsním měniči značně obtížné. Jiné systémy vyžadují použití složitých tyristorových pulsních měničů, u nichž interval mezi řídicími impulsy není závislý na velikosti řízeného proudu zátěží. Jsou to například tyristorové pulsní měniče s přidavnými kmitavými obvody, které zařízení komplikují a jsou cenově i váhově nepříznivé.

Uvedené nevýhody odstraňuje regulátor elektrodynamické odporové brzdy s tyristorovým pulsním měničem podle vynálezu, jehož podstata spočívá v tom, že na první vstup regulátoru momentu je přes obvody zpracování kotevního proudu připojen výstup druhého čidla proudu. Druhý vstup regulátoru momentu je připojen přes obvody zpracování budicího proudu na výstup prvního čidla proudu a jednak na druhý vstup prvního komparátoru, jehož první vstup je připojen na výstup regulátoru momentu. Třetí vstup regulátoru momentu je vstupem požadované hodnoty a čtvrtý vstup regulátoru momentu je spojený se třetím vstupem prvního komparátoru a je vstupem blokovacím, přičemž výstup prvního komparátoru je připojen na první vstup paměťového obvodu a první vstup bloku logických obvodů. Druhý vstup bloku logických obvodů je připojen jednak na první výstup paměťového obvodu a jednak na třetí vstup časovacího členu, na jehož druhý vstup je připojen napájecí vstup tyristorového pulsního měniče. První vstup časovacího členu je připojen na druhý vstup prvního komparátoru, čtvrtý vstup je připojen na výstup bloku logických obvodů a pátý vstup časovacího členu je připojen na druhý výstup paměťového obvodu. Třetí vstup bloku logických obvodů je přes druhý komparátor a integrátor připojen na druhý výstup paměťového obvodu, jehož první vý-

stup je připojen k obvodům spínacích impulsů tyristorů, přičemž výstup časovacího členu je připojen na druhý vstup paměťového obvodu.

Systém podle vynálezu odstraňuje nevýhody až dosud používaných systémů a zajišťuje spolehlivou funkci tyristorového pulsního měniče ve všech provozních i poruchových stavech i například při vstupu poruchových, tj. hradlovacích signálů do regulačních obvodů.

Oproti dosavadním způsobům zajišťuje tuto funkci pomocí jednoduchých, velmi levných elektronických obvodů v řídicí části regulačního systému, přičemž vychází pouze z informací, které jsou nezbytné k samotnému principu regulace, tj. nevyžaduje z regulovaného objektu žádné přídatné informace. Dále dovoluje použití nejjednoduššího tyristorového pulsního měniče, umožňujícího dvoupolohovou regulaci proudu, tj. tyristorového pulsního měniče s minimálním počtem aktivních i pasivních součástek.

Příklad praktického provedení předmětu vynálezu je na přiloženém výkresu, kde je zobrazeno blokové schéma regulátoru elektrodynamické odporové brzdy trakčních vozidel.

Na první vstup **101** regulátoru **1** momentu je přes obvody **16** zpracování kotevního proudu připojen výstup druhého čidla **15** proudu. Druhý vstup **102** regulátoru **1** momentu je připojen jednak přes obvody **9** zpracování budicího proudu na výstup prvního čidla **12** proudu a jednak na druhý vstup **202** prvního komparátoru **2** jehož první vstup **201** je připojen na výstup **105** regulátoru **1** momentu, jehož třetí vstup **103** je vstupem požadované hodnoty. Čtvrtý vstup **104** regulátoru **1** momentu spojený s třetím vstupem **203** prvního komparátoru **2** je vstupem blokovacím. Výstup **204** prvního komparátoru **2** je připojen na první vstup **401** paměťového obvodu **4** a na první vstup **301** bloku **3** logických obvodů, jejichž druhý vstup **302** je připojen jednak na první výstup **404** paměťového obvodu **4** a jednak na třetí vstup **503** časovacího členu **5**, na jehož druhý vstup **502** je připojen napájecí vstup **1011**, tyristorového pulsního měniče **10**. První vstup **501** časovacího členu **5** je připojen na druhý vstup **202** prvního komparátoru **2**. Čtvrtý vstup **504** časovacího členu **5** je připojen na výstup **304** bloku **3** logických obvodů. Pátý vstup **505** časovacího členu **5** je připojen na druhý výstup **403** paměťového obvodu **4**. Třetí vstup **303** bloku **3** logických obvodů je přes druhý komparátor **6** a integrátor **7** připojen na druhý výstup **403** paměťového obvodu **4**, jehož první výstup **404** je připojen k obvodům **8** spínacích impulsů tyristorů. Výstup **506** časovacího členu **5** je připojena přes druhé čidlo **15** proudu na brzdový odporník **14** připojený na napájecí vstup **1011** tyristorového pulsního měniče **10**. Budicí vinutí **11** motorů je spojeno do série s prvním

čidlem 12 proudu a přes tyristorový pulsní měnič 10 je spojeno s obvody 8 spínacích impulsů tyristorů.

Zařízení podle vynálezu zajišťuje regulaci proudu budícím vinutím 11 motoru ve všech provozních a poruchových stavech. Regulátor 1 momentu, který je realizován elektronickou násobičkou zpracovává signál o velikosti kotevního proudu, který vstupuje na první vstup 101 z obvodů 16 zpracování kotevního proudu a současně zpracovává signál o velikosti budícího proudu, který vstupuje na jeho druhý vstup 102 z obvodů 9 zpracování budícího proudu realizovaných zesilovači s galvanickým oddělením. Na třetí vstup 103 regulátoru 1 momentu vstupuje požadovaná hodnota brzdného momentu, na jehož čtvrtý vstup 104 přichází signál ovládacích a ochranných obvodů trakčního vozidla, který přichází současně jako blokovací signál na první komparátor 2 realizovaný pomocí operačního zesilovače. Výstupem regulátoru 1 momentu je požadavek na budící proud budícího vinutí 11 motoru. První komparátor 2 na jehož první vstup 201 je přiváděn požadovaný proud, na druhý vstup 202 skutečný proud a na třetí vstup 203 blokovací proud, vyhodnocuje odchylku mezi skutečnou a požadovanou hodnotou budícího proudu motoru. Tato regulační odchylka je uložena v paměťovém obvodu 4, za předpokladu, že na výstupu 506 časovacího členu 5 je podmiňující signál, který podmiňuje uložení regulační odchylky do paměťového obvodu 4, a tím přes obvody 8 spínacích impulsů tyristorů ovládání tyristorového pulsního měniče 10. Časovací člen 5 na základě informace o velikosti napájecího napětí tyristorového pulsního měniče 10 z jeho napájecího vstupu 1011 a informace o velikosti budícího proudu motoru zpracovává poměr těchto dvou veličin na časovou veličinu. Časovací obvod 5 pracuje ve dvou provozních režimech, tj. pro režim spínání a vypínání proudu tyristorového

pulsního měniče 10. Pro režim vypínání pracuje paměťový obvod 4 řízený časovacím obvodem 5 nezávisle na regulační odchylce, tj. řízená minimální doba vypnutí v závislosti na velikosti napětí tyristorového pulsního měniče 10 a velikosti budícího proudu motoru. Pro oblast spínání zaručuje paměťový obvod 4, řízený časovacím obvodem 5, minimální dobu sepnutí tyristorového pulsního měniče 10 a jeho minimální spínací frekvenci spolu s integrátorem 7, druhým komparátorem 6 realizovaným pomocí operačního zesilovače a blokem 3 logických obvodů na jehož první vstup 301 je přiváděn signál požadovaného zapnutí, na druhý vstup 302 signál skutečného zapnutí a na třetí vstup 303 dovoleného vypnutí. Blok 3 logických obvodů realizuje funkci logického součinu signálů z regulační odchylky, výstupu paměťového obvodu 4 a výstupu druhého komparátoru 6. Svým signálem na výstupu 304 blok 3 logických obvodů řídí časovací člen 5. Signál na výstupu 304 bloku 3 logických obvodů je závislý na pracovním stavu tyristorového pulsního měniče 10, tj. stavu signálu prvního výstupu 404 paměťového obvodu 4, signálu výstupu druhého komparátoru 6 a velikosti regulační odchylky přivedené na vstup 301 bloku 3 logických obvodů. Signál prvního čidla 12 proudu měřícího proud docházející budícím vinutím 11 motoru je zpracován v obvodech 9 zpracování budícího proudu a signál druhého čidla 15 proudu je zpracován v obvodech 16 zpracování kotevního proudu. Tyristorový pulsní měnič 10 je napájen z brzdového odporníku 14.

Regulátor elektrodynamické odporové brzdy s tyristorovým pulsním měničem podle vynálezu lze použít pro řízení brzdného momentu trakčních vozidel, u nichž funkce elektrické brzdy není závislá na trolejovém napětí. Je to například u elektrických lokomotiv, tramvají, trolejbusů a pod.

PŘEDMĚT VYNÁLEZU

Regulátor elektrodynamické odporové brzdy s tyristorovým pulsním měničem, kde kotvy jednoho nebo více motorů jsou připojeny přes čidla proudů na samostatné brzdové odporníky připojené na napájecí vstup tyristorového pulsního měniče a budící vinutí motoru jsou spojena do série s prvním čidlem proudu a přes tyristorový pulsní měnič jsou spojena s obvody spínacích impulsů tyristorů, vyznačený tím, že na první vstup (101) regulátoru (1) momentu je přes obvody (16) zpracování kotevního proudu připojen výstup druhého čidla (15) proudu a že druhý vstup (102) regulátoru (1) momentu je připojen jednak přes obvody (9) zpracování budícího proudu na výstup prvního čidla (12) proudu a jednak na druhý vstup (202) prvního komparátoru (2), jehož prv-

ní vstup (201) je připojen na výstup (105) regulátoru (1) momentu, jehož třetí vstup (103) je vstupem požadované hodnoty a jeho čtvrtý vstup (104) je spojený se třetím vstupem (203) prvního komparátoru (2) je vstupem blokovacím, přičemž výstup (204) prvního komparátoru (2) je připojen na první vstup (401) paměťového obvodu (4) a na první vstup (301) bloku (3) logických obvodů, jejichž druhý vstup (302) je připojen jednak na první výstup (404) paměťového obvodu (4) a jednak na třetí vstup (503) časovacího členu (5), na jehož druhý vstup (502) je připojen napájecí vstup (1011) tyristorového pulsního měniče (10), a že první vstup (501) časovacího členu (5) je připojen na druhý vstup (202) prvního kompa-

rátoru (2) a čtvrtý vstup (504) je připojen na výstup (304) bloku (3) logických obvodů a že pátý vstup (505) časovacího členu (5) je připojen na druhý výstup (403) paměťového obvodu (4), přičemž třetí vstup (303) bloku (3) logických obvodů je přes druhý komparátor (6) a integrátor (7) připojen

na druhý výstup (403) paměťového obvodu (4), jehož první výstup (404) je připojen k obvodům (8) spínacích impulsů tyristorů, přičemž výstup (506) časovacího členu (5) je připojen na druhý vstup (402) paměťového obvodu (4).

1 list výkresů

