



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

217754
(11) (B1)

(51) Int. Cl.³
H 03 H 7/46

(22) Přihlášeno 18 04 80
(21) (PV 2655-80)

(40) Zveřejněno 28 05 82

(45) Vydáno 15 08 84

(75)

Autor vynálezu

NĚMEC ALEXEJ ing., PRAHA

(54) Zapojení programovatelného předděliče kmitočtu se třemi přepínatelnými dělicími poměry

1

2

Zapojení programovatelného předděliče kmitočtu podle vynálezu je složeno z pevného děliče kmitočtu, pomocného klopného obvodu a jen jednoho programovatelného předděliče kmitočtu základního typu. Tímto zapojením jsou vyřešeny potíže s minimalizací počtu integrovaných obvodů a částečně s minimalizací příkonu při realizaci druhého, případně i prvního předděliče pomocí obvodů vyráběných technologií TTLS, TTL, TTLS nebo LOC MOS.

Vynález se týká zapojení programovatelného předděliče kmitočtu se třemi přepínatelnými dělicími poměry, které je složeno z pevného děliče kmitočtu, pomocného klopného obvodu a pouze jednoho programovatelného předděliče kmitočtu základního typu.

K realizaci programovatelného předděliče se třemi dělicími poměry lze použít předděliče se čtyřmi dělicími poměry s tím, že se čtvrtý dělicí poměr pro funkci celého řízeného děliče kmitočtu nevyužívá (i když jeho realizaci obvod předděliče umožňuje). Nevýhodou tohoto řešení jsou dva předděliče základního typu, ze kterých je nutné předdělič se čtyřmi dělicími poměry složit. Tuto nevýhodu navíc zdůrazňují případné požadavky na minimalizaci objemu a příkonu.

Velmi často je nutné v prvním předděliči základního typu použít integrovaných obvodů vyráběných technologií emitorově vázané logiky ECL (podle maximálního kmitočtu, který je zapotřebí zpracovat řízeným děličem kmitočtu). V této technologii vyrábí řada firem předděliče základního typu ve formě monolitických integrovaných obvodů, takže v tomto případě nejsou s minimalizací příkonu a objemu prvního předděliče problémy. Potíže s minimalizací objemu (počtem integrovaných obvodů) a částečně i s minimalizací příkonu jsou při realizaci druhého, případně i prvního předděliče pomocí obvodů vyráběných technologií TTLS, TTL, TTLS nebo LOC MOS. V těchto technologiích se programovatelné předděliče základního typu v integrované monolitické formě nevyrábí, a proto je nutno předdělič sestavit z diskretních obvodů. Například programovatelný předdělič 10; $(11)/1$ je možno sestavit ze tří až čtyř integrovaných obvodů podle typu klopných obvodů. Výše uvedené nevýhody jsou odstraněny zapojením programovatelného předděliče se třemi dělicími poměry podle vynálezu.

Předmětem vynálezu je zapojení programovatelného předděliče kmitočtu se třemi přepínatelnými dělicími poměry, složené z programovatelného předděliče kmitočtu, z pevného děliče kmitočtu, koincidenčního obvodu a pomocného klopného obvodu vyznačené tím, že první výstup pevného děliče kmitočtu je připojen na druhý vstup pomocného klopného obvodu, jehož první výstup je připojen na první vstup koincidenčního obvodu, přičemž první vstup pomocného klopného obvodu je spojen s ovládacím vstupem a druhý výstup pomocného klopného obvodu je spojen s ovládacím výstupem.

Zapojení podle vynálezu bude popsáno se zřetelem k připojeným vyobrazením, kde obr. 1 je zapojení řízeného děliče N/1 s předděličem PR; $(PR + 1)$; $(PR + R)/1$, obr. 2 zapojení programovatelného předděliče se třemi přepínatelnými dělicími poměry typu PR; $(PR + 1)$; $(PR + R)/1$ podle vynálezu,

obráz. 3 znázorňuje realizaci dělicího poměru $(PR + R)$ a přechod z dělicího poměru $PR + R$ na $RR + 1$ v zapojení předděliče podle obr. 2, obr. 4 znázorňuje realizaci dělicího poměru $PR + 1$ a přechod z dělicího poměru $PR + 1$ na RR v zapojení předděliče podle obr. 2.

Zapojení předděliče podle vynálezu znázorněné na obr. 2 obsahuje předdělič 1 základního typu P; $(P + 1)/1$, jehož výstup 14 je připojen na vstup 21 pevného děliče 2 typu R/1, jehož výstup 22 je spojen s druhým vstupem 42 pomocného klopného obvodu 4 a svorkou IV pro výstupní signál předděliče. Na první vstup 11 je připojena vstupní svorka I pro přivádění vstupního signálu, na druhý vstup 12 je připojena svorka II pro ovládání dělicího poměru programovatelného předděliče a na třetí vstup 13 pro ovládání dělicího poměru je připojen výstup 32 koincidenčního obvodu 3.

Druhý až $n + 1$ výstupy pevného předděliče 2 typu R/1 jsou spojeny se vstupy 33 až $3(n + 1)$ koincidenčního obvodu 3, jehož první vstup 31 je připojen na první výstup 43 pomocného klopného obvodu 4. Druhý výstup 44 tohoto klopného obvodu je spojen s výstupem V pro ovládání čítače odmazaných impulsů L_1 , jak patrně z obr. 1. Na první vstup 41 je připojen vstup III pro ovládání dělicího poměru programovatelného předděliče podle obr. 1. Signál pro ovládání dělicího poměru na vstupu 3 je odvozen z čítače odmazaných impulsů L_2 , jak je zřejmo z obr. 1.

Zapojení podle vynálezu umožňuje realizaci předděliče se třemi přepínatelnými dělicími poměry s minimálním objemem a příkonem. Předdělič kmitočtu se skládá z předděliče 1 základního typu P; $(P + 1)/1$, z pevného děliče 2 typu R/1, z koincidenčního obvodu 3 a pomocného klopného obvodu 4. Tento předdělič může v řízeném děliči N/1 s čítači odmazaných impulsů L_1 , L_2 , a s řízeným děličem M/1 podle obr. 1 spolupracovat následujícím způsobem:

V první fázi celkové čítací sekvence děliče N/1 se odmazávají R-tice vstupních impulsů tím, že v předděliči je zařazen dělicí poměr $PR + 1$. Počet odmazaných R-tic vstupních impulsů děliče N/1 je registrován čítači L_2 . Od naplnění čítače L_2 je odvozeno přepnutí dělicího poměru předděliče z $PR + R$ na $PR + 1$. To umožňuje v druhé fázi celkové čítací sekvence děliče N/1 odmazávat jednotky vstupních impulsů. Počet odmazaných impulsů je registrován v čítači odmazaných impulsů L_1 . Od naplnění čítače L_1 je odvozeno přepnutí dělicího poměru předděliče z $PR + 1$ na PR , který zůstává zařazen až do konce celkové čítací sekvence děliče N/1 (třetí fáze).

Z uvedeného vyplývá, že pro dělicí poměr N děliče N/1 platí rovnice

$$N = (PR + R) L_2 + (PR + 1) L_1 + KPR,$$

kde L_2 je nastavení čítače odmazaných impulsů L_2 a udává počet R-tic odmazaných impulsů.

L_1 je nastavení čítače odmazaných impulsů L_1 a udává počet odmazaných impulsů.

K je určeno vztahem $M = L_1 + L_2 + K$, kde M je dělicí poměr řízeného čítače $N/1$.

Úpravou rovnice vzniká vztah

$$N = M \cdot P \cdot R + L_2 \cdot R + L_1,$$

který udává závislost dělicího poměru N na nastavení L_1 , L_2 a M při použití předděliče podle vynálezu v zapojení řízeného děliče $N/1$ podle obr. 1. Z poslední rovnice vyplývá, že pro realizaci řady po sobě jdoucích dělicích poměrů N je nutné splnit podmínky $L_{1\max} \geq R - 1$ a $L_{2\max} \geq P - 1$, kde $L_{1\max}$ a $L_{2\max}$ jsou kapacity čítačů odmazaných impulsů L_1 , L_2 .

Na obr. 3 je graficky znázorněna realizace dělicího poměru $PR + R$ a přechod z tohoto dělicího poměru na dělicí poměr $PR + 1$ v zapojení programovatelného předděliče podle vynálezu. V první fázi čítací sekvence celého děliče $N/1$ je na předděliči 1 typu P ; $(P + 1)/1$ zařazen dělicí poměr $P + 1$. Výstup 32 koincidenčního obvodu 3 musí být v této fázi blokován vhodným signálem na výstupu 44 pomocného klopného obvodu 4. Po naplnění čítače odmazaných impulsů L_2 se s určitým zpožděním změní logická úroveň na prvním vstupu 41 pomocného klopného obvodu 4. Tím se pomocný klopný obvod 4 připraví tak, že je schopen reagovat na nejbližší aktivní hranu vstupního signálu předděliče IV, který je současně přiváděn na jeho druhý vstup 42. Změna logické úrovně na prvním výstupu 43 pomocného klopného obvodu 4 odblokuje koincidenční obvod 3. Současná změna logické úrovně na druhém výstupu 44 pomocného klopného obvodu 4 uvolní funkci čítače odmazaných impulsů L_1 . Tím se v předděliči

podle vynálezu zařadí dělicí poměr $PR + 1$. Realizace dělicího poměru $PR + 1$ je znázorněna na obr. 4 včetně přechodu z dělicího poměru $PR + 1$ na dělicí poměr PR . Po naplnění čítače odmazaných impulsů L_1 se s určitým časovým zpožděním změní logická úroveň signálu na druhém vstupu 12 předděliče 1. Tím se v předděliči 1 zařadí dělicí poměr P , takže programovatelný předdělič vykazuje ve třetí fázi celkové čítací sekvence děliče $N/1$ podle obr. 1 dělicí poměr RP .

Na konci celkové čítací sekvence děliče $N/1$ se nejprve přednastaví čítač odmazaných impulsů L_2 , čímž se změní logická úroveň signálu na prvním vstupu 41 pomocného klopného obvodu 4. Klopný obvod 4 se připraví tak, že je schopen reagovat na nejbližší aktivní hranu výstupního signálu předděliče IV, který je současně přiváděn na druhý vstup 42 pomocného klopného obvodu 4.

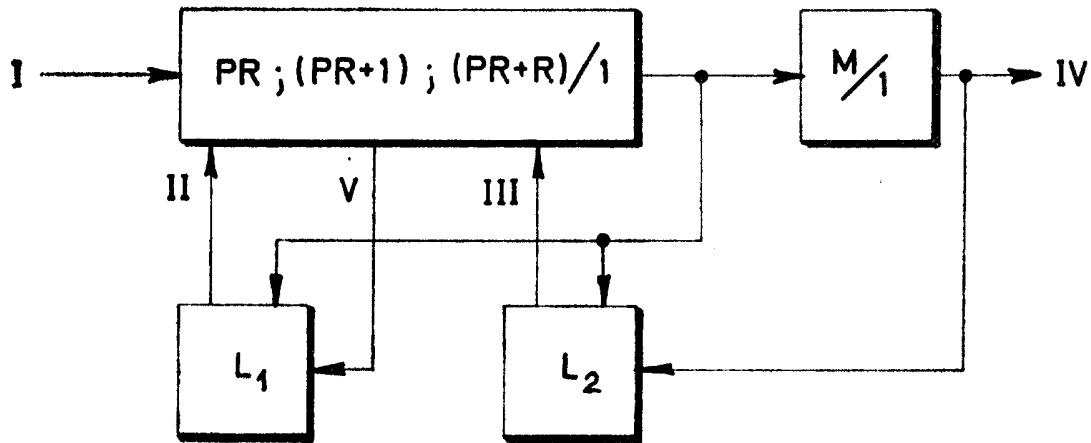
Překlopením obvodu 4 se změní logická úroveň signálu na jeho výstupech 43, 44, čímž se zablokuje koincidenční obvod 3 a přednastaví se čítač odmazaných impulsů L_1 (na předděliči 1 se zařadí dělicí poměr $P + 1$). Tím je zahájena první fáze další celkové čítací sekvence $N/1$ s dělicím poměrem $RP + P$ v předděliči kmitočtu podle vynálezu. Situace je podobná přechodu dělicího poměru $PR + P$ na dělicí poměr $PR + 1$ v předděliči kmitočtu podle obr. 2, který je znázorněn na obr. 3.

Pomocný klopný obvod 4 je velmi jednoduchý a může být realizován například jedním klopným obvodem typu D. V pomocném klopném obvodu 4 lze použít stejných integrovaných obvodů z hlediska technologie jako v pevném děliči 2 kmitočtu $R/1$ a v koincidenčním obvodu 3, což umožňuje minimalizaci příkonu předděliče zapojeného podle vynálezu.

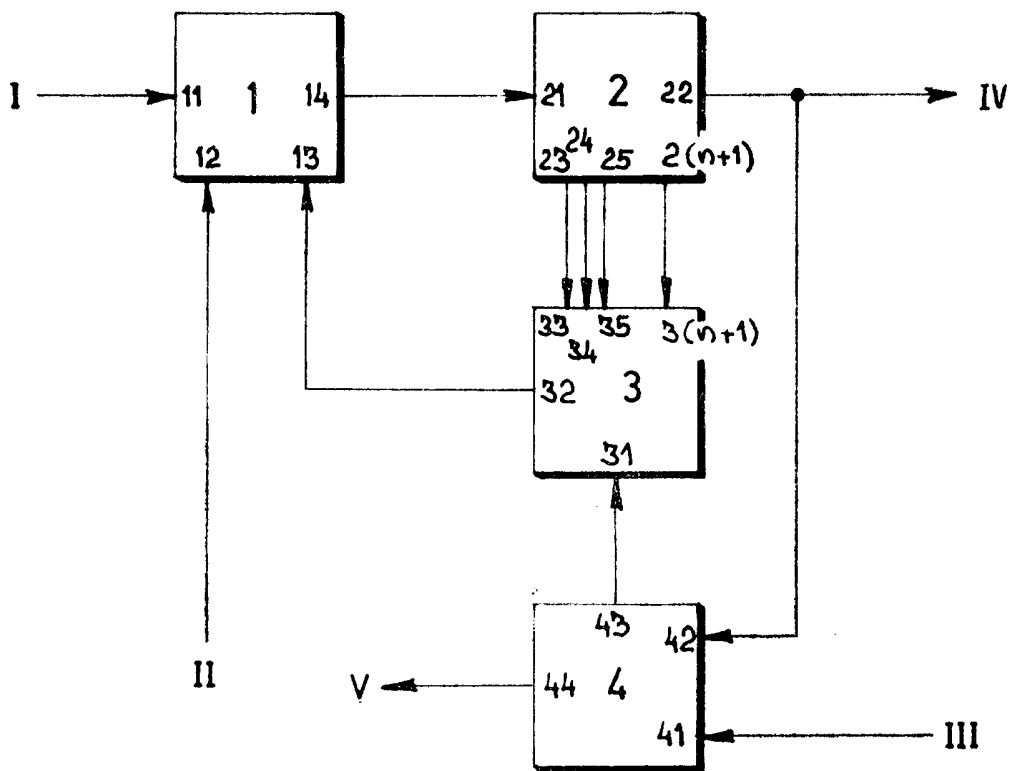
PŘEDMĚT VYNÁLEZU

Zapojení programovatelného předděliče kmitočtu se třemi přepínatelnými dělicími poměry, složené z programovatelného předděliče kmitočtu, z pevného děliče kmitočtu, koincidenčního obvodu a pomocného klopného obvodu, vyznačené tím, že první výstup (22) pevného děliče kmitočtu $R/1$ (2) je připojen na druhý vstup (42) pomocného

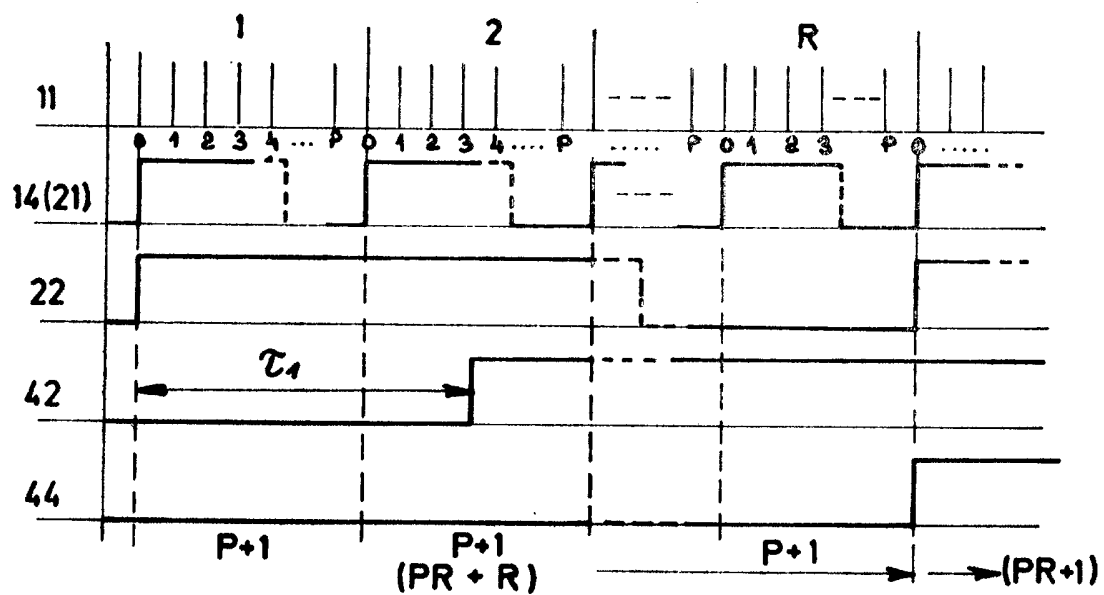
klopného obvodu (4), jehož první výstup (43) je připojen na první vstup (31) koincidenčního obvodu (3), přičemž první vstup (41) pomocného klopného obvodu (4) je spojen s ovládacím vstupem (III) a druhý výstup (44) pomocného klopného obvodu (4) je spojen s ovládacím výstupem (V).



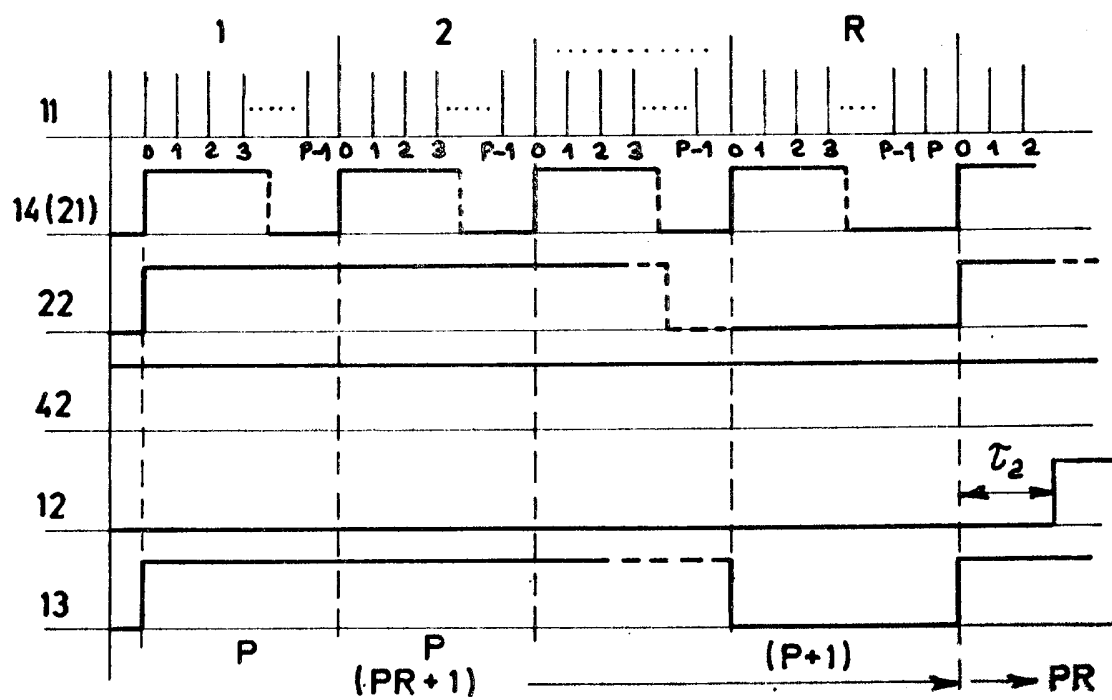
Obr. 1



Obr. 2



Obr. 3



Obr. 4