(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年7月4日(04.07.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/141889 A1

(51) 国際特許分類:
G02B 27/02 (2006.01) *H10K 59/12* (2023.01)
H04N 5/64 (2006.01) *H10K 59/95* (2023.01)
H04N 13/344 (2018.01)

(21) 国際出願番号： PCT/IB2023/063068

(22) 国際出願日： 2023年12月21日(21.12.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-211876 2022年12月28日(28.12.2022) JP

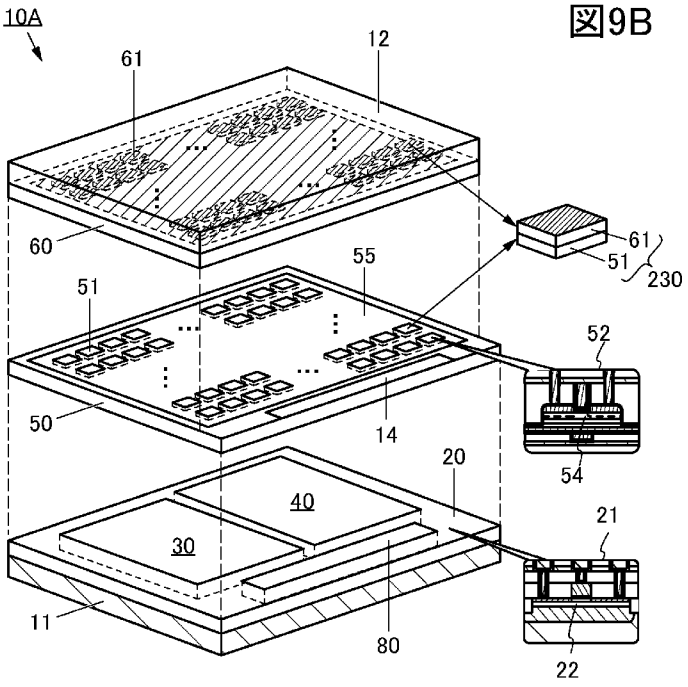
(71) 出願人: 株式会社半導体エネルギー研究所 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷398 Kanagawa (JP).

(72) 発明者: 山崎 舜平 (YAMAZAKI, Shunpei); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 松嵜隆徳 (MATSUZAKI, Takanori); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 及川欣聡 (OIKAWA, Yoshiaki); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 吉住健輔 (YOSHIZUMI, Kensuke); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 高瀬奈津子 (TAKASE,

(54) **Title:** ELECTRONIC APPARATUS

(54) 発明の名称： 電子機器

図9B



(57) **Abstract:** The purpose of the present invention is to provide an electronic apparatus that has an appropriate screen size and that has achieved low power consumption. An electronic apparatus according to the present invention comprises a lens and a display device (10A). The display device (10A) has a display unit and a transistor (52). The display unit has a light-emitting device (61). The transistor (52) is positioned below the light-emitting device (61). The size of the display unit is 1.0-2.5 inches diagonally. The transistor (52) has an oxide semiconductor in a channel forming region. Driving of

WO 2024/141889 A1

[続葉有]

Natsuko); 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP). 宮口厚**(MIYAGUCHI, Atsushi)**; 〒2430036 神奈川県厚木市長谷398株式会社半導体エネルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

— 白黒。出願原本にはカラー又はグレースケールの情報が含まれており、PATENTSCOPE からのダウンロードが可能。

the light-emitting device (61) is controlled by the transistor (52).

(57) 要約：本発明は、適切な画面サイズを有し、低消費電力化が図られた電子機器を提供することを目的とする。 本発明の電子機器は、レンズと、表示装置（１０Ａ）と、を有する。表示装置（１０Ａ）は、表示部、及びトランジスタ（５２）を有する。表示部は、発光デバイス（６１）を有する。トランジスタ（５２）は、発光デバイス（６１）の下方に位置する。表示部の大きさは、対角１．０インチ以上２．５インチ以下である。トランジスタ（５２）は、チャネル形成領域に酸化物半導体を有する。トランジスタ（５２）によって、発光デバイス（６１）の駆動が制御される。

明細書

発明の名称

電子機器

技術分野

［０００１］

本発明の一態様は、半導体装置に関する。本発明の一態様は、表示装置に関する。本発明の一態様は、表示装置を備える電子機器に関する。

［０００２］

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する本発明の一態様の技術分野としては、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、入出力装置、それらの駆動方法、またはそれらの製造方法、を一例として挙げることができる。

背景技術

［０００３］

近年、半導体装置を有する電子機器が普及している。当該電子機器としては、例えば、仮想現実（ＶＲ：Ｖｉｒｔｕａｌ　Ｒｅａｌｉｔｙ）、拡張現実（ＡＲ：Ａｕｇｍｅｎｔｅｄ　Ｒｅａｌｉｔｙ）等のＸＲ（Ｅｘｔｅｎｄｅｄ　ＲｅａｌｉｔｙまたはＣｒｏｓｓ　Ｒｅａｌｉｔｙ）用途に適したＨＭＤ（Ｈｅａｄ　Ｍｏｕｎｔｅｄ　Ｄｉｓｐｌａｙ）型が挙げられる。ＨＭＤは、ユーザーの頭部の動き、ユーザーの視線あるいは操作に応じてユーザーの周囲３６０度に亘って映像を表示することが可能なため、ユーザーは高い没入感及び臨場感を得ることができる。

［０００４］

また、ＨＭＤは、表示装置に表示される画像が光学部材などによって拡大された画像をユーザーが視認する構成となる。この場合、光学部材を備えることによる筐体の大型化の可能性、またはユーザーが画素を視認しやすく粒状感を強く感じてしまう可能性があることから、表示装置には高精細化および小型化が求められる。例えば、高速駆動が可能なトランジスタを用いることにより、微細な画素を有するＨＭＤが開示されている（特許文献１を参照）。

［０００５］

また、半導体装置を利用した電子機器として、モバイル通信などを行うウェアラブル型デバイスがある。例えば、腕装着型の電子機器では、ディスプレイの他、各種センサおよび各種センサを制御するためのＣＰＵ、およびデータを記憶するためのメモリ等を有する構成があり得る（特許文献２を参照）。

［先行技術文献］

［特許文献］

［０００６］

［特許文献１］特開２０００－２８５６号公報

［特許文献２］国際公開第２０１６／０３６４７２号

発明の概要

発明が解決しようとする課題

［０００７］

ＶＲ用途のデバイス、ＡＲ用途のデバイス、ウェアラブルデバイス等の電子機器に用いることができる半導体装置、特に当該半導体装置を用いた表示パネルは、製造コストを抑制しながらも、可

能な限り大きい画面とすることが求められる。

［０００８］

また、表示品位を高めるため、高輝度、且つ高精細の表示パネルが求められる。一方で、高輝度、且つ高精細の表示パネルは、画素密度が高くなると、隣接画素間で混色の問題が生じる恐れがある。また、高精細の表示パネルは、膨大な画像データのやり取りを行う必要性があること、または描画処理に必要な演算処理を行う必要があるために消費電力が増大してしまうといった問題がある。

［０００９］

上記の課題に鑑み、本発明の一態様は、新規な半導体装置、表示装置、または電子機器を提供することを課題の一とする。または、本発明の一態様は、画面サイズの最適化が図られた半導体装置、表示装置、または電子機器を提供することを課題の一とする。または、本発明の一態様は、高精細化を図りつつ、画素間の色の混色が低減された半導体装置、表示装置、または電子機器を提供することを課題の一とする。または、本発明の一態様は、低消費電力化が図られた半導体装置、表示装置、または電子機器を提供することを課題の一とする。または、本発明の一態様は、軽量化が図られた半導体装置、表示装置、または電子機器を提供することを課題の一とする。または、本発明の一態様は、描画処理能力に優れた半導体装置、表示装置、または電子機器を提供することを課題の一とする。

［００１０］

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

課題を解決するための手段

［００１１］

本発明の一態様は、レンズと、表示装置と、を有する電子機器である。レンズは、表示装置からの光が透過する位置に設けられる。表示装置は、表示部、及びトランジスタを有する。表示部は、発光デバイスを有する。トランジスタは、発光デバイスの下方に位置する。表示部の大きさは、対角１．０インチ以上２．５インチ以下である。トランジスタは、チャネル形成領域に酸化物半導体を有する。トランジスタによって、発光デバイスの駆動が制御される。

［００１２］

また、本発明の他の一態様は、レンズと、表示装置と、を有する電子機器である。レンズは、表示装置からの光が透過する位置に設けられる。表示装置は、表示部、及びトランジスタを有する。表示部は、発光デバイスを有する。トランジスタは、発光デバイスの下方に位置する。表示部の大きさは、対角１．０インチ以上２．５インチ以下である。トランジスタは、チャネル形成領域に酸化物半導体を有する。発光デバイスは、有機ＥＬ素子であり、トランジスタによって、有機ＥＬ素子の駆動が制御される。

［００１３］

また、本発明の他の一態様は、レンズと、表示装置と、を有する電子機器である。レンズは、表示装置からの光が透過する位置に設けられる。表示装置は、表示部と、第１のトランジスタと、第２のトランジスタと、を有する。表示部は、発光デバイスを有する。第１のトランジスタは、発光デバイスの下方に位置する。第２のトランジスタは、第１のトランジスタの下方に位置する。表示部の大きさは、対角１．０インチ以上２．５インチ以下であり、発光デバイスは、有機ＥＬ素子で

あり、第１のトランジスタは、画素回路の一部を構成する。第２のトランジスタは、駆動回路または機能回路の一部を構成する。

［００１４］

また、上記において、第１のトランジスタ、及び第２のトランジスタは、それぞれ酸化物半導体を有することが好ましい。または、上記において、第１のトランジスタは酸化物半導体を有し、第２のトランジスタはシリコンを有することが好ましい。

発明の効果

［００１５］

本発明の一態様により、新規な半導体装置を提供することができる。または、本発明の一態様により、画面サイズの最適化が図られた半導体装置を提供することができる。または、本発明の一態様により、高精細化を図りつつ、画素間の色の混色が低減された半導体装置を提供することができる。または、本発明の一態様により、低消費電力化が図られた半導体装置を提供することができる。または、本発明の一態様により、軽量化が図られた半導体装置を提供することができる。または、本発明の一態様により、描画処理能力に優れた半導体装置を提供することができる。

［００１６］

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から抽出することが可能である。

図面の簡単な説明

［００１７］

図１Ａ乃至図１Ｆは、表示部のサイズと露光領域について説明する図である。

図２Ａ及び図２Ｂは、Ｓｉウェハからのチップの取り数の一例を説明する図である。

図３Ａ及び図３Ｂは、Ｓｉウェハからのチップの取り数の一例を説明する図である。

図４Ａ及び図４Ｂは、Ｓｉウェハからのチップの取り数の一例を説明する図である。

図５Ａ及び図５Ｂは、半導体装置の構成例を説明する図である。

図６Ａ及び図６Ｂは、電子機器の構成例を説明する図である。

図７Ａ及び図７Ｂは、電子機器の構成例を説明する図である。

図８Ａ乃至図８Ｄは、電子機器の構成例を説明する図である。

図９Ａ及び図９Ｂは、表示装置の構成例を説明する図である。

図１０は、表示装置の構成例を説明する図である。

図１１Ａ乃至図１１Ｃは、表示モジュールの斜視図である。

図１２は、電子機器の動作例を説明する図である。

図１３Ａ及び図１３Ｂは、電子機器の構成例を説明する模式図である。

図１４Ａ及び図１４Ｂは、電子機器の構成例を説明する模式図である。

図１５Ａ及び図１５Ｂは、電子機器の構成例を説明する模式図である。

図１６Ａ及び図１６Ｂは、表示装置の構成例を説明する図である。

図１７Ａ乃至図１７Ｄは、画素回路の構成例を説明する図である。

図１８Ａ乃至図１８Ｄは、画素回路の構成例を説明する図である。

図１９は、表示装置の駆動方法を説明するタイミングチャートである。

図２０Ａは、画素の構成例を説明するブロック図である。図２０Ｂは、画素回路の構成例を説明す

る図である。

図２１Ａ及び図２１Ｂは、表示装置の構成例を説明する図である。

図２２Ａ乃至図２２Ｄは、表示装置の構成例を説明する図である。

図２３Ａ乃至図２３Ｃは、表示装置の構成例を説明する図である。

図２４は、表示装置の構成例を説明するブロック図である。

図２５Ａ乃至図２５Ｃは、表示装置、及び表示システムの構成例を示す図である。

図２６Ａ乃至図２６Ｄは、表示装置、及び表示システムの画像の一例を示す図である。

図２７は、表示システムの動作方法の一例を示す図である。

図２８は、表示装置の構成例を示す断面模式図である。

図２９は、表示装置の構成例を示す断面模式図である。

図３０は、表示装置の構成例を示す断面模式図である。

図３１Ａ乃至図３１Ｃは、半導体装置の構成例を示す模式図である。

図３２Ａ及び図３２Ｂは、半導体装置の構成例を示す断面模式図である。

図３３Ａは、半導体装置の構成例を示す上面模式図である。図３３Ｂ乃至図３３Ｄは、半導体装置の構成例を示す断面模式図である。

図３４Ａ乃至図３４Ｄは、デバイスの作製方法例を示す断面模式図である。

図３５Ａ乃至図３５Ｆは、発光デバイスの構成例を示す断面模式図である。

図３６Ａ乃至図３６Ｃは、発光デバイスの構成例を示す断面模式図である。

発明を実施するための形態

［００１８］

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる形態で実施することが可能であり、趣旨およびその範囲から逸脱することなくその形態および詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

［００１９］

なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、同様の機能を指す場合には、ハッチングパターンを同じくし、特に符号を付さない場合がある。

［００２０］

また、図面において示す各構成の、位置、大きさ、及び、範囲などは、理解の簡単のため、実際の位置、大きさ、及び、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面に開示された位置、大きさ、及び、範囲などに限定されない。

［００２１］

なお、本明細書等において、「第１」、「第２」という序数詞は、便宜上用いるものであり、構成要素の数、または、構成要素の順序（例えば、工程順、または積層順）を限定するものではない。また、本明細書のある箇所において構成要素に付す序数詞と、本明細書の他の箇所、または特許請求の範囲において、当該構成要素に付す序数詞と、が一致しない場合がある。

［００２２］

なお、「膜」という言葉と、「層」という言葉とは、場合によっては、または、状況に応じて、互いに入れ替えることが可能である。例えば、「導電層」という用語を、「導電膜」という用語に

変更することが可能である。または、例えば、「絶縁膜」という用語を、「絶縁層」という用語に変更することが可能である。

［００２３］

また、トランジスタは半導体素子の一種であり、電流または電圧を増幅する機能、及び、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、ＩＧＦＥＴ（Ｉｎｓｕｌａｔｅｄ Ｇａｔｅ Ｆｉｅｌｄ Ｅｆｆｅｃｔ Ｔｒａｎｓｉｓｔｏｒ）及び薄膜トランジスタ（ＴＦＴ：Ｔｈｉｎ Ｆｉｌｍ Ｔｒａｎｓｉｓｔｏｒ）を含む。

［００２４］

また、「ソース」と「ドレイン」の機能は、異なる極性のトランジスタを採用する場合、または回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」と「ドレイン」の用語は、入れ替えて用いることができるものとする。

［００２５］

本明細書等において、「電気的に接続」には、「何らかの電気的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電気的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電気的作用を有するもの」には、電極または配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、コイル、容量素子、その他の各種機能を有する素子などが含まれる。

［００２６］

本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのソースードレイン間のリーク電流をいう。オフ状態とは、特に断りがない場合、ｎチャネル型トランジスタでは、ゲートとソースの間の電圧V_{gs}がしきい値電圧V_{th}よりも低い（ｐチャネル型トランジスタでは、V_{th}よりも高い）状態をいう。

［００２７］

本明細書等において、ノーマリーオン特性とは、ゲートに電圧を印加しなくてもチャネルが存在し、トランジスタに電流が流れてしまう状態のことをいう。また、ノーマリーオフ特性とは、ゲートに電位を印加しない、またはゲートに接地電位を与えたときに、トランジスタに電流が流れない状態のことをいう。

［００２８］

本明細書等において、ある構成要素の上面形状とは、平面視（上面視ともいう）における当該構成要素の輪郭形状のことをいう。また平面視とは、当該構成要素の被形成面、または当該構成要素が形成される支持体（例えば基板）の表面の法線方向から見ることをいう。

［００２９］

本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置すること、または上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という場合がある。また、上面形状が一致または概略一致している場合、端部が揃っている、もしくは概略揃っている、または側端部が一致している、もしくは概略一致している、ということもできる。

［００３０］

なお、本明細書等において、テーパー形状とは、構造の側面の少なくとも一部が、基板面または被形成面に対して傾斜して設けられている形状のことを指す。例えば、傾斜した側面と基板面または被形成面とがなす角（テーパー角ともいう）が０度より大きく９０度未満である領域を有すると好ましい。なお、構造の側面、基板面、及び被形成面は、必ずしも完全に平坦である必要はなく、微細な曲率を有する略平面状、または微細な凹凸を有する略平面状であってもよい。

［００３１］

なお、本明細書等において、酸化窒化物とは、その組成として窒素よりも酸素の含有量が多い材料を指す。窒化酸化物とは、その組成として酸素よりも窒素の含有量が多い材料を指す。

［００３２］

水素、酸素、窒素などの元素の含有量の分析には、例えば、二次イオン質量分析法（ＳＩＭＳ：Ｓｅｃｏｎｄａｒｙ　Ｉｏｎ　Ｍａｓｓ　Ｓｐｅｃｔｒｏｍｅｔｒｙ）、またはＸ線光電子分光法（ＸＰＳ：Ｘ－ｒａｙ　Ｐｈｏｔｏｅｌｅｃｔｒｏｎ　Ｓｐｅｃｔｒｏｓｃｏｐｙ）を用いることができる。目的の元素の含有率が高い（例えば、０．５ａｔｏｍｉｃ％以上、または１ａｔｏｍｉｃ％以上）場合は、ＸＰＳが適している。一方、目的の元素の含有率が低い（例えば０．５ａｔｏｍｉｃ％以下、または１ａｔｏｍｉｃ％以下）場合には、ＳＩＭＳが適している。元素の含有量を比較する際には、ＳＩＭＳとＸＰＳの両方の分析手法を用いた複合解析を行うことがより好ましい。

［００３３］

本明細書等において、メタルマスク、またはＦＭＭ（ファインメタルマスク、高精細なメタルマスク）を用いて作製されるデバイスをMM（メタルマスク）構造のデバイスと呼称する場合がある。また、本明細書等において、メタルマスク、またはＦＭＭを用いずに作製されるデバイスをMML（メタルマスクレス）構造のデバイスと呼称する場合がある。

［００３４］

本明細書等では、発光波長が異なる発光デバイス（発光素子ともいう）で発光層を作り分ける構造をＳＢＳ（Ｓｉｄｅ　Ｂｙ　Ｓｉｄｅ）構造と呼ぶ場合がある。ＳＢＳ構造は、発光デバイスごとに材料及び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信頼性の向上を図ることが容易となる。

［００３５］

本明細書等において、正孔または電子を、「キャリア」といって示す場合がある。具体的には、正孔注入層または電子注入層を「キャリア注入層」といい、正孔輸送層または電子輸送層を「キャリア輸送層」といい、正孔ブロック層または電子ブロック層を「キャリアブロック層」という場合がある。なお、上述のキャリア注入層、キャリア輸送層、及びキャリアブロック層は、明確に区別できない場合がある。また、１つの層が、キャリア注入層、キャリア輸送層、及びキャリアブロック層のうち２つまたは３つの機能を兼ねる場合がある。

［００３６］

本明細書等において、発光デバイスは、一対の電極間にＥＬ層を有する。ＥＬ層は、少なくとも発光層を有する。ここで、ＥＬ層が有する層（機能層ともいう）としては、発光層、キャリア注入層（正孔注入層及び電子注入層）、キャリア輸送層（正孔輸送層及び電子輸送層）、及び、キャリアブロック層（正孔ブロック層及び電子ブロック層）などが挙げられる。本明細書等において、受光デバイス（受光素子ともいう）は、一対の電極間に少なくとも光電変換層として機能する活性層を有する。本明細書等では、一対の電極の一方を画素電極と記し、他方を共通電極と記すことがあ

る。

［００３７］

本明細書等において、犠牲層（マスク層と呼称してもよい）とは、少なくとも発光層（より具体的には、ＥＬ層を構成する層のうち、島状に加工される層）の上方に位置し、製造工程中において、当該発光層を保護する機能を有する。

［００３８］

本明細書等において、段切れとは、層、膜、または電極が、被形成面の形状（例えば段差など）に起因して分断されてしまう現象を示す。

［００３９］

（実施の形態１）

本実施の形態では、本発明の一態様の半導体装置について、説明を行う。

［００４０］

本発明の一態様の半導体装置は、電子機器の表示パネルに適用することができる。そのため本発明の一態様の半導体装置は、表示装置とも呼ぶことができる。特に本発明の一態様の半導体装置は、ＡＲ用途の機器の表示パネル、ＶＲ用途の機器の表示パネル、またはウェアラブル用の機器（代表的には腕時計型の機器）の表示パネルに好適に用いることができる。なお、本発明の一態様の半導体装置は、表示部を有し、当該表示部の画素密度（精細度）は、１０００ｐｐｉ以上１００００ｐｐｉ以下とすることができる。また、画素密度は、例えば、２０００ｐｐｉ以上６０００ｐｐｉ以下、または３０００ｐｐｉ以上５０００ｐｐｉ以下とすることができる。

［００４１］

なお、表示部の画面比率（アスペクト比）については、特に限定はない。表示部は、例えば、１：１（正方形）、４：３、１６：９、１６：１０など様々な画面比率に対応することができる。なお、表示部の外形は特に限定はなく、正方形、長方形、円形など様々な構成とすることができる。

［００４２］

ここで、図１Ａ乃至図１Ｆを用いて、半導体装置のサイズと、露光装置の露光領域と、の関係について説明する。なお、以下の説明においては、半導体装置１００と、露光装置の露光領域１１０とを用いて説明を行う。また、図１において、半導体装置１００を、チップと言い換えて説明する場合がある。または、半導体装置１００を、表示パネルの表示部として説明する場合がある。

［００４３］

＜半導体装置のサイズと露光領域について＞

図１Ａ乃至図１Ｃに示すように、露光装置の露光領域１１０の最大値が「２６ｍｍ×３３ｍｍ」の場合、１回の露光を行うことで作製できる、半導体装置１００の最大のサイズは、アスペクト比が１：１の場合、「２６ｍｍ×２６ｍｍ」となり、アスペクト比が４：３の場合、「３３ｍｍ×２４．７５ｍｍ」となり、アスペクト比が１６：９の場合、「３３ｍｍ×１８．５６２５ｍｍ」となる。

［００４４］

なお、露光装置の露光領域１１０の最大値としては、「２６ｍｍ×３３ｍｍ」が現在の主流となっているため、以下の説明では、「２６ｍｍ×３３ｍｍ」を基準に考える。露光領域１１０の最大値が「２６ｍｍ×３３ｍｍ」の場合、１回の露光（１ｓｈｏｔ）で可能な半導体装置１００のサイズとしては、「２６ｍｍ×３３ｍｍ」となる。

［００４５］

図１Ａ乃至図１Ｃに示すように、半導体装置１００のサイズは、露光装置の露光領域１１０を基準に考えることで、最適な製造コストで半導体装置を作製することができる。例えば、露光装置としては、ステッパー、およびスキャナーなどが挙げられる。また、露光装置に用いることのできる光源の波長としては、１３ｎｍ（ＥＵＶ（Ｅｘｔｒｅｍｅ　Ｕｌｔｒａ　Ｖｉｏｌｅｔ））、１５７ｎｍ（$Ｆ_2$）、１９３ｎｍ（ＡｒＦ）、２４８ｎｍ（ＫｒＦ）、３０８ｎｍ（ＸｅＣｌ）、３６５ｎｍ（ｉ線）、および４３６ｎｍ（ｇ線）などが挙げられる。光源の波長を短波長とすることで、精細度が高い、または微細化された半導体装置とすることができる。

［００４６］

なお、本発明の一態様の半導体装置を、ＸＲ（ＡＲ、ＶＲなど）用の表示パネルに用いる場合、当該表示パネルの表示部のサイズは、人間の眼球の大きさ（約２３～２４ｍｍ）以上とすることで、目の全体、または視界全体を覆うことができるため好適である。例えば、表示部を、対角サイズ１．０インチ以上２．５インチ以下、好ましくは１．４インチ以上２．５インチ以下、さらに好ましくは１．５インチ以上２．５インチ以下とすることで、使用者の視界全体を表示部で覆うように、半導体装置を配置できる。したがって、本発明の一態様の半導体装置を、表示装置、または表示システムに用いることで、没入感、臨場感、および奥行き感の中から選ばれる一または複数をより高く感じることができる。

［００４７］

また、上記の数値については、表示部の最大のサイズとなるため、実際の半導体装置の外形のサイズは、表示部以上の大きさとなる場合がある。また、半導体装置の外形のアスペクト比と、表示部のアスペクト比とは、同じであっても異なっていてもよい。

［００４８］

なお、表示領域のサイズは、上記のサイズに限定されない。例えば、本発明の一態様の半導体装置を装着型（例えば腕時計型）のデバイス、またはスマートフォン、テレビなどの電子機器に用いる場合においては、２．５インチを超える大きさ、例えば、３インチ以上１００インチ以下の大きさとすることができる。

［００４９］

次に、図１Ａ乃至図１Ｃに示す半導体装置１００の変形例を、図１Ｄ乃至図１Ｆに示す。

［００５０］

図１Ｄ乃至図１Ｆは、半導体装置１００の角部にフィレットを付けた形状（角の部分を丸める加工が行われた形状）である。また、図示していないが、半導体装置１００における角部が面取りされた形状（角部が除去された形状）であってもよい。半導体装置１００の角部の形状をフィレットまたは面取りを付けた形状とすることでデザイン性に優れた表示部とすることができる。また、半導体装置１００をＡＲ用途のデバイス、またはＶＲ用途のデバイスに適用する場合、半導体装置１００の近傍には、画面の拡大または縮小のため、レンズが設けられる場合がある。レンズは、半導体装置１００からの光が透過する位置に設けられる。一般的に用いられるレンズは円形の構成が多いため、半導体装置１００の角部を効率よく使用しにくい構成である。そのため、半導体装置１００の表示部を、角部が丸まった形状、または角部が面取りされた形状としても、使用者が視認する画像の表示品位は損なわれにくい。

［００５１］

なお、図１Ｄ乃至図１Ｆにおいて、半導体装置１００と、露光領域１１０と、が重なっていない領域として、領域１１２を示している。領域１１２には、例えば、露光時に用いる、合わせマーカ等が設けられる。合わせマーカ等を領域１１２に設けることで、半導体装置の製造歩留まりを高めることができ、シリコンウェハ（以下、Ｓｉウェハとも記す）からのチップの取り数を多くすることが可能となる。すなわち、製造コストが低減された半導体装置を提供することが可能となる。なお、領域１１２としては、合わせマーカ以外に、測長マーカ、蒸着マーカなど、製造プロセスで必要な各種マーカを配置してもよい。

［００５２］

＜チップの取り数について＞

次に、Ｓｉウェハからのチップの取り数の一例について説明を行う。なお、図２Ａ、図３Ａ、及び図４Ａに直径Φ８ｉｎｃｈのＳｉウェハを想定した際の１枚のＳｉウェハからのチップの取り数を、図２Ｂ、図３Ｂ、及び図４ＢにΦ１２ｉｎｃｈのＳｉウェハを想定した際の１枚のＳｉウェハからのチップの取り数を、それぞれ示す。

［００５３］

なお、図２Ａ乃至図４Ｂにおいては、露光装置の露光領域１２０と、露光領域１２０の内側に設けられる半導体装置である半導体装置１００と、半導体装置１００と露光領域１２０との間に設けられる領域である封止領域１２２と、露光領域１２０の一辺に設けられる領域である端子領域１２６と、Ｓｉウェハからのチップを取り出した際に使用しない領域であるチップ外領域１２４を用いて、それぞれ説明する。なお、本実施の形態においては、半導体装置１００が表示部に相当し、露光領域１２０がチップの外形に相当する。また、封止領域１２２には、マーカ領域などを設けてもよい。

［００５４］

また、図２Ａ乃至図４Ｂにおいては、端子領域１２６として、外部機器と接続可能な端子領域を設ける構成について例示したがこれに限定されない。例えば、端子領域１２６を設けずに、チップ裏面から貫通電極等を用いて、外部機器と接続可能な構成としてもよい。当該構成とすることで、表示領域を広くすることができる。一方で、図２Ａ乃至図４Ｂに示すように、端子領域１２６を設ける構成とすることで、外部機器と接続可能な端子を新たに形成する必要がないため、製造コストを低減できるといった効果を奏する。

［００５５］

図２Ａ、及び図２Ｂは、それぞれ、３３ｍｍ×２６ｍｍの露光領域１２０の内側に、幅１ｍｍの封止領域１２２を設ける例である。なお、ここで、封止領域１２２とは、半導体装置１００の端部から基板の分断位置または端子の位置までの領域を示すものであり、封止材を塗布する領域とは限らない。このとき、半導体装置１００の対角サイズは約１．５ｉｎｃｈとなり、そのアスペクト比は４：３となる（以降、１．５ｉｎｃｈ（４：３）として記す）。

［００５６］

また、図２Ａに示すように、Φ８ｉｎｃｈのＳｉウェハからは、１．５ｉｎｃｈ（４：３）のチップを、２７個取り出すことが可能となり、図２Ｂに示すように、Φ１２ｉｎｃｈのＳｉウェハからは、１．５ｉｎｃｈ（４：３）のチップを、６４個取り出すことが可能となる。このとき、Φ８ｉｎｃｈのＳｉウェハの面積を１００％とした際に、図２Ａに示すチップ外領域１２４は２６％となる。また、Φ１２ｉｎｃｈのＳｉウェハを１００％とした際に、図２Ｂに示すチップ外領域１２

４は２２％となる。

［００５７］

なお、図２Ａ、及び図２Ｂに示すように、Φ８ｉｎｃｈのＳｉウェハを用いるよりも、Φ１２ｉｎｃｈのＳｉウェハを用いる方が、チップの取り数を増やすこと及びチップ外領域１２４が占める割合を減らすことが可能となり、Φ８ｉｎｃｈのＳｉウェハに比べて、Φ１２ｉｎｃｈのＳｉウェハは、２．３７倍のチップの取り数とすることができる。

［００５８］

図３Ａ、及び図３Ｂは、それぞれ、３３ｍｍ×２１ｍｍの露光領域１２０の内側に、幅１ｍｍの封止領域１２２を設ける例である。なお、ここで、封止領域１２２の構成については、図２Ａ、及び図２Ｂに示す構成と同様である。このとき、半導体装置１００の対角サイズは約１．３ｉｎｃｈとなり、そのアスペクト比は１６：９となる（以降、１．３ｉｎｃｈ（１６：９）として記す）。

［００５９］

また、図３Ａに示すように、Φ８ｉｎｃｈのＳｉウェハからは、１．３ｉｎｃｈ（１６：９）のチップを、３３個取り出すことが可能となり、図３Ｂに示すように、Φ１２ｉｎｃｈのＳｉウェハからは、１．３ｉｎｃｈ（１６：９）のチップを、８２個取り出すことが可能となる。このとき、Φ８ｉｎｃｈのＳｉウェハの面積を１００％とした際に、図３Ａに示すチップ外領域１２４は２７％となる。また、Φ１２ｉｎｃｈのＳｉウェハを１００％とした際に、図３Ｂに示すチップ外領域１２４は２０％となる。

［００６０］

なお、図３Ａ、及び図３Ｂに示すように、Φ８ｉｎｃｈのＳｉウェハを用いるよりも、Φ１２ｉｎｃｈのＳｉウェハを用いる方が、チップの取り数を増やすこと及びチップ外領域１２４が占める割合を減らすことが可能となり、Φ８ｉｎｃｈのＳｉウェハに比べて、Φ１２ｉｎｃｈのＳｉウェハは、２．４８倍のチップの取り数とすることができる。

［００６１］

図４Ａ、及び図４Ｂは、それぞれ、２３ｍｍ×２５ｍｍの露光領域１２０の内側に、幅１ｍｍの封止領域１２２を設ける例である。なお、ここで、封止領域１２２の構成については、図２Ａ、及び図２Ｂに示す構成と同様である。このとき、半導体装置１００の対角サイズは約１．２ｉｎｃｈとなり、そのアスペクト比は１：１となる（以降、１．２ｉｎｃｈ（１：１）として記す）。

［００６２］

また、図４Ａに示すように、Φ８ｉｎｃｈのＳｉウェハからは、１．２ｉｎｃｈ（１：１）のチップを、４４個取り出すことが可能となり、図４Ｂに示すように、Φ１２ｉｎｃｈのＳｉウェハからは、１．２ｉｎｃｈ（１：１）のチップを、１０４個取り出すことが可能となる。このとき、Φ８ｉｎｃｈのＳｉウェハの面積を１００％とした際に、図４Ａに示すチップ外領域１２４は１９％となる。また、Φ１２ｉｎｃｈのＳｉウェハを１００％とした際に、図４Ｂに示すチップ外領域１２４は１５％となる。

［００６３］

なお、図４Ａ、及び図４Ｂに示すように、Φ８ｉｎｃｈのＳｉウェハを用いるよりも、Φ１２ｉｎｃｈのＳｉウェハを用いる方が、チップの取り数を増やすこと及びチップ外領域１２４が占める割合を減らすことが可能となり、Φ８ｉｎｃｈのＳｉウェハに比べて、Φ１２ｉｎｃｈのＳｉウェハは、２．３６倍のチップの取り数とすることができる。

［００６４］

ここで、Φ８ｉｎｃｈのＳｉウェハ、及びΦ１２ｉｎｃｈのＳｉウェハからのチップの取り数を表１に示す。表１は、図２Ａ乃至図４Ｂに示す構成をまとめた表である。

［００６５］

［表１］

	4:3 （15インチ）	16:9 （13インチ）	1:1 （12インチ）
Φ8inchウェハからの取り数	27個	33個	44個
Φ12inchウェハからの取り数	64個	82個	104個

［００６６］

表１に示すように、チップサイズを小さくすることで、Ｓｉウェハからのチップの取り数を増やすことができる。一方で、表示装置の画面サイズを大きくしたい場合においては、４：３、すなわち１．５インチの構成とすることが好ましい。

［００６７］

＜半導体装置の構成例＞

次に、図５Ａ、及び図５Ｂを用いて、本発明の一態様の半導体装置の構成例について説明を行う。図５Ａ、及び図５Ｂは、本発明の一態様の半導体装置を説明する斜視図である。

［００６８］

半導体装置１３０は、基板１３２、基板１３４を有する。半導体装置１３０は、基板１３２と基板１３４との間に設けられる表示部１３６を有する。表示部１３６は、複数の画素１３８を有する。画素１３８は、画素回路１５６および発光デバイス１６０を有する。表示部１３６は、半導体装置１３０における画像を表示する領域である。

［００６９］

また、画素１３８を１９２０×１０８０画素のマトリクス状に配置すると、いわゆるフルハイビジョン（「２Ｋ解像度」、「２Ｋ１Ｋ」、または「２Ｋ」などとも言われる。）の解像度で表示可能な表示部１３６を実現できる。また、例えば、画素１３８を３８４０×２１６０画素のマトリクス状に配置すると、いわゆるウルトラハイビジョン（「４Ｋ解像度」、「４Ｋ２Ｋ」、または「４Ｋ」などとも言われる。）の解像度で表示可能な表示部１３６を実現できる。また、例えば、画素１３８を７６８０×４３２０画素のマトリクス状に配置すると、いわゆるスーパーハイビジョン（「８Ｋ解像度」、「８Ｋ４Ｋ」、または「８Ｋ」などとも言われる。）の解像度で表示可能な表示部１３６を実現できる。画素１３８を増やすことで、１６Ｋさらには３２Ｋの解像度で表示可能な表示部１３６を実現することも可能である。

［００７０］

表示部１３６の画面比率（アスペクト比）については、特に限定はない。表示部１３６は、例えば、１：１（正方形）、４：３、１６：９、１６：１０など様々な画面比率に対応することができる。

［００７１］

半導体装置１３０は、端子部１４０を介して外部より各種信号および電源電位が入力され、表示

部１３６に設けられた表示素子を用いて画像表示を行うことができる。表示素子としては様々な素子を用いることができる。代表的には、有機ＥＬ素子およびＬＥＤ素子などの光を射出する機能を有する発光デバイスを用いることができる。なお、発光デバイスの代わりに、液晶素子、またはＭＥＭＳ（Ｍｉｃｒｏ　Ｅｌｅｃｔｒｏ　Ｍｅｃｈａｎｉｃａｌ　Ｓｙｓｔｅｍｓ）素子などを適用してもよい。

［００７２］

基板１３２と基板１３４との間には、複数の層が設けられ、各層には回路動作を行うためのトランジスタ、または光を射出する発光デバイスが設けられる。複数の層においては、発光デバイスの動作を制御する機能を有する画素回路、画素回路を制御する機能を有する駆動回路、駆動回路を制御する機能を有する機能回路等が設けられる。なお、図５Ａにおいては、基板１３２と、基板１３４との間に、層１４２、層１４４、及び層１４６が設けられる構成を例示している。

［００７３］

ここで、図５Ｂに、基板１３２と基板１３４との間に設けられる各層の構成を模式的に示した斜視図を示す。

［００７４］

基板１３２上には、層１４２が設けられる。層１４２は、駆動回路１５０、機能回路１５２、および入出力回路１５４を有する。層１４２は、チャネル形成領域にシリコンを有するトランジスタ（「Ｓｉトランジスタ」または「ＳｉＦＥＴ」ともいう）、あるいはチャネル形成領域に酸化物半導体を有するトランジスタ（「ＯＳトランジスタ」または「ＯＳＦＥＴ」ともいう）を用いることができる。層１４２にＳｉトランジスタを用いることで、駆動能力が高められた半導体装置を実現することができる。一方で、層１４２にＯＳトランジスタを用いることで、消費電力が低減された半導体装置を実現することができる。また、ＯＳトランジスタは、オフ電流が非常に低いという特性を有する。よって、特に画素回路に設けられるトランジスタとしてＯＳトランジスタを用いると、画素回路に書き込まれたアナログデータを長期間保持することができる。

［００７５］

なお、本実施の形態においては、基板１３２の一例として、シリコン基板を用いる構成について説明する。シリコン基板は、ガラス基板と比較して熱伝導性が高いため好ましい。駆動回路１５０、機能回路１５２、および入出力回路１５４を同じ層に設けることで、駆動回路１５０、機能回路１５２、および入出力回路１５４を電気的に接続する配線を短くすることができる。よって、機能回路１５２が駆動回路１５０を制御するための制御信号の充放電時間が短くなり、消費電力を低減できる。また、入出力回路１５４が、機能回路１５２および駆動回路１５０に信号を供給するための充放電時間が短くなり、消費電力を低減できる。

［００７６］

また、層１４２に、チャネル形成領域に多結晶シリコンを有するトランジスタ（「Ｐｏｌｙ－Ｓｉトランジスタ）ともいう。）を設けてもよい。多結晶シリコンとして、低温ポリシリコン（ＬＴＰＳ：Ｌｏｗ　Ｔｅｍｐｅｒａｔｕｒｅ　Ｐｏｌｙ　Ｓｉｌｉｃｏｎ）を用いてもよい。なお、チャネル形成領域にＬＴＰＳを有するトランジスタを「ＬＴＰＳトランジスタ」ともいう。

［００７７］

駆動回路１５０として、シフトレジスタ、レベルシフタ、インバータ、ラッチ、アナログスイッチ、および論理回路等の様々な回路を用いることができる。駆動回路１５０は、例えば、ゲートド

ライバ回路、ソースドライバ回路等を有する。この他に、演算回路、メモリ回路、および電源回路等を有していてもよい。ゲートドライバ回路、ソースドライバ回路、およびその他の回路を、表示部１３６に重ねて配置することが可能となるため、これら回路と、表示部１３６とを並べて配置する場合と比較して、半導体装置１３０の表示部１３６の外周に存在する非表示領域（額縁ともいう）の幅を極めて狭くすることができ、半導体装置１３０の小型化が実現できる。

［００７８］

機能回路１５２は、例えば、半導体装置１３０における各回路の制御、および各回路を制御するための信号を生成するためのアプリケーションプロセッサの機能を有する。また機能回路１５２は、ＣＰＵ、ＧＰＵなどのアクセラレータなどの画像データを補正するための回路を有していてもよい。また機能回路１５２は、画像データ等を半導体装置１３０の外部から受信するためのインターフェースとしての機能を有するＬＶＤＳ（Ｌｏｗ Ｖｏｌｔａｇｅ Ｄｉｆｆｅｒｅｎｔｉａｌ Ｓｉｇｎａｌｉｎｇ）回路、ＭＩＰＩ（Ｍｏｂｉｌｅ Ｉｎｄｕｓｔｒｙ Ｐｒｏｃｅｓｓｏｒ Ｉｎｔｅｒｆａｃｅ）回路、およびD／Ａ（Ｄｉｇｉｔａｌ ｔｏ Ａｎａｌｏｇ）変換回路等を有していてもよい。また機能回路１５２は、画像データを圧縮・伸長するための回路、および電源回路等を有していてもよい。

［００７９］

層１４２上には、層１４４が設けられる。層１４４は、複数の画素回路１５６を含む画素回路群１５８を有する。層１４４にＯＳトランジスタを設けてもよい。画素回路１５６はＯＳトランジスタを含んで構成してもよい。なお層１４４は、層１４２上に積層して設けることができる。

［００８０］

層１４４にＳｉトランジスタを設けてもよい。例えば、画素回路１５６をチャネル形成領域に単結晶シリコンまたは多結晶シリコンを有するトランジスタを含んで構成してもよい。多結晶シリコンとしては、ＬＴＰＳを用いてもよい。例えば、別の基板に層１４４を形成し、層１４２と貼り合わせることも可能である。

［００８１］

また、例えば、画素回路１５６を異なる半導体材料を用いた複数種類のトランジスタで構成してもよい。画素回路１５６が、異なる半導体材料を用いた複数種類のトランジスタで構成される場合、トランジスタの種類毎に異なる層にトランジスタを設けてもよい。例えば、画素回路１５６が、Ｓｉトランジスタと、ＯＳトランジスタで構成される場合、ＳｉトランジスタとＯＳトランジスタを重ねて設けてもよい。トランジスタを重ねて設けることで、画素回路１５６の占有面積が低減される。よって、半導体装置１３０の精細度を高めることができる。なお、ＬＴＰＳトランジスタとＯＳトランジスタを、組み合わせる構成をＬＴＰＯと呼称する場合がある。

［００８２］

層１４４上には、層１４６が設けられる。層１４６上には、基板１３４が設けられる。基板１３４は、透光性を有する基板あるいは透光性を有する材料でなる層であることが好ましい。層１４６は、複数の発光デバイス１６０が設けられる。なお層１４６は、層１４４上に積層して設ける構成とすることができる。発光デバイス１６０としては、例えば有機エレクトロルミネセンス素子（有機ＥＬ素子ともいう）などを用いることができる。ただし、発光デバイス１６０は、これに限定されず、例えば無機材料からなる無機ＥＬ素子を用いても良い。なお、「有機ＥＬ素子」と「無機ＥＬ素子」をまとめて「ＥＬ素子」と呼ぶ場合がある。発光デバイス１６０は、量子ドットなどの無

機化合物を有していてもよい。例えば、量子ドットを発光層に用いることで、発光材料として機能させることもできる。

［００８３］

図５Ｂに示すように本発明の一態様の半導体装置１３０は、発光デバイス１６０と、画素回路１５６と、駆動回路１５０および機能回路１５２と、を積層した構成とすることができるため、画素の開口率（有効表示面積比）を極めて高くすることができる。例えば画素の開口率は、４０％以上１００％未満、好ましくは５０％以上９５％以下、より好ましくは６０％以上９５％以下とすることができる。また、画素回路１５６を極めて高密度に配置することが可能で、画素の精細度を極めて高くすることができる。例えば、半導体装置１３０の表示部１３６（画素回路１５６および発光デバイス１６０が積層されて設けられる領域）では、１０００ｐｐｉ以上、２０００ｐｐｉ以上、好ましくは３０００ｐｐｉ以上、より好ましくは５０００ｐｐｉ以上、さらに好ましくは６０００ｐｐｉ以上であって、１００００ｐｐｉ以下、２００００ｐｐｉ以下、または３００００ｐｐｉ以下の精細度で、画素を配置することが可能となる。特に、１０００ｐｐｉ以上１００００ｐｐｉ以下が好ましい。

［００８４］

このような半導体装置１３０は、極めて高精細であることから、ヘッドマウントディスプレイなどのＶＲ向け機器、またはメガネ型のＡＲ向け機器に好適に用いることができる。例えば、レンズ等の光学部材を通して半導体装置１３０の表示部を視認する構成の場合であっても、半導体装置１３０は極めて高精細な表示部を有するためにレンズで表示部を拡大しても画素が視認されず、没入感の高い表示を行うことができる。

［００８５］

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

［００８６］

（実施の形態２）

本実施の形態では、本発明の一態様に係る電子機器および表示装置などについて説明する。本発明の一態様は、例えば、ＶＲまたはＡＲ用途の装着型の電子機器に好適に用いることができる。

［００８７］

＜電子機器の構成例＞

図６Ａに、装着型の電子機器の一例としてメガネ型の電子機器２００の斜視図を示す。図６Ａに示す電子機器２００では、一対の表示装置１０（表示装置１０＿Ｌおよび表示装置１０＿Ｒ）、動き検出部２０１、視線検出部２０２、演算部２０３、および通信部２０４を筐体２０５内に備える様子を図示している。

［００８８］

図６Ｂは、図６Ａの電子機器２００のブロック図である。電子機器２００は、図６Ａと同様に表示装置１０＿Ｌ、表示装置１０＿Ｒ、動き検出部２０１、視線検出部２０２、演算部２０３、および通信部２０４を有し、バス配線ＢＷを介して相互に各種信号を送受信する。表示装置１０＿Ｌ、表示装置１０＿Ｒはそれぞれ、複数の画素２３０、駆動回路３０および機能回路４０を有する。１つの画素２３０は、１つの発光素子６１と１つの画素回路５１を含む。よって、表示装置１０＿Ｌ、表示装置１０＿Ｒはそれぞれ、複数の発光素子６１および複数の画素回路５１を含む。

［００８９］

動き検出部２０１は、筐体２０５の動き、すなわち電子機器２００を装着したユーザーの頭部の動きを検出する機能を有する。動き検出部２０１は、例えばＭＥＭＳ技術を用いたモーションセンサを用いることができる。モーションセンサとしては、３軸モーションセンサ、あるいは６軸モーションセンサなど用いることができる。動き検出部２０１で検出される筐体２０５の動きに関する情報は、第１情報、あるいは動き情報などという場合がある。

［００９０］

視線検出部２０２は、ユーザーの視線に関する情報を取得する機能を有する。具体的には、ユーザーの視線を検出する機能を有する。ユーザーの視線は、例えば、瞳孔角膜反射（Ｐｕｐｉｌ Ｃｅｎｔｅｒ Ｃｏｒｎｅａｌ Ｒｅｆｌｅｃｔｉｏｎ）法、または明／暗瞳孔（Ｂｒｉｇｈｔ／Ｄａｒｋ Ｐｕｐｉｌ Ｅｆｆｅｃｔ）法などの視線計測（アイトラッキング）法で取得すればよい。または、レーザまたは超音波などを用いた視線計測方法で取得してもよい。または、ユーザーの視線の検出としては、イメージセンサに代表される、撮像素子を用いて検出してもよい。なお、イメージセンサとしては、ＣＭＯＳ（Ｃｏｍｐｌｅｍｅｎｔａｒｙ Ｍｅｔａｌ Ｏｘｉｄｅ Ｓｅｍｉｃｏｎｄｕｃｔｏｒ）イメージセンサ、ＣＣＤ（Ｃｈａｒｇｅ Ｃｏｕｐｌｅｄ Ｄｅｖｉｃｅ）イメージセンサなどが挙げられる。

［００９１］

演算部２０３は、視線検出部２０２における視線の検出結果を用いて、ユーザーの注視点を算出する機能を有する。すなわち、ユーザーが表示装置１０＿Ｌおよび表示装置１０＿Ｒに表示される画像のどのオブジェクトを注視しているかを知ることがきる。また、ユーザーが画面以外の部位を注視しているか否かを知ることができる。なお、視線検出部２０２が得たユーザーの視線に関する情報（視線の検出結果）を、第２情報、あるいは視線情報などという場合がある。

［００９２］

演算部２０３は、筐体２０５の動きに応じた描画処理（画像データの演算処理）を行う機能を有する。演算部２０３において筐体２０５の動きに応じた描画処理は、第１情報、および通信部２０４を介して外部より入力される画像データを用いて行われる。該画像データとしては、例えば、３６０度全方位の画像データを用いることができる。３６０度全方位の画像データは、例えば全天球カメラ（全方位カメラ、３６０°カメラ）で撮影した画像データであってもよく、あるいはコンピュータグラフィックスなどによって生成される画像データであってもよい。演算部２０３は、第１情報に応じて３６０度全方位の画像データを、表示装置１０＿Ｌおよび表示装置１０＿Ｒに表示可能な画像データに変換する機能を有する。

［００９３］

また演算部２０３は、第２情報を用いて、表示装置１０＿Ｌおよび表示装置１０＿Ｒそれぞれの表示部に設定する複数の領域の大きさおよび形状を決定する機能を有する。具体的には、演算部２０３は、第２情報に応じて表示部上の注視点を算出し、当該注視点を基準にして、表示部に後述する第１領域Ｓ１乃至第３領域Ｓ３等を設定する。

［００９４］

演算部２０３としては、中央演算処理装置（ＣＰＵ：Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）のほか、ＤＳＰ（Ｄｉｇｉｔａｌ Ｓｉｇｎａｌ Ｐｒｏｃｅｓｓｏｒ）、ＧＰＵ（Ｇｒａｐｈｉｃｓ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）などの他のマイクロプロセッサを単独で、ま

たは組み合わせて用いることができる。またこれらマイクロプロセッサをＦＰＧＡ（Ｆｉｅｌｄ Ｐｒｏｇｒａｍｍａｂｌｅ Ｇａｔｅ Ａｒｒａｙ）またはＦＰＡＡ（Ｆｉｅｌｄ Ｐｒｏｇｒａｍｍａｂｌｅ Ａｎａｌｏｇ Ａｒｒａｙ）といったＰＬＤ（Ｐｒｏｇｒａｍｍａｂｌｅ Ｌｏｇｉｃ Ｄｅｖｉｃｅ）によって実現した構成としてもよい。

［００９５］

演算部２０３は、プロセッサにより種々のプログラムからの命令を解釈し実行することで、各種のデータ処理およびプログラム制御を行う。プロセッサにより実行しうるプログラムは、プロセッサが有するメモリ領域に格納されていてもよいし、別途設けられる記憶部に格納されていてもよい。記憶部としては、例えば、フラッシュメモリ、ＭＲＡＭ（Ｍａｇｎｅｔｏｒｅｓｉｓｔｉｖｅ Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）、ＰＲＡＭ（Ｐｈａｓｅ ｃｈａｎｇｅ ＲＡＭ）、ＲｅＲＡＭ（Ｒｅｓｉｓｔｉｖｅ ＲＡＭ）、ＦｅＲＡＭ（Ｆｅｒｒｏｅｌｅｃｔｒｉｃ ＲＡＭ）などの不揮発性の記憶素子が適用された記憶装置、またはＤＲＡＭ（Ｄｙｎａｍｉｃ ＲＡＭ）およびＳＲＡＭ（Ｓｔａｔｉｃ ＲＡＭ）などの揮発性の記憶素子が適用された記憶装置等を用いてもよい。

［００９６］

通信部２０４は、画像データ等の各種データを取得するために無線または有線によって外部機器と通信を行う機能を有する。通信部２０４は、例えば高周波回路（ＲＦ回路）を設け、ＲＦ信号の送受信を行えばよい。高周波回路は、各国法制により定められた周波数帯域の電磁信号と電気信号とを相互に変換し、当該電磁信号を用いて無線で他の通信機器との間で通信を行うための回路である。無線通信を行う場合、通信プロトコルまたは通信技術として、ＬＴＥ（Ｌｏｎｇ Ｔｅｒｍ Ｅｖｏｌｕｔｉｏｎ）、ＧＳＭ（Ｇｌｏｂａｌ Ｓｙｓｔｅｍ ｆｏｒ Ｍｏｂｉｌｅ Ｃｏｍｍｕｎｉｃａｔｉｏｎ：登録商標）、ＥＤＧＥ（Ｅｎｈａｎｃｅｄ Ｄａｔａ Ｒａｔｅｓ ｆｏｒ ＧＳＭ Ｅｖｏｌｕｔｉｏｎ）、ＣＤＭＡ２０００（Ｃｏｄｅ Ｄｉｖｉｓｉｏｎ Ｍｕｌｔｉｐｌｅ Ａｃｃｅｓｓ ２０００）、ＷＣＤＭＡ（Ｗｉｄｅｂａｎｄ Ｃｏｄｅ Ｄｉｖｉｓｉｏｎ Ｍｕｌｔｉｐｌｅ Ａｃｃｅｓｓ：登録商標）などの通信規格、またはＷｉ－Ｆｉ（登録商標）、Ｂｌｕｅｔｏｏｔｈ（登録商標）、ＺｉｇＢｅｅ（登録商標）等のＩＥＥＥにより通信規格化された仕様を用いることができる。また、国際電気通信連合（ＩＴＵ）が定める第３世代移動通信システム（３Ｇ）、第４世代移動通信システム（４Ｇ）、または第５世代移動通信システム（５Ｇ）などを用いることもできる。

［００９７］

また通信部２０４において、ＬＡＮ（Ｌｏｃａｌ Ａｒｅａ Ｎｅｔｗｏｒｋ）接続用端子、デジタル放送の受信用端子、ＡＣアダプタを接続する端子等の外部ポートを有していてもよい。

［００９８］

表示装置１０＿Ｌ、表示装置１０＿Ｒはそれぞれ、複数の発光素子６１、複数の画素回路５１、駆動回路３０、および機能回路４０を有する。画素回路５１は、発光素子６１の発光を制御する機能を有する。駆動回路３０は、画素回路５１を制御する機能を有する。

［００９９］

演算部２０３で決定された表示装置１０の表示部における複数の領域の情報は、領域ごとに解像度を異ならせる駆動などに用いられる。機能回路４０は、注視点に近い領域で、解像度の高い表示を行うよう駆動回路３０の制御を行い、注視点より遠い領域で解像度の低い表示を行うように駆動

回路３０の制御を行う機能を有する。

［０１００］

例えば、画像データの書き換えを１画素おき、または複数画素おきに行うことで、解像度の低い表示を実現できる。画像データの書き換えを行なう画素を減らすことで、表示装置の消費電力を低減できる。

［０１０１］

本発明の一態様のように、機能回路４０とは別に演算部２０３を設けてもよい。演算部２０３を備えることで、筐体２０５の動きに応じた描画処理、および注視点に応じて後述する複数の領域（第１領域Ｓ１乃至第３領域Ｓ３）を決定するといった負荷の大きい演算処理を、演算部２０３に担わせることができる。一方で、駆動回路３０を制御する処理を機能回路４０に担わせることで、回路の小型化および低消費電力化を図ることができる。特に装着型の電子機器では、ユーザーの頭部の動き、視線の動きなどを短期間で検出する必要があるため、高速な演算処理が必要であり、演算のための消費電力が大きくなる。一方、本発明の一態様では、駆動回路３０の制御信号を出力する機能を演算部２０３から分離し、機能回路４０で行なうことができる。そのため、負荷が１つの演算部に集中することなく、演算部の負荷を抑制できる。よって、全体として低消費電力化を図ることができる。

［０１０２］

また、電子機器２００にセンサ２２５を設けてもよい。センサ２２５は、ユーザーの視覚、聴覚、触覚、味覚、および嗅覚、のいずれか一または複数の情報を取得する機能を有すればよい。より具体的には、センサ２２５は、力、変位、位置、速度、加速度、角速度、回転数、距離、光、磁気、温度、音声、時間、電場、電流、電圧、電力、放射線、湿度、傾度、振動、におい、および赤外線、のいずれか一または複数の情報を検知する機能、または測定する機能を有すればよい。電子機器２００は、１または複数のセンサ２２５を備えてもよい。

［０１０３］

センサ２２５を用いて、周囲の温度、湿度、照度、臭気などを計測してもよい。また、センサ２２５を用いて、例えば、指紋、掌紋、虹彩、網膜、脈形状（静脈形状、動脈形状を含む）、または顔などを用いた個人認証のための情報を取得してもよい。また、センサ２２５を用いて、ユーザーの瞬き回数、瞼の挙動、瞳孔の大きさ、体温、脈拍、または血液中の酸素飽和度などを計測し、ユーザーの疲労度および健康状態などを検出してもよい。電子機器２００は、ユーザーの疲労度および健康状態などを検知して、表示装置１０に警告などを表示してもよい。

［０１０４］

また、ユーザーの視線および瞼の動きを検出して、電子機器２００の動作を制御してもよい。ユーザーは、電子機器２００に触れて操作する必要がないため、両手に何も持たない状態（両手がフリーの状態）で、入力操作などを実現できる。

［０１０５］

また図７Ａは、電子機器２００を示す斜視図である。図７Ａにおいて電子機器２００の筐体２０５は、一対の表示装置１０＿Ｌ、表示装置１０＿Ｒおよび演算部２０３の他、一例として、装着部２０６、緩衝部材２０７、一対のレンズ２０８等を有する。レンズ２０８は、表示装置１０＿Ｌまたは表示装置１０＿Ｒからの光が透過する位置に設けられる。言い換えると、一対の表示装置１０＿Ｌ、表示装置１０＿Ｒは、筐体２０５の内部の、レンズ２０８を通して視認できる位置にそれぞ

れ設けられている。

［０１０６］

また図７Ａに示す筐体２０５には、入力端子２０９と、出力端子２１０とが設けられている。入力端子２０９には映像出力機器等からの画像信号（画像データ）、または筐体２０５内に設けられるバッテリ（図示せず）を充電するための電力等を供給するケーブルを接続することができる。出力端子２１０は、例えば音声出力端子として機能し、イヤフォン、ヘッドフォン等を接続することができる。

［０１０７］

また、筐体２０５は、レンズ２０８および表示装置１０＿Ｌ、表示装置１０＿Ｒが、ユーザーの目の位置に応じて最適な位置となるように、これらの左右の位置を調整可能な機構を有していることが好ましい。また、レンズ２０８と表示装置１０＿Ｌ、表示装置１０＿Ｒとの距離を変えることで、ピントを調整する機構を有していることが好ましい。

［０１０８］

緩衝部材２０７は、ユーザーの顔（額、頬など）に接触する部分である。緩衝部材２０７がユーザーの顔と密着することにより、外光の侵入（光漏れ）を防ぐことができ、より没入感を高めることができる。緩衝部材２０７は、ユーザーが電子機器２００を装着した際にユーザーの顔に密着するよう、緩衝部材２０７としては柔らかな素材を用いることが好ましい。このような素材を用いると、肌触りが良いことに加え、寒い季節などに装着した際に、ユーザーに冷たさを感じさせないため好ましい。緩衝部材２０７または装着部２０６などの、ユーザーの肌に触れる部材は、取り外し可能な構成とすると、クリーニングまたは交換が容易となるため好ましい。

［０１０９］

本発明の一態様の電子機器は、さらに、イヤフォン２０６Ａを有していてもよい。イヤフォン２０６Ａは、通信部（図示しない）を有し、無線通信機能を有する。イヤフォン２０６Ａは、無線通信機能により、音声データを出力することができる。なおイヤフォン２０６Ａは、骨伝導イヤフォンとして機能するために振動機構を有していてもよい。

［０１１０］

またイヤフォン２０６Ａは、図７Ｂに図示するイヤフォン２０６Ｂのように、装着部２０６に直接接続、または有線接続されている構成とすることができる。また、イヤフォン２０６Ｂおよび装着部２０６はマグネットを有していてもよい。これにより、イヤフォン２０６Ｂを装着部２０６に磁力によって固定することができ、収納が容易となり好ましい。

［０１１１］

図８Ａ、図８Ｂに、ゴーグル型の電子機器２２０Ａの斜視図を示す。図８Ａ、図８Ｂでは、それぞれ湾曲した一対の表示装置１０（表示装置１０＿Ｒ及び表示装置１０＿Ｌを有する例を示している。また電子機器２２０Ａは、動き検出部２０１、視線検出部２０２、演算部２０３、通信部２０４、筐体２０５、レンズ２０８、センサ２２５などを有する。また、電子機器２２０Ａは、操作ボタン２２１、装着具２２４、ダイヤル２２６などを有する。

［０１１２］

２つの表示装置１０を有することで、使用者は片方の目につき１つの表示装置を見ることができる。これにより、視差を用いた３次元表示等を行う際であっても、高い解像度の映像を表示することができる。また、表示装置１０は使用者の目を概略中心とした円弧状に湾曲している。これによ

り、使用者の目から表示装置１０の表示面までの距離が一定となるため、使用者はより自然な映像を見ることができる。また、表示装置１０に、光の輝度または色度が見る角度によって変化してしまう、いわゆる視野角依存性がある場合であっても、表示装置１０の表示面の法線方向に使用者の目が位置する構成にできるため、特に水平方向については実質的にその影響を無視することができるため、より現実感のある映像を表示することができる。

［０１１３］

操作ボタン２２１は、電源ボタンなどの機能を有する。また操作ボタン２２１の他にボタンを有していてもよい。

［０１１４］

また、図８Ｂに示すように、表示装置１０と使用者の目の位置との間に、レンズ２０８を有する。また図８Ｂでは、視度調節のためにレンズの位置を変化させるダイヤル２２６を有する例を示している。なお、電子機器２２０Ａがオートフォーカス機能を有する場合には、視度調節のためのダイヤル２２６を有さなくてもよい。

［０１１５］

図８Ｃ、図８Ｄには、１枚の表示装置１０を有する電子機器２２０Ｂを示している。このような構成とすることで、部品点数を削減することができる。

［０１１６］

表示装置１０は、左右２つの領域にそれぞれ右目用の画像と、左目用の画像の２つの画像を並べて表示することができる。これにより、両眼視差を用いた立体映像を表示することができる。

［０１１７］

また、表示装置１０の全域に亘って、両方の目で視認可能な一つの画像を表示してもよい。これにより、視野の両端に亘ってパノラマ映像を表示することが可能となるため、現実感が高まる。

［０１１８］

表示装置１０には、視差を用いた２つの異なる画像を並べて表示させてもよいし、視差を用いずに２つの同じ画像を並べて表示させてもよい。また、表示装置に一つの画像を表示させ、レンズ２０８を介して両目で同じ画像（すなわち同じ表示領域）を見ることのできる構成としてもよい。

［０１１９］

表示装置１０に、本発明の一態様の表示装置を適用することができる。本発明の一態様の表示装置は、極めて精細度が高いため、レンズ２０８を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

［０１２０］

＜表示装置の構成例＞

図６Ａ、図６Ｂに図示する表示装置１０＿Ｌ、表示装置１０＿Ｒに適用可能な表示装置１０Ａの構成について図９Ａ、図９Ｂおよび図１０を参照して説明する。

［０１２１］

図９Ａは、図６Ａ、図６Ｂに図示する表示装置１０＿Ｌ、表示装置１０＿Ｒに適用可能な表示装置１０Ａの斜視図である。

［０１２２］

なお、上記実施の形態１、＜半導体装置の構成例＞及び図５Ａ、図５Ｂの説明と重複する部分については、省略する場合がある。

［０１２３］

表示装置１０Ａは、基板１１、基板１２を有する。表示装置１０Ａは、基板１１と基板１２との間に設けられる表示部１３を有する。表示部１３は、複数の画素２３０を有する。画素２３０は、画素回路５１および発光素子６１を有する。表示部１３は、表示装置１０Ａにおける画像を表示する領域である。

［０１２４］

表示装置１０Ａの解像度、精細度、開口率、アスペクト比などの好ましい範囲は、上記を参照することができる。

［０１２５］

なお、本明細書等において、素子という用語を「デバイス」と言い換えることができる場合がある。例えば、表示素子、発光素子、および液晶素子は、例えば表示デバイス、発光デバイス、および液晶デバイスと言い換えることができる。

［０１２６］

基板１１と基板１２との間には、表示素子の動作を制御する機能を有する画素回路、画素回路を制御する機能を有する駆動回路、駆動回路を制御する機能を有する機能回路等が設けられる。

［０１２７］

図９Ｂに、基板１１と基板１２との間に設けられる各層の構成を模式的に示した斜視図を示している。

［０１２８］

基板１１上には、層２０が設けられる。層２０は、駆動回路３０、機能回路４０、および入出力回路８０を有する。層２０は、チャネル形成領域２２にシリコンを有するトランジスタ２１を有する。また層２０上に層５０が設けられる。層５０は、複数の画素回路５１を含む画素回路群５５が設けられる。

［０１２９］

トランジスタ２１は、例えばチャネル形成領域に単結晶シリコンを有するトランジスタ（「ｃ－Ｓｉトランジスタ」ともいう。）とすることができる。これにより、当該トランジスタのオン電流を大きくすることができ、層２０が有する回路を高速に駆動させることができるため、好ましい。またＳｉトランジスタは、チャネル長が３ｎｍ以上１０ｎｍ以下といった微細加工で形成することができるため、ＣＰＵ、ＧＰＵなどのアクセラレータ、アプリケーションプロセッサなどが表示部と一体に設けられた表示装置１０Ａとすることができる。

［０１３０］

また、層２０に、低温ポリシリコンなどの多結晶シリコンを用いたトランジスタを適用してもよい。また、必要に応じて層２０にＯＳトランジスタを設けてもよい。

［０１３１］

層２０に、Ｐｏｌｙ－Ｓｉトランジスタ、ＬＴＰＳトランジスタ、ＯＳトランジスタなどの、チャネルが形成される半導体に薄膜を用いた薄膜トランジスタを適用する場合、基板には半導体基板よりも安価な絶縁性基板を用いることができる。また、可撓性を有する基板上に当該薄膜トランジスタを有する構成とすることで、湾曲可能な表示装置とすることができる。

［０１３２］

駆動回路３０、機能回路４０、複数の画素回路５１を含む画素回路群５５等の好ましい形態につ

いては、上記記載を参照することができる。

［０１３３］

ＯＳトランジスタであるトランジスタ５２として、チャネル形成領域５４にインジウム、元素Ｍ（元素Ｍは、アルミニウム、ガリウム、イットリウム、またはスズ）、亜鉛の少なくとも一を含む酸化物を有するトランジスタを用いることが好ましい。このようなＯＳトランジスタは、オフ電流が非常に低いという特性を有する。よって、特に画素回路に設けられるトランジスタとしてＯＳトランジスタを用いると、画素回路に書き込まれたアナログデータを長期間保持することができるため好ましい。

［０１３４］

層５０上には、層６０が設けられる。層６０が有する、基板１２、複数の発光素子６１などの好ましい形態については、上記記載を参照することができる。

［０１３５］

このような表示装置１０Ａは、極めて高精細であることから、ヘッドマウントディスプレイなどのＶＲ向け機器、またはメガネ型のＡＲ向け機器に好適に用いることができる。例えば、レンズ等の光学部材を通して表示装置１０Ａの表示部を視認する構成の場合であっても、表示装置１０Ａは極めて高精細な表示部を有するためにレンズで表示部を拡大しても画素が視認されず、没入感の高い表示を行うことができる。

［０１３６］

なお、表示装置１０Ａを装着型のＶＲまたはＡＲ用の表示装置として用いる場合、表示部１３の対角サイズは、０．１インチ以上５．０インチ以下、好ましくは０．５インチ以上２．０インチ以下、さらに好ましくは、１インチ以上１．７インチ以下とすることもできる。例えば、表示部１３の対角サイズを１．５インチ、または１．５インチ近傍にしてもよい。表示部１３の対角サイズを２．０インチ以下とすることで、露光装置（代表的にはスキャナー装置）の１回の露光処理で処理することが可能となるため、製造プロセスの生産性を向上させることができる。

［０１３７］

また、本発明の一態様に係る表示装置１０Ａは、装着型の電子機器以外にも適用できる。この場合、表示部１３の対角サイズは２．０インチを越えてもかまわない。表示部１３の対角サイズに応じて、画素回路５１に用いるトランジスタの構成を適宜選択してもよい。例えば、画素回路５１に単結晶Ｓｉトランジスタを用いる場合、表示部１３の対角サイズは０．１インチ以上３インチ以下が好ましい。また、画素回路５１にＬＴＰＳトランジスタを用いる場合、表示部１３の対角サイズは０．１インチ以上３０インチ以下が好ましく、１インチ以上３０インチ以下がより好ましい。また、画素回路５１にＬＴＰＯを用いる場合、表示部１３の対角サイズは０．１インチ以上５０インチ以下が好ましく１インチ以上５０インチ以下がより好ましい。また、画素回路５１にＯＳトランジスタを用いる場合、表示部１３の対角サイズは０．１インチ以上２００インチ以下が好ましく、５０インチ以上１００インチ以下がより好ましい。

［０１３８］

単結晶Ｓｉトランジスタを用いた表示装置は、単結晶Ｓｉ基板の大型化が困難であるため、大型化が非常に困難である。また、表示装置にＬＴＰＳトランジスタを用いる場合は、製造工程にてレーザ結晶化装置を用いるため、大型化（代表的には、対角サイズにて３０インチを超える画面サイズ）への対応が難しい。一方でＯＳトランジスタは、製造工程にてレーザ結晶化装置などを用いる

制約がない、または比較的低温のプロセス温度（代表的には４５０℃以下）で製造することが可能なため、比較的大面積（代表的には、対角サイズにて５０インチ以上１００インチ以下）の表示装置まで対応することが可能である。また、ＬＴＰＯについては、ＬＴＰＳトランジスタを用いる場合と、ＯＳトランジスタを用いる場合との間の領域の表示部の対角サイズ（代表的には、１インチ以上５０インチ以下）に対応することが可能となる。

［０１３９］

駆動回路３０および機能回路４０の具体的な構成例について、図１０を参照して説明する。図１０は、表示装置１０Ａにおける画素回路５１、駆動回路３０および機能回路４０を接続する複数の配線、および表示装置１０Ａ内のバス配線等を図示して示すブロック図である。

［０１４０］

図１０に示す表示装置１０Ａにおいて、層５０は、複数の画素回路５１がマトリクス状に配置されている。

［０１４１］

また、図１０に示す表示装置１０Ａにおいて、層２０は、駆動回路３０、機能回路４０、および入出力回路８０が配置されている。駆動回路３０は、一例として、ソースドライバ回路３１、デジタルアナログ変換回路（ＤＡＣ：Ｄｉｇｉｔａｌ　Ａｎａｌｏｇ　Ｃｏｎｖｅｒｔｅｒ）３２、ゲートドライバ回路３３、レベルシフタ３４、増幅回路３５、検査回路３６、映像生成回路３７、および映像分配回路３８を有する。機能回路４０は、一例として、記憶装置４１、ＧＰＵ（ＡＩアクセラレータ）４２、ＥＬ補正回路４３、タイミング生成回路４４、ＣＰＵ４５、センサコントローラ４６、電源回路４７、温度センサ４８、および輝度補正回路４９を有する。機能回路４０は、アプリケーションプロセッサの機能を有する。

［０１４２］

入出力回路８０は、ＬＶＤＳ（Ｌｏｗ　Ｖｏｌｔａｇｅ　Ｄｉｆｆｅｒｅｎｔｉａｌ　Ｓｉｇｎａｌｉｎｇ）などの伝送方式に対応し、入出力回路８０は端子部１４を介して入力される制御信号および画像データなどを、駆動回路３０および機能回路４０に振り分ける機能を有する。また、入出力回路８０は、表示装置１０Ａの情報を、端子部１４を介して外部に出力する機能を有する。

［０１４３］

また、図１０の表示装置１０Ａでは、駆動回路３０に含まれる回路、機能回路４０に含まれる回路、および入出力回路８０のそれぞれが、バス配線ＢＳＬと電気的に接続する構成を例示している。

［０１４４］

ソースドライバ回路３１は、一例として、画素２３０が有する画素回路５１に対して、画像データを送信する機能を有する。そのため、ソースドライバ回路３１は、配線ＳＬを介して、画素回路５１に電気的に接続されている。なおソースドライバ回路３１は、複数設けてもよい。

［０１４５］

デジタルアナログ変換回路３２は、一例として、後述するＧＰＵ、補正回路などによってデジタル処理された画像データをアナログデータに変換する機能を有する。アナログデータに変換された画像データはオペアンプなどの増幅回路３５により増幅され、ソースドライバ回路３１を介して、画素回路５１に送信される。なお、ソースドライバ回路３１、デジタルアナログ変換回路３２、画素回路５１の順に画像データが送信される構成としてもよい。また、デジタルアナログ変換回路３２および増幅回路３５は、ソースドライバ回路３１に含まれていてもよい。

［０１４６］

ゲートドライバ回路３３は、一例として、画素回路５１において、画像データの送信先となる画素回路を選択する機能を有する。そのため、ゲートドライバ回路３３は、配線ＧＬを介して、画素回路５１に電気的に接続されている。なおゲートドライバ回路３３は、ソースドライバ回路３１と対応して、複数設けてもよい。

［０１４７］

レベルシフタ３４は、一例として、ソースドライバ回路３１、デジタルアナログ変換回路３２、ゲートドライバ回路３３などに対して入力される信号を適切なレベルに変換する機能を有する。

［０１４８］

記憶装置４１は、一例として、画素回路５１に表示させる画像データを保存する機能を有する。なお、記憶装置４１は、画像データをデジタルデータまたはアナログデータとして保存する構成とすることができる。

［０１４９］

また、記憶装置４１に画像データを保存する場合、記憶装置４１としては不揮発性メモリとすることが好ましい。この場合、記憶装置４１としては、例えば、ＮＡＮＤ型メモリなどを適用することができる。

［０１５０］

また、記憶装置４１にＧＰＵ４２、ＥＬ補正回路４３、ＣＰＵ４５などで生じる一時データを保存する場合、記憶装置４１としては揮発性メモリとすることが好ましい。この場合、記憶装置４１としては、例えば、ＳＲＡＭまたはＤＲＡＭなどを適用することができる。

［０１５１］

ＧＰＵ４２は、一例として、記憶装置４１から読み出された画像データを、画素回路５１に出力するための処理を行う機能を有する。特に、ＧＰＵ４２は、並列にパイプライン処理を行う構成となっているため、画素回路５１に出力する画像データを高速に処理することができる。また、ＧＰＵ４２は、エンコードされた画像を復元するためのデコーダとしての機能も有することができる。

［０１５２］

また、機能回路４０には、表示装置１０Ａの表示品位を高めることができる回路が複数含まれていてもよい。当該回路としては、例えば、表示される画像の色ムラを検出して、当該色ムラを補正して最適な画像にする補正回路（調色、調光）を設けてもよい。例えば、表示素子に有機ＥＬが用いられた発光デバイスが適用されている場合、機能回路４０に、該発光デバイスの特性に応じて画像データを補正するＥＬ補正回路を設けてもよい。機能回路４０には、一例として、ＥＬ補正回路４３を含めている。

［０１５３］

また、上記で説明した画像補正には、人工知能を用いてもよい。例えば、画素回路に流れる電流（または画素回路に印加される電圧）をモニタリングして取得し、表示された画像をイメージセンサなどで取得し、電流（または電圧）と画像を人工知能の演算（例えば、人工ニューラルネットワークなど）の入力データとして扱い、その出力結果で当該画像の補正の有無を判断させてもよい。

［０１５４］

また、人工知能の演算は、画像補正だけでなく、画像データの解像度を高めるアップコンバート処理にも適用できる。一例として、図１０のＧＰＵ４２は、各種補正の演算（色ムラ補正４２ａ、

アップコンバート４２ｂなど）を行うためのブロックを図示している。

［０１５５］

画像データのアップコンバート処理を行なうためのアルゴリズムとしては、Ｎｅａｒｅｓｔ ｎｅｉｇｈｂｏｒ法、Ｂｉｌｉｎｅａｒ法、Ｂｉｃｕｂｉｃ法、ＲＡＩＳＲ（Ｒａｐｉｄ ａｎｄ Ａｃｃｕｒａｔｅ Ｉｍａｇｅ Ｓｕｐｅｒ－Ｒｅｓｏｌｕｔｉｏｎ）法、ＡＮＲ（Ａｎｃｈｏｒｅｄ Ｎｅｉｇｈｂｏｒｈｏｏｄ Ｒｅｇｒｅｓｓｉｏｎ）法、Ａ＋法、ＳＲＣＮＮ（Ｓｕｐｅｒ－Ｒｅｓｏｌｕｔｉｏｎ Ｃｏｎｖｏｌｕｔｉｏｎａｌ Ｎｅｕｒａｌ Ｎｅｔｗｏｒｋ）法などから選択して行うことができる。

［０１５６］

アップコンバート処理は、注視点に応じて決定される領域ごとに、アップコンバート処理に用いるアルゴリズムを変える構成としてもよい。例えば、注視点および注視点近傍の領域のアップコンバート処理を、処理速度が遅いが高精度なアルゴリズムで行ない、当該領域以外の領域のアップコンバート処理を、処理速度は速いが低精度なアルゴリズムで行なえばよい。当該構成とすることで、アップコンバート処理に必要な時間を短縮できる。また、アップコンバート処理に必要な消費電力を低減できる。

［０１５７］

また、アップコンバート処理に限らず、画像データの解像度を下げるダウンコンバート処理を行なってもよい。画像データの解像度が表示部１３の解像度よりも大きい場合、画像データの一部が表示部１３に表示されない場合がある。このような場合、ダウンコンバート処理を行なうことで、当該画像データ全体を表示部１３に表示できる。

［０１５８］

タイミング生成回路４４は、一例として、画像を表示させる駆動周波数（フレーム周波数、フレームレート、またはリフレッシュレートなど）を制御する機能を有する。例えば、表示装置１０Ａで静止画を表示させる場合、タイミング生成回路４４によって駆動周波数を下げることで、表示装置１０Ａの消費電力を低減できる。駆動周波数を低下させた駆動により、表示装置の消費電力を低減する駆動をアイドリングストップ（ＩＤＳ）駆動と呼称してもよい。

［０１５９］

ＣＰＵ４５は、一例として、オペレーティングシステムの実行、データの制御、各種演算、およびプログラムの実行など、汎用の処理を行う機能を有する。ＣＰＵ４５は、例えば、記憶装置４１における画像データの書き込み動作または読み出し動作、画像データの補正動作、後述するセンサへの動作、などの命令を行う役割を有する。また、例えば、ＣＰＵ４５は、機能回路４０に含まれる回路の少なくとも一に制御信号を送信する機能を有してもよい。

［０１６０］

センサコントローラ４６は、一例として、センサを制御する機能を有する。また、図１０では、当該センサに電気的に接続するための配線として、配線ＳＮＣＬを図示している。

［０１６１］

当該センサとしては、例えば、表示部１３に備えることができるタッチセンサとすることができる。または、当該センサとしては、例えば、照度センサとすることができる。

［０１６２］

電源回路４７は、一例として、画素回路５１、駆動回路３０、および機能回路４０などに供給す

る電圧を生成する機能を有する。なお、電源回路４７は、電圧を供給する回路を選択する機能を有してもよい。例えば、電源回路４７は、静止画を表示させている期間では、ＣＰＵ４５、ＧＰＵ４２などに対しての電圧供給を停止することによって、表示装置１０Ａ全体の消費電力を低減することができる。

［０１６３］

以上説明したように本発明の一態様に係る表示装置は、表示素子と、画素回路と、駆動回路および機能回路４０と、を積層した構成とすることができる。周辺回路である駆動回路および機能回路を画素回路と重ねて配置することができ、額縁の幅を極めて狭くすることができるため、小型化が図られた表示装置とすることができる。また本発明の一態様の表示装置は、各回路を積層した構成とすることにより、各回路間を接続する配線を短くすることができるため、軽量化が図られた表示装置とすることができる。また本発明の一態様に係る表示装置は、画素の精細度が高められた表示部を有することができるため、表示品位に優れた表示装置とすることができる。

［０１６４］

＜表示モジュールの構成例＞

続いて、表示装置１０Ａを含む表示モジュールの構成例について説明する。

［０１６５］

図１１Ａ乃至図１１Ｃは、表示モジュール２４０の斜視図である。表示モジュール２４０は、表示装置１０Ａの端子部１４にＦＰＣ２４４（ＦＰＣ：Ｆｌｅｘｉｂｌｅ　ｐｒｉｎｔｅｄ　ｃｉｒｃｕｉｔ）を備えた構造を有する。ＦＰＣ２４４は絶縁体でできたフィルムに配線を備えた構造を有する。また、ＦＰＣ２４４は、可撓性を有する。ＦＰＣ２４４は、外部から表示装置１０Ａにビデオ信号、制御信号、および電源電位などを供給するための配線として機能する。また、ＦＰＣ２４４上にＩＣが実装されていてもよい。

［０１６６］

図１１Ｂに示す表示モジュール２４０は、プリント配線板２４１上に表示装置１０Ａを備える構成を有する。プリント配線板２４１は、絶縁体でできた基板の内部または表面、もしくは、内部と表面に配線を備えた構造を有する。

［０１６７］

図１１Ｂに示す表示モジュール２４０では、表示装置１０Ａの端子部１４と、プリント配線板２４１の端子部２４２がワイヤ２４３を介して電気的に接続している。ワイヤ２４３はワイヤボンディングで形成できる。また、ワイヤボンディングとしては、ボールボンディングまたはウェッジボンディングを用いることができる。

［０１６８］

ワイヤ２４３の形成後、樹脂材料などでワイヤ２４３を覆ってもよい。なお、表示装置１０Ａとプリント配線板２４１の電気的な接続は、ワイヤボンディング以外の方法で行なってもよい。例えば、表示装置１０Ａとプリント配線板２４１の電気的な接続を、異方性導電接着剤またはバンプなどで実現してもよい。

［０１６９］

また、図１１Ｂに示す表示モジュール２４０は、プリント配線板２４１の端子部２４２がＦＰＣ２４４と電気的に接続している。例えば、表示装置１０Ａの端子部１４が備える電極のピッチと、ＦＰＣ２４４が備える電極のピッチが異なる場合は、プリント配線板２４１を介して、端子部１４

とＦＰＣ２４４を電気的に接続してもよい。具体的には、プリント配線板２４１に形成された配線を用いて、端子部１４が備える複数の電極の間隔（ピッチ）を、端子部２４２が備える複数の電極の間隔に変換できる。すなわち、端子部１４が備える電極のピッチとＦＰＣ２４４が備える電極のピッチが異なる場合においても、両者の電極の電気的な接続を実現できる。

［０１７０］

また、プリント配線板２４１には、抵抗素子、容量素子、半導体素子などの様々な素子を設けることができる。

［０１７１］

また、図１１Ｃに示す表示モジュール２４０のように、端子部２４２をプリント配線板２４１の下面（表示装置１０Ａが設けられていない側の面）に設けられた接続部２４５と電気的に接続してもよい。例えば、接続部２４５をソケット形式の接続部にすることで、表示モジュール２４０と他の機器との脱着を容易に行える。

［０１７２］

＜電子機器の動作例＞

電子機器２００の動作例について、図面を用いて説明する。図１２は、電子機器２００の動作例を説明するためのフローチャートである。

［０１７３］

動き検出部２０１において、第１情報（筐体２０５の動きに関する情報）を取得する（ステップＥ１１）。

［０１７４］

視線検出部２０２において、第２情報（ユーザーの視線に関する情報）を取得する（ステップＥ１２）。

［０１７５］

演算部２０３において、第１情報を基に３６０度全方位の画像データの描画処理を行う（ステップＥ１３）。

［０１７６］

ステップＥ１３について、具体例を挙げて説明する。図１３Ａに示す模式図は、３６０度全方位の画像データ２１１で表される空間の中心に位置するユーザー２１２を図示している。ユーザー２１２は電子機器２００の表示装置１０Ａに表示される方向２１３Ａにある画像２１４Ａを視認できる。

［０１７７］

また図１３Ｂに示す模式図は、図１３Ａの模式図からユーザー２１２が頭部を動かして、方向２１３Ｂにある画像２１４Ｂを視認する様子を表している。ユーザー２１２は電子機器２００の筐体の動きに応じて、画像２１４Ａが画像２１４Ｂに変化することで、３６０度全方位の画像データ２１１で表される空間を認識することができる。

［０１７８］

図１３Ａ、図１３Ｂに図示するように、ユーザー２１２の頭部の動きに応じて電子機器２００の筐体が動くことになる。３６０度全方位の画像データ２１１から得られる画像は、電子機器２００の動きに応じて高い描画処理能力で処理された画像であるほどユーザー２１２は実世界の空間に即した仮想空間を認識することができる。

［０１７９］

演算部２０３において、第２情報を基に表示装置における表示部の領域について、注視点Ｇに応じた複数の領域を決定する（ステップＥ１４）。例えば、図１４Ａに示すように、注視点Ｇを含む第１領域Ｓ１を決定し、第１領域Ｓ１に隣接する第２領域Ｓ２を決定する。また、第２領域の外側を第３領域Ｓ３とする。

［０１８０］

ステップＥ１４について、具体例を挙げて説明する。

［０１８１］

一般に、人間の視野は、個人差はあるが、大きく次の５つに分類される。弁別視野とは、視力、色の識別などの視機能が最も優れている領域であり、視野の中心の約５°以内の領域（注視点を含む領域）を指す。有効視野とは、眼球運動だけで瞬時に特定情報を識別できる領域であり、視野の中心（注視点）の水平約３０°以内、垂直約２０°以内で、弁別視野の外側で隣接する領域を指す。安定注視野とは、頭部運動を伴って無理なく特定情報を識別できる領域であり、視野の中心の水平約９０°以内、垂直約７０°以内で、有効視野の外側で隣接する領域を指す。誘導視野とは、特定対象の存在はわかるが、識別能力は低い領域であり、視野の中心の水平約１００°以内、垂直約８５°以内で、安定注視野の外側で隣接する領域を指す。補助視野とは、特定対象の識別能力が著しく低く、刺激の存在がわかる程度の領域であり、視野の中心の水平約１００°～２００°以内、垂直約８５°～１３０°以内で、誘導視野の外側で隣接する領域を指す。

［０１８２］

上記のことから、画像２１４において、弁別視野から有効視野までの画質が重要であることがわかる。特に、弁別視野の画質が肝要である。

［０１８３］

図１４Ａは、ユーザー２１２が、電子機器２００の表示装置１０Ａの表示部に表示される画像２１４を正面（画像表示面）から観察している様子を示す模式図である。図１４Ａに図示する画像２１４は、表示部にも対応する。また画像２１４上に、ユーザー２１２の視線２１３の先にある注視点Ｇを示している。本明細書等では、画像２１４上の弁別視野が含まれる領域を「第１領域Ｓ１」、有効視野が含まれる領域を「第２領域Ｓ２」とする。また、安定注視野、誘導視野、または補助視野が含まれる領域を「第３領域Ｓ３」とする。

［０１８４］

なお図１４Ａでは、第１領域Ｓ１および第２領域Ｓ２の境界（輪郭）を曲線で示しているが、これに限定されない。図１４Ｂに示すように、第１領域Ｓ１および第２領域Ｓ２の境界（輪郭）を矩形としてもよいし、多角形としてもよい。また、直線と曲線が組み合わされた形状であってもよい。また表示装置１０Ａの表示部を２つの領域に分け、弁別視野と有効視野が含まれる領域を第１領域Ｓ１とし、その他の領域を第２領域Ｓ２としてもよい。この場合、第３領域Ｓ３は形成されない。

［０１８５］

図１５Ａは、電子機器２００の表示装置１０Ａの表示部に表示される画像２１４を上から見た図であり、図１５Ｂは電子機器２００の表示装置１０Ａの表示部に表示される画像２１４を横から見た図である。本明細書等では、第１領域Ｓ１の水平方向の角度を「角度θｘ１」、第２領域Ｓ２の水平方向の角度を「角度θｘ２」と示す（図１５Ａ参照。）。また、本明細書等では、第１領域Ｓ１の垂直方向の角度を「角度θｙ１」、第２領域Ｓ２の垂直方向の角度を「角度θｙ２」と示す

（図１５Ｂ参照。）。

［０１８６］

例えば、角度θｘ１を１０°、角度θｙ１を１０°に設定することで、第１領域Ｓ１の面積を広げることができる。この場合、第１領域Ｓ１に有効視野の一部が含まれる。また、例えば、角度θｘ２を４５°、角度θｙ２を３５°に設定することで、第２領域Ｓ２の面積を広げることができる。この場合、第２領域Ｓ２に安定注視野の一部が含まれる。

［０１８７］

なお、注視点Ｇの位置は、視線２１３のゆらぎにより多少変動する。このため、角度θｘ１と角度θｙ１は、それぞれ５°以上２０°未満が好ましい。第１領域Ｓ１の面積を弁別視野よりも広く設定することで、表示装置１０Ａの動作が安定し、画像の視認性が向上する。

［０１８８］

ユーザー２１２の視線２１３が移動すると、注視点Ｇも移動する。よって、第１領域Ｓ１および第２領域Ｓ２も移動する。例えば、視線２１３の変動量が一定量を超えた場合、視線２１３が移動したと判断する。すなわち、注視点Ｇの変動量が一定量を超えた場合、注視点Ｇが移動したと判断する。また、視線２１３の変動量が一定量以下になった場合、視線２１３の移動が停止したと判断し、第１領域Ｓ１乃至第３領域Ｓ３が決定される。すなわち、注視点Ｇの変動量が一定量以下になった場合、注視点Ｇの移動が停止したと判断し、第１領域Ｓ１乃至第３領域Ｓ３が決定される。

［０１８９］

機能回路４０において、複数の領域（第１領域Ｓ１乃至第３領域Ｓ３）に応じた駆動回路３０の制御を行う（ステップＥ１５）。例えば、複数の領域に応じ駆動周波数を調整する。

［０１９０］

＜画素回路の構成例＞

図１６Ａおよび図１６Ｂでは、画素回路５１の構成例、および画素回路５１に接続される発光素子６１について示す。図１６Ａは各素子の接続を示す図、図１６Ｂは、駆動回路を備える層２０、画素回路が有する複数のトランジスタを備える層５０、発光素子を備える層６０の上下関係を模式的に示す図である。

［０１９１］

図１６Ａおよび図１６Ｂに一例として示す画素回路５１は、トランジスタ５２Ａ、トランジスタ５２Ｂ、トランジスタ５２Ｃ、および容量５３を備える。トランジスタ５２Ａ、トランジスタ５２Ｂ、トランジスタ５２Ｃは、ＯＳトランジスタで構成することができる。トランジスタ５２Ａ、トランジスタ５２Ｂ、トランジスタ５２Ｃの各ＯＳトランジスタは、バックゲート電極を備えていることが好ましく、この場合、バックゲート電極にゲート電極と同じ信号を与える構成、バックゲート電極にゲート電極と異なる信号を与える構成とすることができる。

［０１９２］

トランジスタ５２Ｂは、トランジスタ５２Ａと電気的に接続されるゲート電極と、発光素子６１と電気的に接続される第１の電極と、配線ＡＮＯと電気的に接続される第２の電極と、を備える。配線ＡＮＯは、発光素子６１に電流を供給するための電位を与えるための配線である。

［０１９３］

トランジスタ５２Ａは、トランジスタ５２Ｂのゲート電極と電気的に接続される第１の端子と、ソース線として機能する配線ＳＬと電気的に接続される第２の端子と、ゲート線として機能する配

線ＧＬ１の電位に基づいて、導通状態または非導通状態を制御する機能を有するゲート電極と、を備える。

［０１９４］

トランジスタ５２Ｃは、配線Ｖ０と電気的に接続される第１の端子と、発光素子６１と電気的に接続される第２の端子と、ゲート線として機能する配線ＧＬ２の電位に基づいて、導通状態または非導通状態を制御する機能を有するゲート電極と、を備える。配線Ｖ０は、基準電位を与えるための配線、および画素回路５１を流れる電流を駆動回路３０または機能回路４０に出力するための配線である。

［０１９５］

容量５３は、トランジスタ５２Ｂのゲート電極と電気的に接続される導電膜と、トランジスタ５２Ｃの第２の電極と電気的に接続される導電膜を備える。

［０１９６］

発光素子６１は、トランジスタ５２Ｂの第１の電極に電気的に接続される第１の電極と、配線ＶＣＯＭに電気的に接続される第２の電極と、を備える。配線ＶＣＯＭは、発光素子６１に電流を供給するための電位を与えるための配線である。

［０１９７］

これにより、トランジスタ５２Ｂのゲート電極に与えられる画像信号に応じて発光素子６１が射出する光の強度を制御することができる。またトランジスタ５２Ｃを介して与えられる配線Ｖ０の基準電位によって、トランジスタ５２Ｂのゲートーソース間電圧のばらつきを抑制することができる。

［０１９８］

また配線Ｖ０から、画素パラメータの設定に用いることのできる電流値を出力することができる。より具体的には、配線Ｖ０は、トランジスタ５２Ｂに流れる電流、または発光素子６１に流れる電流を、外部に出力するためのモニター線として機能させることができる。配線Ｖ０に出力された電流は、ソースフォロア回路などにより電圧に変換され、外部に出力される。または、Ａ－Ｄコンバータなどによりデジタル信号に変換され、機能回路４０等に出力することができる。

［０１９９］

なお本発明の一態様で説明する発光素子は、有機ＥＬ素子（ＯＬＥＤ（Ｏｒｇａｎｉｃ　Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）ともいう）などの自発光型の表示素子をいう。なお画素回路に電気的に接続される発光素子は、ＬＥＤ（Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）、マイクロＬＥＤ、ＱＬＥＤ（Ｑｕａｎｔｕｍ－ｄｏｔ　Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）、半導体レーザ等の、自発光型の発光素子とすることが可能である。

［０２００］

なお図１６Ｂに一例として示す構成では、画素回路５１と、駆動回路３０と、を電気的に接続する配線を短くすることができるため、当該配線の配線抵抗を小さくすることができる。よって、データの書き込みを高速に行うことができるため、表示装置１０Ａを高速に駆動させることができる。これにより、表示装置１０Ａが有する画素回路５１を多くしても十分なフレーム期間を確保することができるため、表示装置１０Ａの画素密度を高めることができる。また、表示装置１０Ａの画素密度を高めることにより、表示装置１０Ａにより表示される画像の精細度を高めることができる。例えば、表示装置１０Ａの画素密度を、１０００ｐｐｉ以上とすることができ、または５０００ｐ

ｐｉ以上とすることができ、または７０００ｐｐｉ以上とすることができる。よって、表示装置１０Ａは、例えばＡＲ、またはＶＲ用の表示装置とすることができ、ＨＭＤ等、表示部とユーザーの距離が近い電子機器に好適に適用することができる。

［０２０１］

なお図１６Ａおよび図１６Ｂでは、計３つのトランジスタを有する画素回路５１を一例として示したが本発明の一態様はこれに限らない。以下では、画素回路５１に適用可能な画素回路の構成例、および駆動方法例について説明する。

［０２０２］

図１７Ａに示す画素回路５１Ａは、トランジスタ５２Ａ、トランジスタ５２Ｂ、および容量５３を図示している。また図１７Ａでは、画素回路５１Ａに接続される発光素子６１を図示している。また、画素回路５１Ａには、配線ＳＬ、配線ＧＬ、配線ＡＮＯ、および配線ＶＣＯＭが電気的に接続されている。画素回路５１Ａは、図１６Ａに示す画素回路５１からトランジスタ５２Ｃを除き、かつ、配線ＧＬ１および配線ＧＬ２を配線ＧＬに置き換えた構成を有している。

［０２０３］

トランジスタ５２Ａは、ゲートが配線ＧＬと、ソースおよびドレインの一方が配線ＳＬと、他方がトランジスタ５２Ｂのゲート、および容量５３の一方の電極と、それぞれ電気的に接続されている。トランジスタ５２Ｂは、ソースおよびドレインの一方が配線ＡＮＯと、他方が発光素子６１のアノードと、それぞれ電気的に接続されている。容量５３は、他方の電極が発光素子６１のアノードと電気的に接続されている。発光素子６１は、カソードが配線ＶＣＯＭと電気的に接続されている。

［０２０４］

図１７Ｂに示す画素回路５１Ｂは、画素回路５１Ａに、トランジスタ５２Ｃを追加した構成である。また画素回路５１Ｂには、配線Ｖ０が電気的に接続されている。

［０２０５］

図１７Ｃに示す画素回路５１Ｃは、上記画素回路５１Ａのトランジスタ５２Ａおよびトランジスタ５２Ｂに、一対のゲートが電気的に接続されたトランジスタを適用した場合の例である。また、図１７Ｄに示す画素回路５１Ｄは、画素回路５１Ｂに当該トランジスタを適用した場合の例である。これにより、トランジスタが流すことのできる電流を増大させることができる。なお、ここでは全てのトランジスタに、一対のゲートが電気的に接続されたトランジスタを適用したが、これに限られない。また、一対のゲートを有し、且つこれらが異なる配線と電気的に接続されるトランジスタを適用してもよい。例えば、ゲートの一方とソースとが電気的に接続されたトランジスタを用いることで、信頼性を高めることができる。

［０２０６］

図１８Ａに示す画素回路５１Ｅは、上記の画素回路５１Ｂに、トランジスタ５２Ｄを追加した構成である。また、画素回路５１Ｅには、ゲート線として機能する配線ＧＬ１、配線ＧＬ２、および配線ＧＬ３が電気的に接続されている。なお、本実施の形態などにおいて、配線ＧＬ１、配線ＧＬ２、および配線ＧＬ３をまとめて配線ＧＬと呼ぶ場合がある。よって、配線ＧＬは１本に限らず、複数本の場合がある。

［０２０７］

トランジスタ５２Ｄは、ゲートが配線ＧＬ３と、ソースおよびドレインの一方がトランジスタ５

２Ｂのゲートと、他方が配線Ｖ０と、それぞれ電気的に接続されている。また、トランジスタ５２Ａのゲートが配線ＧＬ１と、トランジスタ５２Ｃのゲートが配線ＧＬ２と、それぞれ電気的に接続されている。

［０２０８］

トランジスタ５２Ｃとトランジスタ５２Ｄを同時に導通状態とさせることで、トランジスタ５２Ｂのソースとゲートが同電位となり、トランジスタ５２Ｂを非導通状態とすることができる。これにより、発光素子６１に流れる電流を強制的に遮断することができる。このような画素回路は、表示期間と消灯期間を交互に設ける表示方法を用いる場合に適している。

［０２０９］

図１８Ｂに示す画素回路５１Ｆは、上記画素回路５１Ｅに容量５３Ａを追加した場合の例である。容量５３Ａは保持容量として機能する。

［０２１０］

図１８Ｃに示す画素回路５１Ｇ、および図１８Ｄに示す画素回路５１Ｈは、それぞれ上記画素回路５１Ｅまたは画素回路５１Ｆに、一対のゲートを有するトランジスタを適用した場合の例である。トランジスタ５２Ａ、トランジスタ５２Ｃ、トランジスタ５２Ｄには、一対のゲートが電気的に接続されたトランジスタが適用され、トランジスタ５２Ｂには、一方のゲートがソースと電気的に接続されたトランジスタが適用されている。

［０２１１］

次いで画素回路５１Ｅが適用された表示装置の駆動方法の一例について説明する。なお、画素回路５１Ｆ、５１Ｇ、および５１Ｈが適用された表示装置についても、同様の駆動方法を適用できる。

［０２１２］

図１９に、画素回路５１Ｅが適用された表示装置の駆動方法にかかるタイミングチャートを示す。ここでは、ｋ行目のゲート線である配線ＧＬ１［ｋ］、配線ＧＬ２［ｋ］および配線ＧＬ３［ｋ］、並びにｋ＋１行目のゲート線である配線ＧＬ１［ｋ＋１］、配線ＧＬ２［ｋ＋１］、配線ＧＬ３［ｋ＋１］の電位の推移を示している。また、図１９には、ソース線として機能する配線ＳＬに与えられる信号のタイミングを示している。

［０２１３］

ここでは、一水平期間を点灯期間と、消灯期間と、に分けて表示する駆動方法の例を示している。また、ｋ行目の水平期間と、ｋ＋１行目の水平期間とは、ゲート線の選択期間だけずれている。

［０２１４］

ｋ行目の点灯期間において、まず配線ＧＬ１［ｋ］および配線ＧＬ２［ｋ］にハイレベル電位が与えられ、配線ＳＬにソース信号が与えられる。これにより、トランジスタ５２Ａとトランジスタ５２Ｃが導通状態となり、配線ＳＬからトランジスタ５２Ｂのゲートにソース信号に対応する電位が書き込まれる。その後、配線ＧＬ１［ｋ］および配線ＧＬ２［ｋ］にローレベル電位が与えられることで、トランジスタ５２Ａとトランジスタ５２Ｃが非導通状態となり、トランジスタ５２Ｂのゲート電位が保持される。

［０２１５］

続いて、ｋ＋１行目の点灯期間に遷移し、上記と同様の動作によりデータが書き込まれる。

［０２１６］

続いて、消灯期間について説明する。ｋ行目の消灯期間において、配線ＧＬ２［ｋ］と配線ＧＬ

３［ｋ］にハイレベル電位が与えられる。これにより、トランジスタ５２Ｃとトランジスタ５２Ｄが導通状態となるため、トランジスタ５２Ｂのソースとゲートに同電位が供給されることで、トランジスタ５２Ｂにはほとんど電流が流れなくなる。これにより、発光素子６１が消灯する。ｋ行目に位置する全ての副画素が消灯することになる。ｋ行目の副画素は、次の点灯期間まで消灯状態が維持される。

［０２１７］

続いて、ｋ＋１行目の消灯期間に遷移し、上記と同様にｋ＋１行目の副画素全てが消灯状態となる。

［０２１８］

このように、一水平期間中常時点灯しているのではなく、一水平期間中に消灯期間を設ける駆動方法をデューティ駆動とも呼ぶことができる。デューティ駆動を用いることで、動画を表示する際の残像現象を低減することができるため、動画表示性能の高い表示装置を実現できる。特にＶＲ機器などでは、残像を低減することで、いわゆるＶＲ酔いを軽減することができる。

［０２１９］

デューティ駆動において、一水平期間に対する点灯期間の割合を、デューティ比と呼ぶことができる。例えばデューティ比が５０％のとき、点灯期間と消灯期間が同じ長さであることを意味する。なお、デューティ比は自由に設定することが可能であり、例えば０％より高く、１００％以下の範囲で適宜調整することができる。

［０２２０］

また上述した画素回路とは異なる構成について、図２０Ａ、図２０Ｂを参照して説明する。

［０２２１］

図２０Ａに、画素２３０のブロック図を示す。画素２３０は、画素回路５１Ｉおよび発光素子（ＬＥＤ）６１を有する。図２０Ａに示す画素回路５１Ｉは、スイッチングトランジスタ（Ｓｗｉｔｃｈｉｎｇ　Ｔｒ）、駆動トランジスタ（Ｄｒｉｖｉｎｇ　Ｔｒ）、および記憶回路ＭＥＭ（Ｍｅｍｏｒｙ）を有する。スイッチングトランジスタには画像データＤａｔａが、記憶回路ＭＥＭにはデータＤａｔａＷが、それぞれ入力される。

［０２２２］

図２０Ｂに、画素回路５１Ｉの具体的な回路図を示す。

［０２２３］

図２０Ｂに示す画素回路５１Ｉは、トランジスタ５２ｗ、トランジスタ５２Ａ、トランジスタ５２Ｂ、トランジスタ５２Ｃ、容量５３ｓ、容量５３ｗを有する。なお、トランジスタ５２Ａおよび容量５３ｗは、記憶回路ＭＥＭを構成する。また図２０Ｂでは、画素回路５１Ｉに接続される発光素子６１を図示している。

［０２２４］

記憶回路ＭＥＭには、配線ＳＬ２およびトランジスタ５２Ａを介してデータＤａｔａＷが供給される。画像データＤａｔａに加えて、データＤａｔａＷが画素に供給されることで、発光素子に流れる電流が大きくなり、表示装置は高い輝度を表現することができる。

［０２２５］

トランジスタ５２ｗはスイッチングトランジスタとして機能する。トランジスタ５２Ｂは駆動トランジスタとして機能する。トランジスタ５２ｗのソースまたはドレインの一方は、容量５３ｗの

一方の電極と電気的に接続される。容量５３ｗの他方の電極は、トランジスタ５２Ａのソースまたはドレインの一方と電気的に接続される。トランジスタ５２Ａのソースまたはドレインの一方は、トランジスタ５２Ｂのゲートと電気的に接続される。トランジスタ５２Ｂのゲートは、容量５３ｓの一方の電極と電気的に接続される。容量５３ｓの他方の電極は、トランジスタ５２Ｂのソースまたはドレインの一方と電気的に接続される。トランジスタ５２Ｂのソースまたはドレインの一方は、トランジスタ５２Ｃのソースまたはドレインの一方と電気的に接続される。トランジスタ５２Ｃのソースまたはドレインの一方は、発光素子６１の一方の電極と電気的に接続される。図２０Ｂに示す各トランジスタは、ゲートと電気的に接続されたバックゲートを有するが、バックゲートの接続はこれに限定されない。また、トランジスタにバックゲートを設けなくてもよい。

［０２２６］

ここで、容量５３ｗの他方の電極、トランジスタ５２Ａのソースまたはドレインの一方、トランジスタ５２Ｂのゲート、および容量５３ｓの一方の電極が接続されるノードをノードＮＭとする。また、容量５３ｓの他方の電極、トランジスタ５２Ｂのソースまたはドレインの一方、トランジスタ５２Ｃのソースまたはドレインの一方、および発光素子６１の一方の電極が接続されるノードをノードＮＡとする。

［０２２７］

トランジスタ５２ｗのゲートは、配線ＧＬ１と電気的に接続される。トランジスタ５２Ｃのゲートは、配線ＧＬ１と電気的に接続される。トランジスタ５２Ａのゲートは、配線ＧＬ２に電気的に接続される。トランジスタ５２ｗのソースまたはドレインの他方は、配線ＳＬ１と電気的に接続される。トランジスタ５２Ｃのソースまたはドレインの他方は、配線Ｖ０と電気的に接続される。トランジスタ５２Ａのソースまたはドレインの他方は、配線ＳＬ２と電気的に接続される。なお、本実施の形態などでは、配線ＳＬ１および配線ＳＬ２をまとめて配線ＳＬと呼ぶ場合がある。よって、配線ＳＬは１本に限らず、複数本の場合がある。

［０２２８］

トランジスタ５２Ｂのソースまたはドレインの他方は、配線ＡＮＯと電気的に接続される。発光素子６１の他方の電極は、配線ＶＣＯＭと電気的に接続される。

［０２２９］

配線ＧＬ１および配線ＧＬ２は、トランジスタの動作を制御するための信号線としての機能を有することができる。配線ＳＬ１は、画素に画像データＤａｔａを供給する信号線としての機能を有することができる。配線ＳＬ２は、記憶回路ＭＥＭにデータＤａｔａＷを書き込むための信号線としての機能を有することができる。例えば、配線ＳＬ２は、画素に補正信号を供給する信号線としての機能を有することができる。配線Ｖ０は、トランジスタ５２Ｂの電気特性を取得するためのモニター線としての機能を有する。また、配線Ｖ０からトランジスタ５２Ｃを介して容量５３ｓの他方の電極に特定の電位を供給することにより、画像信号の書き込みを安定化させることもできる。

［０２３０］

トランジスタ５２Ａおよび容量５３ｗは、記憶回路ＭＥＭを構成する。ノードＮＭは記憶ノードであり、トランジスタ５２Ａを導通状態にすることで、配線ＳＬ２から供給されるデータＤａｔａＷをノードＮＭに書き込むことができる。トランジスタ５２Ａに極めてオフ電流が低いＯＳトランジスタを用いることで、ノードＮＭの電位を長時間保持することができる。

［０２３１］

画素回路５１Ｉにおいて、配線ＳＬ１から供給される画像データＤａｔａは、トランジスタ５２ｗを介して容量５３ｗに供給される。トランジスタ５２ｗのソースまたはドレインの一方とノードＮＭは容量結合している。よって、データＤａｔａＷが書き込まれているノードＮＭの電位は、画像データＤａｔａに応じて変化する。また、ノードＮＡとノードＮＭは、容量５３ｓを介して容量結合している。よって、ノードＮＡの電位は、データＤａｔａＷおよび画像データＤａｔａに応じて変化する。

［０２３２］

なお、トランジスタ５２ｗは、画像データＤａｔａの供給を受けるか否かを決定する選択トランジスタとして機能する。トランジスタ５２Ｃは、ノードＮＡの電位を配線Ｖ０と等しくするか否かを決定するリセットトランジスタとして機能する。

［０２３３］

＜変形例＞

図２１Ａおよび図２１Ｂに表示装置１０Ａの変形例である表示装置１０Ｂの斜視図を示す。図２１Ｂは表示装置１０Ｂが有する各層の構成を説明するための斜視図である。説明の繰り返しを減らすため、主に表示装置１０Ａと異なる点について説明する。

［０２３４］

表示装置１０Ｂは、複数の画素回路５１（図示しない）を含む画素回路群５５と駆動回路３０が重ねて設けられている。表示装置１０Ｂにおいて、画素回路群５５は複数の区画５９に分けられ、駆動回路３０は複数の区画３９に分けられる。複数の区画３９はそれぞれがソースドライバ回路３１とゲートドライバ回路３３を有する。

［０２３５］

図２２Ａに、表示装置１０Ｂが有する画素回路群５５の構成例を示す。図２２Ｂに、表示装置１０Ｂが有する駆動回路３０の構成例を示す。区画５９および区画３９は、それぞれｍ行ｎ列（ｍおよびｎは、それぞれ１以上の整数。）のマトリクス状に配置されている。本明細書等において、１行１列目の区画５９を区画５９［１，１］と示し、ｍ行ｎ列目の区画５９を区画５９［ｍ，ｎ］と示す。同様に、１行１列目の区画３９を区画３９［１，１］と示し、ｍ行ｎ列目の区画３９を区画３９［ｍ，ｎ］と示す。図２２Ａおよび図２２Ｂは、ｍが４で、ｎが８の場合を示している。すなわち、画素回路群５５と駆動回路３０が、それぞれ３２分割されている。

［０２３６］

複数の区画５９のそれぞれは、複数の画素回路５１、複数の配線ＳＬ、および複数の配線ＧＬを有する。複数の区画５９のそれぞれにおいて、複数の画素回路５１の一は、複数の配線ＳＬの少なくとも一、および複数の配線ＧＬの少なくとも一と、電気的に接続される。

［０２３７］

区画５９の一と区画３９の一は重ねて設けられる（図２２Ｃ参照。）。例えば、区画５９［ｉ，ｊ］（ｉは１以上ｍ以下の整数。ｊは１以上ｎ以下の整数。）と区画３９［ｉ，ｊ］は重ねて設けられる。区画３９［ｉ，ｊ］が有するソースドライバ回路３１［ｉ，ｊ］は、区画５９［ｉ，ｊ］が有する配線ＳＬと電気的に接続する。区画３９［ｉ，ｊ］が有するゲートドライバ回路３３［ｉ，ｊ］は、区画５９［ｉ，ｊ］が有する配線ＧＬと電気的に接続する。ソースドライバ回路３１［ｉ，ｊ］およびゲートドライバ回路３３［ｉ，ｊ］は、区画５９［ｉ，ｊ］が有する複数の画素回路５１を制御する機能を有する。

［０２３８］

区画５９［ｉ，ｊ］と区画３９［ｉ，ｊ］を重ねて設けることで、区画５９［ｉ，ｊ］が有する画素回路５１と、区画３９［ｉ，ｊ］が有するソースドライバ回路３１およびゲートドライバ回路３３との接続距離（配線長）を極めて短くできる。その結果、配線抵抗および寄生容量が減るため、充放電にかかる時間が少なくなり、高速駆動が実現できる。また、消費電力を低減できる。また、小型化および軽量化が実現できる。

［０２３９］

また、表示装置１０Ｂは、区画３９毎にソースドライバ回路３１およびゲートドライバ回路３３を有する構成である。よって、区画３９に対応する区画５９毎に表示部１３を分割し、画像データの書き換えを行うことができる。例えば、表示部１３のうち、画像に変化が生じた区画のみ画像データを書き換え、変化のない区画は画像データを保持することが可能となり、消費電力の低減が実現できる。

［０２４０］

本実施の形態などでは、区画５９毎に分割された表示部１３の１つを副表示部１９と呼ぶ。よって、副表示部１９は区画３９毎に分割された表示部１３の１つでもある。表示部１３は複数の副表示部１９を有する。また、表示部１３は複数の副表示部１９で構成されているとも言える。図２１および図２２を用いて説明した表示装置１０Ｂでは、表示部１３が３２個の副表示部１９に分割される場合を示している（図２１Ａ参照）。副表示部１９は図１６等に示した画素２３０を複数含む。具体的には、１つの副表示部１９は、複数の画素回路５１を含む区画５９の１つと、複数の発光素子６１と、を含む。また、１つの区画３９は、１つの副表示部１９に含まれる複数の画素２３０を制御する機能を有する。

［０２４１］

また、表示装置１０Ｂは、機能回路４０が有するタイミング生成回路４４によって、画像表示時の駆動周波数を副表示部１９毎に任意に設定できる。機能回路４０は、複数の区画３９および複数の区画５９それぞれの動作を制御する機能を有する。すなわち、機能回路４０は、マトリクス状に配置された複数の副表示部１９それぞれの駆動周波数および動作タイミングを制御する機能を有する。また、機能回路４０は、副表示部間の同期調整を行なう機能を有する。

［０２４２］

また、区画３９毎にタイミング生成回路（タイミング生成回路２５１）および入出力回路（入出力回路２５２）を設けてもよい（図２２Ｄ参照）。入出力回路２５２としては、例えば、Ｉ２Ｃ（Ｉｎｔｅｒ－Ｉｎｔｅｇｒａｔｅｄ　Ｃｉｒｃｕｉｔ）インターフェースなどを用いることができる。図２２Ｃおよび図２２Ｄでは、区画３９［ｉ，ｊ］が有するタイミング生成回路２５１を、タイミング生成回路２５１［ｉ，ｊ］と示している。また、区画３９［ｉ，ｊ］が有する入出力回路２５２を入出力回路２５２［ｉ，ｊ］と示している。

［０２４３］

例えば、機能回路４０は、入出力回路２５２［ｉ，ｊ］に、ゲートドライバ回路３３［ｉ，ｊ］の走査方向および駆動周波数の設定信号、ならびに、解像度を低くする際の画像データ間引き画素数（画像データの書き換え時に、書き換えを行なわない画素の数）などの動作パラメータを供給する。ソースドライバ回路３１［ｉ，ｊ］およびゲートドライバ回路３３［ｉ，ｊ］は、当該動作パラメータに従って動作する。

［０２４４］

また、副表示部１９が受光素子を有する場合、入出力回路２５２は、受光素子で光電変換された情報を機能回路４０に出力する。

［０２４５］

本発明の一態様にかかる電子機器における表示装置１０Ｂは、画素回路５１と駆動回路３０を積層し、ユーザーの視線の動きに応じて副表示部１９毎の駆動周波数を異ならせることで、低消費電力化を図ることができる。

［０２４６］

図２３Ａに、４行８列の副表示部１９を有する表示部１３を示す。また図２３Ａでは、注視点Ｇを中心にする第１領域Ｓ１乃至第３領域Ｓ３を示している。演算部２０３は、複数の副表示部１９のそれぞれを、第１領域Ｓ１または第２領域Ｓ２と重なる第１区域２９Ａと、第３領域Ｓ３と重なる第２区域２９Ｂのいずれかに振り分ける。すなわち、演算部２０３は、複数の区画３９のそれぞれを、第１区域２９Ａまたは第２区域２９Ｂに振り分ける。この場合、第１領域Ｓ１または第２領域Ｓ２と重なる第１区域２９Ａは、注視点Ｇと重なる領域を含む。また、第２区域２９Ｂは第１区域２９Ａの外側に位置する副表示部１９を含む。（図２３Ｂ参照）。

［０２４７］

複数の区画３９それぞれが有する駆動回路（ソースドライバ回路３１およびゲートドライバ回路３３）の動作は機能回路４０により制御される。例えば、第２区域２９Ｂは、前述した安定注視野、誘導視野、および補助視野が含まれる第３領域Ｓ３と重なる区域であり、ユーザーの識別力が低い区域である。よって、画像表示時において、第１区域２９Ａより第２区域２９Ｂの単位時間当たりの画像データの書き換え回数（以下、「画像書き換え回数」ともいう。）を少なくしても、ユーザーが感じる実質的な表示品位（以下、「実質的な表示品位」ともいう。）の低下は少ない。すなわち、第２区域２９Ｂに含まれる副表示部１９の駆動周波数（「第２駆動周波数」ともいう。）を第１区域２９Ａに含まれる副表示部１９の駆動周波数（「第１駆動周波数」ともいう。）よりも低くしても、実質的な表示品位の低下は少ない。

［０２４８］

駆動周波数を低くすると、表示装置の消費電力を低減できる。その一方で、駆動周波数を低くすると、表示品位も低下する。特に、動画表示時の表示品位が低下する。本発明の一態様によれば、第２駆動周波数を第１駆動周波数よりも低くすることで、ユーザーの視認性が低い区域の消費電力を低減しつつ、実質的な表示品位の低下を抑制できる。本発明の一態様によれば、表示品位の維持と消費電力の低減を両立できる。

［０２４９］

第１駆動周波数は、３０Ｈｚ以上５００Ｈｚ以下、好ましくは６０Ｈｚ以上５００Ｈｚ以下とすればよい。第２駆動周波数は第１駆動周波数以下が好ましく、第１駆動周波数の１／２以下がより好ましく、第１駆動周波数の１／５以下がより好ましい。

［０２５０］

また、第３領域Ｓ３に重なる副表示部１９のうち、第１区域２９Ａからより遠い区域を第３区域２９Ｃと設定し（図２３Ｃ参照）、第３区域２９Ｃに含まれる副表示部１９の駆動周波数（「第３駆動周波数」ともいう。）を第２区域２９Ｂよりも低くしてもよい。第３駆動周波数は第２駆動周波数以下が好ましく、第２駆動周波数の１／２以下がより好ましく、第２駆動周波数の１／５以下

がより好ましい。画像書き換え回数を著しく少なくすることで、消費電力をさらに低減できる。また、必要に応じて、画像データの書き換えを停止してもよい。画像データの書き換えを停止することで、消費電力をさらに低減できる。

［０２５１］

このような駆動方法を行なう場合、画素回路５１を構成するトランジスタにオフ電流が極めて少ないトランジスタを用いると好適である。例えば、画素回路５１を構成するトランジスタにＯＳトランジスタを用いると好適である。ＯＳトランジスタはオフ電流が著しく低いため、画素回路５１に供給された画像データを長期間保持できる。特にトランジスタ５２ＡにＯＳトランジスタを用いると好適である。

［０２５２］

また、表示部１３に表示する映像シーンが変わる場合など、直前の画像よりも明るさ、コントラスト、または色調などが大きく異なる画像が表示される場合がある。このような場合、第１区域２９Ａと、第１区域２９Ａよりも駆動周波数が低い区域の間で、画像が切り換わるタイミングにずれが生じるため、両区域間の間で明るさ、コントラスト、または色調などが大きく異なり、実質的な表示品位が損なわれる恐れがある。このように映像シーンが変わる場合などでは、一旦、第１区域２９Ａ以外の区域も第１区域２９Ａと同じ駆動周波数で画像データの書き換えを行ない、その後に第１区域２９Ａ以外の区域の駆動周波数を低下させればよい。

［０２５３］

また、注視点Ｇの変動量が一定量を越えたと判断した場合、第１区域２９Ａ以外の区域も第１区域２９Ａと同じ駆動周波数で画像データの書き換えを行ない、変動量が一定量以内であると判断した場合に、第１区域２９Ａ以外の区域の駆動周波数を低下させてもよい。また、注視点Ｇの変動量が少ないと判断した場合、第１区域２９Ａ以外の区域の駆動周波数をさらに低下させてもよい。

［０２５４］

また、表示装置１０Ｂが、画像データを一時的に保持する記憶装置であるフレームメモリを有さない場合、もしくは、表示部１３全体に対して１つのフレームメモリを有する場合、第２駆動周波数および第３駆動周波数は、どちらも第１駆動周波数の整数分の１にする必要がある。

［０２５５］

複数の副表示部１９それぞれに対応するフレームメモリを設けることで、第２駆動周波数および第３駆動周波数を第１駆動周波数の整数分の１に限らず、任意の値に設定できる。第２駆動周波数および第３駆動周波数を任意の値に設定することによって、駆動周波数の設定自由度を高めることができる。よって、実質的な表示品位の低下を低減できる。

［０２５６］

図２４は、副表示部１９毎にフレームメモリ２５３を有する表示装置１０Ｂの構成例を説明するブロック図である。図２４において、入出力回路８０は、画像情報入力部２６１およびクロック信号入力部２６２を有する。また、機能回路４０は、画像データ一時記憶部２６３、動作パラメータ設定部２６４、内部クロック信号生成部２６５、画像処理部２６６、メモリコントローラ２６７、および複数のフレームメモリ２５３を有する。

［０２５７］

また、画像データ一時記憶部２６３およびフレームメモリ２５３として、フラッシュメモリ、ＭＲＡＭ、ＰＲＡＭ、ＲｅＲＡＭ、ＦｅＲＡＭ、ＤＲＡＭ、またはＳＲＡＭなどを用いてもよい。ま

た、画像データ一時記憶部２６３およびフレームメモリ２５３として、ＤＯＳＲＡＭ（登録商標）、およびＮＯＳＲＡＭ（登録商標）などを用いてもよい。

［０２５８］

複数のフレームメモリ２５３の一は、複数の副表示部１９の一に表示する画像データを保持する機能を有する。例えば、フレームメモリ２５３［１，１］は、副表示部１９［１，１］に表示する画像データを保持する機能を有する。同様に、フレームメモリ２５３［ｍ，ｎ］は、副表示部１９［ｍ，ｎ］に表示する画像データを保持する機能を有する。

［０２５９］

また、複数の副表示部１９の一は、複数の区画３９の一と電気的に接続される。図２４において、複数の区画３９のそれぞれは、ソースドライバ回路３１、ゲートドライバ回路３３、タイミング生成回路２５１、および入出力回路２５２を有する。図２４などでは、区画３９［１，１］が有するタイミング生成回路２５１をタイミング生成回路２５１［１，１］と示している。また、区画３９［１，１］が有する入出力回路２５２を入出力回路２５２［１，１］と示している。

［０２６０］

画像情報入力部２６１には、表示部１３に表示する画像データ、および表示装置１０Ｂの動作パラメータが外部から供給される。クロック信号入力部２６２には、クロック信号が外部から供給される。また、該クロック信号は、クロック信号入力部２６２を介して内部クロック信号生成部２６５に供給される。

［０２６１］

内部クロック信号生成部２６５は、外部から供給されたクロック信号を用いて、表示装置１０Ｂ内で用いるクロック信号（「内部クロック信号」ともいう。）を生成する機能を有する。内部クロック信号は、画像データ一時記憶部２６３、動作パラメータ設定部２６４、メモリコントローラ２６７、区画３９などに供給され、表示装置１０Ｂを構成する各回路などの動作タイミングを揃えるために用いられる。

［０２６２］

画像情報入力部２６１を介して入力された画像データは、画像データ一時記憶部２６３に供給される。また、画像情報入力部２６１を介して入力された動作パラメータは、動作パラメータ設定部２６４に供給される。

［０２６３］

画像データ一時記憶部２６３は、供給された画像データを保持し、内部クロック信号に同期して、該画像データを画像処理部２６６に供給する。よって、画像データ一時記憶部２６３もフレームメモリの一種である。画像データ一時記憶部２６３を設けることで、外部から画像データが供給されるタイミングと、該画像データを表示装置１０Ｂ内部で処理するタイミングのずれを解消できる。

［０２６４］

動作パラメータ設定部２６４は、供給された動作パラメータを保持する機能を有する。動作パラメータは、複数の副表示部１９それぞれについて、駆動周波数、走査方向、解像度の設定などを決定する情報を含む。

［０２６５］

画像処理部２６６は、画像データ一時記憶部２６３に保持されている画像データの演算処理を行なう機能を有する。例えば、画像データのコントラスト調整、明るさ調整、およびガンマ補正など

を行なう機能を有する。また、画像処理部２６６は、画像データ一時記憶部２６３に保持されている画像データを、副表示部１９毎に分割する機能を有する。

［０２６６］

また、画像処理部２６６は、複数のフレームメモリ２５３それぞれに記憶されている画像データを読み出して、該画像データの演算処理を行ない、演算処理された該画像データをフレームメモリ２５３に書き戻す機能を有する。例えば、表示部１３に静止画を表示している時に、複数のフレームメモリ２５３の一部または全部に記憶されている画像データの演算処理を行うことで、輝度およびコントラストなどの調整が可能である。

［０２６７］

メモリコントローラ２６７は、複数のフレームメモリ２５３それぞれの動作を制御する機能を有する。画像処理部２６６で副表示部１９毎に分割された画像データは、複数のフレームメモリ２５３のそれぞれに記憶される。また、複数のフレームメモリ２５３は、それぞれに対応する区画３９からの読み出し要求信号（ｒｅａｄ）に応じて、区画３９に画像データを供給する機能を有する。

［０２６８］

なお、フレームメモリ２５３の代わりに記憶装置４１を用いてもよい。すなわち、記憶装置４１に副表示部１９毎に分割された画像データを記憶してもよい。

［０２６９］

また、フレームメモリ２５３は、機能回路４０以外に設けてもよい。また、フレームメモリ２５３を表示装置１０Ｂ以外の半導体装置に設けてもよい。

［０２７０］

なお、表示部１３に設定する区域は、第１区域２９Ａ、第２区域２９Ｂ、および第３区域２９Ｃの３つに限定されない。表示部１３に４以上の区域を設定してもよい。表示部１３に複数の区域を設定し、段階的に駆動周波数を低くすることで、実質的な表示品位の低下をより少なくすることができる。

［０２７１］

また、第１区域２９Ａに表示する画像に対して、前述したアップコンバート処理を行なってもよい。第１区域２９Ａにアップコンバート処理された画像を表示することで、表示品位を高めることができる。また、第１区域２９Ａ以外の区域に表示する画像に対して、前述したアップコンバート処理を行なってもよい。第１区域２９Ａ以外の区域にアップコンバート処理された画像を表示することで、第１区域２９Ａ以外の区域の駆動周波数を低下させた場合の実質的な表示品位の低下をより少なくすることができる。

［０２７２］

なお、第１区域２９Ａに表示する画像のアップコンバート処理を高精度なアルゴリズムで行ない、第１区域２９Ａ以外の区域に表示する画像のアップコンバート処理を低精度なアルゴリズムで行なってもよい。このような場合においても、第１区域２９Ａ以外の区域の駆動周波数を低下させた場合の実質的な表示品位の低下をより少なくすることができる。

［０２７３］

また、画像データの解像度を表示部１３の解像度よりも低くしたい場合、もしくは、高速書き換えと消費電力の低減を優先させたい場合など、目的などに応じて第１区域２９Ａ以外の区域に表示する画像に、ダウンコンバート処理を行なってもよい。例えば、第１区域２９Ａ以外の区域に表示

する画像の書き換えを数行おき、数列おき、または数画素おきに行うことにより、高速書き換えと消費電力の低減が実現できる。

［０２７４］

また、注視点を含む第１区域２９Ａに表示する画像の解像度よりも、第１区域２９Ａ以外の区域に表示する画像の解像度を小さくすることで、映像信号生成（レンダリング）時の負荷が軽減される。このような処理を、「フォービエイテッド・レンダリング（Ｆｏｖｅａｔｅｄ　Ｒｅｎｄｅｒｉｎｇ）」ともいう。第１区域２９Ａ以外の区域の駆動周波数の低減とフォービエイテッド・レンダリングを組み合わせて行うことで、表示品位の低下を抑えながら、さらなる消費電力の低減が実現できる。

［０２７５］

また、副表示部１９毎に行う画像データの書き換えを、全ての副表示部１９で同時に行うことで、高速書き換えが実現できる。すなわち、区画３９毎に行う画像データの書き換えを、全ての区画３９で同時に行うことで、高速書き換えが実現できる。

［０２７６］

一般に、ソースドライバ回路は、線順次駆動の場合、ゲートドライバ回路が１行分の画素を選択している間に、１行分の全ての画素に、同時に画像データを書き込む。例えば、表示部１３が副表示部１９に分割されておらず、解像度が４０００×２０００画素である場合、ゲートドライバ回路が１行分の画素を選択している間に、ソースドライバ回路は４０００個の画素に画像データを書き込む必要がある。フレーム周波数が１２０Ｈｚの場合、１フレームの時間は約８．３ｍｓｅｃである。よって、ゲートドライバ回路は２０００行の画素を約８．３ｍｓｅｃで選択する必要があり、１行分の画素が選択される時間、つまり、１画素当たりの画像データの書き込み時間は約４．１７μｓｅｃとなる。すなわち、表示部の解像度が高くなるほど、また、フレーム周波数が高くなるほど、十分な画像データの書き換え時間の確保が難しくなる。

［０２７７］

本実施の形態で例示した表示装置１０Ｂは、表示部１３が行方向に４分割されている。よって、１つの副表示部１９において、１画素当たりの画像データの書き込み時間を、表示部１３が分割されていない場合より４倍長くできる。本発明の一態様によれば、フレーム周波数を２４０Ｈｚ、さらには３６０Ｈｚにした場合でも画像データの書き換え時間の確保が容易になるため、表示品位の高い表示装置が実現できる。

［０２７８］

また、本実施の形態で例示した表示装置１０Ｂは、表示部１３が行方向に４分割されているため、ソースドライバ回路と画素回路を電気的に接続する配線ＳＬの長さが４分の１になる。このため、配線ＳＬの抵抗値および寄生容量がそれぞれ４分の１になり、画像データの書き込み（書き換え）に必要な時間を短くすることができる。

［０２７９］

加えて、本実施の形態で例示した表示装置１０Ｂは、表示部１３が列方向に８分割されているため、ゲートドライバ回路と画素回路を電気的に接続する配線ＧＬの長さが８分の１になる。このため、配線ＧＬの抵抗値および寄生容量がそれぞれ８分の１になり、信号の劣化および遅延が改善し、画像データの書き換え時間の確保が容易になる。

［０２８０］

本発明の一態様に係る表示装置１０Ｂによれば、十分な画像データの書き込み時間の確保が容易であるため、表示画像の高速書き換えが実現できる。よって、表示品位の高い表示装置が実現できる。特に、動画表示に優れた表示装置が実現できる。

［０２８１］

なお、本発明の一態様に係る表示装置１０Ｂでは、表示部１３を３２の副表示部１９に分割する場合を例示した。ただし、本発明の一態様に係る表示装置１０Ｂの表示部１３を、３２分割に限らず、１６分割、６４分割、または１２８分割などにしてもよい。表示部１３の分割数を増やすと、ユーザーが感じる実質的な表示品位の低下をより少なくすることができる。

［０２８２］

本実施の形態で例示した構成例、およびそれらに対応する図面等は、少なくともその一部を他の構成例、または図面等と適宜組み合わせることができる。

［０２８３］

（実施の形態３）

本実施の形態では、本発明の一態様である表示装置および表示システムについて、図２５乃至図２７を用いて説明する。

［０２８４］

＜表示装置、及び表示システムの構成例＞

図２５Ａ乃至図２５Ｃは、本発明の一態様である表示装置、及び表示システムの構成例を説明する図面である。

［０２８５］

図２５Ａに示すように、本発明の一態様である表示システムは、第１の表示装置３００Ａと、第２の表示装置３０２Ａと、を有する。第１の表示装置３００Ａ、及び第２の表示装置３０２Ａは、それぞれ無線通信機能を有する。また、第２の表示装置３０２Ａは、第１の表示装置３００Ａよりも画素密度（精細度ともいう）が高い領域を有する。また、上記の無線通信機能を用いて、第１の表示装置３００Ａの画面、または当該画面の一部を、第２の表示装置３０２Ａに表示する機能を有する。

［０２８６］

図２５Ａに示すように、本発明の一態様である表示システムは、複数の表示装置を有する。また、当該複数の表示装置は、無線通信機能を用いてデータのやりとりを行い、データをアップコンバート、またはダウンコンバートなどの加工方法により、一方の表示装置の画面に表示される画像データの一部を加工して、他方の表示装置に表示することができる。このような、表示システムとすることにより、使用者の利便性が向上する、各表示装置に最適な画質で画像を表示可能となる、または表示装置の消費電力を低減させることができる。

［０２８７］

また、第１の表示装置３００Ａは、表示部３１０と、筐体３１１と、通信部３１２と、制御部３１４と、を有する。なお、図２５Ａでは、使用者の右手３３０Ｒを示している。また、第２の表示装置３０２Ａは、表示部３２０と、筐体３２１と、通信部３２２と、装着部３２３と、制御部３２４と、カメラ部３２５と、を有する。なお、第１の表示装置３００Ａと第２の表示装置３０２Ａとの間の無線通信は、図２５Ａに示すように、通信部３１２と、通信部３２２と、の間で行うことができる。なお、通信部３１２は、第１の表示装置３００Ａへの操作に応じて、第２の表示装置３０

２Ａに情報を送信する機能を有する。また、通信部３２２は、第２の表示装置３０２Ａへの操作に応じて、第１の表示装置３００Ａに情報を送信する機能を有する。

［０２８８］

なお、第２の表示装置３０２Ａが有するカメラ部３２５は、外部の情報を取得する機能を有する。例えば、カメラ部３２５が取得したデータは、表示部３２０、または第１の表示装置３００Ａが有する表示部３１０に出力することができる。また、第２の表示装置３０２Ａが有する装着部３２３により、使用者は第２の表示装置３０２Ａを頭部に装着することができる。なお、図２５Ａにおいては、メガネのつる（テンプルなどともいう）のような形状として例示しているがこれに限定されない。装着部３２３は、使用者が装着できればよく、例えば、ヘルメット型、またはバンド型の形状としてもよい。

［０２８９］

なお、ここではカメラ部３２５を有する例を示したが、対象物の距離を測定することのできる測距センサ（以下、検知部ともよぶ）を設ければよい。すなわち、カメラ部３２５は、検知部の一態様である。検知部としては、例えばイメージセンサ、ライダー（ＬＩＤＡＲ：Ｌｉｇｈｔ　Ｄｅｔｅｃｔｉｏｎ　ａｎｄ　Ｒａｎｇｉｎｇ）などの距離画像センサを用いることができる。カメラによって得られた画像と、距離画像センサによって得られた画像とを用いることにより、より多くの情報を取得し、より高精度なジェスチャー操作を可能とすることができる。

［０２９０］

使用者は、直感的なジェスチャー操作により、第２の表示装置３０２Ａの表示部３２０に表示された画像（データ・オブジェクトともいう）を、実際の物体のように操作することができる。また、第２の表示装置３０２Ａにユーザーが事前に特定のジェスチャー操作を登録し、特定の処理と紐づけてもよい。

［０２９１］

また、表示装置、または電子機器を操作するために、ユーザーが両手を使った動作など、複数の動きを用いたジェスチャー操作を高精度に行うために、表示装置、または電子機器に検知部を複数設けることが好ましい。これにより、複数の対象物の３次元的な位置情報をより高精度に検出することができるため、複雑なジェスチャー操作による入力が可能となる。

［０２９２］

なお、本実施の形態で挙げる、第１の表示装置３００Ａ、及び第２の表示装置３０２Ａが実行しうる処理は一例であり、第１の表示装置３００Ａ、または第２の表示装置３０２Ａに組み込まれるアプリケーションソフトウェアに応じて、様々な処理が実行されうる。

［０２９３］

次に、図２５Ａに示す構成と異なる構成例について、図２５Ｂを用いて説明を行う。

［０２９４］

図２５Ｂに示す第１の表示装置３００Ｂは、表示部３１０と、筐体３１１と、通信部３１２と、バンド３１３と、制御部３１４と、を有する。また、図２５Ｂでは、使用者の右手３３０Ｒと、使用者の左手３３０Ｌと、を示している。また、図２５Ｂに示す第２の表示装置３０２Ａの構成については、図２５Ａに示す構成と同様であるため、ここでの説明は省略する。

［０２９５］

図２５Ａに示す第１の表示装置３００Ａは、いわゆる携帯情報端末（代表的にはスマートフォン

など）としての機能を有し、図２５Ｂに示す第１の表示装置３００Ｂは、いわゆる腕時計型の携帯情報端末としての機能を有する。なお、第１の表示装置３００Ａ、及び第１の表示装置３００Ｂは、少なくとも通話機能、及び時刻表示機能のいずれか一または双方を有する。また、第２の表示装置３０２Ａは、拡張現実（ＡＲ：Ａｕｇｍｅｎｔｅｄ　Ｒｅａｌｉｔｙ）、仮想現実（ＶＲ：Ｖｉｒｔｕａｌ　Ｒｅａｌｉｔｙ）、代替現実（ＳＲ：Ｓｕｂｓｔｉｔｕｔｉｏｎａｌ　Ｒｅａｌｉｔｙ）、または複合現実（ＭＲ：Ｍｉｘｅｄ　Ｒｅａｌｉｔｙ）のコンテンツを表示する機能を有する。

［０２９６］

次に、図２５Ｃを用いて、本発明の一態様の表示装置、及び表示システムについて、説明を行う。

［０２９７］

図２５Ｃは、本発明の一態様の表示装置、及び表示システムを説明する図である。図２５Ｃに示すように、第１の表示装置３００は、少なくとも表示部３１０と、通信部３１２と、を有し、第２の表示装置３０２は、表示部３２０と、通信部３２２と、を有する。

［０２９８］

実施の形態１で例示した表示装置を、表示部３２０に適用することができる。また、実施の形態１で例示した表示装置は、腕時計型の携帯情報端末である第１の表示装置３００Ｂの表示部３１０にも適用することができる。なお、可能であれば第１の表示装置３００Ａの表示部３１０にも用いることもできる。

［０２９９］

なお、図２５Ｃにおいては、第１の表示装置３００と、第２の表示装置３０２とは、それぞれ同じ機能を有する構成について例示したがこれに限定されず、第１の表示装置３００と、第２の表示装置３０２とは、異なる機能を有していてもよい。

［０３００］

表示部３２０は、表示部３１０よりも解像度が高いと好ましい。また、表示部３２０は、表示部３１０よりも画素密度（精細度）が高いと好ましい。なお、表示部３１０と表示部３２０とは、画面比率（アスペクト比）が異なっていてもよい。

［０３０１］

本発明の一態様の表示システムは、解像度と画素密度の少なくとも一方が異なる２つの表示装置を有する構成とすることができる。その場合、一方の表示装置で表示可能な画像データを、他方の表示装置に適した画像データとするために、画像データの一部または全部を圧縮または伸長すればよい。なお、解像度も画素密度も同じ２つの表示装置を用いてもよく、その場合には同じ画像データを用いることができる。

［０３０２］

表示部３２０の解像度または精細度を高くすることで、使用者が画素を認識することができない（画素の間に生じうる線がみえない等）ため、没入感、臨場感、及び奥行き感をより高く感じることができる。

［０３０３］

また、図２５Ａに示すように、第１の表示装置３００Ａは、表示部が表示しない期間を有し、当該期間において、第２の表示装置３０２Ａの入出力手段（例えば、コントローラー）として機能する。このような機能を有することで、第１の表示装置３００Ａが有する電源部の使用期間を長くす

ることができる。すなわち、本発明の一態様である表示システムは、省電力化することが可能である。

［０３０４］

次に、図２５Ａ乃至図２５Ｃ表示装置、及び表示システムの各構成について、以下、説明を行う。

［０３０５］

＜表示部＞

表示部３１０、及び表示部３２０は、それぞれ表示する機能を有する。表示部３１０、及び表示部３２０としては、例えば、液晶表示デバイス、有機ＥＬを含む発光デバイス、及びマイクロＬＥＤなどの発光ダイオードを含む発光デバイスの中から選ばれる一または複数を用いることができる。生産性、及び発光効率を考慮した場合、表示部３１０、及び表示部３２０としては、有機ＥＬを含む発光デバイスを用いると好適である。

［０３０６］

また表示部３１０はタッチパネルとしての機能を有することが好ましい。特に、静電容量方式のタッチセンサを用いると、薄型化が可能であるため好ましい。表示部３１０がタッチパネルとして機能することで、第１の表示装置３００Ａ（または第１の表示装置３００Ｂ）を単体で、携帯情報端末として用いることができる。また、第２の表示装置３０２を装着している際には、表示部３１０をタッチパッドなどの入力装置として使用することができるため、別途コントローラなどの入力装置を接続する必要なくなるため好ましい。

［０３０７］

＜通信部＞

通信部３１２、及び通信部３２２は、それぞれ無線または有線で通信する機能を有する。通信部３１２、及び通信部３２２は、特に無線で通信する機能を有すると、接続のためのケーブルなどの部品点数を省略できるため好適である。

［０３０８］

通信部３１２、及び通信部３２２が、無線で通信する機能を有する場合、通信部３１２、及び通信部３２２は、アンテナを介して通信を行うことができる。通信部３１２と通信部３２２との間の通信手段（通信方法）としては、例えばＷｏｒｌｄ　Ｗｉｄｅ　Ｗｅｂ（WWW）の基盤であるインターネット、イントラネット、エクストラネット、ＰＡＮ（Ｐｅｒｓｏｎａｌ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）、ＬＡＮ（Ｌｏｃａｌ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）、ＣＡＮ（Ｃａｍｐｕｓ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）、ＭＡＮ（Ｍｅｔｒｏｐｏｌｉｔａｎ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）、ＷＡＮ（Ｗｉｄｅ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）、ＧＡＮ（Ｇｌｏｂａｌ　Ａｒｅａ　Ｎｅｔｗｏｒｋ）等のコンピュータネットワークが挙げられる。無線通信を行う場合、通信プロトコル又は通信技術として、第４世代移動通信システム（４Ｇ）、第５世代移動通信システム（５Ｇ）などの通信規格、またはＷｉ－Ｆｉ（登録商標）、Ｂｌｕｅｔｏｏｔｈ（登録商標）等のＩＥＥＥにより通信規格化された仕様を用いることができる。

［０３０９］

また、第１の表示装置３００及び第２の表示装置３０２は、それぞれ独立に、以下で説明する構成要素を有していてもよい。

［０３１０］

＜制御部＞

制御部は、表示部を制御する機能を有する。制御部としては、例えば画素回路、バックアップ回路、画像変換回路などを有する。なお、画像変換回路は、画像データのアップコンバート処理、またはダウンコンバート処理を行うことができる。これにより、表示部の解像度に合わせて、解像度の小さい画像データをアップコンバートする、または、解像度の大きい画像データをダウンコンバートすることができ、表示品位の高い画像を表示部に表示させることができる。

［０３１１］

＜電源部＞

電源部は、表示部に電力を供給する機能を有する。電源部は、例えば、一次電池、または二次電池を用いることができる。なお、当該二次電池としては、例えば、リチウムイオン二次電池を好適に用いることができる。

［０３１２］

＜センサ部＞

センサ部は、使用者の視覚、聴覚、触覚、味覚、及び嗅覚、のいずれか一または複数の情報を取得する機能を有する。より具体的には、センサ部は力、変位、位置、速度、加速度、角速度、回転数、距離、光、磁気、温度、音声、時間、電場、電流、電圧、電力、放射線、湿度、傾度、振動、におい、及び赤外線の少なくとも一つを測定する機能を有する。

［０３１３］

また、センサ部は、上記機能に加え、脳波を測定できる機能を有すると好ましい。例えば、頭部に接触する電極を複数有し、当該電極に流れる微弱な電流から、脳波を測定する機構を有していればよい。センサ部が脳波を測定できる機能を有することで、表示部３２０には、使用者がイメージした（座標）に画像を表示させることができる。この場合、使用者は、両手を用いて表示装置を操作する必要がないため、両手に何も持たない（両手がフリーの状態）で、入力操作などを行うことができる。

［０３１４］

［画像の例］

次に、本発明の一態様の表示装置、及び表示システムの画像の一例について説明を行う。

［０３１５］

以下では、本発明の一態様の表示システムによって、ユーザーが体験できる操作方法と、ユーザーに提示することのできる画像と、の一例について説明する。

［０３１６］

図２６Ａには、ユーザー３３０が眼鏡型の第２の表示装置３０２Ａを装着した状態で、ジェスチャー操作をしている様子を示している。このとき、第１の表示装置３００Ａの表示部は消灯しているため、第１の表示装置３００Ａの電力消費を抑えることができる。また、第１の表示装置３００Ａは、ユーザー３３０の衣服のポケットの中に入った状態であるため、ユーザー３３０は両手が自由な状態で、表示システムの操作をすることができる。

［０３１７］

図２６Ｂは、図２６Ａに示す、室内にいるユーザー３３０の視界に映る画像３４０の例を示している。図２６Ｂに示す画像３４０中には、床、壁、ドアなどの現実の室内の風景を撮像した画像に重ねて、画像情報３４１が示されている。ここでは、画像情報３４１は、第１の表示装置３００Ａの表示部に表示される画像の一部である。ユーザー３３０は、第２の表示装置３０２Ａを装着した

状態で、第２の表示装置３０２Ａとペアリングされた第１の表示装置３００Ａ（例えばスマートフォンなど）を操作することもできる。

［０３１８］

また、ユーザー３３０が左手３３０Ｌで、画像情報３４１が示されている空間を掴む動作を行うと、第２の表示装置３０２Ａはこの動作をジェスチャー操作と認識し、画像情報３４１の位置を変更可能な状態とする。この状態において、ユーザー３３０の左手３３０Ｌが動くと、図２６Ｂに示すように、画像情報３４１は、左手３３０Ｌの動きに追従して位置を変更することができる。このとき、左手３３０Ｌの動きに応じて、左右、上下、及び前後に画像情報３４１を移動させることができるだけでなく、画像情報３４１を回転させることもできる。また、画像情報３４１をスクロール操作してもよい。

［０３１９］

図２６Ｃには、ユーザー３３０が両手を使ってジェスチャー動作をしている様子を示している。ユーザー３３０は、表示部が消灯した状態の第１の表示装置３００Ｂを腕に装着している。

［０３２０］

また、図２６Ｄに示すように、ユーザー３３０が左手３３０Ｌと右手３３０Ｒで画像情報３４１が示されている空間を掴む動作を行うと、第２の表示装置３０２Ａはこの動作をジェスチャー操作と認識し、画像情報３４１の形状を変更可能な状態とする。この状態において、左手３３０Ｌと右手３３０Ｒとが近づくと、図２６Ｄに示すように、画像情報３４１が縮小するように変形する。一方、左手３３０Ｌと右手３３０Ｒとが遠ざかると、画像情報３４１を拡大させることができる。このとき、左手３３０Ｌと右手３３０Ｒの動きに追従して、画像情報３４１を移動、または回転させることもできる。また、画像情報３４１をスクロール操作してもよい。

［０３２１］

次に、本発明の一態様の表示システムの動作方法の一例について、図２７を用いて説明を行う。

［０３２２］

［表示システムの動作方法例］

以下では、表示システムの動作方法の一例について説明する。図２７は、表示システムの動作方法にかかるフローチャートである。

［０３２３］

ステップＳ０１において、動作が開始される。このとき、第１の表示装置３００Ａは起動状態（操作が可能な状態）であり、第２の表示装置３０２Ａは、電源が入った状態であるとする。

［０３２４］

ステップＳ０２において、ユーザーにより第２の表示装置３０２Ａが装着される。第２の表示装置３０２Ａは、自身が装着されたことを認識し、システムが起動する。ステップＳ０２において、例えば、第２の表示装置３０２Ａがゴーグル型の形態である場合、前方のカメラの画像がユーザーに提供されてもよい、または他のコンテンツの画像が表示されていてもよい。

［０３２５］

ステップＳ０３において、第１の表示装置３００Ａと、第２の表示装置３０２Ａとのペアリングが実行される。ペアリングが完了すると、第１の表示装置３００Ａと、第２の表示装置３０２Ａとの間で双方向にデータのやりとりが可能な状態となる。

［０３２６］

ステップＳ０４において、第１の表示装置３００Ａの表示部３１０に表示されている第１の画像を、第２の表示装置３０２Ａの表示部３２０に表示する。これにより、ユーザーは、第１の表示装置３００Ａの画面を見ることなく、第２の表示装置３０２Ａに表示される情報を見ることができる。

［０３２７］

このとき、第１の表示装置３００Ａと第２の表示装置３０２Ａとで、表示部の画素密度が異なるため、第１の画像をそのまま表示するのではなく、第２の表示装置３０２Ａの表示部３２０に表示したときに、最適な大きさとなるように、第１の画像に対してアップコンバートまたはダウンコンバートなどの画像処理を施した第２の画像を、第２の表示装置３０２Ａで表示することが好ましい。

［０３２８］

ステップＳ０５において、第２の表示装置３０２Ａから第１の表示装置３００Ａに対して、情報を送信する。例えば、情報には、第１の画像の表示が完了したことを意味するコードなどが含まれる。

［０３２９］

ステップＳ０６において、第１の表示装置３００Ａは、受信した上記情報に基づいて、表示部３１０を消灯する。このとき、第１の表示装置３００Ａは、表示部３１０のタッチセンサはアクティブな状態を維持する。これにより、第１の表示装置３００Ａの表示部３１０は、入力手段（タッチパッド）などとして機能する。

［０３３０］

ステップＳ０７において、第２の表示装置３０２Ａは、第２の表示装置３０２Ａが有する検知部によって、ユーザーによるジェスチャー動作を検知し、当該ジェスチャー動作に対応するジェスチャー情報を取得する。第２の表示装置３０２Ａが複数の検知部を有する場合には、複数の検知部の全て、または２つ以上によってジェスチャー動作を検知する。これにより、複数の対象物の３次元的な位置情報をより高精度に検出することができるため、複雑なジェスチャー操作による入力が可能となる。

［０３３１］

ステップＳ０８において、第２の表示装置３０２Ａは、ジェスチャー情報に基づいて、様々な処理を実行する。例えば、第２の表示装置３０２Ａの表示部３２０に表示された画像情報に対して画像処理を行い、画像処理を行った後の画像情報を、当該表示部３２０に表示させることができる。

［０３３２］

ステップＳ０９において、処理が終了する。ステップＳ０９としては、例えば第２の表示装置３０２Ａを取り外すこと、第１の表示装置３００Ａまたは第２の表示装置３０２Ａの電源をオフにすること、または第１の表示装置３００Ａと第２の表示装置３０２Ａとのペアリングが解除されること、などが相当する。

［０３３３］

以上が、本発明の一態様の表示システムの動作方法例についての説明である。

［０３３４］

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

［０３３５］

（実施の形態４）

本実施の形態では、本発明の一態様の表示装置について図２８乃至図３４を用いて説明する。以下で例示する表示装置は、上記実施の形態で例示した電子機器が有する表示装置（半導体装置）に適用することができる。

［０３３６］

［表示装置の構成例１］

図２８に、表示装置６００Ａの断面図を示す。表示装置６００Ａは、ＭＭＬ（メタルマスクレス）構造が適用された表示装置の一例である。つまり、表示装置６００Ａは、ファインメタルマスクを用いずに作製された発光デバイスを有する。

［０３３７］

ＭＭＬ構造が適用された表示装置が有する発光デバイスにおける島状の発光層は、発光層を一面に成膜した後、フォトリソグラフィ法を用いて加工することで形成される。したがって、これまで実現が困難であった高精細な表示装置または高開口率の表示装置を実現することができる。さらに、発光層を各色で作り分けることができるため、極めて鮮やかでコントラストが高く、表示品位の高い表示装置を実現できる。例えば、表示装置が、青色の光を発する発光デバイス、緑色の光を発する発光デバイス、及び赤色の光を発する発光デバイスの３種類で構成される場合、発光層の成膜、及び、フォトリソグラフィによる加工を３回繰り返すことで、３種類の島状の発光層を形成することができる。

［０３３８］

ＭＭＬ構造のデバイスは、メタルマスクを用いることなく製造することができるため、メタルマスクの合わせ精度に起因する精細度の上限を超えることができる。また、メタルマスクを用いずにデバイスを作製する場合、メタルマスクの製造に係る設備、及び、メタルマスクの洗浄工程を不要にすることができる。また、フォトリソグラフィによる加工には、トランジスタを作製する際に用いる装置と共通または同様の装置を用いることができるため、ＭＭＬ構造のデバイスを作製するために特別な装置を導入する必要はない。このように、ＭＭＬ構造は、製造コストを低く抑えることが可能となるため、デバイスの大量生産に適している。

［０３３９］

ＭＭＬ構造が適用された表示装置では、例えば、ペンタイル配列などの特殊な画素配列を適用し疑似的に精細度を高める必要がないため、Ｒ、Ｇ、Ｂの副画素をそれぞれ一方向に配列させた、いわゆるストライプ配列で、かつ、高精細（例えば５００ｐｐｉ以上、１０００ｐｐｉ以上、２０００ｐｐｉ以上、３０００ｐｐｉ以上、または５０００ｐｐｉ以上）の表示装置を実現することができる。

［０３４０］

また、発光層上に犠牲層を設けることで、表示装置の作製工程中に発光層が受けるダメージを低減し、発光デバイスの信頼性を高めることができる。なお、犠牲層は、完成した表示装置に残存していてもよく、作製工程中に除去されていてもよい。例えば、図２８乃至図３０に示す犠牲層６１８ａは、発光層上に設けられていた犠牲層の一部である。

［０３４１］

また、エリアマスクを用いた成膜工程と、レジストマスクを用いた加工工程と、を採用することで、比較的簡単なプロセスにて発光デバイスを作製することができる。

［０３４２］

図２８に示す表示装置６００Ａは、本発明の一態様の表示装置（半導体装置）の断面概略図である。例えば、上記実施の形態１で例示した半導体装置１３０の断面の一例である。表示装置６００Ａは、基板４１０上に画素回路、駆動回路などが設けられた構成となっている。なお、図２８の表示装置６００Ａでは、素子層６２０、素子層６３０、及び素子層６６０に加えて、配線層６７０についても図示している。配線層６７０は、配線が設けられる層である。

［０３４３］

素子層６３０には、表示装置の画素回路が設けられることが好ましい。素子層６２０には、表示装置の駆動回路（ゲートドライバ及びソースドライバのうち一方または双方）が設けられることが好ましい。また、素子層６２０には、演算回路、記憶回路などの各種回路が１種以上設けられていてもよい。

［０３４４］

素子層６２０は、一例として、基板４１０を有し、基板４１０上には、トランジスタ４００ｄが形成されている。また、トランジスタ４００ｄの上方には、配線層６７０が設けられており、配線層６７０には、トランジスタ４００ｄを、素子層６３０に設けられた導電層またはトランジスタなど（図２８では導電体５１４）と電気的に接続する配線が設けられている。また、配線層６７０の上方には、素子層６３０、及び素子層６６０が設けられており、素子層６３０は、一例として、トランジスタＭＴＣＫなどを有する。素子層６６０は、発光デバイス６５０（図２８では、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂ）などを有する。

［０３４５］

トランジスタ４００ｄは、素子層６２０に含まれているトランジスタの一例である。また、トランジスタＭＴＣＫは、素子層６３０に含まれるトランジスタの一例である。また、発光デバイス（発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂ）は、素子層６６０に含まれる発光デバイスの一例である。

［０３４６］

基板４１０には、例えば、半導体基板（例えば、シリコンまたはゲルマニウムを材料とした単結晶基板）を用いることができる。また、基板４１０には、半導体基板以外としては、例えば、ＳＯＩ（Ｓｉｌｉｃｏｎ　Ｏｎ　Ｉｎｓｕｌａｔｏｒ）基板、ガラス基板、石英基板、プラスチック基板、サファイアガラス基板、金属基板、ステンレス・スチル基板、ステンレス・スチル・ホイルを有する基板、タングステン基板、タングステン・ホイルを有する基板、可撓性基板、貼り合わせフィルム、繊維状の材料を含む紙、または基材フィルムを用いることができる。なお、本実施の形態では、基板４１０は、シリコンを材料として有する半導体基板として説明する。そのため、素子層６２０に含まれるトランジスタは、Ｓｉトランジスタとすることができる。

［０３４７］

トランジスタ４００ｄは、素子分離層４１２と、導電体４１６と、絶縁体４１５と、絶縁体４１７と、基板４１０の一部からなる半導体領域４１３と、ソース領域またはドレイン領域として機能する低抵抗領域４１４ａ及び低抵抗領域４１４ｂと、を有する。このため、トランジスタ４００ｄは、Ｓｉトランジスタとなっている。なお、図２８では、トランジスタ４００ｄのソースまたはドレインの一方が、導電体４２８を介して、導電体４３０、導電体４５６を介して、素子層６３０に設けられた導電体５１４と電気的に接続されている構成を示しているが、本発明の一態様の表示装置の電気的な接続構成は、これに限定されない。

［０３４８］

トランジスタ４００ｄは、例えば、半導体領域４１３の上面及びチャネル幅方向の側面が、ゲート絶縁体として機能する絶縁体４１５を介して導電体４１６に覆う構成にすることによって、Ｆｉｎ型にすることができる。トランジスタ４００ｄをＦｉｎ型にすることにより、実効上のチャネル幅が増大することができ、トランジスタ４００ｄのオン特性を向上させることができる。また、ゲート電極の電界の寄与を高くすることができるため、トランジスタ４００ｄのオフ特性を向上させることができる。また、トランジスタ４００ｄは、Ｆｉｎ型でなくプレーナ型としてもよい。

［０３４９］

なお、トランジスタ４００ｄは、ｐチャネル型、あるいはｎチャネル型のいずれでもよい。またはトランジスタ４００ｄを複数設け、ｐチャネル型、及びｎチャネル型の双方を用いてもよい。

［０３５０］

半導体領域４１３のチャネルが形成される領域と、その近傍の領域と、ソース領域またはドレイン領域となる低抵抗領域４１４ａ及び低抵抗領域４１４ｂと、には、シリコン系半導体を含むことが好ましく、具体的には、単結晶シリコンを含むことが好ましい。または、上述した各領域は、例えば、ゲルマニウム、シリコンゲルマニウム、ヒ化ガリウム、ヒ化アルミニウムガリウム、または窒化ガリウムを用いて形成されてもよい。結晶格子に応力を与え、格子間隔を変化させることで有効質量を制御したシリコンを用いた構成としてもよい。または、トランジスタ４００ｄは、例えば、ヒ化ガリウムとヒ化アルミニウムガリウムを用いたＨＥＭＴ（Ｈｉｇｈ　Ｅｌｅｃｔｒｏｎ　Ｍｏｂｉｌｉｔｙ　Ｔｒａｎｓｉｓｔｏｒ）としてもよい。

［０３５１］

ゲート電極として機能する導電体４１６には、ヒ素、またはリンといったｎ型の導電性を付与する元素、もしくはホウまたはアルミニウムといったｐ型の導電性を付与する元素を含むシリコンなどの半導体材料を用いることができる。または、導電体４１６には、例えば、金属材料、合金材料、または金属酸化物材料といった導電性材料を用いることができる。

［０３５２］

なお、導電体の材料によって仕事関数が決まるため、当該導電体の材料を選択することで、トランジスタのしきい値電圧を調整することができる。具体的には、導電体に窒化チタン、及び窒化タンタルの一方または双方の材料を用いることが好ましい。さらに導電性と埋め込み性を両立するために導電体にタングステン及びアルミニウムの一方または双方の金属材料を積層として用いることが好ましく、特にタングステンを用いることが耐熱性の点で好ましい。

［０３５３］

素子分離層４１２は、基板４１０上に形成されている複数のトランジスタ同士を分離するために設けられている。素子分離層は、例えば、ＬＯＣＯＳ（Ｌｏｃａｌ　Ｏｘｉｄａｔｉｏｎ　ｏｆ　Ｓｉｌｉｃｏｎ）法、ＳＴＩ（Ｓｈａｌｌｏｗ　Ｔｒｅｎｃｈ　Ｉｓｏｌａｔｉｏｎ）法、またはメサ分離法を用いて形成することができる。

［０３５４］

図２８に示すトランジスタ４００ｄ上には、絶縁体４２０及び絶縁体４２２が、基板４１０側から順に積層して設けられている。

［０３５５］

絶縁体４２０及び絶縁体４２２として、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シ

リコン、窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、及び窒化アルミニウムから選ばれた一以上を用いればよい。

［０３５６］

絶縁体４２２は、絶縁体４２０及び絶縁体４２２に覆われているトランジスタ４００ｄなどによって生じる段差を平坦化する平坦化膜としての機能を有していてもよい。例えば、絶縁体４２２の上面は、平坦性を高めるために化学機械研磨（ＣＭＰ）法を用いた平坦化処理により平坦化されていてもよい。

［０３５７］

絶縁体４２０及び絶縁体４２２には、絶縁体４２２より上方に設けられているトランジスタＭＴＣＫなどと接続する導電体４２８が埋め込まれている。なお、導電体４２８は、プラグまたは配線としての機能を有する。

［０３５８］

表示装置６００Ａでは、トランジスタ４００ｄ上に配線層６７０が設けられている。配線層６７０は、例えば、絶縁体４２４と、絶縁体４２６と、導電体４３０と、絶縁体４５０と、絶縁体４５２と、絶縁体４５４と、導電体４５６と、を有する。

［０３５９］

絶縁体４２２上及び導電体４２８上には、絶縁体４２４と絶縁体４２６とが順に積層して設けられている。また、導電体４２８に重なる領域において、絶縁体４２４と絶縁体４２６とには、開口が形成されている。また、当該開口には導電体４３０が埋め込まれている。

［０３６０］

また、絶縁体４２６上、及び導電体４３０上には、絶縁体４５０と絶縁体４５２と絶縁体４５４とが順に積層して設けられている。また、導電体４３０に重なる領域において、絶縁体４５０と絶縁体４５２と絶縁体４５４とには、開口が形成されている。また、当該開口には導電体４５６が埋め込まれている。

［０３６１］

導電体４３０及び導電体４５６は、トランジスタ４００ｄと接続するプラグまたは配線としての機能を有する。

［０３６２］

なお、例えば、絶縁体４２４及び絶縁体４５０は、後述する絶縁体５９２と同様に、水素、酸素、及び水から選ばれた一以上に対するバリア性を有する絶縁体を用いることが好ましい。また、絶縁体４２６、絶縁体４５２、及び絶縁体４５４としては、後述する絶縁体５９４と同様に、配線間に生じる寄生容量を低減するために、比誘電率が比較的低い絶縁体を用いることが好ましい。また、絶縁体４２６、絶縁体４５２、及び絶縁体４５４は、層間絶縁膜及び平坦化膜としての機能を有する。また、絶縁体４２６、絶縁体４５２、及び絶縁体４５４は、水素、酸素、及び水から選ばれた一以上に対するバリア性を有する絶縁体を含むことが好ましい。

［０３６３］

なお、水素に対するバリア性を有する導電体としては、例えば、窒化タンタルを用いるとよい。また、窒化タンタルと導電性が高いタングステンを積層することで、配線としての導電性を保持したまま、トランジスタ４００ｄからの水素の拡散を抑制することができる。この場合、水素に対するバリア性を有する窒化タンタル層が、水素に対するバリア性を有する絶縁体４５０と接する構造

であることが好ましい。

［０３６４］

また、絶縁体４５４及び導電体４５６の上方には、絶縁体５１２が設けられている。また、絶縁体５１２上には、絶縁体ＩＳ１が設けられている。また、絶縁体ＩＳ１及び絶縁体５１２には、プラグまたは配線として機能する導電体が埋め込まれている。これにより、トランジスタ４００ｄを、素子層６３０に設けられた導電体５１４と電気的に接続することができる。または、トランジスタＭＴＣＫのソースまたはドレインの一方とトランジスタ４００ｄのソースまたはドレインの一方とを電気的に接続してもよい。

［０３６５］

絶縁体ＩＳ１上には、トランジスタＭＴＣＫが設けられている。また、トランジスタＭＴＣＫ上には、絶縁体ＩＳ３、絶縁体５７４、及び絶縁体５８１がこの順に積層して設けられている。また、絶縁体ＩＳ３と絶縁体５７４と絶縁体５８１とには、プラグまたは配線として機能する導電体ＭＰＧが埋め込まれている。なお、トランジスタＭＴＣＫとその周辺の絶縁体、導電体、及び半導体については、本実施の形態内で後述する。

［０３６６］

絶縁体５７４は、水及び水素（例えば、水素原子及び水素分子の一方または双方）といった不純物の拡散を抑制する機能を有することが好ましい。つまり、絶縁体５７４は、当該不純物がトランジスタＭＴＣＫに混入することを抑制するバリア絶縁膜として機能することが好ましい。また、絶縁体５７４は、酸素（例えば、酸素原子及び酸素分子の一方または双方）の拡散を抑制する機能を有することが好ましい。例えば、絶縁体５７４は、絶縁体ＩＳ２及び絶縁体ＩＳ３より酸素透過性が低いことが好ましい。

［０３６７］

そのため、絶縁体５７４は、水及び水素といった不純物の拡散を抑制するバリア絶縁膜として機能することが好ましい。したがって、絶縁体５７４は、水素原子、水素分子、水分子、窒素原子、窒素分子、酸化窒素分子（例えば、N_2O、ＮＯ、及びNO_2）、及び銅原子といった不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい。）絶縁性材料を用いることが好ましい。または、酸素（例えば、酸素原子、及び酸素分子の一方または双方）の拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料を用いることが好ましい。

［０３６８］

水及び水素といった不純物と、酸素と、の透過を抑制する機能を有する絶縁体としては、例えば、ホウ素、炭素、窒素、酸素、フッ素、マグネシウム、アルミニウム、シリコン、リン、塩素、アルゴン、ガリウム、ゲルマニウム、イットリウム、ジルコニウム、ランタン、ネオジム、ハフニウム、及びタンタルから選ばれた一以上を含む絶縁体を、単層で、または積層で用いればよい。具体的には、水及び水素といった不純物と、酸素と、の透過を抑制する機能を有する絶縁体としては、例えば、酸化アルミニウム、酸化マグネシウム、酸化ガリウム、酸化ゲルマニウム、酸化イットリウム、酸化ジルコニウム、酸化ランタン、酸化ネオジム、酸化ハフニウム、及び酸化タンタルといった金属酸化物が挙げられる。また、水及び水素といった不純物と、酸素と、の透過を抑制する機能を有する絶縁体としては、例えば、アルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）が挙げられる。また、水及び水素といった不純物と、酸素と、の透過を抑制する機能を有する絶縁体としては、例えば、窒化アルミニウム、窒化アルミニウムチタン、窒化チタン、窒化酸化シ

リコン、及び窒化シリコンといった金属窒化物が挙げられる。

［０３６９］

特に、絶縁体５７４には、酸化アルミニウム、または窒化シリコンを用いることが好ましい。これにより、水及び水素といった不純物が絶縁体５７４の上方からトランジスタＭＴＣＫに拡散することを抑制できる。または、絶縁体ＩＳ３等に含まれる酸素が、絶縁体５７４の上方に、拡散することを抑制できる。

［０３７０］

絶縁体５８１は、層間膜として機能する膜であって、絶縁体５７４よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。例えば、絶縁体５８１の比誘電率は４未満が好ましく、３未満がより好ましい。また例えば、絶縁体５８１の比誘電率は、絶縁体５７４の比誘電率の、０．７倍以下が好ましく、０．６倍以下がより好ましい。絶縁体５８１を誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０３７１］

また、絶縁体５８１は、膜中の水及び水素といった不純物の濃度が低減されていることが好ましい。この場合、絶縁体５８１には、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、または窒化シリコンを用いることができる。また、絶縁体５８１には、例えば、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素と窒素を添加した酸化シリコン、または空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン及び酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、酸化窒化シリコン、及び空孔を有する酸化シリコンといった材料は、加熱により脱離する酸素を含む領域を容易に形成することができるため好ましい。また、絶縁体５８１には、樹脂を用いることができる。また、絶縁体５８１に適用できる材料は、上述した材料を適宜組み合わせたものとしてもよい。

［０３７２］

絶縁体５７４上及び絶縁体５８１上には、絶縁体５９２、及び絶縁体５９４がこの順に積層して設けられている。

［０３７３］

また、絶縁体５９２には、基板４１０、トランジスタＭＴＣＫから、絶縁体５９２より上方の領域（例えば、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂなどが設けられている領域）に、水、及び水素といった不純物が拡散しないようなバリア性を有する絶縁膜（バリア性絶縁膜と呼称する）を用いることが好ましい。したがって、絶縁体５９２は、水素原子、水素分子、及び水分子といった不純物の拡散を抑制する機能を有する（上記不純物が透過しにくい）絶縁性材料を用いることが好ましい。また、状況によっては、絶縁体５９２は、窒素原子、窒素分子、酸化窒素分子（例えば、N_2O、ＮＯ、及びNO_2）、及び銅原子といった不純物の拡散を抑制する機能を有する（上記酸素が透過しにくい）絶縁性材料を用いることが好ましい。または、酸素（例えば、酸素原子、及び酸素分子の一方または双方）の拡散を抑制する機能を有することが好ましい。

［０３７４］

水素に対するバリア性を有する膜の一例として、ＣＶＤ法で形成した窒化シリコンを用いることができる。

［０３７５］

水素の脱離量は、例えば、昇温脱離ガス分析法（ＴＤＳ：Ｔｈｅｒｍａｌ　Ｄｅｓｏｒｐｔｉｏｎ　Ｓｐｅｃｔｒｏｍｅｔｒｙ）を用いて分析することができる。例えば、絶縁体４２４の水素の脱離量は、ＴＤＳにおいて、膜の表面温度が５０℃から５００℃の範囲において、水素原子に換算した脱離量が、絶縁体４２４の面積当たりに換算して、１０×１０^{15}ａｔｏｍｓ／ｃｍ^{2}以下、好ましくは５×１０^{15}ａｔｏｍｓ／ｃｍ^{2}以下であればよい。

［０３７６］

絶縁体５９４は、絶縁体５８１と同様に、誘電率が低い層間膜とすることが好ましい。このため、絶縁体５９４には、絶縁体５８１に適用できる材料を用いることができる。

［０３７７］

なお、絶縁体５９４は、絶縁体５９２よりも誘電率が低いことが好ましい。例えば、絶縁体５９４の比誘電率は４未満が好ましく、３未満がより好ましい。また例えば、絶縁体５９４の比誘電率は、絶縁体５９２の比誘電率の、０．７倍以下が好ましく、０．６倍以下がより好ましい。絶縁体５９４を誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０３７８］

また、絶縁体ＧＩ１及び絶縁体ＩＳ３には、プラグまたは配線として機能する導電体ＭＰＧが埋め込まれ、絶縁体５９２及び絶縁体５９４には、プラグまたは配線として機能する導電体５９６が埋め込まれている。特に、導電体ＭＰＧ及び導電体５９６は、絶縁体５９４より上方に設けられている発光デバイスなどと電気的に接続されている。また、プラグまたは配線としての機能を有する導電体は、複数の構造をまとめて同一の符号を付与する場合がある。また、本明細書等において、配線と、配線と接続するプラグとが一体物であってもよい。すなわち、導電体の一部が配線として機能する場合、及び導電体の一部がプラグとして機能する場合もある。

［０３７９］

各プラグ、及び配線（例えば、導電体ＭＰＧ、導電体４２８、導電体４３０、導電体４５６、導電体５１４、及び導電体５９６）の材料としては、金属材料、合金材料、金属窒化物材料、及び金属酸化物材料から選ばれた一以上の導電性材料を、単層または積層して用いることができる。耐熱性と導電性を両立するタングステン、またはモリブデンといった高融点材料を用いることが好ましく、タングステンを用いることが好ましい。または、アルミニウム、または銅といった低抵抗導電性材料で形成することが好ましい。低抵抗導電性材料を用いることで配線抵抗を低くすることができる。

［０３８０］

絶縁体５９４上及び導電体５９６上には、絶縁体５９８及び絶縁体５９９が順に形成されている。

［０３８１］

絶縁体５９８は、一例として、絶縁体５９２と同様に、水素、酸素、及び水から選ばれた一以上に対するバリア性を有する絶縁体を用いることが好ましい。また、絶縁体５９９としては、絶縁体５９４と同様に、配線間に生じる寄生容量を低減するために、比誘電率が比較的低い絶縁体を用いることが好ましい。また、絶縁体５９９は、層間絶縁膜及び平坦化膜としての機能を有する。

［０３８２］

絶縁体５９９上には、発光デバイス６５０及び接続部６４０が形成されている。なお、発光デバ

イスの詳細な構成については、実施の形態５にて詳述する。

［０３８３］

接続部６４０は、カソードコンタクト部と呼ばれる場合があり、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂのそれぞれのカソード電極に電気的に接続されている。図２８に示す接続部６４０では、導電体６１１ａ乃至導電体６１１ｃと同一の工程、同一の材料で形成された導電体が、後述する共通電極６１５と、電気的に接続されている。なお、図２８では、当該導電体が、後述する共通層６１４を介して、共通電極６１５と電気的に接続される例を示すが、当該導電体と共通電極６１５とが直接接していてもよい。

［０３８４］

なお、接続部６４０は、平面視において表示部の四辺を囲むように設けられてもよく、または、表示部内（例えば、隣り合う発光デバイス６５０同士の間）に設けられてもよい（図示しない）。

［０３８５］

発光デバイス６５０Ｒは、画素電極として、導電体６１１ａを有する。同様に、発光デバイス６５０Ｇは、画素電極として、導電体６１１ｂを有し、発光デバイス６５０Ｂは、画素電極として、導電体６１１ｃを有する。

［０３８６］

導電体６１１ａ、導電体６１１ｂ、導電体６１１ｃは、それぞれ、絶縁体５９９に埋め込まれた導電体（プラグ）を介して、絶縁体５９４に埋め込まれている導電体５９６と接続されている。

［０３８７］

発光デバイス６５０Ｒは、層６１３ａと、層６１３ａ上の共通層６１４と、共通層６１４上の共通電極６１５と、を有する。また、発光デバイス６５０Ｇは、層６１３ｂと、層６１３ｂ上の共通層６１４と、共通層６１４上の共通電極６１５と、を有する。また、発光デバイス６５０Ｂは、層６１３ｃと、層６１３ｃ上の共通層６１４と、共通層６１４上の共通電極６１５と、を有する。

［０３８８］

表示装置６００Ａには、ＳＢＳ構造が適用されている。ＳＢＳ構造は、発光デバイスごとに材料及び構成を最適化することができるため、材料及び構成の選択の自由度が高まり、輝度の向上及び信頼性の向上を図ることが容易となる。

［０３８９］

また、表示装置６００Ａは、トップエミッション型である。トップエミッション型は、トランジスタ等を発光デバイスの発光領域と重ねて配置できるため、ボトムエミッション型に比べて画素の開口率を高めることができる。

［０３９０］

なお、層６１３ａは、導電体６１１ａの上面及び側面を覆うように形成されている。同様に、層６１３ｂは、導電体６１１ｂの上面及び側面を覆うように形成されている。また、同様に、層６１３ｃは、導電体６１１ｃの上面及び側面を覆うように形成されている。したがって、導電体６１１ａ、導電体６１１ｂ、及び導電体６１１ｃが設けられている領域全体を、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂの発光領域として用いることができるため、画素の開口率を高めることができる。

［０３９１］

発光デバイス６５０Ｒにおいて、層６１３ａと共通層６１４をまとめてＥＬ層と呼ぶことができ

る。また、同様に、発光デバイス６５０Ｇにおいて、層６１３ｂと共通層６１４をまとめてＥＬ層と呼ぶこともできる。また、同様に、発光デバイス６５０Ｂにおいて、層６１３ｃと共通層６１４をまとめてＥＬ層と呼ぶことができる。

［０３９２］

本実施の形態の発光デバイスの構成に、特に限定はなく、シングル構造であってもタンデム構造であってもよい。

［０３９３］

層６１３ａ、層６１３ｂ、及び層６１３ｃは、フォトリソグラフィ法により島状に加工されている。そのため、層６１３ａ、層６１３ｂ、及び層６１３ｃは、それぞれその端部において、上面と側面との成す角が９０度に近い形状となる。一方、例えば、ＦＭＭ（Ｆｉｎｅ　Ｍｅｔａｌ　Ｍａｓｋ）を用いて形成された有機膜は、その厚さが端部に近いほど徐々に薄くなる傾向があり、例えば端部まで１μｍ以上１０μｍ以下の範囲にわたって、上面がスロープ状に形成されるため、上面と側面の区別が困難な形状となる。

［０３９４］

層６１３ａ、層６１３ｂ、及び層６１３ｃは、上面と側面の区別が明瞭となる。これにより、隣接する層６１３ａと層６１３ｂにおいて、層６１３ａの側面の一と、層６１３ｂの側面の一は、互いに対向して配置される。これは、層６１３ａ、層６１３ｂ、及び層６１３ｃのうちいずれの組み合わせにおいても同様である。

［０３９５］

層６１３ａ、層６１３ｂ、及び層６１３ｃは、少なくとも発光層を有する。例えば、層６１３ａが、赤色の光を発する発光層を有し、層６１３ｂが緑色の光を発する発光層を有し、層６１３ｃが、青色の光を発する発光層を有する構成であると好ましい。また、それぞれの発光層は、上記以外の色としては、シアン、マゼンタ、黄、または白を適用することができる。

［０３９６］

層６１３ａ、層６１３ｂ、及び層６１３ｃは、発光層と、発光層上のキャリア輸送層（電子輸送層または正孔輸送層）と、を有することが好ましい。層６１３ａ、層６１３ｂ、及び層６１３ｃの表面は、表示装置の作製工程中に露出する場合があるため、キャリア輸送層を発光層上に設けることで、発光層が最表面に露出することを抑制し、発光層が受けるダメージを低減することができる。これにより、発光デバイスの信頼性を高めることができる。

［０３９７］

共通層６１４は、例えば電子注入層、または正孔注入層を有する。または、共通層６１４は、電子輸送層と電子注入層とを積層して有していてもよく、正孔輸送層と正孔注入層とを積層して有していてもよい。共通層６１４は、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂで共有されている。なお、共通層６１４は設けられていなくてもよく、発光デバイスが有するＥＬ層全体が、層６１３ａ、層６１３ｂ、及び層６１３ｃのように、島状に設けられていてもよい。

［０３９８］

また、共通電極６１５は、発光デバイス６５０Ｒ、発光デバイス６５０Ｇ、及び発光デバイス６５０Ｂで共有されている。また、図２８に示すように、複数の発光デバイスが共通して有する共通電極６１５は、接続部６４０に含まれている導電体に電気的に接続される。

［０３９９］

絶縁体６２５は、水及び酸素の一方または双方に対するバリア絶縁層としての機能を有することが好ましい。また、絶縁体６２５は、水及び酸素の一方または双方の拡散を抑制する機能を有することが好ましい。また、絶縁体６２５は、水及び酸素の一方または双方を捕獲、または固着する（ゲッタリングともいう）機能を有することが好ましい。絶縁体６２５が、バリア絶縁層としての機能、またはゲッタリング機能を有することで、外部から各発光デバイスに拡散しうる不純物（代表的には、水及び酸素の一方または双方）の侵入を抑制することが可能な構成となる。当該構成とすることで、信頼性の高い発光デバイス、さらには、信頼性の高い表示装置を提供することができる。

［０４００］

また、絶縁体６２５は、不純物濃度が低いことが好ましい。これにより、絶縁体６２５からＥＬ層に不純物が混入し、ＥＬ層が劣化することを抑制することができる。また、絶縁体６２５において、不純物濃度を低くすることで、水及び酸素の一方または双方に対するバリア性を高めることができる。例えば、絶縁体６２５は、水素濃度及び炭素濃度の一方、好ましくは双方が十分に低いことが望ましい。

［０４０１］

絶縁体６２７としては、有機材料を有する絶縁層を好適に用いることができる。有機材料としては、感光性の有機樹脂を用いることが好ましく、例えば、アクリル樹脂を含む感光性の樹脂組成物を用いればよい。なお、本明細書などにおいて、アクリル樹脂とは、ポリメタクリル酸エステル、またはメタクリル樹脂だけを指すものではなく、広義のアクリル系ポリマー全体を指す場合がある。

［０４０２］

絶縁体６２７に用いることができる有機材料は上記に限られるものではない。例えば、絶縁体６２７には、アクリル樹脂、ポリイミド樹脂、エポキシ樹脂、イミド樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シリコーン樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、フェノール樹脂、またはこれら樹脂の前駆体を適用することができる場合がある。また、絶縁体６２７として、ポリビニルアルコール（ＰＶＡ）、ポリビニルブチラール（ＰＶＢ）、ポリビニルピロリドン、ポリエチレングリコール、ポリグリセリン、プルラン、水溶性のセルロース、またはアルコール可溶性のポリアミド樹脂といった有機材料を適用することができる場合がある。また、絶縁体６２７には、例えば、感光性の樹脂として、フォトレジストを用いることができる場合がある。なお、感光性の樹脂としては、ポジ型の材料、またはネガ型の材料が挙げられる。

［０４０３］

絶縁体６２７には可視光を吸収する材料を用いてもよい。絶縁体６２７が発光デバイスからの発光を吸収することで、発光デバイスから絶縁体６２７を介して隣接する発光デバイスに光が漏れること（迷光）を抑制することができる。これにより、表示装置の表示品位を高めることができる。また、表示装置に偏光板を用いなくても、表示品位を高めることができるため、表示装置の軽量化及び薄型化を図ることができる。

［０４０４］

可視光を吸収する材料としては、黒色などの顔料を含む材料、染料を含む材料、光吸収性を有する樹脂材料（例えば、ポリイミド）、及び、カラーフィルタに用いることのできる樹脂材料（カラーフィルタ材料）が挙げられる。特に、２色、または３色以上のカラーフィルタ材料を積層または

混合した樹脂材料を用いると、可視光の遮蔽効果を高めることができるため好ましい。特に３色以上のカラーフィルタ材料を混合させることで、黒色または黒色近傍の樹脂層とすることが可能となる。

［０４０５］

絶縁体６２７は、例えば、スピンコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ法、スリットコート、ロールコート、カーテンコート、またはナイフコートといった湿式の成膜方法を用いて形成することができる。特に、スピンコートにより、絶縁体６２７となる有機絶縁膜を形成することが好ましい。

［０４０６］

絶縁体６２７は、ＥＬ層の耐熱温度よりも低い温度で形成する。絶縁体６２７を形成する際の基板温度としては、代表的には、２００℃以下、好ましくは１８０℃以下、より好ましくは１６０℃以下、より好ましくは１５０℃以下、より好ましくは１４０℃以下である。

［０４０７］

なお、絶縁体６２７は、側面にテーパー形状を有していることが好ましい。絶縁体６２７の側面端部を順テーパー形状（９０°未満であり、６０°以下が好ましく、４５°以下がより好ましい）にすることで、絶縁体６２７の側面端部上に設けられる、共通層６１４及び共通電極６１５に、段切れ、または局所的な薄膜化などを生じさせることなく、被覆性良く成膜することができる。これにより、共通層６１４及び共通電極６１５の面内均一性を向上させることができ、表示装置の表示品位を向上させることができる。

［０４０８］

また、表示装置の断面視において、絶縁体６２７の上面は凸曲面形状を有することが好ましい。絶縁体６２７の上面の凸曲面形状は、中心に向かってなだらかに膨らんだ形状であることが好ましい。また、絶縁体６２７上面の中心部の突曲面部が、側面端部のテーパー部に滑らかに接続される形状であることが好ましい。絶縁体６２７をこのような形状にすることで、絶縁体６２７上全体で、共通層６１４及び共通電極６１５を被覆性良く成膜することができる。

［０４０９］

また、絶縁体６２７は、二つのＥＬ層の間の領域（例えば、層６１３ａと層６１３ｂとの間の領域）に形成される。このとき、絶縁体６２７の一部が、一方のＥＬ層（例えば、層６１３ａ）の側面端部と、もう一方のＥＬ層（例えば、層６１３ｂ）の側面端部に挟まれる位置に配置されることになる。

［０４１０］

また、絶縁体６２７の一方の端部が画素電極として機能する導電体６１１ａと重なり、絶縁体６２７の他方の端部が画素電極として機能する導電体６１１ｂと重なることが好ましい。このような構造にすることで、絶縁体６２７の端部を層６１３ａ（層６１３ｂ）の平坦または概略平坦な領域の上に形成することができる。よって、絶縁体６２７のテーパー形状を、上記の通り加工することが比較的容易になる。

［０４１１］

以上のように、絶縁体６２７などを設けることにより、層６１３ａの平坦または概略平坦な領域から層６１３ｂの平坦または概略平坦な領域まで、共通層６１４及び共通電極６１５に段切れ箇所、及び局所的に膜厚が薄い箇所が形成されるのを防ぐことができる。よって、各発光デバイス間にお

いて、共通層６１４及び共通電極６１５に、段切れ箇所に起因する接続不良、及び局所的に膜厚が薄い箇所に起因する電気抵抗の上昇が発生するのを抑制することができる。

［０４１２］

本実施の形態の表示装置は、発光デバイス間の距離を狭くすることができる。具体的には、発光デバイス間の距離、ＥＬ層間の距離、または画素電極間の距離を、１０μｍ未満、８μｍ以下、５μｍ以下、３μｍ以下、２μｍ以下、１μｍ以下、５００ｎｍ以下、２００ｎｍ以下、１００ｎｍ以下、９０ｎｍ以下、７０ｎｍ以下、５０ｎｍ以下、３０ｎｍ以下、２０ｎｍ以下、１５ｎｍ以下、または１０ｎｍ以下とすることができる。別言すると、本実施の形態の表示装置は、隣接する２つの島状のＥＬ層の間隔が１μｍ以下の領域を有し、好ましくは０．５μｍ（５００ｎｍ）以下の領域を有し、さらに好ましくは１００ｎｍ以下の領域を有する。このように、各発光デバイス間の距離を狭めることで、高い精細度と、大きな開口率を有する表示装置を提供することができる。

［０４１３］

発光デバイス６５０上には、保護層６３１が設けられている。保護層６３１は、発光デバイス６５０を保護するパッシベーション膜として機能する膜である。発光デバイスを覆う保護層６３１を設けることで、発光デバイスに水及び酸素といった不純物が入り込むことを抑制し、発光デバイス６５０の信頼性を高めることができる。保護層６３１には、例えば、酸化アルミニウム、窒化シリコン、または窒化酸化シリコンを用いることができる。

［０４１４］

保護層６３１と、基板６１０と、は接着層６０７を介して接着されている。発光デバイスの封止には、固体封止構造または中空封止構造などが適用できる。図２８では、基板４１０と基板６１０との間の空間が、接着層６０７で充填されており、固体封止構造が適用されている。または、当該空間を不活性ガス（窒素またはアルゴンなど）で充填し、中空封止構造を適用してもよい。このとき、接着層６０７は、発光デバイスと重ならないように設けられていてもよい。また、当該空間を、枠状に設けられた接着層６０７とは異なる樹脂で充填してもよい。

［０４１５］

接着層６０７には、紫外線硬化型の光硬化型接着剤、反応硬化型接着剤、または熱硬化型接着剤、嫌気型接着剤といった各種硬化型接着剤を用いることができる。これら接着剤としては、例えば、エポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、ＰＶＣ（ポリビニルクロライド）樹脂、ＰＶＢ（ポリビニルブチラール）樹脂、ＥＶＡ（エチレンビニルアセテート）樹脂が挙げられる。特に、エポキシ樹脂の透湿性が低い材料が好ましい。また、二液混合型の樹脂を用いてもよい。また、接着シートを用いてもよい。

［０４１６］

表示装置６００Ａは、トップエミッション型である。発光デバイスが発する光は、基板６１０側に射出される。そのため、基板６１０には、可視光に対する透過性が高い材料を用いることが好ましい。例えば、基板６１０には、基板４１０に適用できる基板のうち、可視光に対する透過性が高い基板を選択すればよい。画素電極は可視光を反射する材料を含み、対向電極（共通電極６１５）は可視光を透過する材料を含む。

［０４１７］

なお、本発明の一態様の表示装置は、トップエミッション型ではなく、発光デバイスが発する光が基板４１０側に射出されるボトムエミッション型としてもよい。なお、この場合、基板４１０に

は、可視光に対する透過性が高い基板を選択すればよい。

［０４１８］

また、図２８の表示装置６００Ａの素子層６３０は、トランジスタＭＴＣＫが含まれている構成となっているが、これに限られない。本発明の一態様の表示装置が有するトランジスタの構成は特に限定されない。また、本発明の一態様の表示装置には、１種または複数種のトランジスタを用いることができる。例えば、図３１に示すトランジスタＭＴＣＫ、図３２に示すトランジスタＭＴＣＫ２、及び図３３に示すトランジスタ８００のうち、一つまたは複数を用いることができる。また、本発明の一態様の表示装置には、ＯＳトランジスタとＳｉトランジスタのうち一方または双方を用いることができる。

［０４１９］

［表示装置の構成例２］

図２９に、表示装置６００Ｂの断面図を示す。

［０４２０］

表示装置６００Ｂは、基板５０１及び基板６１０に可撓性を有する基板を用いることで、可撓性を有する表示装置（フレキシブルディスプレイともいう）とすることができる。基板５０１は、接着層５０３によって絶縁層５０５と貼り合わされている。基板６１０は、接着層６０７によって保護層６３１と貼り合わされている。なお、可撓性を有するデバイスの作製方法例を本実施の形態内で後述する。

［０４２１］

表示装置６００Ｂの素子層６６０は、層６１３ａ、層６１３ｂ、及び層６１３ｃに、同一の構成を適用し、さらに、着色層６２８Ｒ、着色層６２８Ｇ、及び着色層６２８Ｂを設けた点で、主に、表示装置６００Ａの素子層６６０と異なる。

［０４２２］

層６１３ａ、層６１３ｂ、及び層６１３ｃは、同一の工程、同一の材料で形成される。また、層６１３ａ、層６１３ｂ、及び層６１３ｃは、互いに離隔されている。ＥＬ層を発光デバイスごとに島状に設けることで、隣接する発光デバイス間のリーク電流（横方向リーク電流、横リーク電流、またはラテラルリーク電流と呼称する場合がある）を抑制することができる。これにより、クロストークに起因した意図しない発光を防ぐことができ、且つ隣接する発光デバイス間の色の混色を抑制することができるため、コントラストの極めて高い表示装置を実現できる。

［０４２３］

例えば、図２９に示す発光デバイス６５０Ｒ、６５０Ｇ、６５０Ｂは、白色の光を発する。発光デバイス６５０Ｒ、６５０Ｇ、６５０Ｂが発する白色の光が、着色層６２８Ｒ、着色層６２８Ｇ、及び着色層６２８Ｂを透過することで、所望の色の光を得ることができる。

［０４２４］

なお、マイクロキャビティ構造を適用することで、白色の光を発する構成の発光デバイスは、赤色、緑色、または青色などの特定の波長の光が強められて発光する場合もある。

［０４２５］

発光デバイス６５０Ｒの発光は、着色層６２８Ｒを介して表示装置６００Ｂの外部に赤色の光として取り出される。同様に、発光デバイス６５０Ｇの発光は、着色層６２８Ｇを介して表示装置６００Ｂの外部に緑色の光として取り出される。発光デバイス６５０Ｂの発光は、着色層６２８Ｂを

介して表示装置６００Ｂの外部に青色の光として取り出される。

［０４２６］

白色の光を発する発光デバイスには、タンデム構造を用いることが好ましい。タンデム構造の発光デバイスの構成例については、実施の形態５で詳述する。

［０４２７］

または、例えば、図２９に示す発光デバイス６５０Ｒ、６５０Ｇ、６５０Ｂは、青色の光を発する。このとき、層６１３ａ、層６１３ｂ、及び層６１３ｃは、青色の光を発する発光層を１層以上有する。青色の光を呈する副画素においては、発光デバイス６５０Ｂが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素及び緑色の光を呈する副画素においては、発光デバイス６５０Ｒと着色層６２８Ｒの間、及び、発光デバイス６５０Ｇと着色層６２８Ｇの間に、色変換層を設けることで、発光デバイス６５０Ｒまたは発光デバイス６５０Ｇが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

［０４２８］

着色層は特定の波長域の光を選択的に透過し、他の波長域の光を吸収する有色層である。例えば、赤色の波長域の光を透過する赤色（Ｒ）のカラーフィルタ、緑色の波長域の光を透過する緑色（Ｇ）のカラーフィルタ、青色の波長域の光を透過する青色（Ｂ）のカラーフィルタなどを用いることができる。各着色層には、金属材料、樹脂材料、顔料、染料のうち一つまたは複数を用いることができる。着色層は、印刷法、インクジェット法、フォトリソグラフィ法を用いたエッチング方法などでそれぞれ所望の位置に形成する。

［０４２９］

表示装置６００Ｂの素子層６３０は、表示装置６００Ａの素子層６３０と同様の構成を有するため、詳細な説明は省略する。

［０４３０］

表示装置６００Ｂは、素子層６２０を有さず、素子層６３５を有する点で、表示装置６００Ａと異なる。素子層６３５は、素子層６３０と同様の構成を有する。

［０４３１］

素子層６３５が有するトランジスタの少なくとも一部は、プラグ及び配線等を介して、素子層６３０が有する導電層またはトランジスタと電気的に接続される。なお、素子層６３０と素子層６３５の間に、配線層６７０が設けられていてもよい。

［０４３２］

素子層６３５には、表示装置の画素回路及び駆動回路の一方または双方が設けられることが好ましい。

［０４３３］

図２９では、ＯＳトランジスタを有する素子層を２層積層する例（素子層６３０及び素子層６３５）を示すが、素子層の積層数はこれに限られず、３層以上としてもよい。例えば、ＯＳトランジスタを有する素子層を３層以上積層する場合は、一番下の層を、表示装置の駆動回路（ゲートドライバ及びソースドライバの一方または双方）に用い、一番上の層を、表示装置の画素回路に用い、その間に位置する層は、それぞれ、画素回路または駆動回路に用いることが好ましい。

［０４３４］

なお、Ｓｉトランジスタは、代表的には、単結晶Ｓｉウェハ上に形成されるため、可撓性を有する構成とするのが困難である。一方で、図２１に示すように、Ｓｉトランジスタを用いずに、ＯＳトランジスタのみで表示装置を構成する場合、比較的簡単な製造プロセスにて、可撓性を有する構成とすることができる。

［０４３５］

［表示装置の構成例３］

図３０に、表示装置６００Ｃの断面図を示す。

［０４３６］

表示装置６００Ｃの素子層６６０は、表示装置６００Ｂの素子層６６０と同様の構成を有するため、詳細な説明は省略する。

［０４３７］

表示装置６００Ｃの素子層６３０及び素子層６３５は、それぞれ、複数のトランジスタＭＴＣＫと、複数のトランジスタＭＴＣＫ２と、を有する。

［０４３８］

トランジスタＭＴＣＫは、チャネル長が極めて小さく、チャネル幅を大きくできるトランジスタであり、高いオン電流を実現することができる。一方、トランジスタＭＴＣＫ２はチャネル幅が極めて小さく、チャネル長を大きくできるトランジスタであり、適度なオン電流を実現でき、設計が容易となる。トランジスタＭＴＣＫ２は、トランジスタＭＴＣＫと作製工程の一部を兼ねることができ、同一基板上に作り分けることができる。例えば、表示装置の画素回路（素子層６３０に対応）においては、トランジスタＭＴＣＫ２を、発光デバイスに流れる電流を制御するための駆動トランジスタに適用し、トランジスタＭＴＣＫを、スイッチとして機能するトランジスタに適用することができる。また、トランジスタＭＴＣＫとトランジスタＭＴＣＫ２を組み合わせて、表示装置の駆動回路（ゲートドライバ及びソースドライバの一方または双方、ここでは素子層６３５に対応）を実現することができる。回路を構成する各トランジスタの用途に応じて２種類のトランジスタを使い分けることができるため、半導体装置の高機能化、高信頼性化を図ることができる。

［０４３９］

なお、素子層６３０と、素子層６３５と、の積層順については、上記の構成に限定されない。例えば、素子層６３０上に素子層６３５を設ける構成、すなわち、表示装置の画素回路の上に、表示装置の駆動回路を設ける構成としてもよい。

［０４４０］

その他の構成は、表示装置６００Ｂと共通であるため、前述の記載を参照できる。

［０４４１］

［トランジスタの構成例１］

図３１Ａ乃至図３１Ｃは、トランジスタＭＴＣＫを含む半導体装置（例えば、画素回路または駆動回路を指す）の一例を示している。特に、図３１Ａは、トランジスタＭＴＣＫの平面模式図を示している。また、図３１Ｂは、図３１Ａに示す一点鎖線Ａ１－Ａ２の部位に対応する断面模式図であり、トランジスタＭＴＣＫの断面模式図でもある。また、図３１Ｃは、図３１Ａに示す一点鎖線Ａ３－Ａ４の部位に対応する断面模式図であり、トランジスタＭＴＣＫの断面模式図でもある。

［０４４２］

なお、図３１Ａ乃至図３１Ｃにおいて、一点鎖線Ａ１－Ａ２の方向をＸ方向とし、一点鎖線Ａ３－Ａ４の方向をＹ方向とする。また、Ｘ方向及びＹ方向に垂直な方向をＺ方向とする。また、Ｘ方向とＹ方向は互いに垂直な方向とすることができる。また、Ｘ方向、Ｙ方向、及びＺ方向の定義は、以降の図面においても同様の場合があり、また異なる場合がある。また、図３１Ａ等における平面模式図の説明において、右側をＸ方向、左側を－Ｘ方向、上側をＹ方向、下側を－Ｙ方向という場合がある。また、図３１Ｂ等における断面模式図の説明において、右側をＸ方向、左側を－Ｘ方向、上側をＺ方向、下側を－Ｚ方向という場合がある。また、図３１Ｃといった断面模式図の説明において、右側を－Ｙ方向、左側を＋Ｙ方向、上側をＺ方向、下側を－Ｚ方向という場合がある。

［０４４３］

図３１Ａ乃至図３１Ｃに示すトランジスタＭＴＣＫは、絶縁体ＩＳ１乃至絶縁体ＩＳ３と、絶縁体ＧＩ１と、導電体ＭＥ１乃至導電体ＭＥ３と、半導体ＳＣ１と、を有する。

［０４４４］

絶縁体ＩＳ１は、一例として、その上方にトランジスタＭＴＣＫのソース、ドレイン、及びチャネル形成領域を設けるための下地膜として機能する。絶縁体ＩＳ１には、例えば、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、または窒化シリコンを用いることができる。または、絶縁体ＩＳ１には、例えば、フッ素を添加した酸化シリコン、炭素を添加した酸化シリコン、炭素と窒素を添加した酸化シリコン、または空孔を有する酸化シリコンを用いることができる。特に、酸化シリコン及び酸化窒化シリコンは、熱的に安定であるため好ましい。特に、酸化シリコン、酸化窒化シリコン、及び空孔を有する酸化シリコンといった材料は、加熱により脱離する酸素を含む領域を容易に形成することができるため好ましい。または、絶縁体ＩＳ１には、例えば、樹脂を用いることができる。また、絶縁体ＩＳ１に用いる材料は、上述した絶縁材料を適宜組み合わせたものとしてもよい。

［０４４５］

導電体ＭＥ１は、トランジスタＭＴＣＫにおいて、ソースまたはドレインの一方として機能する導電体（端子、配線などと言い換える場合がある）である。また、導電体ＭＥ２は、トランジスタＭＴＣＫにおいて、ソースまたはドレインの他方として機能する導電体（端子、配線などと言い換える場合がある）である。

［０４４６］

なお、図３１Ａ乃至図３１Ｃでは、導電体ＭＥ１は、一例として、配線として、Ｙ方向に延在するように設けられている。また、導電体ＭＥ２は、一例として、配線として、Ｘ方向に延在するように設けられている。

［０４４７］

導電体ＭＥ１、導電体ＭＥ２、及び導電体ＭＥ３には、例えば、アルミニウム、クロム、銅、銀、金、白金、タンタル、ニッケル、チタン、モリブデン、タングステン、ハフニウム、バナジウム、ニオブ、マンガン、マグネシウム、ジルコニウム、ベリリウム、インジウム、ルテニウム、イリジウム、ストロンチウム、及びランタンから選ばれた金属元素、または上述した金属元素から選ばれた二以上を成分とする合金、または上述した金属元素から選ばれた二以上を組み合わせた合金を用いることが好ましい。また、導電膜ＭＥ１、導電体ＭＥ２、及び導電体ＭＥ３には、例えば、窒化タンタル、窒化チタン、タングステン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、

またはランタンとニッケルを含む酸化物を用いることが好ましい。窒化タンタル、窒化チタン、チタンとアルミニウムを含む窒化物、タンタルとアルミニウムを含む窒化物、酸化ルテニウム、窒化ルテニウム、ストロンチウムとルテニウムを含む酸化物、及びランタンとニッケルを含む酸化物は、酸化しにくい導電性材料、または、酸素を吸収しても導電性を維持する材料であるため、好ましい。また、導電体には、例えば、不純物元素（例えば、リンまたはヒ素）を含有させた多結晶シリコンに代表される、電気伝導度が高い半導体、またはシリサイド（例えば、ニッケルシリサイド）を用いてもよい。

［０４４８］

また、導電体ＭＥ１、導電体ＭＥ２、及び導電体ＭＥ３には、酸化物導電体を用いてもよい。酸化物導電体としては、例えば、酸化インジウム、酸化亜鉛、Ｉｎ－Ｓｎ酸化物（ＩＴＯ）、Ｉｎ－Ｚｎ酸化物（ＩＺＯ（登録商標）とも記す）、Ｉｎ－Ｗ酸化物、Ｉｎ－Ｗ－Ｚｎ酸化物、Ｉｎ－Ｔｉ酸化物、Ｉｎ－Ｔｉ－Ｓｎ酸化物、Ｉｎ－Ｓｎ－Ｓｉ酸化物（シリコンを含むＩＴＯ、ＩＴＳＯともいう）、ガリウムを添加した酸化亜鉛、及びＩｎ－Ｇａ－Ｚｎ酸化物が挙げられる。特にインジウムを含む導電性酸化物は、導電性が高いため好ましい。

［０４４９］

また、上記の材料で形成される導電膜を複数積層して用いてもよい。例えば、前述した金属元素を含む材料と、酸素を含む導電性材料と、を組み合わせた積層構造としてもよい。具体的な導電膜の積層構造としては、例えば、インジウム酸化物と、ルテニウムを含む金属膜との積層構造などが挙げられる。また、前述した金属元素を含む材料と、窒素を含む導電性材料と、を組み合わせた積層構造としてもよい。また、前述した金属元素を含む材料と、酸素を含む導電性材料と、窒素を含む導電性材料と、を組み合わせた積層構造としてもよい。

［０４５０］

また、絶縁体ＩＳ２は、一例として、トランジスタＭＴＣＫにおいて、ソースとドレインとを隔てる層間膜として機能する。絶縁膜ＩＳ２には、例えば、絶縁体ＩＳ１に適用できる材料を用いることができる。半導体ＳＣ１が酸化物半導体として機能する金属酸化物の場合、酸化シリコン、酸化窒化シリコン、または空孔を有する酸化シリコンを用いることが好ましい。これらの材料は、加熱により脱離する酸素を含む領域を容易に形成することができ、脱離した当該酸素を当該金属酸化物に供給することができる。これにより、絶縁体ＩＳ２に接触している、半導体ＳＣ１の界面、及び界面近傍において、当該金属酸化物のキャリア濃度が低下して、半導体ＳＣ１の界面、及び界面近傍がｉ型または実質的にｉ型となる。したがって、半導体ＳＣ１の界面、及び界面近傍がトランジスタＭＴＣＫにおけるチャネル形成領域として機能させることができる。

［０４５１］

半導体ＳＣ１は、例えば、酸化物半導体として機能する金属酸化物とすることができる。この場合、トランジスタＭＴＣＫは、ＯＳトランジスタとなる。当該金属酸化物としては、一例として、少なくともインジウムまたは亜鉛を含むことが好ましい。特に、インジウム及び亜鉛を含むことが好ましい。また、これらに加えて、元素Ｍが含まれていることが好ましい。元素Ｍとして、アルミニウム、ガリウム、シリコン、イットリウム、スズ、銅、バナジウム、ベリリウム、ホウ素、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、マグネシウム、コバルト、及びアンチモンから選ばれた一以上を用いることができる。特に、元素Ｍは、アルミニウム、ガリウム、イットリウム、またはス

ズの一以上とすることが好ましい。また、元素Mは、ガリウム及びスズの一方または双方を有することがさらに好ましい。

［０４５２］

より具体的には、金属酸化物として、インジウム酸化物、ガリウム酸化物、亜鉛酸化物、インジウム亜鉛酸化物（Ｉｎ－Ｚｎ酸化物、ＩＺＯ（登録商標）とも記す）、インジウムスズ酸化物（Ｉｎ－Ｓｎ酸化物）、インジウムチタン酸化物（Ｉｎ－Ｔｉ酸化物）、インジウムガリウム酸化物（Ｉｎ－Ｇａ酸化物）、インジウムガリウムアルミニウム酸化物（Ｉｎ－Ｇａ－Ａｌ酸化物）、インジウムガリウムスズ酸化物（Ｉｎ－Ｇａ－Ｓｎ酸化物）、ガリウム亜鉛酸化物（Ｇａ－Ｚｎ酸化物、ＧＺＯとも記す）、アルミニウム亜鉛酸化物（Ａｌ－Ｚｎ酸化物、ＡＺＯとも記す）、インジウムアルミニウム亜鉛酸化物（Ｉｎ－Ａｌ－Ｚｎ酸化物、ＩＡＺＯとも記す）、インジウムスズ亜鉛酸化物（Ｉｎ－Ｓｎ－Ｚｎ酸化物、ＩＴＺＯ（登録商標）とも記す）、インジウムチタン亜鉛酸化物（Ｉｎ－Ｔｉ－Ｚｎ酸化物）、インジウムガリウム亜鉛酸化物（Ｉｎ－Ｇａ－Ｚｎ酸化物、ＩＧＺＯとも記す）、インジウムガリウムスズ亜鉛酸化物（Ｉｎ－Ｇａ－Ｓｎ－Ｚｎ酸化物、ＩＧＺＴＯとも記す）、及び、インジウムガリウムアルミニウム亜鉛酸化物（Ｉｎ－Ｇａ－Ａｌ－Ｚｎ酸化物、ＩＧＡＺＯ、ＩＧＺＡＯ、またはＩＡＧＺＯとも記す）などが挙げられる。また、シリコンを含むインジウムスズ酸化物、ガリウムスズ酸化物（Ｇａ－Ｓｎ酸化物）、及び、アルミニウムスズ酸化物（Ａｌ－Ｓｎ酸化物）などが挙げられる。酸化インジウムのようにＺｎを有さない材料とすることで、ＬＳＩの製造プロセスとの親和性が高まるため好ましい。一方で、Ｚｎを含む材料とすることで、結晶性を高くしやすいため好ましい。

［０４５３］

なお、半導体ＳＣ１が、酸化物半導体として機能する金属酸化物である場合、ＡＬＤ（Ａｔｏｍｉｃ　Ｌａｙｅｒ　Ｄｅｐｏｓｉｔｉｏｎ）法を用いて形成すると好適である。図３１Ｂ、及び図３１Ｃに示すように、段差を有する領域に半導体ＳＣ１を形成する際には、ＡＬＤ法を用いると、被覆性がよく形成することができる。

［０４５４］

また、半導体ＳＣ１に酸化物半導体として機能する金属酸化物を用いる場合、金属酸化物の成膜中、または成膜後に、酸素を含む雰囲気でマイクロ波処理を行うことで、当該金属酸化物中の不純物濃度を低減させる処理を行うと好ましい。なお、不純物としては、特に、水素、及び炭素が挙げられる。また、マイクロ波処理を行うことで、金属酸化物の結晶性を高めることができる場合がある。ここで、マイクロ波処理とは、例えばマイクロ波を用いて高密度プラズマを発生させる電源を有する装置を用いた処理のことを指す。

［０４５５］

なお、半導体ＳＣ１に、結晶性を有する金属酸化物層を用いることが好ましい。例えば、ＣＡＡＣ（ｃ－ａｘｉｓ　ａｌｉｇｎｅｄ　ｃｒｙｓｔａｌ）構造、多結晶構造、微結晶（ｎｃ：ｎａｎｏ－ｃｒｙｓｔａｌ）構造等を有する金属酸化物層を用いることができる。結晶性を有する金属酸化物層を半導体ＳＣ１に用いることにより、半導体ＳＣ１中の欠陥準位密度を低減でき、信頼性の高い半導体装置を実現できる。

［０４５６］

半導体ＳＣ１には、一例としては、Ｉｎ－Ｇａ－Ｚｎ酸化物を用いることが好ましい。特に、Ｉｎ－Ｇａ－Ｚｎ酸化物としては、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］若しくはその近傍の

組成、４：２：３［原子数比］若しくはその近傍の組成、または３：１：２［原子数比］若しくはその近傍の組成の金属酸化物とすることが、より好ましい。また、半導体膜ＳＣ１Ａには、別の一例として、Ｉｎ－Ｚｎ酸化物を用いることが好ましい。特に、Ｉｎ－Ｚｎ酸化物としては、Ｉｎ：Ｚｎ＝４：１［原子数比］若しくはその近傍の組成の金属酸化物とすることがより好ましい。

［０４５７］

半導体ＳＣ１は、例えば、各金属原子の原子数比が異なる複数の酸化物層の積層構造を有することが好ましい。例えば、金属酸化物として、第１の金属酸化物と、第１の金属酸化物上に形成される第２の金属酸化物を考える。それぞれの金属酸化物が、少なくともインジウム（Ｉｎ）と、元素Ｍと、を含む場合、第１の金属酸化物を構成する全元素の原子数に対する、第１の金属酸化物に含まれる元素Ｍの原子数の割合が、第２の金属酸化物を構成する全元素の原子数に対する、第２の金属酸化物に含まれる元素Ｍの原子数の割合より高いことが好ましい。また、第１の金属酸化物に含まれる元素Ｍの、Ｉｎに対する原子数比が、第２の金属酸化物に含まれる元素Ｍの、Ｉｎに対する原子数比より大きいことが好ましい。

［０４５８］

具体的には、第１の金属酸化物として、Ｉｎ：Ｇａ：Ｚｎ＝１：３：４［原子数比］若しくはその近傍の組成、１：３：２［原子数比］若しくはその近傍の組成、または１：１：０．５［原子数比］若しくはその近傍の組成の金属酸化物を用いればよい。また、第２の金属酸化物として、Ｉｎ：Ｇａ：Ｚｎ＝１：１：１［原子数比］若しくはその近傍の組成、４：２：３［原子数比］若しくはその近傍の組成、または３：１：２［原子数比］若しくはその近傍の組成の金属酸化物を用いればよい。なお、近傍の組成とは、所望の原子数比の±３０％の範囲を含む。

［０４５９］

このとき、キャリアの主たる経路は第２の金属酸化物となる。第１の金属酸化物を上述した構成とすることで、第１の金属酸化物と第２の金属酸化物との界面における欠陥準位密度を低くすることができる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタは高いオン電流、及び高い周波数特性を得ることができる。

［０４６０］

また、絶縁体ＩＳ２の、トランジスタＭＴＣＫが設けられる領域には、側面がＸ－Ｙ平面に対して概略垂直（テーパー角が７０°以上１１０°以下）になっている開口ＫＫ１が形成されている。また、トランジスタＭＴＣＫのチャネル形成領域を含む半導体ＳＣ１は、開口ＫＫ１を介して、導電体ＭＥ１と導電体ＭＥ２とに接触するように設けられている。

［０４６１］

また、トランジスタＭＴＣＫにおいて、半導体ＳＣ１上には、絶縁体ＧＩ１が設けられている。具体的には、平面視において、半導体ＳＣ１に含まれるチャネル形成領域の上方に絶縁体ＧＩ１が重なるように位置している。絶縁体ＧＩ１は、トランジスタＭＴＣＫにおけるゲート絶縁膜として機能する。

［０４６２］

絶縁体ＧＩ１には、例えば、酸化アルミニウム、酸化ハフニウム、酸化タンタル、酸化ジルコニウム、チタン酸ジルコン酸鉛（ＰＺＴ）、チタン酸ストロンチウム（$SrTiO_3$）、または（Ｂａ，Ｓｒ）TiO_3（ＢＳＴ）といったいわゆるｈｉｇｈ－ｋ材料を含む絶縁体を単層または積層で用いることが好ましい。または、絶縁体ＧＩ１には、比誘電率の高い絶縁体として、アルミニウ

ムとハフニウムとを有する酸化物、アルミニウムとハフニウムとを有する酸化窒化物、シリコンとハフニウムとを有する酸化物、シリコンとハフニウムとを有する酸化窒化物、またはシリコンとハフニウムとを有する窒化物を用いてもよい。また、絶縁体ＧＩ１には、絶縁体ＩＳ１に用いることができる材料を適用してもよい。例えば、絶縁体ＧＩ１には、酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、または窒化シリコンを用いてもよい。

［０４６３］

また、トランジスタＭＴＣＫにおいて、導電体ＭＥ３は、開口ＫＫ１を埋めるように絶縁体ＧＩ１上に設けられている。導電体ＭＥ３は、トランジスタＭＴＣＫにおける、ゲートとして機能する導電体（端子、配線などと言い換える場合がある）である。

［０４６４］

なお、図３１Ａ乃至図３１Ｃでは、導電体ＭＥ３は、一例として、配線として、Ｙ方向に延在するように設けられている。

［０４６５］

絶縁体ＩＳ３は、一例として、層間膜として機能する膜である。そのため、絶縁体ＩＳ３は、比誘電率が低い絶縁材料を有することが好ましい。比誘電率が低い絶縁材料を層間膜とすることで、配線間に生じる寄生容量を低減することができる。

［０４６６］

絶縁体ＩＳ３としては、例えば、絶縁体ＩＳ１に適用できる材料を用いることができる。

［０４６７］

上記のとおり、図３１Ａ乃至図３１Ｃに示すトランジスタＭＴＣＫは、層間膜となる絶縁体ＩＳ２の下方にソースまたはドレインの一方として機能する導電体ＭＥ１が位置し、絶縁体ＩＳ２の上方にソースまたはドレインの他方として機能する導電体ＭＥ２が位置している。このため、トランジスタＭＴＣＫは、チャネル形成領域が、絶縁体ＩＳ２の開口に沿って設けられる構成となっている。

［０４６８］

トランジスタＭＴＣＫは、ソースとドレインとが、異なる高さに位置し、半導体層を流れる電流は、高さ方向に流れる。すなわち、チャネル長方向が高さ方向（縦方向）の成分を有するといえるため、トランジスタＭＴＣＫは、ＶＦＥＴ（Ｖｅｒｔｉｃａｌ　Ｆｉｅｌｄ　Ｅｆｆｅｃｔ　Ｔｒａｎｓｉｓｔｏｒ）、縦型トランジスタ、縦型チャネルトランジスタ、縦チャネル型トランジスタなどとも呼ぶことができる。

［０４６９］

図３１Ａ乃至図３１Ｃに示すとおり、トランジスタのチャネル形成領域を層間膜として機能する絶縁体の開口の側面に沿って設けることによって、トランジスタのチャネル形成領域をＸ－Ｙ平面に沿って設けた場合よりも、トランジスタの占有面積を小さくすることができる。このため、トランジスタＭＴＣＫの一方または双方を用いて回路を形成することによって、当該回路の面積を小さくすることができる。また、その結果として、当該回路を含む半導体装置、または表示装置の小型化に繋げることができる。

［０４７０］

［トランジスタの構成例２］

図３２Ａには、図３１Ｂとは異なる構成を有するトランジスタＭＴＣＫ２の、ＸＺ平面における

断面図を示している。また、図３２Ｂには、ＸＹ平面における断面図を示している。

［０４７１］

トランジスタＭＴＣＫ２は、トランジスタＭＴＣＫと比較して、導電体ＭＥ１を有さない点、導電体ＭＥ２に代えて導電体ＭＥ２＿ＳとＭＥ２＿Ｄを有する点、及び、半導体ＳＣ１の形状が異なる点で、主に相違している。導電体ＭＥ２＿Ｓは、ソース電極としての機能を有し、導電体ＭＥ２＿Ｄは、ドレイン電極としての機能を有する。

［０４７２］

半導体ＳＣ１は環状の形状を有する。具体的には、開口ＫＫ１において、導電体ＭＥ２＿Ｓの側面に接する領域と、導電体ＭＥ２＿Ｄの側面に接する領域と、絶縁体ＩＳ２の側面に接する領域と、を有する。ここでは、半導体ＳＣ１が導電体ＭＥ２＿Ｓ及びＭＥ２＿Ｄの上面と接しない構成としている。このような形状の半導体ＳＣ１は、例えば異方性のエッチングにより加工することで形成することができる。なお、図３０に示すように、半導体ＳＣ１は、導電体ＭＥ２＿Ｓ及びＭＥ２＿Ｄの上面と接していてもよい。

［０４７３］

図３２Ｂに示すように、導電体ＭＥ２＿Ｓと導電体ＭＥ２＿Ｄの幅Ｈは、開口ＫＫ１の最大幅Ｄよりも小さい。このとき、開口ＫＫ１の円周方向が、トランジスタＭＴＣＫ２のチャネル長方向に相当する。ここでは、半導体ＳＣ１が環状の形状を有するため、導電体ＭＥ２＿Ｓから導電体ＭＥ２＿Ｄへの電流経路（すなわちチャネル）が２種類存在する。なお、半導体ＳＣ１は必ずしも環状の形状とする必要はなく、導電体ＭＥ２＿Ｓと導電体ＭＥ２＿Ｄの両方と接する構成としてもよい。

［０４７４］

チャネル長は、開口ＫＫ１の形状、及び大きさによって制御することができる。例えばチャネル長を大きくしたい場合には、開口ＫＫ１の周長を長くすればよい。また平面視において開口ＫＫ１が円形である例について示したが、本発明はこれに限られるものではない。例えば、平面視において開口ＫＫ１が、円形の他、楕円形、角の丸い四角形などとすることができる。また、正三角形、正方形、正五角形をはじめとした正多角形、正多角形以外の多角形としてもよい。また、星形多角形などの、少なくとも一つの内角が１８０度を超える多角形である、凹多角形とすると、チャネル幅を大きくできる。そのほか、楕円形、角の丸い多角形、直線と曲線とを組み合わせた閉曲線などとすることができる。このとき、開口ＫＫ１の最大幅は、開口ＫＫ１の最上部の形状に合わせて適宜算出するとよい。例えば、平面視において開口部が正方形または長方形である場合、開口ＫＫ１の最大幅は、開口ＫＫ１の最上部の対角線の長さとするとよい。

［０４７５］

なお、トランジスタＭＴＣＫ２の半導体ＳＣ１は、上記のように開口ＫＫ１の周長方向に沿って設けられるため、横方向に電流が流れることとなる。さらに、トランジスタＭＴＣＫ２は、高さ方向（縦方向）にも電流が流れる成分を有しているということができる。そのため本発明の一態様のトランジスタは、ＶＬＦＥＴ（Ｖｅｒｔｉｃａｌ　Ｌａｔｅｒａｌ　Ｆｉｅｌｄ　Ｅｆｆｅｃｔ　Ｔｒａｎｓｉｓｔｏｒ）と呼ぶことができる。

［０４７６］

また、図３２Ａに示すように、半導体ＳＣ１の高さがトランジスタＭＴＣＫ２のチャネル幅Ｗとなる。そのため、トランジスタＭＴＣＫ２のチャネル幅Ｗは、絶縁体ＩＳ２の厚さによって制御することができる。そのため、トランジスタＭＴＣＫ２のチャネル幅をフォトリソグラフィの露光限

界以下の非常に微細な構造（例えば６０ｎｍ以下、５０ｎｍ以下、４０ｎｍ以下、３０ｎｍ以下、２０ｎｍ以下、または１０ｎｍ以下であって、１ｎｍ以上、または５ｎｍ以上）にすることができる。

［０４７７］

トランジスタＭＴＣＫは、チャネル長が極めて小さく、チャネル幅を大きくできるトランジスタであり、高いオン電流を実現することができる。一方、トランジスタＭＴＣＫ２はチャネル幅が極めて小さく、チャネル長を大きくできるトランジスタであり、適度なオン電流を実現でき、設計が容易となる。トランジスタＭＴＣＫとトランジスタＭＴＣＫ２とは、作製工程の一部を兼ねることができ、同一基板上に作り分けることができる。例えば、図３０に示す表示装置のように、トランジスタＭＴＣＫ２を、発光デバイスに流れる電流を制御するための駆動トランジスタに適用し、トランジスタＭＴＣＫを、スイッチとして機能するトランジスタに適用することができる。また、トランジスタＭＴＣＫと、トランジスタＭＴＣＫ２と、を組み合わせて駆動回路を構成できるため、表示装置の高機能化及び高信頼性化を図ることができる。

［０４７８］

［トランジスタの構成例３］

図３３Ａに、トランジスタ８００の上面図を示す。図３３Ｂに、図３３Ａにおける一点鎖線Ａ１－Ａ２間の断面図を示す。図３３Ｂは、トランジスタ８００のチャネル長方向の断面図でもある。図３３Ｃに、図３３Ａにおける一点鎖線Ａ３－Ａ４間の断面図を示す。図３３Ｃは、トランジスタ８００のチャネル幅方向の断面図でもある。図３３Ｄに、図３３Ａにおける一点鎖線Ａ５－Ａ６間の断面図を示す。図３３Ｄは、トランジスタ８００のチャネル幅方向の断面図でもある。なお、図３３Ａの上面図では、図の明瞭化のために一部の要素を省いている。

［０４７９］

トランジスタ８００は、絶縁体８１６に埋め込まれるように設けられた導電体８０５（導電体８０５ａ及び導電体８０５ｂ）と、絶縁体８１６及び導電体８０５上の絶縁体８２１と、絶縁体８２１上の絶縁体８２２と、絶縁体８２２上の絶縁体８２４と、絶縁体８２４上の酸化物８２０（酸化物８２０ａ及び酸化物８２０ｂ）と、酸化物８２０上の、導電体８４２ａ（導電体８４２ａ１及び導電体８４２ａ２）及び導電体８４２ｂ（導電体８４２ｂ１及び導電体８４２ｂ２）と、導電体８４２ａ上の絶縁体８７１ａと、導電体８４２ｂ上の絶縁体８７１ｂと、酸化物８２０上の絶縁体８５０と、絶縁体８５０上の導電体８６０（導電体８６０ａ及び導電体８６０ｂ）と、を有する。

［０４８０］

絶縁体８７１ａ、８７１ｂ上には、絶縁体８７５が設けられ、絶縁体８７５上には絶縁体８８５が設けられている。絶縁体８５５、絶縁体８５０、及び導電体８６０は、絶縁体８８５及び絶縁体８７５に設けられた開口の内部に配置されている。また、絶縁体８８５上及び導電体８６０上に絶縁体８８２が設けられている。また、絶縁体８８２上に絶縁体８８３が設けられている。また、絶縁体８１６及び導電体８０５の下に絶縁体８１５が設けられている。また、導電体８４２ａ２、導電体８４２ｂ２、絶縁体８７１ａ、絶縁体８７１ｂ、絶縁体８７５、及び絶縁体８８５と、絶縁体８５０の間に、絶縁体８５５が設けられている。

［０４８１］

なお、絶縁体８１５、絶縁体８１６、導電体８０５、絶縁体８２１、絶縁体８２２、絶縁体８２４、酸化物８２０、導電体８４２ａ、導電体８４２ｂ、絶縁体８７１ａ、絶縁体８７１ｂ、絶縁体

８７５、絶縁体８８５、絶縁体８５５、絶縁体８５０、導電体８６０、絶縁体８８２、及び、絶縁体８８３は、それぞれ、単層構造であってもよく、積層構造であってもよい。

［０４８２］

酸化物８２０は、トランジスタ８００のチャネル形成領域として機能する領域を有する。また、導電体８６０は、トランジスタ８００の第１のゲート電極（上側のゲート電極）として機能する領域を有する。絶縁体８５０は、トランジスタ８００の第１のゲート絶縁体として機能する領域を有する。また、導電体８０５は、トランジスタ８００の第２のゲート電極（下側のゲート電極）として機能する領域を有する。絶縁体８２４、絶縁体８２２、及び絶縁体８２１は、それぞれ、トランジスタ８００の第２のゲート絶縁体として機能する領域を有する。

［０４８３］

導電体８４２ａは、トランジスタ８００のソース電極またはドレイン電極の一方として機能する領域を有する。導電体８４２ｂは、トランジスタ８００のソース電極またはドレイン電極の他方として機能する領域を有する。

［０４８４］

酸化物８２０は、絶縁体８２４上の酸化物８２０ａと、酸化物８２０ａ上の酸化物８２０ｂと、を有することが好ましい。酸化物８２０ｂ下に酸化物８２０ａを有することで、酸化物８２０ａよりも下方に形成された構造物から、酸化物８２０ｂへの不純物の拡散を抑制できる。

［０４８５］

なお、酸化物８２０は、酸化物８２０ａ及び酸化物８２０ｂの２層構造に限定されない。酸化物８２０は、例えば、酸化物８２０ｂの単層構造であってもよく、３層以上の積層構造としてもよい。

［０４８６］

酸化物８２０ｂには、トランジスタ８００における、チャネル形成領域と、チャネル形成領域を挟むように設けられるソース領域及びドレイン領域と、が形成される。チャネル形成領域の少なくとも一部は、導電体８６０と重なる。ソース領域は導電体８４２ａと重なり、ドレイン領域は導電体８４２ｂと重なる。なお、ソース領域とドレイン領域は互いに入れ替えることができる。

［０４８７］

チャネル形成領域は、ソース領域及びドレイン領域よりも、酸素欠損が少ない、または不純物濃度が低いため、キャリア濃度が低い高抵抗領域である。よって、チャネル形成領域は、ｉ型（真性）または実質的にｉ型であるということができる。

［０４８８］

また、ソース領域及びドレイン領域は、酸素欠損が多い、または水素、窒素、金属元素などの不純物濃度が高いため、キャリア濃度が高い低抵抗領域である。すなわち、ソース領域及びドレイン領域は、チャネル形成領域と比較してキャリア濃度が高い、ｎ型の領域（低抵抗領域）である。

［０４８９］

なお、チャネル形成領域、ソース領域、及び、ドレイン領域は、それぞれ、酸化物８２０ｂだけでなく、酸化物８２０ａまで形成されていてもよい。

［０４９０］

また、酸化物８２０において、各領域の境界を明確に検出することが困難な場合がある。各領域内で検出される金属元素、並びに、水素、及び窒素などの不純物元素の濃度は、領域ごとの段階的な変化に限らず、各領域内でも連続的に変化していてもよい。つまり、チャネル形成領域に近い領

域であるほど、金属元素、並びに、水素、及び窒素などの不純物元素の濃度が減少していてもよい。

［０４９１］

酸化物８２０（酸化物８２０ａ及び酸化物８２０ｂ）には、酸化物半導体を用いることが好ましい。

［０４９２］

酸化物８２０は、化学組成が異なる複数の酸化物層の積層構造を有することが好ましい。例えば、酸化物８２０ａに用いる金属酸化物において、主成分である金属元素に対する元素Ｍの原子数比が、酸化物８２０ｂに用いる金属酸化物における、主成分である金属元素に対する元素Ｍの原子数比より、大きいことが好ましい。また、酸化物８２０ａに用いる金属酸化物において、Ｉｎに対する元素Ｍの原子数比が、酸化物８２０ｂに用いる金属酸化物における、Ｉｎに対する元素Ｍの原子数比より大きいことが好ましい。当該構成にすることで、酸化物８２０ａよりも下方に形成された構造物からの、酸化物８２０ｂに対する、不純物及び酸素の拡散を抑制できる。

［０４９３］

また、酸化物８２０ｂに用いる金属酸化物において、元素Ｍに対するＩｎの原子数比が、酸化物８２０ａに用いる金属酸化物における、元素Ｍに対するＩｎの原子数比より大きいことが好ましい。当該構成することで、トランジスタ８００は大きいオン電流、及び高い周波数特性を得ることができる。

［０４９４］

また、酸化物８２０ａ及び酸化物８２０ｂが、酸素以外に共通の元素を主成分として有することで、酸化物８２０ａ及び酸化物８２０ｂの界面における欠陥準位密度を低減できる。酸化物８２０ａ及び酸化物８２０ｂの界面における欠陥準位密度を低減できる。そのため、界面散乱によるキャリア伝導への影響が小さくなり、トランジスタ８００は大きいオン電流、及び高い周波数特性を得ることができる。

［０４９５］

具体的には、酸化物８２０ａとして、Ｉｎ：Ｍ：Ｚｎ＝１：３：２［原子数比］もしくはその近傍の組成、Ｉｎ：Ｍ：Ｚｎ＝１：３：４［原子数比］もしくはその近傍の組成、またはＩｎ：Ｍ：Ｚｎ＝１：１：０．５［原子数比］もしくはその近傍の組成の金属酸化物を用いることができる。また、酸化物８２０ｂとして、Ｉｎ：Ｍ：Ｚｎ＝１：１：１［原子数比］もしくはその近傍の組成、Ｉｎ：Ｍ：Ｚｎ＝１：１：１．２［原子数比］もしくはその近傍の組成、Ｉｎ：Ｍ：Ｚｎ＝１：１：２［原子数比］もしくはその近傍の組成、またはＩｎ：Ｍ：Ｚｎ＝４：２：３［原子数比］もしくはその近傍の組成の金属酸化物を用いることができる。なお、近傍の組成とは、所望の原子数比の±３０％の範囲を含む。また、元素Ｍとして、ガリウムを用いることが好ましい。また、酸化物８２０として酸化物８２０ｂの単層を設ける場合、酸化物８２０ｂとして、酸化物８２０ａに用いることができる金属酸化物を適用してもよい。また、酸化物８２０ａ、及び酸化物８２０ｂに用いることのできる金属酸化物の組成については、上記に限定されない。例えば、酸化物８２０ａに用いることのできる金属酸化物の組成は、酸化物８２０ｂに適用してもよい。同様に、酸化物８２０ｂに用いることのできる金属酸化物の組成は、酸化物８２０ａに適用してもよい。

［０４９６］

なお、金属酸化物をスパッタリング法により成膜する場合、上記の原子数比は、成膜された金属酸化物の原子数比に限られず、金属酸化物の成膜に用いるスパッタリングターゲットの原子数比で

あってもよい。

［０４９７］

酸化物８２０ｂは、結晶性を有することが好ましい。特に、酸化物８２０ｂとして、ＣＡＡＣ－ＯＳを用いることが好ましい。

［０４９８］

酸化物８２０ｂとしてＣＡＡＣ－ＯＳなどの結晶性を有する酸化物を用いることで、ソース電極またはドレイン電極による、酸化物８２０ｂからの酸素の引き抜きを抑制できる。これにより、熱処理を行っても、酸化物８２０ｂから酸素が引き抜かれることを低減できるため、トランジスタ８００は、製造工程における高い温度（所謂サーマルバジェット）に対して安定である。

［０４９９］

トランジスタ８００が有する各導電体、各絶縁体、及び酸化物半導体に用いることができる材料としては、前述の、導電体ＭＥ１乃至導電体ＭＥ３に用いることができる各種材料が挙げられる。また、以下では、代表例について説明する。

［０５００］

導電体８４２ａは、導電体８４２ａ１と、導電体８４２ａ１上の導電体８４２ａ２の積層構造であり、導電体８４２ｂは、導電体８４２ｂ１と、導電体８４２ｂ１上の導電体８４２ｂ２の積層構造である。酸化物８２０ｂに接する導電体８４２ａ１及び導電体８４２ｂ１は、金属窒化物などの酸化しにくい導電体であることが好ましい。これにより、酸化物８２０ｂに含まれる酸素によって、導電体８４２ａ及び導電体８４２ｂが過剰に酸化されるのを防ぐことができる。また、導電体８４２ａ２及び導電体８４２ｂ２は、導電体８４２ａ１及び導電体８４２ｂ１より導電性が高い、金属層などの導電体であることが好ましい。これにより、導電体８４２ａ及び導電体８４２ｂを、導電性が高い配線または電極として機能させることができる。

［０５０１］

例えば、導電体８４２ａ１及び導電体８４２ｂ１として、窒化タンタルまたは窒化チタンを用い、導電体８４２ａ２及び導電体８４２ｂ２として、タングステンを用いることができる。

［０５０２］

絶縁体８８５及び絶縁体８７５に設けられた開口は、導電体８４２ａ２と導電体８４２ｂ２の間の領域と重畳する。平面視において、絶縁体８８５の開口の側面は、導電体８４２ａ２の側面、及び導電体８４２ｂ２の側面と一致または概略一致する。また、導電体８４２ａ１及び導電体８４２ｂ１の一部は、上記開口内に突出するように形成されている。ここで、導電体８４２ａ１の上面の一部が、導電体８４２ａ２に接し、導電体８４２ｂ１の上面の一部が、導電体８４２ｂ２に接する。よって、絶縁体８５５は、上記開口内で、導電体８４２ａ１の上面の他の一部、導電体８４２ｂ１の上面の他の一部、導電体８４２ａ２の側面、及び導電体８４２ｂ２の側面に接する。また、絶縁体８５０は、酸化物８２０の上面、導電体８４２ａ１の側面、導電体８４２ｂ１の側面、及び絶縁体８５５の側面に接する。

［０５０３］

絶縁体８５５は、窒化物などの酸化しにくい絶縁体であることが好ましい。絶縁体８５５は異方性エッチングを用いて、絶縁体８８５などに設けられた開口の側壁（ここで、開口の側壁とは、例えば、絶縁体８８５等の側面に対応する。）に接して、サイドウォール状に形成される。絶縁体８５５は、導電体８４２ａ２の側面、及び導電体８４２ｂ２の側面に接して形成されており、導電体

８４２ａ２、及び導電体８４２ｂ２を保護する機能を有する。酸化物８２０ｂに酸素を供給するため、導電体８４２ａ１と導電体８４２ｂ１を分断した後で、絶縁体８５０を成膜する前に、酸素を含む雰囲気で熱処理を行うことが好ましい。このとき、絶縁体８５５が、導電体８４２ａ２の側面、及び導電体８４２ｂ２の側面に接して形成されていることで、導電体８４２ａ２及び導電体８４２ｂ２が過剰に酸化されるのを防ぐことができる。例えば、絶縁体８５５として、窒化シリコンを用いることができる。

［０５０４］

酸化物半導体の近傍に、加熱により脱離する酸素（以下、過剰酸素と呼ぶ場合がある）を含む絶縁体を設け、熱処理を行うことで、当該絶縁体から酸化物半導体に酸素を供給し、酸素欠損、及びV_OHを低減することができる。ただし、ソース領域またはドレイン領域に過剰な量の酸素が供給されると、トランジスタ８００のオン電流の低下、または電界効果移動度の低下を引き起こすおそれがある。さらに、ソース領域またはドレイン領域に供給される酸素の量が基板面内でばらつくことで、トランジスタを有する半導体装置の特性にばらつきが出ることになる。また、当該絶縁体から酸化物半導体に供給する酸素が、ゲート電極、ソース電極、及びドレイン電極などの導電体に拡散すると、当該導電体が酸化してしまい、導電性が損なわれることなどにより、トランジスタの電気特性及び信頼性に悪影響を及ぼす場合がある。

［０５０５］

よって、酸化物半導体中において、チャネル形成領域は、キャリア濃度が低減され、ｉ型または実質的にｉ型であることが好ましいが、ソース領域及びドレイン領域は、キャリア濃度が高く、ｎ型であることが好ましい。つまり、酸化物半導体のチャネル形成領域の酸素欠損、及びV_OHを低減することが好ましい。また、ソース領域及びドレイン領域には過剰な量の酸素が供給されないようにすること、及びソース領域及びドレイン領域のV_OHの量が過剰に低減しないようにすることが好ましい。また、導電体８６０、導電体８４２ａ、及び導電体８４２ｂなどの導電率が低下しにくい構成にすることが好ましい。例えば、導電体８６０、導電体８４２ａ、及び導電体８４２ｂなどの酸化を抑制する構成にすることが好ましい。なお、酸化物半導体中の水素はV_OHを形成しうるため、V_OHの量を低減するには、水素濃度を低減する必要がある。

［０５０６］

トランジスタ８００では、チャネル形成領域の水素濃度を低減し、かつ、導電体８４２ａ、導電体８４２ｂ、及び導電体８６０の酸化を抑制し、かつ、ソース領域及びドレイン領域中の水素濃度が低減することを抑制する構成とする。

［０５０７］

酸化物８２０ｂにおけるチャネル形成領域と接する絶縁体８５０は、水素を捕獲または水素を固着する機能を有することが好ましい。これにより、酸化物８２０ｂのチャネル形成領域中の水素濃度を低減できる。よって、チャネル形成領域中のV_OHを低減し、チャネル形成領域をｉ型または実質的にｉ型とすることができる。

［０５０８］

絶縁体８５０は、ゲート絶縁体として機能する。絶縁体８５０は、絶縁体８５５及び導電体８６０とともに、絶縁体８８５に形成された開口に設ける。トランジスタ８００の微細化を図るにあたって、絶縁体８５０の膜厚は薄いことが好ましい。絶縁体８５０を構成する層の膜厚は、それぞれ、０．１ｎｍ以上１０ｎｍ以下が好ましく、０．１ｎｍ以上５．０ｎｍ以下がより好ましく、０．５

ｎｍ以上５．０ｎｍ以下がより好ましく、１．０ｎｍ以上５．０ｎｍ未満がより好ましく、１．０ｎｍ以上３．０ｎｍ以下がさらに好ましい。なお、絶縁体８５０を構成する各層は、少なくとも一部において、上記のような膜厚の領域を有していればよい。

［０５０９］

絶縁体８５０の膜厚を薄くするためには、ＡＬＤ法を用いて成膜することが好ましい。また、絶縁体８８５等の開口内に、絶縁体８５０及び絶縁体８５５を設けるには、ＡＬＤ法を用いて成膜することが好ましい。ＡＬＤ法は、プリカーサ及びリアクタントの反応を熱エネルギーのみで行う熱ＡＬＤ（Ｔｈｅｒｍａｌ　ＡＬＤ）法、プラズマ励起されたリアクタントを用いるＰＥＡＬＤ（Ｐｌａｓｍａ　Ｅｎｈａｎｃｅｄ　ＡＬＤ）法などがある。ＰＥＡＬＤ法では、プラズマを利用することで、より低温での成膜が可能となり好ましい場合がある。

［０５１０］

絶縁体８５５の膜厚は、０．５ｎｍ以上２０ｎｍ以下が好ましく、０．５ｎｍ以上１０ｎｍ以下がより好ましく、０．５ｎｍ以上３ｎｍ以下がより好ましい。絶縁体８５５を上記のような膜厚にすることで、導電体８４２ａ２及び導電体８４２ｂ２が過剰に酸化されることを抑制できる。なお、絶縁体８５５は、少なくとも一部において、上記のような膜厚の領域を有していればよい。絶縁体８５５の膜厚を過剰に厚くすると、ＡＬＤ法による絶縁体８５５の成膜時間が長くなり、生産性が低下するため、絶縁体８５５の膜厚は上記の範囲程度にすることが好ましい。

［０５１１］

また、図３３Ａ等に示す半導体装置は、水素がトランジスタ８００等に混入することを抑制する構成とすることが好ましい。例えば、水素の拡散を抑制する機能を有する絶縁体を、トランジスタ８００等の上下の一方または双方を覆うように設けることが好ましい。したがって、絶縁体８１５、絶縁体８２１、絶縁体８２２、絶縁体８８２、及び絶縁体８８３は、それぞれ、水、水素などの不純物、及び酸素の拡散を抑制する機能を有する絶縁体を有することが好ましい。例えば、酸化アルミニウム、酸化マグネシウム、酸化ハフニウム、酸化ジルコニウム、アルミニウム及びハフニウムを含む酸化物（ハフニウムアルミネート）、ハフニウム及びジルコニウムを含む酸化物（ハフニウムジルコニウム酸化物）、酸化ガリウム、窒化シリコン、または窒化酸化シリコンなどを用いることができる。例えば、絶縁体８８３及び絶縁体８２１は、より水素バリア性が高い、窒化シリコンなどを用いることが好ましい。また、例えば、絶縁体８８２は、水素を捕獲または水素を固着する能力が高い、酸化アルミニウムなどを用いることが好ましい。また、例えば、絶縁体８２２は、水素を捕獲または水素を固着する能力が高く、高誘電率（ｈｉｇｈ－ｋ）材料である、酸化ハフニウムなどを用いることが好ましい。このように、トランジスタ８００の上下を、水、水素などの不純物、及び酸素の拡散を抑制する機能を有する絶縁体で取り囲む構造にすることで、酸化物半導体に過剰な酸素及び水素が拡散するのを低減することができる。これにより、半導体装置の電気特性、及び信頼性の向上を図ることができる。

［０５１２］

ここで、絶縁体８７５の酸化物８２０と重畳してない領域が絶縁体８２２に接し、絶縁体８７５の側端部が絶縁体８５５に接し、絶縁体８５５の上端部、及び絶縁体８５０の上端部が絶縁体８８２に接することが好ましい。上記のような構成にすることで、絶縁体８８３と絶縁体８２１に挟まれた領域において、絶縁体８８５が、絶縁体８７５によって酸化物８２０と離隔され、絶縁体８８５が、絶縁体８５５によって絶縁体８５０と離隔される。これにより、絶縁体８８５に含まれる水、

水素などの不純物が、酸化物８２０及び絶縁体８５０に拡散することを抑制できる。また、絶縁体８５０に含まれる水素を、絶縁体８８２に、捕獲及び固着することができる。このような構成にすることで、酸化物半導体に水素が拡散するのをさらに低減することができる。これにより、半導体装置の電気特性、及び信頼性の向上を図ることができる。

［０５１３］

トランジスタ８００において、導電体８０５は、酸化物８２０及び導電体８６０と重なるように配置する。ここで、導電体８０５は、絶縁体８１６に形成された開口部に埋め込まれて設けることが好ましい。また、導電体８０５は、図３３Ａ及び図３３Ｃに示すように、チャネル幅方向に延在して設けられることが好ましい。このような構成にすることで、複数のトランジスタを設ける場合に、導電体８０５は配線として機能する。

［０５１４］

図３３Ｂ及び図３３Ｃに示すように、導電体８０５は、導電体８０５ａ及び導電体８０５ｂを有することが好ましい。導電体８０５ａは、上記開口部の底面及び側壁に接して設けられる。導電体８０５ｂは、上記開口部に沿って形成された導電体８０５ａ凹部を埋め込むように設けられる。ここで、導電体８０５の上面の高さは、絶縁体８１６の上面の高さと一致または概略一致する。

［０５１５］

導電体８０５ａに、水素の拡散を低減する機能を有する導電性材料を用いることにより、導電体８０５ｂに含まれる水素などの不純物が、絶縁体８１６等を介して、酸化物８２０に拡散することを防ぐことができる。また、導電体８０５ａに、酸素の拡散を抑制する機能を有する導電性材料を用いることにより、導電体８０５ｂが酸化して導電率が低下することを抑制できる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、チタン、窒化チタン、タンタル、窒化タンタル、ルテニウム、及び、酸化ルテニウムが挙げられる。導電体８０５ａは、上記導電性材料の単層構造または積層構造とすることができる。例えば、導電体８０５ａは、窒化チタンを有することが好ましい。

［０５１６］

また、導電体８０５ｂは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることが好ましい。例えば、導電体８０５ｂは、タングステンを有することが好ましい。

［０５１７］

導電体８０５は、第２のゲート電極として機能することができる。その場合、導電体８０５に印加する電位を、導電体８６０に印加する電位と連動させず、独立して変化させることで、トランジスタ８００のしきい値電圧（Ｖｔｈ）を制御することができる。特に、導電体８０５に負の電位を印加することにより、トランジスタ８００のＶｔｈをより大きくし、オフ電流を低減することが可能となる。したがって、導電体８０５に負の電位を印加したほうが、印加しない場合よりも、導電体８６０に印加する電位が０Ｖのときのドレイン電流を小さくすることができる。

［０５１８］

また、導電体８０５の電気抵抗率は、上記の導電体８０５に印加する電位を考慮して設計され、導電体８０５の膜厚は当該電気抵抗率に合わせて設定される。また、絶縁体８１６の膜厚は、導電体８０５とほぼ同じになる。ここで、導電体８０５の設計が許す範囲で導電体８０５及び絶縁体８１６の膜厚を薄くすることが好ましい。絶縁体８１６の膜厚を薄くすることで、絶縁体８１６中に含まれる水素などの不純物の絶対量を低減することができるため、当該不純物が酸化物８２０に拡

散することを抑制することができる。

［０５１９］

酸化物８２０と接する絶縁体８２４は、例えば、酸化シリコンまたは酸化窒化シリコンを有することが好ましい。これにより、絶縁体８２４から酸化物８２０に酸素を供給し、酸素欠損を低減することができる。

［０５２０］

絶縁体８２４は、酸化物８２０と同様に、島状に加工することが好ましい。これにより、複数のトランジスタ８００を設ける場合、各トランジスタ８００が、ほぼ同程度の大きさの絶縁体８２４を有することになる。。これにより、各トランジスタ８００において、絶縁体８２４から酸化物８２０に供給される酸素の量が、同程度になる。よって、基板面内でトランジスタ８００の電気特性のばらつきを抑制できる。ただし、これに限られず、絶縁体８２２と同様に、絶縁体８２４をパターン形成しない構成にすることもできる。

［０５２１］

導電体８４２ａ、導電体８４２ｂ、及び導電体８６０として、それぞれ、酸化しにくい導電性材料、または、酸素の拡散を抑制する機能を有する導電性材料を用いることが好ましい。当該導電性材料として、例えば、窒素を含む導電性材料、及び酸素を含む導電性材料が挙げられる。これにより、導電体８４２ａ、導電体８４２ｂ、及び導電体８６０の導電率が低下することを抑制できる。

［０５２２］

絶縁体８７１ａ及び絶縁体８７１ｂは、導電体８４２ａ２及び導電体８４２ｂ２の加工時にエッチングストッパとして機能し、導電体８４２ａ２及び導電体８４２ｂ２を保護する無機絶縁体である。また、絶縁体８７１ａ及び絶縁体８７１ｂは、導電体８４２ａ２及び導電体８４２ｂ２に接するため、導電体８４２ａ、８４２ｂを酸化させにくい、無機絶縁体であることが好ましい。絶縁体８７１ａ及び絶縁体８７１ｂは、例えば、窒化物絶縁体と、酸化物絶縁体との積層構造であることが好ましい。

［０５２３］

なお、本明細書等において、少なくとも第１のゲート電極の電界によって、チャネル形成領域を電気的に取り囲むトランジスタの構造を、ｓｕｒｒｏｕｎｄｅｄ　ｃｈａｎｎｅｌ（Ｓ－ｃｈａｎｎｅｌ）構造とよぶ。また、本明細書等で開示するＳ－ｃｈａｎｎｅｌ構造は、Ｆｉｎ型構造及びプレーナ型構造とは異なる構造を有する。一方で、本明細書等で開示するＳ－ｃｈａｎｎｅｌ構造は、Ｆｉｎ型構造の一種として捉えることも可能である。なお、本明細書等において、Ｆｉｎ型構造とは、ゲート電極が少なくともチャネルの２面以上（具体的には、２面、３面、または４面等）を包むように配置される構造を示す。Ｆｉｎ型構造、及びＳ－ｃｈａｎｎｅｌ構造を採用することで、短チャネル効果に対する耐性を高める、別言すると短チャネル効果が発生し難いトランジスタとすることができる。

［０５２４］

トランジスタ８００を、上記のＳ－ｃｈａｎｎｅｌ構造とすることで、チャネル形成領域を電気的に取り囲むことができる。なお、Ｓ－ｃｈａｎｎｅｌ構造は、チャネル形成領域を電気的に取り囲んでいる構造であるため、実質的にＧＡＡ（Ｇａｔｅ　Ａｌｌ　Ａｒｏｕｎｄ）構造、またはＬＧＡＡ（Ｌａｔｅｒａｌ　Ｇａｔｅ　Ａｌｌ　Ａｒｏｕｎｄ）構造と、同等の構造であるともいえる。トランジスタ８００をＳ－ｃｈａｎｎｅｌ構造、ＧＡＡ構造、またはＬＧＡＡ構造とすること

で、酸化物８２０とゲート絶縁体との界面または界面近傍に形成されるチャネル形成領域を、酸化物８２０のバルク全体とすることができる。したがって、トランジスタに流れる電流密度を向上させることが可能となるため、トランジスタのオン電流の向上、またはトランジスタの電界効果移動度を高めることが期待できる。

［０５２５］

本実施の形態では、絶縁体８２４を島状に設ける構成にする。よって、図３３Ｃに示すように、導電体８６０の下面の少なくとも一部を、酸化物８２０ｂの下面、より下に設けることができる。これにより、酸化物８２０ｂの上面及び側面に対向して、導電体８６０を設けることができるため、導電体８６０の電界を酸化物８２０ｂの上面及び側面に作用させることができる。このように、絶縁体８２４を島状に設ける構成にすることで、トランジスタ８００をＳ－ｃｈａｎｎｅｌ構造にすることができる。

［０５２６］

導電体８６０は、導電体８６０ａと、導電体８６０ａの上に配置された導電体８６０ｂと、を有することが好ましい。例えば、導電体８６０ａは、導電体８６０ｂの底面及び側面を包むように配置されることが好ましい。このとき、導電体８６０ａとして、酸化しにくい導電性材料、または、酸素の拡散を抑制する機能を有する導電性材料を用いることが好ましい。導電体８６０ａが酸素の拡散を抑制する機能を有することにより、絶縁体８８５などに含まれる酸素により、導電体８６０ｂが酸化して導電率が低下することを抑制できる。酸素の拡散を抑制する機能を有する導電性材料としては、例えば、チタン、窒化チタン、タンタル、窒化タンタル、ルテニウム、酸化ルテニウムなどを用いることが好ましい。

［０５２７］

導電体８６０ｂは、導電性が高い導電体を用いることが好ましい。例えば、導電体８６０ｂは、タングステン、銅、またはアルミニウムを主成分とする導電性材料を用いることができる。また、導電体８６０ｂは積層構造としてもよく、例えば、チタン、または窒化チタンと上記導電性材料との積層構造としてもよい。

［０５２８］

絶縁体８１６及び絶縁体８８５は、それぞれ、絶縁体８２２よりも誘電率が低いことが好ましい。誘電率が低い材料を層間膜とすることで、配線間に生じる寄生容量を低減できる。

［０５２９］

［可撓性を有するデバイスの作製方法例］

以下では、可撓性を有するデバイスの作製方法の例について説明する。

［０５３０］

支持基板上に素子層を形成した後、支持基板と素子層とを分離し、可撓性を有する基板に素子層を転置することができる。

［０５３１］

なお、ここでは、デバイスを構成する要素が含まれる層をまとめて素子層と呼ぶこととする。例えば、可撓性を有する半導体装置を作製する場合、素子層には、トランジスタなどの素子が含まれる。また、例えば、可撓性を有する表示装置を作製する場合、素子層は、表示素子、表示素子と電気的に接続する配線、画素及び回路に用いるトランジスタなどの素子、並びに、着色層及び遮光層などの光学部材等のうち少なくとも一つを有する。

［０５３２］

またここでは、可撓性を有し、かつ、素子層を挟持する２つの部材のそれぞれを、基板（または可撓性を有する基板）と呼ぶこととする。例えば、基板には、厚さが１０ｎｍ以上３００μｍ以下の、極めて薄いフィルム等も含まれる。

［０５３３］

例えば、まず支持基板上に剥離層と絶縁層を積層し、当該絶縁層上に素子層を形成し、支持基板と素子層の間で分離し、素子層を基板に転置する方法が挙げられる。このとき、支持基板と剥離層の界面、剥離層と絶縁層の界面、または剥離層中で分離が生じるような材料を選択する。この方法では、支持基板及び剥離層に耐熱性の高い材料を用いることで、素子層を形成する際にかかる温度の上限を高めることができ、信頼性の高い素子を有する素子層を形成できるため、好ましい。

［０５３４］

以下では、具体的な作製方法の一例について図３４を用いて説明する。

［０５３５］

まず、支持基板７０１上に島状の剥離層７０３を形成し、剥離層７０３上に被剥離層７０５を形成する。その後、支持基板７０１と可撓性を有する基板７０９とを、接着層７０７を用いて貼り合わせ、接着層７０７を硬化させる（図３４Ａ）。

［０５３６］

支持基板７０１には、少なくとも作製工程中の処理温度に耐えうる耐熱性を有する基板を用いる。支持基板７０１としては、例えば、ガラス基板、石英基板、サファイア基板、半導体基板、セラミック基板、金属基板、樹脂基板、及び、プラスチック基板が挙げられる。

［０５３７］

半導体基板としては、円盤状の基板（ウェハ）が好適であり、例えば、シリコン（Ｓｉ）基板（シリコンウエハともいう）、炭化ケイ素（ＳｉＣ）基板、及び窒化ガリウム（ＧａＮ）基板が挙げられる。

［０５３８］

支持基板７０１と剥離層７０３との間に、下地膜として、酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、または窒化酸化シリコン膜等の絶縁膜を形成すると、支持基板７０１からの汚染を防止でき、好ましい。

［０５３９］

剥離層７０３は、例えば、タングステン、モリブデン、チタン、タンタル、ニオブ、ニッケル、コバルト、ジルコニウム、亜鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、シリコンから選択された元素、該元素を含む合金材料、及び、該元素を含む化合物材料等のうち一つまたは複数を用いて単層構造または積層構造で形成できる。シリコンを含む層の結晶構造は、非晶質、微結晶、多結晶のいずれでもよい。また、酸化アルミニウム、酸化ガリウム、酸化亜鉛、二酸化チタン、酸化インジウム、インジウムスズ酸化物、インジウム亜鉛酸化物、または、Ｉｎ－Ｇａ－Ｚｎ酸化物等の金属酸化物を用いてもよい。

［０５４０］

剥離層７０３は、例えば、スパッタリング法、プラズマＣＶＤ法、塗布法（スピンコーティング法、液滴吐出法、ディスペンス法等を含む）、または、印刷法により形成できる。

［０５４１］

剥離層７０３の厚さは、１０ｎｍ以上２００ｎｍ以下が好ましく、２０ｎｍ以上１００ｎｍ以下がより好ましい。

［０５４２］

剥離層７０３に、タングステン、チタン、またはモリブデンなどの高融点金属材料を用いると、被剥離層７０５の形成工程の自由度が高まるため好ましい。剥離層７０３として、例えば、タングステン層、モリブデン層、タングステンとモリブデンの混合物を含む層、タングステンの酸化物もしくは酸化窒化物を含む層、モリブデンの酸化物もしくは酸化窒化物を含む層、またはタングステンとモリブデンの混合物の酸化物もしくは酸化窒化物を含む層を形成してもよい。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

［０５４３］

また、剥離層７０３として、金属膜と金属酸化物膜との積層構造を用いてもよい。具体的には、タングステンと酸化タングステンとの積層構造、モリブデンと酸化モリブデンとの積層構造、及び、チタンと酸化チタンとの積層構造などが挙げられる。このような、金属膜と金属酸化物膜との積層構造を形成する場合、当該金属を含む層を形成し、その上層に酸化物で形成される絶縁膜を形成することで、当該金属層と絶縁膜との界面に、当該金属の酸化物を含む層が形成されることを活用してもよい。また、当該金属を含む層の表面に対して、熱酸化処理、酸素プラズマ処理、亜酸化窒素（N_2O）プラズマ処理、またはオゾン水等の酸化力の強い溶液での処理等を行うことで、当該金属の酸化物を含む層を形成してもよい。またプラズマ処理または加熱処理は、酸素、窒素、亜酸化窒素単独、あるいは該ガスとその他のガスとの混合気体雰囲気下で行ってもよい。上記プラズマ処理または加熱処理により、剥離層７０３の表面状態を変えることにより、剥離層７０３と後に形成される絶縁膜との密着性を制御することが可能である。

［０５４４］

また、剥離層７０３として、有機樹脂を用いてもよい。有機樹脂としては、例えば、ポリイミド樹脂、アクリル樹脂、エポキシ樹脂、ポリアミド樹脂、ポリイミドアミド樹脂、シロキサン樹脂、ベンゾシクロブテン系樹脂、及び、フェノール樹脂が挙げられる。

［０５４５］

なお、支持基板７０１と被剥離層７０５の界面で剥離が可能な場合には、剥離層７０３を設けなくてもよい。

［０５４６］

ここでは、島状の剥離層７０３を形成する例を示したがこれに限られない。この工程では、支持基板７０１と被剥離層７０５とを分離する際に、支持基板７０１と剥離層７０３の界面、剥離層７０３と被剥離層７０５の界面、または剥離層７０３中で分離が生じるような材料を選択する。本実施の形態では、被剥離層７０５と剥離層７０３の界面で分離が生じる場合を例示するが、剥離層７０３及び被剥離層７０５に用いる材料の組み合わせによってはこれに限られない。なお、被剥離層７０５が積層構造である場合、剥離層７０３と接する層を特に第１の層と記す。

［０５４７］

被剥離層７０５として形成する層に特に限定はない。剥離層７０３に接して形成する絶縁層（第１の層）は、窒化シリコン膜、酸化窒化シリコン膜、酸化シリコン膜、及び窒化酸化シリコン膜等の少なくとも一つを用いて、単層または多層で形成することが好ましい。なお、これに限られず、剥離層７０３に用いる材料に応じて最適な材料を選択することができる。

［０５４８］

当該絶縁層は、スパッタリング法、プラズマＣＶＤ法、塗布法、または印刷法等を用いて形成することが可能であり、例えば、プラズマＣＶＤ法によって成膜温度を２５０℃以上４００℃以下として形成することで、緻密で非常に防湿性の高い膜とすることができる。なお、絶縁層の厚さは１０ｎｍ以上３０００ｎｍ以下、さらには２００ｎｍ以上１５００ｎｍ以下が好ましい。

［０５４９］

第１の層上に、トランジスタ、表示素子などのデバイスを構成する要素の少なくとも一つを形成することで、被剥離層７０５を形成することができる。

［０５５０］

支持基板７０１と基板７０９の貼り合わせは減圧雰囲気下で行うことが好ましい。

［０５５１］

接着層７０７は、少なくとも、剥離層７０３及び被剥離層７０５と重なるように配置する。なお、接着層７０７の端部は、剥離層７０３の内側に位置していてもよい。これにより、支持基板７０１と基板７０９が強く密着することを抑制でき、後の剥離工程の歩留まりが低下することを抑制できる。

［０５５２］

接着層７０７には、例えば、紫外線硬化型等の光硬化型接着剤、反応硬化型接着剤、熱硬化型接着剤、嫌気型接着剤などの各種硬化型の接着剤等を用いることができる。これら接着剤としてはエポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、ＰＶＣ樹脂、ＰＶＢ樹脂、ＥＶＡ樹脂等が挙げられる。特に、エポキシ樹脂等の透湿性が低い材料が好ましい。接着剤としては、所望の領域にのみ配置できる程度に流動性の低い材料を用いることが好ましい。例えば、接着シート、粘着シート、シート状もしくはフィルム状の接着剤を用いてもよい。例えば、ＯＣＡ（ｏｐｔｉｃａｌ　ｃｌｅａｒ　ａｄｈｅｓｉｖｅ）フィルムを好適に用いることができる。

［０５５３］

接着剤は、貼り合わせ前から粘着性を有していてもよく、貼り合わせ後に加熱または光照射などによって粘着性を発現してもよい。

［０５５４］

また、上記樹脂に乾燥剤を含んでいてもよい。例えば、アルカリ土類金属の酸化物（酸化カルシウム、酸化バリウム等）のように、化学吸着によって水分を吸着する物質を用いることができる。または、ゼオライト、シリカゲル等のように、物理吸着によって水分を吸着する物質を用いてもよい。乾燥剤が含まれていると、大気中の水分の侵入による機能素子の劣化を抑制でき、装置の信頼性が向上するため好ましい。

［０５５５］

可撓性を有する基板７０９には、例えば、ポリエチレンテレフタレート（ＰＥＴ）、ポリエチレンナフタレート（ＰＥＮ）等のポリエステル樹脂、ポリアクリロニトリル樹脂、アクリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート（ＰＣ）樹脂、ポリエーテルスルホン（ＰＥＳ）樹脂、ポリアミド樹脂（ナイロン、アラミド等）、ポリシロキサン樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリウレタン樹脂、ポリ塩化ビニル樹脂、ポリ塩化ビニリデン樹脂、ポリプロピレン樹脂、ポリテトラフルオロエチレン（ＰＴＦＥ）

樹脂、ＡＢＳ樹脂、セルロースナノファイバー等を用いることができる。基板７０９には、可撓性を有する程度の厚さのガラス、石英、樹脂、金属、合金、または、半導体（シリコンなど）等の各種材料を用いてもよい。

［０５５６］

次に、分離の起点を形成する（図３４Ｂ）。

［０５５７］

分離の起点の形成方法は特に限定されず、レーザ光を照射すること、機械的な力を加えること、剥離層７０３をエッチングすること、または分離界面に液体を浸透させることなどが、一例として挙げられる。または、分離界面を形成する２層の熱膨張率の違いを利用し、支持基板７０１を加熱または冷却することにより分離を行ってもよい。

［０５５８］

また、最初に剥離の起点を形成し、当該起点から剥離を進行させてもよい。剥離の起点は、レーザ光等により第１の層または剥離層７０３の一部を局所的に加熱する、鋭利な部材により物理的に第１の層または剥離層７０３の一部を切断または貫通する、などの方法で形成することができる。

［０５５９］

図３４Ｂでは、基板７０９側から分離の起点を形成する例を示すが、支持基板７０１側から分離の起点を形成してもよい。

［０５６０］

例えば、レーザ光は、硬化状態の接着層７０７と、被剥離層７０５と、剥離層７０３とが重なる領域に対して照射する（図３４Ｂの矢印Ｐ１参照）。少なくとも第１の層の一部を除去することで、剥離の起点を形成できる。このとき、第１の層だけでなく、被剥離層７０５の他の層、剥離層７０３、及び接着層７０７の少なくとも一部を除去してもよい。

［０５６１］

そして、形成した分離の起点から、被剥離層７０５と支持基板７０１とを分離する（図３４Ｃ）。これにより、被剥離層７０５を支持基板７０１から可撓性を有する基板７０９に転置することができる。

［０５６２］

例えば、分離の起点から、物理的な力（人間の手または治具で引き剥がす処理、ローラーを回転させながら分離する処理等）によって被剥離層７０５と支持基板７０１とを分離できる。

［０５６３］

また、剥離層７０３と被剥離層７０５との界面に水などの液体を浸透させて支持基板７０１と被剥離層７０５とを分離してもよい。毛細管現象により液体が剥離層７０３と被剥離層７０５の間にしみこむことで、容易に分離することができる。また、剥離時に生じる静電気が、被剥離層７０５に含まれる機能素子に悪影響を及ぼすこと（半導体素子が静電気により破壊されるなど）を抑制できる。

［０５６４］

なお、例えば、剥離層７０３が金属膜と金属酸化物膜との積層構造である場合、金属膜と金属酸化物膜との界面（もしくは界面近傍）または金属酸化物膜中で分離が生じることで、被剥離層７０５側に剥離層７０３の一部（ここでは金属酸化物膜）が残っていてもよい。また被剥離層７０５側に残った剥離層は、その後除去してもよい。

［０５６５］

また、支持基板７０１上に複数のデバイスを作製し、支持基板７０１をデバイス毎に分断することで複数のデバイスをチップ状に取り出す場合、ダイシングライン（スクライブライン、分断ライン、または切断ラインともいう）において切断する工程が、分離の起点の形成工程、及び、分離の工程の一方または双方を、兼ねてもよい。

［０５６６］

次に、露出した被剥離層７０５と基板７１１とを、接着層７１３を用いて貼り合わせ、接着層７１３を硬化させる（図３４Ｄ）。

［０５６７］

基板７１１には、基板７０９に用いることができる材料と同様の材料を適用できる。

［０５６８］

接着層７１３には、接着層７０７に用いることができる材料と同様の材料を適用できる。

［０５６９］

被剥離層７０５と基板７１１との貼り合わせは減圧雰囲気下で行うことが好ましい。

［０５７０］

以上により、一対の可撓性を有する基板（基板７１１及び基板７０９）の間に、被剥離層７０５を挟持することができる。

［０５７１］

以上の方法により、可撓性を有するデバイスを作製することができる。例えば、被剥離層７０５に、先に例示した構成を用いることで、可撓性を有する表示装置を作製することができる。

［０５７２］

なお、ここでは詳細に説明しないが、可撓性を有するデバイスの作製方法としては、可撓性を有さない基板上に素子層を形成し、当該基板を研磨等により薄くすることで可撓性を持たせる方法も挙げられる。

［０５７３］

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

［０５７４］

（実施の形態５）

本実施の形態では、本発明の一態様の表示装置に用いることができる発光デバイスについて説明する。

［０５７５］

図３５Ａに示すように、発光デバイスは、一対の電極（下部電極７６１及び上部電極７６２）の間に、ＥＬ層７６３を有する。ＥＬ層７６３は、層７８０、発光層７７１、及び、層７９０などの複数の層で構成することができる。

［０５７６］

発光層７７１は、少なくとも発光物質（発光材料ともいう）を有する。

［０５７７］

下部電極７６１が陽極であり、上部電極７６２が陰極である場合、層７８０は、正孔注入性の高い物質を含む層（正孔注入層）、正孔輸送性の高い物質を含む層（正孔輸送層）、及び、電子ブロック性の高い物質を含む層（電子ブロック層）のうち一つまたは複数を有する。また、層７９０は、

電子注入性の高い物質を含む層（電子注入層）、電子輸送性の高い物質を含む層（電子輸送層）、及び、正孔ブロック性の高い物質を含む層（正孔ブロック層）のうち一つまたは複数を有する。下部電極７６１が陰極であり、上部電極７６２が陽極である場合、層７８０と層７９０は互いに上記と逆の構成になる。

［０５７８］

一対の電極間に設けられた層７８０、発光層７７１、及び層７９０を有する構成は単一の発光ユニットとして機能することができ、本明細書では図３５Ａの構成をシングル構造と呼ぶ。

［０５７９］

また、図３５Ｂは、図３５Ａに示す発光デバイスが有するＥＬ層７６３の変形例である。具体的には、図３５Ｂに示す発光デバイスは、下部電極７６１上の層７８１と、層７８１上の層７８２と、層７８２上の発光層７７１と、発光層７７１上の層７９１と、層７９１上の層７９２と、層７９２上の上部電極７６２と、を有する。

［０５８０］

下部電極７６１が陽極であり、上部電極７６２が陰極である場合、例えば、層７８１を正孔注入層、層７８２を正孔輸送層、層７９１を電子輸送層、層７９２を電子注入層とすることができる。また、下部電極７６１が陰極であり、上部電極７６２が陽極である場合、層７８１を電子注入層、層７８２を電子輸送層、層７９１を正孔輸送層、層７９２を正孔注入層とすることができる。このような層構造とすることで、発光層７７１に効率よくキャリアを注入し、発光層７７１内におけるキャリアの再結合の効率を高めることができる。

［０５８１］

なお、図３５Ｃ及び図３５Ｄに示すように、層７８０と層７９０との間に複数の発光層（発光層７７１、７７２、７７３）が設けられる構成もシングル構造のバリエーションである。なお、図３５Ｃ及び図３５Ｄでは、発光層を３層有する例を示すが、シングル構造の発光デバイスにおける発光層は、２層であってもよく、４層以上であってもよい。また、シングル構造の発光デバイスは、２つの発光層の間に、バッファ層を有していてもよい。バッファ層は、例えば、正孔輸送層または電子輸送層に用いることができる材料を用いて形成することができる。

［０５８２］

また、図３５Ｅ及び図３５Ｆに示すように、複数の発光ユニット（発光ユニット７６３ａ及び発光ユニット７６３ｂ）が電荷発生層７８５（中間層ともいう）を介して直列に接続された構成を本明細書ではタンデム構造と呼ぶ。なお、タンデム構造をスタック構造と呼んでもよい。タンデム構造とすることで、高輝度発光が可能な発光デバイスとすることができる。また、タンデム構造は、シングル構造と比べて、同じ輝度を得るために必要な電流を低減できるため、信頼性を高めることができる。

［０５８３］

なお、図３５Ｄ及び図３５Ｆは、表示装置が、発光デバイスと重なる層７６４を有する例である。図３５Ｄは、層７６４が、図３５Ｃに示す発光デバイスと重なる例であり、図３５Ｆは、層７６４が、図３５Ｅに示す発光デバイスと重なる例である。図３５Ｄ及び図３５Ｆでは、上部電極７６２側に光を取り出すため、上部電極７６２には、可視光を透過する導電膜を用いる。

［０５８４］

層７６４としては、色変換層及びカラーフィルタ（着色層）の一方または双方を用いることがで

きる。

［０５８５］

図３５Ｃ及び図３５Ｄにおいて、発光層７７１、発光層７７２、及び発光層７７３に、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、発光層７７１、発光層７７２、及び発光層７７３に、青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素及び緑色の光を呈する副画素においては、図３５Ｄに示す層７６４として、色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。また、層７６４としては、色変換層と着色層との双方を用いることが好ましい。発光デバイスが発する光の一部は、色変換層で変換されずにそのまま透過してしまうことがある。色変換層を透過した光を、着色層を介して取り出すことで、所望の色の光以外を着色層で吸収し、副画素が呈する光の色純度を高めることができる。

［０５８６］

また、図３５Ｃ及び図３５Ｄにおいて、発光層７７１、発光層７７２、及び発光層７７３に、それぞれ発光色の異なる光を発する発光物質を用いてもよい。発光層７７１、発光層７７２、及び発光層７７３がそれぞれ発する光が補色の関係である場合、白色発光が得られる。例えば、シングル構造の発光デバイスは、青色の光を発する発光物質を有する発光層、及び、青色の光よりも長波長の可視光を発する発光物質を有する発光層を有することが好ましい。

［０５８７］

図３５Ｄに示す層７６４として、カラーフィルタを設けることが好ましい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

［０５８８］

例えば、シングル構造の発光デバイスが３層の発光層を有する場合、赤色（Ｒ）の光を発する発光物質を有する発光層、緑色（Ｇ）の光を発する発光物質を有する発光層、及び、青色（Ｂ）の光を発する発光物質を有する発光層を有することが好ましい。発光層の積層順としては、例えば、陽極側から、Ｒ、Ｇ、Ｂ、または、陽極側からＲ、Ｂ、Ｇとすることができる。このとき、ＲとＧまたはＢとの間にバッファ層が設けられていてもよい。

［０５８９］

また、例えば、シングル構造の発光デバイスが２層の発光層を有する場合、青色（Ｂ）の光を発する発光物質を有する発光層、及び、黄色（Ｙ）の光を発する発光物質を有する発光層を有する構成が好ましい。当該構成をＢＹシングル構造と呼称する場合がある。

［０５９０］

白色の光を発する発光デバイスは、２種類以上の発光物質を含むことが好ましい。２つの発光層を用いて白色発光を得る場合、２つの発光層の発光色が補色の関係となるような発光物質を選択すればよい。例えば、第１の発光層の発光色と第２の発光層の発光色を補色の関係になるようにすることで、発光デバイス全体として白色発光する発光デバイスを得ることができる。また、３つ以上の発光層を用いて白色発光を得る場合、３つ以上の発光層の発光色が合わさることで、発光デバイス全体として白色発光する構成とすればよい。

［０５９１］

なお、図３５Ｃ、図３５Ｄにおいても、図３５Ｂに示すように、層７８０と、層７９０とを、そ

れぞれ独立に、２層以上の層からなる積層構造としてもよい。

［０５９２］

また、図３５Ｅ及び図３５Ｆにおいて、発光層７７１と、発光層７７２とに、同じ色の光を発する発光物質、さらには、同じ発光物質を用いてもよい。例えば、各色の光を呈する副画素が有する発光デバイスにおいて、発光層７７１と、発光層７７２に、それぞれ青色の光を発する発光物質を用いてもよい。青色の光を呈する副画素においては、発光デバイスが発する青色の光を取り出すことができる。また、赤色の光を呈する副画素及び緑色の光を呈する副画素においては、図３５Ｆに示す層７６４として色変換層を設けることで、発光デバイスが発する青色の光をより長波長の光に変換し、赤色または緑色の光を取り出すことができる。また、層７６４としては、色変換層と着色層との双方を用いることが好ましい。

［０５９３］

また、図３５Ｅ及び図３５Ｆにおいて、発光層７７１と、発光層７７２とに、それぞれ発光色の異なる光を発する発光物質を用いてもよい。発光層７７１が発する光と、発光層７７２が発する光が補色の関係である場合、白色発光が得られる。図３５Ｆに示す層７６４として、カラーフィルタを設けることが好ましい。白色光がカラーフィルタを透過することで、所望の色の光を得ることができる。

［０５９４］

なお、図３５Ｅ及び図３５Ｆにおいて、発光ユニット７６３ａが１層の発光層７７１を有し、発光ユニット７６３ｂが１層の発光層７７２を有する例を示すが、これに限られない。発光ユニット７６３ａ及び発光ユニット７６３ｂは、それぞれ、２層以上の発光層を有していてもよい。

［０５９５］

また、図３５Ｅ及び図３５Ｆでは、発光ユニットを２つ有する発光デバイスを例示したが、これに限られない。発光デバイスは、発光ユニットを３つ以上有していてもよい。なお、発光ユニットを２つ有する構成を２段タンデム構造と、発光ユニットを３つ有する構成を３段タンデム構造と、それぞれ呼称してもよい。

［０５９６］

また、図３５Ｅ及び図３５Ｆにおいて、発光ユニット７６３ａは、層７８０ａ、発光層７７１、及び、層７９０ａを有し、発光ユニット７６３ｂは、層７８０ｂ、発光層７７２、及び、層７９０ｂを有する。

［０５９７］

下部電極７６１が陽極であり、上部電極７６２が陰極である場合、層７８０ａ及び層７８０ｂは、それぞれ、正孔注入層、正孔輸送層、及び、電子ブロック層のうち一つまたは複数を有する。また、層７９０ａ及び層７９０ｂは、それぞれ、電子注入層、電子輸送層、及び、正孔ブロック層のうち一つまたは複数を有する。下部電極７６１が陰極であり、上部電極７６２が陽極である場合、層７８０ａと層７９０ａは互いに上記と逆の構成になり、層７８０ｂと層７９０ｂも互いに上記と逆の構成になる。

［０５９８］

下部電極７６１が陽極であり、上部電極７６２が陰極である場合、例えば、層７８０ａは、正孔注入層と、正孔注入層上の正孔輸送層と、を有し、さらに、正孔輸送層上の電子ブロック層を有していてもよい。また、層７９０ａは、電子輸送層を有し、さらに、発光層７７１と電子輸送層との

間の正孔ブロック層を有していてもよい。また、層７８０ｂは、正孔輸送層を有し、さらに、正孔輸送層上の電子ブロック層を有していてもよい。また、層７９０ｂは、電子輸送層と、電子輸送層上の電子注入層と、を有し、さらに、発光層７７２と電子輸送層との間の正孔ブロック層を有していてもよい。下部電極７６１が陰極であり、上部電極７６２が陽極である場合、例えば、層７８０ａは、電子注入層と、電子注入層上の電子輸送層と、を有し、さらに、電子輸送層上の正孔ブロック層を有していてもよい。また、層７９０ａは、正孔輸送層を有し、さらに、発光層７７１と正孔輸送層との間の電子ブロック層を有していてもよい。また、層７８０ｂは、電子輸送層を有し、さらに、電子輸送層上の正孔ブロック層を有していてもよい。また、層７９０ｂは、正孔輸送層と、正孔輸送層上の正孔注入層と、を有し、さらに、発光層７７２と正孔輸送層との間の電子ブロック層を有していてもよい。

［０５９９］

また、タンデム構造の発光デバイスを作製する場合、２つの発光ユニットは、電荷発生層７８５を介して積層される。電荷発生層７８５は、少なくとも電荷発生領域を有する。電荷発生層７８５は、一対の電極間に電圧を印加したときに、２つの発光ユニットの一方に電子を注入し、他方に正孔を注入する機能を有する。

［０６００］

また、タンデム構造の発光デバイスの一例として、図３６Ａ乃至図３６Ｃに示す構成が挙げられる。

［０６０１］

図３６Ａは、発光ユニットを３つ有する構成である。図３６Ａでは、複数の発光ユニット（発光ユニット７６３ａ、発光ユニット７６３ｂ、及び発光ユニット７６３ｃ）がそれぞれ電荷発生層７８５を介して直列に接続されている。また、発光ユニット７６３ａは、層７８０ａと、発光層７７１と、層７９０ａと、を有し、発光ユニット７６３ｂは、層７８０ｂと、発光層７７２と、層７９０ｂと、を有し、発光ユニット７６３ｃは、層７８０ｃと、発光層７７３と、層７９０ｃと、を有する。なお、層７８０ｃは、層７８０ａ及び層７８０ｂに適用可能な構成を用いることができ、層７９０ｃは、層７９０ａ及び層７９０ｂに適用可能な構成を用いることができる。

［０６０２］

図３６Ａにおいて、発光層７７１、発光層７７２、及び発光層７７３は、同じ色の光を発する発光物質を有することができる。具体的には、発光層７７１、発光層７７２、及び発光層７７３が、いずれも青色（Ｂ）の発光物質を有する構成（いわゆるＢ＼Ｂ＼Ｂの３段タンデム構造）とすることができる。なお、「ａ＼ｂ」は、ａの光を発する発光物質を有する発光ユニット上に、電荷発生層を介して、ｂの光を発する発光物質を有する発光ユニットが設けられていることを意味し、ａ、ｂは、色を意味する。

［０６０３］

図３６Ａにおいて、発光層７７１、発光層７７２、及び発光層７７３のうち、一部または全てに発光色の異なる光を発する発光物質を用いることができる。発光層７７１、発光層７７２、及び発光層７７３の発光色の組み合わせは、例えば、いずれか２つが青色（Ｂ）、残りの一つが黄色（Ｙ）の構成、並びに、いずれか一つが赤色（Ｒ）、他の一つが緑色（Ｇ）、残りの一つが青色（Ｂ）の構成が挙げられる。

［０６０４］

図３６Ｂは、複数の発光層を有する発光ユニットを積層したタンデム型の発光デバイスである。図３６Ｂは、２つの発光ユニット（発光ユニット７６３ａ及び発光ユニット７６３ｂ）が電荷発生層７８５を介して直列に接続された構成である。また、発光ユニット７６３ａは、層７８０ａと、発光層７７１ａ、発光層７７１ｂ、及び発光層７７１ｃと、層７９０ａと、を有し、発光ユニット７６３ｂは、層７８０ｂと、発光層７７２ａ、発光層７７２ｂ、及び発光層７７２ｃと、層７９０ｂと、を有する。

［０６０５］

図３６Ｂにおいては、発光層７７１ａ、発光層７７１ｂ、及び発光層７７１ｃについて、補色の関係となる発光物質を選択し、発光ユニット７６３ａを白色発光（Ｗ）が可能な構成とする。また、発光層７７２ａ、発光層７７２ｂ、及び発光層７７２ｃについても、補色の関係となる発光物質を選択し、発光ユニット７６３ｂを白色発光（Ｗ）が可能な構成とする。すなわち、図３６Ｂに示す構成は、Ｗ＼Ｗの２段タンデム構造であるといえる。なお、補色の関係となる発光物質の積層順については、特に限定はない。実施者が適宜最適な積層順を選択することができる。また、図示しないが、Ｗ＼Ｗ＼Ｗの３段タンデム構造、または４段以上のタンデム構造としてもよい。

［０６０６］

また、タンデム構造の発光デバイスとしては、例えば、黄色（Ｙ）の光を発する発光ユニットと、青色（Ｂ）の光を発する発光ユニットとを有するＢ＼ＹまたはＹ＼Ｂの２段タンデム構造、赤色（Ｒ）と緑色（Ｇ）の光を発する発光ユニットと、青色（Ｂ）の光を発する発光ユニットとを有するＲ・Ｇ＼ＢまたはＢ＼Ｒ・Ｇの２段タンデム構造、青色（Ｂ）の光を発する発光ユニットと、黄色（Ｙ）の光を発する発光ユニットと、青色（Ｂ）の光を発する発光ユニットとをこの順で有するＢ＼Ｙ＼Ｂの３段タンデム構造、青色（Ｂ）の光を発する発光ユニットと、黄緑色（ＹＧ）の光を発する発光ユニットと、青色（Ｂ）の光を発する発光ユニットとをこの順で有するＢ＼ＹＧ＼Ｂの３段タンデム構造、及び、青色（Ｂ）の光を発する発光ユニットと、緑色（Ｇ）の光を発する発光ユニットと、青色（Ｂ）の光を発する発光ユニットとをこの順で有するＢ＼Ｇ＼Ｂの３段タンデム構造が挙げられる。なお、「ａ・ｂ」は、１つの発光ユニットにａの光を発する発光物質とｂの光を発する発光物質とを有することを意味する。

［０６０７］

また、図３６Ｃに示すように、１つの発光層を有する発光ユニットと、複数の発光層を有する発光ユニットと、を組み合わせてもよい。

［０６０８］

具体的には、図３６Ｃに示す構成においては、複数の発光ユニット（発光ユニット７６３ａ、発光ユニット７６３ｂ、及び発光ユニット７６３ｃ）がそれぞれ電荷発生層７８５を介して直列に接続された構成である。また、発光ユニット７６３ａは、層７８０ａと、発光層７７１と、層７９０ａと、を有し、発光ユニット７６３ｂは、層７８０ｂと、発光層７７２ａ、発光層７７２ｂ、及び発光層７７２ｃと、層７９０ｂと、を有し、発光ユニット７６３ｃは、層７８０ｃと、発光層７７３と、層７９０ｃと、を有する。

［０６０９］

図３６Ｃに示す構成において、例えば、発光ユニット７６３ａが青色（Ｂ）の光を発する発光ユニットであり、発光ユニット７６３ｂが赤色（Ｒ）、緑色（Ｇ）、及び黄緑色（ＹＧ）の光を発する発光ユニットであり、発光ユニット７６３ｃが青色（Ｂ）の光を発する発光ユニットである、Ｂ

＼Ｒ・Ｇ・ＹＧ＼Ｂの３段タンデム構造を適用することができる。

［０６１０］

発光ユニットの積層数と色の順番としては、例えば、陽極側から、Ｂ、Ｙの２段構造、Ｂと発光ユニットＸとの２段構造、Ｂ、Ｙ、Ｂの３段構造、及び、Ｂ、Ｘ、Ｂの３段構造が挙げられ、発光ユニットＸにおける発光層の積層数と色の順番としては、例えば、陽極側から、Ｒ、Ｙの２層構造、Ｒ、Ｇの２層構造、Ｇ、Ｒの２層構造、Ｇ、Ｒ、Ｇの３層構造、または、Ｒ、Ｇ、Ｒの３層構造とすることができる。また、２つの発光層の間に他の層が設けられていてもよい。

［０６１１］

次に、発光デバイスに用いることができる材料について説明する。

［０６１２］

下部電極７６１と上部電極７６２のうち、光を取り出す側の電極には、可視光を透過する導電膜を用いる。また、光を取り出さない側の電極には、可視光を反射する導電膜を用いることが好ましい。また、表示装置が赤外光を発する発光デバイスを有する場合には、光を取り出す側の電極には、可視光及び赤外光を透過する導電膜を用い、光を取り出さない側の電極には、可視光及び赤外光を反射する導電膜を用いることが好ましい。

［０６１３］

また、光を取り出さない側の電極にも可視光を透過する導電膜を用いてもよい。この場合、反射層と、ＥＬ層７６３との間に当該電極を配置することが好ましい。つまり、ＥＬ層７６３の発光は、当該反射層によって反射されて、表示装置から取り出されてもよい。

［０６１４］

発光デバイスの一対の電極を形成する材料としては、例えば、金属、合金、電気伝導性化合物、及びこれらの混合物が挙げられる。当該材料としては、具体的には、アルミニウム、マグネシウム、チタン、クロム、マンガン、鉄、コバルト、ニッケル、銅、ガリウム、亜鉛、インジウム、スズ、モリブデン、タンタル、タングステン、パラジウム、金、白金、銀、イットリウム、ネオジムなどの金属、及びこれらを適宜組み合わせて含む合金が挙げられる。また、当該材料としては、例えば、インジウムスズ酸化物（Ｉｎ－Ｓｎ酸化物、ＩＴＯともいう）、Ｉｎ－Ｓｉ－Ｓｎ酸化物（ＩＴＳＯともいう）、インジウム亜鉛酸化物（Ｉｎ－Ｚｎ酸化物）、及びＩｎ－Ｗ－Ｚｎ酸化物を挙げることができる。また、当該材料としては、アルミニウム、ニッケル、及びランタンの合金（Ａｌ－Ｎｉ－Ｌａ）等のアルミニウムを含む合金（アルミニウム合金）、並びに、銀とマグネシウムの合金、及び、銀とパラジウムと銅の合金（Ａｇ－Ｐｄ－Ｃｕ、ＡＰＣとも記す）等の銀を含む合金が挙げられる。その他、当該材料としては、上記例示のない元素周期表の第１族または第２族に属する元素（例えば、リチウム、セシウム、カルシウム、ストロンチウム）、ユウロピウム、イッテルビウムなどの希土類金属及びこれらを適宜組み合わせて含む合金、グラフェン等が挙げられる。

［０６１５］

発光デバイスには、微小光共振器（マイクロキャビティ）構造が適用されていることが好ましい。したがって、発光デバイスが有する一対の電極の一方は、可視光に対する透過性及び反射性を有する電極（半透過・半反射電極）であることが好ましく、他方は、可視光に対する反射性を有する電極（反射電極）であることが好ましい。発光デバイスがマイクロキャビティ構造を有することで、発光層から得られる発光を両電極間で共振させ、発光デバイスから射出される光を強めることができる。発光デバイスにマイクロキャビティ構造を付与することにより色純度を高めることができる。

［０６１６］

つまり、発光デバイスにおいて光を取り出す側の電極としては、可視光に対する透過性を有する電極（透明電極）、または、半透過・半反射電極を用いることができる。

［０６１７］

透明電極の光の透過率は、４０％以上とする。例えば、発光デバイスの透明電極には、可視光（波長４００ｎｍ以上７５０ｎｍ未満の光）の透過率が４０％以上である電極を用いることが好ましい。半透過・半反射電極の可視光の反射率は、１０％以上９５％以下、好ましくは３０％以上８０％以下とする。反射電極の可視光の反射率は、４０％以上１００％以下、好ましくは７０％以上１００％以下とする。また、これらの電極の抵抗率は、$1\times10^{-2}\Omega$ｃｍ以下が好ましい。

［０６１８］

発光デバイスは少なくとも発光層を有する。また、発光デバイスは、発光層以外の層として、正孔注入性の高い物質、正孔輸送性の高い物質、正孔ブロック材料、電子輸送性の高い物質、電子ブロック材料、電子注入性の高い物質、またはバイポーラ性の物質（電子輸送性及び正孔輸送性が高い物質、バイポーラ性材料とも記す）等を含む層をさらに有していてもよい。例えば、発光デバイスは、発光層の他に、正孔注入層、正孔輸送層、正孔ブロック層、電荷発生層、電子ブロック層、電子輸送層、及び電子注入層のうち１層以上を有する構成とすることができる。

［０６１９］

発光デバイスには低分子化合物及び高分子化合物のいずれを用いることもでき、無機化合物を含んでいてもよい。発光デバイスを構成する層は、それぞれ、蒸着法（真空蒸着法を含む）、転写法、印刷法、インクジェット法、塗布法等の方法で形成することができる。

［０６２０］

発光層は、１種または複数種の発光物質を有する。発光物質としては、青色、紫色、青紫色、緑色、黄緑色、黄色、橙色、または赤色などの発光色を呈する物質を適宜用いる。また、発光物質として、近赤外光を発する物質を用いることもできる。

［０６２１］

発光物質としては、蛍光材料、燐光材料、熱活性化遅延蛍光を示す物質（熱活性化遅延蛍光（Ｔｈｅｒｍａｌｌｙ　ａｃｔｉｖａｔｅｄ　ｄｅｌａｙｅｄ　ｆｌｕｏｒｅｓｃｅｎｃｅ：ＴＡＤＦ）材料）、及び量子ドット材料などが挙げられる。

［０６２２］

蛍光材料としては、例えば、ピレン誘導体、アントラセン誘導体、トリフェニレン誘導体、フルオレン誘導体、カルバゾール誘導体、ジベンゾチオフェン誘導体、ジベンゾフラン誘導体、ジベンゾキノキサリン誘導体、キノキサリン誘導体、ピリジン誘導体、ピリミジン誘導体、フェナントレン誘導体、及びナフタレン誘導体が挙げられる。

［０６２３］

燐光材料としては、例えば、４Ｈ－トリアゾール骨格、１Ｈ－トリアゾール骨格、イミダゾール骨格、ピリミジン骨格、ピラジン骨格、またはピリジン骨格を有する有機金属錯体（特にイリジウム錯体）、電子吸引基を有するフェニルピリジン誘導体を配位子とする有機金属錯体（特にイリジウム錯体）、白金錯体、及び希土類金属錯体が挙げられる。

［０６２４］

発光層は、発光物質（ゲスト材料）に加えて、１種または複数種の有機化合物（ホスト材料、ア

シスト材料等）を有していてもよい。１種または複数種の有機化合物としては、正孔輸送性の高い物質（正孔輸送性材料）及び電子輸送性の高い物質（電子輸送性材料）の一方または双方を用いることができる。正孔輸送性材料としては、後述の、正孔輸送層に用いることができる正孔輸送性の高い物質を用いることができる。電子輸送性材料としては、後述の、電子輸送層に用いることができる電子輸送性の高い物質を用いることができる。また、１種または複数種の有機化合物として、バイポーラ性材料、またはＴＡＤＦ材料を用いてもよい。

［０６２５］

発光層は、例えば、燐光材料と、励起錯体を形成しやすい組み合わせである正孔輸送性材料及び電子輸送性材料と、を有することが好ましい。このような構成とすることにより、励起錯体から発光物質（燐光材料）へのエネルギー移動であるＥｘＴＥＴ（Ｅｘｃｉｐｌｅｘ－Ｔｒｉｐｌｅｔ Ｅｎｅｒｇｙ Ｔｒａｎｓｆｅｒ）を用いた発光を効率よく得ることができる。発光物質の最も低エネルギー側の吸収帯の波長と重なるような発光を呈する励起錯体を形成するような組み合わせを選択することで、エネルギー移動がスムーズとなり、効率よく発光を得ることができる。この構成により、発光デバイスの高効率、低電圧駆動、長寿命を同時に実現できる。

［０６２６］

正孔注入層は、陽極から正孔輸送層に正孔を注入する層であり、正孔注入性の高い物質を含む層である。正孔注入性の高い物質としては、芳香族アミン化合物、及び、正孔輸送性材料とアクセプター性材料（電子受容性材料）とを含む複合材料などが挙げられる。

［０６２７］

正孔輸送性材料としては、後述の、正孔輸送層に用いることができる正孔輸送性の高い物質を用いることができる。

［０６２８］

アクセプター性材料としては、例えば、元素周期表における第４族乃至第８族に属する金属の酸化物を用いることができる。具体的には、酸化モリブデン、酸化バナジウム、酸化ニオブ、酸化タンタル、酸化クロム、酸化タングステン、酸化マンガン、及び、酸化レニウムが挙げられる。中でも特に、酸化モリブデンは大気中でも安定であり、吸湿性が低く、扱いやすいため好ましい。また、フッ素を含む有機アクセプター性材料を用いることもできる。また、キノジメタン誘導体、クロラニル誘導体、及び、ヘキサアザトリフェニレン誘導体などの有機アクセプター性材料を用いることもできる。

［０６２９］

例えば、正孔注入性の高い物質として、正孔輸送性材料と、上述の元素周期表における第４族乃至第８族に属する金属の酸化物（代表的には酸化モリブデン）とを含む材料を用いてもよい。

［０６３０］

正孔輸送層は、正孔注入層によって陽極から注入された正孔を、発光層に輸送する層である。正孔輸送層は、正孔輸送性材料を含む層である。正孔輸送性材料としては、$１\times１０^{-6}ｃｍ^{2}／Ｖｓ$以上の正孔移動度を有する物質が好ましい。なお、電子よりも正孔の輸送性の高い物質であれば、これら以外のものも用いることができる。正孔輸送性材料としては、π 電子過剰型複素芳香族化合物（例えばカルバゾール誘導体、チオフェン誘導体、フラン誘導体など）、芳香族アミン（芳香族アミン骨格を有する化合物）等の正孔輸送性の高い物質が好ましい。

［０６３１］

電子ブロック層は、発光層に接して設けられる。電子ブロック層は、正孔輸送性を有し、かつ、電子をブロックすることが可能な材料を含む層である。電子ブロック層には、上記正孔輸送性材料のうち、電子ブロック性を有する材料を用いることができる。

［０６３２］

電子ブロック層は、正孔輸送性を有するため、正孔輸送層と呼ぶこともできる。また、正孔輸送層のうち、電子ブロック性を有する層を、電子ブロック層と呼ぶこともできる。

［０６３３］

電子輸送層は、電子注入層によって陰極から注入された電子を、発光層に輸送する層である。電子輸送層は、電子輸送性材料を含む層である。電子輸送性材料としては、$１\times１０^{-6}ｃｍ^{2}／Ｖｓ$以上の電子移動度を有する物質が好ましい。なお、正孔よりも電子の輸送性の高い物質であれば、これら以外のものも用いることができる。電子輸送性材料としては、キノリン骨格を有する金属錯体、ベンゾキノリン骨格を有する金属錯体、オキサゾール骨格を有する金属錯体、チアゾール骨格を有する金属錯体等の他、オキサジアゾール誘導体、トリアゾール誘導体、イミダゾール誘導体、オキサゾール誘導体、チアゾール誘導体、フェナントロリン誘導体、キノリン配位子を有するキノリン誘導体、ベンゾキノリン誘導体、キノキサリン誘導体、ジベンゾキノキサリン誘導体、ピリジン誘導体、ビピリジン誘導体、ピリミジン誘導体、その他、含窒素複素芳香族化合物を含むπ電子不足型複素芳香族化合物等の電子輸送性の高い物質を用いることができる。

［０６３４］

正孔ブロック層は、発光層に接して設けられる。正孔ブロック層は、電子輸送性を有し、かつ、正孔をブロックすることが可能な材料を含む層である。正孔ブロック層には、上記電子輸送性材料のうち、正孔ブロック性を有する材料を用いることができる。

［０６３５］

正孔ブロック層は、電子輸送性を有するため、電子輸送層と呼ぶこともできる。また、電子輸送層のうち、正孔ブロック性を有する層を、正孔ブロック層と呼ぶこともできる。

［０６３６］

電子注入層は、陰極から電子輸送層に電子を注入する層であり、電子注入性の高い物質を含む層である。電子注入性の高い物質としては、アルカリ金属、アルカリ土類金属、またはそれらの化合物を用いることができる。電子注入性の高い物質としては、電子輸送性材料とドナー性材料（電子供与性材料）とを含む複合材料を用いることもできる。

［０６３７］

また、電子注入性の高い物質のＬＵＭＯ準位は、陰極に用いる材料の仕事関数の値との差が小さい（具体的には０．５ｅＶ以下である）ことが好ましい。

［０６３８］

電子注入層には、例えば、リチウム、セシウム、イッテルビウム、フッ化リチウム（ＬｉＦ）、フッ化セシウム（ＣｓＦ）、フッ化カルシウム（$ＣａＦ_{x}$、ｘは任意数）、８－（キノリノラト）リチウム（略称：Ｌｉｑ）、２－（２－ピリジル）フェノラトリチウム（略称：ＬｉＰＰ）、２－（２－ピリジル）－３－ピリジノラトリチウム（略称：ＬｉＰＰｙ）、４－フェニル－２－（２－ピリジル）フェノラトリチウム（略称：ＬｉＰＰＰ）、リチウム酸化物（$ＬｉＯ_{x}$）、炭酸セシウム等のようなアルカリ金属、アルカリ土類金属、またはこれらの化合物を用いることができる。また、電子注入層は、２以上の積層構造としてもよい。当該積層構造としては、例えば、１層目にフ

ッ化リチウムを用い、２層目にイッテルビウムを設ける構成が挙げられる。

［０６３９］

電子注入層は、電子輸送性材料を有していてもよい。例えば、非共有電子対を備え、電子不足型複素芳香環を有する化合物を、電子輸送性材料に用いることができる。具体的には、ピリジン環、ジアジン環（ピリミジン環、ピラジン環、ピリダジン環）、トリアジン環の少なくとも１つを有する化合物を用いることができる。

［０６４０］

なお、非共有電子対を備える有機化合物の最低空軌道（ＬＵＭＯ：Ｌｏｗｅｓｔ　Ｕｎｏｃｃｕｐｉｅｄ　Ｍｏｌｅｃｕｌａｒ　Ｏｒｂｉｔａｌ）準位は、－３．６ｅＶ以上－２．３ｅＶ以下であると好ましい。また、一般にＣＶ（サイクリックボルタンメトリ）、光電子分光法、光吸収分光法、逆光電子分光法等により、有機化合物の最高被占有軌道（ＨＯＭＯ：Ｈｉｇｈｅｓｔ　Ｏｃｃｕｐｉｅｄ　Ｍｏｌｅｃｕｌａｒ　Ｏｒｂｉｔａｌ）準位及びＬＵＭＯ準位を見積もることができる。

［０６４１］

例えば、４，７－ジフェニル－１，１０－フェナントロリン（略称：ＢＰｈｅｎ）、２，９－ジ（ナフタレン－２－イル）－４，７－ジフェニル－１，１０－フェナントロリン（略称：ＮＢＰｈｅｎ）、２，２’－（１，３－フェニレン）ビス（９－フェニル－１，１０－フェナントロリン）（略称：ｍＰＰｈｅｎ２Ｐ）、ジキノキサリノ［２，３－ａ：２’，３’－ｃ］フェナジン（略称：ＨＡＴＮＡ）、２，４，６－トリス［３’－（ピリジン－３－イル）ビフェニル－３－イル］－１，３，５－トリアジン（略称：ＴｍＰＰＰｙＴｚ）等を、非共有電子対を備える有機化合物に用いることができる。なお、ＮＢＰｈｅｎはＢＰｈｅｎと比較して、高いガラス転移点（Ｔｇ）を備え、耐熱性に優れる。

［０６４２］

電荷発生層は、上述の通り、少なくとも電荷発生領域を有する。電荷発生領域は、アクセプター性材料を含むことが好ましく、例えば、上述の正孔注入層に適用可能な、正孔輸送性材料とアクセプター性材料とを含むことが好ましい。

［０６４３］

また、電荷発生層は、電子注入性の高い物質を含む層を有することが好ましい。当該層は、電子注入バッファ層と呼ぶこともできる。電子注入バッファ層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子注入バッファ層を設けることで、電荷発生領域と電子輸送層との間の注入障壁を緩和することができるため、電荷発生領域で生じた電子を電子輸送層に容易に注入することができる。

［０６４４］

電子注入バッファ層は、アルカリ金属またはアルカリ土類金属を含むことが好ましく、例えば、アルカリ金属の化合物またはアルカリ土類金属の化合物を含む構成とすることができる。具体的には、電子注入バッファ層は、アルカリ金属と酸素とを含む無機化合物、または、アルカリ土類金属と酸素とを含む無機化合物を有することが好ましく、リチウムと酸素とを含む無機化合物（酸化リチウム（Li_2O）など）を有することがより好ましい。その他、電子注入バッファ層には、上述の電子注入層に適用可能な材料を好適に用いることができる。

［０６４５］

電荷発生層は、電子輸送性の高い物質を含む層を有することが好ましい。当該層は、電子リレー層と呼ぶこともできる。電子リレー層は、電荷発生領域と電子注入バッファ層との間に設けられることが好ましい。電荷発生層が電子注入バッファ層を有さない場合、電子リレー層は、電荷発生領域と電子輸送層との間に設けられることが好ましい。電子リレー層は、電荷発生領域と電子注入バッファ層（または電子輸送層）との相互作用を防いで、電子をスムーズに受け渡す機能を有する。

［０６４６］

電子リレー層としては、銅（ＩＩ）フタロシアニン（略称：ＣｕＰｃ）、亜鉛フタロシアニン（略称：ＺｎＰｃ）などのフタロシアニン系の材料、または、金属－酸素結合と芳香族配位子を有する金属錯体を用いることが好ましい。

［０６４７］

なお、上述の電荷発生領域、電子注入バッファ層、及び電子リレー層は、断面形状、または特性などによって明確に区別できない場合がある。

［０６４８］

なお、電荷発生層は、アクセプター性材料の代わりに、ドナー性材料を有していてもよい。例えば、電荷発生層としては、上述の電子注入層に適用可能な、電子輸送性材料とドナー性材料とを含む層を有していてもよい。

［０６４９］

発光ユニットを積層する際、２つの発光ユニットの間に電荷発生層を設けることで、駆動電圧の上昇を抑制することができる。

［０６５０］

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

［符号の説明］

［０６５１］

１０＿Ｌ：表示装置、１０＿Ｒ：表示装置、１０Ａ：表示装置、１０Ｂ：表示装置、１０：表示装置、１１：基板、１２：基板、１３：表示部、１４：端子部、１９：副表示部、２０：層、２１：トランジスタ、２２：チャネル形成領域、２９Ａ：第１区域、２９Ｂ：第２区域、２９Ｃ：第３区域、３０：駆動回路、３１：ソースドライバ回路、３２：デジタルアナログ変換回路、３３：ゲートドライバ回路、３４：レベルシフタ、３５：増幅回路、３６：検査回路、３７：映像生成回路、３８：映像分配回路、３９：区画、４０：機能回路、４１：記憶装置、４２ａ：色ムラ補正、４２ｂ：アップコンバート、４２：ＧＰＵ、４３：ＥＬ補正回路、４４：タイミング生成回路、４５：ＣＰＵ、４６：センサコントローラ、４７：電源回路、４８：温度センサ、４９：輝度補正回路、５０：層、５１Ａ：画素回路、５１Ｂ：画素回路、５１Ｃ：画素回路、５１Ｄ：画素回路、５１Ｅ：画素回路、５１Ｆ：画素回路、５１Ｇ：画素回路、５１Ｈ：画素回路、５１Ｉ：画素回路、５１：画素回路、５２Ａ：トランジスタ、５２Ｂ：トランジスタ、５２Ｃ：トランジスタ、５２Ｄ：トランジスタ、５２ｗ：トランジスタ、５２：トランジスタ、５３Ａ：容量、５３ｓ：容量、５３ｗ：容量、５３：容量、５４：チャネル形成領域、５５：画素回路群、５９［１，１］：区画、５９［ｉ，ｊ］：区画、５９［ｍ，ｎ］：区画、５９：区画、６０：層、６１：発光素子、８０：入出力回路、１００：半導体装置、１１０：露光領域、１１２：領域、１２０：露光領域、１２２：封止領域、１２４：チップ外領域、１２６：端子領域、１３０：半導体装置、１３２：基板、１３

４：基板、１３６：表示部、１３８：画素、１４０：端子部、１４２：層、１４４：層、１４６：層、１５０：駆動回路、１５２：機能回路、１５４：入出力回路、１５６：画素回路、１５８：画素回路群、１６０：発光デバイス、２００：電子機器、２０１：動き検出部、２０２：視線検出部、２０３：演算部、２０４：通信部、２０５：筐体、２０６Ａ：イヤフォン、２０６Ｂ：イヤフォン、２０６：装着部、２０７：緩衝部材、２０８：レンズ、２０９：入力端子、２１０：出力端子、２１１：画像データ、２１２：ユーザー、２１３Ａ：方向、２１３Ｂ：方向、２１３：視線、２１４Ａ：画像、２１４Ｂ：画像、２１４：画像、２２０Ａ：電子機器、２２１：操作ボタン、２２４：装着具、２２５：センサ、２２６：ダイヤル、２３０：画素、２４０：表示モジュール、２４１：プリント配線板、２４２：端子部、２４３：ワイヤ、２４４：ＦＰＣ、２４５：接続部、２５１：タイミング生成回路、２５２：入出力回路、２５３：フレームメモリ、２６１：画像情報入力部、２６２：クロック信号入力部、２６３：記憶部、２６４：動作パラメータ設定部、２６５：内部クロック信号生成部、２６６：画像処理部、２６７：メモリコントローラ、３００Ａ：第１の表示装置、３００Ｂ：第１の表示装置、３００：第１の表示装置、３０２Ａ：第２の表示装置、３０２：第２の表示装置、３１０：表示部、３１１：筐体、３１２：通信部、３１３：バンド、３１４：制御部、３２０：表示部、３２１：筐体、３２２：通信部、３２３：装着部、３２４：制御部、３２５：カメラ部、３３０Ｌ：左手、３３０Ｒ：右手、３３０：ユーザー、３４０：画像、３４１：画像情報、４００ｄ：トランジスタ、４１０：基板、４１２：素子分離層、４１３：半導体領域、４１４ａ：低抵抗領域、４１４ｂ：低抵抗領域、４１５：絶縁体、４１６：導電体、４１７：絶縁体、４２０：絶縁体、４２２：絶縁体、４２４：絶縁体、４２６：絶縁体、４２８：導電体、４３０：導電体、４５０：絶縁体、４５２：絶縁体、４５４：絶縁体、４５６：導電体、５０１：基板、５０３：接着層、５０５：絶縁層、５１２：絶縁体、５１４：導電体、５７４：絶縁体、５８１：絶縁体、５９２：絶縁体、５９４：絶縁体、５９６：導電体、５９８：絶縁体、５９９：絶縁体、６００Ａ：表示装置、６００Ｂ：表示装置、６００Ｃ：表示装置、６０７：接着層、６１０：基板、６１１ａ：導電体、６１１ｂ：導電体、６１１ｃ：導電体、６１３ａ：層、６１３ｂ：層、６１３ｃ：層、６１４：共通層、６１５：共通電極、６１８ａ：犠牲層、６２０：素子層、６２５：絶縁体、６２７：絶縁体、６２８Ｂ：着色層、６２８Ｇ：着色層、６２８Ｒ：着色層、６３０：素子層、６３１：保護層、６３５：素子層、６４０：接続部、６５０Ｂ：発光デバイス、６５０Ｇ：発光デバイス、６５０Ｒ：発光デバイス、６５０：発光デバイス、６６０：素子層、６７０：配線層、７０１：支持基板、７０３：剥離層、７０５：被剥離層、７０７：接着層、７０９：基板、７１１：基板、７１３：接着層、７６１：下部電極、７６２：上部電極、７６３ａ：発光ユニット、７６３ｂ：発光ユニット、７６３ｃ：発光ユニット、７６３：ＥＬ層、７６４：層、７７１ａ：発光層、７７１ｂ：発光層、７７１ｃ：発光層、７７１：発光層、７７２ａ：発光層、７７２ｂ：発光層、７７２ｃ：発光層、７７２：発光層、７７３：発光層、７８０ａ：層、７８０ｂ：層、７８０ｃ：層、７８０：層、７８１：層、７８２：層、７８５：電荷発生層、７９０ａ：層、７９０ｂ：層、７９０ｃ：層、７９０：層、７９１：層、７９２：層、８００：トランジスタ、８０５ａ：導電体、８０５ｂ：導電体、８０５：導電体、８１５：絶縁体、８１６：絶縁体、８２０ａ：酸化物、８２０ｂ：酸化物、８２０：酸化物、８２１：絶縁体、８２２：絶縁体、８２４：絶縁体、８４２ａ：導電体、８４２ｂ：導電体、８５０：絶縁体、８５５：絶縁体、８６０ａ：導電体、８６０ｂ：導電体、８６０：導電体、８７１ａ：絶縁体、８７１ｂ：絶縁体、８７５：絶縁体、８８２：絶縁体、８８３：絶縁体、８８５：絶縁体

請求の範囲

[請求項１]

レンズと、表示装置と、を有し、

前記レンズは、前記表示装置からの光が透過する位置に設けられ、

前記表示装置は、表示部、及びトランジスタを有し、

前記表示部は、発光デバイスを有し、

前記トランジスタは、前記発光デバイスの下方に位置し、

前記表示部の大きさは、対角１．０インチ以上２．５インチ以下であり、

前記トランジスタは、チャネル形成領域に酸化物半導体を有し、

前記トランジスタによって、前記発光デバイスの駆動が制御される、

電子機器。

[請求項２]

レンズと、表示装置と、を有し、

前記レンズは、前記表示装置からの光が透過する位置に設けられ、

前記表示装置は、表示部、及びトランジスタを有し、

前記表示部は、発光デバイスを有し、

前記トランジスタは、前記発光デバイスの下方に位置し、

前記表示部の大きさは、対角１．０インチ以上２．５インチ以下であり、

前記トランジスタは、チャネル形成領域に酸化物半導体を有し、

前記発光デバイスは、有機ＥＬ素子であり、

前記トランジスタによって、前記有機ＥＬ素子の駆動が制御される、

電子機器。

[請求項３]

レンズと、表示装置と、を有し、

前記レンズは、前記表示装置からの光が透過する位置に設けられ、

前記表示装置は、表示部と、第１のトランジスタと、第２のトランジスタと、を有し、

前記表示部は、発光デバイスを有し、

前記第１のトランジスタは、前記発光デバイスの下方に位置し、

前記第２のトランジスタは、前記第１のトランジスタの下方に位置し、

前記表示部の大きさは、対角１．０インチ以上２．５インチ以下であり、

前記発光デバイスは、有機ＥＬ素子であり、

前記第１のトランジスタは、画素回路の一部を構成し、

前記第２のトランジスタは、駆動回路または機能回路の一部を構成する、

電子機器。

[請求項４]

請求項３において、

前記第１のトランジスタ、及び前記第２のトランジスタは、それぞれ酸化物半導体を有する、

電子機器。

[請求項５]

請求項３において、

前記第１のトランジスタは、酸化物半導体を有し、

前記第２のトランジスタは、シリコンを有する、

電子機器。

図1A

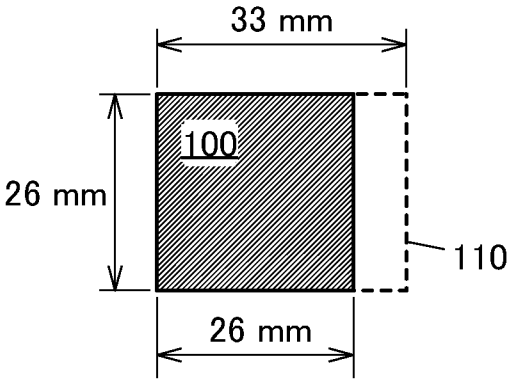


図1B

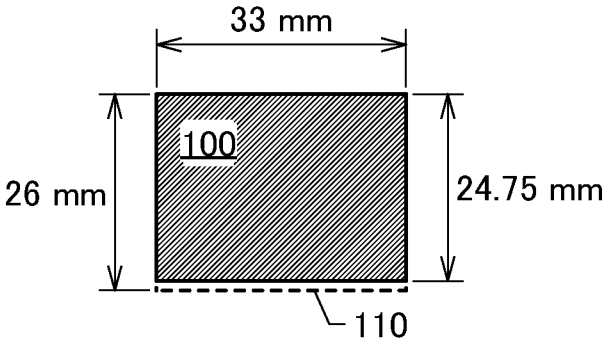


図1C

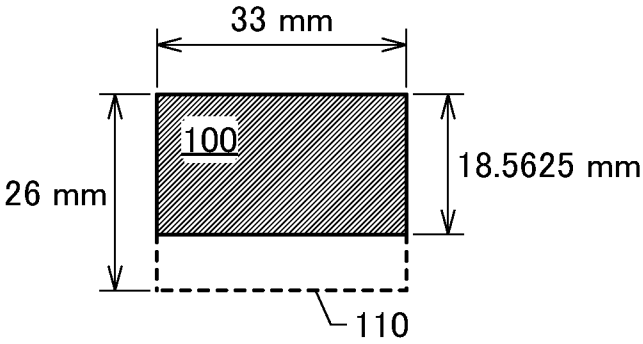


図1D

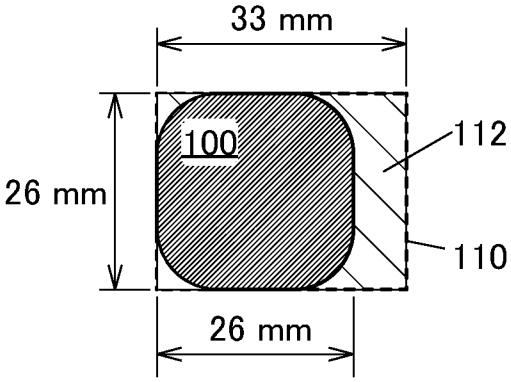


図1E

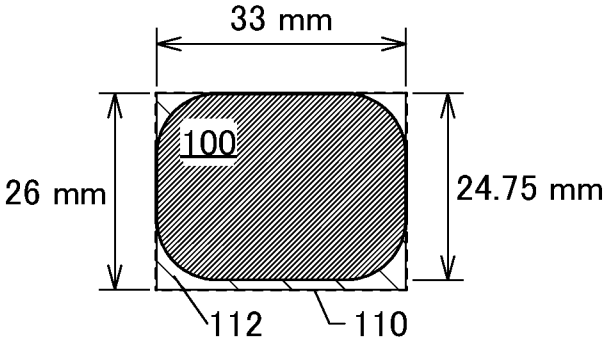


図1F

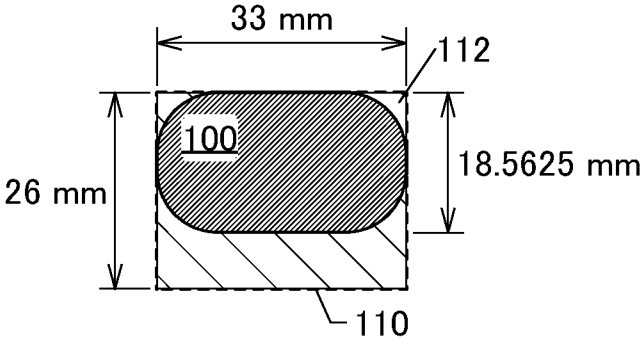


図2A

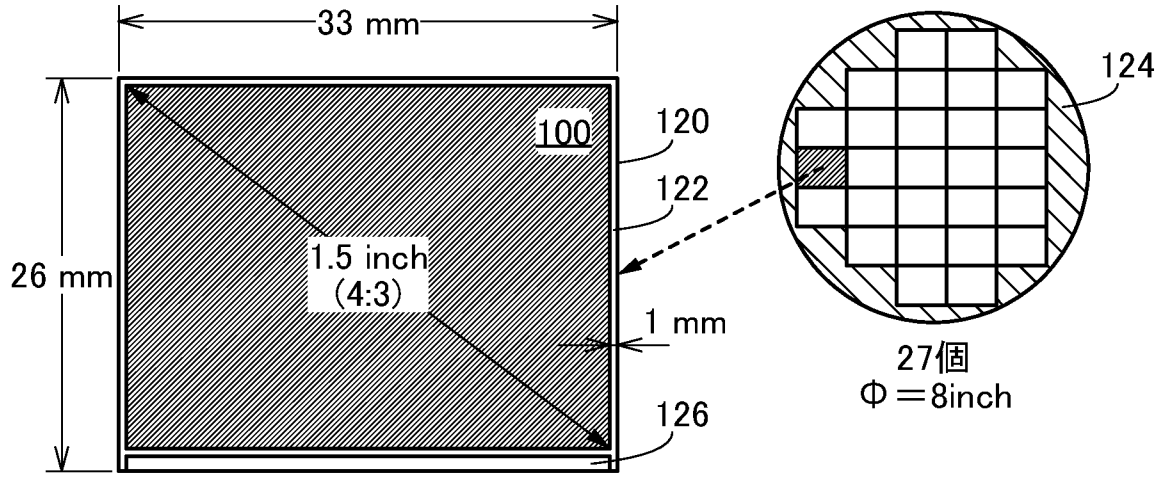

33 mm
26 mm
100
120
122
1.5 inch
(4:3)
1 mm
126
124
27個
Φ＝8inch

図2B

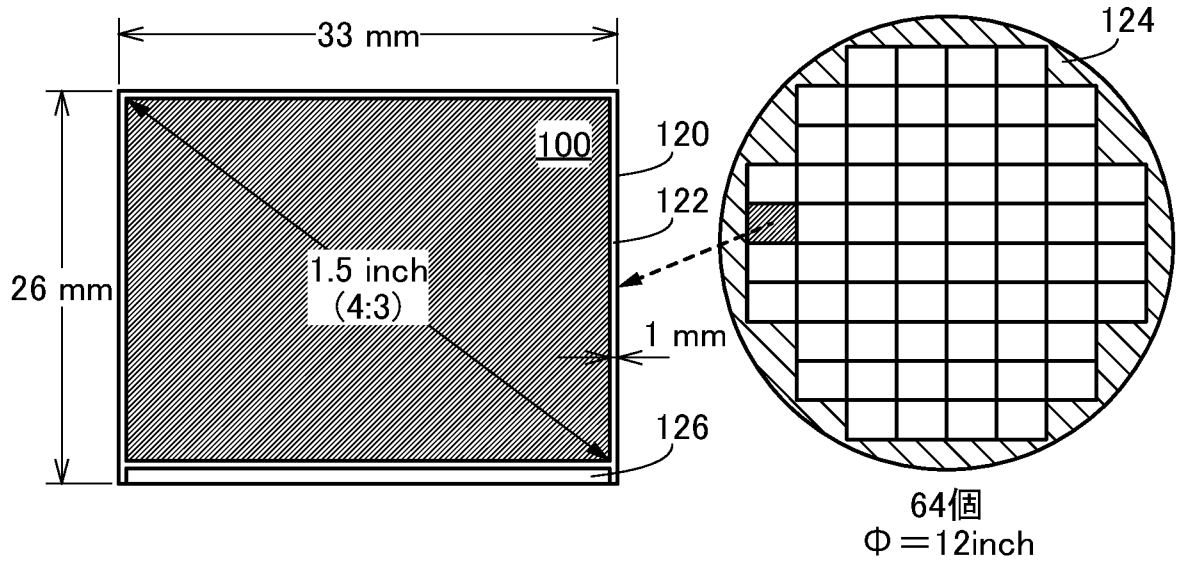

33 mm
26 mm
100
120
122
1.5 inch
(4:3)
1 mm
126
124
64個
Φ＝12inch

図3A

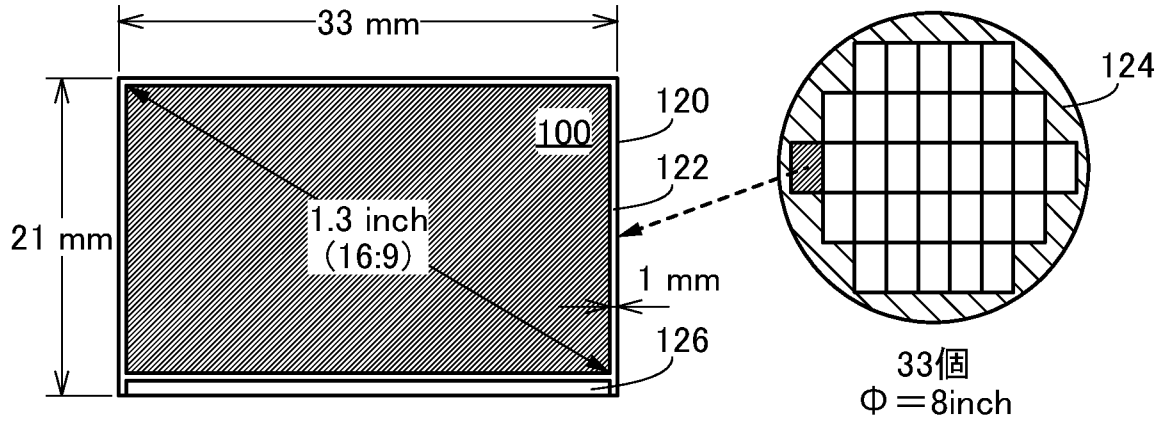

33 mm
21 mm
100
120
122
1.3 inch
(16:9)
1 mm
126
124
33個
Φ＝8inch

図3B

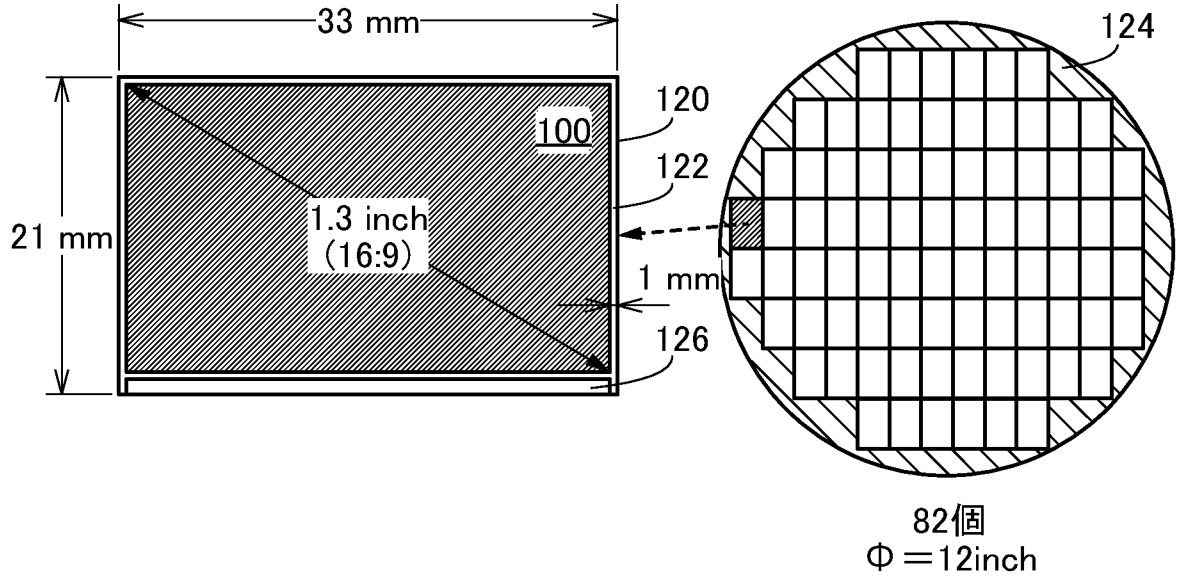

33 mm
21 mm
100
120
122
1.3 inch
(16:9)
1 mm
126
124
82個
Φ＝12inch

図4A

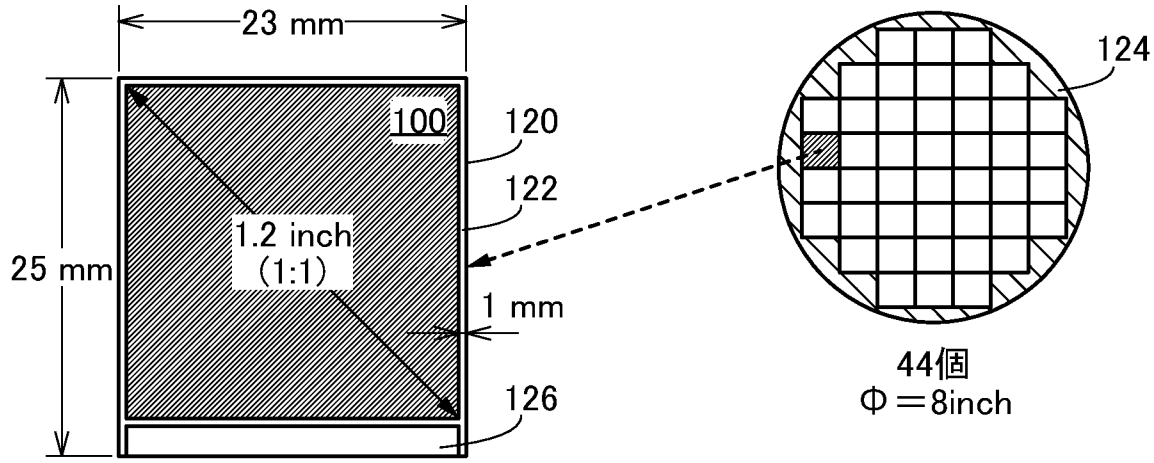

23 mm
25 mm
100
120
122
1.2 inch
(1:1)
1 mm
126
124
44個
Φ＝8inch

図4B

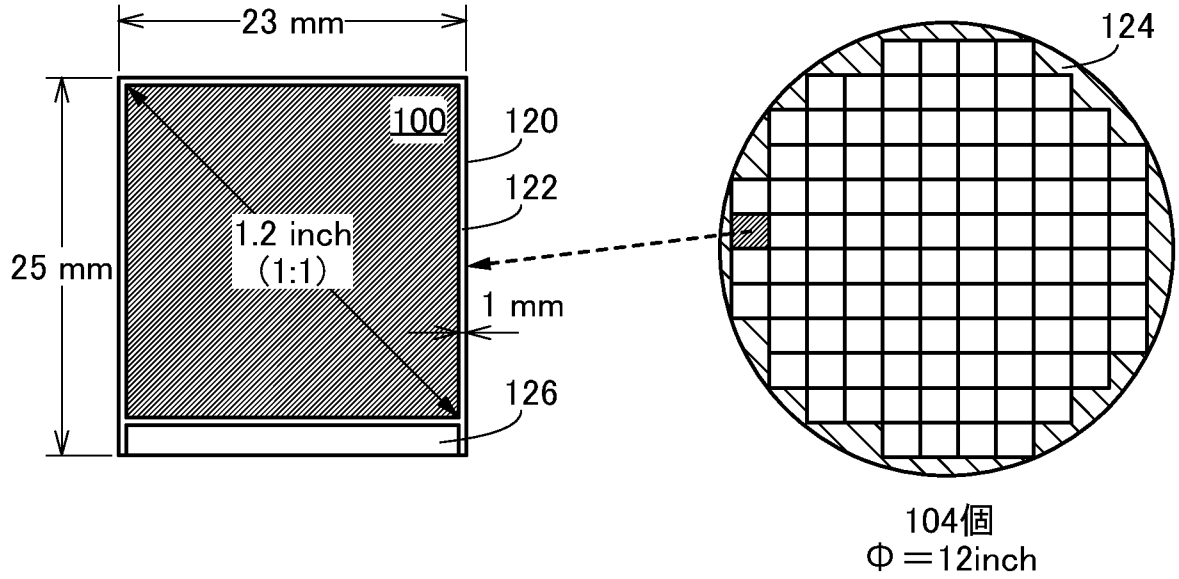

23 mm
25 mm
100
120
122
1.2 inch
(1:1)
1 mm
126
124
104個
Φ＝12inch

図5A

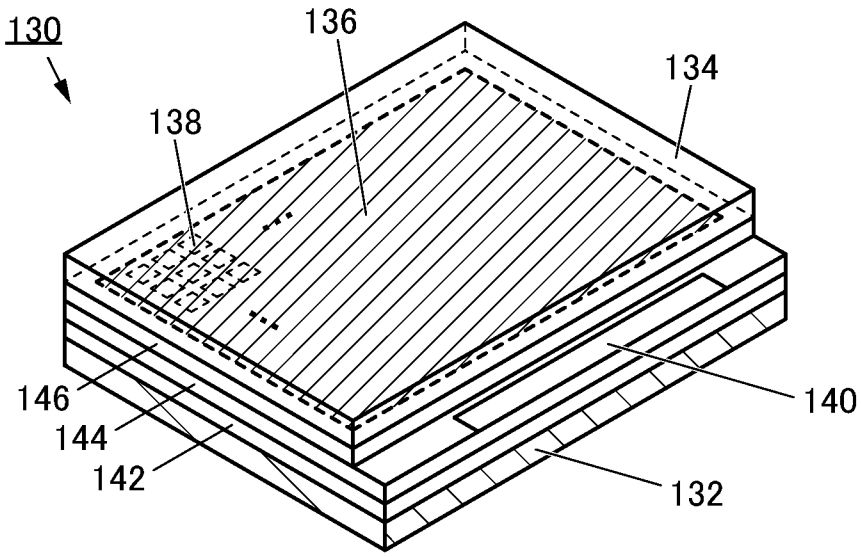

130
136
134
138
146
144
142
140
132

図5B

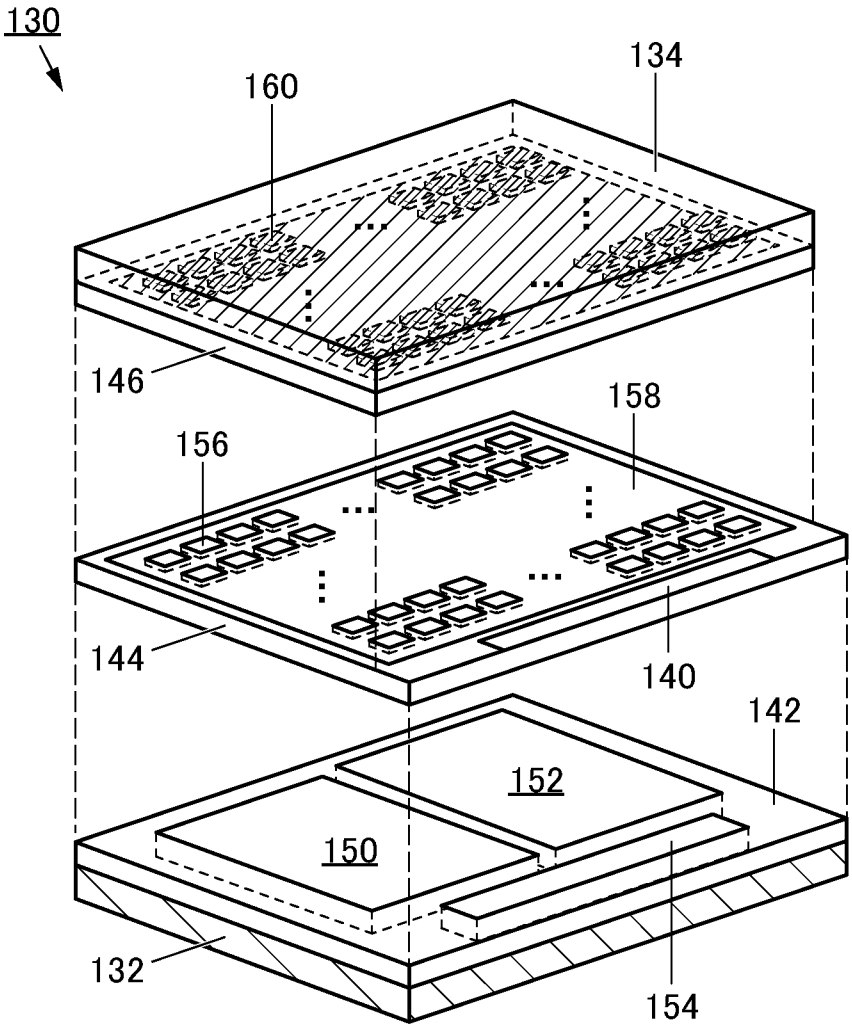

130
160
134
146
158
156
144
140
142
152
150
132
154

図6A

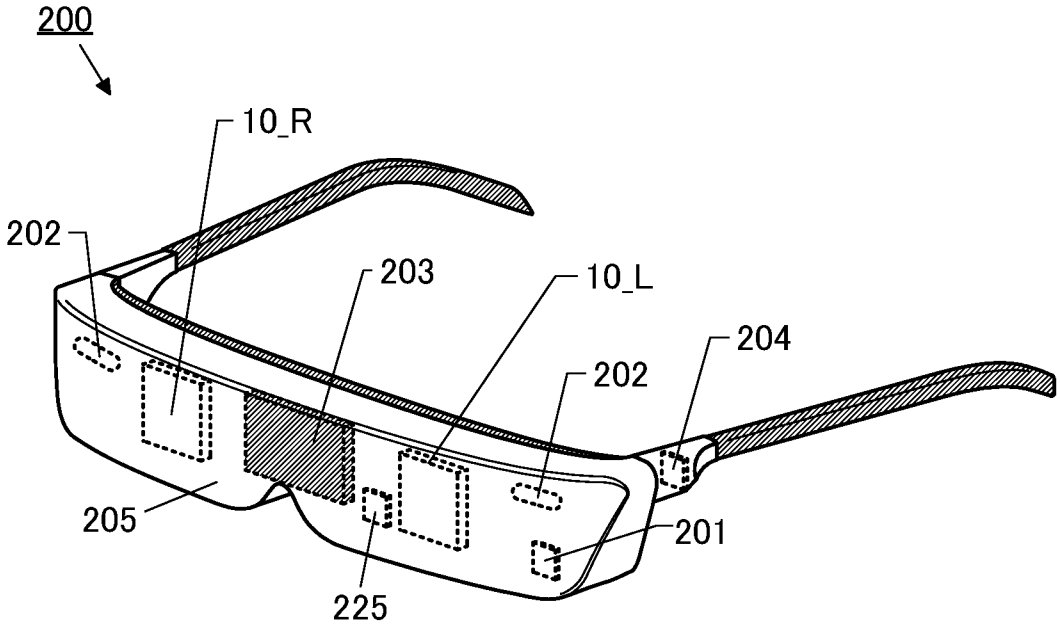

200
10_R
202
203
10_L
204
202
205
201
225

図6B

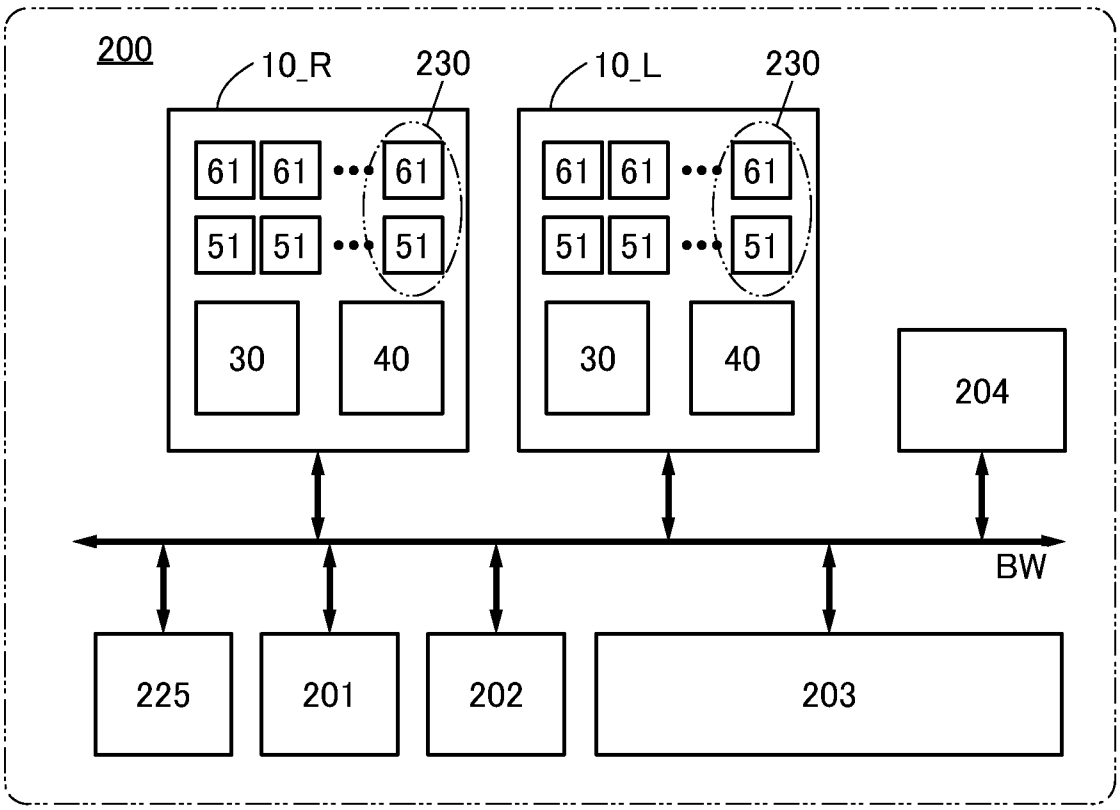

200
10_R
230
10_L
230
61
61
61
61
61
61
51
51
51
51
51
51
30
40
30
40
204
BW
225
201
202
203

図7A

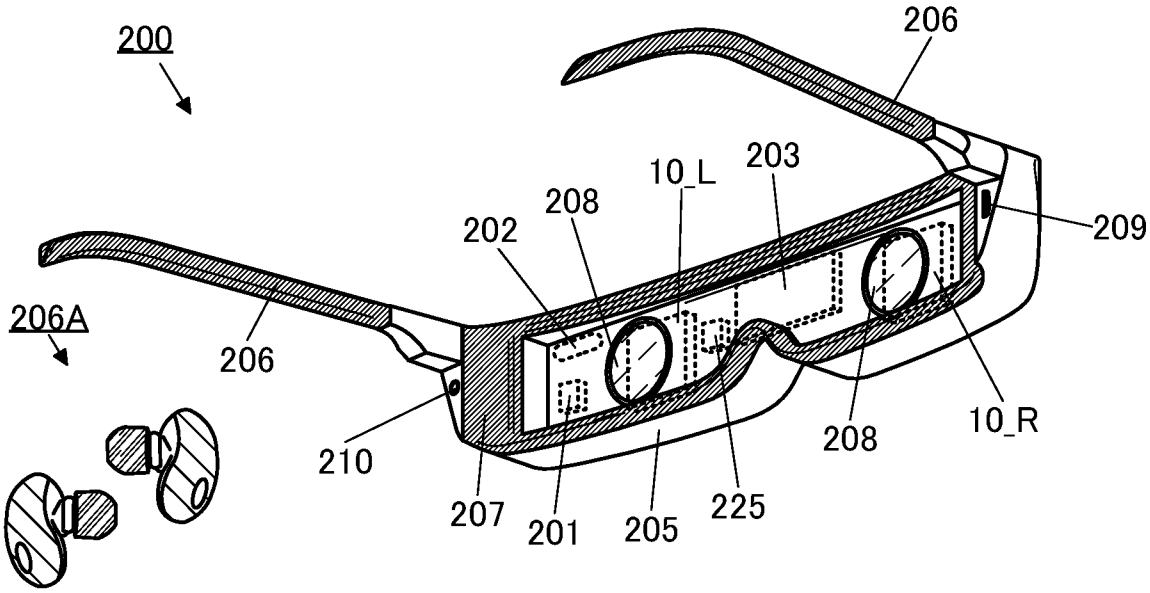

200
206
10_L
203
208
202
209
206A
206
210
208
10_R
207
201
205
225

図7B

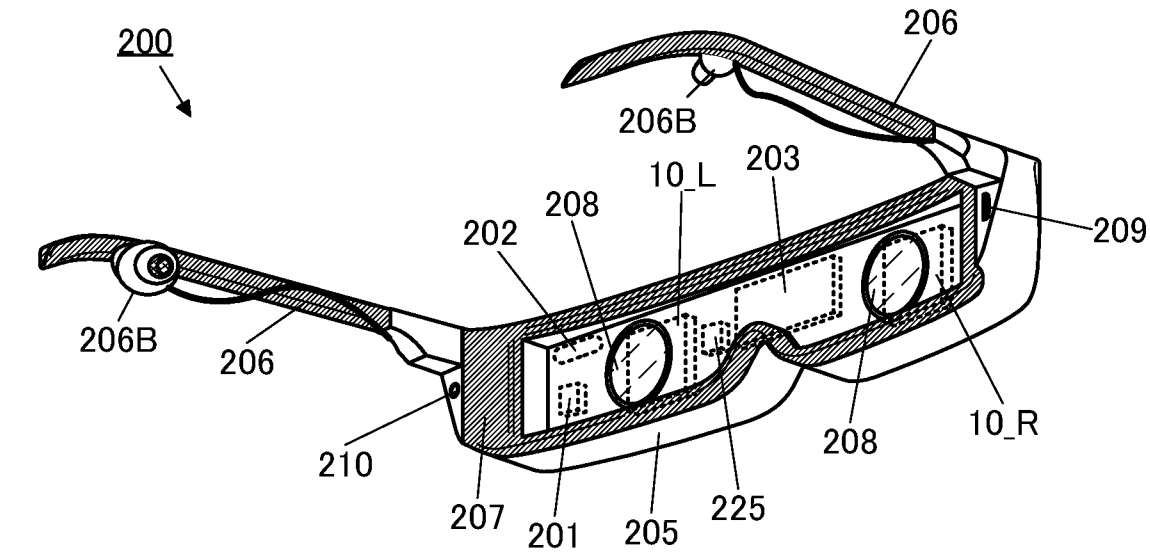

200
206
206B
10_L
203
208
202
209
206B
206
208
10_R
210
207
201
205
225

図8A

220A

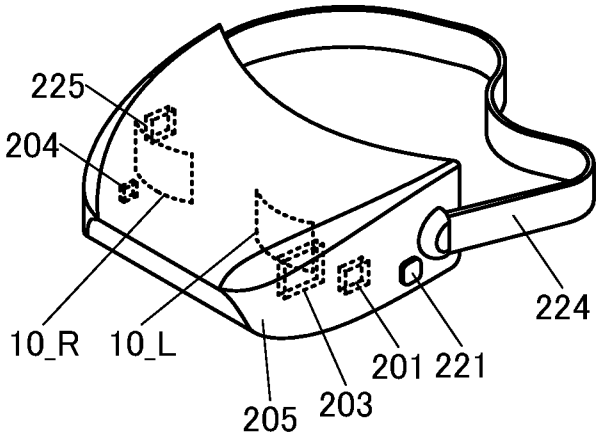


図8B

220A

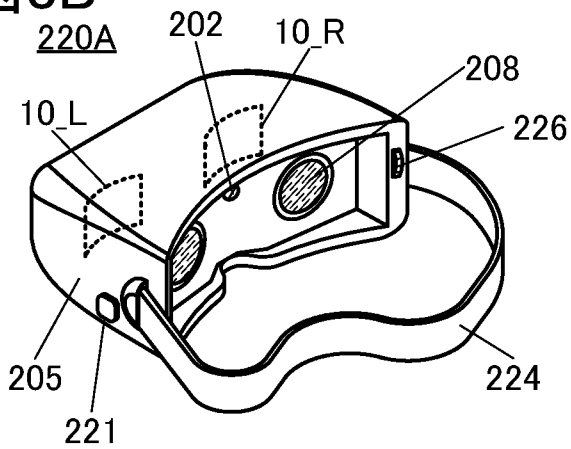


図8C

220B

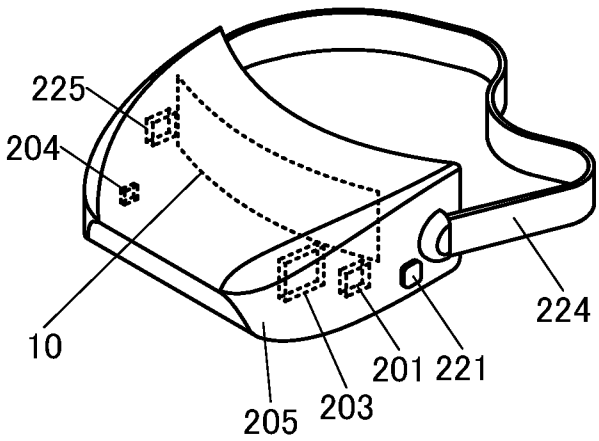


図8D

220B

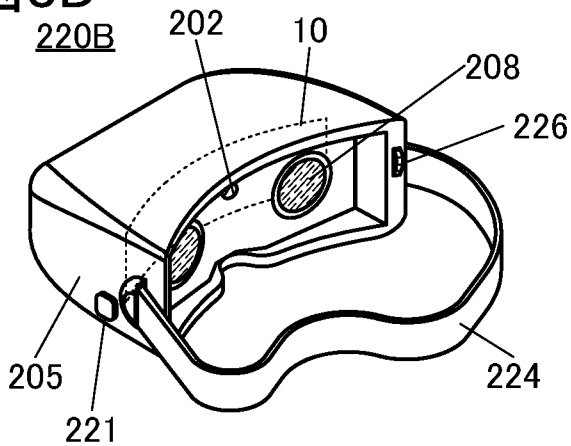


図9A

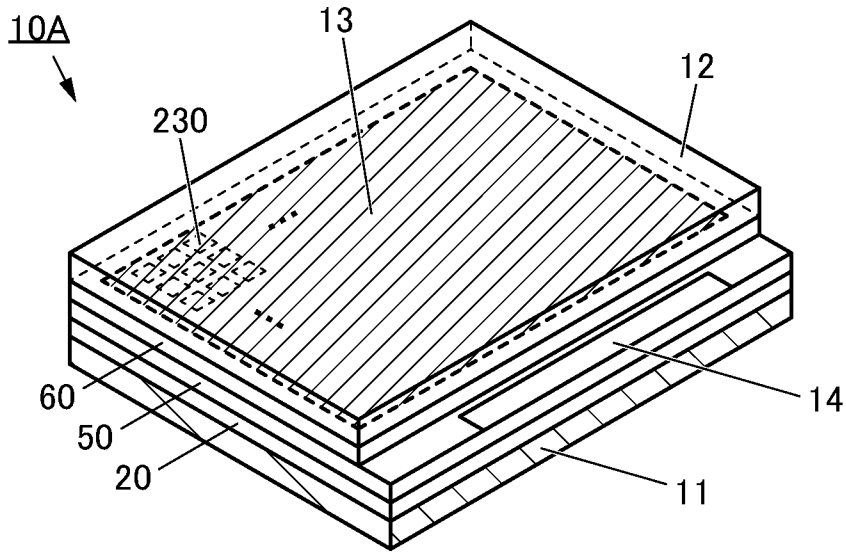

10A
13
12
230
60
50
20
14
11

図9B

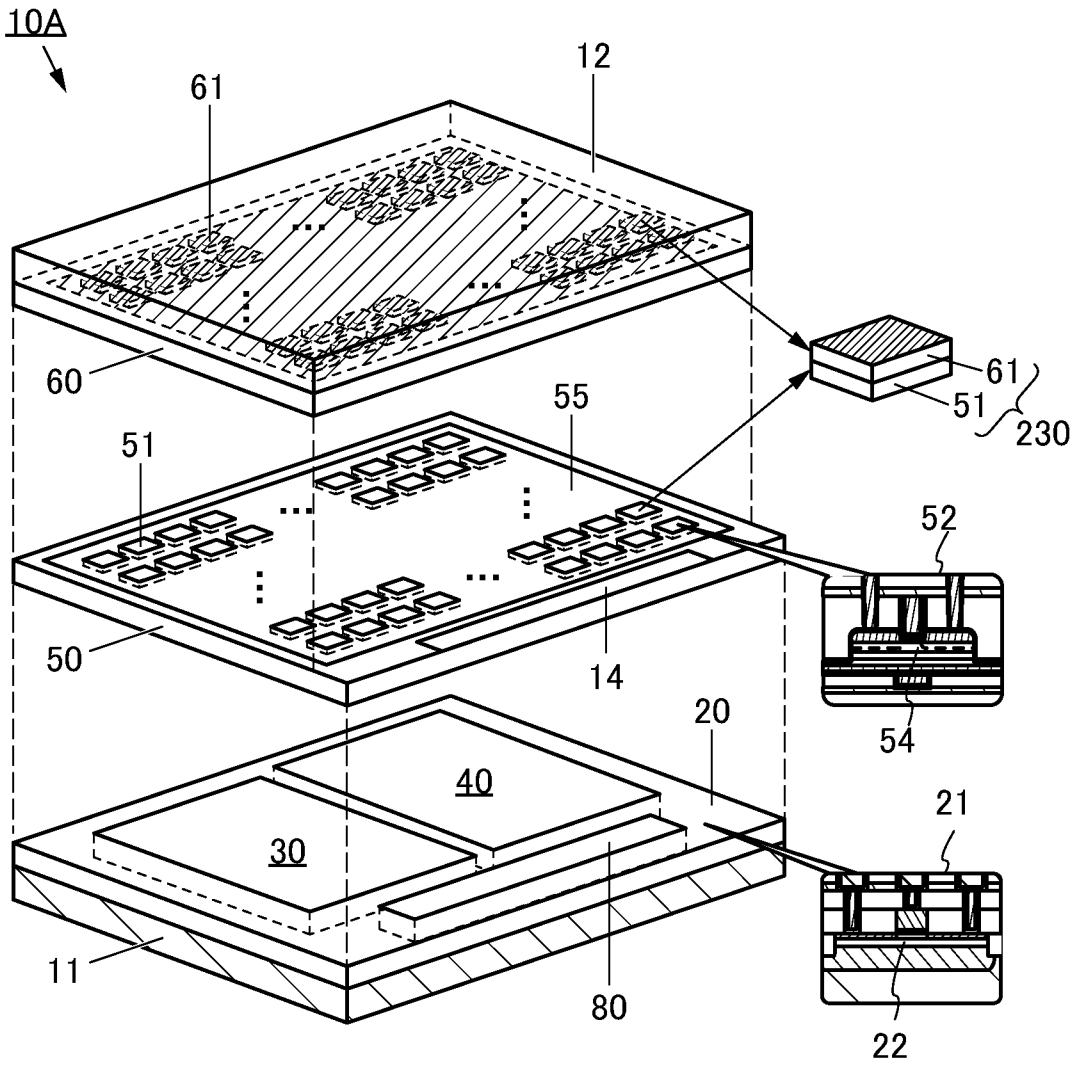

10A
61
12
60
61
51
230
55
51
52
50
14
54
20
40
30
21
11
80
22

図10

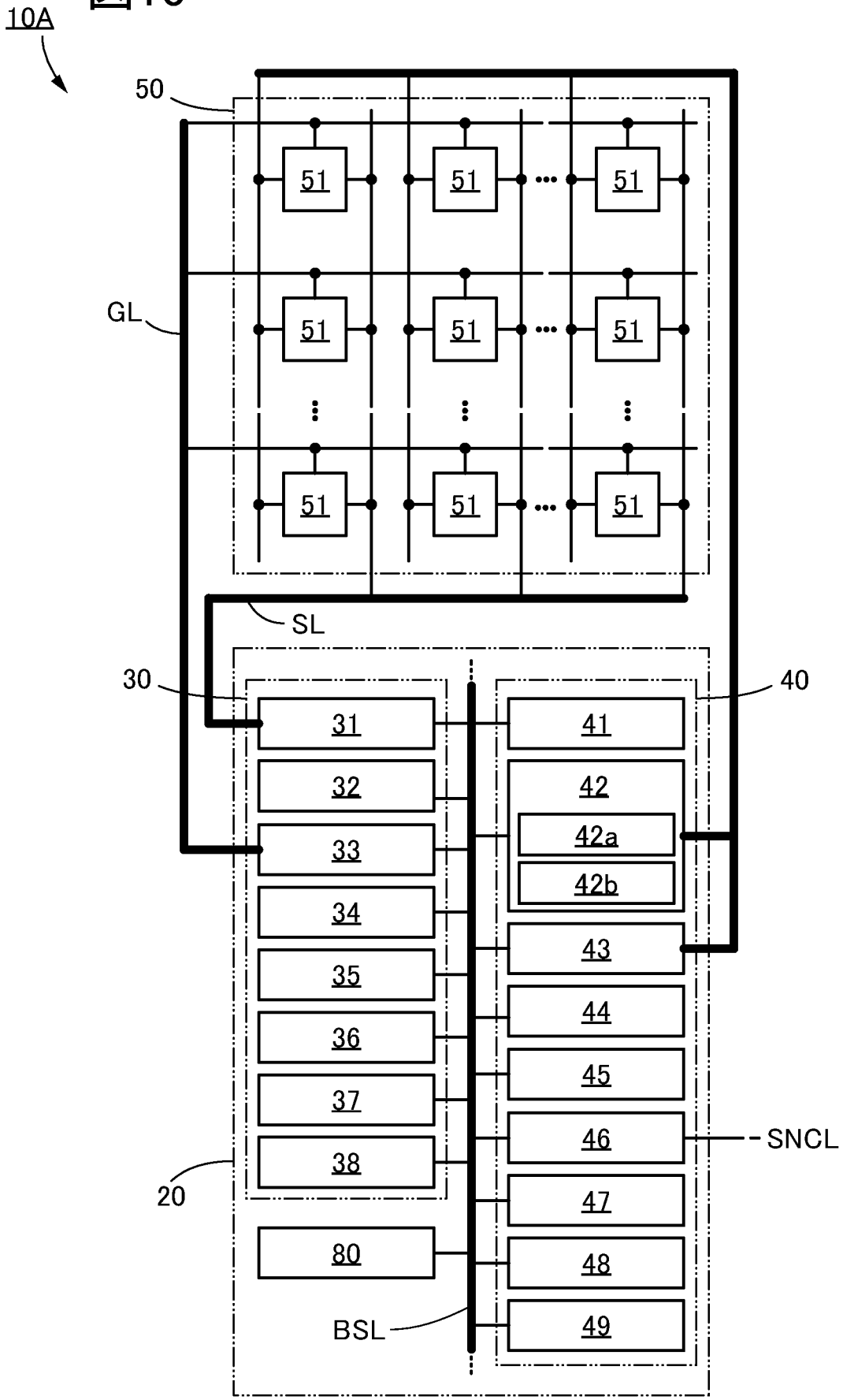

10A
50
51
GL
SL
30
40
31
32
33
34
35
36
37
38
41
42
42a
42b
43
44
45
46
47
48
49
SNCL
20
80
BSL

図11A

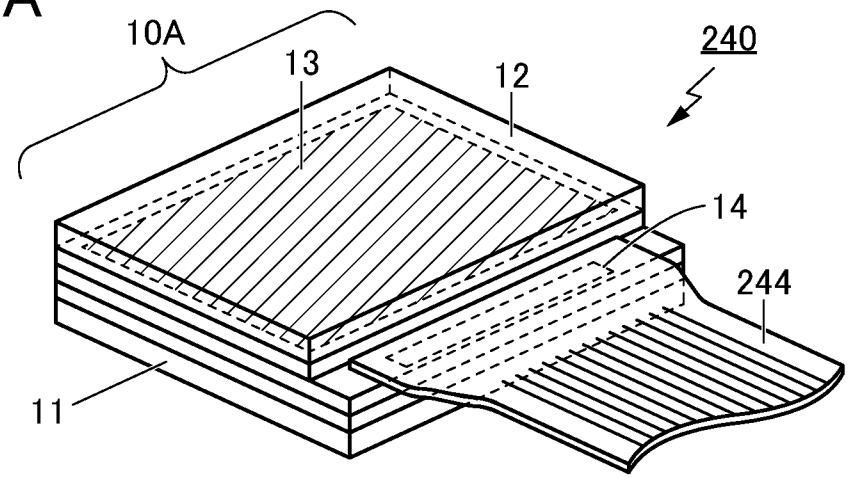


図11B

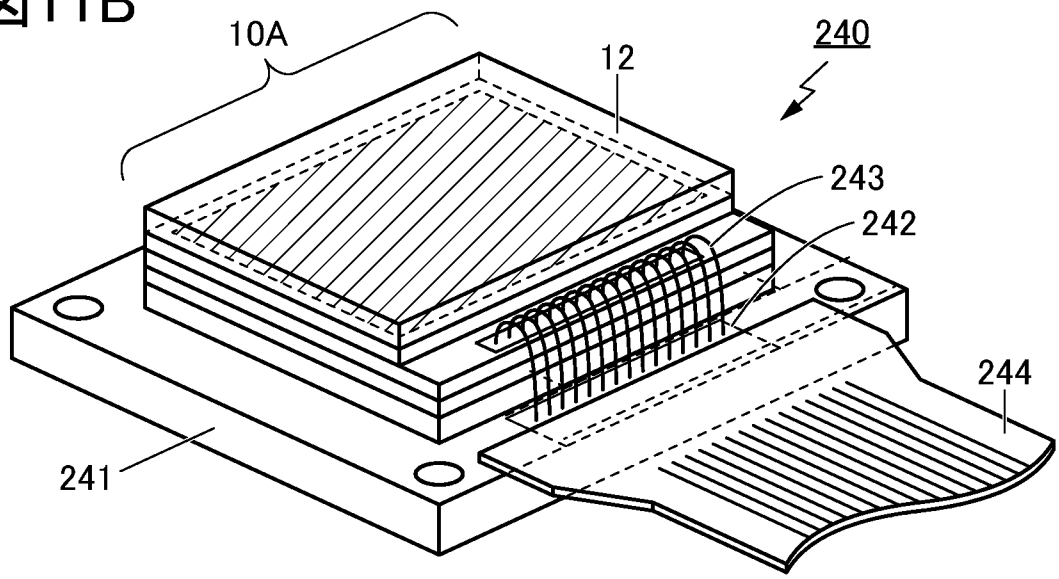


図11C

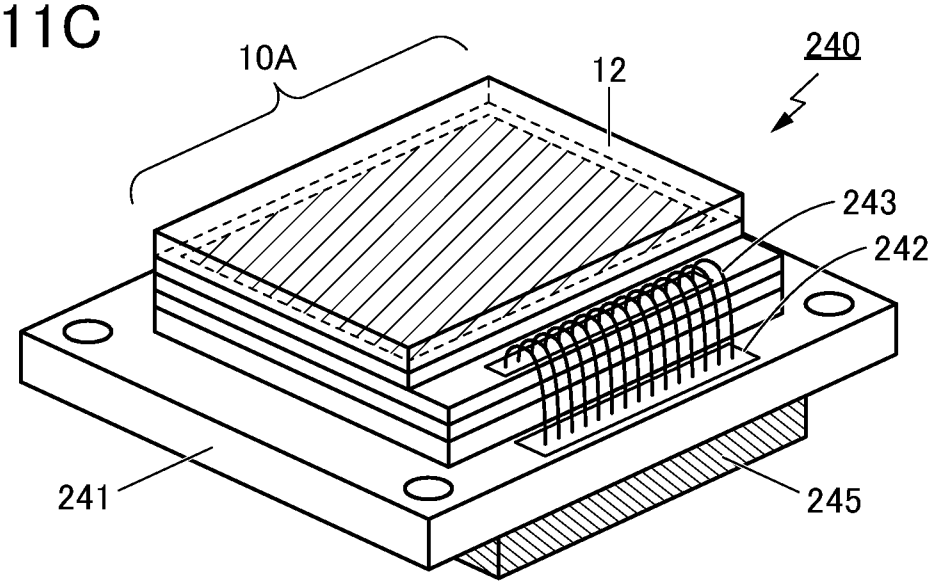


図12

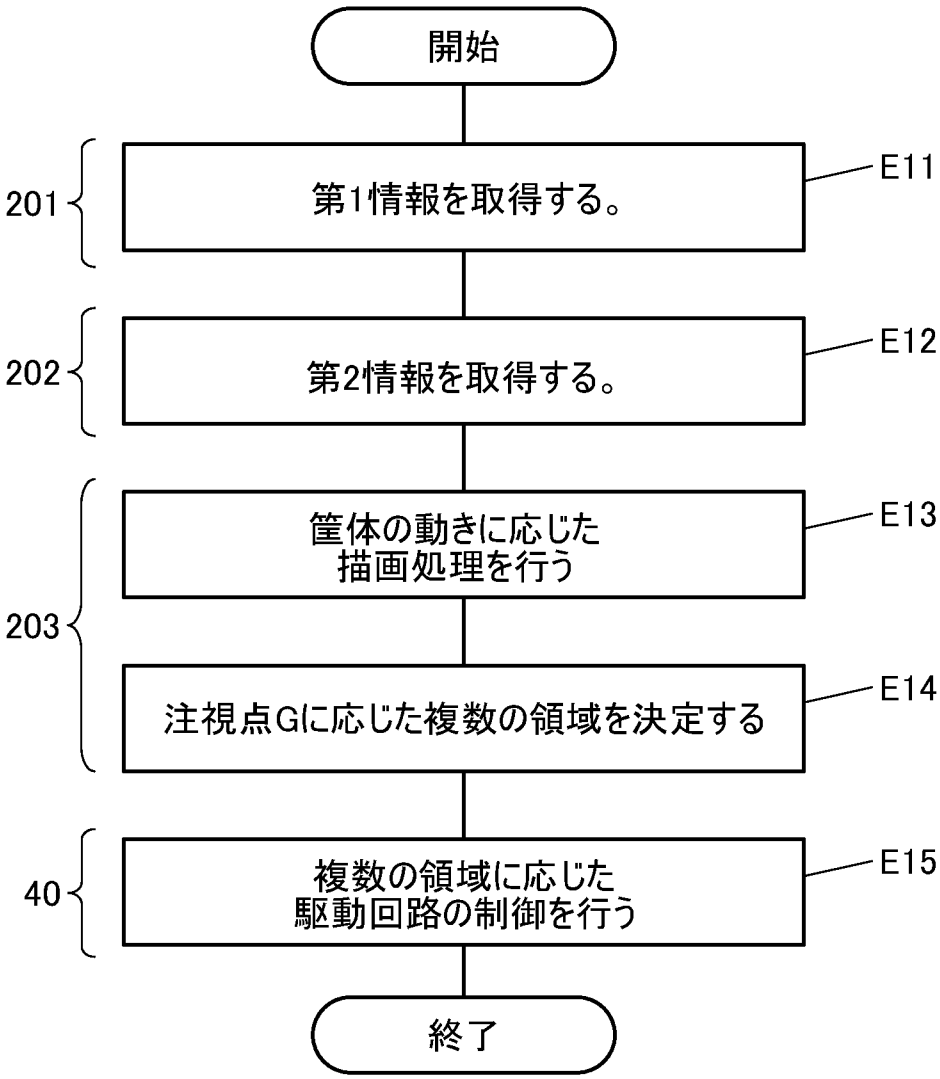

開始
201
第1情報を取得する。
E11
202
第2情報を取得する。
E12
203
筐体の動きに応じた
描画処理を行う
E13
注視点Gに応じた複数の領域を決定する
E14
40
複数の領域に応じた
駆動回路の制御を行う
E15
終了

図13A

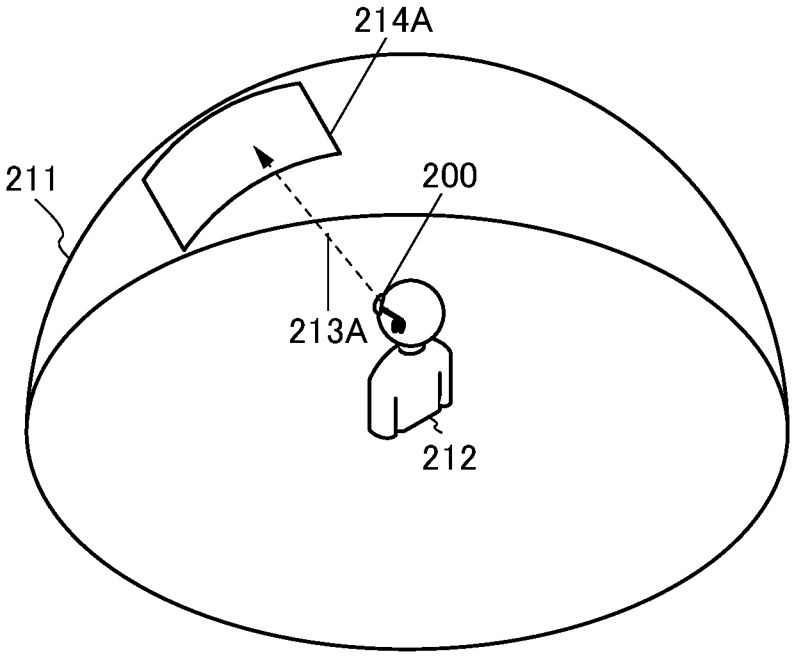


図13B

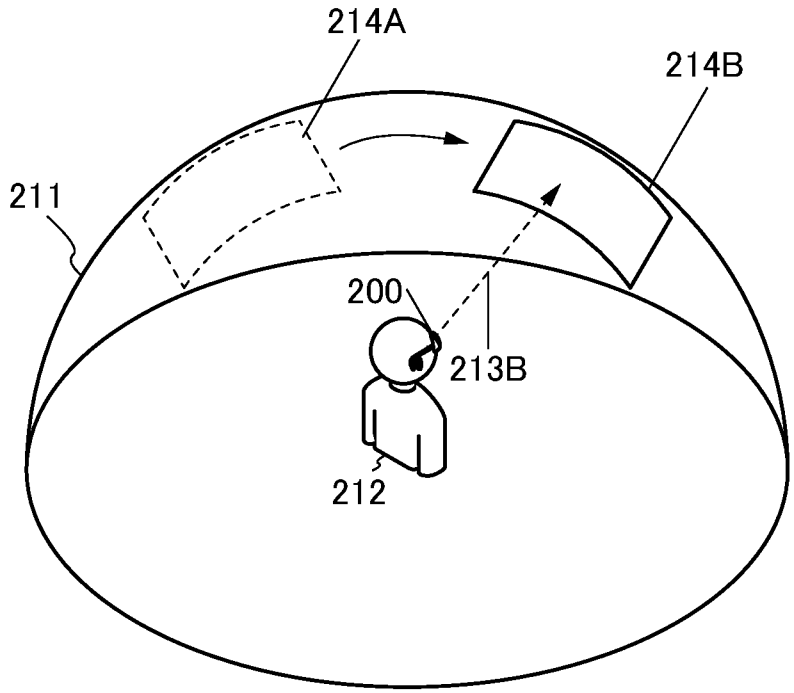


図14A

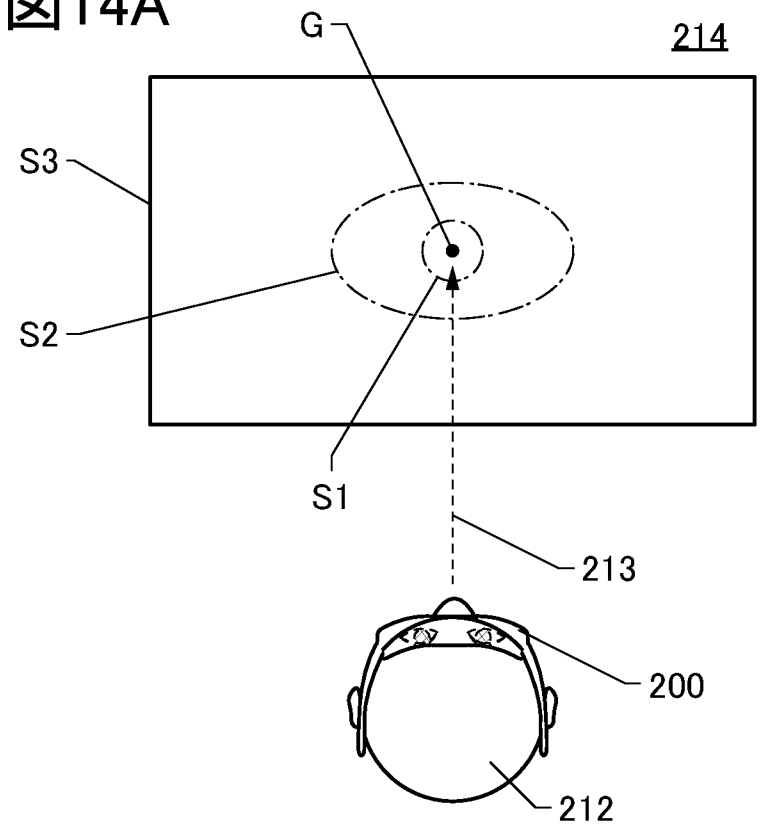


図14B

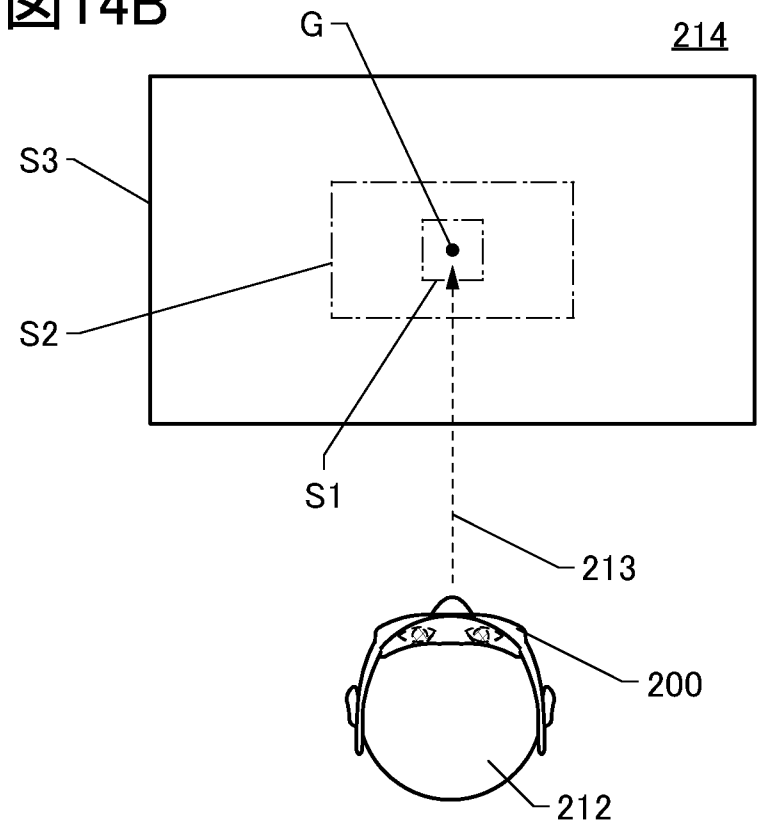


図15A

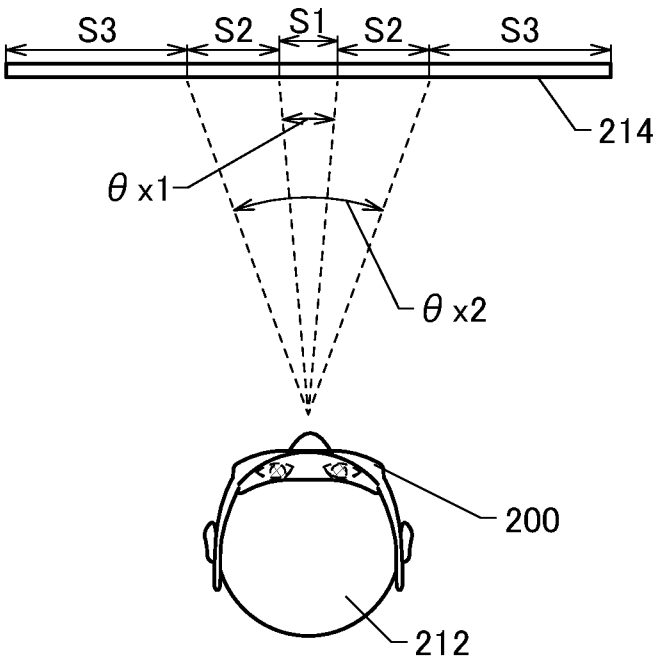

S3
S2
S1
S2
S3
214
θx1
θx2
200
212

図15B

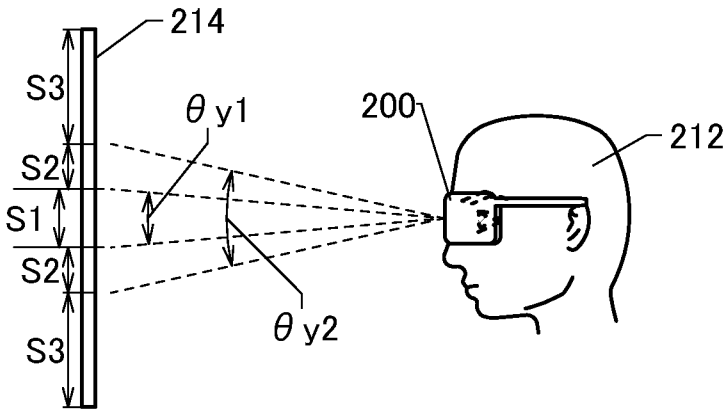

214
S3
S2
S1
S2
S3
θy1
θy2
200
212

図16A

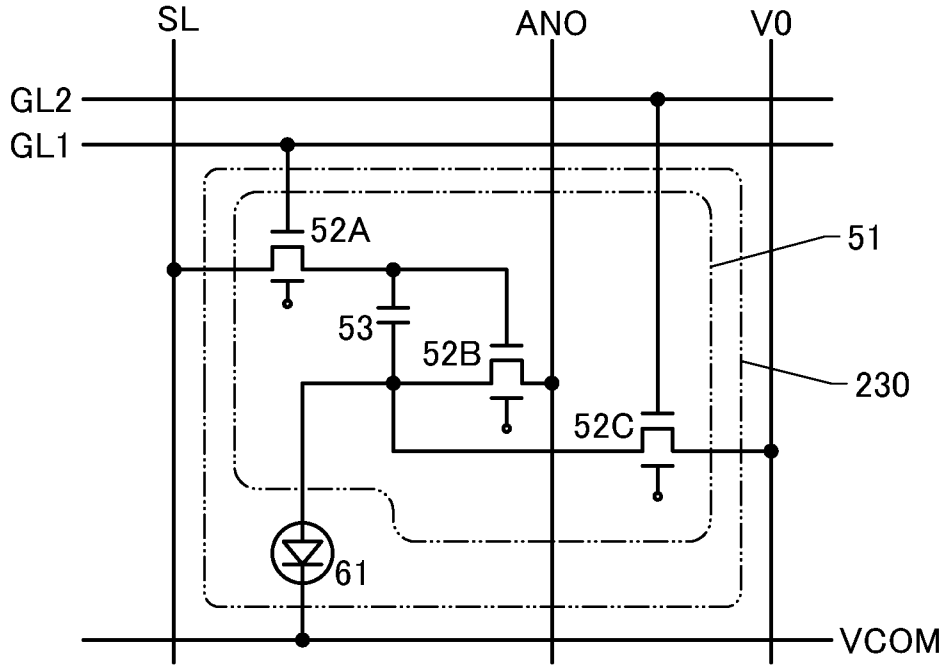

SL
ANO
V0
GL2
GL1
52A
51
53
52B
230
52C
61
VCOM

図16B

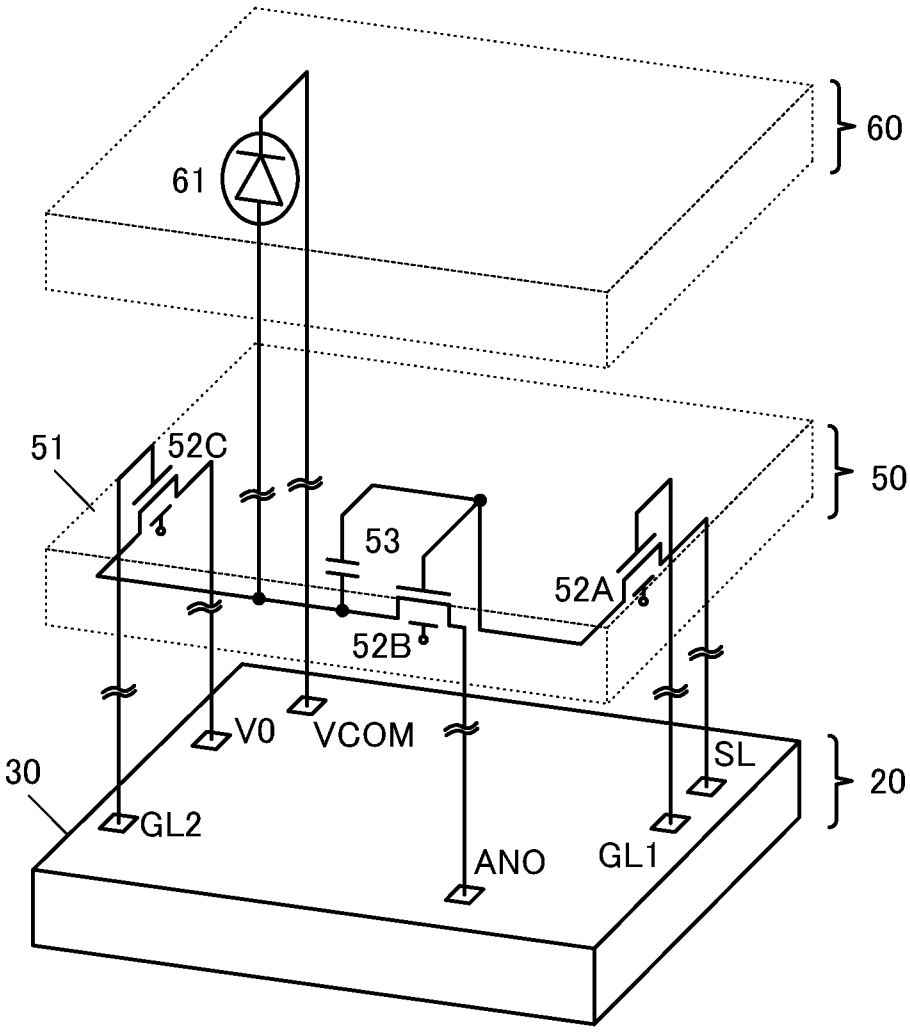

60
61
51
52C
50
53
52A
52B
V0
VCOM
SL
30
20
GL2
ANO
GL1

図17A

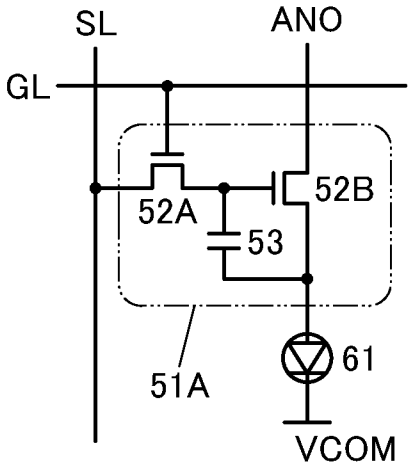


図17B

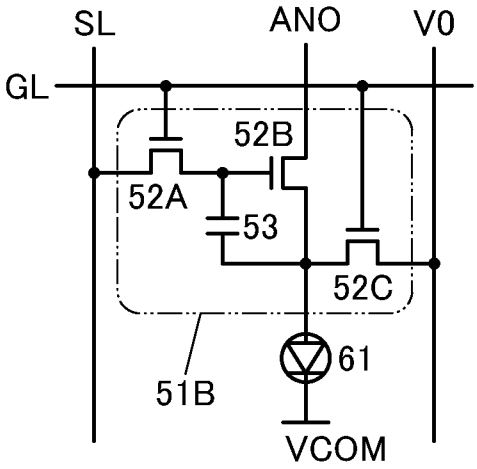


図17C

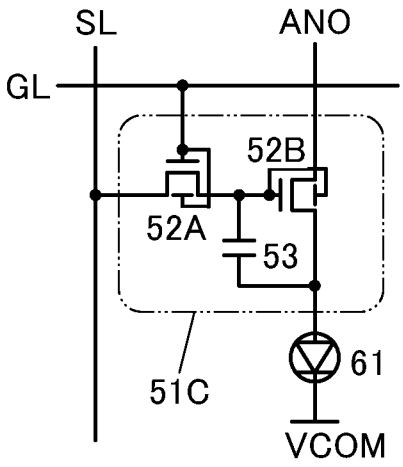


図17D

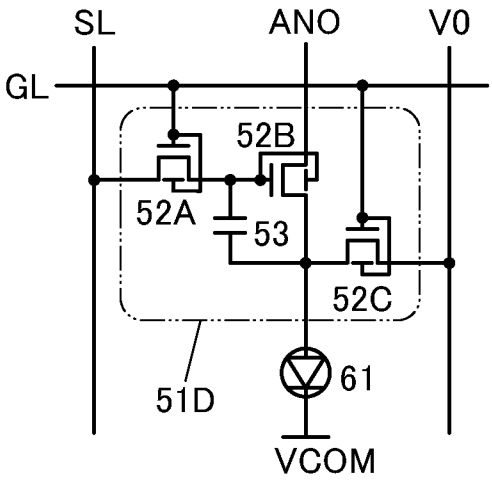


図18A

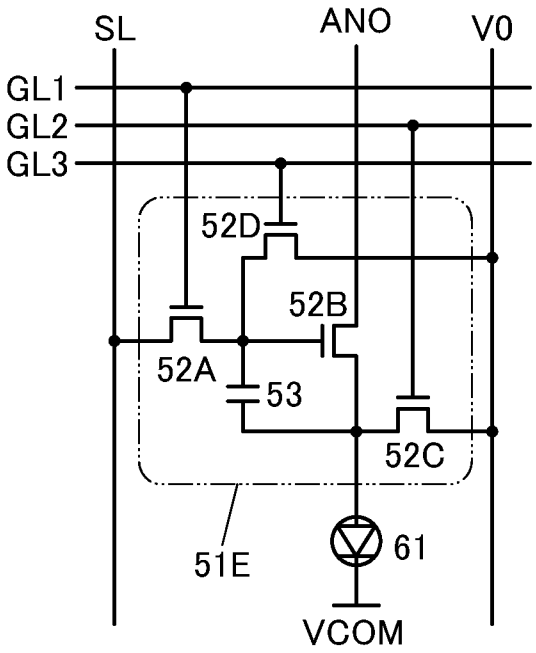


図18B

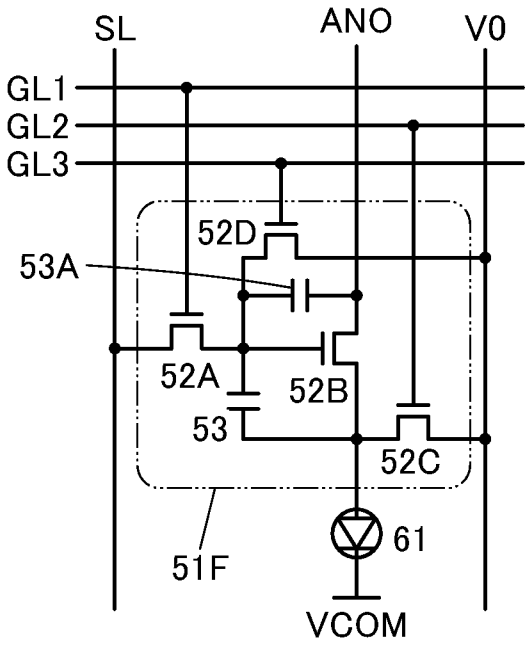


図18C

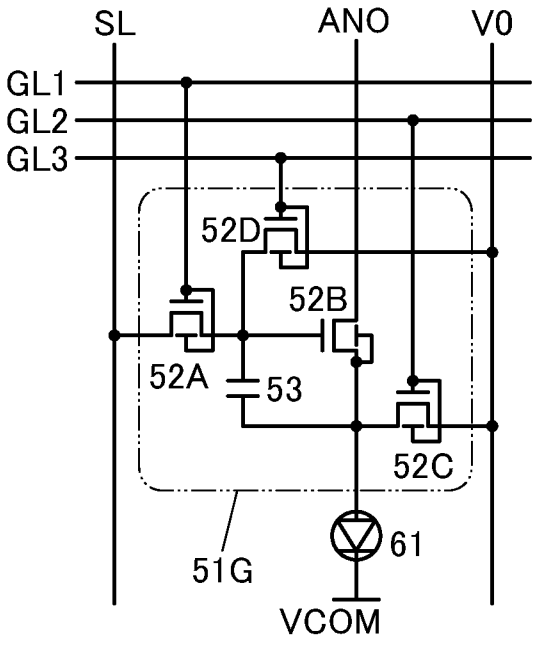


図18D

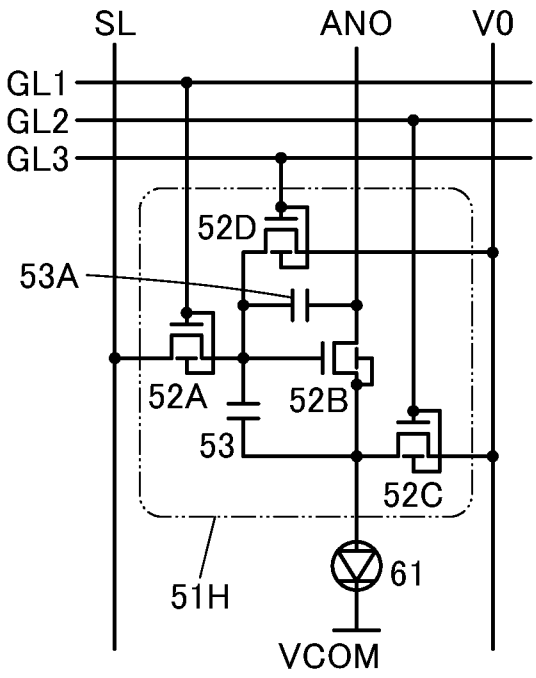


図19

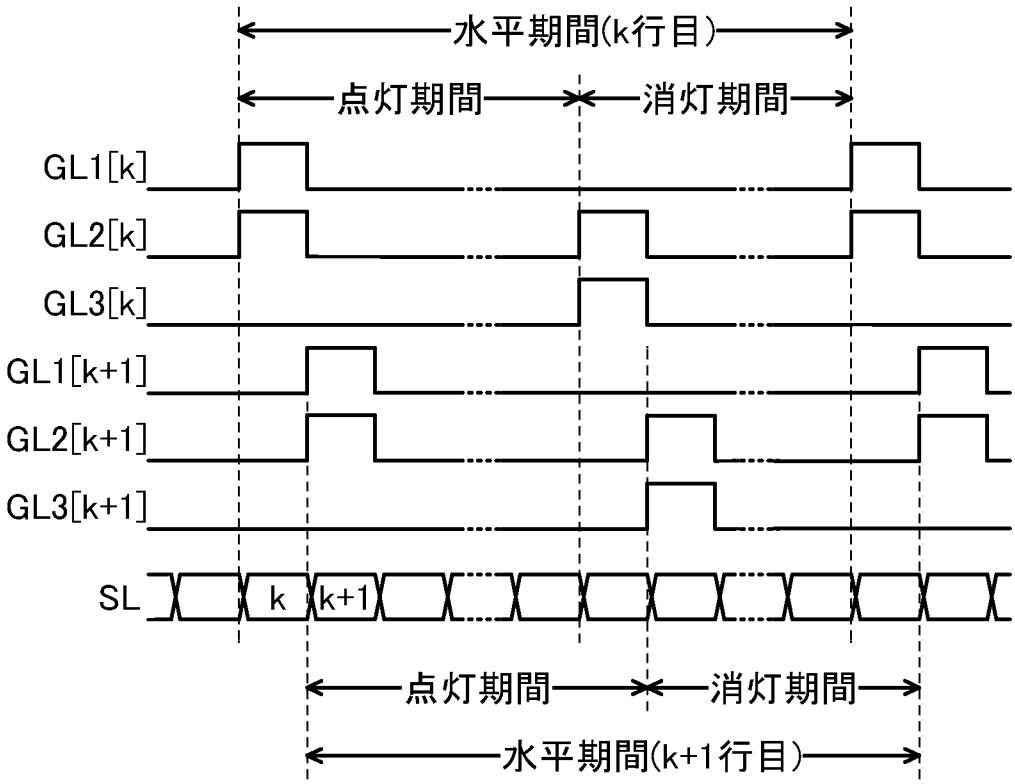

水平期間(k行目)
点灯期間
消灯期間
GL1[k]
GL2[k]
GL3[k]
GL1[k+1]
GL2[k+1]
GL3[k+1]
SL
k
k+1
点灯期間
消灯期間
水平期間(k+1行目)

図20A

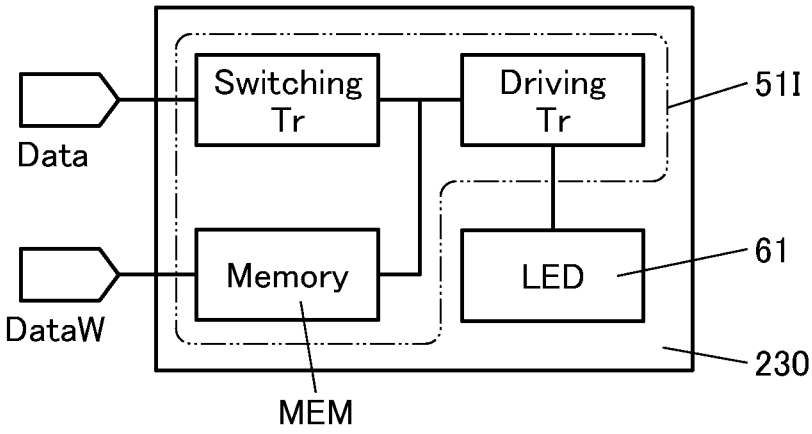

Switching Tr
Driving Tr
51I
Data
Memory
LED
61
DataW
230
MEM

図20B

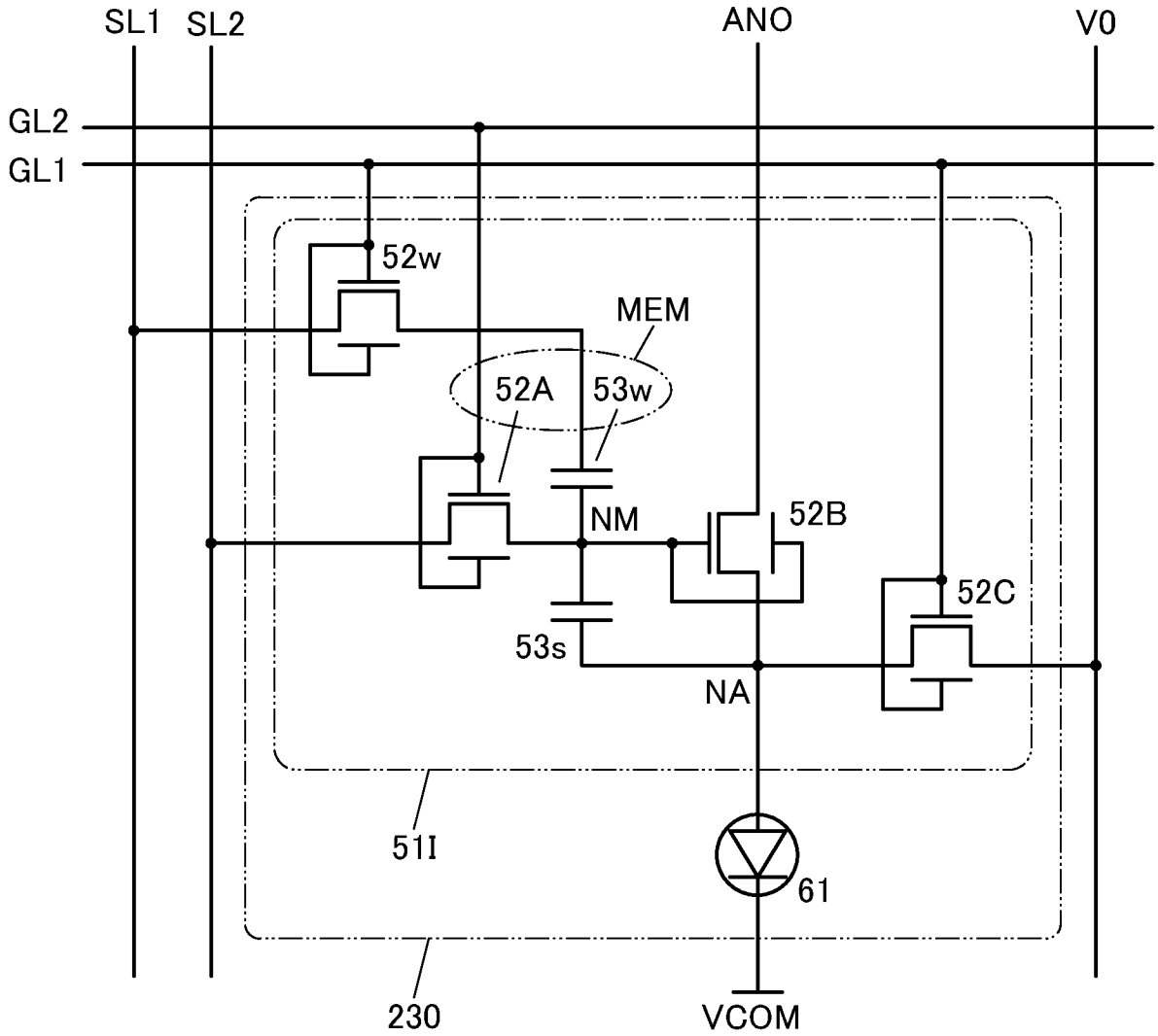

SL1
SL2
ANO
V0
GL2
GL1
52w
MEM
52A
53w
NM
52B
52C
53s
NA
51I
61
230
VCOM

図21A

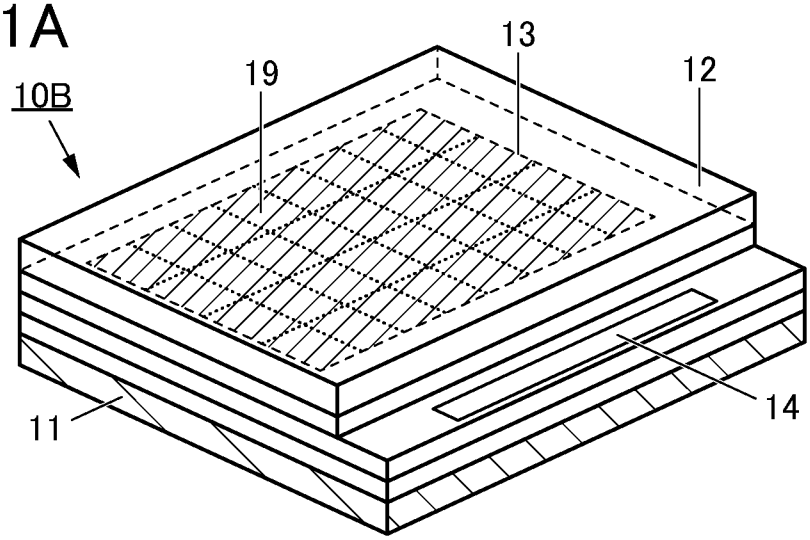


図21B

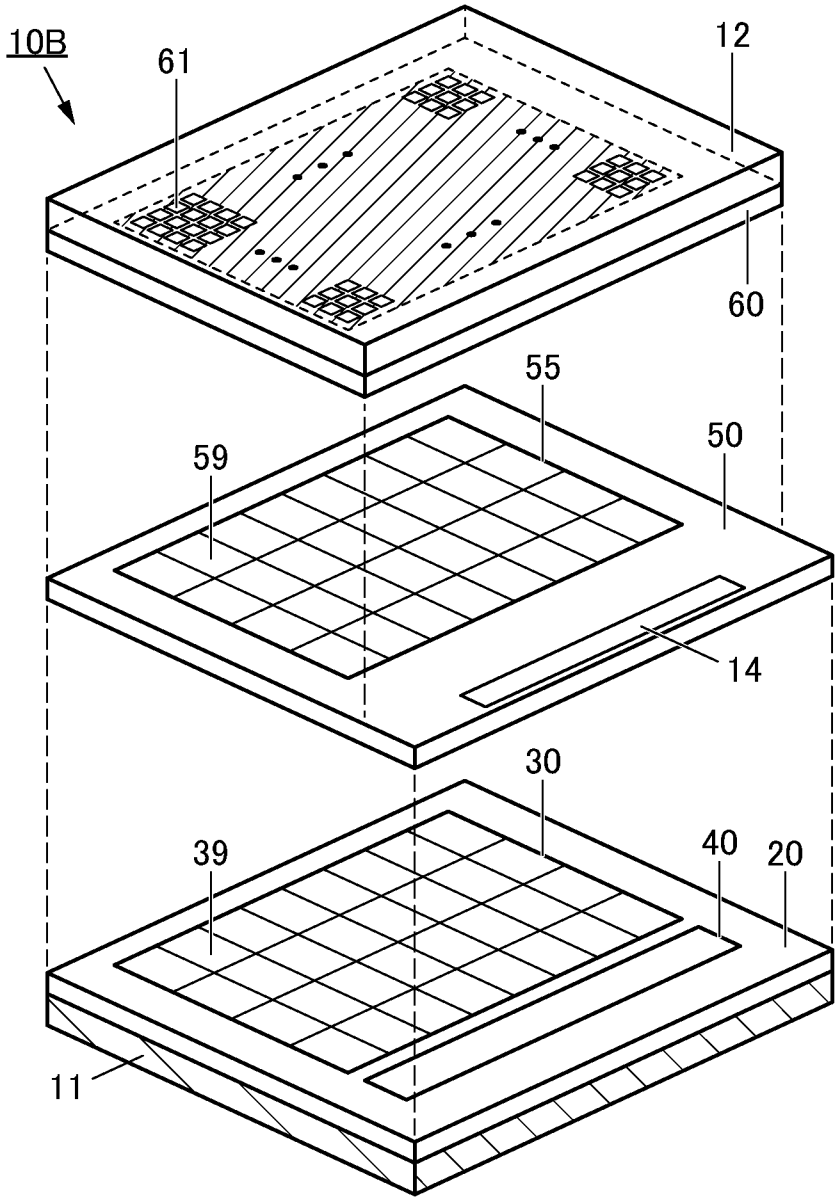


図22A

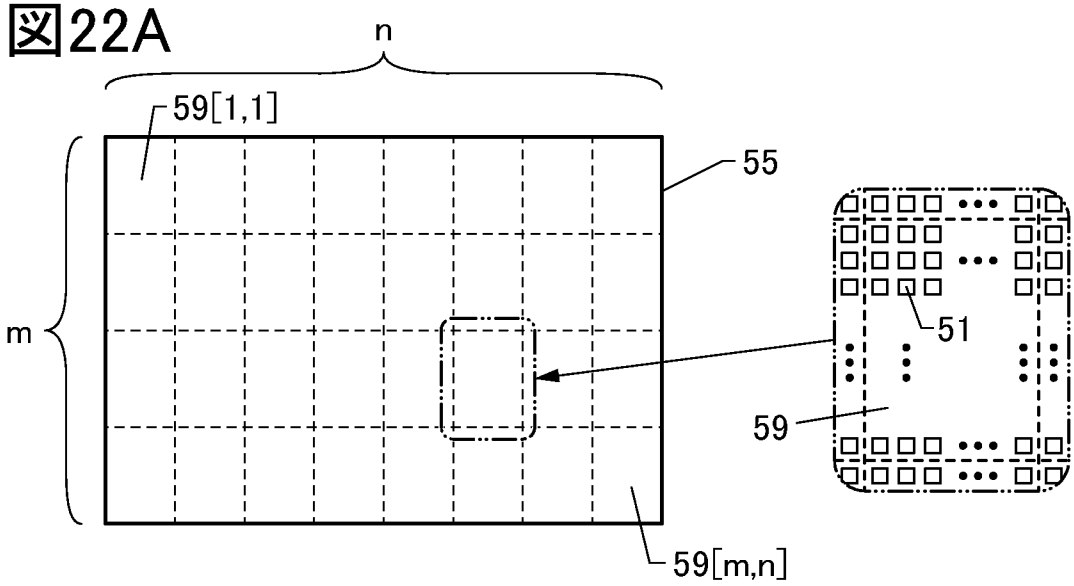


図22B

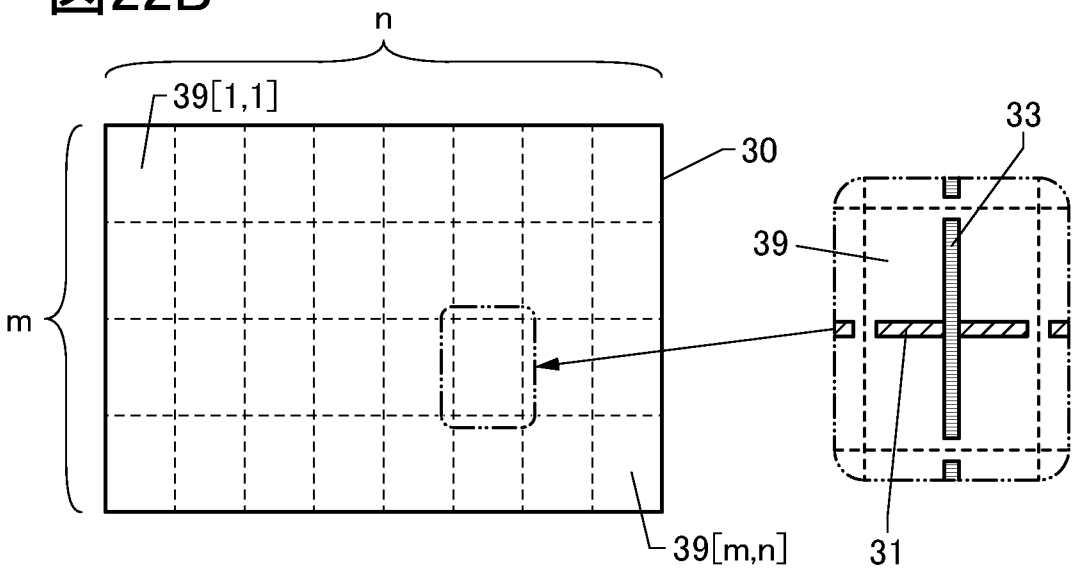


図22C

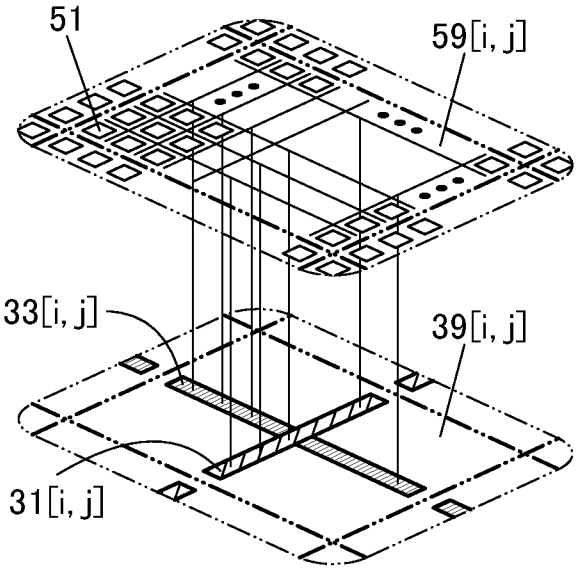


図22D

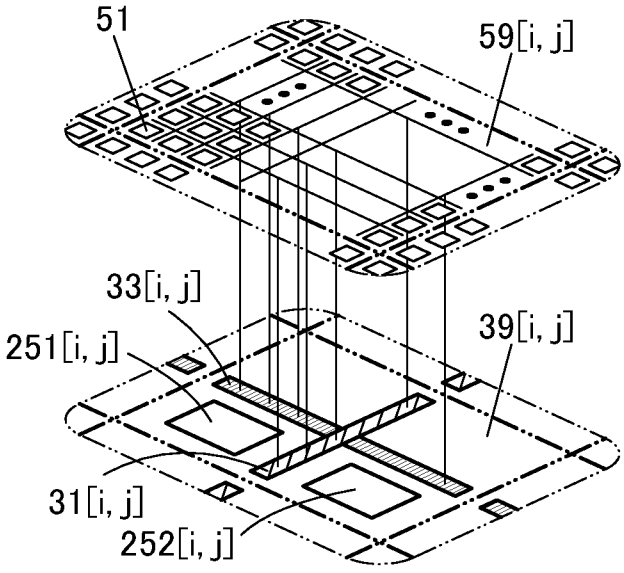


図23A

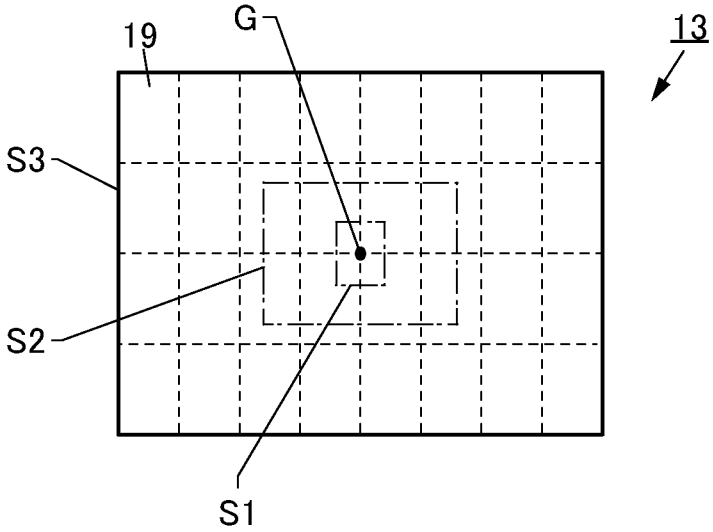


図23B

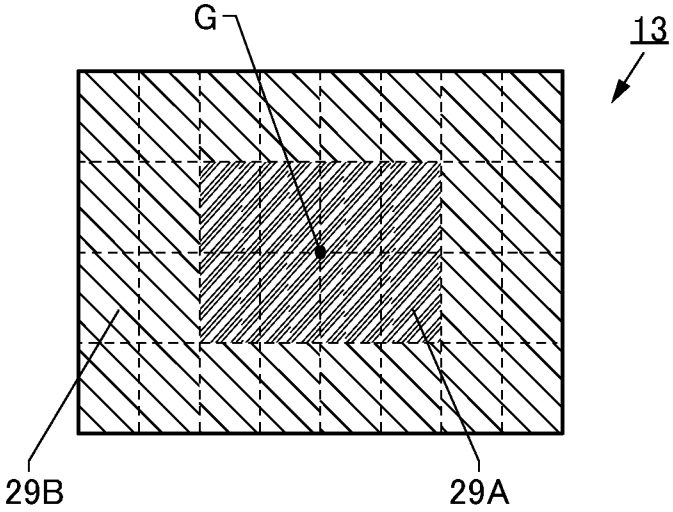
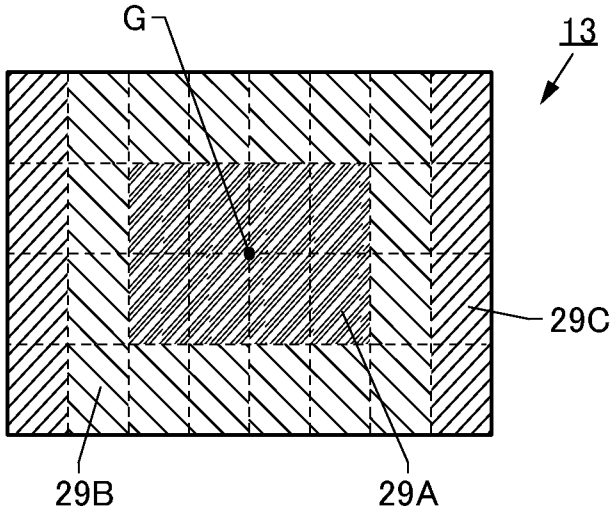


図23C



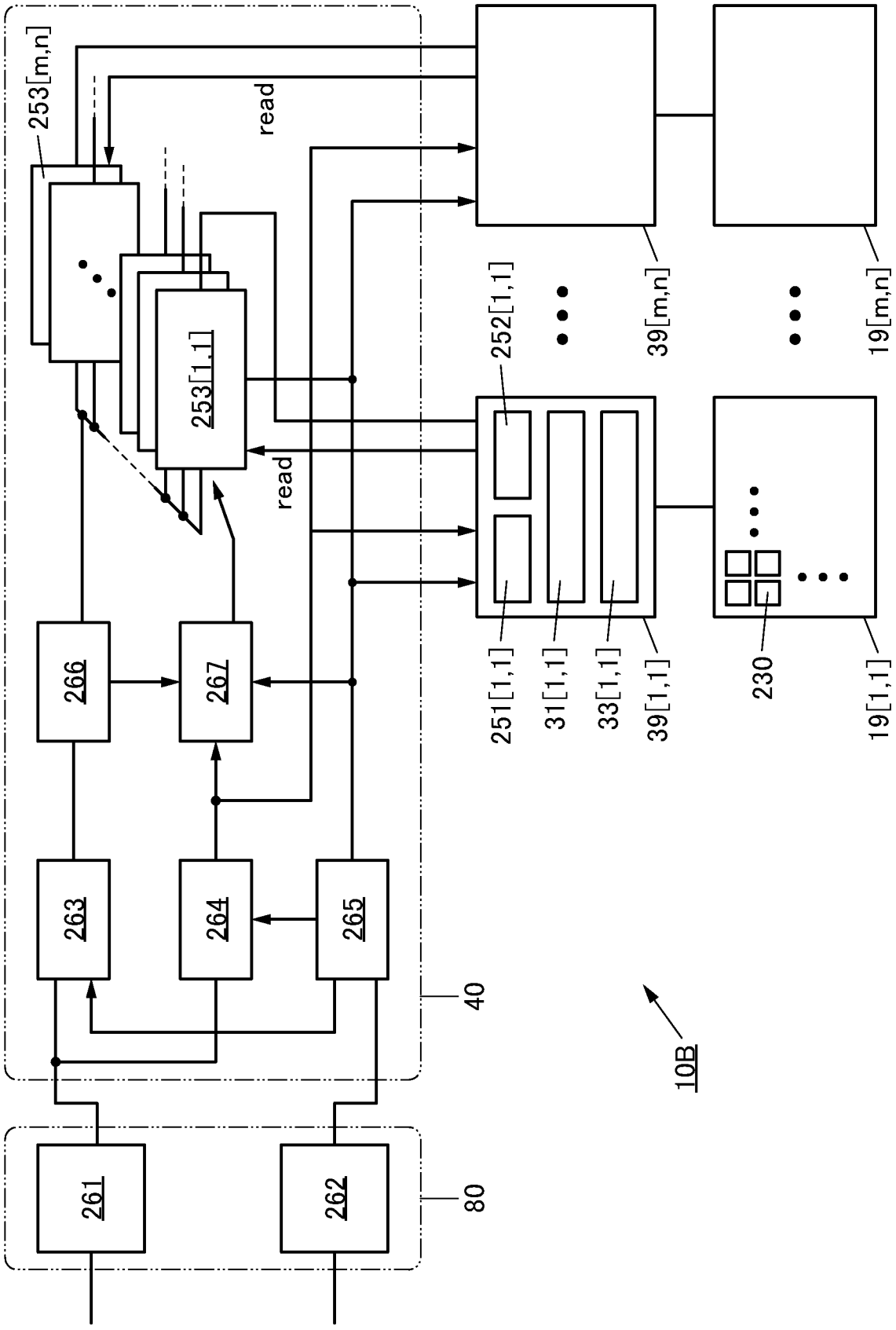

253[m,n]
read
253[1,1]
read
252[1,1]
39[m,n]
19[m,n]
266
267
263
264
265
261
262
40
80
251[1,1]
31[1,1]
33[1,1]
39[1,1]
230
19[1,1]
10B

図24

図25A

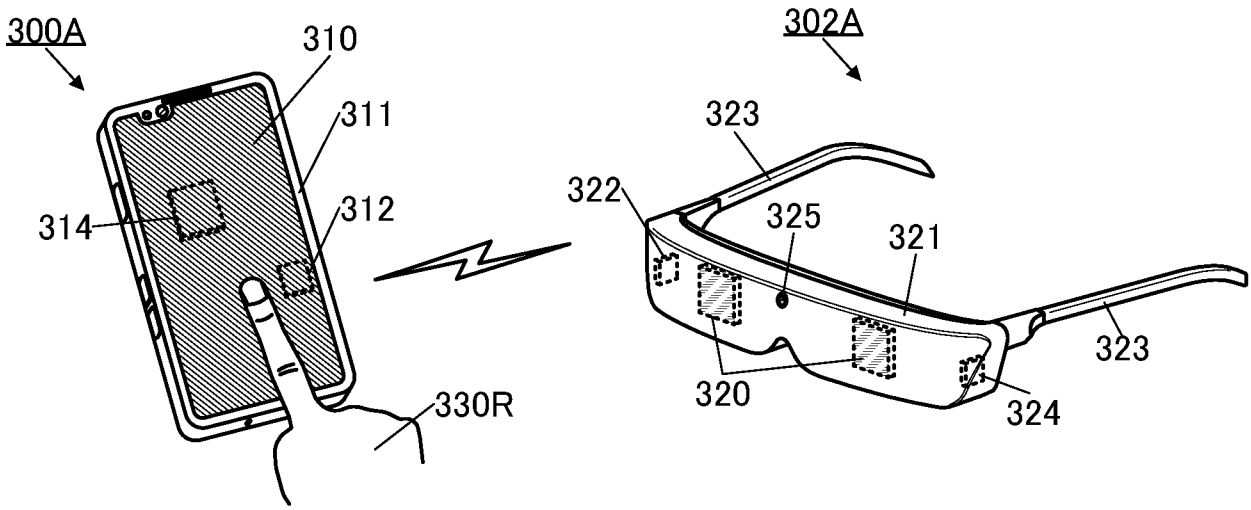


図25B

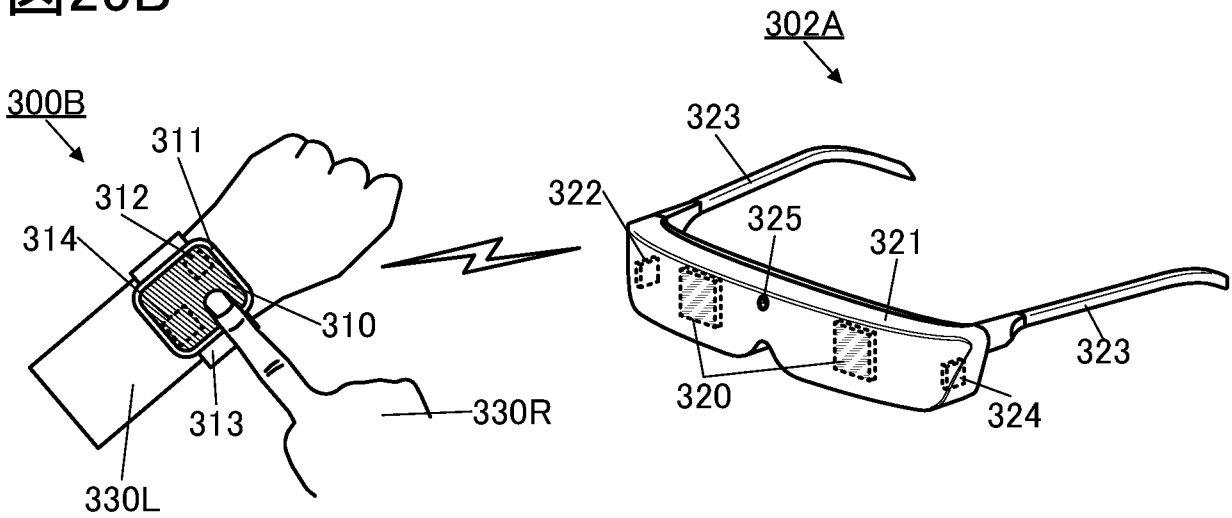


図25C

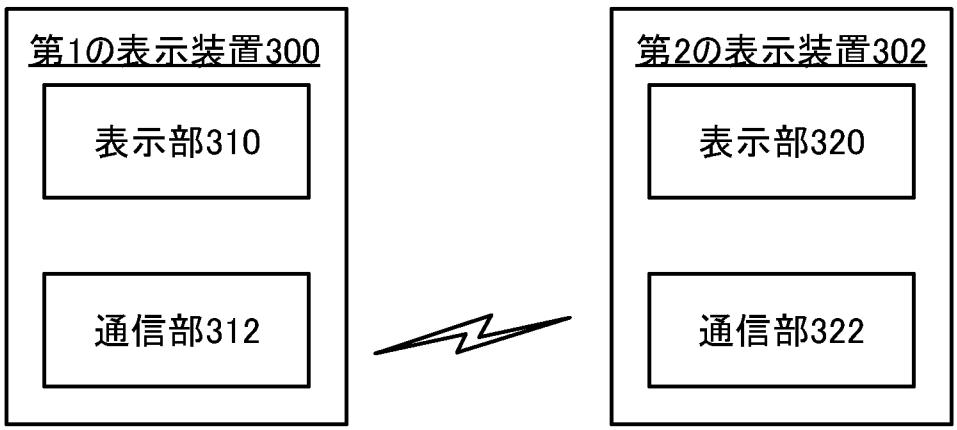


図26A

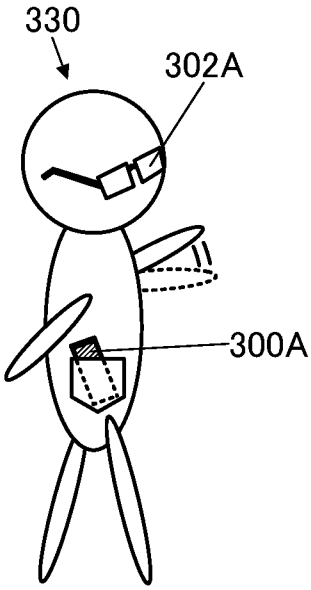


図26B

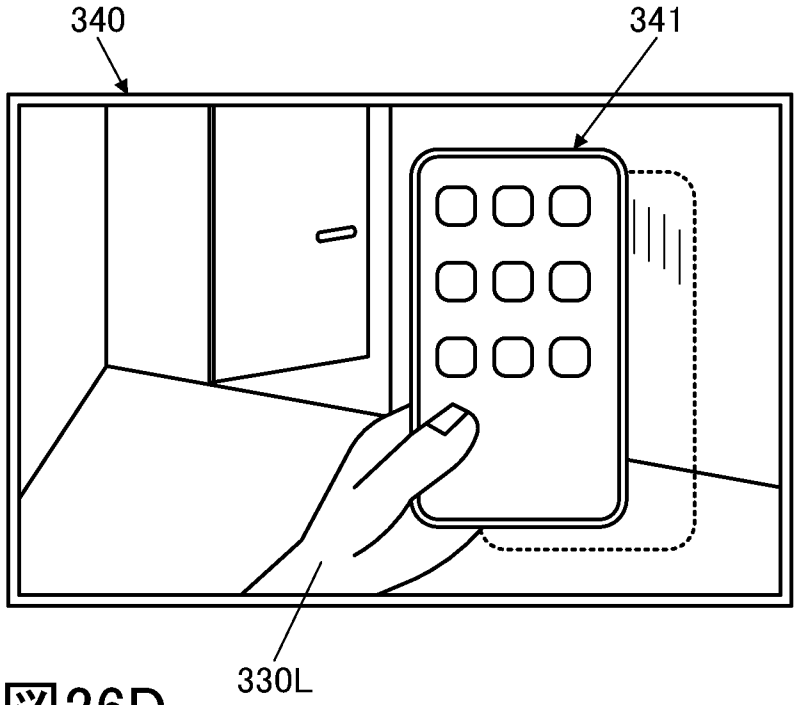


図26C

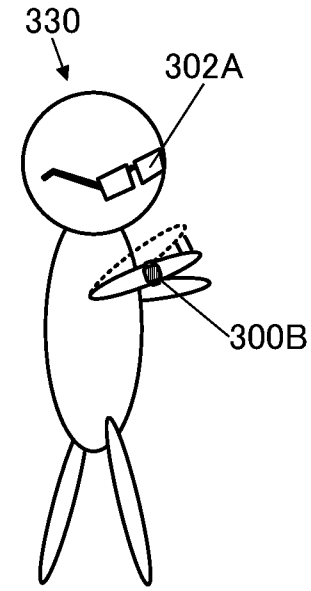


図26D

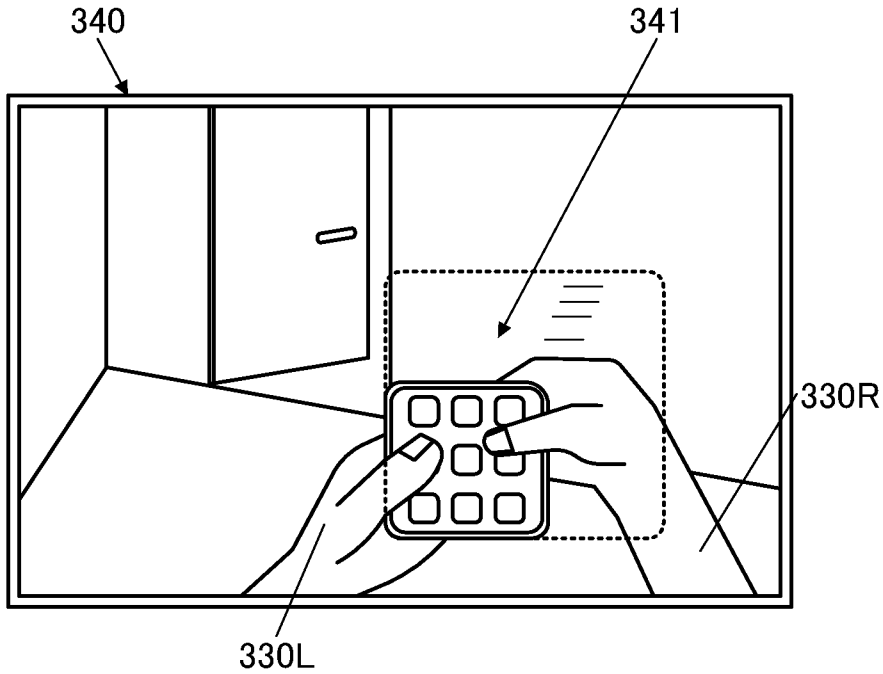
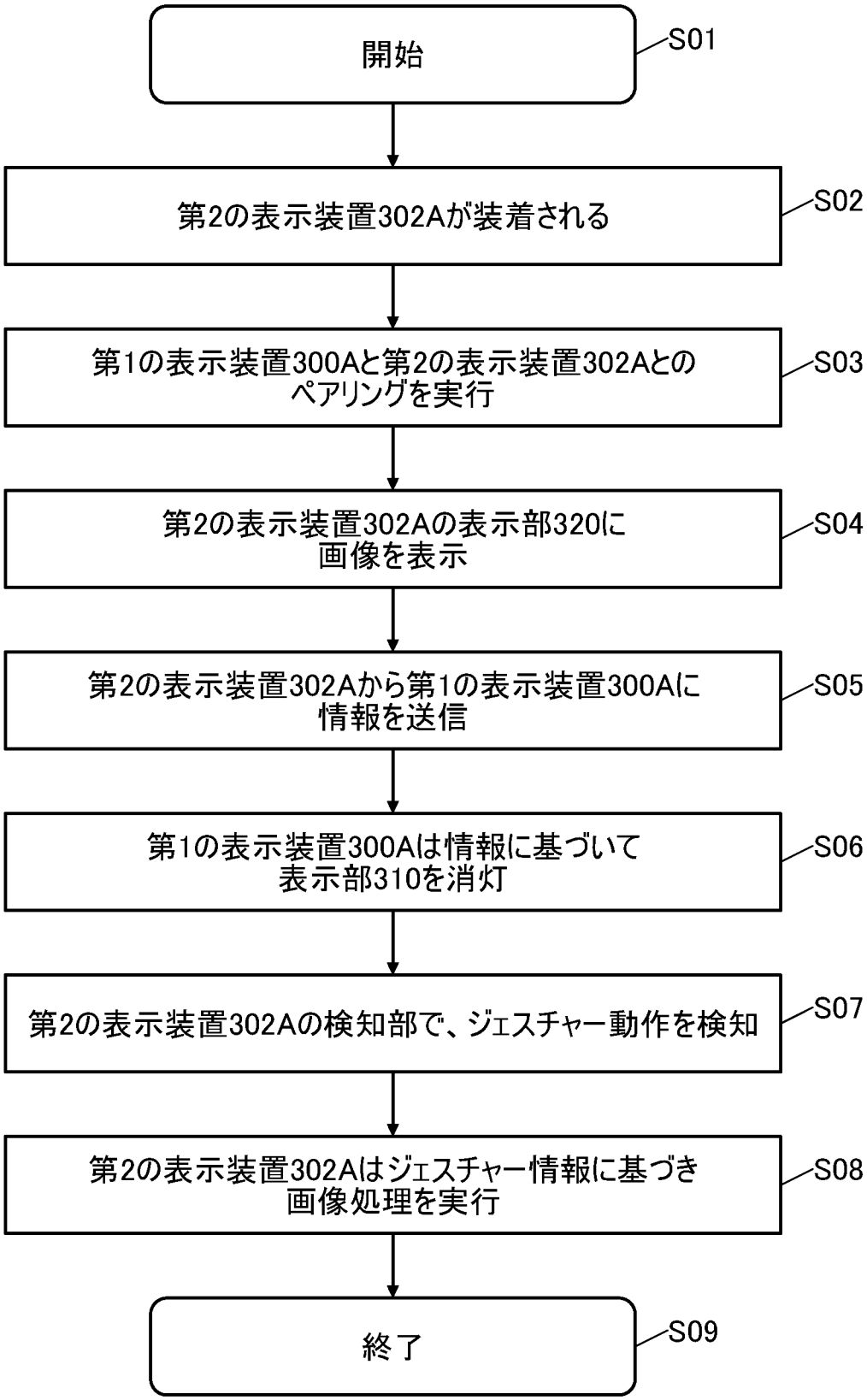


図27


開始
S01
第2の表示装置302Aが装着される
S02
第1の表示装置300Aと第2の表示装置302Aとの
ペアリングを実行
S03
第2の表示装置302Aの表示部320に
画像を表示
S04
第2の表示装置302Aから第1の表示装置300Aに
情報を送信
S05
第1の表示装置300Aは情報に基づいて
表示部310を消灯
S06
第2の表示装置302Aの検知部で、ジェスチャー動作を検知
S07
第2の表示装置302Aはジェスチャー情報に基づき
画像処理を実行
S08
終了
S09

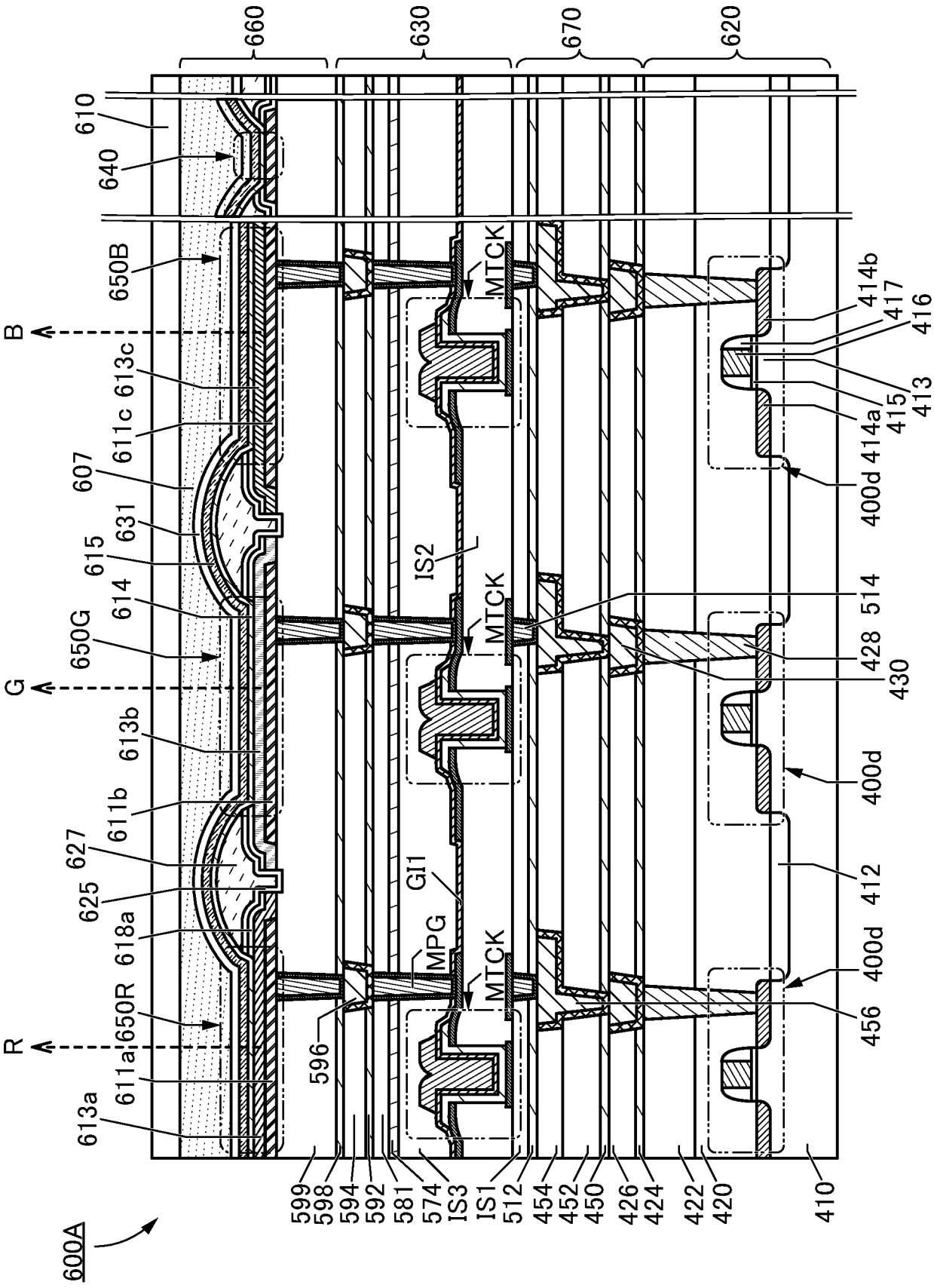

660
630
670
620
610
640
650B
650G
650R
B
G
R
613c
611c
607
631
615
614
613b
611b
627
625
618a
611a
613a
MTCK
MTCK
MTCK
IS2
GI1
MPG
596
599
598
594
592
581
574
IS3
IS1
512
454
452
450
426
424
422
420
410
414b
417
416
413
415
414a
400d
514
428
430
412
456
600A

図28

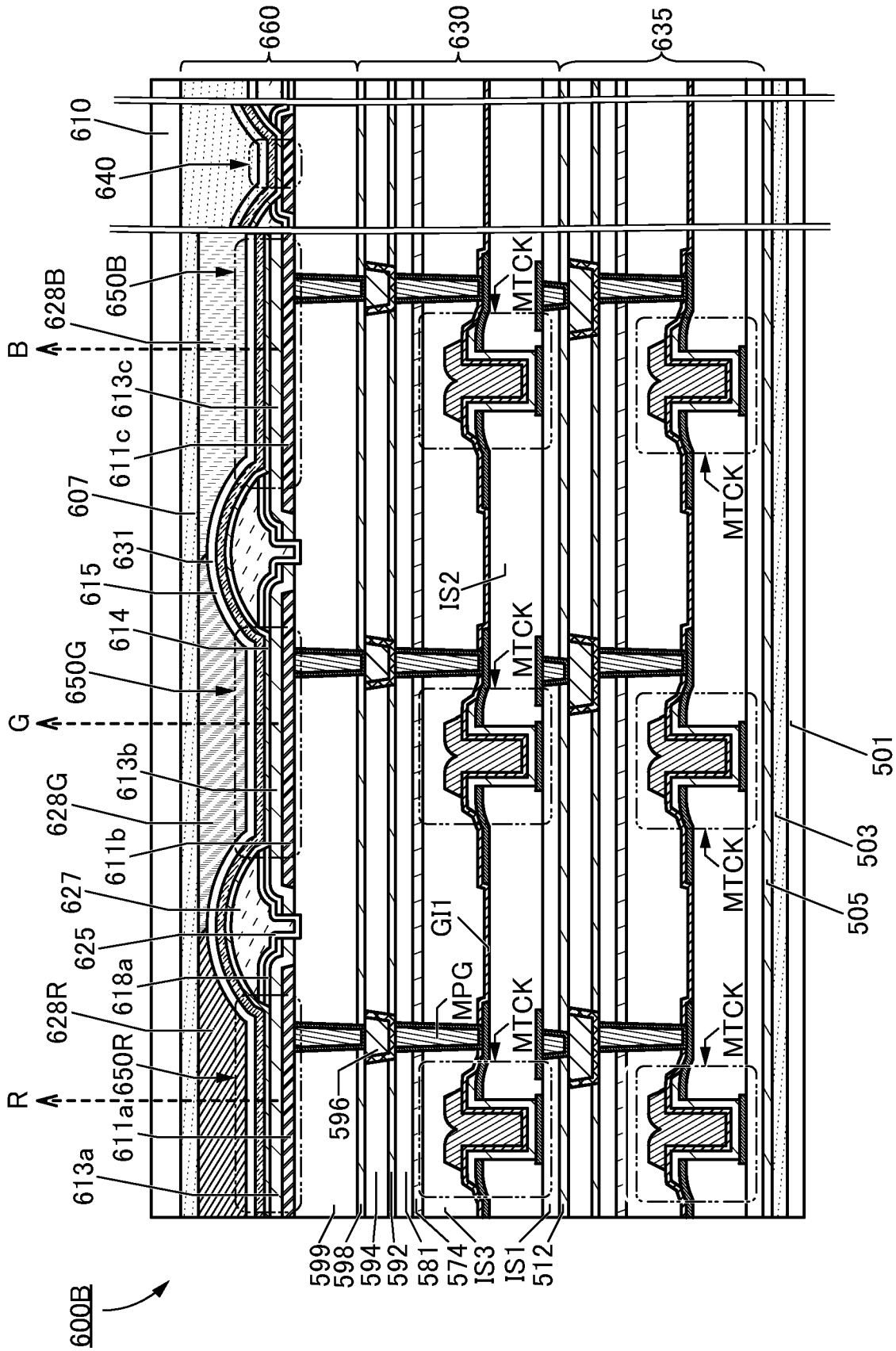

660
630
635
610
640
650B
628B
B
613c
611c
607
631
615
614
650G
G
613b
628G
611b
627
625
618a
628R
650R
R
611a
613a
600B
596
599
598
594
592
581
574
IS3
IS1
512
MTCK
IS2
Gl1
MPG
501
503
505

図29

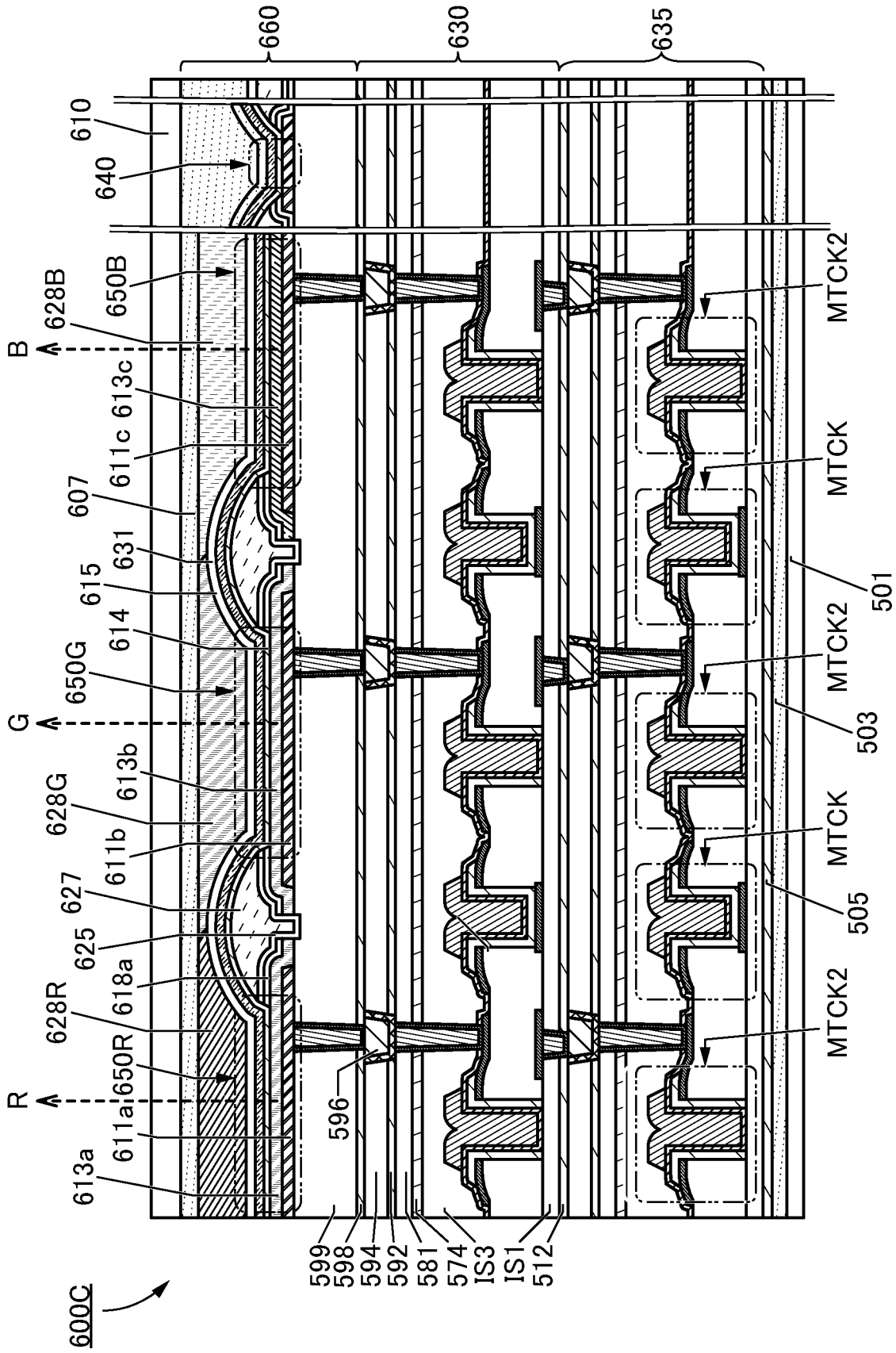

660
630
635
610
640
650B
628B
B
613c
611c
607
631
615
614
650G
G
613b
628G
611b
627
625
618a
628R
650R
R
611a
613a
600C
596
599
598
594
592
581
574
IS3
IS1
512
MTCK2
MTCK
501
MTCK2
503
MTCK
505
MTCK2

図30

図31A

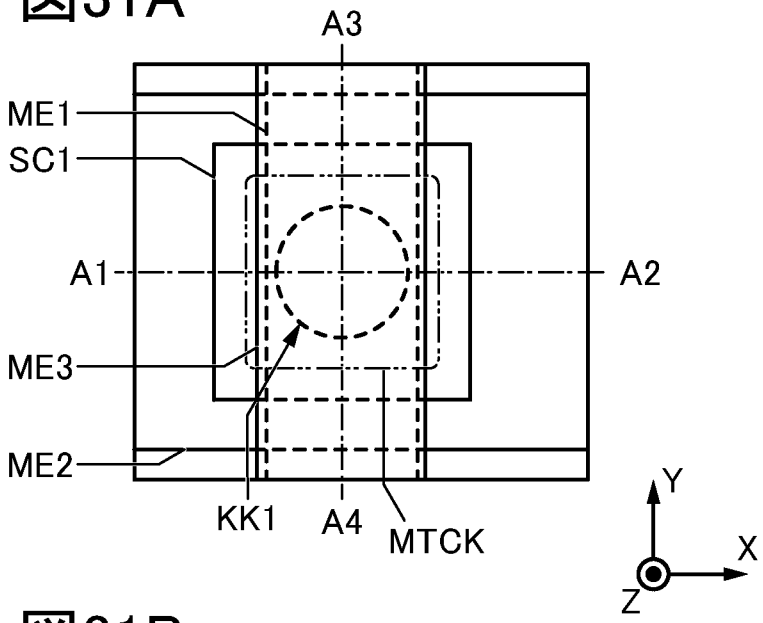


図31B

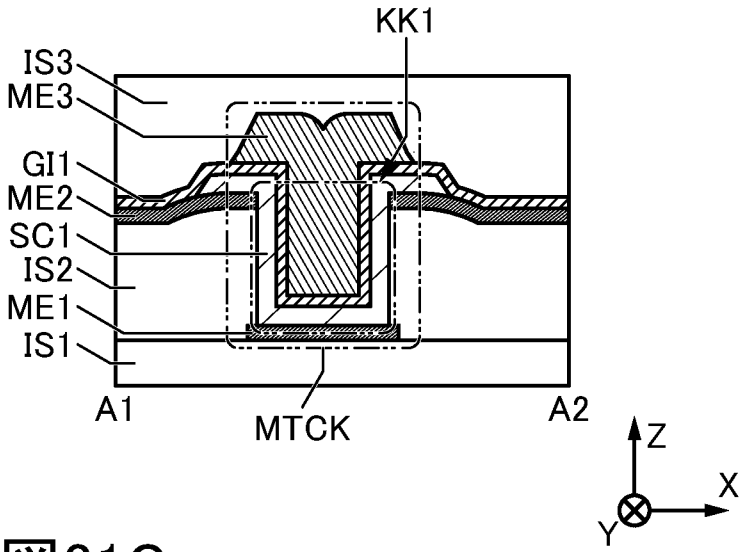


図31C

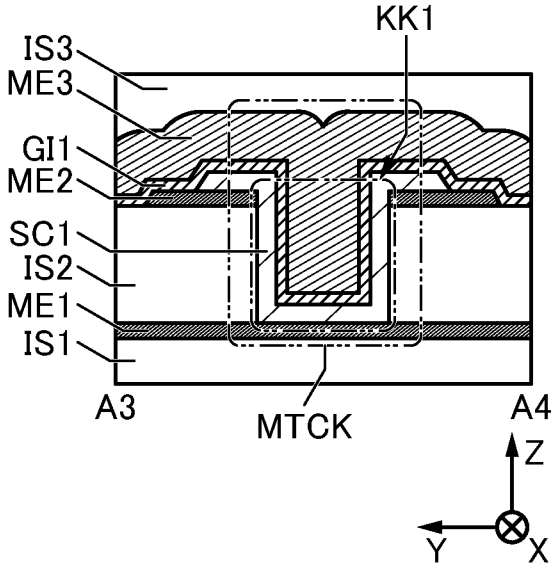


図32A

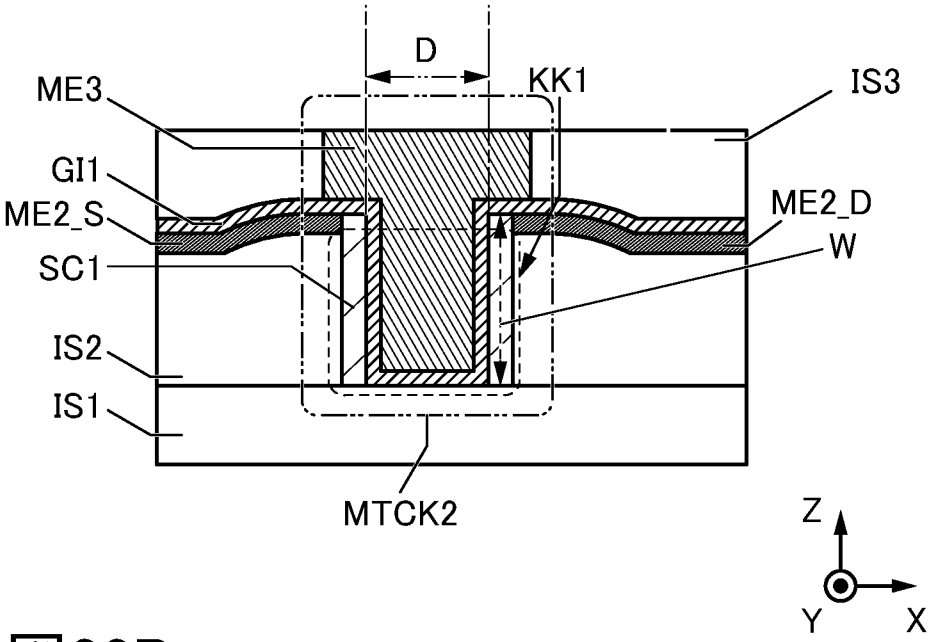

D
KK1
ME3
IS3
GI1
ME2_S
ME2_D
SC1
W
IS2
IS1
MTCK2
Z
Y
X

図32B

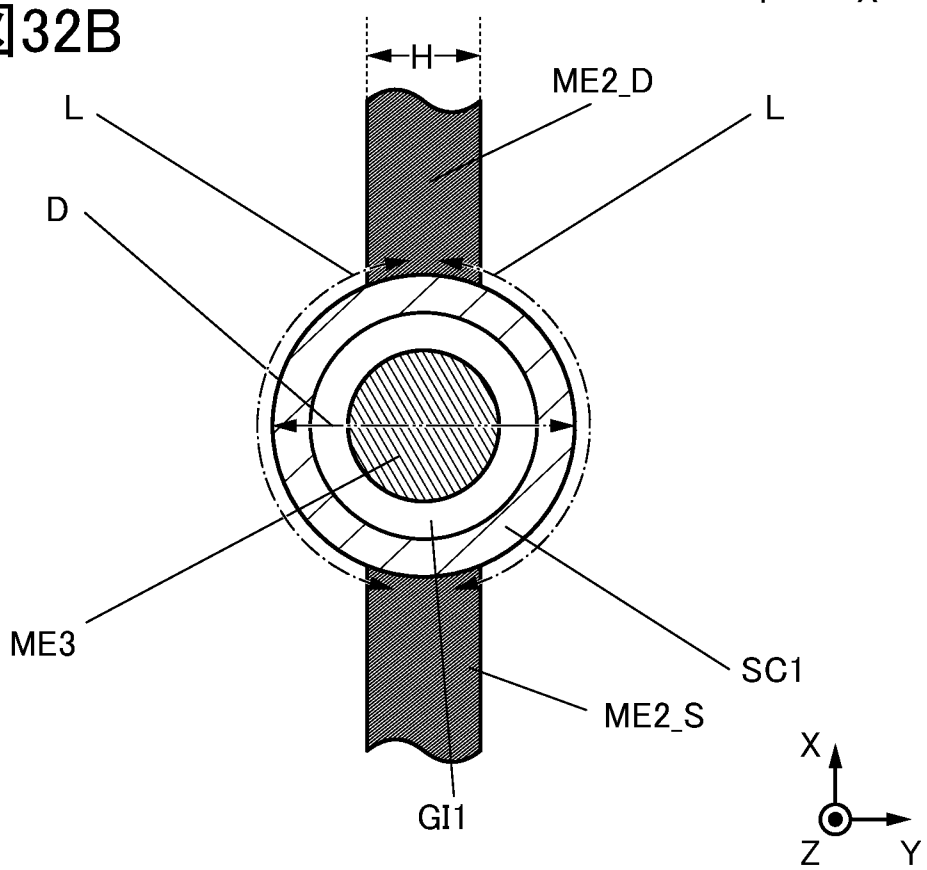

H
ME2_D
L
L
D
ME3
SC1
ME2_S
GI1
X
Z
Y

図33A

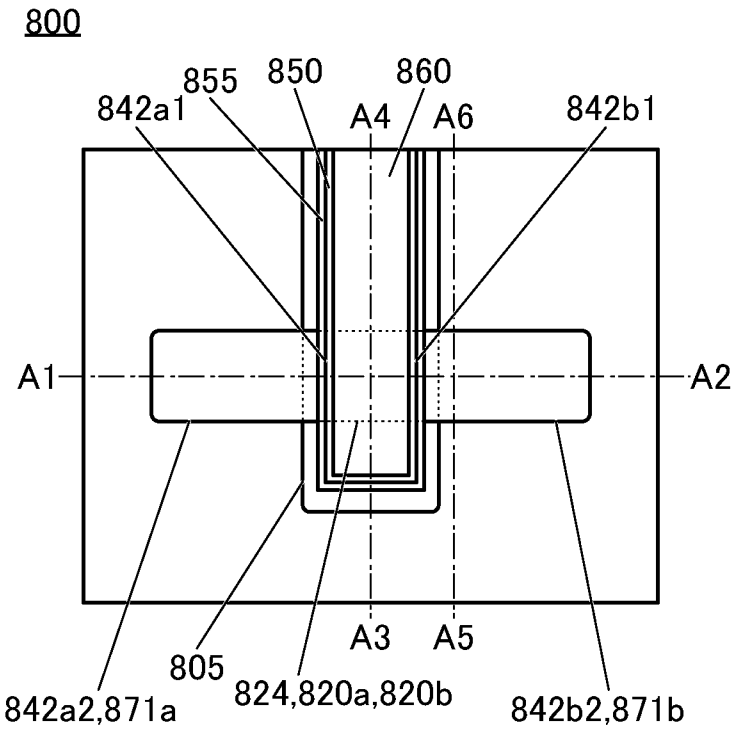


図33C

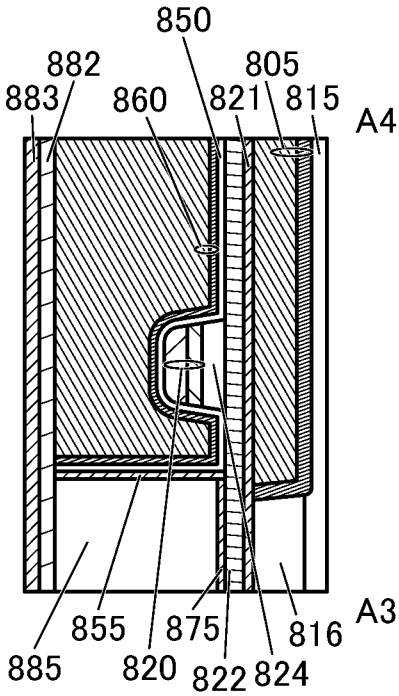


図33B

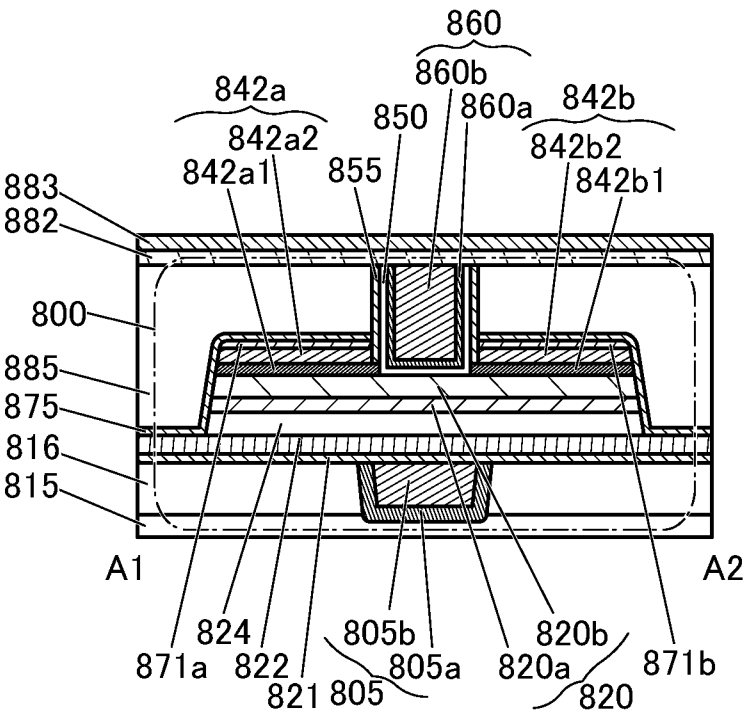


図33D

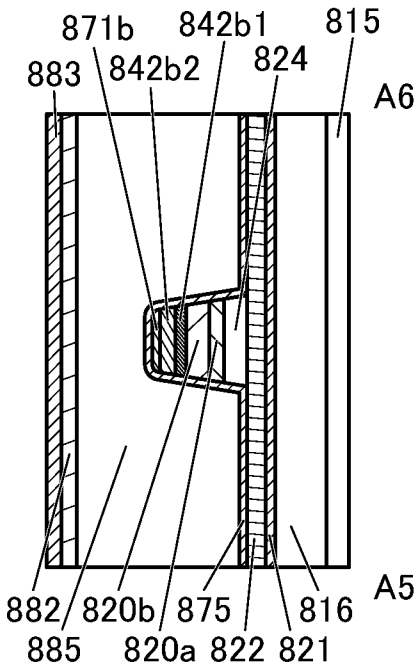


図34A

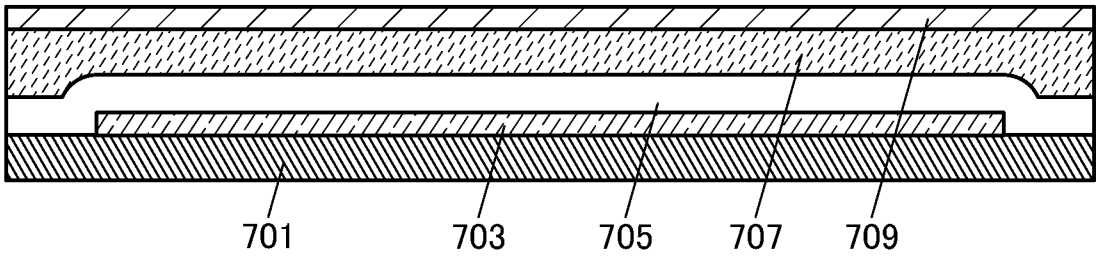


図34B

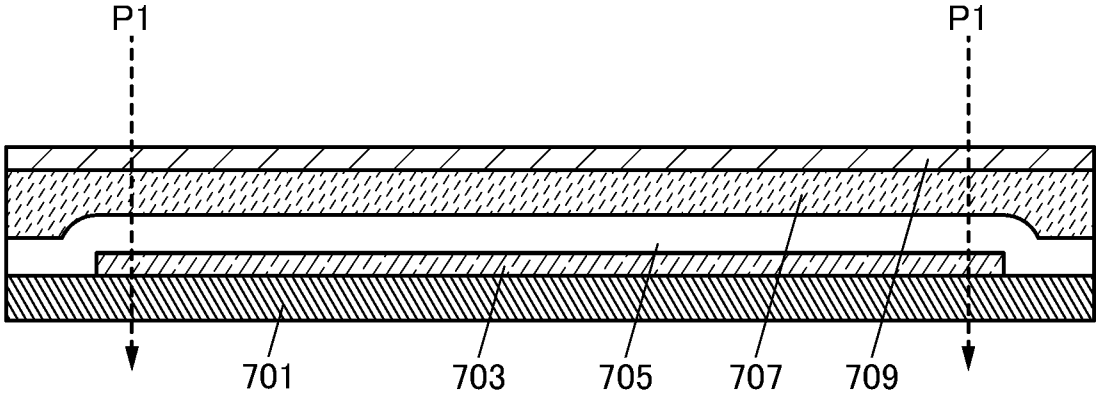


図34C

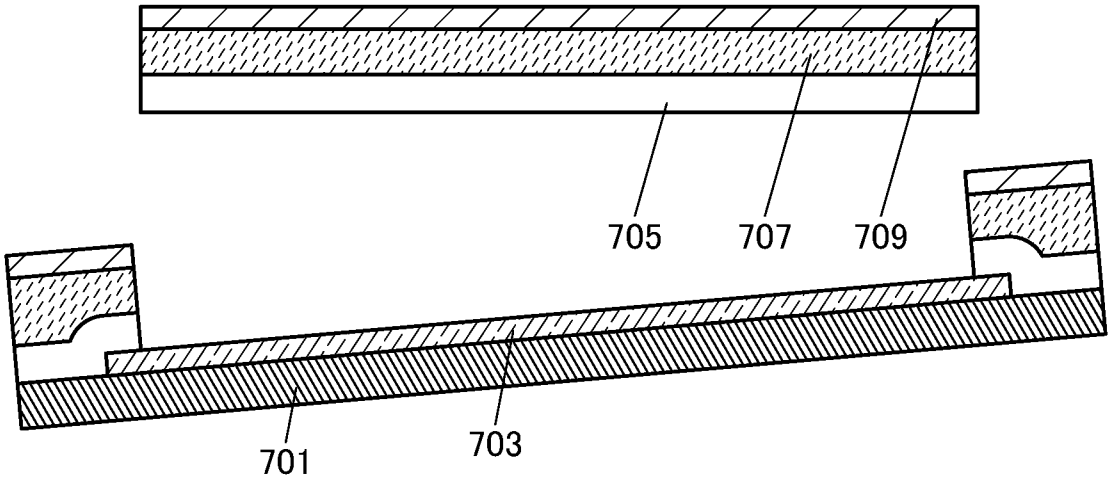


図34D

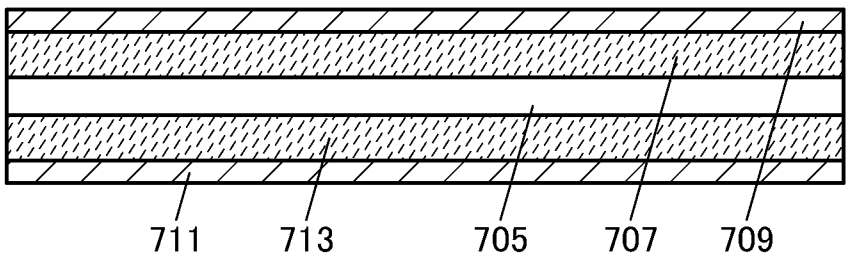


図35A

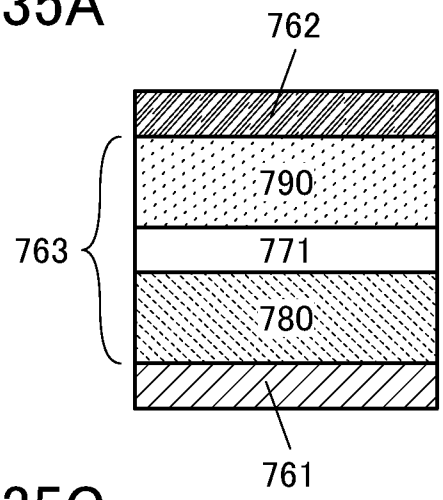


図35B

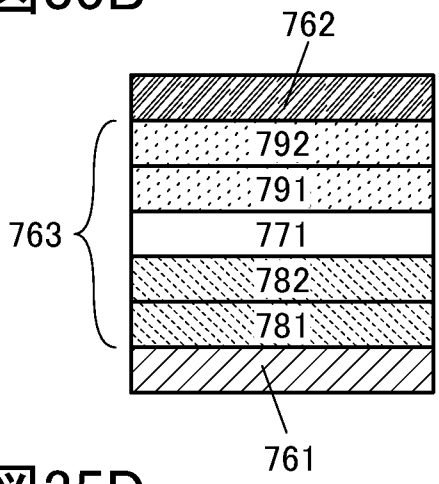


図35C

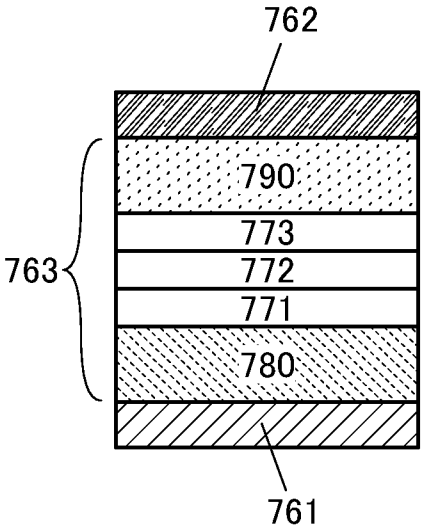


図35D

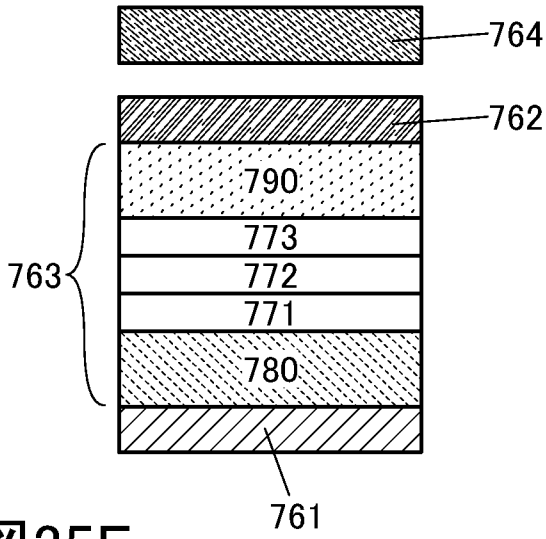


図35E

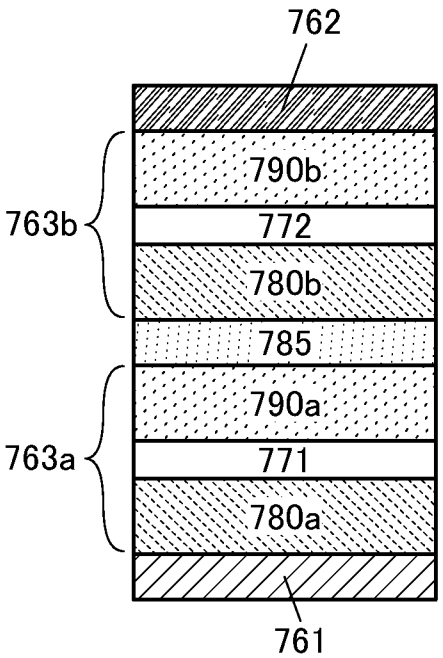


図35F

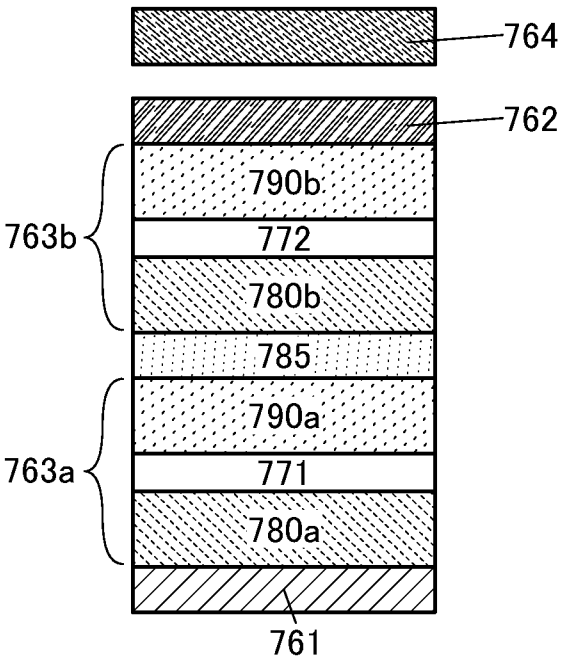


図36A

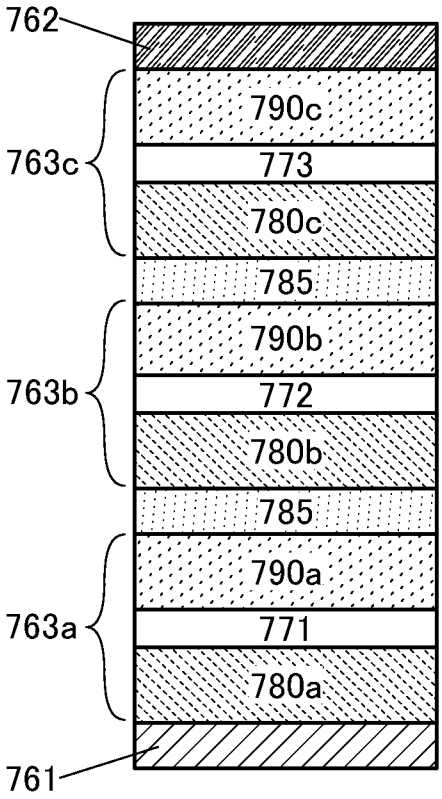


図36B

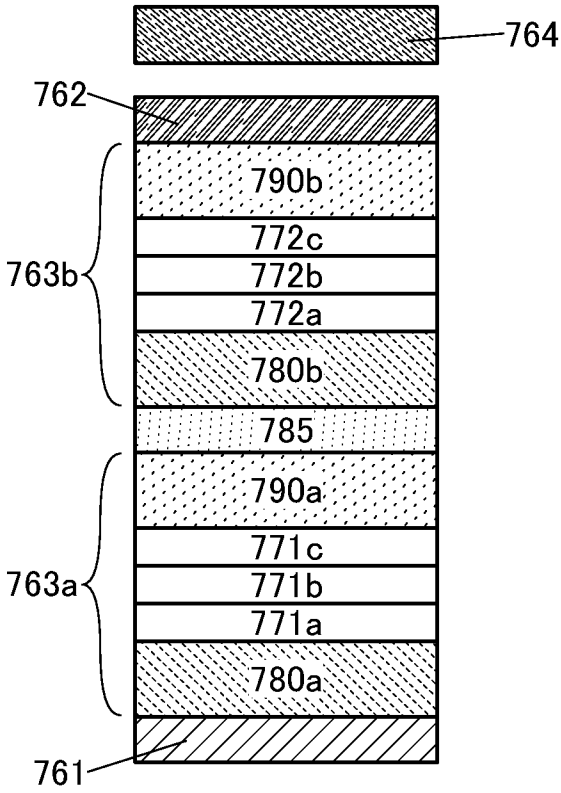
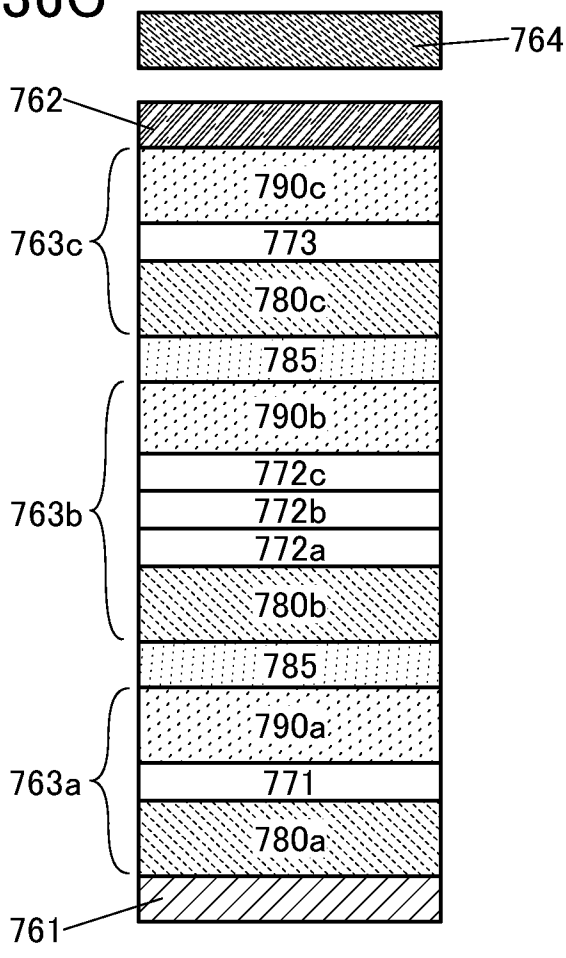


図36C



INTERNATIONAL SEARCH REPORT

International application No.
PCT/IB2023/063068

A. CLASSIFICATION OF SUBJECT MATTER

G02B 27/02(2006.01)i; ***H04N 5/64***(2006.01)i; ***H04N 13/344***(2018.01)i; ***H10K 59/12***(2023.01)i; ***H10K 59/95***(2023.01)i
FI: G02B27/02 Z; H10K59/12; H10K59/95; H04N5/64 511A; H04N13/344

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02B27/01-27/02; H04N5/64; H04N13/344; H10K59/12; H10K59/95

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2022-127597 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 31 August 2022 (2022-08-31) paragraphs [0025]-[0067], [0343]-[0352], fig. 1-6, 21	1-3, 5
Y		4
Y	WO 2022/175776 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 25 August 2022 (2022-08-25) paragraphs [0096]-[0124], [0144], fig. 9	4
A	CN 113301322 A (SHANGHAI RUIXIANG INFORMATION TECHNOLOGY CO., LTD.) 24 August 2021 (2021-08-24) entire text, all drawings	1-5

☐ Further documents are listed in the continuation of Box C.
☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 February 2024	**05 March 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/IB2023/063068

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2022-127597 A	31 August 2022	US 2022/0270548 A1 paragraphs [0046]-[0087], [0362]-[0371], fig. 1A-6B, 21	
WO 2022/175776 A1	25 August 2022	KR 10-2023-0146572 A CN 116847777 A	
CN 113301322 A	24 August 2021	(Family: none)	

国際調査報告

国際出願番号
PCT/IB2023/063068

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

G02B 27/02(2006.01)i; H04N 5/64(2006.01)i; H04N 13/344(2018.01)i; H10K 59/12(2023.01)i; H10K 59/95(2023.01)i
FI: G02B27/02 Z; H10K59/12; H10K59/95; H04N5/64 511A; H04N13/344

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

G02B27/01-27/02; H04N5/64; H04N13/344; H10K59/12; H10K59/95

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２４年
日本国実用新案登録公報	１９９６－２０２４年
日本国登録実用新案公報	１９９４－２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2022-127597 A (株式会社半導体エネルギー研究所) 31.08.2022 (2022-08-31) 段落[0025]-[0067],[0343]-[0352], 図1-6,21	1-3,5
Y		4
Y	WO 2022/175776 A1 (株式会社半導体エネルギー研究所) 25.08.2022 (2022-08-25) 段落[0096]-[0124],[0144], 図9	4
A	CN 113301322 A (SHANGHAI RUIXIANG INFORMATION TECHNOLOGY CO., LTD.) 24.08.2021 (2021-08-24) 全文, 全図	1-5

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
19.02.2024	05.03.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
鈴木　俊光 2L 9115

電話番号 03-3581-1101 内線 3295

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/IB2023/063068

引用文献	公表日	パテントファミリー文献	公表日
JP 2022-127597 A	31.08.2022	US 2022/0270548 A1 段落[0046]-[0087],[0362]-[0371], 図1A-6B,21	
WO 2022/175776 A1	25.08.2022	KR 10-2023-0146572 A CN 116847777 A	
CN 113301322 A	24.08.2021	（ファミリーなし）	