

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2013年5月10日(10.05.2013)



(10) 国際公開番号

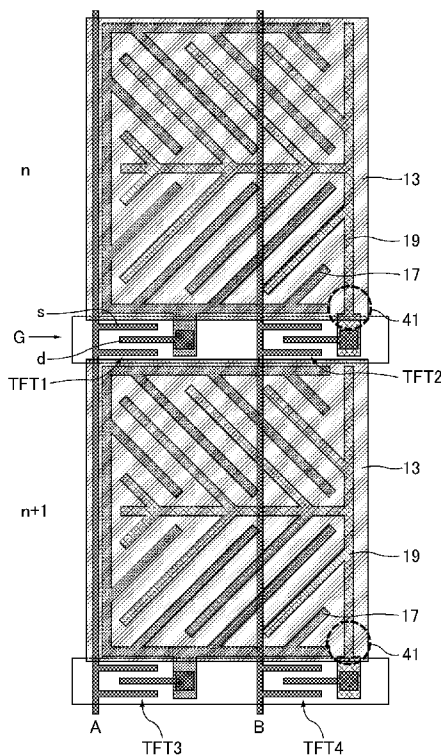
WO 2013/065529 A1

- (51) 国際特許分類:  
G02F 1/1343 (2006.01) G09F 9/30 (2006.01)
- (21) 国際出願番号: PCT/JP2012/077394
- (22) 国際出願日: 2012年10月24日(24.10.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2011-239348 2011年10月31日(31.10.2011) JP
- (71) 出願人(米国を除く全ての指定国について):  
シャープ株式会社(SHARP KABUSHIKI KAISHA)  
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町  
2番22号 Osaka (JP).
- (72) 発明者: および
- (71) 出願人(米国についてのみ): 居山 裕一(IYAMA  
Yuichi) [JP/—]. 吉岡 孝兼(YOSHIOKA Takatomo)  
[JP/—]. 津田 和彦(TSUDA Kazuhiko) [JP/—].
- (74) 代理人: 特許業務法人 安富国際特許事務所  
(YASUTOMI & ASSOCIATES); 〒5320003 大阪府大  
阪市淀川区宮原3丁目5番36号 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,  
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,  
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,  
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,  
IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR,  
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,  
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,  
PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL,  
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保  
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,  
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ  
ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ  
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,  
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,  
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: THIN FILM TRANSISTOR ARRAY SUBSTRATE AND LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 薄膜トランジスタアレイ基板及び液晶表示装置



トランジスタアレイ基板である。

(57) Abstract: The present invention provides: a thin film transistor array substrate, which is suitable for use in devices such as a liquid crystal display device having a three-layer electrode structure and capable of achieving faster response and higher transmittance, and which has a higher aperture ratio; and a liquid crystal display device which is provided with the thin film transistor array substrate. This thin film transistor array substrate comprises a thin film transistor element, a gate bus line and a source bus line, and also comprises electrodes that include a first electrode and a second electrode. The first electrode comprises linear portions extending along the source bus line and linear portions extending along the gate bus line. At least one of the linear portions extending along the source bus line is arranged sideways with respect to the linear portions extending along the gate bus line when the main surface of the substrate is viewed in plan, and is connected to the drain electrode of the thin film transistor element at a position where the linear portion overlaps the gate bus line. The second electrode is a planar electrode.

(57) 要約: 本発明は、高速応答性及び高透過率化できる3層電極構造の液晶表示装置等に好適に適用できるとともに、開口率の大きなものとして提供することができる薄膜トランジスタアレイ基板及びこれを備える液晶表示装置を提供する。本発明の薄膜トランジスタアレイ基板は、薄膜トランジスタ素子、ゲートバスライン及びソースバスラインを有する薄膜トランジスタアレイ基板であって、上記薄膜トランジスタアレイ基板は、電極をもち、上記電極は、第1電極及び第2電極を含み、上記第1電極は、ソースバスラインに沿っている線状部分を含み、上記第1電極は、ゲートバスラインに沿っている線状部分を含み、上記ソースバスラインに沿っている線状部分の少なくとも1つは、基板主面を平面視したときに、ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続され、上記第2電極は、面状電極である薄膜

**WO 2013/065529 A1**



---

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG). 添付公開書類:

— 国際調査報告 (条約第 21 条(3))

## 明 細 書

**発明の名称： 薄膜トランジスタアレイ基板及び液晶表示装置**

### 技術分野

[0001] 本発明は、薄膜トランジスタアレイ基板及び液晶表示装置に関する。より詳しくは、電圧無印加時に基板主面に対して垂直な方向に配向する液晶分子を含む液晶表示装置に用いられる薄膜トランジスタアレイ基板及び液晶表示装置に関するものである。

### 背景技術

[0002] 薄膜トランジスタアレイ基板は、表示装置等を電氣的に制御して、表示・非表示の駆動をおこなうことができ、例えば液晶表示装置においては液晶を挟持する基板として用いられる等、一般的に広く普及している。具体的には、パーソナルコンピュータ、テレビジョン、カーナビゲーション等の車載用の機器、携帯電話等の携帯情報端末のディスプレイ、立体表示が可能な表示装置等、日常生活やビジネスに欠かすことのできないものとなっている。これらの用途において、液晶層の光学特性を変化させるための電極配置等に関する、各種モードの液晶表示装置向けの薄膜トランジスタアレイ基板が検討されている。

[0003] なお、近年の液晶表示装置の表示方式としては、負の誘電率異方性を有する液晶分子を基板面に対して垂直配向させた垂直配向（V A : Vertical Alignment）モードや、正又は負の誘電率異方性を有する液晶分子を基板面に対して水平配向させて液晶層に対し横電界を印加する面内スイッチング（I P S : In-Plane Switching）モード及び縞状電界スイッチング（F F S : Fringe Field Switching）モード等が挙げられる。

[0004] 例えば、F F S 駆動方式の液晶表示装置として、高速応答性及び広視野角を有する薄膜トランジスタ型液晶ディスプレイであって、第1の共通電極層を有する第1の基板と、ピクセル電極層及び第2の共通電極層の両方を有する第2の基板と、前記第1の基板と前記第2の基板との間に挟まれた液晶と、

高速な入力データ転送速度に対する高速応答性及び見る人にとっての広視野角をもたらすために、前記第 1 の基板にある前記第 1 の共通電極層と、前記第 2 の基板にある前記ピクセル電極層及び第 2 の共通電極層の両方との間に電界を発生させる手段とを含むディスプレイが開示されている（例えば、特許文献 1 参照。）。

[0005] また複数の電極により横電界を印加する液晶装置として、互いに対向配置された一对の基板間に誘電率異方性が正の液晶からなる液晶層が挟持された液晶装置であって、前記一对の基板を構成する第 1 の基板、第 2 の基板のそれぞれに前記液晶層を挟んで対峙し、該液晶層に対して縦電界を印加する電極が設けられるとともに、前記第 2 の基板には、前記液晶層に対して横電界を印加する複数の電極が設けられた液晶装置が開示されている（例えば、特許文献 2 参照。）。

## 先行技術文献

## 特許文献

[0006] 特許文献 1：特表 2006-523850 号公報

特許文献 2：特開 2002-365657 号公報

## 発明の概要

## 発明が解決しようとする課題

[0007] 特許文献 1 に記載されるように、F F S 駆動方式の液晶表示装置においては、立上がり（暗状態〔黒表示〕から明状態〔白表示〕に表示状態が変化する間）は下側基板の上層スリット電極ー下層面状電極間で発生するフリンジ電界（F F S 駆動）により、立下がり（明状態〔白表示〕から暗状態〔黒表示〕に表示状態が変化する間）は基板間の電位差で発生する縦電界により、それぞれ電界によって液晶分子を回転させて高速応答化できる。

[0008] 上記特許文献 2 は、3 層電極構造を有する液晶表示装置において櫛歯駆動を用いて応答速度を向上させることを記載している。なお、実質的に表示方式がツイステッドネマティック（TN）モードの液晶装置についての記載しか

なく、広視野角、高コントラストの特性等を得るのに有利な方式である垂直配向型の液晶表示装置については何ら開示されていない。

[0009] また、垂直配向型の3層電極（対向電極、上層電極、下層電極）を有する液晶表示装置において、立上がりは下側基板の上層櫛歯電極間の横電界（又は、上層電極と下層電極とのフリンジ駆動によるフリンジ電界）、立下がりとは基板間の電位差で発生する縦電界により、立上がり、立下がりともに電界によって液晶分子を回転させて高速応答化できる。特に、特願2011-142346号、特願2011-142351号に記載されるように、上層電極を一对の櫛歯電極のように横電界を発生できるものとするにより、更に、立上がり時の透過率を向上することができる。

[0010] この時、駆動するためには電極（ITO）にドレイン電極を電氣的に接続する（繋ぐ）ことになるが、接続の仕方によって開口率が低下してしまう。

また上層電極にTFE駆動すべき電極が2つ以上あるとき、電極の形とTFEとの位置関係からうまく接続できない場合が出てくる。

[0011] 上述したような、垂直配向型の3層電極を有する液晶装置等において、適切となるような薄膜トランジスタアレイ基板の電極構造、電極構造と透過率との関連性等については、先行技術文献としての上記特許文献に記載の発明には更なる工夫の余地があった。

[0012] また、駆動方法についても、先行技術文献としての上記特許文献、及び、特願2011-142346号、特願2011-142351号には特に言及されておらず、ITOとドレイン電極とを電氣的に接続するときに課題があるが、課題及びその解決手段について、何ら記載されていない。

[0013] 本発明は、上記現状に鑑みてなされたものであり、高速応答化及び高透過率化できる3層電極構造の液晶表示装置等に好適に適用できる開口率の大きな薄膜トランジスタアレイ基板及びこれを備える液晶表示装置を提供することを目的とするものである。

### 課題を解決するための手段

[0014] 本発明者らは、垂直配向型の液晶表示パネル及び液晶表示装置において高速

応答化と高透過率とを両立させることを検討し、立上がり・立下がりの両方において液晶分子を電界によって配向制御させる液晶表示装置に用いられる薄膜トランジスタアレイ基板に着目した。そして、電極構造、特に、電極（ITO）とドレイン電極（画素電極）とを接続するとき最適な画素の電極の配置について更なる検討をおこない、電極の構造、及び、TFT、ソースバスラインの位置関係を工夫すること、例えば、上記薄膜トランジスタアレイ基板がもつ電極が、第1の電極（一对の櫛歯電極等）、及び、第2の電極（面状電極）を含み、上記一对の櫛歯電極の一方が、ソースバスラインに沿っている線状部分を含み、上記一对の櫛歯電極の他方が、ゲートバスラインに沿っている線状部分を含み、上記ソースバスラインに沿っている線状部分が、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続されているものとするにより、開口率を低減することなく、駆動することができることを見出したものである。

[0015] また、本発明者らは、このような薄膜トランジスタアレイ基板が、液晶層を挟持する薄膜トランジスタアレイ基板及び対向基板が電極を有し、立上がりは上層櫛歯電極間の横電界（又は、上層電極と下層電極とのフリンジ駆動によるフリンジ電界）、立下がり基板間の電位差で縦電界を発生させる液晶表示装置に特に好適であることを見出し、これにより、立上がり、立下がりともに電界によって液晶分子を回転させて高速応答化できることを見出し、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。本発明では、このように、薄膜トランジスタアレイ基板の画素の電極等の配置を工夫することにより、垂直配向型の3層電極構造を有する液晶表示装置において高速応答化し、かつ高透過率化も実現できることを特徴とし、この点で先行技術文献に記載の発明と異なる。更に言えば、フィールドシーケンシャル駆動方式の液晶表示装置や、低温環境下では応答速度の課題が特に顕著になるところ、本発明ではこれを解決し、かつ透過率にも優れたものとすることができる。

[0016] すなわち、本発明は、薄膜トランジスタ素子、ゲートバスライン及びソースバスラインを有する薄膜トランジスタアレイ基板であって、上記薄膜トランジスタアレイ基板は、電極をもち、上記電極は、第1電極、及び、第2電極を含み、上記第1電極は、ソースバスラインに沿っている線状部分を含み、上記第1電極は、ゲートバスラインに沿っている線状部分を含み、上記ソースバスラインに沿っている線状部分の少なくとも1つは、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続され、上記第2電極は、面状電極である薄膜トランジスタアレイ基板である。

[0017] 上記ソースバスラインに沿っている線状部分が、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分に対して横設されるとは、例えば、基板主面を平面視したときに、上記第1電極（好ましくは、後述するように、一对の櫛歯電極の一方）におけるソースバスラインに沿っている線状部分が、上記第1電極（好ましくは、一对の櫛歯電極の他方）におけるゲートバスラインに沿っている線状部分の延長線上を通過することを言う。ここで、上記ソースバスラインに沿っている線状部分は、上記ゲートバスラインに沿っている線状部分とその延長線で区切られる一方の側から他方の側へ延びるように配置される。これにより、上記ソースバスラインに沿っている線状部分は、適切にゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続され、当該接続箇所（コンタクト部）で開口率を落とさないものとすることができる。なお、上記ゲートバスラインに沿っている線状部分は、本発明の効果を奏する限り、上記ゲートバスラインに沿っている線状部分に対して垂直方向で横設されるものでなくてもよいが、実質的に垂直方向で横設されるものが好ましい。

[0018] また、上記第1電極は、一对の櫛歯電極であり、上記一对の櫛歯電極の一方は、ソースバスラインに沿っている線状部分を含み、上記一对の櫛歯電極の他方は、ゲートバスラインに沿っている線状部分を含み、上記ソースバスラ

インに沿っている線状部分の少なくとも1つは、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続されていることが好ましい。

[0019] 上記ソースバスラインに沿っている線状部分は、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分より長いことが好ましい。例えば、上記ソースバスラインに沿っている線状部分の長さが、基板主面を平面視したときに、上記ゲートバスラインに沿っている線状部分の長さの1.05倍～1.3倍とすることができる。これにより、例えば、画素における縦方向のピッチと横方向のピッチとが実質的に等しい場合に、上記ソースバスラインに沿っている線状部分が、より適切にゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続することができる。

[0020] 上記ソースバスラインは、上記ソースバスラインに沿って少なくとも2つの画素を同時に駆動することができる少なくとも2本のソースバスラインを含むことが好ましい。より好ましくは、上記2つの画素がソースバスラインに沿って互いに隣接することである。このように例えばダブルソース駆動とすることにより、特に大型の液晶表示パネルにおいて、画素への信号書き込み時間が十分に長いものとなり、画素に十分に充電することが可能となる。なお、ソースバスラインが、ソースバスラインに沿って隣接する2つの画素を同時に駆動することができる2本のソースバスラインを含むものであることが、本発明の特に好ましい形態の1つである。また、上記効果を発揮できる限り、薄膜トランジスタアレイ基板におけるすべてのソースラインが隣接する少なくとも2つの画素を同時に駆動するのに用いられるものでなくてもよい。

[0021] 上記第1電極は、画素ごとに配置され、上記ゲートバスラインに沿っている線状部分は、画素の中央を通り、上記ソースバスラインに沿って隣接する2つの画素にそれぞれ配置される第1電極は、基板主面を平面視したときに、互いに反転した構造を有することが好ましい。反転した構造とは、画素を1

80°回転したときの電極構造と略同一の電極構造を言う。ダブルソース駆動をおこなうことができる薄膜トランジスタアレイ基板等において、上記ゲートバスラインに沿っている線状部分が、画素の中央を通る場合は、このように第1電極を上記ソースバスラインに沿って順次反転する構造とすることで、上記ソースバスラインに沿っている線状部分が、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続することができる。

[0022] 上記薄膜トランジスタアレイ基板は、1つの画素（絵素）と重畳するソースバスラインが少なくとも4本あり、画素の外側から1本内に入った2本のソースバスラインは、それぞれ、上記一对の櫛歯電極の一方と電氣的に接続されているか、又は、上記一对の櫛歯電極の他方と電氣的に接続されていることが好ましい。1つの画素と重畳するソースバスラインが少なくとも4本あるとは、通常、互いに略平行な4本のソースバスラインが、基板主面を平面視したときに、1つの画素と重畳するように配置されていることを言う。下層電極は、画素ごとのTFTが無くても、ソースバスライン又はゲートバスラインに沿って繋げること等により駆動できる可能性があるため、ソースバスラインの数は最低4本になる。なお、下層電極を画素ごとのTFTにより駆動する場合は、通常、1つの画素（絵素）と重畳するソースバスラインは6本である。

[0023] 上記薄膜トランジスタアレイ基板は、1つの画素と重畳するソースバスラインが少なくとも4本あり、画素の外側から1本内に入った2本のソースバスラインは、上記一对の櫛歯電極における外側の線状部分と接続されていることが好ましい。画素の外側から1本内に入った2本のソースバスラインが、上記一对の櫛歯電極における最も外側の線状部分と接続されていることが特に好ましい。外側とは、例えば、ゲートバスラインの長手方向において画素内の外側寄りであることを言う。

1本内側に入ったソースバスラインがこのように接続されることで、すべてのTFTと画素電極とを好適に接続することができる。

[0024] 上記面状電極は、ソースバスライン方向の画素間、又は、ゲートバスライン方向の画素間で共通接続されていることが好ましい。これにより、例えば1画素あたり1つのTFTを削減することができ、その結果、開口率を高めることができる。

また上記薄膜トランジスタ素子は、酸化物半導体を含むことが好ましい。

[0025] 上記第1電極は、横電界を発生させるための電極であることが好ましい。上記横電界は、基板主面に対して水平方向の電界をいい、本発明の液晶表示パネルは、通常はこの水平方向の電界を発生させることにより白表示をおこなうためのものである。すなわち、上記横電界は、基板の上層電極一下層電極間で発生するフリンジ電界のような水平成分を含む電界であってもよいが、一对の櫛歯電極（好ましくは、同層に設けられた一对の櫛歯電極）間に発生する横電界であることが好ましい。

[0026] すなわち、上記第1電極は、一对の櫛歯電極であることが好ましい。上記一对の櫛歯電極は、基板主面を平面視したときに、2つの櫛歯電極が対向するように配置されているといえるものであればよい。これら一对の櫛歯電極により櫛歯電極間で横電界を好適に発生させることができるため、液晶層が正の誘電率異方性を有する液晶分子を含むときは、立上がり時の応答性能及び透過率が優れたものとなり、液晶層が負の誘電率異方性を有する液晶分子を含むときは、立下がり時において横電界によって液晶分子を回転させて高速応答化することができる。また、上記第1基板及び上記第2基板が有する電極は、基板間に電位差を付与することができるものであればよく、これにより、液晶層が正の誘電率異方性を有する液晶分子を含むときの立下がり時、並びに、液晶層が負の誘電率異方性を有する液晶分子を含むときの立上がり時において基板間の電位差で縦電界を発生させ、電界によって液晶分子を回転させて高速応答化することができる。

[0027] 一对の櫛歯電極は、同一の層に設けられていてもよく、また、本発明の効果を発揮できる限り、一对の櫛歯電極が異なる層に設けられていてもよいが、一对の櫛歯電極は、同一の層に設けられていることが好ましい。一对の櫛歯

電極が同一の層に設けられているとは、それぞれの櫛歯電極が、その液晶層側、及び／又は、液晶層側と反対側において、共通する部材（例えば、絶縁層、液晶層等）と接していることを言う。

[0028] 上記一对の櫛歯電極は、基板主面を平面視したときに、櫛歯部分がそれぞれ沿っていることが好ましい。中でも、一对の櫛歯電極の櫛歯部分がそれぞれ略平行であること、言い換えれば、一对の櫛歯電極がそれぞれ複数の略平行なスリットを有することが好適である。

[0029] 上記一对の櫛歯電極は、閾値電圧以上で異なる電位とすることができることが好ましい。例えば、明状態の透過率を100%に設定したとき、5%の透過率を与える電圧値を意味する。閾値電圧以上で異なる電位とすることができるとは、閾値電圧以上で異なる電位とする駆動操作を実現できるものであればよく、これにより液晶層に印加する電界を好適に制御することが可能となる。異なる電位の好ましい上限値は、例えば20Vである。異なる電位とすることができる構成としては、例えば、一对の櫛歯電極のうち、一方の櫛歯電極をあるTFTで駆動するとともに、他方の櫛歯電極を、別のTFTで駆動したり、該他方の櫛歯電極の下層電極と導通させたりすることにより、一对の櫛歯電極をそれぞれ異なる電位とすることができる。上記一对の櫛歯電極における櫛歯部分の幅は、例えば2 $\mu$ m以上が好ましい。また、櫛歯部分と櫛歯部分との間の幅（本明細書中、スペースともいう。）は、例えば2 $\mu$ m～7 $\mu$ mであることが好ましい。

[0030] また、本発明の薄膜トランジスタアレイ基板が備える面状電極とは、本明細書中、複数の画素内で電氣的に接続された形態を含み、例えば薄膜トランジスタアレイ基板の面状電極としては、すべての画素内で電氣的に接続された形態、画素ラインに沿って電氣的に接続された形態等が好適なものとして挙げられる。

[0031] また、薄膜トランジスタアレイ基板の液晶層側の電極（上層電極）を一对の櫛歯電極（又はスリット電極）とし、薄膜トランジスタアレイ基板の液晶層側と反対側の電極（下層電極）を面状電極とする形態が特に好ましい。これ

により、本発明の薄膜トランジスタアレイ基板を液晶表示装置に適用した際に横電界・縦電界を好適に印加することができる。例えば、薄膜トランジスタアレイ基板の一对の櫛歯電極（又はスリット電極）の下層に絶縁層を介して面状電極を設けることができる。更に、上記薄膜トランジスタアレイ基板の面状電極は、画素ラインに沿って電氣的に接続されているものであることが好ましいが、各画素単位で独立であってもよい。なお、一对の櫛歯電極の一方をその下層電極である面状電極と導通させた場合に、当該面状電極が画素ラインに沿って電氣的に接続されているときは、当該櫛歯電極も画素ラインに沿って電氣的に接続されている形態となり、当該形態も本発明の好ましい形態の一つである。そして、本発明の薄膜トランジスタアレイ基板の面状電極は、少なくとも、基板主面を平面視したときに薄膜トランジスタアレイ基板が有する電極と重畳する箇所が面状であることが好ましい。画素ラインに沿って電氣的に接続されているとは、画素の縦、横等の配列のいずれかの少なくとも1つに沿って複数の画素にわたって電氣的に接続されるものであればよい。また、すべての画素ラインにおいてそれぞれ電極が電氣的に接続されている必要はなく、液晶表示パネルにおいて実質的に画素ラインに沿って電氣的に接続されているといえるものであればよい。

[0032] 上記面状電極は、一对の櫛歯電極と電気抵抗層を介して形成されることが好ましい。上記電気抵抗層は、絶縁層であることが好ましい。絶縁層とは、本発明の技術分野において、絶縁層といえるものであればよい。

[0033] 上記面状電極が同一の画素列内で電氣的に接続されている形態がより好ましい。上記同一の画素列とは、例えば薄膜トランジスタアレイ基板がアクティブマトリクス基板である場合、基板主面を平面視したときに、アクティブマトリクス基板におけるゲートバスラインに沿って配置される画素列である。このように第1基板の面状電極及び／又は第2基板の面状電極が同一の画素列内で電氣的に接続されていることにより、例えば偶数のゲートバスラインに対応する画素ごと・奇数のゲートバスラインに対応する画素ごとに、電位変化が反転するように電極に電圧を印加することができ、好適に縦電界を発

生させて高速応答化することができる。

- [0034] 上記薄膜トランジスタアレイ基板の面状電極は、本発明の技術分野において面形状といえるものであればよく、その一部の領域にリブやスリット等の配向規制構造体を有していたり、基板主面を平面視したときに画素の中心部分に当該配向規制構造体を有していたりしてもよいが、実質的に配向規制構造体を有さないものが好適である。
- [0035] ここで、偶数ライン・奇数ラインごとに共通接続された下層電極（薄膜トランジスタアレイ基板が有する面状電極）に印加して電位変化を反転させるものとすることができる。また一定電圧で保持された電極の電位を中間電位としてもよく、この一定電圧で保持された電極の電位を0Vであると考えたと、バスラインごとの下層電極に印加される電圧の極性が反転されているともいえる。
- [0036] 本発明の液晶表示パネルが備える薄膜トランジスタアレイ基板は、液晶層を挟持するための一对の基板の一方であり、例えば、ガラス、樹脂等の絶縁基板を母体とし、絶縁基板上に配線、電極、カラーフィルタ等を作り込むことで形成される。
- [0037] なお、上記一对の櫛歯電極の少なくとも一方が画素電極であること、本発明の薄膜トランジスタアレイ基板がアクティブマトリクス基板であることが好適である。
- [0038] 本発明はまた、本発明の薄膜トランジスタアレイ基板を備える液晶表示装置でもある。本発明の液晶表示装置における薄膜トランジスタアレイ基板の好ましい形態は、上述した本発明の液晶表示パネルの好ましい形態と同様である。
- [0039] 本発明の液晶表示パネルは、本発明の薄膜トランジスタアレイ基板と、対向基板と、両基板に挟持される液晶層とを通常備える。
- [0040] 上記対向基板は、電極を有するものであることが好ましい。上記電極は、面状電極であることがより好ましい。対向基板の面状電極は、本発明の技術分野において面形状といえるものであればよく、その一部の領域にリブやスリ

ット等の配向規制構造体を有していたり、基板主面を平面視したときに画素の中心部分に当該配向規制構造体を有していたりしてもよいが、実質的に配向規制構造体を有さないものが好適である。

[0041] 上記液晶層は、通常、本発明の薄膜トランジスタアレイ基板の電極、又は、本発明の薄膜トランジスタアレイ基板と対向基板との間で生じる電界により、閾値電圧以上で基板主面に対して水平成分を含んで配向するものであるが、中でも、水平方向に配向する液晶分子を含むことが好ましい。水平方向に配向するとは、例えば一对の櫛歯電極間で生じる電界により、本発明の技術分野において水平方向に配向するといえるものであればよい。これにより透過率を更に向上することができる。上記液晶層に含まれる液晶分子は、閾値電圧以上で基板主面に対して水平方向に配向する液晶分子から実質的に構成されるものであることが好適である。

[0042] 上記液晶層は、正の誘電率異方性を有する液晶分子（ポジ型液晶分子）を含むことが好ましい。正の誘電率異方性を有する液晶分子は、電界を印加した場合に一定方向に配向されるものであり、配向制御が容易であり、より高速応答化することができる。また、上記液晶層は、負の誘電率異方性を有する液晶分子（ネガ型液晶分子）を含むこともまた好ましい。これにより、より透過率を向上することができる。すなわち、高速応答化の観点からは、上記液晶分子が正の誘電率異方性を有する液晶分子から実質的に構成されることが好適であり、透過率の観点からは、上記液晶分子が負の誘電率異方性を有する液晶分子から実質的に構成されることが好適であるといえる。

[0043] 本発明の液晶表示装置において、上記薄膜トランジスタアレイ基板及び対向基板は、少なくとも一方の液晶層側に、通常は配向膜を有する。該配向膜は、垂直配向膜であることが好ましい。また、該配向膜としては、有機材料、無機材料から形成された配向膜、光活性材料から形成された光配向膜等が挙げられる。なお、上記配向膜は、ラビング処理等による配向処理がなされていない配向膜であってもよい。有機材料、無機材料から形成された配向膜、光配向膜等の、配向処理が必要ない配向膜を用いることによって、プロセス

の簡略化によりコストを削減するとともに、信頼性及び歩留まりを向上することができる。また、ラビング処理をおこなった場合、ラビング布などからの不純物混入による液晶汚染、異物による点欠陥不良、液晶パネル内でラビングが不均一であるために表示ムラが発生するなどのおそれがあるが、これら不利点も無いものとすることができる。また、上記薄膜トランジスタアレイ基板及び対向基板は、少なくとも一方の液晶層側と反対側に、偏光板を有することが好ましい。該偏光板は、円偏光板が好ましい。このような構成により、透過率改善効果を更に発揮することができる。該偏光板は、直線偏光板であることもまた好ましい。このような構成により、視野角特性を優れたものとすることができる。

[0044] 本発明の液晶表示装置は、縦電界発生時においては、通常、少なくとも薄膜トランジスタアレイ基板が有する電極と対向基板が有する電極との間に電位差を生じさせる。好ましい形態は、上記薄膜トランジスタアレイ基板が有する電極と対向基板が有する電極との間に、薄膜トランジスタアレイ基板が有する電極（例えば、一对の櫛歯電極）間よりも高い電位差を生じさせる形態である。

[0045] また横電界発生時においては、通常、少なくとも上記薄膜トランジスタアレイ基板が有する電極（例えば、一对の櫛歯電極）間に、電位差を生じさせる。例えば、上記薄膜トランジスタアレイ基板が有する電極間に、上記薄膜トランジスタアレイ基板が有する電極と対向基板が有する電極間よりも高い電位差を生じさせる形態とすることができる。また、低階調表示を行う場合は、上記薄膜トランジスタアレイ基板が有する電極間に、上記薄膜トランジスタアレイ基板が有する電極と対向基板が有する電極との間よりも低い電位差を生じさせる形態とすることもできる。

本発明の液晶表示装置が備える対向基板は、液晶層を挟持するための一对の基板の一方であり、例えば、ガラス、樹脂等の絶縁基板を母体とし、絶縁基板上に配線、電極、カラーフィルタ等を作り込むことで形成される。

[0046] 本発明の液晶表示装置は、透過型、反射型、半透過型のいずれであってもよ

い。また、本発明の液晶表示装置としては、パーソナルコンピュータ、テレビジョン、カーナビゲーション等の車載用の機器、携帯電話等の携帯情報端末のディスプレイ等が挙げられ、特に、カーナビゲーション等の車載用の機器等の低温環境下等で用いられる機器に適用されることが好ましい。

[0047] 上記面状電極は、画素ラインに沿って電氣的に接続されていることが好ましい。上記面状電極は、透明導電体及び該透明導電体と電氣的に接続される金属導電体から構成されるものであってもよい。

[0048] また上記一对の櫛歯電極の少なくとも一方は、上記面状電極と電氣的に接続されているものとすることができる。

[0049] なお、本明細書中、電極が画素ラインに沿って電氣的に接続されるとは、言い換えれば、電極が少なくとも同一の画素ラインごとに電氣的に接続されていることを言うが、例えば、電極が1本の画素ラインごとに接続されているものであってもよく、電極が $n$ 本の画素ラインごとに（ $n$ ラインずつ）接続されているものであってもよく、いずれも好ましい。なお、 $n$ は、2以上の整数である。電極が複数本（ $n$ 本）の画素ラインごとに接続されているとは、当該複数本の画素ラインに対応する電極が電氣的に接続されているものであればよく、例えば、電極が奇数番目の画素ラインごと、偶数番目の画素ラインごとに電氣的に接続される形態も含まれる。このように電極が複数本の画素ラインごとに接続されている場合は、通常は当該複数ラインを同時に反転させることになる。

[0050] 本発明の薄膜トランジスタアレイ基板及び液晶表示装置の構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素により特に限定されるものではなく、薄膜トランジスタアレイ基板及び液晶表示装置に通常用いられるその他の構成を適宜適用することができる。

[0051] 上述した各形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

## 発明の効果

[0052] 本発明の薄膜トランジスタアレイ基板及び液晶表示装置によれば、高速応答

化及び高透過率化できる 3 層電極構造の液晶表示装置等に好適に適用できるとともに、開口率の大きなものとすることができる。

### 図面の簡単な説明

[0053] [図1]本実施形態に係る液晶表示装置の横電界発生時における断面模式図である。

[図2]本実施形態に係る液晶表示装置の縦電界発生時における断面模式図である。

[図3]ダブルソース駆動をおこなうことができる薄膜トランジスタアレイ基板のソースバスラインの画素電極への接続例を示す平面模式図である。

[図4]実施形態 1 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図5]実施形態 1 の変形例に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図6]実施形態 2 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図7]本実施形態に係る液晶表示装置のコンタクトホール配置を示す図である。

[図8]実施形態 3 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図9]本実施形態の液晶表示装置の一例を示す断面模式図である。

[図10]本実施形態に用いられるアクティブ駆動素子周辺の平面模式図である。

[図11]本実施形態に用いられるアクティブ駆動素子周辺の断面模式図である。

[図12]比較例 1 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図13]比較例 2 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図14]比較例3に係る薄膜トランジスタアレイ基板の画素平面模式図である。

[図15]比較例3の変形例に係る薄膜トランジスタアレイ基板の画素平面模式図である。

### 発明を実施するための形態

- [0054] 以下に実施形態を掲げ、本発明を図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。本明細書中、画素とは、特に明示しない限り、絵素（サブ画素）であってもよい。また、面状電極は、本発明の技術分野において面状電極であるといえる限り、例えば、点形状のリブ及び／又はスリットが形成されていてもよいが、実質的に配向規制構造体を有さないものが好ましい。更に、薄膜トランジスタアレイ基板に配置される電極のうち、表示面側の電極を上層電極ともいい、表示面と反対側の電極を下層電極ともいう。そして、本実施形態の薄膜トランジスタアレイ基板を、薄膜トランジスタ素子（TFT）を有すること等から、TFT基板ともいう。なお、本実施形態の液晶表示装置では、立上がり（横電界印加）・立下がり（縦電界印加）の両方において、TFTをオン状態にして一対の櫛歯電極の少なくとも一方の電極（画素電極）に電圧を印加している。
- [0055] なお、各実施形態において、同様の機能を発揮する部材及び部分は同じ符号を付している。また、図中、特に断らない限り、（i）は、下側基板の上層にある櫛歯電極の一方の電位を示し、（i i）は、下側基板の上層にある櫛歯電極の他方の電位を示し、（i i i）は、下側基板の下層の面状電極の電位を示し、（i v）は、上側基板の面状電極の電位を示す。また、各実施形態において、同様の機能を発揮する部材及び部分は同様の符号を付している。なお、本実施形態では、上層電極、下層電極としてITO（Indium Tin Oxide；酸化インジウム錫）を用いるが、例えば、ITOの代わりにIZO（Indium Zinc Oxide；酸化インジウム亜鉛）も好適に用いることができる。
- [0056] 先ず、本実施形態の薄膜トランジスタアレイ基板を好適に用いることができる液晶表示装置について説明する。

図 1 は、本実施形態に係る液晶表示装置の横電界発生時における断面模式図である。図 2 は、本実施形態に係る液晶表示装置の縦電界発生時における断面模式図である。図 1 及び図 2 において、点線は、発生する電界の向きを示す。実施形態 1 に係る液晶表示パネルは、正の誘電異方性を有する液晶（ポジ型液晶）である液晶分子 31 を用いた垂直配向型の 3 層電極構造（ここで、第 2 層目に位置する下側基板の上層電極は一对の櫛歯電極〔本明細書中、第 1 の電極とも言う。〕である。）を有する。立上がりは、図 1 に示すように、一对の櫛歯電極 16（例えば、電位 7 V である櫛歯電極 17 と電位 14 V である櫛歯電極 19 とからなる）間の電位差 7 V で発生する横電界により、液晶分子を回転させる。このとき、基板間（電位 10.5 V である下層電極〔本明細書中、第 2 の電極とも言う。〕13 と電位 7 V である対向電極 23 との間）の電位差は実質的に生じていない。

[0057] また、立下がりとは、図 2 に示すように、基板間（例えば、それぞれ電位 14 V である下層電極 13、上層電極 17、及び、上層電極 19 と、電位 0 V である対向電極 23 との間）の電位差 14 V で発生する縦電界により、液晶分子を回転させる。このとき、一对の櫛歯電極 16（例えば、電位 14 V である上層電極 17 と電位 14 V である上層電極 19 とからなる）間の電位差は実質的に生じていない。

[0058] 立上がり、立下がりともに電界によって液晶分子を回転させることにより、高速応答化する。すなわち、立上がりでは、一对の櫛歯電極間の横電界でオン状態として高透過率化し、立下がりでは、基板間の縦電界でオン状態として高速応答化する。更に、櫛歯駆動の横電界により高透過率化も実現することができる。なお、実施形態 1 及びこれ以降の実施形態では液晶としてポジ型液晶を用いているが、ポジ型液晶の代わりにネガ型液晶を用いてもよい。ネガ型液晶を用いた場合は、一对の基板間の電位差により、液晶分子が水平方向に配向し、一对の櫛歯電極間の電位差によっても、液晶分子が水平方向に配向することになる。これにより、透過率が優れたものとなるとともに、立上がり・立下がりの両方において電界によって液晶分子を回転させて高速

応答化することができる。なお、後述する各実施形態の薄膜トランジスタアレイ基板は、このような液晶表示装置に特に好適に適用することができるが、この他、FFS駆動の液晶表示装置や、TBAモードの液晶表示装置にも適用することができる。このような液晶表示装置は、櫛歯電極17、櫛歯電極19、面状電極である下層電極13に、別々の電圧をかけるため、TF Tが3つ必要な場合がある。

[0059] 実施形態1に係る液晶表示パネルは、図1及び図2に示されるように、薄膜トランジスタアレイ基板10、液晶層30及び対向基板20（カラーフィルタ基板）が、液晶表示パネルの背面側から観察面側に向かってこの順に積層されて構成されている。本実施形態の液晶表示パネルは、図2に示されるように、閾値電圧未満では液晶分子を垂直配向させる。また、図1に示されるように、櫛歯電極間の電圧差が閾値電圧以上ではガラス基板11（薄膜トランジスタアレイ基板のガラス基板）上に形成された上層電極17、19（一对の櫛歯電極16）間に発生する電界で、液晶分子を櫛歯電極間で水平方向に傾斜させることによって透過光量を制御する。面状の下層電極13（対向電極13）は、上層電極17、19（一对の櫛歯電極16）との間に絶縁層15を挟んで形成される。絶縁層15には、例えば、酸化膜 $\text{SiO}_2$ や、窒化膜 $\text{SiN}$ や、アクリル系樹脂等が使用され、又は、それらの材料の組み合わせも使用可能である。

[0060] 図1、図2には示していないが、偏光板が、両基板の液晶層とは反対側に配置されている。偏光板としては、円偏光板又は直線偏光板のいずれも使用することが可能である。また、両基板の液晶層側にはそれぞれ配向膜が配置され、これら配向膜は、有機配向膜又は無機配向膜のいずれであってもよい。また、これら配向膜は、液晶分子を膜面に対して垂直方向に配向させるものであってもよく、水平方向に配向させるものであってもよい。

[0061] 走査信号線で選択されたタイミングで、映像信号線から供給された電圧を薄膜トランジスタ素子（TF T）を通じて、液晶材料を駆動する上層電極19に印加する。なお、後述する各実施形態では上層電極17と上層電極19と

は同層に形成されており、同層に形成される形態が好適であるが、櫛歯電極間に電圧差を発生させて横電界を印加し、透過率を向上するという本発明の効果を発揮できる限り、別層に形成されるものであってもよい。上層電極 19 は、コンタクトホールを介して T F T から伸びているドレイン電極と接続されている。なお、図 1、図 2 では、下層電極 13、対向電極 23 が面状形状であり、下層電極 13 は、例えば、ゲートバスラインの偶数ライン・奇数ラインごとに共通接続されているものとすることができる。このような電極も本明細書では面状電極という。また、対向電極 23 は、すべての画素に対応して共通接続されている。

[0062] 本実施形態では、櫛歯電極の電極幅  $L$  は、例えば  $2\ \mu\text{m}$  以上が好ましい。櫛歯電極の電極間隔  $S$  は、例えば  $2\ \mu\text{m}$  以上が好ましい。なお、好ましい上限値は、例えば  $7\ \mu\text{m}$  である。

また、電極間隔  $S$  と電極幅  $L$  との比 ( $L/S$ ) としては、例えば  $0.4 \sim 3$  であることが好ましい。より好ましい下限値は、 $0.5$  であり、より好ましい上限値は、 $1.5$  である。

[0063] セルギャップ  $d$  は、 $2\ \mu\text{m} \sim 7\ \mu\text{m}$  であればよく、当該範囲内であることが好適である。セルギャップ  $d$  (液晶層の厚み) は、本明細書中、液晶表示パネルにおける液晶層の厚みの全部を平均して算出されるものであることが好ましい。

[0064] なお、本実施形態の液晶表示装置は、通常の液晶表示装置が備える部材 (例えば、光源等) を適宜備えることができる。

[0065] 次いで、後述する実施形態 2、3 における、ダブルソース駆動の説明をおこなう。

図 3 は、ダブルソース駆動をおこなうことができる薄膜トランジスタアレイ基板のソースバスラインの画素電極への接続例を示す平面模式図である。なお、図中、線の太い縦線も線の細い縦線とともにソースバスラインを表す。T F T を同時駆動することで、2 ゲートバスラインずつ書き込むことができる。

大型パネルにおいて、 $240\text{ Hz}$ 駆動を行うとき、画素の書き込み時間が非常に短くなる。例えば、ゲートバスラインの本数が $1080$ 本である場合、シングルソース駆動での $1$ ラインの書き込み時間は、 $4\text{ }\mu\text{ s}$  ( $=1\text{ s}/240\text{ Hz}/1080\text{ 本}$ )である。このように書き込み時間が短いため、画素に充分充電することができない。

これを、ダブルソース駆動にして、 $n$ 番目の画素と $n+1$ 番目の画素を同時に書き込む（ゲートバスラインを $2$ 本分同時に書き込む）ことにより、書き込み時間が倍の $8\text{ }\mu\text{ s}$  ( $=1\text{ s}/240\text{ Hz}/540\text{ 本}$ )になり、 $120\text{ Hz}$ 駆動の書き込み時間 $8\text{ }\mu\text{ s}$  ( $=1\text{ s}/120\text{ Hz}/1080\text{ 本}$ )と同様の時間の書き込みが可能となる。

[0066] 実施形態1（シングルソース駆動、 $2\text{ TFT}$ の場合）

図4は、実施形態1に係る薄膜トランジスタアレイ基板の画素平面模式図である。

実施形態1では、一对の櫛歯電極の一方である上層電極（画素電極）19は、凸型（T字型）の主幹部分を有し、上層電極17は、凹型的主幹部分を有することが好ましい。なお、上層電極（画素電極）19の主幹部分と、上層電極17の主幹部分とは、互いに対向している。上層電極（画素電極）19、及び、上層電極17は、それぞれ主幹部分から $45^\circ$ （ $135^\circ$ ）の角度で延びる分岐部分を有する。分岐部分は、櫛歯電極の歯の部分に該当するとも言え、上層電極（画素電極）19の分岐部分と、上層電極17の分岐部分とが交互に配置され、互いに対向していると言える。なお、このような電極構造は、後述する実施形態においても同様である。

[0067] 一对の櫛歯電極の一方である上層電極（画素電極）19は、ソースバスラインA、Bに沿っている線状部分を含む。ここで、上層電極19が含むソースバスラインA、Bに沿っている線状部分は、画素中、ゲートバスラインの長手方向では最も外側寄り（図4の画素において最も右側。）に設けられている。当該ソースバスラインA、Bに沿っている線状部分の中心付近から、該線状部分に対して $90^\circ$ の角度をなして、ゲートバスラインGに沿うもう一

つの主幹部分が図中左側に延びている。

[0068] また一对の櫛歯電極の他方である上層電極 17 は、ゲートバスライン G に沿っている線状部分を含む。このゲートバスライン G に沿っている線状部分は、画素中、ソースバスラインの長手方向では最も外側寄り（図 4 の画素において最も上側及び下側。）に設けられている。上層電極 19 のソースバスライン A、B に沿っている線状部分は、図 4 中点線で囲んだ部分 41 において、上層電極 17 のゲートバスライン G に沿っている線状部分に対して、横設されている。なお、上層電極 19 のソースバスライン A、B に沿っている線状部分は、上層電極 17 のゲートバスライン G に沿っている線状部分とは重畳していない。これにより、上層電極 19 のソースバスライン A、B に沿っている線状部分は、ゲートバスライン G と重畳する位置で薄膜トランジスタ素子のドレイン電極 d と好適に接続されている。また、ソースバスライン A、B に沿っている上層電極 19 の線状部分は、ゲートバスラインに沿っている上層電極 17 の線状部分より長くなっている。上層電極の一方のソースバスラインに沿っている線状部分が、上層電極の他方のゲートバスラインに沿っている線状部分よりも長いと、ドレイン電極 d と好適に接続することができる。

[0069] 上層電極（画素電極）19 の主幹部分を画素の外側（点線で囲んだ箇所）まで延ばす。ドレイン電極 d と上層電極 19 とのコンタクトは、ゲートバスライン G 上で行う。これにより、ドレイン電極 d と上層電極 19 とのコンタクトが画素近傍（画素領域と重畳する箇所等）にあると生じる配向乱れを十分に防止することができる。

なお、図 4 中、 $n$  は、画素配列においてゲートバスラインに沿っている画素列を図の上側から数えた場合に  $n$  番目となる画素を示すものであり、 $n+1$  は、同様に  $n+1$  番目となる画素を示す。後述する図においても同様である。

実施形態 1 の図 4 は、下層電極 13 を共通電極としてゲートバスライン方向又はソースバスライン方向に繋ぎ、1 画素当たり TFT が 2 つの場合につい

てのものであるが、下層電極 1 3 も画素ごとの T F T で駆動させるような 1 画素当たりの T F T が 3 つの場合でも同様に本発明を適用することができる。

[0070] 図 5 は、実施形態 1 の変形例に係る薄膜トランジスタアレイ基板の画素平面模式図である。

図 5 は、実施形態 1 から画素が  $90^\circ$  回転する場合を示している。この場合は、上層電極 1 9' のゲートバスラインに沿っている線状部分が短くなり、上層電極 1 7' のソースバスラインに沿っている線状部分が長くなる。上層電極 1 7' のソースバスライン（図 5 の上下方向）に沿っている線状部分は、図 5 中点線で囲んだ部分 4 3 において、上層電極 1 9' のゲートバスライン（図 5 の左右方向）に沿っている線状部分に対して横設される。そして、図示していないが、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続されている。

[0071] 実施形態 2（ダブルソース駆動、2 T F T の場合：画素の反転）

図 6 は、実施形態 2 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

上層電極 1 1 9 の主幹部分である、ソースバスライン A ~ F に沿っている線状部分が、上層電極 1 1 7 のゲートバスライン G に沿っている線状部分よりも長くし、これによりゲートバスライン G 上で T F T 3 や T F T 6 に接続する。言い換えれば、上層電極 1 1 7 の主幹部分である、ゲートバスライン G に沿っている線状部分は、邪魔にならないように短くし、この上層電極 1 1 7 のゲートバスライン G に沿っている線状部分に対して、上層電極 1 1 9 のソースバスラインに沿っている線状部分が、点線で囲んだ部分 1 4 1 で、横設されるようにする。

[0072] 上層電極 1 1 7 と上層電極 1 1 9 を、 $n$  番目の画素と  $n + 1$  番目の画素で反転させて配置することで、どちらの画素も、上層電極のソースバスラインと沿っている線状部分がゲートバスライン上で T F T のドレイン電極に電氣的に接続されるようになる。

この時、ソースバスラインを左端からA、B、C、D、E、Fとすると、

A : n 番目の画素の上層電極 1 1 7 と接続

B : n + 1 番目の画素の上層電極 1 1 9 と接続

C : n 番目の画素の下層電極 1 1 3 と接続

D : n + 1 番目の画素の下層電極 1 1 3 と接続

E : n 番目の画素の上層電極 1 1 9 と接続

F : n + 1 番目の画素の上層電極 1 1 7 と接続

という接続の順番になり、このように接続することが好ましい形態の1つである。

上層電極 1 1 7 と接続されているソースバスラインA、Fと、下層電極 1 1 3 と接続されているソースバスラインC、Dとは、逆になってもよい。更に、n 番目の画素の下層電極 1 1 3 と接続されているソースバスラインCと、n + 1 番目の画素の下層電極 1 1 3 と接続されているソースバスラインDとが逆になってもよく、n + 1 番目の画素の上層電極 1 1 9 と接続されているソースバスラインBと、n 番目の画素の上層電極 1 1 9 と接続されているソースバスラインEとが逆になってもよい。中でも、両外側から1つ内に入ったソースバスラインB、Eが、上層電極 1 1 7 のゲートバスラインに沿っている部分に対して横設される、一对の櫛歯電極の一方である上層電極 1 1 9 と接続されることが重要であり、この形態が好ましい。

なお、下層電極 1 1 3 を共通電極としてゲートバスライン方向又はソースバスライン方向に繋ぎ、1画素当たり2つのTF Tで駆動を行う場合も同様に、実施形態2の画素構造を適用することができる。

またダブルソース駆動をおこなうことができる薄膜トランジスタアレイ基板において、画素中央の主幹がソースバスラインと平行でないとき、n 番目の画素とn + 1 番目の画素とで画素の電極の配置が反転した構造になり、このような構造が好ましい。

[0073] 図7は、本実施形態に係る液晶表示装置のコンタクトホール配置を示す図である。

白抜きの点線で囲んだ位置がコンタクトホールになる。このようにゲートバスライン上にドレイン電極と上層電極とのコンタクトホールを設けることにより、上述したように、コンタクトホールが画素近傍にあると生じる配向乱れを十分に防止することができる。

[0074] 実施形態3（ダブルソース駆動、3 T F Tの場合：画素を90°回転）

図8は、実施形態3に係る薄膜トランジスタアレイ基板の画素平面模式図である。

上層電極217の主幹部分である、ソースバスラインA～Fに沿っている線状部分が、上層電極219のゲートバスラインGに沿っている線状部分よりも長くし、これによりゲートバスラインG上のそれぞれT F T 3、T F T 4に接続する。言い換えれば、上層電極219の主幹部分である、ゲートバスラインGに沿っている線状部分は、邪魔にならないように短くし、この上層電極219のゲートバスラインGに沿っている線状部分に対して、上層電極217のソースバスラインに沿っている線状部分が、点線で囲んだ部分241で、横設されるようにする。

[0075] 上層電極の画素パターンを、実施形態1等にした画素パターンから90°回転させることで、上層電極217とドレイン電極dとが問題なく接続される。

このとき、ソースバスラインを左端からA、B、C、D、E、Fとすると、

A：n番目の画素の上層電極219と接続

B：n+1番目の画素の上層電極217と接続

C：n番目の画素の下層電極213と接続

D：n+1番目の画素の下層電極213と接続

E：n番目の画素の上層電極217と接続

F：n+1番目の画素の上層電極219と接続

という接続の順番になり、このように接続することが好ましい形態の1つである。

上層電極219と接続されているソースバスラインA、Fと、下層電極21

3に繋がっているソースバスラインC、Dとは、逆になってもよい。更に、 $n$ 番目の画素の上層電極219と接続されているソースバスラインAと、 $n+1$ 番目の画素の上層電極219と接続されているソースバスラインFとが逆になってもよく、 $n$ 番目の画素の下層電極213と接続されているソースバスラインCと、 $n+1$ 番目の画素の下層電極213と接続されているソースバスラインDとが逆になってもよく、 $n+1$ 番目の画素の上層電極217と接続されているソースバスラインBと、 $n$ 番目の画素の上層電極217と接続されているソースバスラインEとが逆になってもよい。

なお、実施形態3では、図8に参照番号245で示したようにドレイン電極dを下層電極213に電氣的に接続しているが、その代わりに、下層電極213を共通電極としてゲートバスライン方向又はソースバスライン方向に繋ぎ、1画素当たり2つのTFETで駆動を行うこともできる。その場合も同様に、実施形態3のその他の画素構造を好適に適用することができる。

[0076] また実施形態3の場合は、6本のソースバスラインの並び方が、両外側のソースバスライン（AとF）が、上層電極（ $i$ ）（又は下層電極（ $i$ ））と電氣的に接続され、両外側からひとつ内にはいったソースバスライン（BとE）が、上層電極（ $i$ ）と電氣的に接続され、最も内側のソースバスライン（CとD）が、下層電極（ $i$ ）（又は上層電極（ $i$ ））と接続されることが重要であり、このような形態が特に好ましい。すなわち、Bのソースバスラインと、Eのソースバスラインが、上層電極（ $i$ ）に繋がる設計とすることにより、適切に設計することができる。

[0077] 上述した各実施形態においては、上層電極の主幹がドレイン電極dと接続するために、ゲートバスライン側に向かって延びる長い構造となっている。

[0078] また本発明の各実施形態においては、酸化物半導体TFET（IGZO等）が好適に用いられる。この酸化物半導体TFETについて、以下に詳細に説明する。

[0079] 上記薄膜トランジスタ基板は、薄膜トランジスタ素子を備える。上記薄膜トランジスタ素子は、酸化物半導体を含むことが好ましい。すなわち、薄膜ト

ランジスタ素子においては、シリコン半導体膜の代わりに、酸化亜鉛等の酸化物半導体膜を用いてアクティブ駆動素子（TFT）の活性層を形成することが好ましい。このようなTFTを「酸化物半導体TFT」と称する。酸化物半導体は、アモルファスシリコンよりも高いキャリア移動度を示し、特性バラつきも小さいという特徴を有している。このため、酸化物半導体TFTは、アモルファスシリコンTFTよりも高速で動作でき、駆動周波数が高く、より高精細である次世代表示装置の駆動に好適である。また、酸化物半導体膜は、多結晶シリコン膜よりも簡便なプロセスで形成されるため、大面積が必要とされる装置にも適用できるという利点を奏する。

[0080] 本実施形態の液晶駆動方法を、特にFSD（フィールドシーケンシャル表示装置）で使用する場合に、以下の特徴が顕著なものとなる。

（１）画素容量が通常のVA（垂直配向）モードよりも大きい（図9は、本実施形態の液晶表示装置の一例を示す断面模式図であるところ、図9中、矢印で示される箇所において、上層電極と下層電極との間に大きな容量が発生するため、画素容量が通常の垂直配向〔VA: Vertical Alignment〕モードの液晶表示装置より大きい。）。（２）RGBの3画素が1画素になるため、1画素の容量が3倍である。（３）更に、240Hz以上の駆動が必要のためゲートオン時間が非常に短い。

[0081] 更に、酸化物半導体TFT（IGZO等）を適用した場合のメリットは、以下の通りである。

上記（１）と（２）の理由より、52型で画素容量がUV2Aの240Hz駆動の機種約20倍ある。

故に、従来のa-Siでトランジスタを作製するとトランジスタが約20倍以上大きくなり、開口率が十分にとれない課題があった。

IGZOの移動度はa-Siの約10倍であるため、トランジスタの大きさが約1/10になる。

カラーフィルタRGBを用いる液晶表示装置にあった3つのトランジスタが1つになっているので、a-Siとほぼ同等か小さいくらいで作製可能であ

る。

上記のようにトランジスタが小さくなると、 $C_{gd}$ の容量も小さくなるので、その分ソースバスラインに対する負担も小さくなる。

[0082] (具体例)

酸化物半導体TFETの構成図(例示)を、図10、図11に示す。図10は、本実施形態に用いられるアクティブ駆動素子周辺の平面模式図である。図11は、本実施形態に用いられるアクティブ駆動素子周辺の断面模式図である。なお、符号Tは、ゲート・ソース端子を示す。符号Csは、補助容量を示す。

酸化物半導体TFETの作製工程の一例(当該部)を、以下に説明する。

酸化物半導体膜を用いたアクティブ駆動素子(TFET)の活性層酸化物半導体層105a、105bは、以下のようにして形成できる。

まず、スパッタリング法を用いて、例えば厚さが30nm以上、300nm以下のIn-Ga-Zn-O系半導体(IGZO)膜を絶縁膜113iの上に形成する。この後、フォトリソグラフィにより、IGZO膜の所定の領域を覆うレジストマスクを形成する。次いで、IGZO膜のうちレジストマスクで覆われていない部分をウェットエッチングにより除去する。この後、レジストマスクを剥離する。このようにして、島状の酸化物半導体層105a、105bを得る。なお、IGZO膜の代わりに、他の酸化物半導体膜を用いて酸化物半導体層105a、105bを形成してもよい。

[0083] 次いで、基板111gの表面全体に絶縁膜107を堆積させた後、絶縁膜107をパターンニングする。

具体的には、まず、絶縁膜113i及び酸化物半導体層105a、105bの上に、絶縁膜107として例えばSiO<sub>2</sub>膜(厚さ:例えば約150nm)をCVD法によって形成する。

絶縁膜107は、SiO<sub>y</sub>等の酸化物膜を含むことが好ましい。

[0084] 酸化物膜を用いると、酸化物半導体層105a、105bに酸素欠損が生じた場合に、酸化物膜に含まれる酸素によって酸素欠損を回復することが可能

となるので、酸化物半導体層 105 a、105 b の酸化欠損をより効果的に低減できる。ここでは、絶縁膜 107 として  $\text{SiO}_2$  膜からなる単層を用いているが、絶縁膜 107 は、 $\text{SiO}_2$  膜を下層とし、 $\text{SiN}_x$  膜を上層とする積層構造を有していてもよい。

絶縁膜 107 の厚さ（積層構造を有する場合には各層の合計厚さ）は、50 nm 以上、200 nm 以下であることが好ましい。50 nm 以上であれば、ソース・ドレイン電極のパターニング工程等において、酸化物半導体層 105 a、105 b の表面をより確実に保護できる。一方、200 nm を超えると、ソース電極やドレイン電極により大きい段差が生じるので、断線等を引き起こすおそれがある。

[0085] また本実施形態における酸化物半導体層 105 a、105 b は、例えば  $\text{Zn-O}$  系半導体 ( $\text{ZnO}$ )、 $\text{In-Ga-Zn-O}$  系半導体 ( $\text{IGZO}$ )、 $\text{In-Zn-O}$  系半導体 ( $\text{IZO}$ )、又は、 $\text{Zn-Ti-O}$  系半導体 ( $\text{ZTO}$ ) 等からなる層であることが好ましい。中でも、 $\text{In-Ga-Zn-O}$  系半導体 ( $\text{IGZO}$ ) がより好ましい。

[0086] なお、本モードは上記の酸化物半導体 TFT との組合せで一定の作用効果を奏するが、アモルファス  $\text{Si TFT}$  や多結晶  $\text{Si TFT}$  等公知の TFT 素子を用いて駆動させることも可能である。

[0087] 比較例 1（シングルソース駆動、2 TFT の場合）

図 12 は、比較例 1 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

電界オン・電界オンモードの液晶表示装置において TFT を用いて上層電極 317、上層電極 319 を駆動するとき、1 画素当たり 2 つの TFT が必要となる。

左側のソースバスライン A は、上層電極 317 に接続する。右側のソースバスライン B は、上層電極 319 に接続するものであるが、上層電極 317 の主幹が長いため、点線で囲まれた部分 347 に示されるように接続することができない。下層電極 313 を TFT で駆動する、1 画素当たり 3 TFT を

用いる薄膜トランジスタアレイ基板の場合も同様である。

[0088] 比較例 2（ダブルソース駆動、2 TFT の場合）

図 1 3 は、比較例 2 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

電界オン・電界オンモードの液晶表示装置において上層電極 4 1 7、上層電極 4 1 9 を駆動するとき、1 画素当たり 2 つの TFT が必要となる。

2 4 0 H z 駆動を行う場合、TFT のオン時間が短すぎるため、ダブルソース駆動で同時に 2 画素ずつ書き込む必要がある。極性反転のため、ソースバスラインに+と-を交互に書き込む。

左側の 2 つのソースバスライン A、B は、上層電極 4 1 7 に接続する。

右側の 2 つのソースバスライン C、D は、上層電極 4 1 9 に接続するものであるが、n + 1 番目の画素では、ドレイン d の先が上層電極 4 1 9 の方向にないため、接続できない。

またシングルソース駆動の場合、上層電極 4 1 7 の主幹が長いと接続できない。

[0089] 比較例 3（ダブルソース駆動、3 TFT の場合）

図 1 4 は、比較例 3 に係る薄膜トランジスタアレイ基板の画素平面模式図である。

電界オン・電界オンモードの液晶表示装置において、上層電極 5 1 7、上層電極 5 1 9、下層電極 5 1 3 の 3 電極に別々に電圧を印加する場合は、1 画素当たり 3 つの TFT を用いる。

2 4 0 H z 駆動を行う場合、TFT のオン時間が短すぎるため、ダブルソース駆動で同時に 2 画素ずつ書き込む必要がある。

TFT が 1 画素当たり 3 つあるので、ソースバスラインは 1 画素当たり合計 6 本になる。極性反転のため、ソースバスラインに+と-を交互に書き込む。

左側の 2 つのソースバスライン A、B は、上層電極 5 1 7 に接続する。

中央の 2 つのソースバスライン C、D は、下層電極 5 1 3 に接続する。

右側の2つのソースバスラインE、Fは、上層電極519に接続するものであるが、 $n+1$ 番目の画素はドレインdの先が上層電極519の方向にないため、 $n+1$ 番目の画素においては、接続できない。

下層電極513をTF T駆動せず、1画素当たり2つのTF Tの場合も同様である。

シングルソース駆動の場合、上層電極517の主幹が長いと接続できない。

[0090] 比較例3の変形例

図15は、比較例3の変形例に係る薄膜トランジスタアレイ基板の画素平面模式図である。

比較例3において、上層電極519をドレインd側に延長して、ドレインdと上層電極519とを接続すると、その分開口率が落ちる。すなわち、図15は、比較例3における上層電極519をドレインd側に延長して、ドレインdと上層電極519とを接続した場合である比較例3の変形例を示すが、点線で囲んだ領域549が一对の櫛歯電極のように液晶の配向を適切に制御できるものにならないので、液晶の配向が乱れ、透過率が落ちる。

[0091] 上述した各実施形態では、薄膜トランジスタアレイ基板の製造が容易で、高透過率化が達成可能である。また、フィールドシーケンシャル方式が実施可能であり、また、車載用の表示装置や、立体視可能な液晶表示装置（3Dの液晶表示装置）用途に好適である応答速度を実現できる。中でも、液晶駆動装置は、フィールドシーケンシャル駆動を行うものであり、かつ円偏光板を備えるものであることが好ましい。フィールドシーケンシャル駆動を行うとき、カラーフィルタが無い場合、内部反射が大きくなる。カラーフィルタの透過率が通常は $1/3$ で、反射光は2回カラーフィルタを通るので、カラーフィルタがある場合は内部反射が $1/10$ 程度になるからである。このため、円偏光板を用いることでこのような内部反射を十分に低減することができる。なお、TF T基板及び対向基板において、SEM（Scanning Electron Microscope：走査型電子顕微鏡）等の顕微鏡観察により、本発明の液晶表示パネル、液晶表示装置及び薄膜トランジスタアレイ基板に係る電極構造等を確認

認することができる。

[0092] なお、本明細書中、小型の液晶表示パネルとは、10型以下の携帯用ディスプレイをいう。大型パネルは、20型のパーソナルコンピュータ用等のディスプレイより大きなテレビ用等のディスプレイをいう。

[0093] また上述した実施形態においては、電極が奇数の画素ラインごと、偶数の画素ラインごとに電氣的に接続されているものについて説明し、このような形態のものが反転駆動をおこなううえで好ましいが、電極が画素ラインに沿って電氣的に接続されているものであれば画素当たりのTFT数を削減することが可能であり、例えば、電極が上述した以外の複数本の画素ラインごと（ $n$ ラインずつ〔 $n$ は、2以上の整数である。〕）に接続されているものであってもよい。

[0094] なお、TFT基板及び対向基板において、SEM（Scanning Electron Microscope：走査型電子顕微鏡）等の顕微鏡観察により、本発明の液晶駆動方法及び液晶表示装置に係る電極構造等を確認することができる。また、駆動電圧を本発明の技術分野における通常の方法で検証して、本発明の液晶駆動方法等を確認することができる。

[0095] なお、上述した薄膜トランジスタアレイ基板を備える液晶表示装置は、通常の液晶表示装置が備える部材（例えば、光源等）を適宜備えることができる。

[0096] 上述した実施形態における各形態は、本発明の要旨を逸脱しない範囲において適宜組み合わせられてもよい。

[0097] なお、本願は、2011年10月31日出願された日本国特許出願2011-239348号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

## 符号の説明

[0098] 10、110：薄膜トランジスタアレイ基板  
11、21：ガラス基板

1 3、1 3'、2 3、1 1 3、2 1 3、3 1 3、4 1 3、5 1 3 : 下層電極  
1 5、4 1 5、5 1 5 : 絶縁層  
1 6 : 一对の櫛歯電極  
1 7、1 7'、1 9、1 9'、1 1 7、1 1 9、2 1 7、2 1 9、3 1 7、  
3 1 9、4 1 7、4 1 9、5 1 7、5 1 9 : 上層電極  
2 0 : 対向基板  
2 3 : 対向電極  
3 0 : 液晶層  
3 1 : 液晶 (液晶分子)  
1 0 1 a : ゲート配線  
1 0 1 b : 補助容量配線  
1 0 1 c : 接続部  
1 1 1 g : 基板  
1 1 3 i : 絶縁膜 (ゲート絶縁膜)  
1 0 5 a、1 0 5 b : 酸化物半導体層 (活性層)  
1 0 7 : 絶縁膜 (エッチングストッパ、保護膜)  
1 0 9 a s、1 0 9 a d、1 0 9 b、1 1 5 b : 開口部  
1 1 1 a s : ソース配線  
1 1 1 a d : ドレイン配線  
1 1 1 c、1 1 7 c : 接続部  
1 1 3 p : 保護膜  
1 1 7 p i x : 画素電極  
2 0 1 : 画素部  
2 0 2 : 端子配置領域  
T : ゲート・ソース端子

## 請求の範囲

- [請求項1] 薄膜トランジスタ素子、ゲートバスライン及びソースバスラインを有する薄膜トランジスタアレイ基板であって、  
該薄膜トランジスタアレイ基板は、電極をもち、  
該電極は、第1電極、及び、第2電極を含み、  
該第1電極は、ソースバスラインに沿っている線状部分を含み、  
該第1電極は、ゲートバスラインに沿っている線状部分を含み、  
該ソースバスラインに沿っている線状部分の少なくとも1つは、基板主面を平面視したときに、該ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続され、  
該第2電極は、面状電極である  
ことを特徴とする薄膜トランジスタアレイ基板。
- [請求項2] 前記第1電極は、一对の櫛歯電極であり、  
該一对の櫛歯電極の一方は、ソースバスラインに沿っている線状部分を含み、  
該一对の櫛歯電極の他方は、ゲートバスラインに沿っている線状部分を含み、  
該ソースバスラインに沿っている線状部分の少なくとも1つは、基板主面を平面視したときに、該ゲートバスラインに沿っている線状部分に対して横設され、ゲートバスラインと重畳する位置で薄膜トランジスタ素子のドレイン電極と接続されている  
ことを特徴とする請求項1に記載の薄膜トランジスタアレイ基板。
- [請求項3] 前記ソースバスラインに沿っている線状部分は、基板主面を平面視したときに、前記ゲートバスラインに沿っている線状部分より長い  
ことを特徴とする請求項1又は2に記載の薄膜トランジスタアレイ基板。
- [請求項4] 前記ソースバスラインは、該ソースバスラインに沿って少なくとも2

つの画素を同時に駆動することができる少なくとも2本のソースバスラインを含む

ことを特徴とする請求項1～3のいずれかに記載の薄膜トランジスタアレイ基板。

[請求項5]

前記第1電極は、画素ごとに配置され、

前記ゲートバスラインに沿っている線状部分は、画素の中央を通り、前記ソースバスラインに沿って隣接する2つの画素にそれぞれ配置される第1電極は、基板主面を平面視したときに、互いに反転した構造を有する

ことを特徴とする請求項1～4のいずれかに記載の薄膜トランジスタアレイ基板。

[請求項6]

前記薄膜トランジスタアレイ基板は、1つの画素と重畳するソースバスラインが少なくとも4本あり、画素の外側から1本内に入った2本のソースバスラインは、それぞれ、前記一对の櫛歯電極の一方と電氣的に接続されているか、又は、前記一对の櫛歯電極の他方と電氣的に接続されている

ことを特徴とする請求項2に記載の薄膜トランジスタアレイ基板。

[請求項7]

前記薄膜トランジスタアレイ基板は、1つの画素と重畳するソースバスラインが少なくとも4本あり、画素の外側から1本内に入った2本のソースバスラインは、前記一对の櫛歯電極における外側の線状部分と接続されている

ことを特徴とする請求項2又は6に記載の薄膜トランジスタアレイ基板。

[請求項8]

前記面状電極は、ソースバスライン方向の画素間、又は、ゲートバスライン方向の画素間で共通接続されている

ことを特徴とする請求項1～7のいずれかに記載の薄膜トランジスタアレイ基板。

[請求項9]

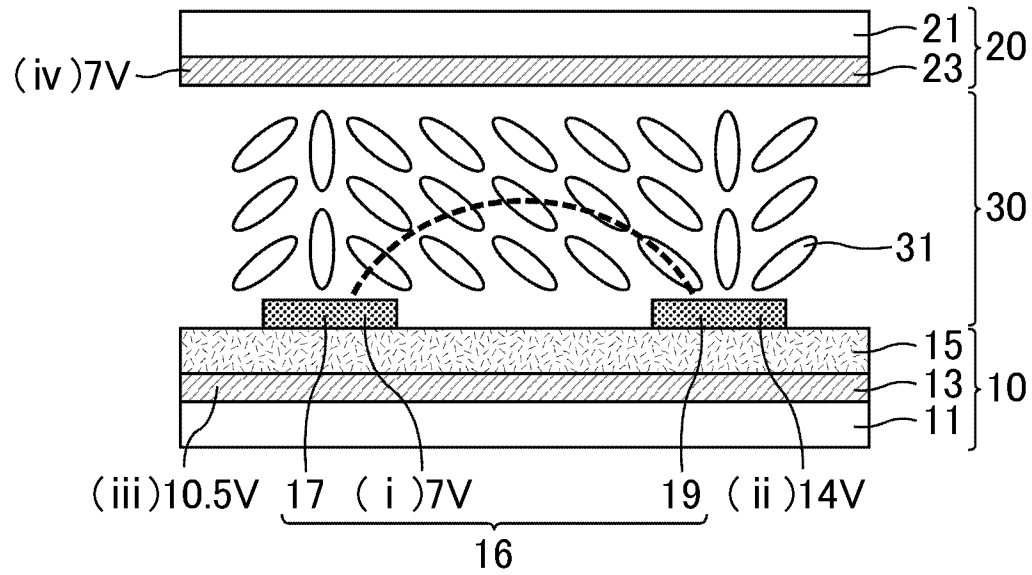
前記薄膜トランジスタ素子は、酸化物半導体を含む

ことを特徴とする請求項 1 ～ 8 のいずれかに記載の薄膜トランジスタアレイ基板。

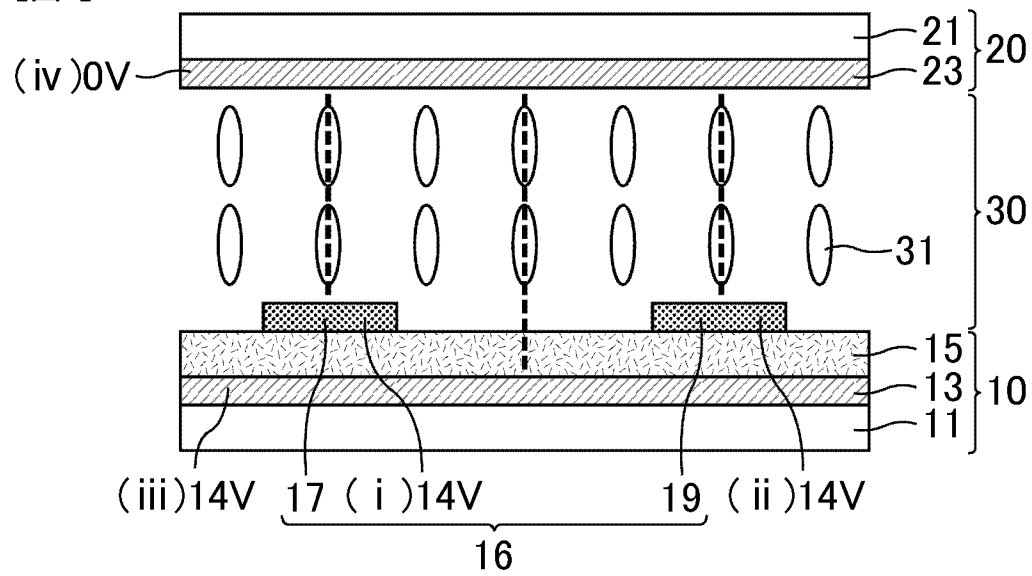
[請求項10] 前記第 1 電極は、横電界を発生させるための電極であることを特徴とする請求項 1 ～ 9 のいずれかに記載の薄膜トランジスタアレイ基板。

[請求項11] 請求項 1 ～ 10 のいずれかに記載の薄膜トランジスタアレイ基板を備えることを特徴とする液晶表示装置。

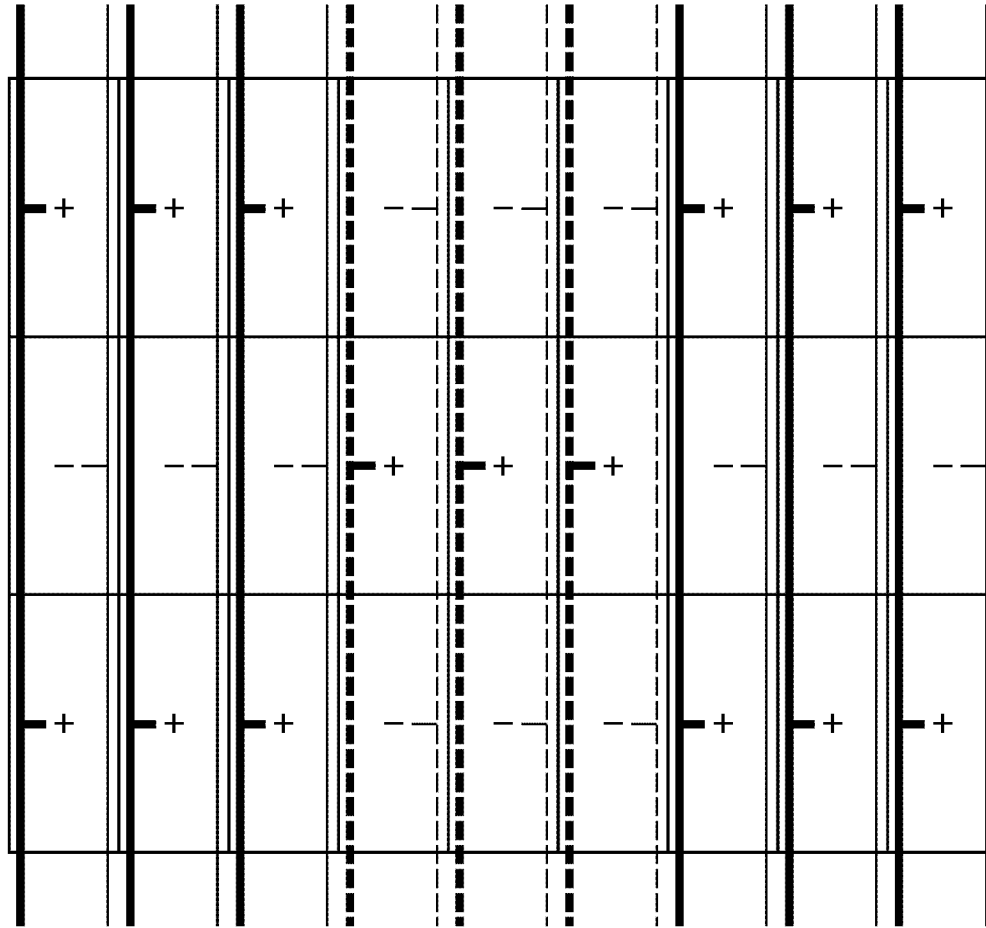
[図1]



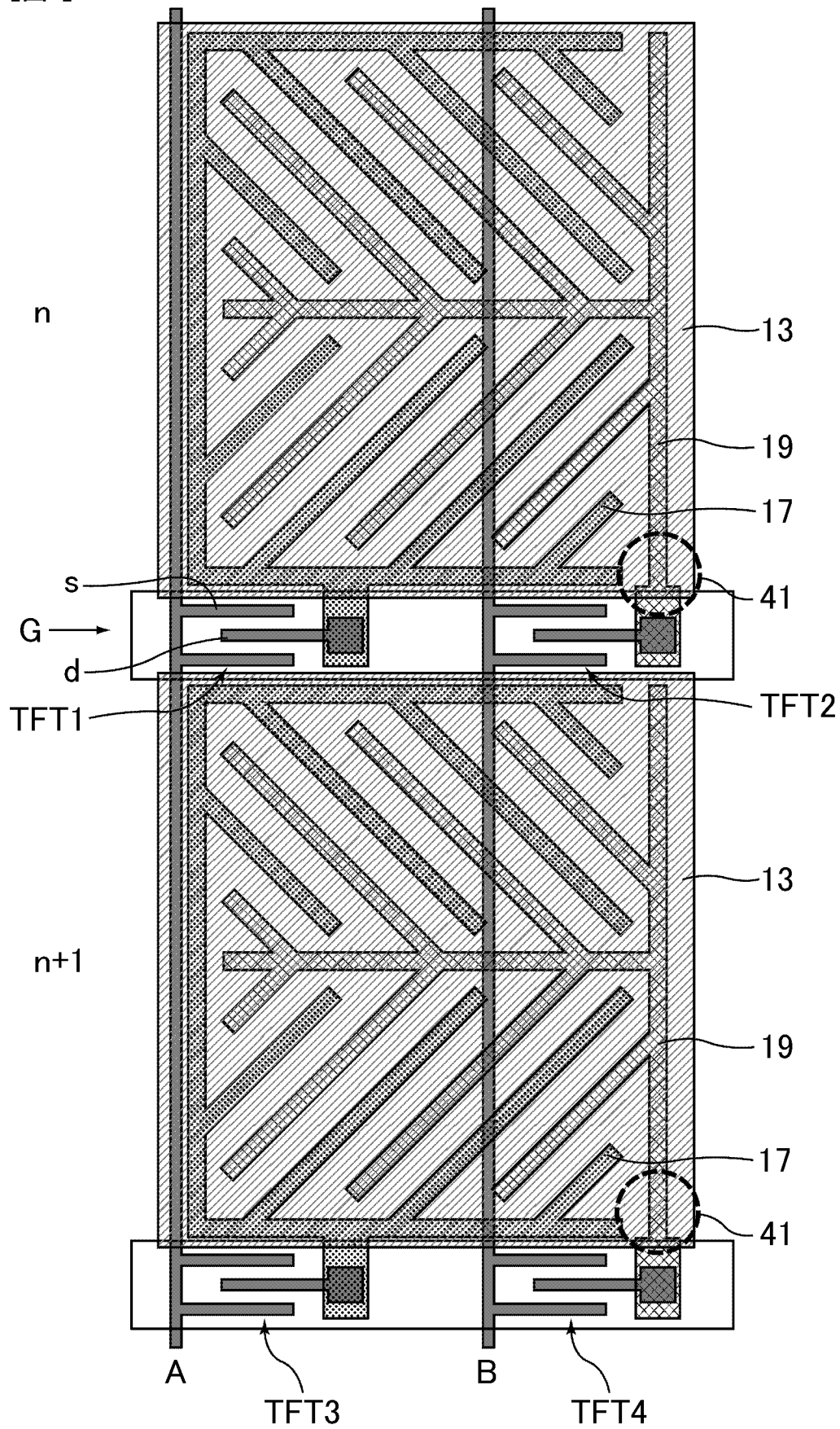
[図2]



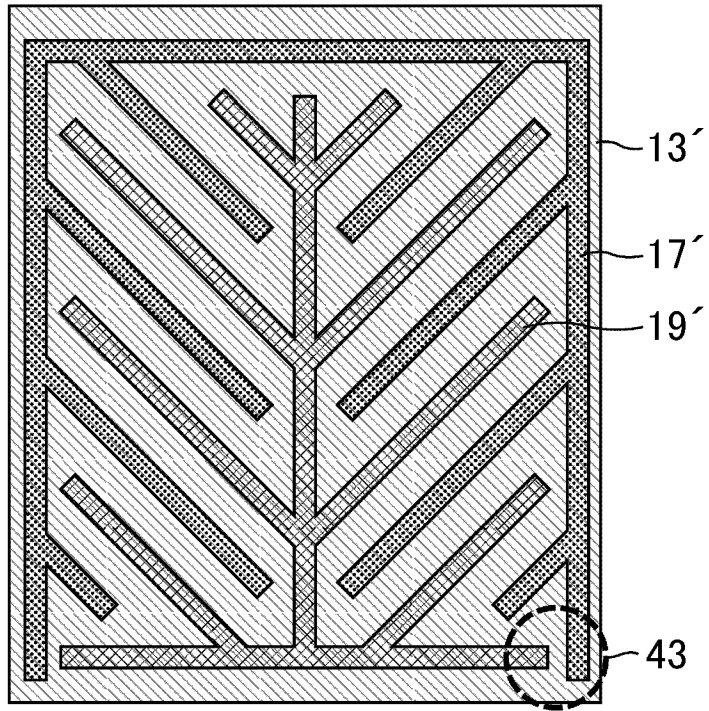
[図3]



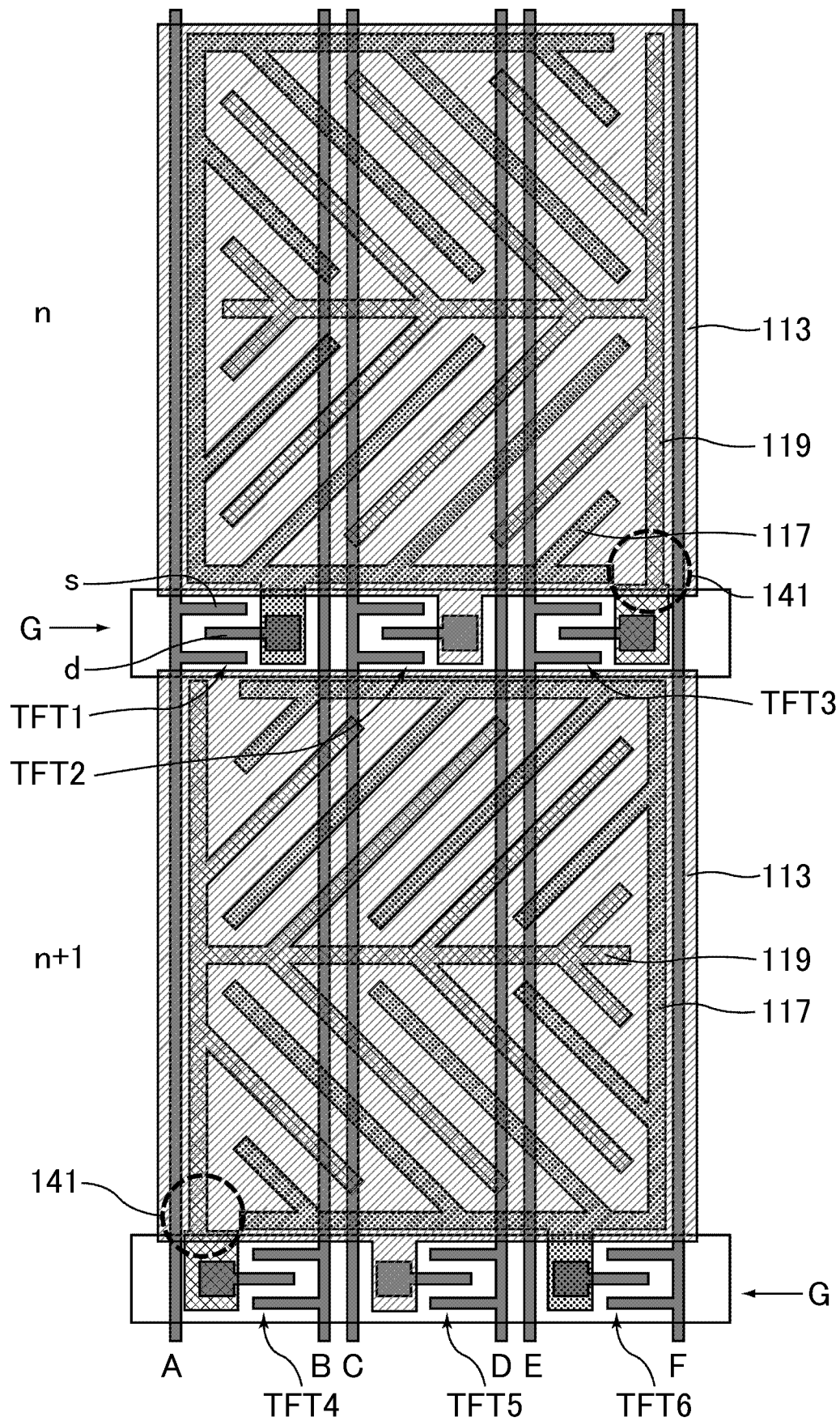
[図4]



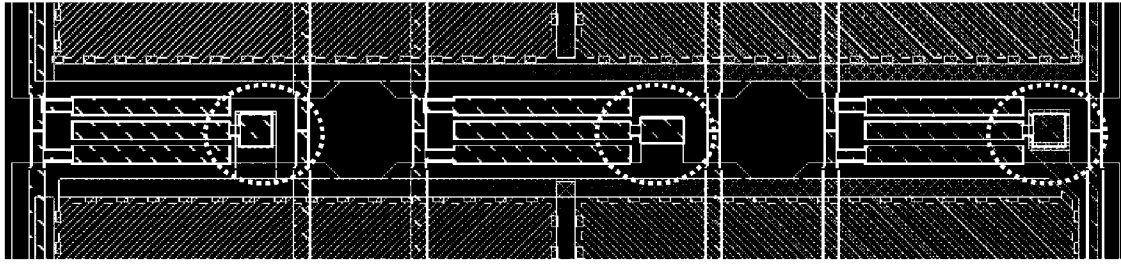
[図5]



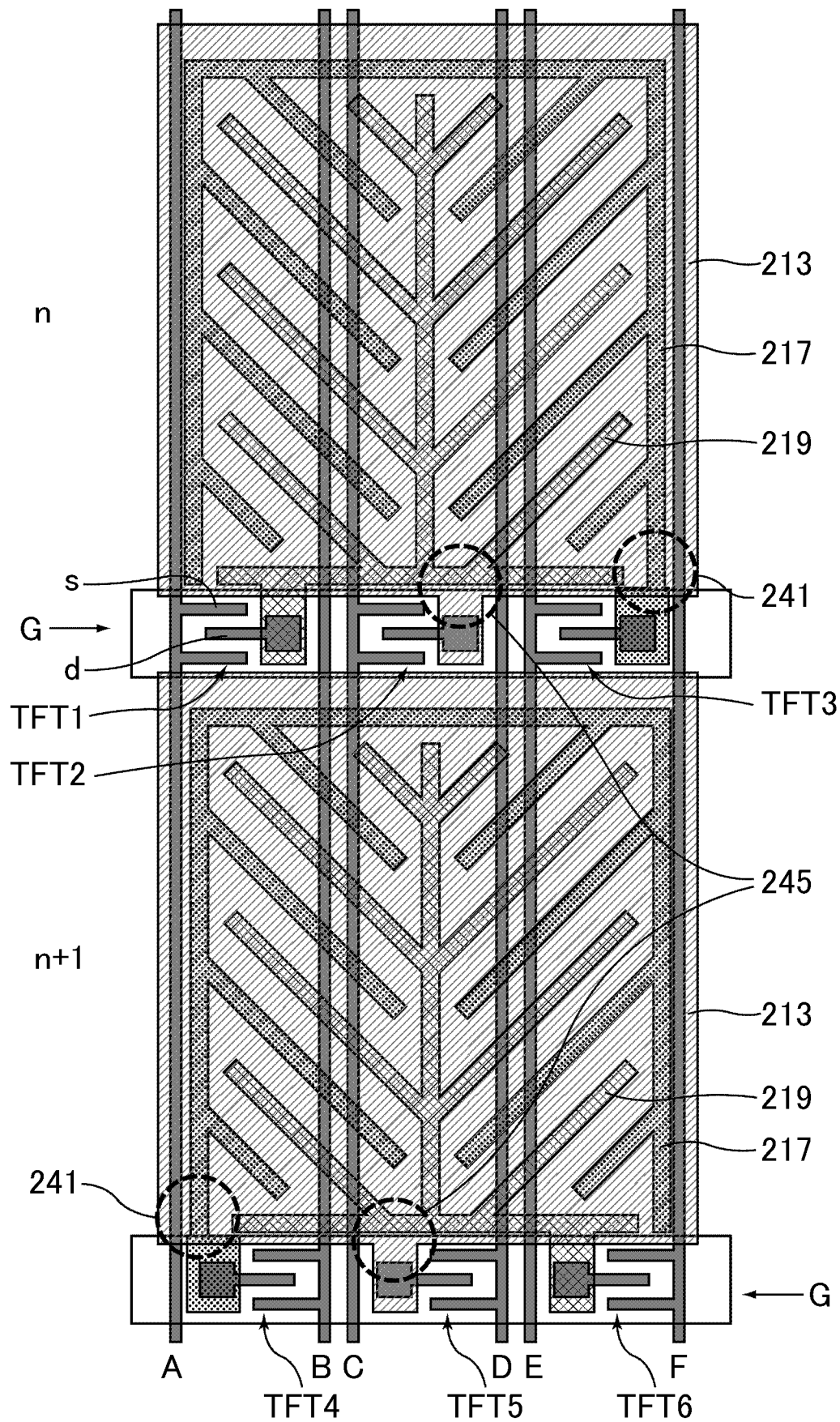
[図6]



[図7]

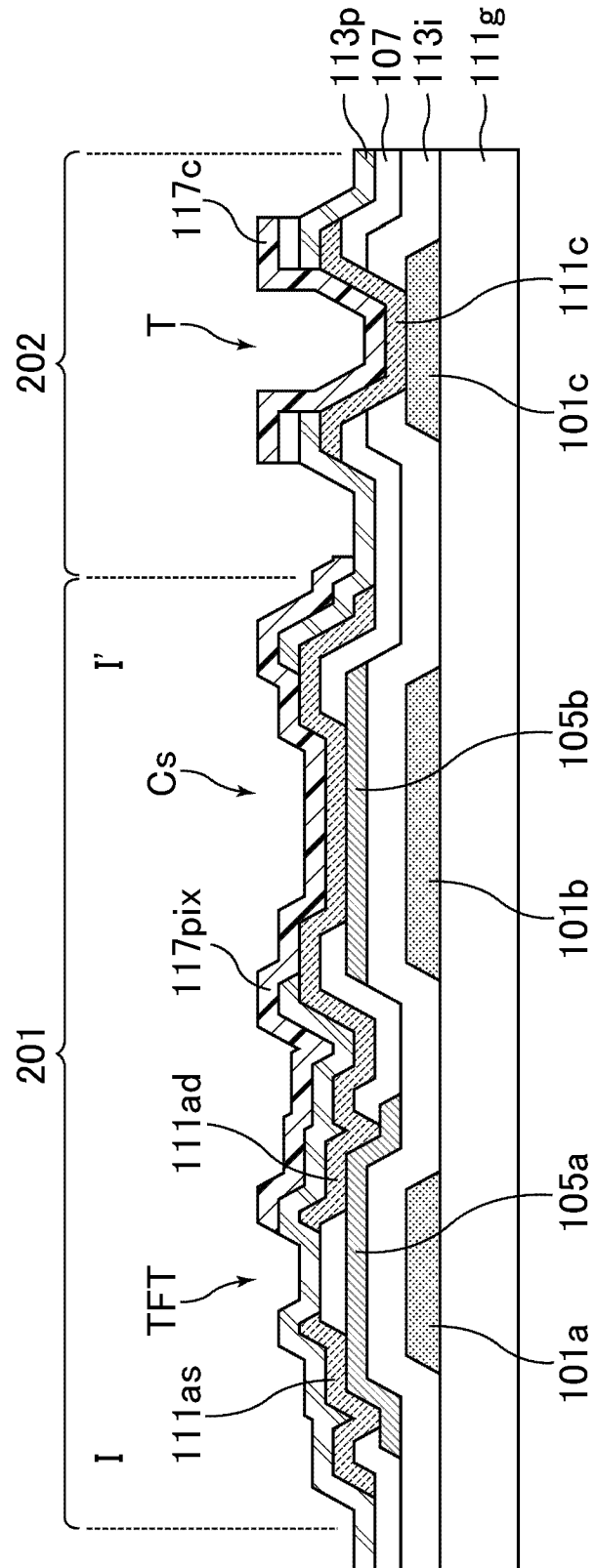


[図8]

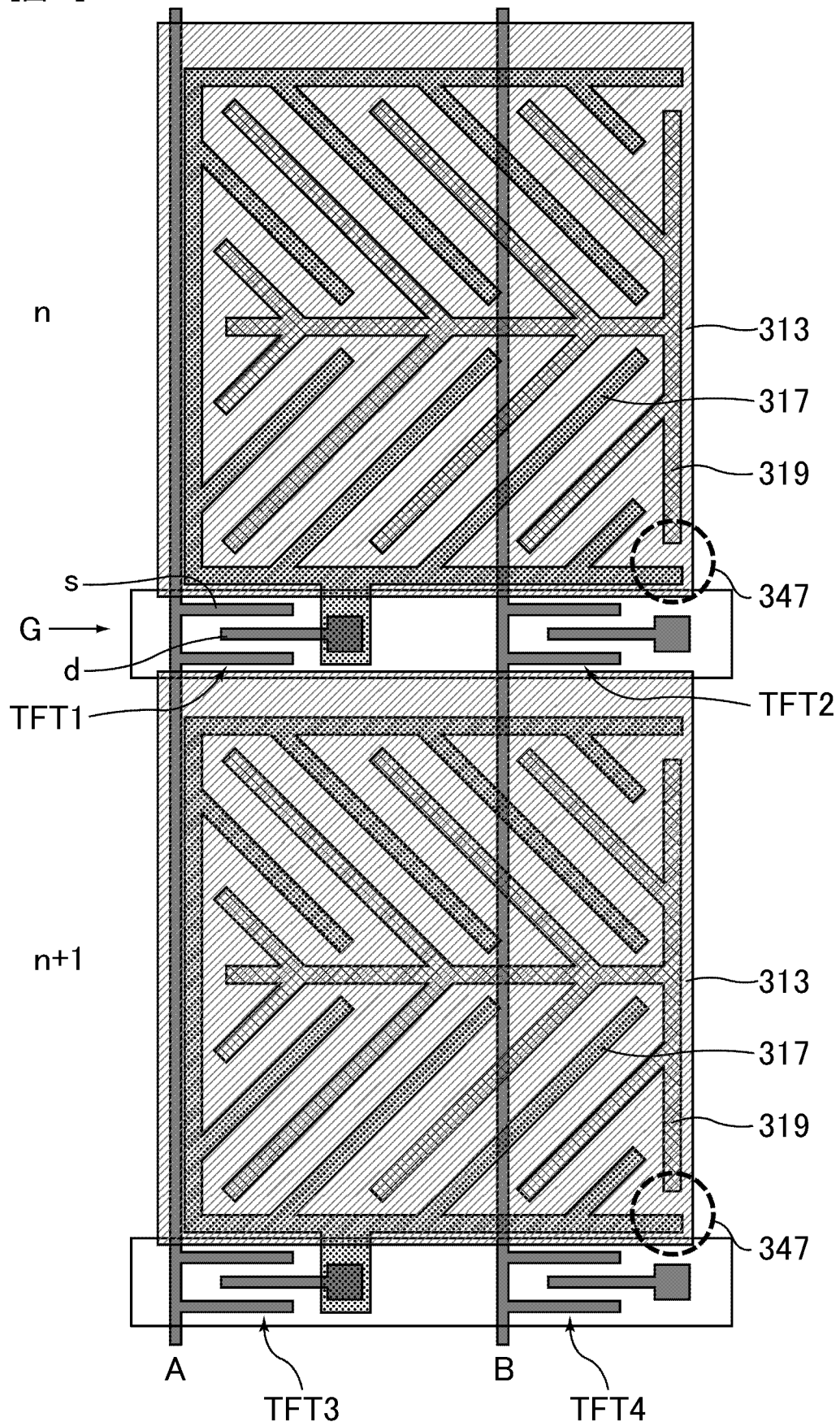


[illegible]

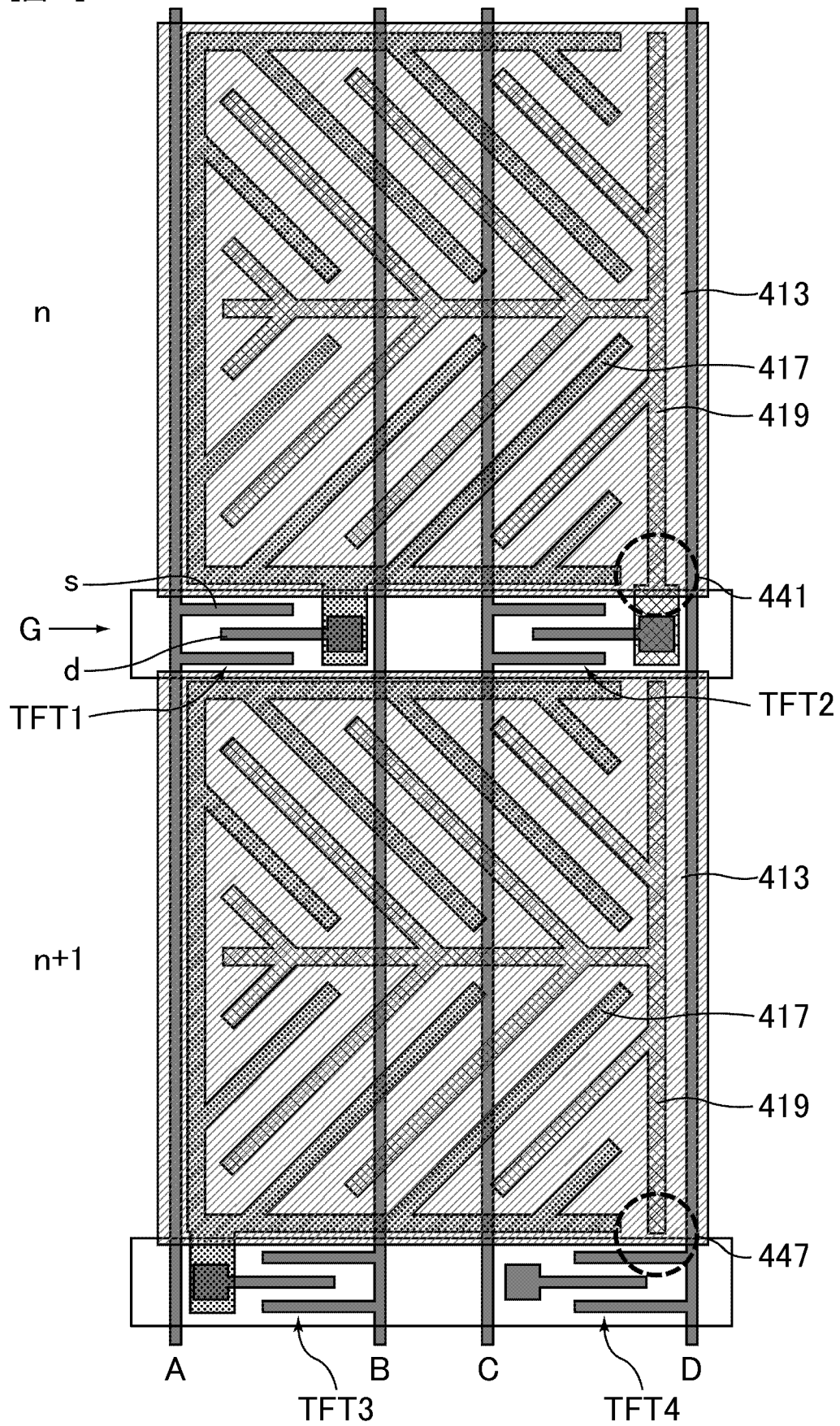
[図11]



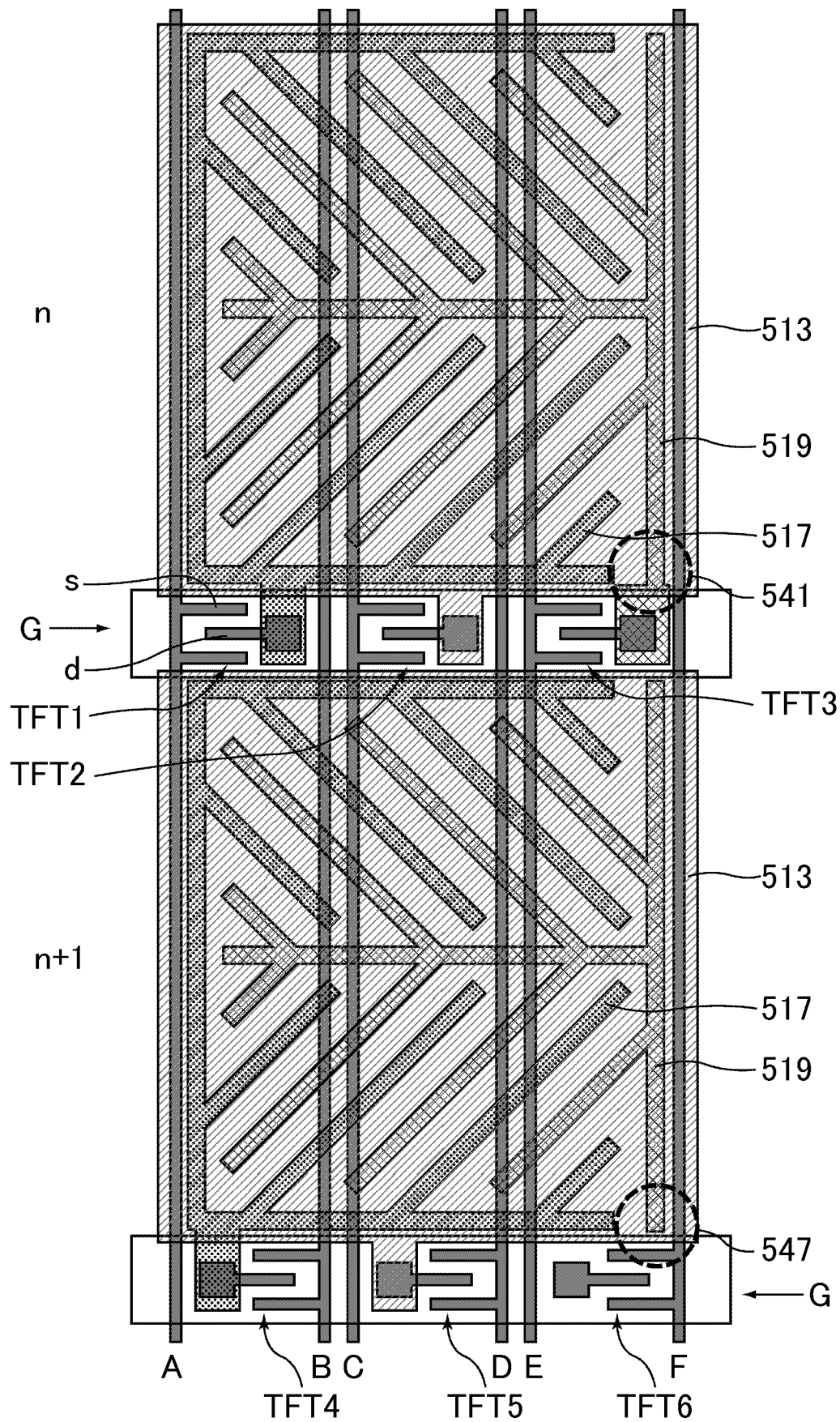
[図12]



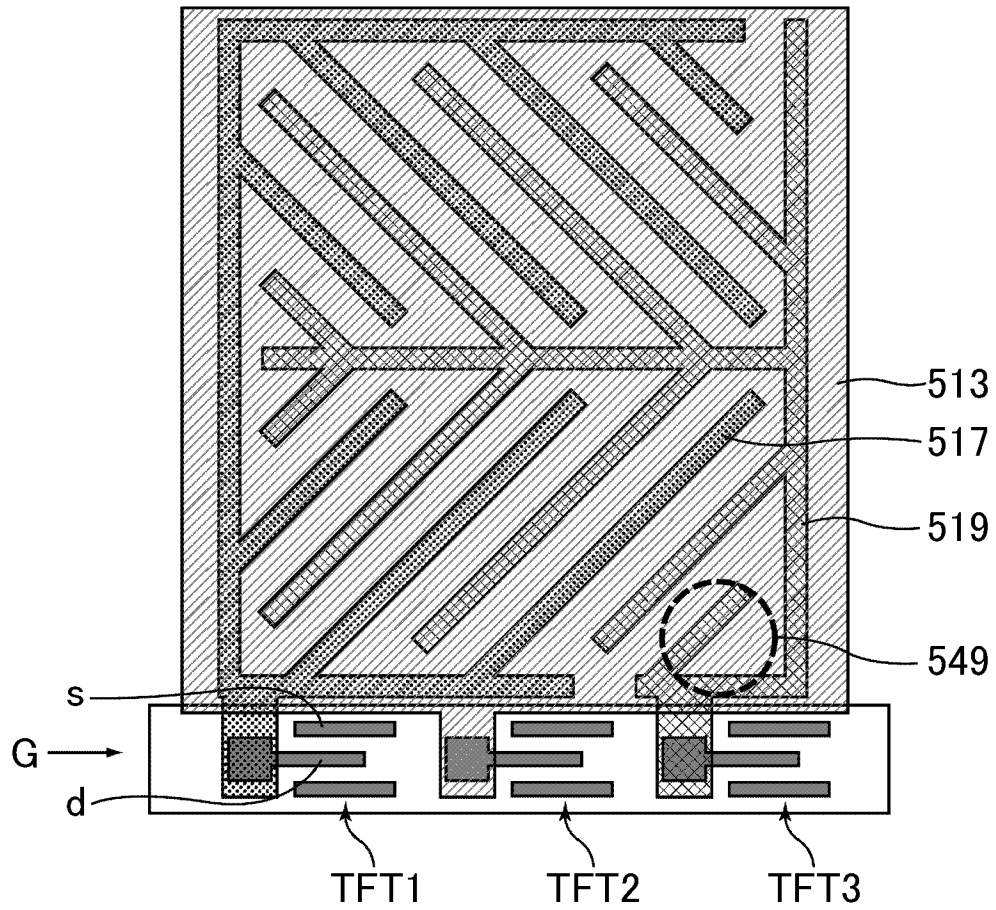
[図13]



[図14]



[図15]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/077394

## A. CLASSIFICATION OF SUBJECT MATTER

G02F1/1343(2006.01)i, G09F9/30(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/1343, G09F9/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                            | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| X<br>Y    | JP 2002-296608 A (Hitachi, Ltd.),<br>09 October 2002 (09.10.2002),<br>paragraphs [0116] to [0126]; fig. 18, 19<br>& US 2002/0140649 A1 & KR 10-2002-0077008 A                                                 | 1-3<br>4, 5, 8-11     |
| Y         | JP 2009-92912 A (Hitachi Displays, Ltd.),<br>30 April 2009 (30.04.2009),<br>paragraphs [0015], [0044] to [0050]; fig. 3(a)<br>& US 2009/0091700 A1 & EP 2048538 A1<br>& CN 101408702 A & KR 10-2009-0036525 A | 4, 5, 8-11            |
| Y         | JP 2010-60857 A (Hitachi Displays, Ltd.),<br>18 March 2010 (18.03.2010),<br>paragraph [0027]<br>& US 2010/0053484 A1                                                                                          | 8-11                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;"

document member of the same patent family

Date of the actual completion of the international search

20 November, 2012 (20.11.12)

Date of mailing of the international search report

27 November, 2012 (27.11.12)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2012/077394

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                              | Relevant to claim No. |
|-----------|---------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | JP 2011-29373 A (Sharp Corp.),<br>10 February 2011 (10.02.2011),<br>paragraphs [0008], [0037] to [0039]<br>(Family: none)       | 9-11                  |
| A         | JP 2011-123234 A (Hitachi Displays, Ltd.),<br>23 June 2011 (23.06.2011),<br>paragraphs [0044], [0045]; fig. 6<br>(Family: none) | 1-11                  |

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/077394

## Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2. ☐ Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3. ☐ Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

## Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The configuration of the invention of claim 1 is disclosed in the document 1.

Therefore, the invention of claim 1 cannot be considered to be novel in the light of the invention disclosed in the document 1, and does not have a special technical feature.

Accordingly, two inventions (invention groups) each having a special technical feature indicated below are involved in claims.

Meanwhile, the invention of claim 1 having no special technical feature is classified into invention 1.

(Continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

### Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2012/077394

Continuation of Box No.III of continuation of first sheet (2)

(Invention 1) the inventions of claims 1-3, 5 and 8-11  
Inventions, the special technical feature of which is the configuration  
of an electrode.

(Invention 2) the inventions of claims 4, 6 and 7  
Inventions, the special technical feature of which is the configuration  
of a source bus line.

A. 発明の属する分野の分類（国際特許分類（I P C））  
Int.Cl. G02F1/1343 (2006.01)i, G09F9/30 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G02F1/1343, G09F9/30

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 2 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 2 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 2 年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                            | 関連する<br>請求項の番号    |
|-----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|-------------------|
| X<br>Y          | JP 2002-296608 A（株式会社日立製作所）2002.10.09, 段落【0116】<br>－【0126】、【図18】、【図19】 & US 2002/0140649 A1 & KR<br>10-2002-0077008 A                                        | 1-3<br>4, 5, 8-11 |
| Y               | JP 2009-92912 A（株式会社日立ディスプレイズ）2009.04.30, 段落<br>【0015】、【0044】－【0050】、【図3(a)】 & US 2009/0091700 A1 & EP<br>2048538 A1 & CN 101408702 A & KR 10-2009-0036525 A | 4, 5, 8-11        |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 0 . 1 1 . 2 0 1 2

国際調査報告の発送日

2 7 . 1 1 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

▲高▼木 尚哉

電話番号 03-3581-1101 内線 3255

2 L

3 6 1 1

| C (続き) . 関連すると認められる文献 |                                                                             |                |
|-----------------------|-----------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                           | 関連する<br>請求項の番号 |
| Y                     | JP 2010-60857 A (株式会社日立ディスプレイズ) 2010.03.18, 段落【0027】 & US 2010/0053484 A1   | 8-11           |
| Y                     | JP 2011-29373 A (シャープ株式会社) 2011.02.10, 段落【0008】、【0037】－【0039】 (ファミリーなし)     | 9-11           |
| A                     | JP 2011-123234 A (株式会社日立ディスプレイズ) 2011.06.23, 段落【0044】、【0045】、【図6】 (ファミリーなし) | 1-11           |

## 第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。  
つまり、
2. ☐ 請求項 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

文献1には請求項1に係る発明の構成が記載されている。したがって、請求項1に係る発明は、文献1に記載された発明に対して新規性が認められず、特別な技術的特徴を有しない。したがって、請求の範囲には、以下の特別な技術的特徴を有する2の発明（群）が含まれる。

なお、特別な技術的特徴を有しない請求項1に係る発明は、発明1に区分する。

（発明1）請求項1－3、5、8－11に係る発明

電極の構成に特別な技術的特徴を有する発明。

（発明2）請求項4、6、7に係る発明

ソースバスラインの構成に特別な技術的特徴を有する発明。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

## 追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。