【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成18年1月5日(2006.1.5)

【公表番号】特表2004-538710(P2004-538710A)
【公表日】平成16年12月24日(2004.12.24)
【年通号数】公開・登録公報2004-050
【出願番号】特願2003-520104(P2003-520104)
【国際特許分類】
Ｈ０４Ｂ　1/707　(2006.01)
【ＦＩ】
Ｈ０４Ｊ　13/00　D

【手続補正書】
【提出日】平成17年7月26日(2005.7.26)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
複数の信号値と複数の逆拡散符号の符号セグメントとを指定する単一の命令に応答して：
各信号値に符号セグメントの１つを複素乗算して、複数の中間結果を提供するステップ；
前記中間結果を複素加算して、逆拡散された結果を提供するステップ；および
前記逆拡散された結果を記憶するステップを含み、
ここで、複素乗算、複素加算、および逆拡散された結果の記憶はディジタル信号プロセッサの単一のクロックサイクルで実行される、
ディジタル信号プロセッサにおいて信号値を処理する方法。
【請求項２】
単一の命令に応答して、逆拡散された結果を提供する複素加算に以前の命令からの結果を含ませることを含む、請求項１に記載の方法。
【請求項３】
逆拡散符号が、符号セグメントに分割されて、各符号セグメントは、１実数ビットと１虚数ビットを含む、２ビット複素符号を含む、請求項１に記載の方法。
【請求項４】
セット符号ビットが－１の値を表し、クリア符号ビットが＋１の値を表す、請求項３に記載の方法。
【請求項５】
信号値が、８実数ビットと８虚数ビットを含む、請求項１に記載の方法。
【請求項６】
複数の信号値と複数の符号セグメントとを指定する単一の命令に応答して：
各信号値に符号セグメントの１つを複素乗算して、複数の中間結果を提供するステップ；
前記中間結果を複素加算して、命令の結果を提供するステップ；および
前記命令の結果を記憶するステップを含み、
ここで、複素乗算、複素加算、および命令の結果の記憶はディジタル信号プロセッサの単一のクロックサイクルで実行される、

ディジタル信号プロセッサにおいてデータセットを計算する方法。
【請求項７】
単一の命令に応答して、
複素加算するステップが以前の命令からの結果を中間結果に加算して、命令の結果を提供することを含む、
請求項６に記載の方法。
【請求項８】
各符号セグメントが、１実数ビットと１虚数ビットを含む、２ビット複素符号を含む、請求項６に記載の方法。
【請求項９】
セット符号ビットが－１の値を表し、クリア符号ビットが＋１の値を表す、請求項８に記載の方法。
【請求項１０】
信号値が、８実数ビットと８虚数ビットを含む、請求項６に記載の方法。
【請求項１１】
ディジタル信号プロセッサであって：
ディジタイル信号計算のための命令およびオペランドを記憶するメモリ；
前記命令の内の選択されたものを、前記メモリからフェッチするための命令アドレスを生成するためのプログラムシーケンサ；および
オペランドおよび結果を一時的に記憶するためのレジスタファイル、ならびに複数の信号値および複数の符号セグメントを指定する単一の復号命令を実行する実行ブロックを含む計算ブロックであって、前記実行ブロックが、データ信号の部分に符号を乗じて、その結果を累算するための複素乗算・累算エンジンを含む、前記計算ブロックを含み、
ここで、単一の復号命令の実行に応答して、前記ディジタル信号プロセッサは：
各信号値と符号セグメントの１つとの複素乗算を実行して、複数の中間結果を提供し；
前記中間結果の複素加算を実行して、逆拡散された結果を提供し；および
前記逆拡散された結果を記憶する、
ことによって、信号の復号を行い、
ここで、複素乗算、複素加算、および逆拡散された結果の記憶はディジタル信号プロセッサの１クロックサイクルで実行される、
前記ディジタル信号プロセッサ。
【請求項１２】
各符号セグメントが、１実数ビットと１虚数ビットを含む、２ビット複素符号を含む、請求項１１に記載の方法。
【請求項１３】
セット符号ビットが－１の値を表し、クリア符号ビットが＋１の値を表す、請求項１２に記載の方法。
【請求項１４】
複数の信号値が、８実数ビットと８虚数ビットを含む、請求項１１に記載の方法。
【請求項１５】
それぞれが８実数ビットおよび８虚数ビットを含む少なくとも１組の複素第１オペランドと、それぞれが１実数ビットおよび１虚数ビットを含む１組の複素第２オペランドとを指定する、単一の命令に応答して：
第１オペランドの１つずつについて第２オペランドの１つとの複素乗算を実行して、複数の中間結果を提供するステップ；
前記中間結果の複素加算を実行して、命令の結果を提供するステップ；および
前記命令の結果を出力するステップ、を含み、
ここで、複素乗算、複素加算、および命令の結果の出力はディジタル信号プロセッサの単一のクロックサイクルで実行される、
ディジタル信号プロセッサにおいて出力データを計算する方法。

【請求項１６】
第２オペランドの１つにおけるセットビットが－１の値を表し、第２オペランドの１つにおけるクリアビットが＋１の値を表す、請求項１５に記載の方法。
【請求項１７】
複素第２オペランドの組が逆拡散符号を含む、請求項１５に記載の方法。
【請求項１８】
複素第１オペランドの組が入力データ信号を含む、請求項１５に記載の方法。
【請求項１９】
入力データ信号が音声伝送信号である、請求項１８に記載の方法。
【請求項２０】
複素信号値と２ビット複素符号セグメントとを指定し、ディジタル信号プロセッサの単一のクロックサイクル内で実行される単一の命令に応答して、
信号値と符号セグメントとの複素乗算を実行して、処理されたデータ値を提供するステップを含む、
ディジタル信号プロセッサにおいて信号値を処理する方法。
【請求項２１】
（ａ）１組の複素信号値と対応する組の複素符号セグメントとを指定し、ディジタル信号プロセッサの単一のクロックサイクル内で実行される単一の命令に応答して、各信号値と対応する符号セグメントとの複素乗算を実行して、１組の中間値を提供するステップと、
（ｂ）前記単一の命令にさらに対応して、前記中間値の複素加算を実行して、処理された信号値を提供するステップとを含む、
ディジタル信号プロセッサにおいて信号値を処理する方法。
【請求項２２】
複数の組の複素信号値に対して、ステップ（ａ）および（ｂ）を反復して、処理された信号値のストリームを提供するステップをさらに含む、請求項２１に記載の方法。
【請求項２３】
複素符号セグメントのそれぞれが、２ビット複素符号である、請求項２１に記載の方法。