

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年1月9日(09.01.2020)



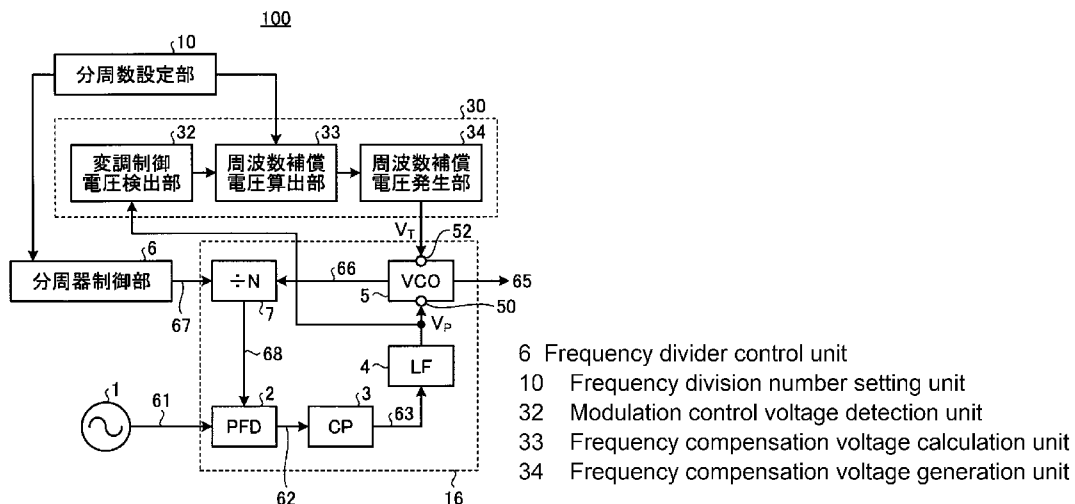
(10) 国際公開番号

WO 2020/008573 A1

- (51) 国際特許分類:
H03L 7/099 (2006.01) *H03C 3/00* (2006.01)
- (21) 国際出願番号: PCT/JP2018/025401
- (22) 国際出願日: 2018年7月4日(04.07.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 鈴木 拓也(SUZUKI, Takuya); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 高村 順(TAKAMURA, Jun); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 特許業務法人酒井国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) **Title:** FREQUENCY MODULATION OSCILLATION SOURCE, RADAR DEVICE, AND FREQUENCY MODULATION OSCILLATION SOURCE CONTROL METHOD

(54) 発明の名称: 周波数変調発振源、レーダ装置及び周波数変調発振源の制御方法



- 6 Frequency divider control unit
10 Frequency division number setting unit
32 Modulation control voltage detection unit
33 Frequency compensation voltage calculation unit
34 Frequency compensation voltage generation unit

(57) **Abstract:** A frequency modulation oscillation source (100) comprises: a voltage-controlled oscillator (5) in which oscillation frequency is controlled on the basis of a modulation control voltage generated by integrating a comparison result signal (62) corresponding to the phase difference between a reference signal (61) and a division signal (68), and a frequency compensation voltage set on the basis of the modulation control voltage and the frequency division number of the division signal (68); and a frequency compensation control unit (30) for moving an operating point of the voltage-controlled oscillator (5) on the basis of the frequency compensating voltage and controlling the frequency compensating volt-

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

age so that the modulation sensitivity at the operating point becomes a value within a target range.

(57) 要約：周波数変調発振源（100）は、基準信号（61）と分周信号（68）との間の位相差に対応した比較結果信号（62）を積分して生成した変調制御電圧、及び変調制御電圧と分周信号（68）の分周数とに基づいて設定される周波数補償電圧に基づいて発振周波数が制御される電圧制御発振器（5）と、周波数補償電圧に基づいて電圧制御発振器（5）の動作点を移動させ、動作点における変調感度が目標範囲内の値となるように周波数補償電圧を制御する周波数補償制御部（30）と、を備える。

明 細 書

発明の名称：

周波数変調発振源、レーダ装置及び周波数変調発振源の制御方法

技術分野

[0001] 本発明は、電圧制御発振器（Voltage-Controlled Oscillator：VCO）を用いて周波数変調波を出力する周波数変調発振源、当該周波数変調発振源を備えたレーダ装置、及び当該周波数変調発振源の制御方法に関する。

背景技術

[0002] 下記特許文献１では、周波数変調発振源に具備される基準信号源が、ループ時定数以下の第１の時間間隔で離散的に掃引される基準信号を、ループ時定数以上の第２の時間間隔で周期的に出力する技術が開示されている。基準信号源が出力する基準信号の離散的で急峻な周波数変化は、位相同期回路（Phase Locked Loop：PLL）によって平滑化される。これにより、特許文献１では、周波数変調波の周波数範囲において、周波数がほぼ直線的に変化するVCO出力が得られると記載されている。

先行技術文献

特許文献

[0003] 特許文献１：特開２０１０－７１８９９号公報

発明の概要

発明が解決しようとする課題

[0004] VCOは、半導体プロセス固有の個体ごとの特性ばらつき（以下、「個体ばらつき」と呼ぶ）によって、発振周波数が変化する。VCOの発振周波数は、VCOを使用する環境の温度ドリフトによっても変化する。VCOにおいては、変調制御電圧 V_p に対する発振周波数 f の特性である電圧周波数特性（以下、適宜「 V_p-f 特性」と呼ぶ）が重要である。VCOにおいて、直線性の高い V_p-f 特性を得ることは、同調回路に具備される半導体素子（バラ

クタ等)の特性制約から、技術的に困難である。このため、同調電圧に対して、VCOの発振周波数は線形には変化せず、VCOの変調感度は同調電圧に対して変化してしまう。なお、変調感度とは、同調電圧に対するVCOの出力周波数変化の傾きを意味し、同調電圧は後述する変調制御電圧と同義である。

[0005] また、PLLを用いた周波数変調波発振源では、PLLによって回路的に周波数が基準信号源にロックされる。PLLからVCOを制御する変調制御電圧は、VCOの $V_p - f$ 特性曲線上のPLLロック周波数が得られる変調制御電圧に回路的に収束する。以下、この $V_p - f$ 特性曲線上の周波数と変調制御電圧とが対応するポイントを「変調動作点」、もしくは、単に「動作点」と呼ぶ。VCOの動作点におけるロック周波数を得るための変調制御電圧は、前述したような個体ばらつき又は温度ドリフトの差異に起因する発振周波数の変動に応じて変動する。その結果、ロック周波数、すなわち動作点におけるVCOの変調感度は変動する。

[0006] VCO変調感度の変動は、PLLの位相雑音特性を劣化させる。上記特許文献1には、VCO変調感度に関する記載は見当たらず、PLLで周波数制御する際に、VCOの電圧周波数特性ばらつき、及び温度ドリフトによって変調感度が変化する。このため、特許文献1では、VCO変調感度の変動に起因して位相雑音特性が劣化するという課題が認められる。

[0007] 本発明は、上記に鑑みてなされたものであって、VCO変調感度の変動に起因するPLLの位相雑音特性の劣化を抑制することができる周波数変調発振源を得ることを目的とする。

課題を解決するための手段

[0008] 上述した課題を解決し、目的を達成するため、本発明に係る周波数変調発振源は、電圧制御発振器と、制御部とを備える。電圧制御発振器は、位相同期回路を構成し、基準信号と分周信号との間の位相差に対応した比較結果信号を積分して生成した第1電圧、及び第1電圧と分周信号の分周数とに基づいて設定される第2電圧に基づいて発振周波数が制御される。制御部は、第

2 電圧により、電圧制御発振器の第 1 電圧の周波数特性における変調動作点を移動させ、変調動作点における変調感度が目標範囲内の値となるように第 2 電圧を制御する。

発明の効果

[0009] 本発明に係る周波数変調発振源によれば、VCOの $V_p - f$ 特性、すなわち変調感度の変動に起因するPLLの位相雑音特性の劣化を抑制することができるといふ効果を奏する。

図面の簡単な説明

- [0010] [図1]実施の形態 1 に係る周波数変調発振源の構成を示すブロック図
- [図2]実施の形態 1 における基準信号生成部が生成する信号波形の一例を示す図
- [図3]実施の形態 1 におけるVCOが生成する信号波形の一例を示す図
- [図4]実施の形態 1 に係る処理回路のハードウェア構成の一例を示す図
- [図5]個体ばらつき又は温度ドリフトによる動作点の変動を説明するための図
- [図6]変調感度の変動によるPLLカットオフ特性及び位相雑音特性の変動を説明するための図
- [図7]実施の形態 1 に係る周波数変調発振源における動作の説明に供するフローチャート
- [図8]図 7 に示されるフローチャートの処理によって変調感度が目標の値に近づく様子を説明する図
- [図9]実施の形態 2 に係る周波数変調発振源の構成を示すブロック図
- [図10]実施の形態 2 に係る周波数変調発振源における動作の説明に供するフローチャート
- [図11]図 9 に示される V_T テーブルの一例を示す図
- [図12]図 9 に示される V_P テーブルの一例を示す図
- [図13]図 10 に示されるフローチャートの処理によって変調制御電圧が目標の値に近づく様子を説明する図
- [図14]実施の形態 3 に係る周波数変調発振源の構成を示すブロック図

[図15]実施の形態3に係る周波数変調発振源における動作の説明に供するフローチャート

[図16]図15に示されるフローチャートの処理によって変調感度が目標の値に近づく様子を説明する図

[図17]実施の形態4に係る周波数変調発振源における動作の説明に供するフローチャート

[図18]実施の形態4における $V_T - V_P$ 近似曲線の作成処理の説明に供する第1の図

[図19]実施の形態4における $V_T - V_P$ 近似曲線の作成処理の説明に供する第2の図

[図20]実施の形態4における $V_T - V_P$ 近似曲線の作成処理の説明に供する第3の図

[図21]実施の形態1から5に係る周波数変調発振源の制御方法を用いたときの実運用時における周波数補償電圧 V_T の補償運用の説明に供するタイムチャート

[図22]実施の形態6に係る周波数変調発振源の構成を示すブロック図

[図23]実施の形態7に係る周波数変調発振源の構成を示すブロック図

[図24]実施の形態1から実施の形態7で説明した何れかの周波数変調発振源を含むレーダ装置の構成を示すブロック図

[図25]図24に示すレーダ装置の変形例を示すブロック図

発明を実施するための形態

[0011] 以下に添付図面を参照し、本発明の実施の形態に係る周波数変調発振源、レーダ装置及び周波数変調発振源の制御方法について詳細に説明する。なお、以下の実施の形態により、本発明が限定されるものではない。

[0012] 実施の形態1.

図1は、実施の形態1に係る周波数変調発振源の構成を示すブロック図である。図2は、実施の形態1における基準信号生成部が生成する信号波形の一例を示す図である。図3は、実施の形態1におけるVCOが生成する信号

波形の一例を示す図である。

- [0013] 実施の形態 1 に係る周波数変調発振源 100 は、図 1 に示されるように、基準信号生成部 1、位相周波数比較部 (Phase Frequency Detector: PFD) 2、チャージポンプ (Charge Pump: CP) 3、ループフィルタ (Loop Filter: LF) 4、VCO 5、分周器制御部 6、分周器 7、分周数設定部 10 及び周波数補償制御部 30 を有する。
- [0014] 図 2 には、分周数設定部 10 の設定信号に基づいて分周器制御部 6 によって制御された分周器 7 が生成する分周信号波形の一例が示されている。分周器 7 は、図 2 に示されるように、周波数 f が第 1 の時間間隔 T_1 で離散的に $f_0/N \pm \Delta f/N$ (但し、 f_0 は、VCO 5 が出力する信号の「中心周波数」、 Δf は「周波数掃引幅」、 N は「分周数」を表す) の範囲において掃引される分周信号 68 を第 2 の時間間隔 T_2 で周期的に生成する。ここで、第 1 の時間間隔 T_1 と第 2 の時間間隔 T_2 との間には、 $T_1 < T_2$ の関係がある。また、第 1 の時間間隔 T_1 は、PLL のループ時定数 τ 以下に設定され、第 2 の時間間隔 T_2 は、ループ時定数 τ 以上に設定される。また、分周信号の中心周波数 f_0/N は、PLL ループにより、基準信号生成部 1 から出力される基準信号周波数に一致する。
- [0015] 基準信号生成部 1 は、基準信号 61 を生成する。位相周波数比較部 2 は、基準信号生成部 1 から出力される基準信号 61 と分周器 7 から出力される分周信号 68 との比較を行う。位相周波数比較部 2 は、基準信号 61 と分周信号 68 との位相差に対応した比較結果信号 62 を出力する。比較結果信号 62 は、基準信号 61 と分周信号 68 との間の周波数差、位相差を検出した信号である。位相周波数比較部 2 からの比較結果信号 62 は、チャージポンプ 3 に入力される。
- [0016] チャージポンプ 3 は、比較結果信号 62 に基づき、ループフィルタ 4 を動作させる駆動電流 63 を生成してループフィルタ 4 に入力する。チャージポンプ 3 が電流駆動型である場合、チャージポンプ 3 が出力する駆動電流 63

は、一般的に「チャージポンプ電流」と呼ばれる。ループフィルタ4は、チャージポンプ3から供給される駆動電流63の電荷を積分する。ループフィルタ4は、駆動電流63から出力されるリップルを含んだ直流信号を平均化し、交流成分の少ない直流信号に変換するためのローパスフィルタである。ループフィルタ4は、一般的に、抵抗とキャパシタとで構成される受動型の回路と、オペアンプ等を組合せた能動型の回路とを含む。また、ループフィルタ4は、PLLのループ制御を安定に行なうための伝達特性を決定する役割を果たす。ループフィルタ4の出力は、変調制御電圧 V_P として、VCO5に入力される。

[0017] VCO5には、変調用端子50と、周波数補償用端子52とが設けられている。変調用端子50には、第1電圧である変調制御電圧 V_P が入力される。周波数補償用端子52には、第2電圧である周波数補償電圧 V_T が入力される。VCO5の発振周波数は、変調制御電圧 V_P と、周波数補償電圧 V_T とに基づいて、独立に各々の電圧で周波数を制御することができる。

[0018] 位相周波数比較部2、チャージポンプ3、ループフィルタ4、VCO5及び分周器7は、PLL16を構成する。VCO5の発振周波数は、ループフィルタ4から出力される変調制御電圧 V_P と、後述する周波数補償制御部30から出力される周波数補償電圧 V_T とに基づいて制御される。周波数補償電圧 V_T が所定値に定められた条件では、基準信号生成部1から出力される基準信号61に同期し、分周器制御部6によって制御される分周数で時間的に周波数が変化する周波数変調(Frequency Modulated: FM)信号65がVCO5から出力される。

[0019] 分周数設定部10は、分周器制御部6と、周波数補償制御部30とに対して、周波数もしくは周波数に相当する分周数の設定信号を出力する。分周器制御部6及び周波数補償制御部30は、この設定信号に基づき、後述する分周制御及び周波数算出を行う。分周数設定部10から出力される周波数の設定値は、PLL動作パラメータの設定信号(シリアル信号)の1つであり、ここでは周波数(分周)設定のみが意味を持つため、便宜的に分周数設定部

と呼んでいる。他のPLL動作パラメータとしては、製品動作時におけるチャープ開始周波数、位相、基準時刻からの遅延時間、チャープ信号の形状（傾き、変調幅）、時間の刻み、周波数の刻み、チャープ数などの変調パラメータが含まれ、また、PLL動作に関わる周波数補償電圧 V_T 、後述するチャージポンプ電流 I_{cp} 等の設定信号も含まれる。

[0020] 分周器制御部6は、分周数設定部10の設定信号に基づいて、分周器7における分周数 N を制御する分周制御信号67を生成する。分周器7には、VCO5が生成したFM信号65の帰還信号66が入力される。分周器7は、入力された帰還信号66を、分周制御信号67に設定された時間と分周数 N とに基づいて分周動作し、FM信号65の周波数 f を N で除算した信号、換言すれば $1/N$ 倍した分周信号68を生成して位相周波数比較部2に出力する。なお、分周制御信号67は、図2に示す分周信号68、及び図3に後述するVCO5から出力される信号波形に対して、時間的に逆転した関係となる。また、図1では、FM信号65と同一の信号である帰還信号66が分周器7に入力されているが、FM信号65を固定分周した後の信号が分周器7に入力されてもよい。

[0021] 図3には、PLL制御によってVCO5から出力される信号波形の一例が示されている。VCO5は、図3に示されるように、周波数 f が、 $f_0 \pm \Delta f$ の範囲内において直線的に変化するFM信号65を生成する。なお、FM信号65の周期は、分周信号68における谷と谷（もしくは山と山）の間隔である第2の時間間隔 T_2 に一致する。なお、図3においては、FM信号の一例として三角波（周波数 f が時間に対して一定の傾きで直線的に変化する事例）を示しているが、PLL制御により、複数の傾きを有するチャープ信号、上りのみ、もしくは下りのみのチャープ信号、あるいは直線的ではなく曲線的（2次以上の多項式、指数関数的、対数関数的）に変化するチャープ信号を生成することも可能である。

[0022] 実施の形態1に係る周波数変調発振源100では、個体ばらつき及び温度ドリフトに起因したPLLカットオフ特性の変動による位相雑音変動を抑え

るため、図 1 に示されるように、周波数補償制御部 30 が追加されている。
実施の形態 1 において、周波数補償制御部 30 は「制御部」を構成する。

[0023] 周波数補償制御部 30 は、変調制御電圧 V_P 、及び設定した分周数 N に基づいて算出された周波数補償電圧 V_T を発生させて周波数補償用端子 52 に入力することで、 $V_P - f$ 特性曲線上における VCO5 の動作点を移動させる制御を行う。具体的に、周波数補償制御部 30 は、変調制御電圧検出部 32、周波数補償電圧算出部 33 及び周波数補償電圧発生部 34 を備える。変調制御電圧検出部 32 は、ループフィルタ 4 が VCO5 の変調用端子 50 に出力する変調制御電圧 V_P をモニタする。周波数補償電圧算出部 33 は、変調制御電圧検出部 32 の検出値、及び分周制御信号 67 により設定される分周数 N に基づいて周波数補償電圧 V_T を算出する。周波数補償電圧発生部 34 は、周波数補償電圧算出部 33 が算出した算出値に基づく周波数補償電圧 V_T を発生させて VCO5 の周波数補償用端子 52 に出力する。実施の形態 1 において、変調制御電圧検出部 32 は「電圧検出部」を構成し、周波数補償電圧算出部 33 は「算出部」を構成し、「周波数補償電圧発生部 34」は「電圧発生部」を構成する。

[0024] 実施の形態 1 における周波数補償制御部 30 の機能の全部又は一部は、例えば、図 4 に示したハードウェア構成の処理回路 200 として実現される。図 4 は、実施の形態 1 に係る処理回路 200 のハードウェア構成の一例を示す図である。処理回路 200 は、演算を行うプロセッサ 201、プロセッサ 201 によって読みとられるプログラム及びデータが記憶されるメモリ 202、及び信号の入出力を行うインタフェース 203 を含む構成とすることができる。

[0025] 周波数補償制御部 30 が図 4 に示したハードウェア構成の処理回路 200 として実現される場合には、周波数補償制御部 30 は、例えば、図 4 に示すプロセッサ 201 がメモリ 202 に記憶されたプログラムを実行することにより実現される。なお、PLL 16 を制御する図示しないプロセッサと連携して、周波数補償制御部 30 の機能を実現してもよい。また、周波数補償制

御部30の機能のうちの一部を電子回路として実装し、他の部分をプロセッサ201及びメモリ202を用いて実現してもよい。

[0026] インタフェース203には、アナログ信号をデジタル信号に変換するA/D変換器と、デジタル信号をアナログ信号に変換するD/A変換器とが含まれる。

[0027] プロセッサ201は、演算装置、マイクロプロセッサ、マイクロコンピュータ、CPU (Central Processing Unit)、又はDSP (Digital Signal Processor) といった演算手段であってもよい。また、メモリ202として、RAM (Random Access Memory)、ROM (Read Only Memory)、フラッシュメモリ、EPROM (Erasable Programmable ROM)、EEPROM (登録商標) (Electrically EPROM) といった不揮発性又は揮発性の半導体メモリを例示することができる。

[0028] プロセッサ201は、インタフェース203を介して必要な情報を授受し、メモリ202に格納されたプログラムをプロセッサ201が実行し、メモリ202に格納されたテーブルをプロセッサ201が参照することにより、上述した処理を行うことができる。プロセッサ201による演算結果は、メモリ202に記憶することができる。

[0029] 次に、上記で説明した、個体ばらつき又は温度ドリフトに起因する位相雑音特性の劣化について、図5及び図6を参照して説明する。図5は、個体ばらつき又は温度ドリフトによる動作点の変動を説明するための図である。図6は、変調感度 K_v の変動によるPLLのカットオフ特性及び位相雑音特性の変動を説明するための図である。なお、以下の説明では、変調感度 K_v の値を「 K_v 値」と呼ぶ。

[0030] 上述したように、直線性の高い $V_p - f$ 特性、すなわち変調制御電圧対する発振周波数の特性を有するVCOを得ることは、コスト的にも技術的にも困難である。このため、VCOにおける通常の $V_p - f$ 特性は、図5に示すよう

な湾曲した特性となる。図5には、周波数補償電圧 V_T が一定値、もしくは同調電圧端子が V_P のみの場合の、常温時の $V_P - f$ 特性 (f_{d1}) が実線で示され、高温時の $V_P - f$ 特性 (f_{d2}) が一点鎖線で示され、低温時の $V_P - f$ 特性 (f_{d3}) が破線で示されている。このように、VCOの $V_P - f$ 特性は温度ドリフトによって変動する。また、図5に示される $V_P - f$ 特性の差異は、個体ばらつきによっても現れる。すなわち、個体ばらつきによって、VCOの $V_P - f$ 特性は、図5の f_{d1} 、 f_{d2} 、又は f_{d3} で示される曲線のように主として、縦軸の周波数絶対値が変動する。

[0031] PLLを用いた周波数変調源では、PLLループの位相条件（以下、「位相余裕」と呼ぶ）を満たす限りは、回路的に発振周波数 f_0 がロックする。ループ位相余裕を満足する範囲では、 K_v の変動が許容される。このため、PLLが動作可能な K_v の変動範囲内では個体ばらつき又は温度ドリフトによって、 $V_P - f$ 特性上の動作点は図5に示すように変動する。例えば、VCOの $V_P - f$ 特性が f_{d1} である場合、発振周波数 f_0 を出力するときの動作点は P_{d1} であり、VCOの $V_P - f$ 特性が f_{d2} である場合、発振周波数 f_0 を出力するときの動作点は P_{d2} であり、VCOの $V_P - f$ 特性が f_{d3} である場合、発振周波数 f_0 を出力するときの動作点は P_{d3} である。

[0032] 図5において、縦軸の左側には、設定分周数に従って変化するVCO出力が破線で示されている。設定分周数は、分周数設定部10によって設定され、分周器制御部6によって制御され、分周器7によって出力される分周数である。VCO出力周波数が破線のように変動するとき、PLLによって分周制御される変調制御電圧は、それぞれの $V_P - f$ 特性曲線に沿って、動作点 P_{d1} 、 P_{d2} 、 P_{d3} に対応して、図示の太線のように横軸を変化する。太線の傾きは、変調感度 K_v を表している。図5の例の場合、変調感度 K_v は、動作点 P_{d2} のときが最も小さく、動作点 P_{d3} のときが最も大きくなる。このように、PLLによって制御されるVCO出力の動作点の変動に従って、変調感度 K_v も変動する。

[0033] 上記のように、VCOにおける個体ばらつき、又はVCOを使用する環境

の温度ドリフトは、VCOの変調感度 K_v を変動させる。PLLのループ遮断特性（「カットオフ特性」とも言う）はカットオフ周波数で与えられる。以下、カットオフ周波数を「 f_c 」で表す。カットオフ周波数 f_c は、VCO 5の動作点における変調感度 K_v の平方根、ループフィルタの伝達特性、及びチャージポンプ電流の積に比例する。このため、変調感度 K_v の変動は、PLLループにおけるカットオフ周波数 f_c の変動を招く。PLLループのカットオフ特性が変動すると、位相雑音特性が劣化する。従って、変調感度 K_v の変動は、位相雑音特性の劣化に影響を与える。なお、図2、図3においてPLLによる周波数掃引時の第1、第2の時間間隔について前述したPLLのループの時定数 τ は、 f_c の逆数である。

[0034] 図6の横軸は座標原点を中心周波数 f_0 としたときのオフキャリア周波数を表し、縦軸は位相雑音を表している。また、図6において、曲線L1はカットオフ周波数 f_c が f_{c0} のときのPLLカットオフ特性であり、曲線L2はカットオフ周波数が f_{c1} のときのPLLカットオフ特性であり、曲線L3はカットオフ周波数が f_{c2} のときのPLLカットオフ特性である。

[0035] PLLカットオフ特性において、カットオフ周波数 f_c より低域側はPLLループの負帰還領域（以下、「ループ帯域内」と呼ぶ）であり、負帰還ループで抑制されるVCOの自走位相雑音によって位相雑音レベルが決まる。また、カットオフ周波数 f_c より高域側は、PLLループのフィルタ領域（以下、「ループ帯域外」と呼ぶ）であり、ループフィルタ4の雑音特性が影響する。PLLの位相雑音は、ループ帯域内の雑音とループ帯域外の雑音との総和によって決まる。このため、カットオフ周波数 f_c の設計中心は、両者のレベルを考慮して設定される。VCO 5の動作点（すなわち変調感度 K_v ）、ループフィルタの回路定数、及びチャージポンプ電流は、上記のカットオフ周波数 f_c を得るために、所定の設計値が選ばれる。

[0036] 設計中心の変調感度 K_v に対応するカットオフ周波数 $f_{c0} = f_{c0}$ に対して、変調感度 K_v が設計中心の値に対して小さい場合、カットオフ周波数 f_c は低域側の f_{c1} にシフトし、ループ帯域内の位相雑音、及びループ帯域外の位相

雑音であるフィルタ雑音が大きくなる。図6において、 f_{c1} よりも左側にあるハッチングで示される部分がループ帯域内の位相雑音であり、 f_{c1} よりも右側にあるハッチングで示される部分がループ帯域外の位相雑音である。一方、変調感度 K_v が設計中心の値に対して大きい場合は、カットオフ周波数 f_c は高域側の f_{c2} にシフトし、ループ帯域外の位相雑音が増加する。また、変調感度 K_v の変動によりPLLの位相余裕が不足した場合には、PLLループがアンロック（UNLOCK）となり、周波数が制御不可能となる。この場合、図6の曲線L4に示されるように、位相雑音特性が大幅に劣化し、多数のスプリアスが発生する。

[0037] 次に、実施の形態1に係る周波数変調発振源100において、位相雑音特性の劣化を抑制するための動作の要部について説明する。図7は、実施の形態1に係る周波数変調発振源100における動作の説明に供するフローチャートである。なお、後述する実施の形態2～4も含め、本実施の形態におけるフローチャートは、全て位相雑音特性の劣化を抑制するために実施する調整工程（以下、適宜「調整」と呼ぶ）を示しており、この工程で周波数補償電圧 V_T 、チャージポンプ電流の調整、及び最適化制御を行い、調整完了後は通常のPLLによる変調動作に移行する。通常の変調動作においては、その動作周期内で、周波数補償電圧 V_T 及びチャージポンプ電流は、調整及び最適化された固定値で運用される。なお、周囲温度変動等が発生した場合は、再び調整工程が実施される（詳細は後述する）。

[0038] 図7において、周波数補償電圧発生部34は、周波数補償電圧 V_T を発生させて、VCO5の周波数補償用端子52に印加する（ステップS101）。なお、ステップS101で設定される周波数補償電圧 V_T は、周波数補償電圧 V_T の初期値である。初期値は、VCO5の特性を考慮して、予め決められた中心値等が設定される。この設定値は、メモリ等に記憶されたものを読み出してもよい。

[0039] VCO5の発振周波数が通常のPLL動作時における変調周波数の中心付近となるように、分周数設定部10及び分周器制御部6によって設定される

(ステップS102)。例えば、分周数設定部10及び分周制御部6によって分周数Nが設定されると、PLLループにより、VCO5の発振周波数fは基準信号61に同期し、基準信号周波数のN倍の周波数にロックする。PLL16が動作し、PLL16の変調周波数がロックした状態において(ステップS103)、変調制御電圧検出部32によって、PLL16における変調制御電圧 V_P が検出される(ステップS104)。次いで、周波数補償制御部30は、分周数Nで設定される既知の発振周波数f、及び検出された V_P 値に基づいて、 K_v 値を算出する(ステップS105)。

[0040] ステップS102からステップS104の処理では、通常のPLL動作時における変調周波数の中心付近の周波数 f_1 、 f_2 の2点について、それぞれに対応する V_P 値が検出される。すなわち、 V_{P1} は、動作周波数 f_1 のときに検出された V_P 値であり、 V_{P2} は、動作周波数 f_2 のときに検出された V_P 値である。動作周波数 f_1 、 f_2 は、分周数設定部10及び分周器制御部6が分周器7に付与する分周数Nによって設定される。

[0041] ステップS105において、周波数補償制御部30は、以下の(1)式を用いて K_v 値を算出する。

$$[0042] \quad K_v = (f_2 - f_1) / (V_{P2} - V_{P1}) \quad \dots (1)$$

[0043] 周波数補償制御部30は、ステップS105で算出された K_v 値が目標範囲内の値であるか否かを判定する(ステップS106)。算出された K_v 値が目標範囲内の値ではない場合(ステップS106, No)、ステップS107に進む。ステップS107では、ステップS105で算出された K_v 値が目標範囲の下限値より小さいか否かが判定される。 K_v 値が目標範囲の下限値より小さい場合(ステップS107, Yes)、周波数補償制御部30は、周波数補償電圧 V_T の値を更新し、更新後の周波数補償電圧 V_T で再設定する(以下、更新及び再設定を合わせて「再設定」と呼ぶ)。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を増加させることで行われる(ステップS108)。また、ステップS105で算出された K_v 値が目標範囲の下限値以上である場合(ステップS107, No)、ステッ

プS 1 0 9に進む。なお、ステップS 1 0 6において、既に K_v 値が目標範囲内の値ではないと判定されているので、ステップS 1 0 7における“N o”の判定は、ステップS 1 0 5で算出された K_v 値が目標範囲の上限値より大きいことを意味する。このため、ステップS 1 0 9における周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を減少させることで行われる。

[0044] なお、ステップS 1 0 7では、ステップS 1 0 5で算出された K_v 値が目標範囲の下限値より小さいか否かを判定しているが、算出された K_v 値が目標範囲の上限値より大きいかな否かを判定してもよい。この場合、算出された K_v 値が目標範囲の上限値より大きい場合、周波数補償制御部30は、周波数補償電圧 V_T を再設定する。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を減少させることで行われる。また、算出された K_v 値が目標範囲の上限値以下の場合、周波数補償制御部30は、前回算出した周波数補償電圧 V_T の値を増加させることで算出した新たな周波数補償電圧 V_T を再設定する。

[0045] 周波数補償制御部30は、再設定された周波数補償電圧 V_T が設定限界値であるか否かを判定する（ステップS 1 1 0）。当該周波数補償電圧 V_T が設定限界値である場合（ステップS 1 1 0, Y e s）、故障と判定して処理を終える（ステップS 1 1 2）。一方、周波数補償電圧 V_T が設定限界値でない場合（ステップS 1 1 0, N o）、再設定された周波数補償電圧 V_T は、周波数補償電圧発生部34に与えられる。周波数補償電圧発生部34は、指示された周波数補償電圧 V_T を発生させて、V C O 5の周波数補償用端子52に印加する（ステップS 1 1 1）。ステップS 1 1 1の処理後は、ステップS 1 0 2に戻る。以降、ステップS 1 0 2からの処理が繰り返される。

[0046] ステップS 1 0 6に戻り、算出された K_v 値が目標範囲内の値である場合（ステップS 1 0 6, Y e s）、通常動作に移行して処理を終える（ステップS 1 1 3）。通常動作は、分周数設定部10によって設定され、分周器制御部6によって制御された分周数に基づいて、P L L 1 6により変調波を生

成する動作である。通常動作では、最終的に調整された周波数補償電圧 V_T により、最適な K_v 値が得られる動作点において、VCO5がFM信号65を出力する。

[0047] 図7に示されるフローチャートの処理については、更に図8を参照して説明する。図8は、図7に示されるフローチャートの処理によって、変調感度 K_v が目標の値に近づく様子を説明する図である。

[0048] 図8の上段部において、縦軸には、分周数設定部10によって設定され、分周器制御部6によって制御された分周数に基づいて、PLL16によって設定される周波数 f_1 , f_2 が示され、横軸には、周波数 f_1 , f_2 のそれぞれにおいて変調制御電圧検出部32によって検出される V_P 値 ($V_{P1}(1)$, $V_{P2}(1)$) が示されている。

[0049] 通常動作時における変調周波数の中心周波数 f_0 付近に設定される周波数 f_1 , f_2 は、PLL16によってロックされる。 $V_P - f$ 特性を表す曲線K1において、 $P_1(1)$ は、周波数 f_1 を出力する動作点であり、 $P_2(1)$ は、周波数 f_2 を出力する動作点である。周波数 f_1 , f_2 としては、中心周波数 f_0 付近の値が選ばれる。周波数 f_1 は、中心周波数 f_0 よりも小さく、周波数 f_2 は、中心周波数 f_0 よりも大きい。

[0050] K_v 値は、上記(1)式によって算出されるが、目標範囲内の K_v 値が得られない場合、新たな V_T 値が再設定される。新たな V_T 値によって、新たな K_v 値が算出される様子は、図8の下段部に示されている。

[0051] 図8の下段部において、VCO5の動作点は、新たな V_T 値に対応する曲線K2に移動する。従って、周波数 f_1 については、曲線K2上の $P_1(2)$ が新たな動作点となり、周波数 f_2 については、曲線K2上の $P_2(2)$ が新たな動作点となる。また、新たな動作点において、 K_v 値が算出される。 V_T 値の再設定による動作点の変更と、 K_v 値の再計算は、新たに算出された K_v 値が、目標範囲内の値となるまで繰り返される。算出された K_v 値が、目標範囲内の値になると、 V_T 値の探索処理は終了する。最後に設定された V_T 値は、通常動作時において、VCO5に付与されるPLLの変調中心周波数 f_0 。

の V_T 値となる。また、最後に算出された K_v 値は、通常動作時において、 V_{CO5} の動作点を決める K_v 値となる。

[0052] 以上説明したように、実施の形態1に係る周波数変調発振源によれば、基準信号と分周信号との間の位相差に対応した比較結果信号を積分して生成した変調制御電圧、並びに、変調制御電圧及び分周数に基づいて設定される周波数補償電圧に基づいて V_{CO} の発振周波数が制御される。そして、周波数補償電圧により、 V_{CO} の電圧周波数特性における変調動作点を移動させ、変調動作点における変調感度が目標範囲内の値となるように周波数補償電圧が制御される。これにより、個体ばらつき及び温度ドリフトに起因する V_{CO} の変調感度の変動を抑制して、 PLL のカットオフ特性変動を抑制することができる。 PLL のカットオフ特性を抑制できるので、 PLL の位相雑音特性の劣化を抑制することが可能となる。

[0053] また、実施の形態1に係る周波数変調発振源によれば、 PLL のカットオフ特性変動を抑制できるので、 PLL の設計における位相余裕に関して、十分な動作マージンを得ることができる。これにより、 PLL の動作周波数のロックが不意に外れるといった事象が起こるリスクを低減することができる。従って、実施の形態1に係る周波数変調発振源をレーダ装置に適用して構成すれば、意図しない送信周波数出力による電波法規の逸脱、及びレーダ受信不良のリスクを低減することが可能となる。

[0054] 実施の形態2.

図9は、実施の形態2に係る周波数変調発振源100Aの構成を示すブロック図である。図9に示される周波数変調発振源100Aでは、図1に示す実施の形態1に係る周波数変調発振源100の構成において、周波数補償電圧テーブル（以下、「 V_T テーブル」と呼ぶ）40、変調制御電圧テーブル（以下、「 V_P テーブル」と呼ぶ）42及び温度検出器45が追加されている。その他の構成については、実施の形態1の構成と同一又は同等であり、同一又は同等の構成部には同一の符号が付されて示されている。

[0055] 次に、実施の形態2に係る周波数変調発振源100Aの要部の動作につい

て、図9から図12の図面を参照して説明する。図10は、実施の形態2に係る周波数変調発振源100Aにおける動作の説明に供するフローチャートである。図11は、図9に示される V_T テーブル40の一例を示す図である。図12は、図9に示される V_P テーブル42の一例を示す図である。なお、図10に示されるフローチャートにおいて、図7に示されるフローチャートと同一又は同等の処理については、同一のステップ番号を付している。

[0056] V_T テーブル40及び V_P テーブル42は、周波数補償制御部30で算出された結果を参照又は記憶するテーブルである。実施の形態2において、 V_T テーブル40は「第1のテーブル」を構成し、 V_P テーブル42は「第2のテーブル」を構成する。 V_T テーブル40及び V_P テーブル42は、図4に示されるメモリ202を用いて実現することができる。温度検出器45は、周囲温度を検出する検出器である。温度検出器45の検出値は、周波数補償制御部30が当該温度にて周波数補償電圧 V_T 及び変調制御電圧 V_P を各テーブルから読み出す際、並びに V_T テーブル40を算出し、 V_T テーブル40をメモリ202に記憶する際などに使用される。なお、 V_T テーブル40及び V_P テーブル42の詳細、及び周波数補償制御部30が V_T テーブル40及び V_P テーブル42を利用する場合の動作の詳細については、後述する。

[0057] V_T テーブル40は、図11に示されるように、温度データ($T_1, \dots, T_0, \dots, T_2$)と、周波数補償電圧データ($V_{T1}, \dots, V_{T0}, \dots, V_{T2}$)との対応関係が記されているテーブルである。また、 V_P テーブル42は、図12に示されるように、温度データ($T_1, \dots, T_0, \dots, T_2$)と、変調制御電圧データ($V_{P1}, \dots, V_{P0}, \dots, V_{P2}$)との対応関係が記されているテーブルである。

[0058] 実施の形態2において、目標範囲の K_v 値に対応する V_P 値の目標範囲は、図12に示されるような V_P テーブル42を参照することにより得ることができる。

[0059] 図10において、まず、温度検出器45によって、周囲温度が検出される(ステップS201)。周波数補償制御部30は、 V_T テーブル40を参照し

、検出された周囲温度に対応する周波数補償電圧 V_T を読み出す（ステップ S 202）。

[0060] 読み出された周波数補償電圧 V_T は、周波数補償電圧発生部 34 に与えられる。周波数補償電圧発生部 34 は、指示された周波数補償電圧 V_T を発生させて、VCO5 の周波数補償用端子 52 に印加する（ステップ S 101）。なお、図 10 において、ステップ S 101 からステップ S 104 の処理は図 7 と同一の処理であり、ここでの説明は割愛する。

[0061] 周波数補償制御部 30 は、ステップ S 104 で検出された V_P 値が目標範囲内の値であるか否かを判定する（ステップ S 203）。検出された V_P 値が目標範囲内の値ではない場合（ステップ S 203, No）、ステップ S 204 に進む。ステップ S 204 では、ステップ S 104 で検出された V_P 値が目標範囲の上限値より大きいかが判定される。 V_P 値が目標範囲の上限値より大きい場合（ステップ S 204, Yes）、周波数補償制御部 30 は、周波数補償電圧 V_T を再設定する。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を増加させることで行われる（ステップ S 205）。また、ステップ S 104 で検出された V_P 値が目標範囲の上限値以下である場合（ステップ S 204, No）、ステップ S 206 に進む。なお、ステップ S 203 において、既に V_P 値が目標範囲内の値ではないと判定されているので、ステップ S 204 における “No” の判定は、ステップ S 104 で検出された V_P 値が目標範囲の下限值より小さいことを意味する。このため、ステップ S 206 における周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を減少させることで行われる。ステップ S 205 及びステップ S 206 の処理が終了すると、ステップ S 110 に進む。ステップ S 110 からステップ S 112 までの処理は、図 7 と同一の処理であり、ここでの説明は割愛する。

[0062] なお、ステップ S 204 では、ステップ S 104 で検出された V_P 値が目標範囲の上限値より大きいかが否かを判定しているが、検出された V_P 値が目標範囲の下限值より小さいかが否かを判定してもよい。この場合、検出された V_P 値

が目標範囲の下限值より小さい場合、周波数補償制御部 30 は、周波数補償電圧 V_T を再設定する。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を減少させることで行われる。また、検出された V_P 値が目標範囲の下限值以上の場合、周波数補償制御部 30 は、前回算出した周波数補償電圧 V_T の値を増加させることで算出した新たな周波数補償電圧 V_T を再設定する。

[0063] なお、実施の形態 2 において、 V_P 値の目標範囲は、図 5 に示される VCO 5 の $V_P - f$ 特性を把握し、予め初期調整等で求めておく。或いは、実施の形態 1 で説明したように変調感度 K_v 値を求めることにより、PLL ループ特性の設計中心とする K_v 値から定めておくことでもよい。なお、実際の VCO 特性において、発振周波数の変動は発生するが、バラクタ特性で概ね決まる $V_P - K_v$ 特性の関係は、個体ではばらつかず、おおよそ一定であり、温度による変動も大きくないことが分かっている。

[0064] 図 10 に示されるフローチャートの処理については、更に図 13 を参照して説明する。図 13 は、図 10 に示されるフローチャートの処理によって変調制御電圧 V_P が目標の値に近づく様子を説明する図である。

[0065] 図 13 の上段部において、縦軸には、PLL 16 によって設定される中心周波数 f_0 が示され、横軸には、検出される V_P 値 ($V_P(1)$) が示されている。 $P_0(1)$ は、 $V_P - f$ 特性を表す曲線 K1 において、中心周波数 f_0 を出力する動作点である。曲線 K1 は、周波数補償電圧 V_T の初期値によって決まる。 $V_P(1)$ は、ハッチングで示される V_P 値目標範囲には入っていない。このため、新たな V_T 値が再設定される。新たな V_T 値が再設定される様子は、図 13 の中段部に示されている。

[0066] 図 13 の中段部において、VCO 5 の動作点は、新たな V_T 値に対応する曲線 K3 上に移動する。中心周波数 f_0 は、PLL 16 によってロックされる。従って、曲線 K3 上の $P_0(2)$ が新たな動作点となる。 $P_0(2)$ における V_P 値 ($V_P(2)$) は、 $P_0(1)$ における V_P 値 ($V_P(1)$) よりも V_P 値目標範囲に近づいているが、 V_P 値目標範囲を飛び越して V_P 値目標範囲の左

側に移動している。このため、新たな V_T 値が再設定される。新たな V_T 値が再設定される様子は、図13の下段部に示されている。

[0067] 図13の下段部において、VCO5の動作点は、新たな V_T 値に対応する曲線K4上に移動する。中心周波数 f_0 は、PLL16によってロックされる。この例では、曲線K3上の $P_0(3)$ が新たな動作点となる。 $P_0(3)$ における V_P 値($V_P(3)$)は、 V_P 値目標範囲に入っている。このため、目標範囲内の V_P 値が得られたので、探索処理は終了する。なお、最後に設定された V_T 値は、通常動作時において、VCO5に付与されるPLLの変調中心周波数 f_0 の V_T 値となる。PLL16により変調波を出力する通常動作では、VCO5の動作点は、最適な K_v 値が得られる動作点となる。

[0068] また、実施の形態2における図10のフローチャートを周波数補償電圧 V_T の調整フローとすると、この調整フローで算出及び決定した値を V_T テーブル40に記憶し、以降の調整時又は運用時における周波数補償電圧 V_T の監視用として参照してもよい。また、調整フローにおいて、分周数設定部10によって設定され、分周器制御部6によって制御された分周数 N に基づきPLL16によって設定される周波数 f に対し、検出された V_P 値を V_P テーブル42に記憶し、以降の調整時又は運用時における変調制御電圧 V_P の参照用としてもよい。さらに、 V_T テーブル40及び V_P テーブル42は調整結果に対して、所定の幅を与えた上下限值を設定して、運用時に各温度でこの上下限值に入っているかどうかを監視する運用としてもよい。このようにすれば、次回の調整フローにおいて、調整の時間を短縮化できる効果が得られる。

[0069] 実施の形態2に係る周波数変調発振源によれば、変調制御電圧 V_P が目標範囲内の値となるように周波数補償電圧 V_T を制御する。これにより、個体ばらつき及び温度ドリフトに起因するVCOの K_v 値の変動を抑制して、PLLのカットオフ特性の変動を抑制することができる。PLLのカットオフ特性の変動を抑制できるので、PLLの位相雑音特性の劣化を抑制することが可能となる。

[0070] また、実施の形態2に係る周波数変調発振源によれば、PLLのカットオ

フ特性の変動を抑制できるので、PLLの設計における位相余裕に関して、十分な動作マージンを得ることができる。これにより、PLLの動作周波数のロックが不意に外れるといった事象が起こるリスクを低減することができる。従って、実施の形態1に係る周波数変調発振源をレーダ装置に適用して構成すれば、意図しない送信周波数出力による電波法規の逸脱、及びレーダ送受信不良のリスクを低減することが可能となる。

[0071] 実施の形態3.

図14は、実施の形態3に係る周波数変調発振源の構成を示すブロック図である。図14に示される実施の形態3に係る周波数変調発振源100Bでは、図1に示す実施の形態1に係る周波数変調発振源100の構成において、周波数補償制御部30が周波数補償制御部30Aに変更されている。図1に示す実施の形態1におけるPLL16に信号切替スイッチ8が追加されて、PLL16Aを構成している。また、周波数検出部31が追加されている。

[0072] PLL16Aでは、ループフィルタ4とVCO5との間に信号切替スイッチ8が設けられ、信号切替スイッチ8の出力がVCO5に入力されるように構成されている。また、周波数補償制御部30Aでは、変調制御電圧検出部32及び周波数補償電圧算出部33に代えて、周波数補償電圧及び変調制御電圧算出部35、並びに変調制御電圧発生部36が追加されている。

[0073] また、図14の構成では、図1と異なり、周波数検出部31が具備され、周波数検出部31によって検出された周波数は、周波数補償電圧及び変調制御電圧算出部35に入力される。このため、図14において、分周数設定部10の出力は、周波数補償電圧及び変調制御電圧算出部35には入力されず、分周期制御部6のみに入力される構成となる。なお、その他の構成については、実施の形態1の構成と同一又は同等であり、同一又は同等の構成部には同一の符号を付して重複する説明は割愛する。

[0074] 実施の形態3では、通常動作時に設定する変調制御電圧 V_P 及び周波数補償電圧 V_T を決定するために、以下の制御、すなわち調整が行なわれる。

[0075] 調整時、周波数補償制御部30Aは、周波数補償制御部30Aが生成した変調制御電圧 V_p がVCO5に入力されたときのVCO5の出力周波数を、周波数検出部31から読み取る。VCO5の出力周波数は、周波数検出部31によって、基準信号61及び帰還信号66から検出される。この繰返しにより、周波数補償制御部30Aは、 $V_p - f$ 特性曲線上における目標 K_v 値が得られるVCO5の動作点を見つけ出し、当該動作点を移動させる制御を行う。また、周波数補償制御部30Aは、周波数補償電圧 V_T を発生させて周波数補償用端子52に入力し、同様に基準信号61及び帰還信号66が入力された周波数検出部31からVCO5の出力周波数を検出する。周波数補償電圧 V_T を変更する制御は、目標周波数が得られるまでの間、繰返して行われる。具体的に、周波数補償制御部30Aは、周波数補償電圧及び変調制御電圧算出部35、周波数補償電圧発生部34、及び変調制御電圧発生部36を備える。実施の形態3において、周波数検出部31は「検出部」を構成し、周波数補償電圧及び変調制御電圧算出部35は「算出部」を構成し、変調制御電圧発生部36は「第1の電圧発生部」を構成し、周波数補償電圧発生部34は「第2の電圧発生部」を構成する。

[0076] 変調制御電圧発生部36は、VCO5の変調用端子50に入力する変調制御電圧 V_p を生成する。VCO5の変調用端子50に入力する変調制御電圧 V_p は、信号切替スイッチ8を介して入力される。信号切替スイッチ8は、ループフィルタ4から出力される変調制御電圧 V_p を受け入れる第1端子8aと、周波数補償制御部30Aの変調制御電圧発生部36から出力される変調制御電圧 V_p を受け入れる第2端子8bとを有している。通常動作時にループフィルタ4から出力される変調制御電圧 V_p を受け入れる場合、信号切替スイッチ8は第1端子8a側に切り替えられ、VCO5をPLL動作させる。一方、調整時に周波数補償制御部30Aの変調制御電圧発生部36から出力される変調制御電圧 V_p を受け入れる場合、周波数補償制御部30Aは、信号切替スイッチ8を第2端子8b側に切り替え、PLLループをVCO5から切り離し、オープンループでVCO5を単独動作させる。このように、信号切替ス

イッチ 8 は、ループフィルタ 4 から出力される $VCO5$ に入力される第 1 電圧である変調制御電圧 V_P を切り替えて、変調制御電圧発生部 36 から出力される第 3 電圧である変調制御電圧 V_P を $VCO5$ に入力する「電圧切替部」を構成する。

[0077] 調整時において、周波数補償電圧及び変調制御電圧算出部 35 は、初期値として設定する周波数補償電圧 V_T 及び変調制御電圧 V_P をそれぞれ、周波数補償電圧発生部 34 及び変調制御電圧発生部 36 から出力し、 $VCO5$ に入力させる。周波数検出部 31 は、上記の各入力電圧における $VCO5$ の出力信号、すなわち分周器 7 に出力する帰還信号 66 と、基準信号生成部 1 が位相周波数比較部 2 に出力する基準信号 61 とに基づいて、 $VCO5$ の発振周波数を検出する。周波数補償電圧及び変調制御電圧算出部 35 は、周波数検出部 31 の検出値、すなわち、周波数検出部 31 によって検出された $VCO5$ の発振周波数及び変調制御電圧発生部 36 から出力される変調制御電圧 V_P に基づいて変調感度 K_v を算出する。目標の変調感度 K_v が得られない場合、周波数補償電圧及び変調制御電圧算出部 35 は、次の変調制御電圧 V_P を設定し、変調制御電圧発生部 36 から出力して $VCO5$ に入力し、再び、変調感度 K_v を算出する。以上の繰り返しにより、目標の変調感度 K_v が得られる変調制御電圧 V_P を算出する。なお、以上の変調制御電圧 V_P を算出するまでの過程では、周波数補償電圧 V_T は初期値に保たれる。

[0078] 変調制御電圧 V_P を決定した後、変調制御電圧発生部 36 から $VCO5$ に算出された最終的な変調制御電圧 V_P を入力させた状態で、入力周波数補償電圧及び変調制御電圧算出部 35 は、周波数補償電圧 V_T を設定し、周波数補償電圧発生部 34 から出力して $VCO5$ に入力し、このときの周波数を周波数検出部 31 により検出する。以上の繰り返しにより、目標周波数が得られる周波数補償電圧 V_T が算出される。なお、 $VCO5$ の目標周波数は、通常の PLL 動作時、すなわち変調時の中心周波数となるように選ばれる。通常動作時は、上記の調整により決定された周波数補償電圧 V_T が、周波数補償電圧及び変調制御電圧算出部 35 により設定され、周波数補償電圧発生部 34 から V

CO5の周波数補償用端子52に入力される。周波数補償制御部30Aは、信号切替スイッチ8を第1端子8a側に切り替え、変調制御電圧 V_p をループフィルタ4からCO5に入力させ、PLL16AをPLL動作させる。PLL16Aは、調整により設定された周波数補償電圧 V_T により、出力周波数及び変調感度 K_v が目標とする値でPLL動作する。

[0079] 次に、実施の形態3に係る周波数変調発振源100Bにおける動作の要部について説明する。図15は、実施の形態3に係る周波数変調発振源100Bにおける動作の説明に供するフローチャートである。なお、図15のフローチャートでは、目標の K_v 値に対応する V_p 値が予め分かっている場合を想定している。但し、CO5の特性から経験的に、概略の V_p 値が分かっている場合には、当該 V_p 値を初期値として設定してもよい。

[0080] 図15において、まず、CO5を発振させるため、周波数補償電圧発生部34は、周波数補償電圧 V_T の初期値をCO5の周波数補償用端子52に印加する（ステップS301）。次に、変調制御電圧発生部36は、信号切替スイッチ8を介して、変調制御電圧 V_p をCO5の変調用端子50に印加する（ステップS302）。周波数検出部31は、CO5の発振周波数を検出する（ステップS303）。なお、変調制御電圧 V_p の印加及び発振周波数の検出は、少なくとも2点で行われる。

[0081] 周波数補償制御部30Aは、ステップS302で印加された変調制御電圧 V_p と、ステップS303で検出された発振周波数 f に基づいて、 K_v 値を算出する（ステップS304）。

[0082] 周波数補償制御部30Aは、ステップS304で算出された K_v 値が目標範囲内の値であるか否かを判定する（ステップS305）。算出された K_v 値が目標範囲内の値ではない場合（ステップS305, No）、ステップS306に進む。ステップS306では、ステップS304で算出された K_v 値が目標範囲の下限値より小さいか否かが判定される。 K_v 値が目標範囲の下限値より小さい場合（ステップS306, Yes）、周波数補償制御部30Aは、変調制御電圧 V_p の値を更新し、更新後の変調制御電圧 V_p で再設定

する。変調制御電圧 V_p の再設定は、前回算出した変調制御電圧 V_p の値を減少させることで行われる（ステップ S 3 0 7）。また、ステップ S 3 0 4 で算出された K_v 値が目標範囲の下限値以上である場合（ステップ S 3 0 6, N o）、ステップ S 3 0 8 に進む。なお、ステップ S 3 0 5 において、既に K_v 値が目標範囲内の値ではないと判定されているので、ステップ S 3 0 6 における “N o” の判定は、ステップ S 3 0 4 で算出された K_v 値が目標範囲の上限値より大きいことを意味する。このため、ステップ S 3 0 8 における変調制御電圧 V_p の再設定は、前回算出した変調制御電圧 V_p の値を増加させることで行われる。

[0083] なお、ステップ S 3 0 6 では、ステップ S 3 0 4 で算出された K_v 値が目標範囲の下限値より小さいか否かを判定しているが、算出された K_v 値が目標範囲の上限値より大きい場合、周波数補償制御部 3 0 A は、変調制御電圧 V_p を再設定する。変調制御電圧 V_p の再設定は、前回算出した変調制御電圧 V_p の値を増加させることで行われる。また、算出された K_v 値が目標範囲の上限値以下の場合、周波数補償制御部 3 0 は、前回算出した変調制御電圧 V_p の値を減少させることで算出した新たな変調制御電圧 V_p を再設定する。

[0084] 周波数補償制御部 3 0 A は、再設定された変調制御電圧 V_p が設定限界値であるか否かを判定する（ステップ S 3 0 9）。当該変調制御電圧 V_p が設定限界値である場合（ステップ S 3 0 9, Y e s）、故障と判定して処理を終える（ステップ S 3 1 8）。一方、変調制御電圧 V_p が設定限界値でない場合（ステップ S 3 0 9, N o）、ステップ S 3 0 2 に戻る。以降、ステップ S 3 0 2 からステップ S 3 0 9 の処理が繰り返される。再設定された変調制御電圧 V_p は、変調制御電圧発生部 3 6 に与えられる。変調制御電圧発生部 3 6 は、指示された変調制御電圧 V_p を発生させ、信号切替スイッチ 8 を介して V C O 5 の変調用端子 5 0 に印加する。ステップ S 3 0 5 に戻り、算出された K_v 値が目標範囲内の値である場合（ステップ S 3 0 5, Y e s）、ステップ

S 3 1 0に進む。なお、ステップS 3 0 2からステップS 3 0 9までの処理は、 K_v 値による変調制御電圧 V_p の調整工程（決定工程）である。

[0085] ステップS 3 1 0では、目標範囲内の K_v 値を与える変調制御電圧 V_p が決定される。変調制御電圧発生部36は、変調制御電圧 V_p の決定値を信号切替スイッチ8を介してV C O 5の変調用端子50に印加する。なお、ここで印加される変調制御電圧 V_p は、ステップS 3 0 2で印加される変調制御電圧 V_p とは異なり、中心1点の値である。変調制御電圧 V_p が印加されると、ステップS 3 1 1に進む。

[0086] ステップS 3 1 1において、ステップS 3 0 5で決定された変調制御電圧 V_p がV C O 5の変調用端子50に印加されているという条件の下、周波数補償電圧発生部34は、周波数補償電圧 V_T をV C O 5の周波数補償用端子52に印加する。次に、周波数検出部31は、V C O 5の発振周波数を検出する（ステップS 3 1 2）。

[0087] 周波数補償制御部30Aは、ステップS 3 1 2で検出された周波数が目標範囲内の値であるか否かを判定する（ステップS 3 1 3）。検出された周波数が目標範囲内の値ではない場合（ステップS 3 1 3, N o）、ステップS 3 1 4に進む。ステップS 3 1 4では、ステップS 3 1 2で検出された周波数が目標範囲の上限値より大きいかが判定される。検出された周波数が目標範囲の上限値より大きい場合（ステップS 3 1 4, Y e s）、周波数補償制御部30Aは、周波数補償電圧 V_T の値を更新し、更新後の値で再設定する。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を減少させることで行われる（ステップS 3 1 5）。また、ステップS 3 1 2で検出された周波数が目標範囲の上限値以下である場合（ステップS 3 1 4, N o）、ステップS 3 1 6に進む。なお、ステップS 3 1 3において、既に検出された周波数が目標範囲内の値ではないと判定されているので、ステップS 3 1 4における“N o”の判定は、ステップS 3 1 2で検出された周波数が目標範囲の下限値より大きいことを意味する。このため、ステップS 3 1 6における周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧

V_T の値を増加させることで行われる。

- [0088] なお、ステップS 3 1 4では、ステップS 3 1 2で検出された周波数が目標範囲の上限値より大きいかな否かを判定しているが、検出された周波数が目標範囲の下限値より小さいかな否かを判定してもよい。この場合、検出された周波数が目標範囲の下限値より小さい場合、周波数補償制御部3 0 Aは、周波数補償電圧 V_T を再設定する。周波数補償電圧 V_T の再設定は、前回算出した周波数補償電圧 V_T の値を増加させることで行われる。また、検出された周波数が目標範囲の下限値以上の場合、周波数補償制御部3 0 Aは、前回算出した周波数補償電圧 V_T の値を減少させることで算出した新たな周波数補償電圧 V_T を再設定する。
- [0089] 周波数補償制御部3 0 Aは、再設定された周波数補償電圧 V_T が設定限界値であるかな否かを判定する（ステップS 3 1 7）。当該周波数補償電圧 V_T が設定限界値である場合（ステップS 3 1 7, Y e s）、故障と判定して処理を終える（ステップS 3 1 8）。一方、周波数補償電圧 V_T が設定限界値でない場合（ステップS 3 1 7, N o）、ステップS 3 1 1に戻る。以降、ステップS 3 1 1からステップS 3 1 7の処理が繰り返される。再設定された周波数補償電圧 V_T は、周波数補償電圧発生部3 4に与えられる。周波数補償電圧発生部3 4は、指示された周波数補償電圧 V_T を発生させ、V C O 5の周波数補償用端子5 2に印加する。
- [0090] ステップS 3 1 3に戻り、ステップS 3 1 2で検出された周波数が目標範囲内の値である場合（ステップS 3 1 3, Y e s）、通常動作に移行して処理を終える（ステップS 3 1 9）。なお、ステップS 3 1 1からステップS 3 1 7までの処理は、周波数による周波数補償電圧 V_T の調整工程（決定工程）である。
- [0091] 図1 5に示されるフローチャートの処理については、更に図1 6を参照して説明する。図1 6は、図1 5に示されるフローチャートの処理によって変調感度 K_v が目標の値に近づく様子を説明する図である。
- [0092] 図1 6の上段部において、縦軸には、変調制御電圧 V_p によって制御される

VCO5の発振周波数 $f_1(1)$ 及び $f_2(1)$ が示され、横軸には、設定される V_P 値($V_{P1}(1)$, $V_{P2}(1)$)が示されている。 V_P-f 特性を表す曲線K5において、 $P_1(1)$ は発振周波数 $f_1(1)$ を出力する動作点であり、 $P_2(1)$ は発振周波数 $f_2(1)$ を出力する動作点である。また、 $P_0(1)$ は、曲線K5において、発振周波数 $f_1(1)$ と、発振周波数 $f_2(1)$ との間に位置する発振周波数 $f_0(1)$ を出力する動作点である。

[0093] 図16の上段部において、 K_v 値は、以下の(2)式で算出される。

$$[0094] \quad K_v = \{f_2(1) - f_1(1)\} / \{V_{P2}(1) - V_{P1}(1)\} \cdots (2)$$

[0095] K_v 値は、上記(2)式によって算出されるが、目標範囲内の K_v 値が得られない場合、新たな V_P 値が算出される。新たな V_P 値によって、新たな K_v 値が算出される様子は、図16の中段部に示されている。

[0096] 図16の中段部において、VCO5の動作点 $P_0(1)$ は、新たな V_P 値に対応する動作点 $P_0(2)$ に移動する。 $V_{P1}(2)$ に対応する $P_1(2)$ と、 $V_{P2}(2)$ に対応する $P_2(2)$ とが、新たな動作点となる。周波数検出部31によって、新たな動作点 $P_1(2)$ における周波数 $f_1(2)$ と、新たな動作点 $P_2(2)$ における周波数 $f_2(2)$ とが検出される。新たな動作点における K_v 値は、以下の(3)式で算出される。

$$[0097] \quad K_v = \{f_2(2) - f_1(2)\} / \{V_{P2}(2) - V_{P1}(2)\} \cdots (3)$$

[0098] 動作点の変更と、 K_v 値の再計算は、新たに算出された K_v 値が、目標範囲内の値となるまで繰り返される。算出された K_v 値が、目標範囲内の値になると、 V_P 値の探索処理は終了する。最後に算出された K_v 値は、通常動作時において、VCO5の動作点を決める K_v 値となり、図16の中段部において、動作点 $P_0(2)$ がこれに当たる。 $P_0(2)$ は変調制御電圧 V_{P0} において、発振周波数 $f_0(2)$ を出力する動作点である。

[0099] 変調制御電圧 V_P の設定値、及び K_v 値が決定されると、次は、周波数補償電圧 V_T の設定値である V_T 値の探索が行われる。 V_T 値の探索が行われる様子は、図16の下段部に示されている。

[0100] 図16の下段部において、曲線K5における動作点 $P_0(2)$ は、図16の

中段部に示される $P_0(2)$ と同一であり、変調制御電圧 V_{P0} において、発振周波数 $f_0(2)$ を出力する動作点である。

[0101] 周波数補償電圧 V_T は、目標範囲内の周波数である目標周波数が得られるように再設定される。新たな周波数補償電圧 V_T によって制御される $VCO5$ の $V_P - f$ 特性は、曲線 $K6$ で示される。曲線 $K6$ における $P_0(3)$ は、発振周波数 $f_0(3)$ を出力する動作点である。図16の下段部において、動作点 $P_0(3)$ における発振周波数 $f_0(3)$ は、目標範囲内に入っている。なお、目標周波数が得られない場合、目標周波数が得られるまで、周波数補償電圧 V_T を探索する処理が行われる。

[0102] なお、動作点 $P_0(2)$ における K_v 値と、動作点 $P_0(3)$ における K_v 値は、同一の変調制御電圧 V_{P0} で決まる動作点であり、両者は概ね同等の値となる。但し、正確な K_v 値を把握するため、最終的な周波数補償電圧 V_T を決定した後に、 K_v 値の演算を行ってもよい。

[0103] なお、図15のフローチャートで最終的に求められた V_P 値と K_v 値は、図4に示すメモリ202に記憶してもよいし、図9に示される V_P テーブル42に記憶してもよい。メモリ202又は V_P テーブル42に記憶することにより、例えば次回の V_T 値の探索処理において、実施の形態1又は実施の形態2で説明した手法を適用できる。実施の形態1又は実施の形態2の手法の適用により、探索時間の短縮化の効果が期待できる。

[0104] 実施の形態3に係る周波数変調発振源によれば、変調感度 K_v (K_v 値) が目標範囲内の値となるように変調制御電圧 V_P 及び周波数補償電圧 V_T を制御する。これにより、個体ばらつき及び温度ドリフトに起因する VCO の K_v 値の変動を抑制して、 PLL のカットオフ特性の変動を抑制することができる。 PLL のカットオフ特性の変動を抑制できるので、 PLL の位相雑音特性の劣化を抑制することが可能となる。

[0105] また、実施の形態3に係る手法は、 PLL ループを $VCO5$ から切り離して $VCO5$ を単独動作させ、周波数補償制御部30Aから出力される変調制御電圧 V_P を $VCO5$ に入力することができる。これにより、目標の K_v 値に

対応する V_P 値が予め分かっていない場合でも、目標の K_v 値を得るための V_P 値の探索が可能となる。

[0106] また、実施の形態 3 に係る周波数変調発振源によれば、PLL のカットオフ特性の変動を抑制できるので、PLL の設計における位相余裕に関して、十分な動作マージンを得ることができる。これにより、PLL の動作周波数のロックが不意に外れるといった事象が起こるリスクを低減することができる。従って、実施の形態 3 に係る周波数変調発振源をレーダ装置に適用して構成すれば、意図しない送信周波数出力による電波法規の逸脱や、レーダ送受信不良のリスクを低減することが可能となる。

[0107] 実施の形態 4.

次に、実施の形態 4 に係る周波数変調発振源の制御方法について、図 17 から図 20 の図面を参照して説明する。図 17 は、実施の形態 4 に係る周波数変調発振源における動作の説明に供するフローチャートである。図 18 は、実施の形態 4 における $V_T - V_P$ 近似曲線の作成処理の説明に供する第 1 の図である。図 19 は、実施の形態 4 における $V_T - V_P$ 近似曲線の作成処理の説明に供する第 2 の図である。図 20 は、実施の形態 4 における $V_T - V_P$ 近似曲線の作成処理の説明に供する第 3 の図である。なお、実施の形態 4 に係る周波数変調発振源の機能は、図 1 に示される実施の形態 1 のものと同一又は同等の構成で実現できる。

[0108] 図 17 に示されるフローチャートは、 V_P 検出ステップ、 $V_T(T)$ 算出ステップ、 V_P 検証ステップ及び $V_T(T)$ 更新ステップの 4 つに区分される。 V_P 検証ステップは、 K_v 検証ステップと言い替えてもよい。 V_P 検出ステップは、ステップ S401 からステップ S403 までの 3 つのステップからなる。 $V_T(T)$ 算出ステップは、ステップ S404 からステップ S406 までの 3 つのステップからなる。 $V_T(T)$ 算出ステップは、目標の V_P 値を得るための周波数補償電圧 V_T である $V_T(T)$ を算出するステップである。 V_P 検証ステップは、ステップ S407 からステップ S410 までの 4 つのステップからなる。 V_P 検証ステップは、 $V_T(T)$ 算出ステップで得られた $V_T(T)$

）をVCO5に印加して、目標の V_P 値が得られていることを、実際に検出して検証するステップである。 V_T （T）算出ステップで算出される V_T （T）が確実なものであるならば、 V_P 検証ステップは、省略してもよい。ステップS411は、 V_T （T）更新ステップである。

[0109] まず、周波数補償電圧発生部34は、周波数補償電圧 V_T を周波数補償用端子52に印加する（ステップS401）。この状態で、PLL16が動作し、通常動作における変調中心周波数 f_0 で周波数がロックする（ステップS402）。次に、変調制御電圧検出部32は、変調制御電圧 V_P を検出する（ステップS403）。これらのステップの具体例を図18の例で説明する。

[0110] 図18には、 V_P — f 特性を表す4つの曲線K7、K8、K9、K10が示されている。初期の動作点、すなわち、補償開始時の動作点は、曲線K7上のP点である。ステップS402の処理によって、 V_P が検出される。図18の例は、動作点が3つの場合の例である。図18に示されるように、 V_T よりも値が小さい V_{T1} が印加された場合、動作点は曲線K8上の P_1 点となり、 V_{P1} が検出される。また、 V_T よりも値が大きい V_{T2} が印加された場合、動作点は曲線K9上の P_2 点となり、 V_{P2} が検出される。なお、図18の例では、曲線K10上の P_0 点が目標の K_v 値、すなわち、目標範囲内の K_v 値を与える動作点として示されている。このように、複数の周波数補償電圧 V_T の設定値に対して、PLL16を動作させ、周波数をロックさせることによって、曲線K7から曲線K10上で同一周波数 f_0 となる複数の変調制御電圧 V_P との組み合わせが得られる。

[0111] 図17に戻り、周波数補償制御部30は、ステップS401で印加した周波数補償電圧 V_T と、ステップS403で検出された変調制御電圧 V_P とに基づいて、これらをマップ化する処理（以下、「 V_T — V_P マップ化」と呼ぶ）を行う（ステップS404）。ステップS404の処理の具体例を図19の例で説明する。

[0112] 図19には、周波数補償電圧 V_T と周波数 f との関係、及び変調制御電圧 V_P と周波数 f との関係が個別に示されている。PLL16の動作中、VCO5

の発振周波数は、分周数設定部 10 によって設定され、分周器制御部 6 によって制御された分周数に対応する周波数 f_0 にロックされる。このため、周波数補償電圧 V_T 及び変調制御電圧 V_P は、相互にバランスして変化する。このため、PLL 16 が動作する範囲内においては、VCO 5 の発振周波数は、 f_0 のままである。このことは、次節に示す内容で説明することができる。

[0113] 図 19 の左側の図に示される曲線 K 11 において、周波数補償電圧が V_T から V_{T1} に変更されると、VCO 5 の発振周波数が Δf_1 だけ下がる方向に働く。一方、図 19 の右側の図に示される曲線 K 12 において、周波数補償電圧が V_T から V_{T1} に変更された状態で PLL 動作すると、VCO 5 の発振周波数が Δf_1 だけ上がる方向に働き、VCO 5 の変調動作点が変わり、変調制御電圧が V_P から V_{P1} に変更される。同じ Δf_1 で示されているように、左側の図の曲線 K 11 における動作点 P と動作点 P_3 (P_1) との間の周波数差は、右側の図の曲線 K 12 における動作点 P と動作点 P_1 との間の周波数差に一致する。

[0114] また、図 19 の左側の図において、周波数補償電圧が V_T から V_{T2} に変更されると、VCO 5 の発振周波数が Δf_2 だけ上がる方向に働く。一方、図 19 の右側の図において、周波数補償電圧が V_T から V_{T2} に変更された状態で PLL 動作すると、VCO 5 の発振周波数が Δf_2 だけ下がる方向に働き、VCO 5 の変調動作点が変わり、変調制御電圧が V_P から V_{P1} に変更される。同じ Δf_2 で示されているように、左側の図の曲線 K 11 における動作点 P と動作点 P_2 との間の周波数差は、右側の図の曲線 K 12 における動作点 P と動作点 P_2 との間の周波数差に一致する。

[0115] $V_T - V_P$ マップ化の処理においては、VCO 5 に印加した周波数補償電圧 V_T と、そのときに検出された変調制御電圧 V_P とを対にしたデータ（以下、「 (V_T, V_P) 」と表記）を収集する処理となる。

[0116] 図 17 に戻り、周波数補償制御部 30 は、ステップ S 404 の処理で収集された (V_T, V_P) に基づいて、周波数補償電圧 V_T と変調制御電圧 V_P との関係を表す $V_T - V_P$ 近似曲線を作成する（ステップ S 405）。次に、周波

数補償制御部30は、ステップS405で作成された $V_T - V_P$ 近似曲線を用いて、目標の V_P 値を得るための周波数補償電圧 $V_T(T)$ を算出する（ステップS406）。これらのステップの処理の具体例を図20の例で説明する。

[0117] 図20には、 $V_T - V_P$ 近似曲線の一例が示されている。図20に示される $V_T - V_P$ 近似曲線は、ステップS404の処理で収集された3つのデータ対（ V_T, V_P ）、（ V_{T1}, V_{P1} ）及び（ V_{T2}, V_{P2} ）をプロットし、これら3つのデータ対を曲線で繋いだものである。ここで、目標の V_P 値を $V_P(T)$ とすれば、 $V_P(T)$ に対応する $V_T(T)$ が、目標の V_P 値を得るための周波数補償電圧 V_T となる。 $V_T - V_P$ 近似曲線を使用すれば、目標の V_P 値を得るための周波数補償電圧 $V_T(T)$ をダイレクトに算出することができる。

[0118] 図17に戻り、周波数補償電圧発生部34は、ステップS406で算出された周波数補償電圧 $V_T(T)$ を周波数補償用端子52に印加する（ステップS407）。次に、周波数補償制御部30は、分周数設定部10によって設定され、分周器制御部6によって制御された分周数に対応する周波数 f_0 において、VCO5をPLL動作させ、VCO5の発振周波数をロックさせる（ステップS408）。なお、このときのVCO5の発振周波数は、図18及び図19において設定した周波数 f_0 である。変調制御電圧検出部32は、VCO5が周波数 f_0 にロックされたときの変調制御電圧 V_P を検出する（ステップS409）。周波数補償制御部30は、検出された V_P 値が目標範囲内の値であるか否かを判定する（ステップS410）。

[0119] 検出された V_P 値が目標範囲内の値ではない場合（ステップS410, No）、ステップS401に戻る。周波数補償制御部30は、ステップS405で作成した $V_T - V_P$ 近似曲線を破棄し、新たな $V_T - V_P$ 近似曲線を作成する。

[0120] 一方、検出された V_P 値が目標範囲内の値である場合（ステップS410, Yes）、ステップS406で算出された周波数補償電圧 $V_T(T)$ がメモリ202に反映されて処理を終える（ステップS411）。

[0121] 実施の形態4に係る周波数変調発振源の制御方法によれば、周波数補償電圧 V_T を印加し、当該周波数補償電圧 V_T を印加したときのPLL動作、周波数ロック時の変調制御電圧 V_P を検出する。そして、印加した周波数補償電圧 V_T 、及び検出した変調制御電圧 V_P に基づいて $V_T - V_P$ 近似曲線を作成する。そして、作成した $V_T - V_P$ 近似曲線に基づいて、目標の V_P 値を得るための周波数補償電圧 V_T を算出する。これにより、変調感度 K_v が目標範囲内の値となるように制御される。その結果、個体ばらつき及び温度ドリフトに起因するVCOの K_v 値の変動を抑制して、PLLのカットオフ特性変動を抑制することができる。また、PLLのカットオフ特性変動を抑制できるので、PLLの位相雑音特性の劣化を抑制することが可能となる。

[0122] なお、実施の形態4に係る周波数変調発振源の制御方法には、上記の処理で算出した周波数補償電圧 V_T をVCOに印加して、目標の V_P 値が得られていることを、実際に検出して検証するステップが含まれる。このため、必要に応じて、この検証ステップを選択して実行してもよい。検証ステップの実行により、目標の V_P 値が得られていることが保証されるという効果がある。

[0123] 実施の形態5.

実施の形態5では、目標の K_v 値及び V_P 値に対して、周波数補償電圧 V_T が設定限界値を超える場合の制御について説明する。なお、本実施の形態に係る制御は、周波数補償制御部30又は周波数補償制御部30Aによって、実行することができる。

[0124] 実施の形態1における図7のフローチャート、及び実施の形態2における図10のフローチャートでは、周波数補償電圧 V_T が設定限界値を超える場合（ステップS110, Yes）、故障と判定して処理を終了していた。また、実施の形態3における図15のフローチャートでは、周波数補償電圧 V_T が設定限界値を超える場合（ステップS317, Yes）、故障と判定して処理を終了していた。

[0125] 一方、実施の形態1から実施の形態4までの手法では、チャージポンプ3がループフィルタ4に出力するチャージポンプ電流は、制御されていない。

そこで、実施の形態5では、周波数補償電圧 V_T が設定限界値を超えると判定された場合には、チャージポンプ電流を制御し、目標とする K_v 値、及び目標とする V_P 値を再設定して、周波数補償電圧 V_T を調整を行う。以下、チャージポンプ電流を、適宜「 I_{cp} 」と表記する。

[0126] PLLにおいて、PLLの位相雑音特性に影響を与える、PLLループ特性（ f_c 特性）は、 K_v 値の平方根と、ループフィルタ4の伝達関数と、 I_{cp} との積に比例する。ループフィルタ4の伝達関数は、ループフィルタ4を構成する抵抗の抵抗値、及びコンデンサの容量値、オペアンプのGBW（オープンループゲインと周波数との積）等によって決まり、且つ、これらの値は部品や回路定数として一律的に決まっている。このため、 K_v 値と I_{cp} とを制御パラメータとする。

[0127] （1）まず、周波数補償電圧 V_T が設定限界値を超えると判定されたときの K_v 値を算出する。このときの K_v 値を「 K_{v0} 」とする。

（2） I_{cp} はチャージポンプの回路設計で与えられ、回路として可変に設定できる。なお、変調感度「 K_{v0} 」に対応して設定した値を、ここでは、「 I_{cp0} 」とする。

（3） f_c 特性、すなわち K_v 値の平方根と、 I_{cp} との積を一定とするため、以下の（4）式に基づいて、新たに目標値とする K_v 値（「 K_{v1} 」とする）に対応する I_{cp1} を算出する。

[0128]
$$I_{cp1} = \sqrt{(K_{v0}/K_{v1})} \times I_{cp0} \quad \dots (4)$$

[0129] 上記（4）式に従って求めた I_{cp1} がチャージポンプ3に流れるようにチャージポンプ3を制御すれば、新たに目標値とする K_{v1} に対して、「 $\sqrt{(K_v)} \times I_{cp}$ 」の値を一定にすることができるので、 I_{cp} 変更前と同等のPLLループ特性（ f_c 特性）が得られる。

[0130] 実施の形態5に係る周波数変調発振源によれば、周波数補償電圧 V_T が設定限界値であると判定された場合には、設定限界値を超えると判定されたときの K_v 値を算出し、算出した K_v 値と、新たに設定する目標の K_v 値とに基づいて、チャージポンプ電流を算出する。そして、チャージポンプ電流の算

出値に基づくチャージポンプ電流、即ちチャージポンプ3における新たな駆動電流レベルを設定し、設定した駆動電流レベルのチャージポンプ電流を発生させてループフィルタ4を駆動する。これにより、目標とする、 K_v 値及び V_p 値を再設定して調整を行うことができるため、周波数補償電圧 V_T の設定限界の範囲内で、目標とする K_v 値及び V_p 値が得られるという効果がある。

[0131] 図21は、実施の形態1から5に係る周波数変調発振源の制御方法を用いたときの実運用時における周波数補償電圧 V_T の補償運用の説明に供するタイムチャートである。図21には、実施の形態1から5に係る周波数変調発振源の実運用時における制御（調整）方法に関する要部の波形が示されている。図21では、上段部側から順に、（1）PLL動作設定信号、（2）変調（通常動作）開始トリガ、（3）VCO出力信号（周波数）、（4） V_T 出力（設定）、（5） I_{cp} 設定、（6） V_p 出力の各波形が示されている。PLL動作設定信号及び変調（通常動作）開始トリガは、プロセッサ201から出力されるPLL動作パラメータの設定信号（シリアル信号）、及び基準タイミング信号である。VCO出力信号（周波数）は、基準タイミング信号に従って、分周数設定部10によって設定され、分周器制御部6によって制御された、分周数及び時間に基づいて掃引される分周信号68に対応して出力される。上記のPLL動作において、 V_T 出力は、PLL動作設定信号に基づいて設定され、周波数補償電圧発生部34からVCO5の周波数補償用端子52に印加される周波数補償電圧 V_T の時間波形、 I_{cp} 設定はPLL動作設定信号に基づいてチャージポンプ3に対して設定されたチャージポンプ電流である。 V_p 出力は、上記のPLL動作において、ループフィルタ4から出力され、VCO5を周波数掃引する変調制御電圧の時間波形である。なお、図21では、周波数補償電圧 V_T のみを調整、最適化制御し、チャージポンプ電流 I_{cp} 設定値は不変とした例を示している。

[0132] まず、PLL動作設定信号が立ち下がる時刻 t_0 でPLLが起動され、時刻 t_1 でPLLがロックする。時刻 t_2 で変調開始トリガが入力され、変調

開始トリガが立ち下がる時刻 t_3 で変調モードがスタートする。図示の例では、変調モードにおいて、FM信号を出力するため、時間に対して、直線的に周波数が変化する分周器設定信号が生成される。時刻 t_3 から時刻 t_4 までの期間は、FM信号の出力期間である。時刻 t_4 から時刻 t_5 までの期間はFM変調を実施しない固定周波数のCW信号の出力区間である。

[0133] 時刻 t_5 から時刻 t_6 までの期間は、FM信号を本願の周波数変調発振源の後段に位置する図示しない送信アンプから送出しない期間（以下、「信号非送出期間」と呼ぶ）である。信号非送出期間は、実運用時における通常動作を行う期間とは異なる期間である。実施の形態1から5では、信号非送出期間を利用してK_v補償を行う。例えば、実施の形態4では、ステップS401からステップS410までの処理、或いはステップS401からステップS406までの処理は、信号非送出期間で実行される。

[0134] K_v補償の処理、すなわち調整、最適化制御された V_T 、 I_{cp} の補償反映は、次のPLL動作設定信号が入力されるまでに実施される。図21の例では、時刻 t_6 にPLL動作設定信号が入力されている。PLL動作設定信号には、K_v補償を行うための周波数補償電圧 V_T 、チャージポンプ電流 I_{cp} などの制御信号が含まれる。信号非送出期間では、最適なK_v補償を得るための周波数補償電圧 V_T 、 I_{cp} 算出が行われる。また、時刻 t_6 から時刻 t_7 までの V_T 、 I_{cp} 更新期間においてメモリ202への書き込みが行われる。なお、時刻 t_7 は、次の変調開始トリガが立ち下がる時刻である。時刻 t_3 から時刻 t_7 までが、動作周期である。時刻 t_7 以降、上記と同様に、動作周期内の処理が繰り返される。図示の例では、周囲温度等の変化で発生したPLL動作時の V_P 変動、すなわちVCOのK_v変動（時刻 t_4 から時刻 t_6 までの期間）に対して、 V_T の更新（時刻 t_6 後）により V_P 変動、すなわちVCOのK_v変動が元の値に補償されている。

[0135] また、実施の形態1から5に係る周波数変調発振源、及びその制御方法によれば、実運用中において、K_v補償が可能となる。このため、経年変化に起因するVCOのK_v値の変動の抑制にも効果的である。

[0136] 実施の形態 6.

次に、実施の形態 6 に係る周波数変調発振源について、図 22 を参照して説明する。図 22 は、実施の形態 6 に係る周波数変調発振源の構成を示すブロック図である。

[0137] 図 22 に示される実施の形態 6 に係る周波数変調発振源 100C においては、図 1 に示される実施の形態 1 の構成において、基準信号生成部 1 と位相周波数比較部 2 との間に、ダイレクトデジタルシンセサイザ (Direct Digital Synthesizer: DDS) 9 が備えられる。DDS 9 は、加算器、ラッチ回路、ROM、DA 変換器などを備え、任意の信号波形又は任意の周波数の信号を離散的なサンプリング処理でデジタル的に生成する回路である。位相周波数比較部 2、チャージポンプ 3、ループフィルタ 4、VCO 5、分周器 7 及び DDS 9 は、PLL 16B を構成する。

[0138] なお、図 22 の構成では、図 1 と異なり、分周器制御部 6 を有さない構成である。

[0139] 上述のように、実施の形態 6 に係る周波数変調発振源 100C は、位相周波数比較部 2 の前段に配置される DDS 9 を備える。DDS 9 は、基準信号生成部 1 から出力される基準信号 61 及び分周数設定部 10 の周波数 (分周数) 設定値を用いて、位相周波数比較部 2 に入力される DDS 基準信号 71 を生成する。DDS 基準信号 71 は、ループ時定数以下の第 1 の時間間隔 T_1 で離散的に掃引され、ループ時定数 τ 以上の第 2 の時間間隔 T_2 で周期的、且つ時間に対して直線的に周波数が変化する基準信号である。すなわち、DDS 基準信号 71 は、入力される第 1 の基準信号である基準信号 61 に基づいて、時間に対して設定された周波数変化をする第 2 の基準信号である。

[0140] 位相周波数比較部 2 は、DDS 基準信号 71 と分周器 7 から出力される分周信号 68 との間の位相差に対応した比較結果信号 62 を生成してループフィルタ 4 に送る。以降の動作は、上述した通りである。

[0141] 実施の形態 6 に係る周波数変調発振源 100C によれば、図 1 に示される実施の形態 1 と同様に、周波数補償制御部 30 を備えている。このため、実

施の形態 1、実施の形態 2 又は実施の形態 4 で説明した手法を用いることにより、実施の形態 1、実施の形態 2 又は実施の形態 4 と同様の効果を得ることができる。

[0142] なお、実施の形態 6 では、D D S 9 を基準信号生成部 1 と位相周波数比較部 2 との間に備える構成を図 1 に適用したが、本構成を図 9 に示される実施の形態 2 の構成に適用してもよいし、本構成を図 14 に示される実施の形態 3 の構成に適用してもよい。実施の形態 3 で説明した手法を用いることにより、実施の形態 3 と同様の効果を得ることができる。

[0143] 実施の形態 7.

次に、実施の形態 7 に係る周波数変調発振源について、図 23 を参照して説明する。図 23 は、実施の形態 7 に係る周波数変調発振源の構成を示すブロック図である。図 23 に示される実施の形態 7 に係る周波数変調発振源 100D においては、図 1 に示される実施の形態 1 の構成において、位相周波数比較部 2 と分周器 7 との間に、D D S 9 が備えられる。位相周波数比較部 2、チャージポンプ 3、ループフィルタ 4、V C O 5、分周器 7 及び D D S 9 は、P L L 16 C を構成する。

[0144] また、図 23 の構成では、図 1 と異なり、分周器制御部 6 を有さない構成である。

[0145] 実施の形態 7 に係る周波数変調発振源 100D では、分周器 7 から出力される分周信号 68 及び分周数設定部 10 の周波数（分周数）設定値を用いて、位相周波数比較部 2 に入力される D D S 分周信号 72 が生成される。D D S 分周信号 72 は、ループ時定数以下の第 1 の時間間隔 T_1 で離散的に掃引され、ループ時定数 τ 以上の第 2 の時間間隔 T_2 で周期的、且つ時間に対して直線的に周波数が変化する分周信号である。すなわち、D D S 分周信号 72 は、分周器 7 から出力される第 1 の分周信号である分周信号 68 に基づいて、時間に対して設定された周波数変化をする第 2 の分周信号である。

[0146] 位相周波数比較部 2 は、D D S 分周信号 72 と基準信号生成部 1 から出力される基準信号 61 との間の位相差に対応した比較結果信号 62 を生成して

ループフィルタ 4 に送る。以降の動作は、上述した通りである。

[0147] 実施の形態 7 に係る周波数変調発振源 100D によれば、図 1 に示される実施の形態 1 と同様に、周波数補償制御部 30 を備えている。このため、実施の形態 1、実施の形態 2 又は実施の形態 4 で説明した手法を用いることにより、実施の形態 1、実施の形態 2 又は実施の形態 4 と同様の効果を得ることができる。

[0148] なお、実施の形態 7 では、DDS 9 を位相周波数比較部 2 と分周器 7 との間に備える構成を図 1 に示す実施の形態 1 の構成に適用したが、本構成を図 14 に示す実施の形態 3 の構成に適用してもよい。実施の形態 3 で説明した手法を用いることにより、実施の形態 3 と同様の効果を得ることができる。

[0149] 実施の形態 8.

次に、実施の形態 8 に係るレーダ装置について、図 24 及び図 25 を参照して説明する。図 24 は、実施の形態 1 から実施の形態 7 で説明した何れかの周波数変調発振源を含むレーダ装置 500 の構成を示すブロック図である。図 25 は、図 24 に示すレーダ装置 500 の変形例を示すブロック図である。図 24 及び図 25 において、変調信号生成器 510 は、実施の形態 1 から実施の形態 7 で説明した何れかの周波数変調発振源を用いたものである。

[0150] 変調信号生成器 510 から出力される FM 信号は、電力増幅器 520 により所要の電力まで増幅され、送信信号が生成される。送信信号は、送信アンテナ 530 によって空間に向けて送信される。送信された信号は図示しない対象物によって反射され、反射された信号は受信アンテナ 540 によって受信される。受信アンテナ 540 から得られる受信信号は、低雑音増幅器である前置増幅器 550 によって電圧増幅が行われる。

[0151] ミキサ回路 560 では、前置増幅器 550 から出力される増幅信号と変調信号生成器 510 から出力される FM 信号との乗算が行われる。これにより、ミキサ回路 560 から、レーダ装置から対象物までの距離、及び対象物とレーダ装置との相対速度に依存した周波数を持つ正弦波信号がレーダ出力端子 570 へ出力される。

[0152] 図24では、送信アンテナ530と受信アンテナ540を別々に設けているが、図25に示されるように、送受切替スイッチ、アイソレータ又はデュプレクサといった送受分離器590を使用することにより、送信及び受信間で1つの送受アンテナ580を共有することも可能である。また、必要に応じて、送受信機共に増幅器を追加したり、フィルタを使用したりすることも可能である。

[0153] 以上のように、実施の形態8によれば、実施の形態1から実施の形態7で説明した何れかの周波数変調発振源を用いているので、意図しない送信周波数出力による電波法規の逸脱や、送受信不良のリスクを低減させたレーダ装置を実現することができる。

[0154] また、以上の実施の形態に示した構成は、本発明の内容の一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、本発明の要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

符号の説明

[0155] 1 基準信号生成部、2 位相周波数比較部、3 チャージポンプ、4 ループフィルタ、5 電圧制御発振器、6 分周器制御部、7 分周器、8 信号切替スイッチ、8a 第1端子、8b 第2端子、9 ダイレクトデジタルシンセサイザ、10 分周数設定部、16, 16A, 16B, 16C PLL、30, 30A 周波数補償制御部、31 周波数検出部、32 変調制御電圧検出部、33 周波数補償電圧算出部、34 周波数補償電圧発生部、35 周波数補償電圧及び変調制御電圧算出部、36 変調制御電圧発生部、40 V_T テーブル、42 V_P テーブル、45 温度検出器、50 変調用端子、52 周波数補償用端子、61 基準信号、62 比較結果信号、63 駆動電流、65 FM信号、66 帰還信号、67 分周制御信号、68 分周信号、71 DDS基準信号、72 DDS分周信号、100, 100A, 100B, 100C, 100D 周波数変調発振源、200 処理回路、201 プロセッサ、202 メモリ、203 インタフェース、500 レーダ装置、510 変調信号生成器、520 電力増幅

器、530 送信アンテナ、540 受信アンテナ、550 前置増幅器、
560 ミキサ回路、570 レーダ出力端子、580 送受アンテナ、5
90 送受分離器。

請求の範囲

- [請求項1] 位相同期回路を構成し、基準信号と分周信号との間の位相差に対応した比較結果信号を積分して生成した第1電圧、及び前記第1電圧と前記分周信号の分周数とに基づいて設定される第2電圧に基づいて発振周波数が制御される電圧制御発振器と、
- 前記第2電圧により、前記電圧制御発振器の前記第1電圧の周波数特性における変調動作点を移動させ、前記変調動作点における変調感度が目標範囲内の値となるように前記第2電圧を制御する制御部と、
- を備えたことを特徴とする周波数変調発振源。
- [請求項2] 前記基準信号を生成する基準信号生成部と、
- 分周制御信号を生成する分周器制御部と、
- を備え、
- 前記位相同期回路は、前記電圧制御発振器の出力信号を前記分周制御信号に基づいて分周出力する分周器を備え、
- 前記制御部は、
- 前記第1電圧を検出する電圧検出部と、
- 前記電圧検出部の検出値、及び前記分周器制御部で設定される分周数に基づいて前記第2電圧を算出する算出部と、
- 前記算出部の算出値に基づく第2電圧を発生させて前記電圧制御発振器に入力する電圧発生部と、
- を備えたことを特徴とする請求項1に記載の周波数変調発振源。
- [請求項3] 前記算出部は、前記電圧検出部の検出値、及び前記分周数に基づいて前記変調感度を算出し、算出した前記変調感度が目標範囲内の値となる前記第2電圧を求めることを特徴とする請求項2に記載の周波数変調発振源。
- [請求項4] 前記算出部は、前記電圧検出部の検出値が目標範囲内の値となる前記第2電圧を求めることを特徴とする請求項2に記載の周波数変調発振源。

- [請求項5] 周囲温度を検出する検出器と、
 前記検出器が検出した温度データと前記第2電圧との関係が記される第1のテーブルと、
 前記検出器が検出した温度データと前記第1電圧との関係が記される第2のテーブルと、
 を備え、
 前記制御部は、求めた前記第2電圧を前記第1のテーブルに記憶し、求めた前記第1電圧を前記第2のテーブルに記憶することを特徴とする請求項4に記載の周波数変調発振源。
- [請求項6] 前記制御部は、前記第1電圧を検出する際に前記電圧制御発振器に入力する前記第2電圧の初期値を、前記第1のテーブルを参照して設定することを特徴とする請求項5に記載の周波数変調発振源。
- [請求項7] 前記制御部は、
 前記電圧制御発振器の出力信号と前記基準信号とに基づいて、前記電圧制御発振器の発振周波数を検出する周波数検出部と、
 前記電圧制御発振器に入力するための第3電圧を発生させる第1の電圧発生部と、
 前記電圧制御発振器に入力される第1電圧を切り替えて、前記第3電圧を前記電圧制御発振器に入力する電圧切替部と、
 前記周波数検出部の検出値、及び前記第3電圧に基づいて前記第1電圧を算出すると共に、算出した前記第1電圧を前記電圧制御発振器に入力した条件下で、前記周波数検出部の検出値が目標範囲内の値となる前記第2電圧を算出する算出部と、
 前記算出部の算出値に基づく前記第2電圧を発生させて前記電圧制御発振器に入力する第2の電圧発生部と、
 を備えたことを特徴とする請求項1に記載の周波数変調発振源。
- [請求項8] 前記算出部は、前記周波数検出部の検出値、及び設定した前記第3電圧に基づいて前記変調感度を算出し、算出した前記変調感度が目標

範囲内の値となる前記第 1 電圧を求めることを特徴とする請求項 7 に記載の周波数変調発振源。

[請求項9] 前記基準信号を生成する基準信号生成部と、
分周制御信号を生成する分周器制御部と、
を備え
前記位相同期回路は、
前記電圧制御発振器の出力信号を前記分周制御信号に基づいて分周出力する分周器と、
前記分周信号と前記基準信号との位相差に対応した前記比較結果信号を生成する位相周波数比較部と、
前記比較結果信号を駆動電流に変換するチャージポンプと、
前記チャージポンプから供給される駆動電流を積分するループフィルタと、
を備えたことを特徴とする請求項 1 から 8 の何れか 1 項に記載の周波数変調発振源。

[請求項10] 前記制御部は、
前記チャージポンプの新たな駆動電流レベルを設定し、設定した前記駆動電流レベルに基づいて前記第 1 電圧又は前記変調感度の目標範囲を再設定することを特徴とする請求項 9 に記載の周波数変調発振源。

[請求項11] 請求項 3、4、8 又は 10 に記載の周波数変調発振源における調整は、実運用時における通常変調動作を行う期間とは異なる期間に行われることを特徴とする請求項 3、4、8 又は 10 に記載の周波数変調発振源。

[請求項12] 前記基準信号を生成する基準信号生成部を備え、
前記位相同期回路は、
前記電圧制御発振器の出力信号を分周した分周信号を出力する分周器と、

入力される第1の基準信号を、時間に対して設定された周波数変調を行い、第2の基準信号を生成するダイレクトデジタルシンセサイザと、

前記分周信号と前記第2の基準信号との位相差に対応した比較結果信号を生成する位相周波数比較部と、

前記比較結果信号を駆動電流に変換するチャージポンプと、

前記チャージポンプから供給される駆動電流を積分するループフィルタと、

を備えたことを特徴とする請求項1に記載の周波数変調発振源。

[請求項13]

前記基準信号を生成する基準信号生成を備え、

前記位相同期回路は、

前記電圧制御発振器の出力信号を分周した第1の分周信号を出力する分周器と、

前記分周器から出力される前記第1の分周信号に対し、時間に対して設定された周波数変調を行い、第2の分周信号を生成するダイレクトデジタルシンセサイザと、

前記基準信号と前記第2の分周信号との位相差に対応した比較結果信号を生成する位相周波数比較部と、

前記比較結果信号を駆動電流に変換するチャージポンプと、

前記チャージポンプから供給される駆動電流を積分するループフィルタと、

を備えたことを特徴とする請求項1に記載の周波数変調発振源。

[請求項14]

請求項1から13の何れか1項に記載の周波数変調発振源と、

前記周波数変調発振源により生成される周波数変調信号に基づいて生成した送信信号を空間に向けて送信する送信アンテナと、

前記送信アンテナから送信された前記送信信号が対象物により反射された信号を受信する受信アンテナと、

前記受信アンテナが受信した信号を増幅した信号と前記周波数変調

信号との乗算を行った信号を生成するミキサ回路と、
を備えたことを特徴とするレーダ装置。

[請求項15] 基準信号と分周信号との間の位相差に対応した比較結果信号を積分して生成した第1電圧、及び前記第1電圧と前記分周信号の分周数とに基づいて設定される第2電圧に基づいて発振周波数が制御される電圧制御発振器を備えた周波数変調発振源に適用される周波数変調発振源の制御方法であって、

前記第2電圧を前記電圧制御発振器に印加する第1ステップと、

前記第2電圧を印加し、位相同期回路出力の周波数をロックしたときに生成される前記第1電圧を検出する第2ステップと、

印加された前記第2電圧及び検出された前記第1電圧に基づいて前記第1電圧と前記第2電圧との間の関係を表す近似曲線を作成する第3ステップと、

前記第3ステップで作成した前記近似曲線に基づいて、目標となる第1電圧を得るための第2電圧を算出する第4ステップと、

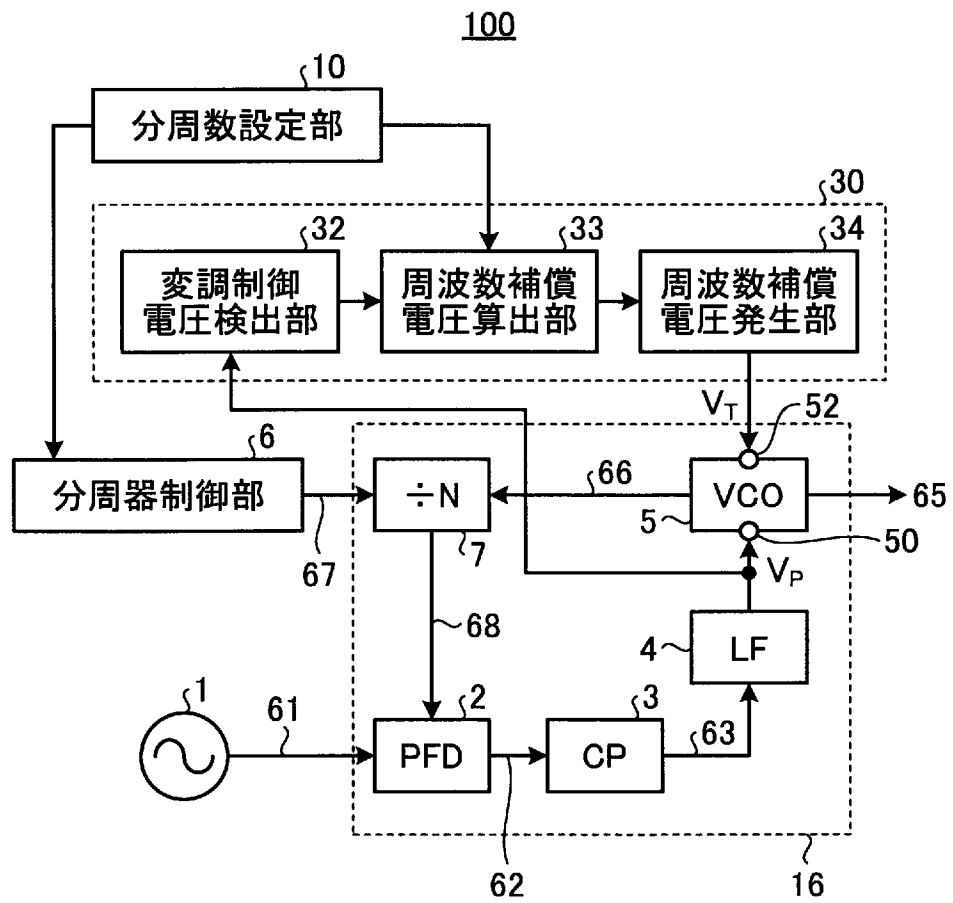
前記第4ステップで算出された前記第2電圧を更新する第5ステップと、

を含むことを特徴とする周波数変調発振源の制御方法。

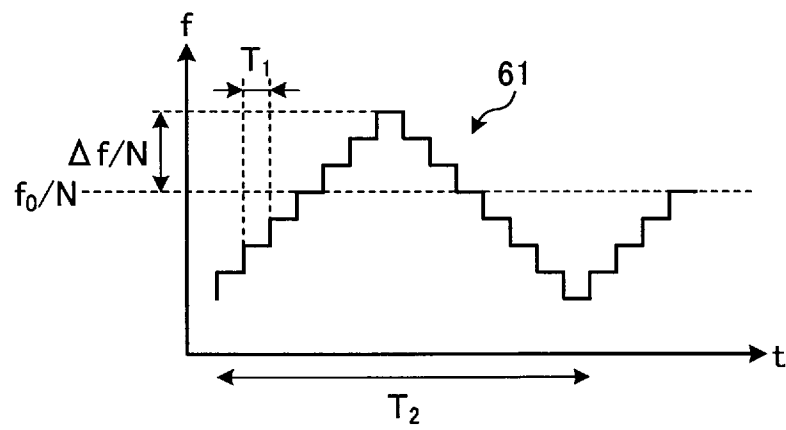
[請求項16] 前記第4ステップと前記第5ステップとの間に、前記第4ステップで算出された算出値に基づく第2電圧を前記電圧制御発振器に印加し、位相同期回路出力の周波数をロックさせ、目標となる前記第1電圧が得られていることを実際に検出して検証するステップを含むことを特徴とする請求項15に記載の周波数変調発振源の制御方法。

[請求項17] 前記第1から第5ステップによる制御は、実運用時における通常変動動作を行う期間とは異なる期間に行われることを特徴とする請求項15又は16に記載の周波数変調発振源の制御方法。

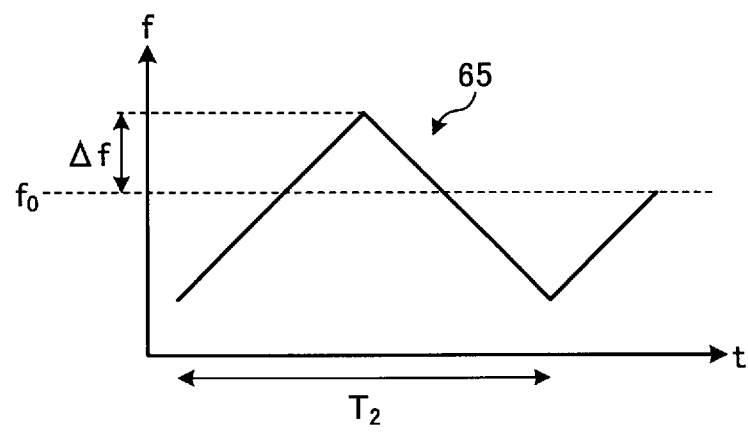
[図1]



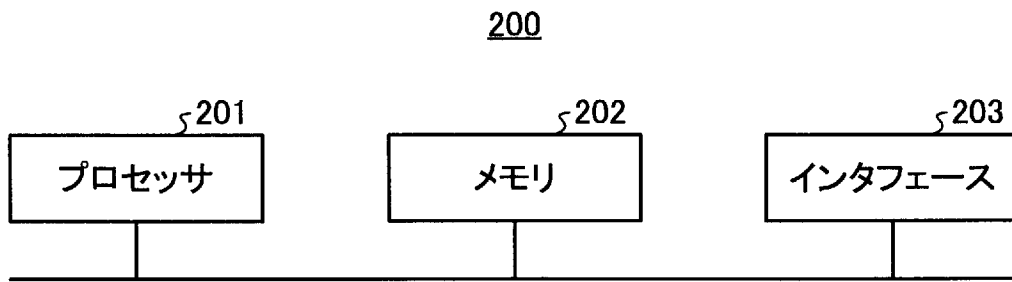
[図2]



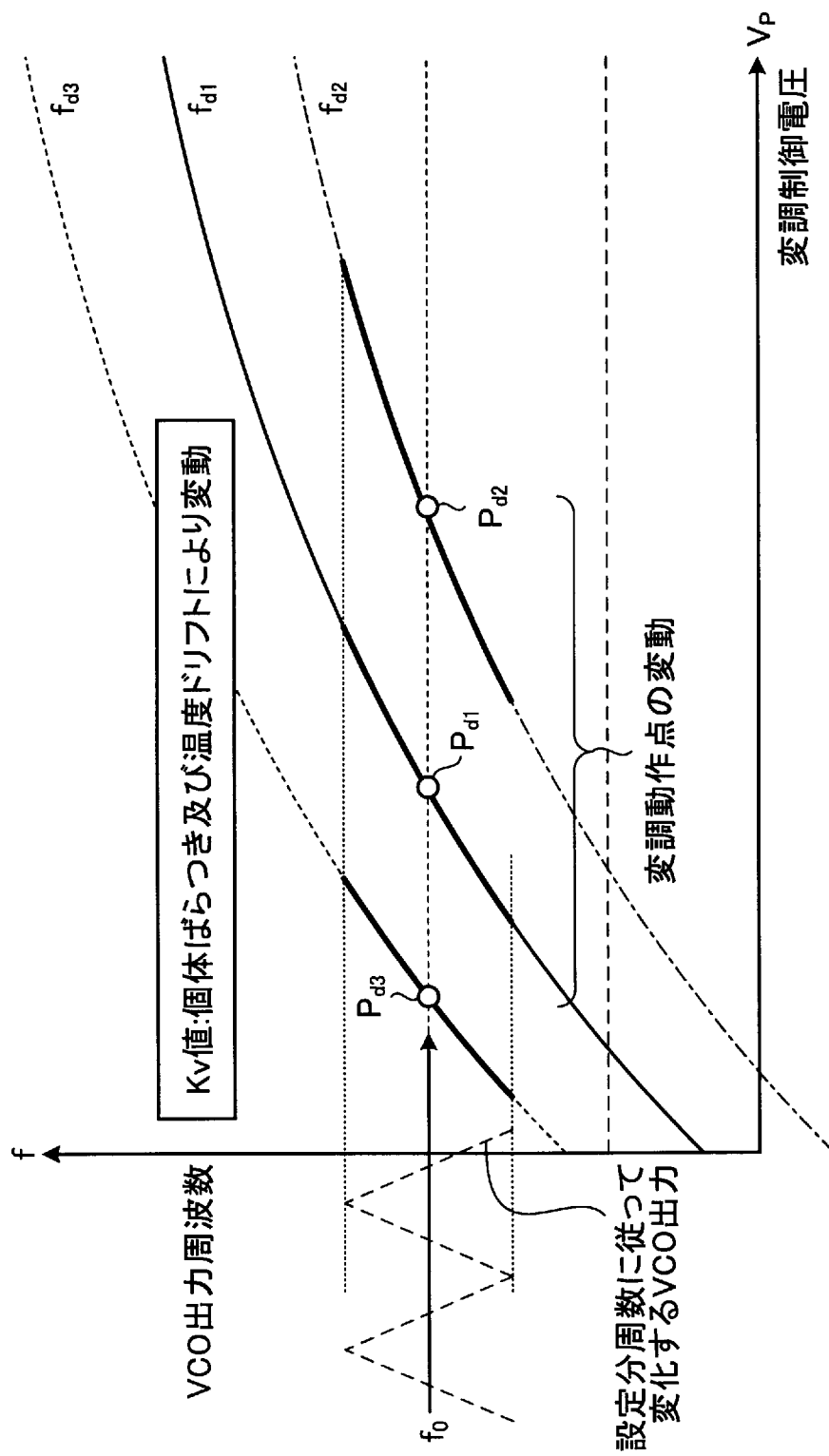
[図3]



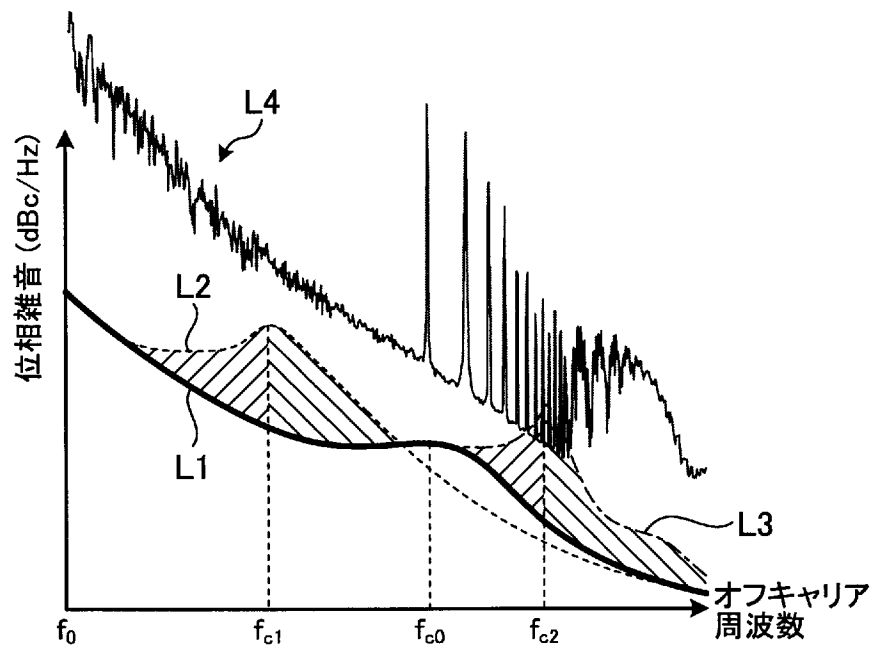
[図4]



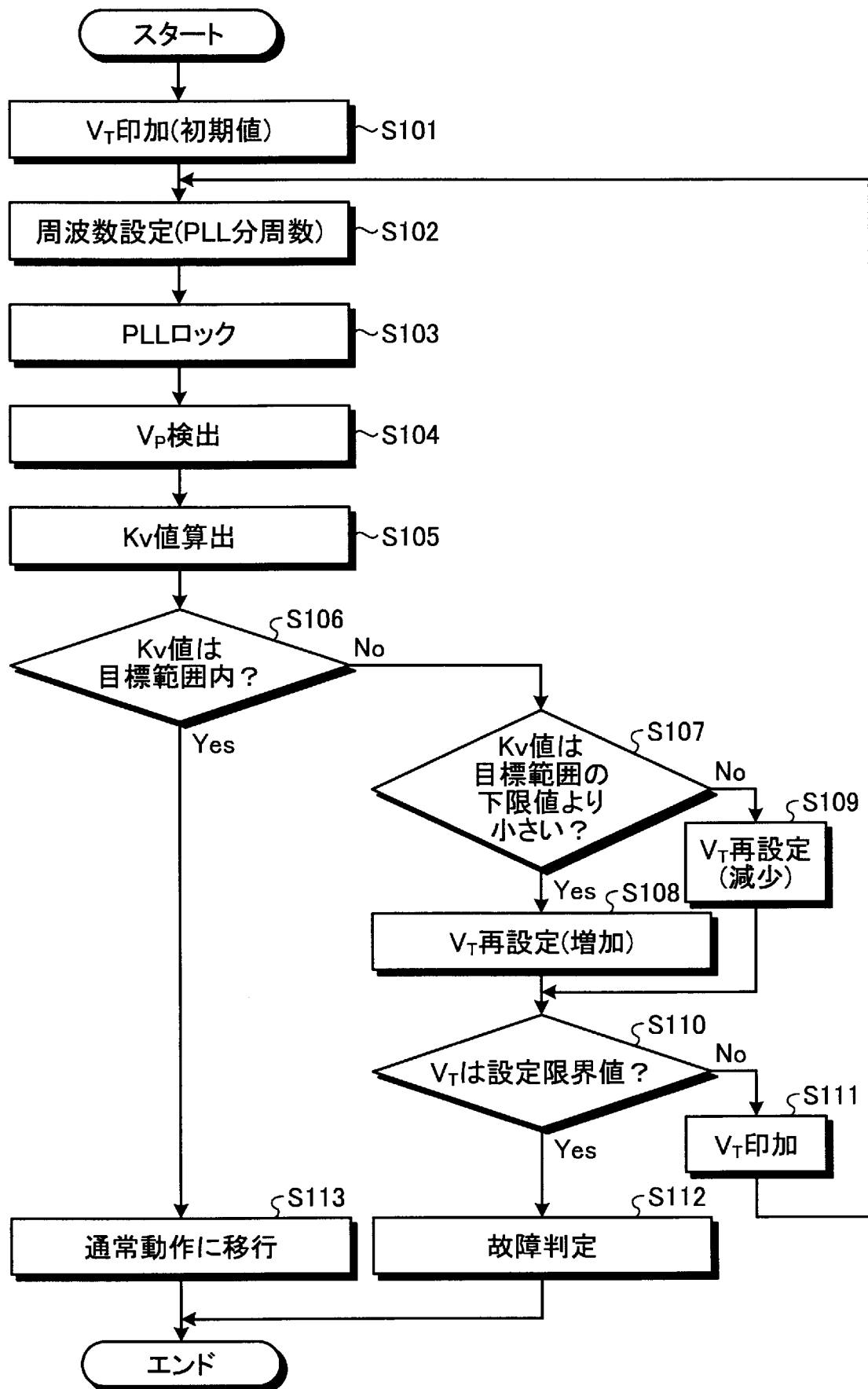
[図5]



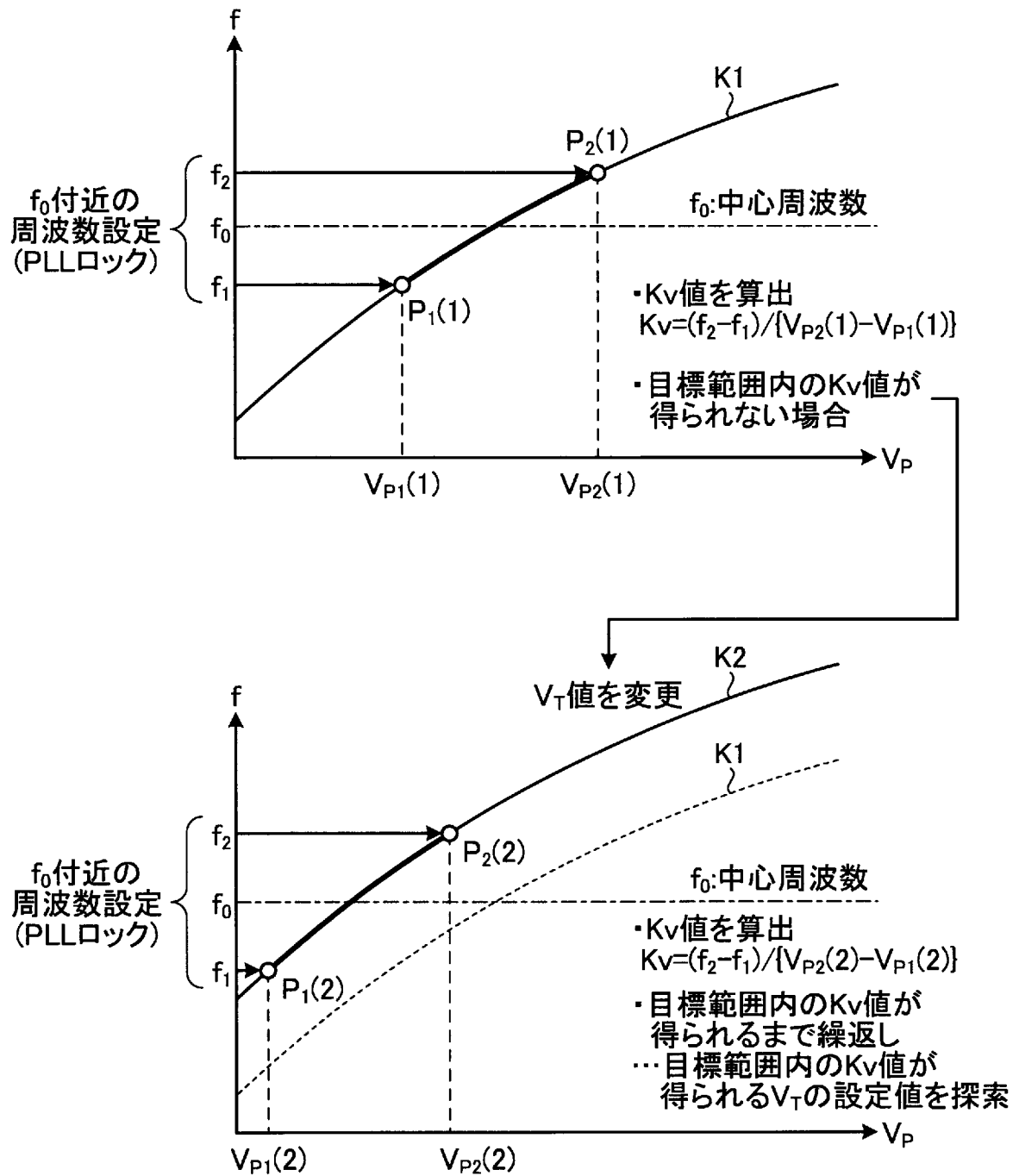
[図6]



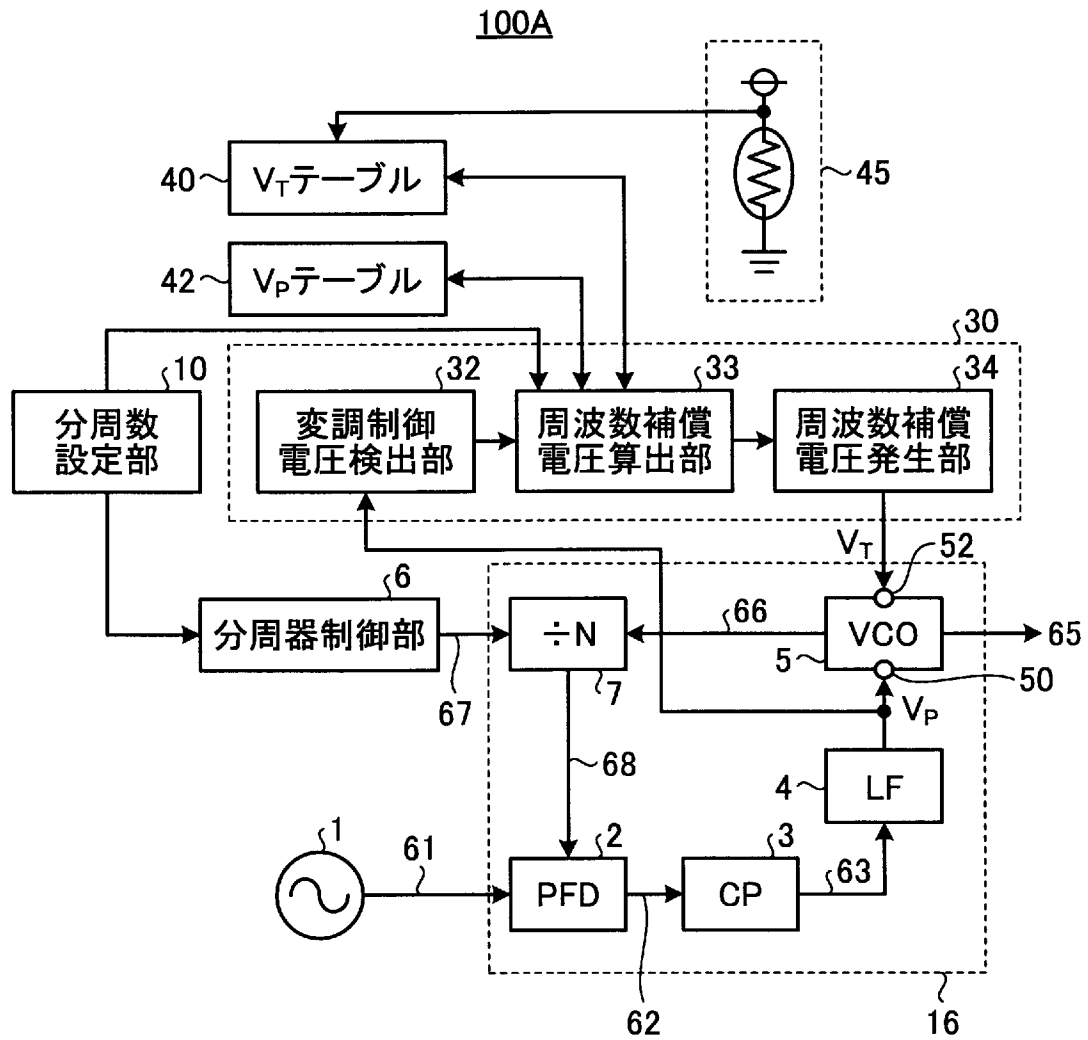
[図7]



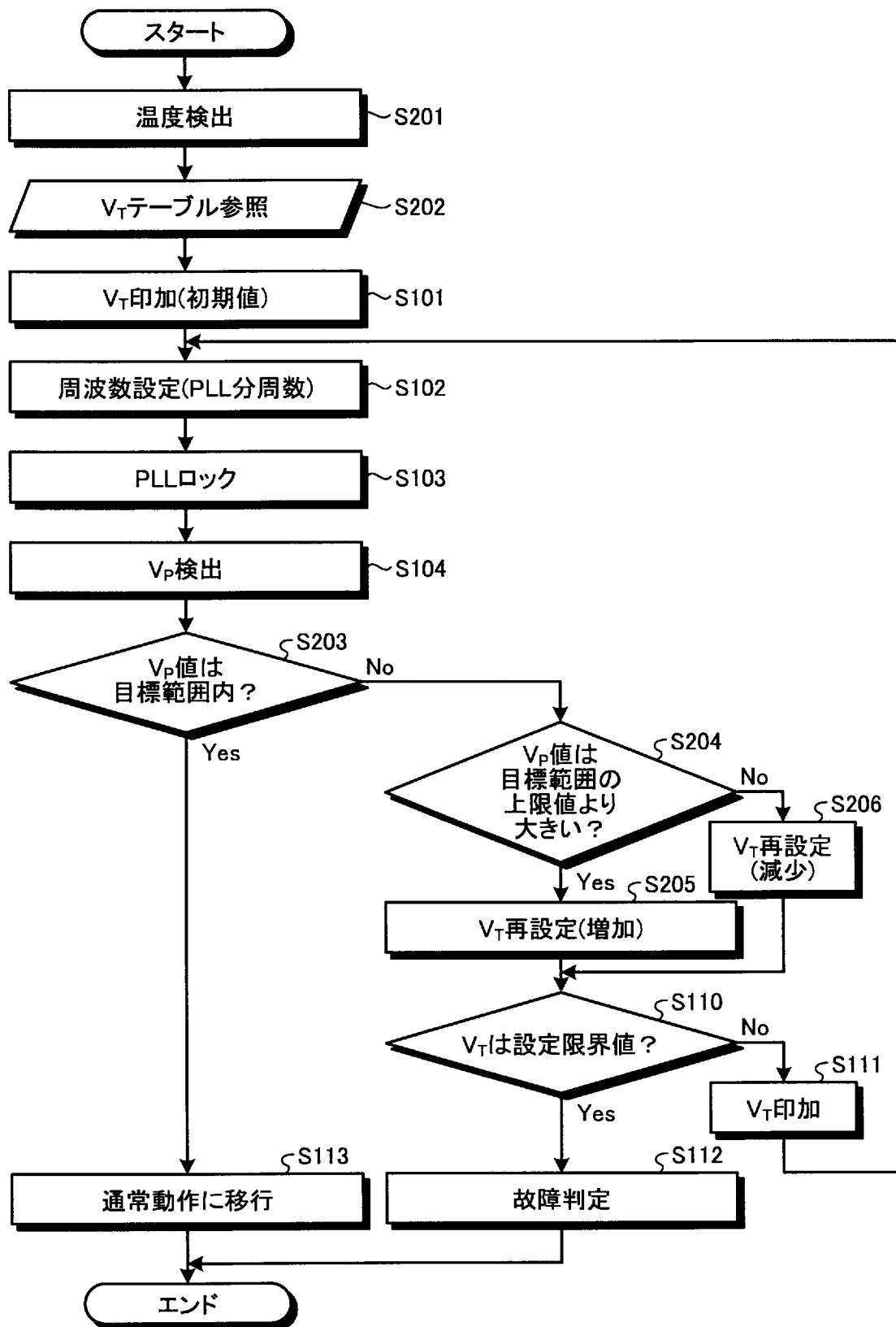
[図8]



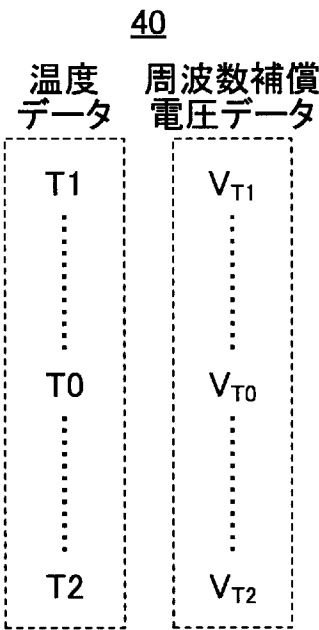
[図9]



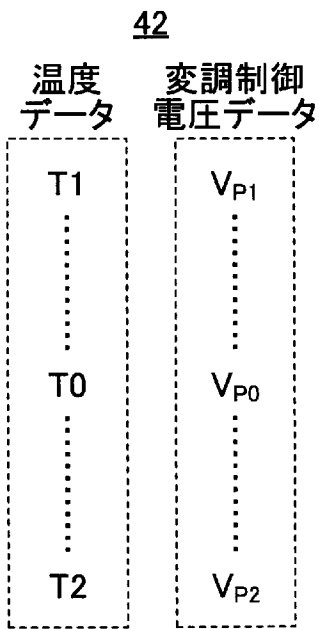
[図10]



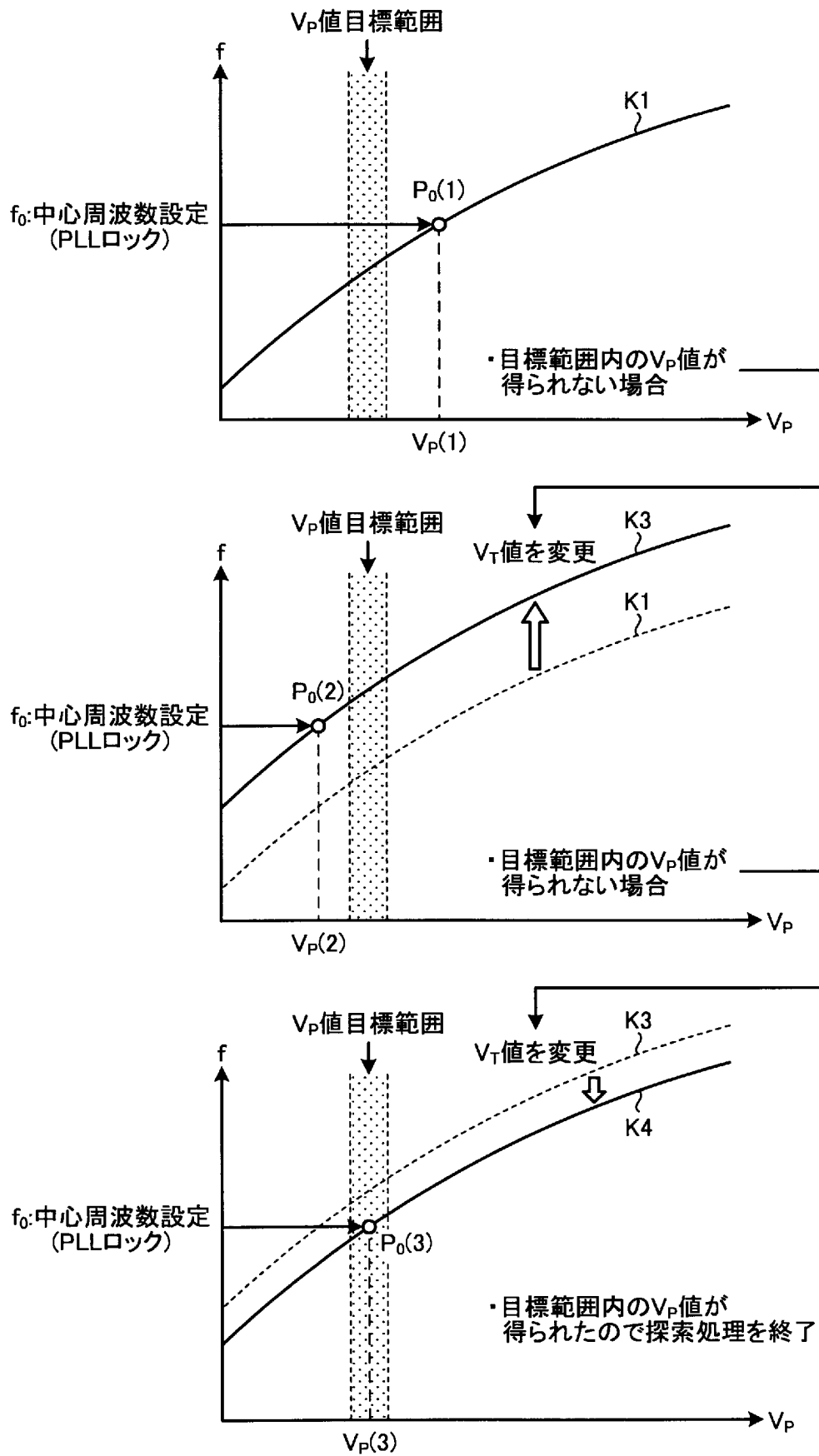
[図11]



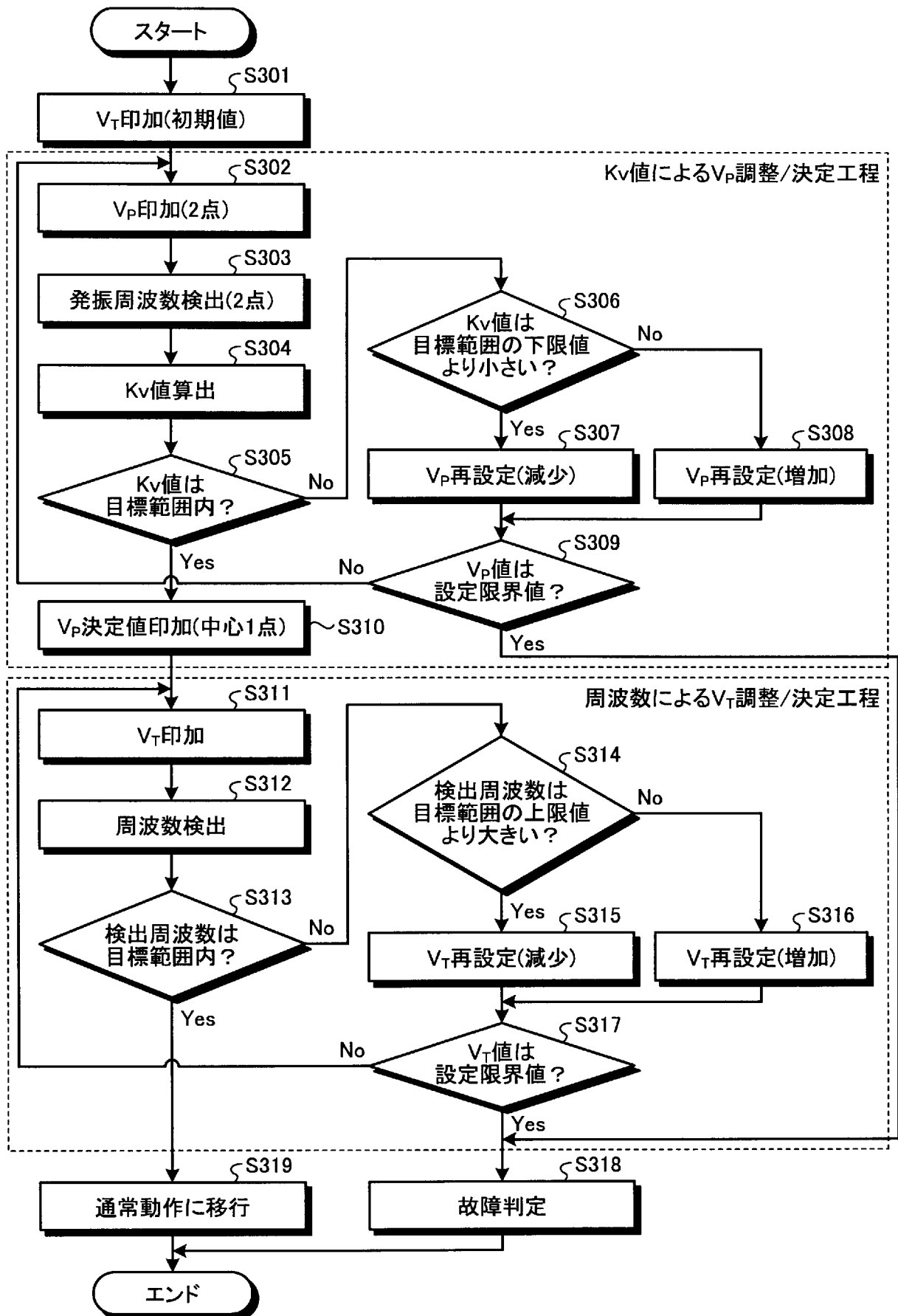
[図12]



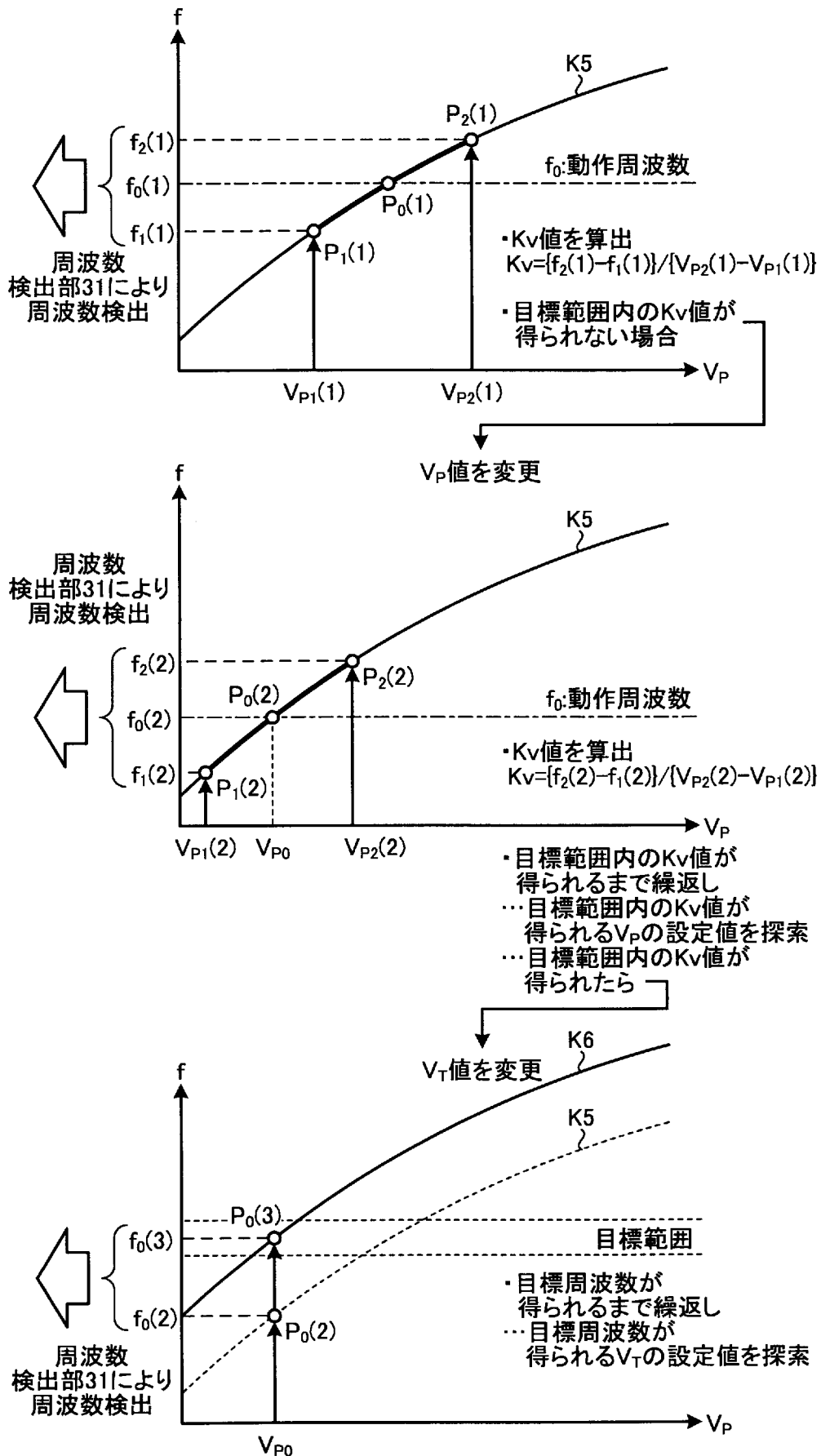
[図13]



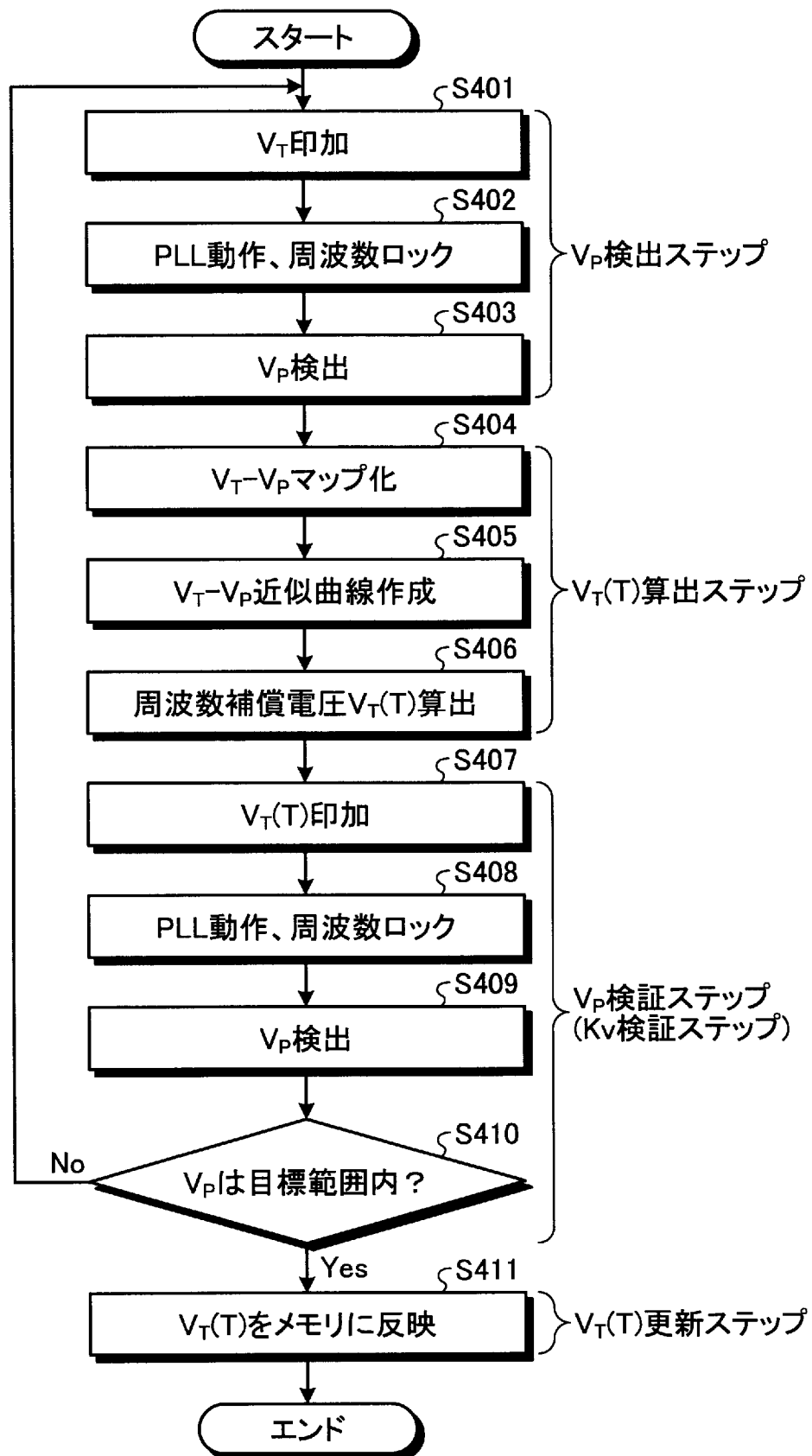
[図15]



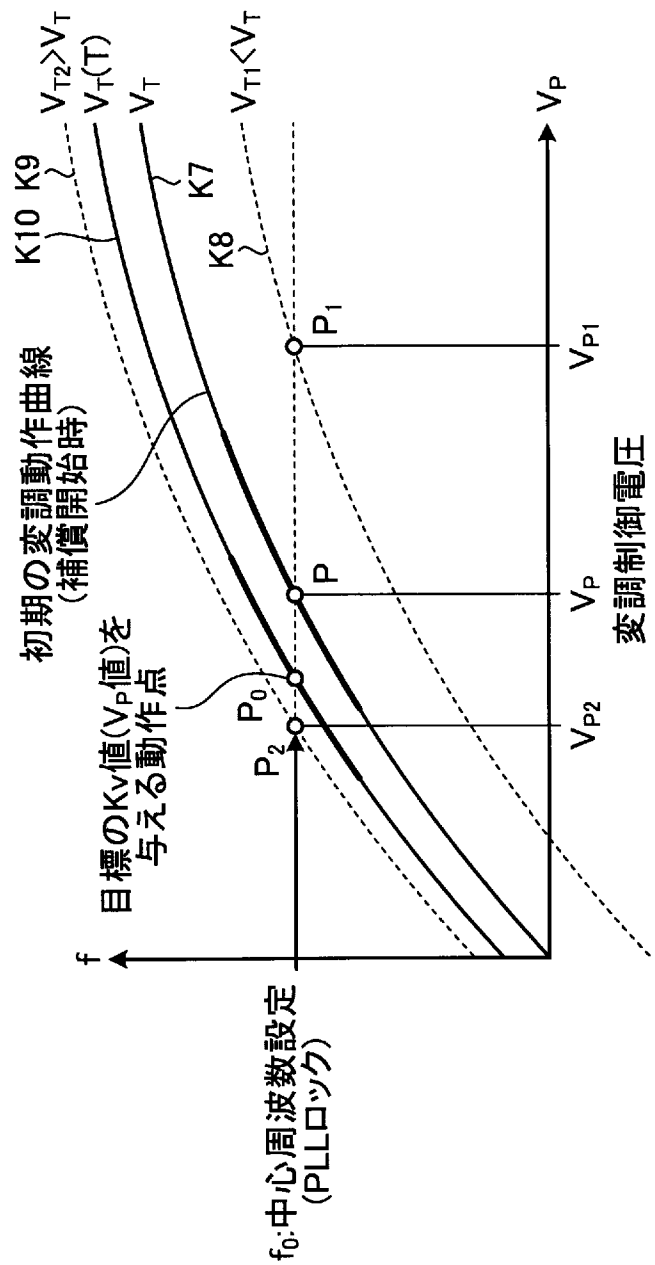
[図16]



[図17]

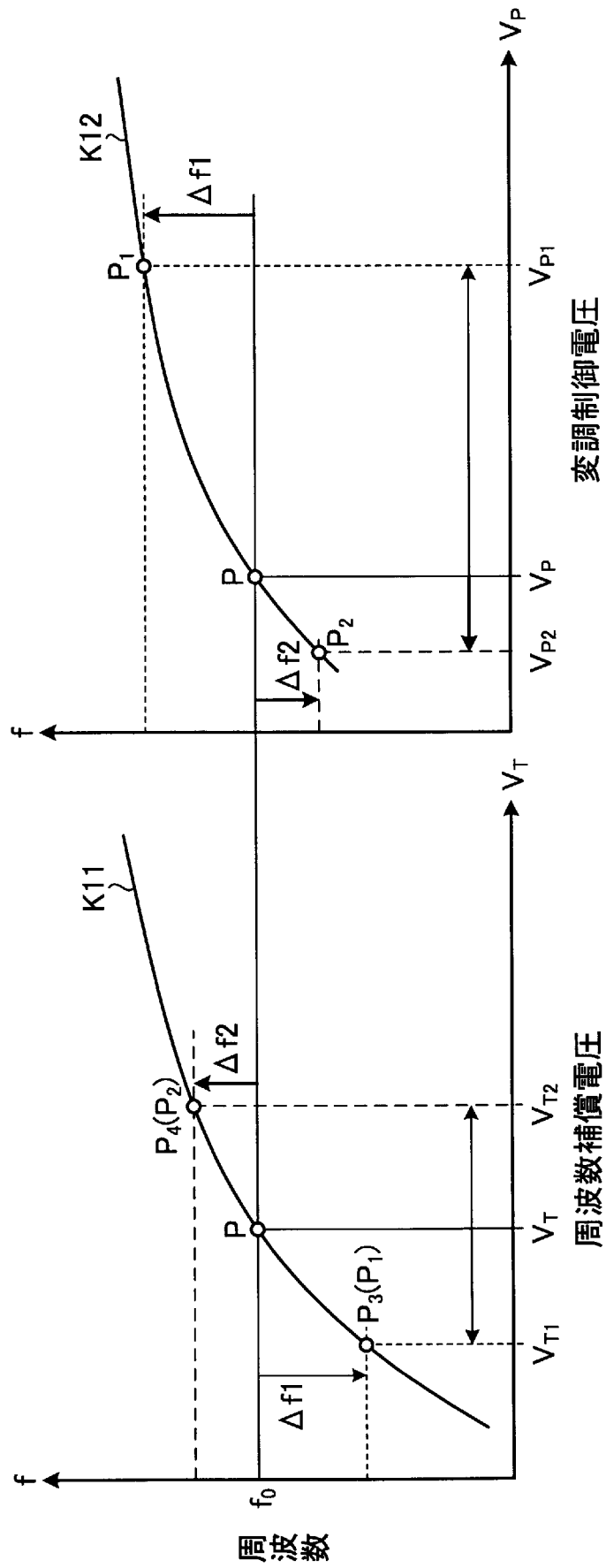


[図18]

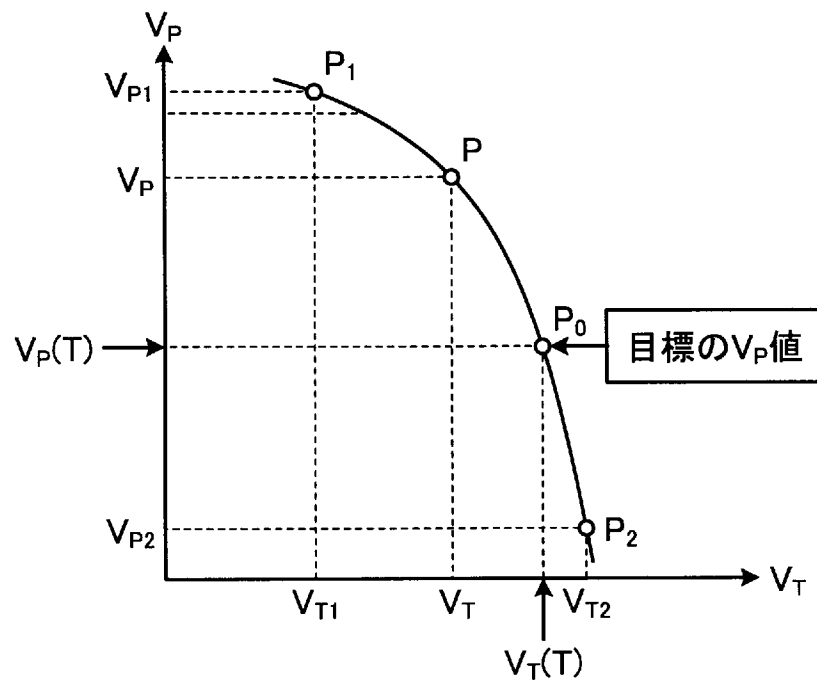


[図19]

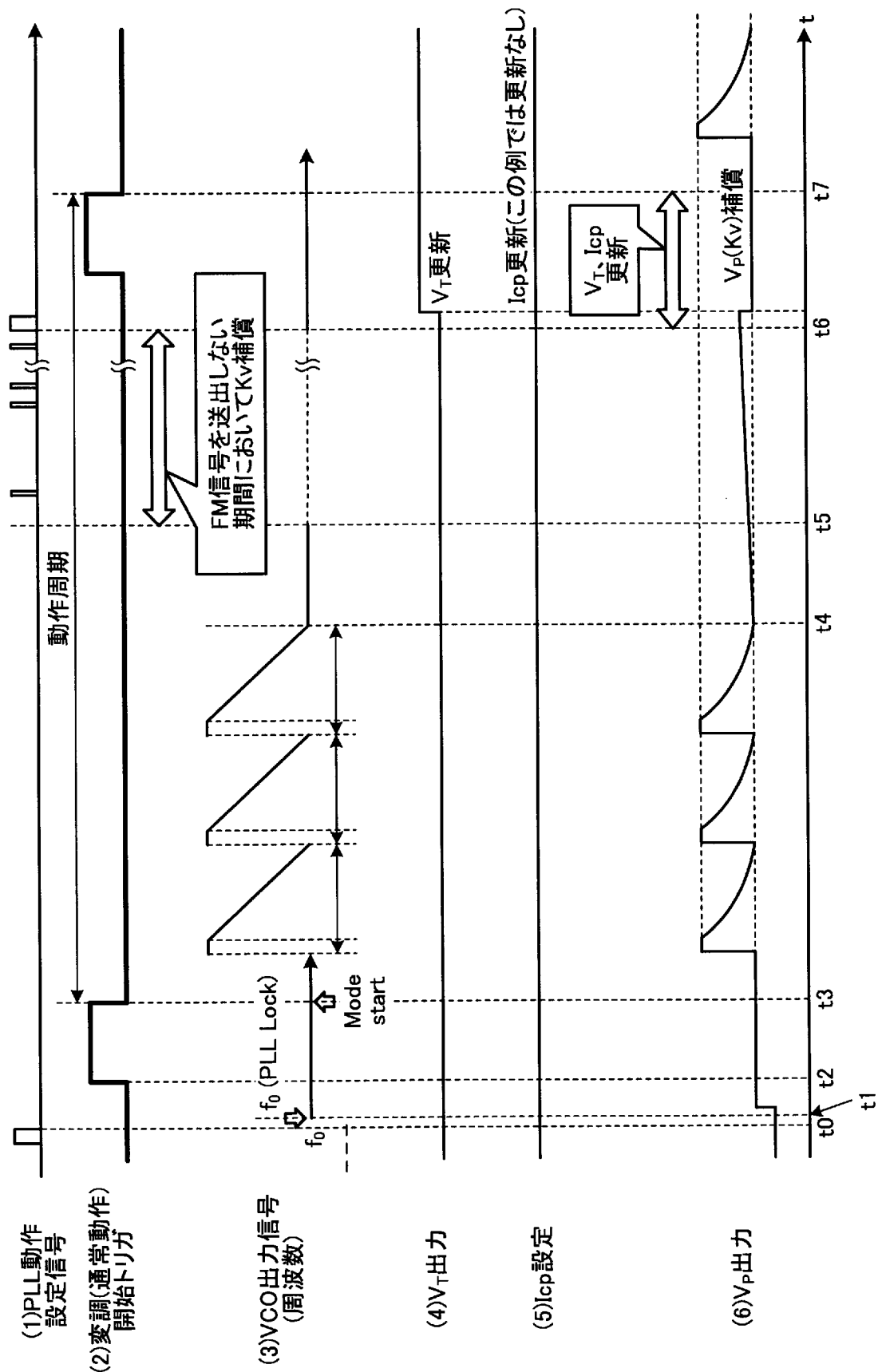
変調制御電圧及び周波数補償電圧の
各組合せ(V_P , V_T), (V_{P1} , V_{T1}), (V_{P2} , V_{T2})では、
全てVCO出力周数は f_0 となる

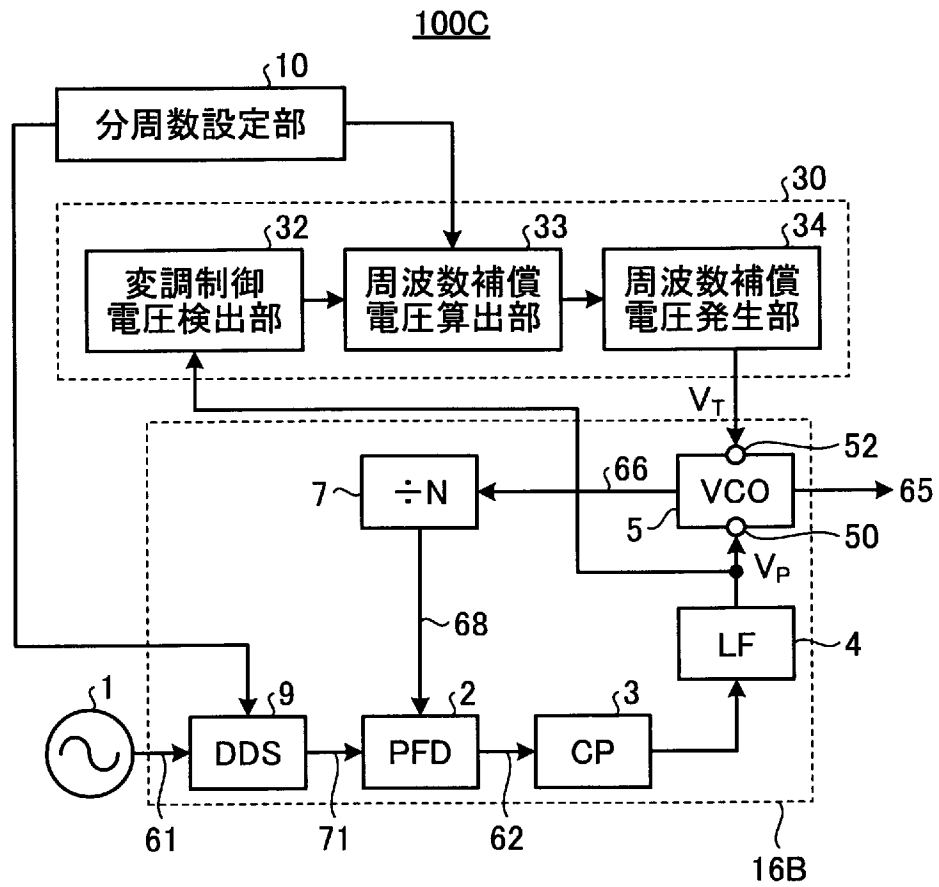


[図20]

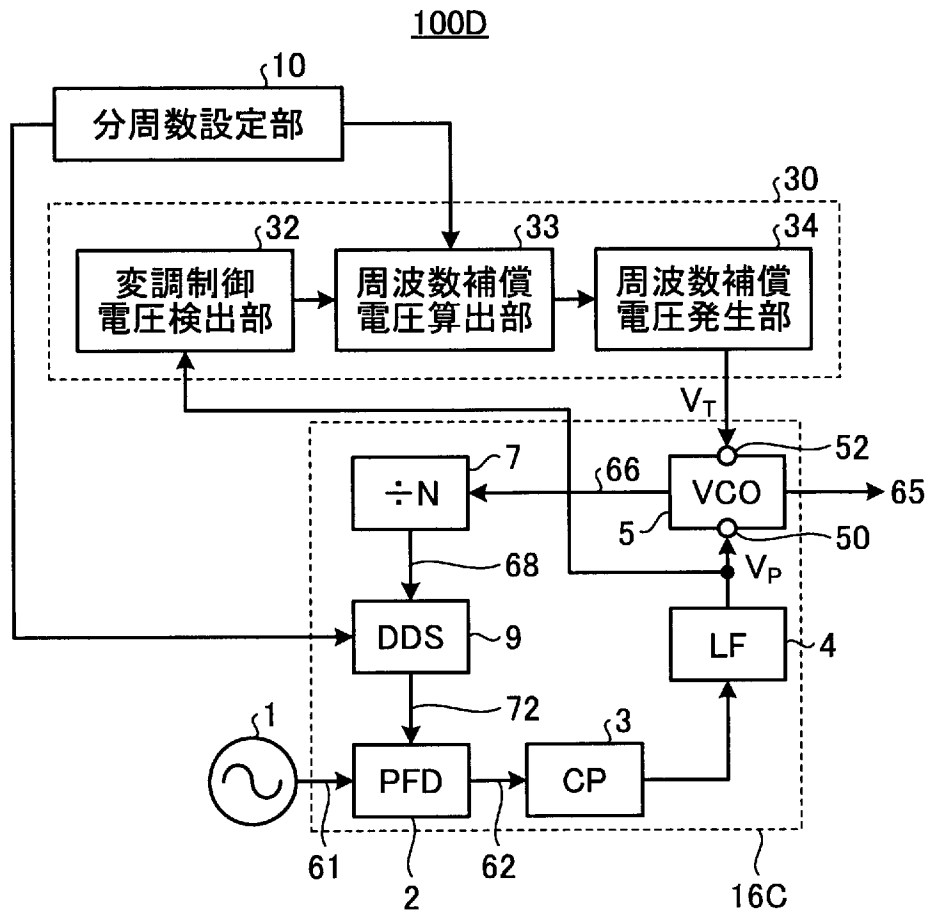


[図21]

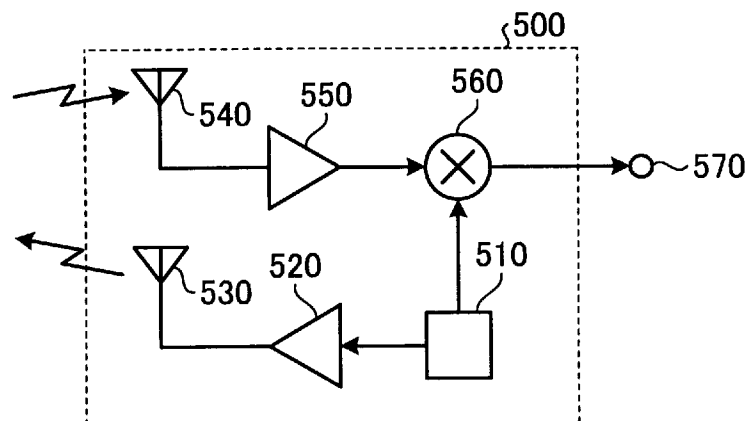




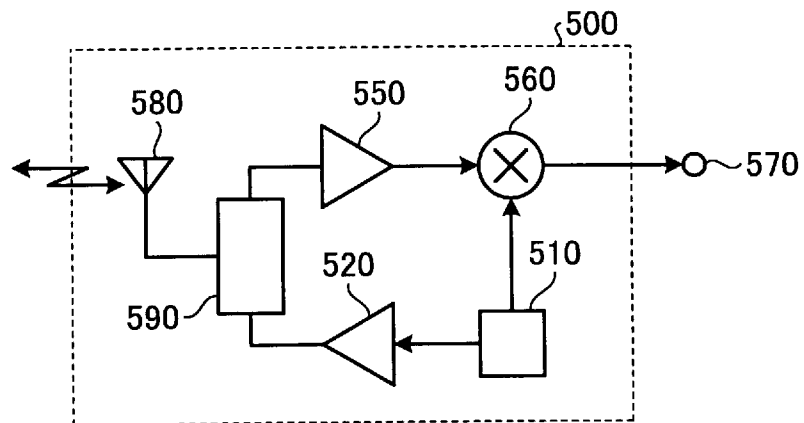
[図23]



[図24]



[図25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/025401

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H03L7/099 (2006.01) i, H03C3/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H03L7/099, H03C3/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-191999 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 14 July 2005, paragraphs [0038]-[0046], fig. 4-6 & US 2005/0141636 A1, paragraphs [0073]-[0086], fig. 4-6	1-17
A	JP 2005-72875 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 17 March 2005, paragraphs [0047]-[0055], fig. 1 & US 2006/0197605 A1, paragraphs [0062]-[0085], fig. 1 & WO 2005/020428 A1	1-17



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
20.09.2018

Date of mailing of the international search report
02.10.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/JP2018/025401

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-72876 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 17 March 2005, paragraphs [0041]-[0069], fig. 1-5 & US 2006/0055467 A1, paragraphs [0058]-[0086], fig. 1-5 & WO 2005/020429 A1 & EP 1657812 A1	1-17
A	JP 2013-217854 A (MITSUBISHI ELECTRIC CORP.) 24 October 2013, paragraphs [0018]-[0039], fig. 8-11 (Family: none)	5-6
A	JP 2010-71899 A (TOSHIBA CORP.) 02 April 2010, paragraphs [0013]-[0020], fig. 1-3 & US 2010/0073222 A1, paragraphs [0026]-[0034], fig. 1-3	1-17

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03L7/099(2006.01)i, H03C3/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03L7/099, H03C3/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-191999 A（松下電器産業株式会社）2005.07.14, 段落 [0038] - [0046], 図4-6 & US 2005/0141636 A1, [0073]-[0086], FIGUERS 4-6	1-17
A	JP 2005-72875 A（松下電器産業株式会社）2005.03.17, 段落 [0047] - [0055], 図1 & US 2006/0197605 A1, [0062]-[0085], FIGUER 1 & WO 2005/020428 A1	1-17

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

20.09.2018

国際調査報告の発送日

02.10.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

緒方 寿彦

5W

8321

電話番号 03-3581-1101 内線 3576

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-72876 A (松下電器産業株式会社) 2005. 03. 17, 段落 [0041] - [0069], 図1 - 5 & US 2006/0055467 A1, [0058]-[0086], FIGUERS 1-5 & WO 2005/020429 A1 & EP 1657812 A1	1-17
A	JP 2013-217854 A (三菱電機株式会社) 2013. 10. 24, 段落 [0018] - [0039], 図8 - 11 (ファミリーなし)	5-6
A	JP 2010-71899 A (株式会社東芝) 2010. 04. 02, 段落 [0013] - [0020], 図1 - 3 & US 2010/0073222 A1, [0026]-[0034], FIGUERS 1-3	1-17