



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0055609
(43) 공개일자 2017년05월22일

(51) 국제특허분류(Int. Cl.)
G02F 1/1343 (2006.01) G02F 1/1333 (2006.01)
G02F 1/1362 (2006.01) G09G 3/36 (2006.01)
(52) CPC특허분류
G02F 1/134336 (2013.01)
G02F 1/133345 (2013.01)
(21) 출원번호 10-2015-0158251
(22) 출원일자 2015년11월11일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
임태경
서울특별시 영등포구 당산로4길 12, LG문래자이아
파트 113-1502 (문래동)
우수완
경기도 오산시 경기대로 52-21, 피오레아파트 10
1동 901호 (갈곶동)
(74) 대리인
특허법인가산

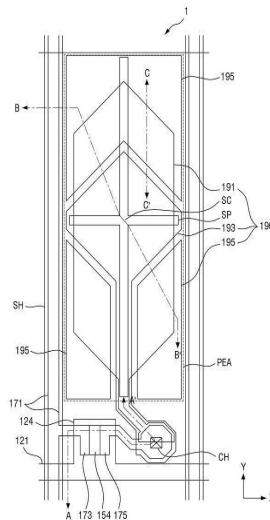
전체 청구항 수 : 총 35 항

(54) 발명의 명칭 표시 장치

(57) 요약

표시 장치가 제공된다. 표시 장치는 제1베이스 기판, 상기 제1베이스 기판의 일면 상에 위치하는 제1부화소전극, 상기 제1부화소전극 상에 위치하는 패시베이션층, 및 상기 패시베이션층 상에 위치하고 상기 제1부화소전극과 부분적으로 중첩하는 제2부화소전극을 포함하는 제1기판; 상기 제1기판과 대향하는 제2기판; 및 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층을 포함하고, 상기 제2부화소전극은, 상기 제1베이스 기판의 일면과의 거리가 제1거리인 제1부분 및 상기 제1베이스 기판의 일면과의 거리가 상기 제1거리보다 작은 제2거리인 제2부분을 포함할 수 있다.

대표도 - 도1



(52) CPC특허분류

G02F 1/1362 (2013.01)

G02F 1/136286 (2013.01)

G09G 3/36 (2013.01)

G02F 2001/133302 (2013.01)

(72) 발명자

윤여건

경기도 수원시 장안구 파장로6번길 11, (송죽동)

최낙초

경기도 화성시 동탄반석로 231, 예당마을롯데캐슬
아파트 155동 1503호 (석우동)

명세서

청구범위

청구항 1

제1베이스 기관, 상기 제1베이스 기관의 일면 상에 위치하는 제1부화소전극, 상기 제1부화소전극 상에 위치하는 패시베이션층, 및 상기 패시베이션층 상에 위치하고 상기 제1부화소전극과 부분적으로 중첩하는 제2부화소전극을 포함하는 제1기관;

상기 제1기관과 대향하는 제2기관; 및

상기 제1기관과 상기 제2기관 사이에 위치하는 액정층;을 포함하고,

상기 제2부화소전극은,

상기 제1베이스 기관의 일면과의 거리가 제1거리인 제1부분 및 상기 제1베이스 기관의 일면과의 거리가 상기 제1거리보다 작은 제2거리인 제2부분을 포함하는 표시 장치.

청구항 2

제1항에 있어서,

상기 제1거리와 상기 제2거리의 차이는, $0.3\mu\text{m}$ 내지 $1.5\mu\text{m}$ 인 표시 장치.

청구항 3

제1항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 및

상기 게이트선과 동일층에 상기 게이트선과 이격되어 배치되고, 상기 제1부분과 중첩하는 돌출패턴을 더 포함하는 표시 장치.

청구항 4

제3항에 있어서,

상기 돌출패턴은, 상기 게이트선과 동일한 물질을 포함하는 표시 장치.

청구항 5

제1항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면 상에 위치하고 제1방향으로 연장된 게이트선,

상기 제1베이스 기관의 일면 상에 위치하고 상기 제1방향과 교차하는 제2방향으로 연장되며 상기 게이트선과 절연된 데이터선, 및

상기 데이터선과 동일층에 상기 데이터선과 이격되어 배치되고, 상기 제1부분과 중첩하는 돌출패턴을 더 포함하는 표시 장치.

청구항 6

제5항에 있어서,

상기 돌출패턴은, 상기 데이터선과 동일한 물질을 포함하는 표시 장치.

청구항 7

제1항에 있어서,
 상기 제1기관은,
 상기 제1베이스 기관의 일면 상에 위치하고 제1방향으로 연장된 게이트선,
 상기 제1베이스 기관의 일면 상에 위치하고 상기 제1방향과 교차하는 제2방향으로 연장되며 상기 게이트선과 절연된 데이터선,
 상기 데이터선 상에 위치하는 하부 패시베이션층,
 상기 하부 패시베이션층 상에 위치하고 상기 제1부분과 중첩하고 절연물질을 포함하는 돌출패턴, 및
 상기 돌출패턴 상에 위치하는 절연층을 포함하고,
 상기 제1부화소전극은, 상기 절연층 상에 위치하는 표시 장치.

청구항 8

제7항에 있어서,
 상기 돌출패턴은, 상기 하부 패시베이션층과 동일한 물질을 포함하는 표시 장치.

청구항 9

제7항에 있어서,
 상기 절연층은 제1색 안료를 포함하고,
 상기 돌출패턴은 상기 제1색 안료와 다른 제2색 안료를 포함하는 표시 장치.

청구항 10

제1항에 있어서,
 상기 제1기관은,
 상기 제1베이스 기관의 일면 상에 위치하고 제1방향으로 연장된 게이트선,
 상기 제1베이스 기관의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선,
 상기 데이터선 상에 위치하는 절연층, 및
 상기 절연층 상에 위치하고 상기 제1부분과 중첩하고 절연물질을 포함하는 돌출패턴을 더 포함하고,
 상기 제1부화소전극은 상기 절연층 상에 위치하는 표시 장치.

청구항 11

제10항에 있어서,
 상기 돌출패턴은,
 상기 절연층과 동일한 물질을 포함하는 표시 장치.

청구항 12

제1항에 있어서,
 상기 제1기관은,
 상기 패시베이션층과 상기 제2부화소전극 사이에 위치하고 절연물질을 포함하는 돌출패턴을 더 포함하는 표시 장치.

청구항 13

제1항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고,

상기 제1부분의 평면 형상과 상기 돌출패턴의 평면 형상은 십자 형상인 표시 장치.

청구항 14

제13항에 있어서,

상기 돌출패턴의 중심은 상기 제2부화소전극과 중첩하는 표시 장치.

청구항 15

제1항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면 상에 위치하는 스위칭 소자를 더 포함하고,

상기 제1부화소전극 및 상기 제2부화소전극은, 상기 스위칭 소자와 전기적으로 연결된 표시 장치.

청구항 16

제15항에 있어서,

상기 제1기관은,

상기 패시베이션층 상에 상기 제2부화소전극과 이격되어 배치되고, 상기 제1부화소전극과 부분적으로 중첩하는 제3부화소전극을 더 포함하는 표시 장치.

청구항 17

제16항에 있어서,

상기 제3부화소전극은, 플로팅 전극인 표시 장치.

청구항 18

제16항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고,

상기 제3부화소전극은,

상기 제1부화소전극과 중첩하는 부분 및 상기 돌출패턴과 중첩하는 부분을 포함하는 제1플로팅전극,

상기 제1플로팅전극과 이격되고 상기 제1부화소전극과 중첩하는 부분을 포함하는 제2플로팅전극, 및

상기 제1플로팅전극 및 상기 제2플로팅전극과 이격되고 상기 제1부화소전극과 중첩하는 부분을 포함하는 제3플로팅전극을 포함하는 표시 장치.

청구항 19

제18항에 있어서,

상기 제2플로팅전극 및 상기 제3플로팅전극은,

상기 돌출패턴과 중첩하지 않는 표시 장치.

청구항 20

제16항에 있어서,

상기 제3부화소전극에는 개구부가 형성되고,

상기 개구부의 가장자리는 페루프를 형성하는 표시 장치.

청구항 21

제16항에 있어서,

상기 제1부화소전극은,

상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하는 제1통관전극, 및

상기 제1통관전극과 상기 스위칭 소자를 전기적으로 연결하는 제1연결전극을 포함하는 표시 장치.

청구항 22

제21항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고,

상기 제1통관전극은,

상기 돌출패턴과 중첩하는 표시 장치.

청구항 23

제21항에 있어서

상기 제1통관전극은,

상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하고 상기 제1연결전극과 연결된 제1서브통관전극, 및

상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하고 상기 제1서브통관전극과 이격된 제2서브통관전극을 포함하고,

상기 제1부화소전극은,

일단이 상기 제1서브통관전극과 연결되고, 타단이 상기 제2서브통관전극과 연결된 제1줄기전극을 더 포함하는 표시 장치.

청구항 24

제21항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고,

상기 제2부화소전극은,

상기 제1통관전극과 중첩하는 부분 및 상기 돌출패턴과 중첩하는 부분을 포함하는 제2통관전극, 및

상기 제2통관전극과 상기 스위칭 소자를 전기적으로 연결하는 제2연결전극을 포함하는 표시 장치.

청구항 25

제1항에 있어서,
 상기 제1기판은,
 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선,
 상기 제1베이스 기판의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선, 및
 상기 제2방향을 따라 연장되고 상기 데이터선과 중첩하는 차폐전극을 포함하고,
 상기 차폐전극은,
 상기 제1부화소전극과 동일층 상에 상기 제1부화소전극과 이격되어 배치된 표시 장치.

청구항 26

제25항에 있어서,
 상기 차폐전극은,
 상기 제1부화소전극과 동일한 물질을 포함하는 표시 장치.

청구항 27

제1베이스 기판, 상기 제1베이스 기판의 일면 상에 위치하는 제1부화소전극, 상기 제1부화소전극 상에 위치하는 패시베이션층, 및 상기 패시베이션층 상에 위치하고 상기 제1부화소전극과 부분적으로 중첩하는 제2부화소전극을 포함하는 제1기판;
 상기 제1기판과 대향하고, 제2베이스 기판 및 상기 제1기판을 향하는 제2베이스 기판의 일면 상에 위치하는 공통전극을 포함하는 제2기판; 및
 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층; 을 포함하고,
 상기 제2부화소전극은,
 상기 공통전극과의 이격거리가 제1이격거리인 제1부분 및 상기 공통전극과의 이격거리가 상기 제1이격거리보다 큰 제2이격거리인 제2부분을 포함하는 표시 장치.

청구항 28

제27항에 있어서,
 상기 제1거리와 상기 제2거리의 차이는, $0.3\mu\text{m}$ 내지 $1.5\mu\text{m}$ 인 표시 장치.

청구항 29

제27항에 있어서,
 상기 제1기판은,
 상기 제1베이스 기판의 일면 상에 위치하는 스위칭 소자를 더 포함하고,
 상기 제1부화소전극 및 상기 제2부화소전극은, 상기 스위칭 소자와 전기적으로 연결된 표시 장치.

청구항 30

제29항에 있어서,
 상기 제1기판은,
 상기 패시베이션층 상에 상기 제2부화소전극과 이격되어 배치되고, 상기 제1부화소전극과 부분적으로 중첩하는 제3부화소전극을 더 포함하는 표시 장치.

청구항 31

제30항에 있어서,

상기 제3부화소전극은, 플로팅 전극인 표시 장치.

청구항 32

제31항에 있어서,

상기 제3부화소전극에는, 개구부가 형성되고,

상기 개구부의 가장자리는 페루프를 형성하는 표시 장치.

청구항 33

제27항에 있어서,

상기 제1기관은,

상기 제1베이스 기관의 일면 상에 위치하고 제1방향으로 연장된 게이트선,

상기 제1베이스 기관의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선, 및

상기 제2방향을 따라 연장되고 상기 데이터선과 중첩하는 차폐전극을 포함하고,

상기 차폐전극은,

상기 제1부화소전극과 동일층 상에 상기 제1부화소전극과 이격되어 배치된 표시 장치.

청구항 34

제33항에 있어서,

상기 차폐전극에는, 상기 공통전극에 인가되는 전압과 동일한 레벨의 전압이 인가되는 표시 장치.

청구항 35

제33항에 있어서,

상기 차폐전극은,

상기 제1부화소전극과 동일한 물질을 포함하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것이다.

배경 기술

[0002] 표시 장치 중, 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 기관과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전기장 생성전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003] 액정 표시 장치 중에서도 전기장이 인가되지 않은 상태에서 액정 분자를 그 장축이 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode) 액정 표시 장치가 개발되고 있다.

발명의 내용

해결하려는 과제

[0004] 수직 배향 방식 액정 표시 장치에서는 광시야각 확보가 중요한 문제이고, 이를 위하여 전기장 생성 전극에 미세

슬릿 등의 절개부를 형성하는 등의 방법을 사용한다. 절개부 및 돌기는 액정 분자가 기울어지는 방향(tilt direction)을 결정할 수 있는 바, 이들을 적절하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 시야각을 넓힐 수 있다.

- [0005] 화소 전극에 미세 슬릿을 형성하여, 복수의 가지 전극을 가지도록 하는 방법의 경우, 액정 표시 장치의 개구율이 감소하게 되며, 그 결과 투과율도 저하되는 문제가 있다.
- [0006] 아울러, 화소 전극에 마이크로미터 단위로 이격된 복수의 가지전극 또는 복수의 슬릿들을 형성하는 경우, 화소 전극 하부에 위치하는 절연층 등에 부분적인 굴절률 변화 또는 투과율 변화가 발생되어 표시 품질을 저하시키는 문제점이 존재하였다.
- [0007] 본 발명이 해결하고자 하는 과제는 표시 품질이 향상된 표시 장치를 제공하는 데 있다.
- [0008] 본 발명의 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0009] 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 표시 장치는, 제1기판; 제1베이스 기판, 상기 제1베이스 기판의 일면 상에 위치하는 제1부화소전극, 상기 제1부화소전극 상에 위치하는 패시베이션층, 및 상기 패시베이션층 상에 위치하고 상기 제1부화소전극과 부분적으로 중첩하는 제2부화소전극을 포함하는 제1기판; 상기 제1기판과 대향하는 제2기판; 및 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층을 포함하고, 상기 제2부화소전극은, 상기 제1베이스 기판의 일면과의 거리가 제1거리인 제1부분 및 상기 제1베이스 기판의 일면과의 거리가 상기 제1거리보다 작은 제2거리인 제2부분을 포함할 수 있다.
- [0010] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1거리와 상기 제2거리의 차이는, $0.3\mu\text{m}$ 내지 $1.5\mu\text{m}$ 일 수 있다.
- [0011] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 및 상기 게이트선과 동일층에 상기 게이트선과 이격되어 배치되고, 상기 제1부분과 중첩하는 돌출패턴을 더 포함할 수 있다.
- [0012] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 돌출패턴은, 상기 게이트선과 동일한 물질을 포함할 수 있다.
- [0013] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 상기 제1베이스 기판의 일면 상에 위치하고 상기 제1방향과 교차하는 제2방향으로 연장되며 상기 게이트선과 절연된 데이터선, 및 상기 데이터선과 동일층에 상기 데이터선과 이격되어 배치되고, 상기 제1부분과 중첩하는 돌출패턴을 더 포함할 수 있다.
- [0014] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 돌출패턴은, 상기 데이터선과 동일한 물질을 포함할 수 있다.
- [0015] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 상기 제1베이스 기판의 일면 상에 위치하고 상기 제1방향과 교차하는 제2방향으로 연장되며 상기 게이트선과 절연된 데이터선, 상기 데이터선 상에 위치하는 하부 패시베이션층, 상기 하부 패시베이션층 상에 위치하고 상기 제1부분과 중첩하고 절연물질을 포함하는 돌출패턴, 및 상기 돌출패턴 상에 위치하는 절연층을 포함하고, 상기 제1부화소전극은, 상기 절연층 상에 위치할 수 있다.
- [0016] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 돌출패턴은, 상기 하부 패시베이션층과 동일한 물질을 포함할 수 있다.
- [0017] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 절연층은 제1색 안료를 포함하고, 상기 돌출패턴은 상기 제1색 안료와 다른 제2색 안료를 포함할 수 있다.
- [0018] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 상기 제1베이스 기판의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선, 상기 데이터선 상에 위치하는 절연층, 및 상기 절연층 상에 위치하고 상기 제1부분과 중첩하고 절연물질을 포함하는 돌출패턴을 더 포함하고, 상

기 제1부화소전극은 상기 절연층 상에 위치할 수 있다.

- [0019] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 돌출패턴은, 상기 절연층과 동일한 물질을 포함할 수 있다.
- [0020] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 패시베이션 층과 상기 제2부화소전극 사이에 위치하고 절연물질을 포함하는 돌출패턴을 더 포함할 수 있다.
- [0021] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고, 상기 제1부분의 평면 형상과 상기 돌출패턴의 평면 형상은 십자 형상일 수 있다.
- [0022] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 돌출패턴의 중심은 상기 제2부화소전극과 중첩할 수 있다.
- [0023] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 제1베이스 기관의 일면 상에 위치하는 스위칭 소자를 더 포함하고, 상기 제1부화소전극 및 상기 제2부화소전극은, 상기 스위칭 소자와 전기적으로 연결될 수 있다.
- [0024] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 패시베이션 층 상에 상기 제2부화소전극과 이격되어 배치되고, 상기 제1부화소전극과 부분적으로 중첩하는 제3부화소전극을 더 포함할 수 있다.
- [0025] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제3부화소전극은, 플로팅 전극일 수 있다.
- [0026] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치는, 상기 절연층 상부에 위치하고, 상기 제2방향을 따라 연장되어 상기 제2신호선과 중첩하는 차폐전극을 더 포함할 수 있다.
- [0027] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고, 상기 제3부화소전극은, 상기 제1부화소전극과 중첩하는 부분 및 상기 돌출패턴과 중첩하는 부분을 포함하는 제1플로팅전극, 상기 제1플로팅전극과 이격되고 상기 제1부화소전극과 중첩하는 부분을 포함하는 제2플로팅전극, 및 상기 제1플로팅전극 및 상기 제2플로팅전극과 이격되고 상기 제1부화소전극과 중첩하는 부분을 포함하는 제3플로팅전극을 포함할 수 있다.
- [0028] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제2플로팅전극 및 상기 제3플로팅전극은, 상기 돌출패턴과 중첩하지 않을 수 있다.
- [0029] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제3부화소전극에는 개구부가 형성되고, 상기 개구부의 가장자리는 페루프를 형성될 수 있다.
- [0030] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1부화소전극은, 상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하는 제1통관전극, 및 상기 제1통관전극과 상기 스위칭 소자를 전기적으로 연결하는 제1연결전극을 포함할 수 있다.
- [0031] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고, 상기 제1통관전극은, 상기 돌출패턴과 중첩할 수 있다.
- [0032] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1통관전극은, 상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하고 상기 제1연결전극과 연결된 제1서브통관전극, 및 상기 제2부화소전극과 중첩하는 부분 및 상기 제3부화소전극과 중첩하는 부분을 포함하고 상기 제1서브통관전극과 이격된 제2서브통관전극을 포함하고, 상기 제1부화소전극은, 일단이 상기 제1서브통관전극과 연결되고, 타단이 상기 제2서브통관전극과 연결된 제1줄기전극을 더 포함할 수 있다.
- [0033] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기관은, 상기 제1베이스 기관의 일면과 상기 제2부화소전극 사이에 위치하고 상기 제1부분과 중첩하는 돌출패턴을 더 포함하고, 상기 제2부화소전극은, 상기 제1통관전극과 중첩하는 부분 및 상기 돌출패턴과 중첩하는 부분을 포함하는 제2통관전극,

및 상기 제2통판전극과 상기 스위칭 소자를 전기적으로 연결하는 제2연결전극을 포함할 수 있다.

- [0034] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 상기 제1베이스 기판의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선, 및 상기 제2방향을 따라 연장되고 상기 데이터선과 중첩하는 차폐전극을 포함하고, 상기 차폐전극은, 상기 제1부화소전극과 동일층 상에 상기 제1부화소전극과 이격되어 배치될 수 있다.
- [0035] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 표시 장치에 있어서, 상기 차폐전극은, 상기 제1부화소전극과 동일한 물질을 포함할 수 있다.
- [0036] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치는, 제1베이스 기판, 상기 제1베이스 기판의 일면 상에 위치하는 제1부화소전극, 상기 제1부화소전극 상에 위치하는 패시베이션층, 및 상기 패시베이션층 상에 위치하고 상기 제1부화소전극과 부분적으로 중첩하는 제2부화소전극을 포함하는 제1기판; 상기 제1기판과 대향하고, 제2베이스 기판 및 상기 제1기판을 향하는 제2베이스 기판의 일면 상에 위치하는 공통전극을 포함하는 제2기판; 및 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층; 을 포함하고, 상기 제2부화소전극은, 상기 공통전극과의 이격거리가 제1이격거리인 제1부분 및 상기 공통전극과의 이격거리가 상기 제1이격거리보다 큰 제2이격거리인 제2부분을 포함할 수 있다.
- [0037] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제1이격거리와 상기 제2이격거리의 차이는, $0.3\mu\text{m}$ 내지 $1.5\mu\text{m}$ 일 수 있다.
- [0038] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하는 스위칭 소자를 더 포함하고, 상기 제1부화소전극 및 상기 제2부화소전극은, 상기 스위칭 소자와 전기적으로 연결될 수 있다.
- [0039] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 패시베이션층 상에 상기 제2부화소전극과 이격되어 배치되고, 상기 제1부화소전극과 부분적으로 중첩하는 제3부화소전극을 더 포함할 수 있다.
- [0040] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제3부화소전극은, 플로팅 전극일 수 있다.
- [0041] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제3부화소전극에는, 개구부가 형성되고, 상기 개구부의 가장자리는 페루프를 형성할 수 있다.
- [0042] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 제1기판은, 상기 제1베이스 기판의 일면 상에 위치하고 제1방향으로 연장된 게이트선, 상기 제1베이스 기판의 일면 상에 위치하고 상기 게이트선과 절연되어 상기 제1방향과 교차하는 제2방향으로 연장된 데이터선, 및 상기 제2방향을 따라 연장되고 상기 데이터선과 중첩하는 차폐전극을 포함하고, 상기 차폐전극은, 상기 제1부화소전극과 동일층 상에 상기 제1부화소전극과 이격되어 배치될 수 있다.
- [0043] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 차폐전극에는, 상기 공통전극에 인가되는 전압과 동일한 레벨의 전압이 인가될 수 있다.
- [0044] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 표시 장치에 있어서, 상기 차폐전극과 상기 제1부화소전극은, 동일한 물질로 이루어질 수 있다.
- [0045] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0046] 본 발명의 실시예들에 의하면 적어도 다음과 같은 효과가 있다.
- [0047] 즉, 표시 품질이 향상된 표시 장치를 제공할 수 있다.
- [0048] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0049]

도 1은 본 발명의 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 예시적 구조를 개략적으로 도시한 평면도이다.

도 2는 도 1의 제1기판을 포함하는 표시 장치를 도 1의 A-A'선을 따라 절단한 개략적인 단면도이다.

도 3은 도 1의 제1기판을 포함하는 표시 장치를 도 1의 B-B'선을 따라 절단한 개략적인 단면도이다.

도 4는 도 3의 P부분을 확대 도시한 단면도이다.

도 5는 도 1의 제1기판에 포함된 돌출부의 개략적 구조를 도시한 평면도이다.

도 6은 도 1의 제1기판에 포함된 제1부화소전극의 개략적 구조를 도시한 평면도이다.

도 7은 도 1의 제1기판에 포함된 제2부화소전극 및 제3부화소전극의 개략적 구조를 도시한 평면도이다.

도 8은 도 1의 제1기판에 포함된 제1부화소전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도이다.

도 9는 도 1의 제1기판에 포함된 제1부화소전극과 제2부화소전극 간의 중첩관계 및 제1부화소전극과 제3부화소전극 간의 중첩관계를 개략적으로 도시한 평면도이다.

도 10은 도 1의 제1기판에 포함된 제2부화소전극 및 제3부화소전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도이다.

도 11은 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 개념적으로 도시한 도면이다.

도 12는 도 1의 제1기판을 포함하는 표시 장치를 도 1의 C-C'선을 따라 절단한 개략적인 단면도이다.

도 13은 도 3에 도시된 표시 장치의 변형 실시예를 도시한 단면도이다.

도 14는 도 3에 도시된 표시 장치의 다른 변형 실시예를 도시한 단면도이다.

도 15는 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.

도 16은 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.

도 17은 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.

도 18은 본 발명의 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도이다.

도 19는 본 발명의 또 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도이다.

도 20은 도 19의 제1기판에 포함된 제1부화소전극의 개략적 구조를 도시한 평면도이다.

도 21은 도 19의 제1기판에 포함된 제1부화소전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도이다.

도 22는 도 19의 제1기판에 포함된 제1부화소전극과 제2부화소전극 간의 중첩관계 및 제1부화소전극과 제3부화소전극 간의 중첩관계를 개략적으로 도시한 평면도이다.

도 23은 본 발명의 또 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0050]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0051]

소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위 뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접

위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다.

[0052] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "위(on)", "상(on)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래"로 기술된 소자는 다른 소자의 "위"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있으며, 이 경우 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.

[0053] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 또한 "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는다.

[0054] 명세서 전체를 통하여 동일하거나 유사한 부분에 대해서는 동일한 도면 부호를 사용한다.

[0055] 이하, 도면을 참조하여 본 발명의 실시예들에 대하여 설명한다.

[0056] 도 1은 본 발명의 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도, 도 2는 도 1의 제1기판을 포함하는 표시 장치를 도 1의 A-A' 선을 따라 절단한 개략적인 단면도, 도 3은 도 1의 제1기판을 포함하는 표시 장치를 도 1의 B-B' 선을 따라 절단한 개략적인 단면도, 도 4는 도 3의 P부분을 확대 도시한 단면도이다.

[0057] 도 1 내지 도 4를 참조하면, 본 실시예에 따른 표시 장치(1)는, 제1기판(10), 제1기판(10)과 대향하는 제2기판(20) 및 제1기판(10)과 제2기판(20) 사이에 위치하는 액정층(30)을 포함할 수 있다. 그리고 이외 제1기판(10)과 제2기판(20)의 바깥 면에 부착되어 있는 한 쌍의 편광자(도시하지 않음)를 더 포함할 수 있다.

[0058] 제1기판(10)은 액정층(30)의 액정 분자들을 구동하기 위한 스위칭 소자, 예컨대 박막 트랜지스터들이 형성된 박막 트랜지스터 기판일 수 있다. 제1기판(10)은 게이트선(121), 데이터선(171), 박막 트랜지스터 및 화소영역(PEA) 내에 적어도 일부가 위치하는 화소 전극(190)을 포함할 수 있다. 화소영역(PEA)은 게이트선(121)과 데이터선(171)이 교차하여 정의하는 영역의 일부일 수 있다.

[0059] 제2기판(20)은 제1기판(10)에 대향하는 기판일 수 있다.

[0060] 액정층(30)은 유전율 이방성을 가지는 복수의 액정 분자들을 포함할 수 있다. 상기 액정 분자들은 제1기판(10)과 제2기판(20) 사이에서 두 기판(10, 20)에 수직한 방향으로 배열된 수직 배향형 액정 분자들일 수 있다. 제1기판(10)과 제2기판(20) 사이에 전계가 인가되면 상기 액정 분자들이 제1기판(10)과 제2기판(20) 사이에서 특정 방향으로 회전함으로써 광을 투과시키거나 차단할 수 있다. 여기서, 회전이라는 용어는 상기 액정 분자들이 실제로 회전하는 것뿐만 아니라, 상기 전계에 의해 액정 분자들의 배향이 바뀐다는 의미를 포함할 수 있다.

[0061] 이하 제1기판(10)에 대해 설명한다.

[0062] 제1베이스 기판(110)은 절연 기판일 수 있다. 예를 들면, 제1베이스 기판(110)은 유리 기판, 석영 기판, 투명 수지 기판 등으로 이루어질 수 있다. 또한, 제1베이스 기판(110)은 고내열성을 갖는 고분자 또는 플라스틱을 포함할 수도 있다. 몇몇 실시예에서 제1베이스 기판(110)은 가요성을 가질 수도 있다. 즉, 제1베이스 기판(110)은 롤링(rolling), 폴딩(folding), 벤딩(bending) 등으로 형태 변형이 가능한 기판일 수 있다.

[0063] 제1베이스 기판(110)의 일면 상에는 게이트선(121) 및 게이트 전극(124)이 위치할 수 있다. 게이트선(121)은 게이트 신호를 전달하며 주로 제1방향(예시적으로 가로 방향 또는 X방향)으로 뻗을 수 있다. 게이트 전극(124)은 게이트선(121)으로부터 돌출되어 게이트선(121)과 연결될 수 있다. 게이트선(121) 및 게이트 전극(124)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은합금 등 은계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 등을 포함할 수 있다. 게이트선(121) 및 게이트 전극(124)은 단일층 구조를 가질 수 있으며, 또는 물리적 성질이 다른 적어도 두 개의 도전막을 포함하는 다층 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나

전압 강하를 감소시키기 위해 저저항의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어질 수 있다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 폴리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어질 수 있다. 이러한 조합의 예로는, 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 폴리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트선(121) 및 게이트 전극(124)은 다양한 여러 가지 금속과 도전체로 형성될 수 있다.

[0064] 제1베이스 기판(110) 위에는 돌출부(SP)가 더 위치할 수 있으며, 돌출부(SP)는 화소영역(PEA) 내에 위치할 수 있다. 돌출부(SP) 상에 위치하는 구성들에는 돌출부(SP)에 의해 단차가 형성될 수 있다. 특히 후술할 제2부화소 전극(193)에는 돌출부(SP)에 의해 단차가 형성될 수 있으며, 화소영역(PEA)은 제2부화소전극(193)에 형성된 단차에 의해 복수개의 도메인으로 분할될 수 있다.

[0065] 도 5는 도 1의 제1기판에 포함된 돌출부의 개략적 구조를 도시한 평면도이다. 도 1 내지 도 5를 참조하면, 몇몇 실시예에서 돌출부(SP)의 평면 형상은 가로줄기부(SPa) 및 세로줄기부(SPb)를 포함하는 십자 형상일 수 있으며, 돌출부(SP)의 중심(SC)은 실질적으로 화소영역(PEA)의 중심에 위치할 수 있다. 이러한 경우 화소영역(PEA)은 4개의 도메인으로 분할될 수 있다.

[0066] 다시 도 1 내지 도 4를 참조하면, 돌출부(SP)는 돌출패턴(127)을 포함할 수 있으며, 예시적인 실시예에서 돌출패턴(127)의 평면 형상은 십자 형상일 수 있다. 돌출패턴(127)은 게이트선(121) 및 게이트 전극(124)과 동일층에 위치할 수 있다. 예시적으로, 게이트선(121) 및 게이트 전극(124)이 제1베이스 기판(110)의 일면 바로 위에 위치하는 경우, 돌출패턴(127)도 제1베이스 기판(110)의 일면 바로 위에 위치할 수 있다. 돌출패턴(127)은 게이트선(121) 및 게이트 전극(124)과 동일한 물질로 이루어질 수 있다. 몇몇 실시예에서 돌출패턴(127), 게이트선(121) 및 게이트 전극(124)은 하나의 마스크 공정을 통해 형성될 수 있다. 하나의 마스크 공정이란, 1매의 마스크를 이용한 단일 포토리소그래피 공정을 의미한다. 몇몇 실시예에서 돌출패턴(127)은 게이트선(121) 및 게이트 전극(124)과 전기적, 물리적으로 분리될 수 있다. 여기서 돌출패턴(127)이 게이트선(121) 및 게이트 전극(124)과 전기적으로 분리된다는 의미는, 게이트선(121) 또는 게이트 전극(124)에 제공되는 신호가 돌출패턴(127)에 직접 전달되지 않는다는 의미를 포함한다. 또한 돌출패턴(127)이 게이트선(121) 및 게이트 전극(124)과 물리적으로 분리된다는 의미는 돌출패턴(127)이 게이트선(121) 및 게이트 전극(124)과 서로 직접 접촉하지 않는다는 의미를 포함한다. 다만 이에 한정되는 것은 아니며, 돌출패턴(127)은 절연물질로 이루어질 수도 있다.

[0067] 몇몇 실시예에서 돌출패턴(127)의 폭(W1)은 화소영역(PEA)을 복수의 도메인으로 분할하기에 충분하도록 $2\mu\text{m}$ 내지 $10\mu\text{m}$ 의 범위 내에서 형성될 수 있다. 또한, 돌출패턴(127)의 두께(TH1)는 텍스처 발생을 감소시키기 위해 $0.3\mu\text{m}$ 내지 $1.5\mu\text{m}$ 의 범위에서 형성될 수 있다.

[0068] 게이트선(121), 게이트 전극(124) 및 돌출패턴(127) 위에는 게이트 절연막(140)이 위치할 수 있다. 게이트 절연막(140)은 절연물질로 이루어질 수 있으며, 예시적으로 실리콘 질화물, 실리콘 산화물, 실리콘 산질화물 등의 무기절연물질로 이루어질 수 있다. 게이트 절연막(140)은 단일층 구조로 이루어질 수 있으며, 또는 물리적 성질이 다른 적어도 두 개의 절연층을 포함하는 다층 구조를 가질 수도 있다.

[0069] 게이트 절연막(140) 위에는 반도체층(154)이 위치할 수 있으며, 게이트 전극(124)과 적어도 일부가 중첩할 수 있다. 반도체층(154)은 비정질 규소, 다결정 규소, 또는 산화물 반도체를 포함할 수 있다.

[0070] 반도체층(154) 위에는 복수의 저항성 접촉 부재(163, 165)가 위치할 수 있다. 복수의 저항성 접촉 부재(163, 165)는 후술할 소스 전극(173)의 하부에 위치하는 소스 저항성 접촉부재(163), 드레인 전극(175) 하부에 위치하는 드레인 저항성 접촉부재(165)를 포함할 수 있다. 복수의 저항성 접촉 부재(163, 165)는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 실리콘 등으로 형성되거나 실리사이드(silicide)로 형성될 수 있다.

[0071] 소스 저항성 접촉부재(163), 드레인 저항성 접촉부재(165) 및 게이트 절연막(140) 위에는 소스 전극(173), 드레인 전극(175) 및 데이터선(171)이 위치할 수 있다. 데이터선(171)은 데이터 전압을 전달하며 주로 상기 제1방향과 교차하는 제2방향(예시적으로 세로 방향 또는 Y방향)으로 뻗어 게이트선(121)과 교차할 수 있다. 한편, 몇몇 실시예에서 데이터선(171)과 게이트 절연막(140) 사이에는 반도체 패턴(151) 및 반도체 패턴(151)과 데이터선(171) 사이에 위치하는 데이터 저항성 접촉부재(171)가 더 위치할 수도 있다. 반도체 패턴(151)은 반도체층(154)과 동일한 물질을 포함할 수 있으며, 데이터 저항성 접촉부재(161)는 소스 저항성 접촉부재(163) 및 드레인 저항성 접촉부재(165)와 동일한 물질을 포함할 수도 있다.

[0072] 몇몇 실시예에서, 반도체층(154) 및 반도체 패턴(151)이 산화물 반도체인 경우, 저항성 접촉 부재(161, 163,

165)는 생략될 수도 있다.

- [0073] 소스 전극(173)은 데이터선(171)과 연결될 수 있으며, 몇몇 실시예에서 소스 전극(173)은 데이터선(171)으로부터 연장되어 게이트 전극(124) 위로 돌출될 수 있다.
- [0074] 드레인 전극(175)은 게이트 전극(173) 위에서 소스 전극(173)과 이격 될 수 있다. 몇몇 실시예에서 드레인 전극(175)은 소스 전극(173)과 대체로 나란하게 뻗는 막대형 부분과 그 반대쪽의 확장부를 포함할 수 있다.
- [0075] 상술한 데이터선(171), 소스 전극(173) 및 드레인 전극(175)은 알루미늄, 구리, 은, 몰리브덴, 크롬, 티타늄, 탄탈륨 또는 이들의 합금으로 형성될 수 있으며, 내화성 금속(refractory metal) 등의 하부막(미도시)과 그 위에 형성된 저저항 상부막(미도시)으로 이루어진 다층 구조를 가질 수도 있으나 이에 제한되는 것은 아니다.
- [0076] 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체층(154)과 함께 스위칭 소자인 박막 트랜지스터(thin film transistor)를 이루며, 상기 박막 트랜지스터의 채널(channel)은 반도체층(154) 중 소스 전극(173)과 드레인 전극(175) 사이에 형성된다.
- [0077] 게이트 절연막(140), 반도체층(154), 소스 전극(173) 및 드레인 전극(175) 위에는 하부 패시베이션층(180a)이 위치할 수 있다. 하부 패시베이션층(180a)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물 등의 무기 절연물질을 포함할 수 있다. 하부 패시베이션층(180a)은 상기 박막 트랜지스터를 보호하고, 후술할 절연층(230)에 포함된 물질이 반도체층(154)으로 유입되는 것을 방지할 수 있다.
- [0078] 하부 패시베이션층(180a) 위에는 절연층(230)이 위치할 수 있다. 절연층(230)은 유기물을 포함할 수 있다. 몇몇 실시예에서 절연층(230)은 감광성 물질을 포함할 수 있다.
- [0079] 절연층(230)은 색안료를 더 포함할 수 있다. 예컨대, 절연층(230)은 특정 색 파장의 광을 통과시키는 색안료를 포함할 수 있다. 즉, 절연층(230)은 색필터(color filter)일 수 있다. 예시적인 실시예에서 상기 색필터는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다. 하지만, 적색, 녹색, 및 청색의 삼원색에 제한되지 않고, 청록색(cyan), 자홍색(magenta), 옐로(yellow), 화이트 계열의 색 중 어느 하나를 표시할 수도 있다. 절연층(230)이 색안료를 포함하는 경우, 절연층(230)은 데이터선(171)의 상부에서 이웃 화소의 절연층(231)과 적어도 일부가 중첩할 수 있다. 다만 이에 한정되는 것은 아니며, 절연층(230)은 색안료를 포함하지 않을 수도 있다. 다른 실시예에서 제1기판(10)에 별도의 색필터가 위치하거나, 또는 제2기판(20)에 색필터가 위치할 수도 있다.
- [0080] 도면에는 미도시하였으나, 절연층(230)이 색필터인 경우, 색필터 위에는 추가적인 덮개막이 형성될 수도 있다. 덮개막은 색필터의 성분이 상부에 위치하는 구성들, 예컨대 액정층(30)에 유입되는 것을 방지할 수 있다. 상기 덮개막은 생략될 수도 있다.
- [0081] 절연층(230) 상부 중 화소영역(PEA)과 대응하는 부분에는 화소 전극(190)이 위치할 수 있다. 화소 전극(190)은 제1부화소 전극(191), 제2부화소 전극(193) 및 제3부화소 전극(195)을 포함할 수 있다.
- [0082] 제1부화소 전극(191)은 절연층(230) 위에 위치할 수 있다. 제1부화소 전극(191)은 투명 도전성 물질로 이루어질 수 있으며, 예시적으로 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide)등으로 이루어질 수 있다.
- [0083] 도 6은 도 1의 제1기판에 포함된 제1부화소 전극의 개략적 구조를 도시한 평면도이다.
- [0084] 도 1 내지 도 4 및 도 6을 참조하면, 제1부화소 전극(191)은 화소영역(PEA)에 위치하는 제1통관전극(191a) 및 제1통관전극(191a)과 연결되고 화소영역(PEA)의 외부로 연장된 제1연결전극(191b)을 포함할 수 있다.
- [0085] 예시적인 실시예에서 제1통관전극(191a)은 통관(plate) 형태를 가질 수 있다. 여기서 상기 통관(plate)이란, 쪼개지지 않은 판을 의미한다. 예시적인 실시예에서 제1통관전극(191a)은 대체로 육각형 형태의 평면 형상을 가질 수 있으나, 이에 한정되는 것은 아니며, 하나의 화소 영역(PEA) 중 일부 영역에 위치하는 다각형 형태의 평면 모양을 가질 수 있다. 또한 몇몇 실시예에서 제1통관전극(191a)은 복수의 미세가지전극 및 상기 복수의 미세가지전극 사이에 위치하는 슬릿을 포함하지 않을 수 있다.
- [0086] 제1통관전극(191a)과 연결된 제1연결전극(191b)은 화소영역(PEA)의 외부로 연장될 수 있다. 그리고 제1연결전극(191b)은 후술할 제2부화소 전극(193)과 물리적, 전기적으로 연결될 수 있으며, 드레인 전극(175)과 전기적으로 연결될 수 있다. 몇몇 실시예에서, 제1연결전극(191b) 중 화소영역(PEA) 내에 위치하는 부분은, 데이터선(171)과 실질적으로 평행할 수 있다.

- [0087] 다시 도 1 내지 도 4를 참조하면, 절연층(230) 및 제1부화소 전극(191) 위에는 패시베이션층(180c)이 위치할 수 있다. 패시베이션층(180c)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물 등의 무기 절연물질을 포함할 수 있다. 패시베이션층(180c)은 절연층(230)이 들뜨는 것을 방지하고, 절연층(230)으로부터 유입되는 용제(solvent)와 같은 유기물에 의해 액정층(30)이 오염되는 것을 보다 억제할 수 있다. 이에 따라, 표시 장치(1) 구동 시 발생할 수 있는 잔상과 같은 불량을 방지할 수 있다.
- [0088] 하부 패시베이션층(180a), 절연층(230) 및 패시베이션층(180c)에는 상기 박막 트랜지스터의 적어도 일부, 예컨대 드레인 전극(175)의 일부를 노출하는 컨택홀(CH)이 형성될 수 있다. 또한 제1부화소 전극(191)의 일부, 보다 구체적으로 제1부화소 전극(191)의 제1연결전극(도 6의 191b) 일부도 컨택홀(CH)을 통해 노출될 수 있다.
- [0089] 패시베이션층(180c) 위에는 제2부화소 전극(193) 및 제2부화소 전극(193)과 이격된 제3부화소 전극(195)이 위치할 수 있다. 제2부화소 전극(193) 및 제3부화소 전극(195)은 투명 도전성 물질로 이루어질 수 있으며, 예시적으로 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide)등으로 이루어질 수 있다. 몇몇 실시예에서 제2부화소 전극(193)과 제3부화소 전극(195)은 동일한 물질로 이루어질 수 있으며, 하나의 마스크 공정을 통해 형성될 수 있다.
- [0090] 제2부화소 전극(195)은 컨택홀(CH)을 통해 드레인 전극(175) 및 제1부화소 전극(191)과 물리적, 전기적으로 연결될 수 있다. 또한 제1부화소 전극(191)은 제2부화소 전극(195)과 물리적, 전기적으로 연결될 수 있으며, 제1부화소 전극(191)은 제2부화소 전극(195)을 매개로 드레인 전극(175)과 전기적으로 연결될 수 있다. 여기서 물리적으로 연결된다는 의미는, 어느 하나의 구성이 다른 구성과 직접 접촉하여 연결된다는 의미를 포함한다.
- [0091] 제2 부화소 전극(193)은 컨택홀(CH)을 통해 드레인 전극(175)과 물리적 전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받을 수 있다. 또한 앞서 설명하였듯이, 컨택홀(CH)을 통해 제2 부화소 전극(193)과 제1 부화소 전극(191)은 물리적, 전기적으로 연결되어 있기 때문에, 제1부화소 전극(191)에도 상기 데이터 전압이 인가될 수 있다. 즉, 제1 부화소 전극(191)과 제2 부화소 전극(193)에는 동일한 크기의 전압이 인가될 수 있다.
- [0092] 제2부화소 전극(193)은 제1부분(1931) 및 제2부분(1933)을 포함할 수 있다. 제1부분(1931)은 제2부화소 전극(193) 중 돌출부(SP)와 중첩하여 제2부분(1933)보다 상대적으로 제2기관(20) 측으로 돌출된 부분일 수 있으며, 제2부분(1933)은 제2부화소 전극(193) 중 돌출부(SP)와 중첩하지 않는 부분일 수 있다. 제1베이스 기관(110)의 일면(110a)으로부터 제1부분(1931)의 일면까지의 제1거리(H1)는, 제1베이스 기관(110)의 일면(110a)으로부터 제2부분(1933)의 일면까지의 제2거리(H2)보다 클 수 있다. 즉, 제1부분(1931)과 제2부분(1933) 사이에는 단차가 형성될 수 있다. 몇몇 실시예에서 제1거리(H1)와 제2거리(H2) 간의 차이 (H3), 즉 상기 단차의 높이는 0.3 μ m 내지 1.5 μ m일 수 있다.
- [0093] 제1부분(1931)이 제2부분(1933)에 비해 상대적으로 대향기관(20) 측으로 돌출됨에 따라, 제1부분(1931)과 후술할 공통전극(270)의 일면(270a) 간의 제1이격거리(D1)는, 제2부분(1933)과 공통전극(270)의 일면(270a) 간의 제2이격거리(D2)보다 작을 수 있다. 그리고 몇몇 실시예에서 제1이격거리(D1)와 제2이격거리(D2)간의 차이(D3)는 0.3 μ m 내지 1.5 μ m일 수 있다.
- [0094] 제3부화소 전극(195)은 제2부화소 전극(193)과 물리적으로 이격될 수 있으며, 평면 시점에서 제2부화소 전극(193)의 주변에 위치할 수 있다. 몇몇 실시예에서 제3부화소 전극(195)은 어떠한 전극과도 물리적으로 연결되지 않을 수 있다. 즉, 제3부화소 전극(195)은 플로팅 전극일 수 있다.
- [0095] 제2부화소 전극(193)의 전체 면적과 제3부화소 전극(195)의 전체 면적은 서로 상이할 수 있으며, 몇몇 실시예에서 제3부화소 전극(195)의 전체 면적은 제2부화소 전극(193)의 전체 면적보다 더 클 수 있다. 제3부화소 전극(195)의 전체 면적과 제2부화소 전극(193)의 전체 면적 간의 비율은 시인성 및 투과율을 고려하여 적절히 조절될 수 있다. 예시적인 실시예에서 제2부화소 전극(193)의 전체 면적은, 제3부화소 전극(195)의 전체 면적의 40% 내지 80%일 수 있으나, 이에 한정되는 것은 아니다.
- [0096] 도 7은 도 1의 제1기관에 포함된 제2부화소 전극 및 제3부화소 전극의 개략적 구조를 도시한 평면도이다.
- [0097] 도 1 내지 도 4 및 도 7을 참조하면, 제2부화소 전극(193)은 화소영역(PEA)에 위치하는 제2통판전극(193a) 및 제2통판전극(193a)과 연결되고 화소영역(PEA)의 외부로 연장된 제2연결전극(193b)을 포함할 수 있다.
- [0098] 예시적인 실시예에서 제2통판전극(193a)의 중심은 실질적으로 화소영역(PEA)의 중심에 위치할 수 있다. 몇몇 실시예에서 제2통판전극(193a)은 별도의 슬릿이나 미세가지전극을 포함하지 않을 수 있으며, 통판(plate) 형상으

로 이루어질 수 있다. 제2통관전극(193a)의 평면 형태는 하나의 화소 영역(PEA) 중 일부 영역에 위치하는 다각형 형태의 평면 모양을 가질 수 있다. 제2통관전극(193a)은 도 1에 도시된 바와 같이 돌출부(SP)의 중심(SC)과 중첩할 수 있다.

- [0099] 제2통관전극(193a)과 연결된 제2연결전극(193b)은 화소영역(PEA)의 외부로 연장될 수 있다. 그리고 제2연결전극(193b)은 드레인 전극(175)과 물리적, 전기적으로 연결될 수 있다. 또한 제2연결전극(193b)은 제1부화소 전극(191)의 제1연결전극(도 6의 191b)과 물리적, 전기적으로 연결될 수 있다. 몇몇 실시예에서 제2연결전극(193b) 중 화소영역(PEA)에 위치하는 부분은 데이터선(171)과 실질적으로 평행할 수 있다.
- [0100] 제3부화소 전극(195)은 복수의 플로팅 전극을 포함할 수 있다. 몇몇 실시예에서 제3부화소 전극(195)은 제1플로팅전극(195a), 제2플로팅전극(195b) 및 제3플로팅전극(195c)을 포함할 수 있으며, 제1플로팅전극(195a), 제2플로팅전극(195b) 및 제3플로팅전극(195c)은 서로 이격될 수 있다.
- [0101] 도면을 기준으로, 제2플로팅전극(195b) 및 제3플로팅전극(195c)은 제2통관전극(193a) 및 제2연결전극(193b)의 외측에 위치할 수 있으며, 제1플로팅전극(195a)은, 제2통관전극(193a)의 외측 중, 제2플로팅전극(195b) 및 제3플로팅전극(195c)과 반대쪽에 위치할 수 있다.
- [0102] 몇몇 실시예에서 제1플로팅전극(195a), 제2플로팅전극(195b) 및 제3플로팅전극(195c)은 별도의 슬릿이나 미세가지전극을 포함하지 않을 수 있으며, 통판(plate) 형상으로 이루어질 수 있다. 제1플로팅전극(195a), 제2플로팅전극(195b) 및 제3플로팅전극(195c)의 평면 형태는 하나의 화소 영역(PEA) 중 일부 영역에 위치하는 다각형 형태의 평면 모양을 가질 수 있다. 또한 제1플로팅전극(195a), 제2플로팅전극(195b) 및 제3플로팅전극(195c)은 제2부화소 전극(193)의 주변부 일부를 감쌀 수 있다.
- [0103] 몇몇 실시예에서 제2플로팅전극(195b)과 제3플로팅전극(195c)은, 제2연결전극(193b)을 기준으로 서로 대칭을 이룰 수 있다.
- [0104] 이하 도 8 내지 도 10을 참조하여, 돌출부(SP), 제1부화소 전극(191), 제2부화소 전극(193) 및 제3부화소 전극(195) 간의 중첩관계에 대해 보다 구체적으로 설명한다.
- [0105] 도 8은 도 1의 제1기판에 포함된 제1부화소 전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도이다.
- [0106] 도 1 내지 도 4 및 도 8을 참조하면, 제1부화소 전극(191)은 돌출부(SP)와 중첩하는 부분(이하 '제1중첩부', OL1a)을 포함할 수 있다. 예시적인 실시예에서 제1부화소 전극(191)이 제1통관전극(191a) 및 제1연결전극(191b)을 포함하는 경우, 제1중첩부(OL1a)는 제1통관전극(191a) 및 제1연결전극(191b)에 존재할 수 있다. 바꾸어 말하면, 제1통관전극(191a)의 적어도 일부는 돌출부(SP)와 중첩할 수 있으며, 제1연결전극(191b) 또한 돌출부(SP)와 중첩할 수 있다. 다만 이에 한정되는 것은 아니며, 다른 실시예에서 돌출부(SP)의 형상 또는 크기 변경에 따라 제1중첩부(OL1a)의 위치는 변경될 수도 있다. 예컨대 제1중첩부(OL1a)는 제1연결전극(191b)에 존재하지 않을 수도 있다. 바꾸어 말하면, 돌출부(SP)는 제1통관전극(191a)과 중첩하고, 제1연결전극(191b)과는 중첩하지 않을 수도 있다. 제1부화소 전극(191) 중 제1중첩부(OL1a)는, 제1중첩부(OL1a) 이외의 부분에 비해 상대적으로 제2기판(20) 측으로 돌출될 수 있다.
- [0107] 도 9는 도 1의 제1기판에 포함된 제1부화소전극과 제2부화소전극 간의 중첩관계 및 제1부화소전극과 제3부화소 전극 간의 중첩관계를 개략적으로 도시한 평면도이다.
- [0108] 도 1 내지 도 4 및 도 9를 참조하면, 제1부화소 전극(191)은 제2부화소 전극(193)과 중첩하는 부분(이하 '제2중첩부', OL1b)을 포함할 수 있다.
- [0109] 예시적인 실시예에서 제1부화소 전극(191)이 제1통관전극(191a) 및 제1연결전극(191b)을 포함하고, 제2부화소 전극(193)이 제2통관전극(193a) 및 제2연결전극(193b)을 포함하는 경우, 제2중첩부(OL1b)는 제1통관전극(191a) 및 제1연결전극(191b)에 존재할 수 있다. 제1통관전극(191a)에 존재하는 제2중첩부(OL1b)는, 제2통관전극(193b)의 일부 및 제2연결전극(193b)의 일부와 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1통관전극(191a)과 제2통관전극(193a)은 서로 일부 중첩할 수 있으며, 마찬가지로 제1통관전극(191a)과 제2연결전극(193b)은 서로 일부 중첩할 수 있다.
- [0110] 제1연결전극(191b)에 존재하는 제2중첩부(OL1b)는, 제2연결전극(193b)의 일부와 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1연결전극(191b)과 제2연결전극(193b)은 서로 일부 중첩할 수 있다. 다만 이에 한정되는 것은 아니며, 제1부화소 전극(191)과 제2부화소 전극(193)의 형상 또는 배치 변경에 따라 제2중첩부(OL1b)의 위치는 변

경될 수도 있다.

- [0111] 제1부화소 전극(191)은 제3부화소 전극(195)과 중첩하는 부분(이하 '제3중첩부', OL1c, OL1d, OL1e)을 포함할 수 있다.
- [0112] 예시적인 실시예에서 제1부화소 전극(191)이 제1통관전극(191a) 및 제1연결전극(191b)을 포함하고, 제3부화소 전극(195)이 제1플로팅 전극(195a), 제2플로팅 전극(195b) 및 제3플로팅 전극(195c)을 포함하는 경우, 제3중첩부(OL1c, OL1d, OL1e)는 제1서브중첩부(OL1c), 제2서브중첩부(OL1d) 및 제3서브중첩부(OL1e)를 포함할 수 있다. 제1서브중첩부(OL1c)는 제1통관전극(191a) 중 제1플로팅전극(195a)과 중첩하는 부분일 수 있으며, 제2서브중첩부(OL1d)는 제1통관전극(191a) 중 제2플로팅전극(195b)과 중첩하는 부분, 제3서브중첩부(OL1e)는 제1통관전극(191a) 중 제3플로팅전극(195c)과 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1플로팅 전극(195a), 제2플로팅 전극(195b) 및 제3플로팅 전극(195c) 각각과 제1통관전극(191a)은 서로 일부 중첩할 수 있다. 몇몇 실시예에서 제3중첩부(OL1c, OL1d, OL1e)는 제1연결전극(191b)에는 존재하지 않을 수 있다. 바꾸어 말하면, 제1연결전극(191b)은 제3부화소 전극(195)과 중첩하지 않을 수도 있다.
- [0113] 제3부화소 전극(195)의 전체 면적과 제3중첩부(OL1c, OL1d, OL1e) 전체 면적 간의 비율은 다양하게 조절될 수 있으며, 제3부화소 전극(195)의 전체 면적과 제3중첩부(OL1c, OL1d, OL1e) 전체 면적 간의 비율 조절을 통해 제3부화소 전극(195)에 제공되는 전압 레벨을 조절할 수 있다.
- [0114] 도 10은 도 1의 제1기판에 포함된 제2부화소전극 및 제3부화소전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도이다.
- [0115] 도 1 내지 도 4 및 도 10을 참조하면, 제2부화소 전극(193)은 돌출부(SP)와 중첩하는 부분(이하 '제4중첩부', OL3)을 포함할 수 있다. 예시적인 실시예에서 제2부화소 전극(193)이 제2통관전극(193a) 및 제2연결전극(193b)을 포함하는 경우, 제4중첩부(OL3)는 제2통관전극(193a) 및 제2연결전극(193b)에 존재할 수 있다. 바꾸어 말하면, 제2통관전극(193a)의 적어도 일부는 돌출부(SP)와 중첩할 수 있으며, 제2연결전극(193b) 또한 돌출부(SP)와 중첩할 수 있다. 다만 이에 한정되는 것은 아니며, 다른 실시예에서 돌출부(SP)의 형상 또는 크기 변경에 따라 제4중첩부(OL3)의 위치는 변경될 수도 있다. 예컨대 제4중첩부(OL3)는 제2연결전극(193b)에 존재하지 않을 수도 있다. 바꾸어 말하면, 돌출부(SP)는 제2통관전극(193a)과 중첩하고, 제2연결전극(193b)과는 중첩하지 않을 수도 있다. 제2부화소 전극(193) 중 제4중첩부(OL4)는, 제4중첩부(OL4) 이외의 부분에 비해 상대적으로 제2기판(20) 측으로 돌출될 수 있다. 즉, 제2부화소 전극(193) 중, 도 4의 설명에서 상술한 제2부화소 전극(193)의 제1부분(도 4의 1931)은 제4중첩부(OL3)와 실질적으로 동일하거나 제4중첩부(OL3)를 포함할 수 있다. 몇몇 실시예에서 돌출부(SP)의 평면 형상이 십자 형상인 경우, 제1부분(도 4의 1931)의 평면 형상 또한 도 10에 도시된 바와 같이 십자 형상일 수 있다.
- [0116] 제3부화소 전극(195)은 돌출부(SP)와 중첩하는 부분(이하 '제5중첩부', OL5a)을 포함할 수 있다. 제3부화소 전극(195)이 제1플로팅 전극(195a), 제2플로팅 전극(195b) 및 제3플로팅 전극(195c)을 포함하는 경우, 제5중첩부(OL5a)는 제1플로팅 전극(195a)에만 존재하고, 제2플로팅 전극(195b) 및 제3플로팅 전극(195c)에는 존재하지 않을 수 있다. 바꾸어 말하면, 제1플로팅 전극(195a)과 돌출부(SP)는 서로 중첩하고, 제2플로팅 전극(195b) 및 제3플로팅 전극(195c) 각각과 돌출부(SP)는 서로 중첩하지 않을 수도 있다.
- [0117] 제3부화소 전극(195) 중 제5중첩부(OL5a)는, 제5중첩부(OL5a) 이외의 부분에 비해 상대적으로 제2기판(20) 측으로 돌출될 수 있다.
- [0118] 다시 도 1 내지 도 4를 참조하면, 절연층(230)과 패시베이션층(180c) 사이에는 차폐전극(SH)이 더 위치할 수 있다. 차폐전극(SH)은 제1부화소 전극(191)과 물리적으로 이격될 수 있으며, 제1부화소 전극(191)과 동일층 상에 위치할 수 있다. 몇몇 실시예에서, 제1부화소 전극(191)이 절연층(230) 바로 위에 위치하는 경우, 차폐전극(SH)도 절연층(230) 바로 위에 위치하여 절연층(230)과 직접 접촉할 수 있다. 또는 절연층(230) 상부에 별도의 덮개막이 존재하는 경우, 제1부화소 전극(191) 및 차폐전극(SH)은 상기 덮개막 바로 위에 위치하여 상기 덮개막과 직접 접촉할 수도 있다. 차폐전극(SH)은 투명 도전성 물질로 이루어질 수 있으며, 제1부화소 전극(191)과 동일한 물질로 이루어질 수 있다. 몇몇 실시예에서 차폐전극(SH)과 제1부화소 전극(191)은 하나의 마스크를 이용하여 동시에 형성될 수 있다.
- [0119] 차폐전극(SH)은, 절연층(230)의 상부 중 데이터선(171)과 대응하는 부분에 위치할 수 있으며, 데이터선(171)과 중첩할 수 있다. 즉, 차폐전극(SH)은, 데이터선(171)의 상부에 위치하고, 데이터선(171)과 중첩하며, 데이터선(171)의 연장방향(예시적으로 도 1을 기준으로 세로방향 또는 Y방향)을 따라 연장될 수 있다.

- [0120] 몇몇 실시예에서 차폐전극(SH)은, 평면 시점에서 바라볼 때, 데이터선(171)을 완전히 커버할 수 있다. 또한 몇몇 실시예에서, 차폐전극(SH)에는 공통전극(270)에 인가되는 공통전압과 동일 레벨의 전압이 인가될 수 있다.
- [0121] 데이터선(171)과 화소 전극(190) 사이의 부분은 상대적으로 화소전극(190)과 공통전극(270) 사이에서 형성되는 전계가 약한 바, 액정 분자가 오정렬될 가능성이 존재한다.
- [0122] 본 실시예에 따른 표시 장치(1)는, 차폐전극(SH)에 공통전극(270)에 인가되는 전압과 동일한 레벨의 전압, 예컨대 공통전압이 인가될 수 있다. 이에 따라 공통전극(270)과 차폐전극(SH) 사이에는 전계가 형성되지 않을 수 있다. 따라서 데이터선(171)과 인접한 영역에 위치한 액정 분자들이 오배열될 가능성이 낮아질 수 있으며, 빛샘이 감소할 수 있다. 또한 상기 빛샘을 방지하기 위해 형성하는 차광부재(220)의 면적을 더욱 감소시키거나 생략할 수 있다. 따라서 표시 장치(1)의 개구율이 더욱 증가할 수 있다.
- [0123] 또한, 데이터선(171)과 화소전극(190)간에 발생하는 전계가 차폐전극(SH)에 의해 약화될 수 있으며, 이로 인해 크로스토크 불량을 억제시킬 수 있는 이점을 갖는다.
- [0124] 패시베이션층(180c), 제2부화소 전극(193) 및 제3부화소 전극(195)의 상부에는 제1배향막(ALM1)이 더 위치할 수 있다. 몇몇 실시예에서 제1배향막(ALM1)은 수직 배향막일 수 있고, 광반응 물질을 포함하는 배향막일 수 도 있다.
- [0125] 이하 제2기관(20)에 대해 설명한다.
- [0126] 제2기관(20)은 제2베이스 기관(210), 차광부재(220), 오버코트층(250), 공통 전극(270)을 포함할 수 있다.
- [0127] 제2베이스 기관(210)은 제1베이스 기관(110)과 유사하게 절연 기관일 수 있다. 또한, 제2베이스 기관(210)은 고내열성을 갖는 고분자 또는 플라스틱을 포함할 수도 있다. 몇몇 실시예에서 제2베이스 기관(210)은 가요성을 가질 수도 있다.
- [0128] 제1베이스 기관(110)을 향하는 제2베이스 기관(210)의 일면에는 차광부재(220)가 위치할 수 있다. 몇몇 실시예에서 차광부재(220)는 게이트선(121) 및 상기 박막 트랜지스터와 중첩할 수 있으며, 또한 컨택홀(CH)과 중첩할 수 있다. 아울러, 차광부재(220)는 데이터선(171)과 중첩하는 부분을 더 포함할 수도 있다. 차광부재(220)는 블랙 카본(black carbon) 등의 차광성 안료 또는 크롬(Cr) 등의 불투명 물질을 포함할 수 있으며, 감광성 유기 물질을 포함할 수 있다. 다만 이에 한정되는 것은 아니며, 다른 실시예에서 차광부재(220)는 제1기관(10)에 위치할 수도 있다.
- [0129] 오버코트층(250)은 제2베이스 기관(210)의 일면 상에 형성되어 차광부재(220)를 덮을 수 있다. 오버코트층(250)은 차광부재(220)에 의해 형성된 단차를 평탄화 할 수 있다. 몇몇 실시예에서 오버코트층(250)은 생략될 수도 있다.
- [0130] 오버코트층(250) 상에는 공통전극(270)이 위치할 수 있다. 몇몇 실시예에서 오버코트층(250)이 생략되는 경우, 공통전극(270)은 제2베이스 기관(210) 및 차광부재(220) 위에 위치할 수 있다. 공통전극(270)은 ITO, IZO 등과 같은 투명 도전 물질로 이루어질 수 있다. 몇몇 실시예에서 공통전극(270)은 제2베이스 기관(210)의 전면에 걸쳐 전체적으로 형성될 수 있다. 공통전극(270)에는 공통 전압이 인가되어 화소전극(190)과 함께 전계를 형성할 수 있으며, 상기 전계의 크기에 따라 액정층(30)내의 액정분자들의 배열이 변화되어 광 투과율이 제어될 수 있다.
- [0131] 제1기관(10)을 형성하는 공통전극(270) 일면 상에는 간격재(CS)가 위치할 수 있다. 간격재(CS)는 제1기관(10)을 향하여 돌출될 수 있으며, 제1기관(10)과 접촉하여 제2기관(20)과 제1기관(10) 사이의 간격을 유지할 수 있다. 다만 이에 한정되는 것은 아니며, 다른 실시예에서 간격재(CS)는 제1기관(10) 측에 위치할 수도 있다. 몇몇 실시예에서 간격재(CS)는 유기절연물질로 이루어질 수 있으며, 감광성을 가질 수도 있다.
- [0132] 제1기관(10)을 향하는 공통전극(270) 일면 및 간격재(CS) 상에는 제2배향막(ALM2)이 더 위치할 수 있다. 몇몇 실시예에서 제2배향막(ALM2)은 수직 배향막일 수 있고, 광반응 물질을 포함하는 배향막일 수 도 있다.
- [0133] 화소 전극이 마이크로미터 단위로 이격된 복수의 가지전극 또는 복수의 슬릿들을 포함하는 경우, 상기 가지전극 또는 상기 복수의 슬릿들을 형성하기 위해 필수적으로 미세 패터닝 과정이 선행된다. 이러한 경우 미세 패터닝 과정에서 상기 화소 전극의 하부층(예컨대 패시베이션층 등)에는 스트레스가 가해질 수 있다. 그리고 화소 전극의 하부층(예컨대 패시베이션층 등)에는 상술한 스트레스에 의해 부분적으로 굴절률 변화 또는 투과율 변화가 발생할 수 있으며, 이에 따라 표시 장치의 표시품질이 저하될 수 있다. 반면, 상술한 본 실시예에 따른 표시 장

치(1)는, 화소 전극(190), 예컨대 제1부화소 전극(191), 제2부화소 전극(193) 및 제3부화소 전극(195)이 마이크로미터 단위로 이격된 복수의 가지전극 또는 복수의 슬릿부를 포함하지 않는 바, 화소 전극 하부층(예컨대, 패시베이션층, 180c)에 가해지는 스트레스를 감소시킬 수 있게 되어 표시 장치(1)의 표시 품질 저하를 방지할 수 있게 된다.

[0134] 도 11은 자외선 등의 광에 의해 중합되는 전중합체를 이용해 액정 분자들이 선경사를 갖도록 하는 과정을 개념적으로 도시한 도면이다.

[0135] 도 11을 참조하면, 우선 전중합체(prepolymer)(33)를 액정 물질과 함께 제1기판과 제2기판 사이, 보다 구체적으로 공통전극(270)과 화소전극(190) 사이에 주입한다. 전중합체(33)는 자외선 등의 광에 의해 중합 반응을 하는 반응성 메조겐(reactive mesogen)일 수 있다.

[0136] 이어 화소 전극(190)에 데이터 전압을 인가하고 공통 전극(270)에 공통 전압을 인가하여 화소 전극(190)과 공통 전극(270) 사이에 전계를 생성한다. 양 전극(190, 270) 사이에 생성된 전계는 액정층(30)에 제공되며, 액정층(30)의 액정 분자(31)들은 상기 전계에 응답하여 일정 방향으로 기울어진다.

[0137] 이렇게 액정층(30)의 액정 분자(31)가 일정 방향으로 기울어진 상태에서, 자외선 등의 광을 조사하면 전중합체(33)가 중합 반응을 하여 선경사 제공 중합체(35)가 형성된다. 선경사 제공 중합체(35)에 의해 액정 분자(31)들은 특정 방향(예시적으로 돌출부를 향하는 방향)으로 선경사를 가지도록 배향 방향이 정해진다. 따라서, 화소 전극(190) 및 공통 전극(270)에 전압을 가하지 않은 상태에서도 액정 분자(31)들은 선경사를 갖도록 배열 된다.

[0138] 도 12은 도 1의 제1기판을 포함하는 표시 장치를 도 1의 C-C'선을 따라 절단한 개략적인 단면도이다.

[0139] 도 1 내지 도 4 및 도 12를 참조하면, 화소영역(PEA)은 돌출부(SP)에 의해 4개의 영역(또는 4개의 도메인)으로 구획될 수 있다. 그리고 각 영역은, 제3부화소 전극(195)을 기준으로 제1부화소 전극(191)과 제3부화소 전극(195)이 중첩하지 않는 영역(이하 '제1영역', SA1), 제1부화소 전극(191)과 제3부화소 전극(195)이 중첩하는 영역(이하 '제2영역', SA2), 및 상기 두 영역(SA1, SA2)을 제외한 나머지 영역(이하 '제3영역', SA3)으로 구분될 수 있다. 또한 상기 제3영역(SA3)은 제1부화소 전극(191)과 제2부화소 전극(193)이 중첩하는 영역(SA3b) 및 제1부화소 전극(191)을 기준으로 제2부화소 전극(193) 및 제3부화소 전극(195)과 중첩하지 않는 영역(SA3a)을 포함할 수 있다.

[0140] 공통전극(270)에는 공통전압이 인가된다. 그리고 게이트 전극(124), 반도체층(154), 소스 전극(173) 및 드레인 전극(175)을 포함하는 박막 트랜지스터가 턴온되면, 제1부화소 전극(191) 및 제2부화소 전극(193)에는 동일한 데이터 전압이 인가된다. 플로팅된 제3부화소 전극(195)은 제1부화소 전극(191)과 부분적으로 중첩하는 바, 제2영역(SA2)에서 제3부화소 전극(195)과 제1부화소 전극(191) 사이에는 정전용량이 형성된다. 즉, 제2영역(SA2)에서 커패시터가 형성되며, 상기 커패시터는 양 단자가 서로 중첩하는 제3부화소 전극(195) 및 제1부화소 전극(191)으로 이루어지고, 유전체는 패시베이션층(180c)으로 이루어진다. 이에 따라 제2영역(SA2)에서 제3부화소 전극(191)에는 상기 커패시터에 충전된 전압이 제공된다.

[0141] 한편, 제1영역(SA1)에서 제3부화소 전극(191)은 제1부화소 전극(191)과 중첩하지 않는 바, 제3부화소 전극(191) 중 제1영역(SA1)에 위치하는 부분에는 상기 제3부화소 전극(191) 중 제2영역(SA2)에 위치하는 부분에 비해 상대적으로 낮은 전압이 제공된다. 따라서, 제3부화소 전극(195) 중 제2영역(SA2)에 위치하나는 부분에 제공되는 전압은 제1부화소 전극(191) 및 제2부화소 전극(193)에 제공된 데이터 전압보다 상대적으로 낮은 레벨을 갖게 되며, 제3부화소 전극(195) 중 제1영역(SA1)에 위치하는 부분에 제공되는 전압은 제3부화소 전극(195) 중 제2영역(SA2)에 위치하는 부분에 제공되는 전압보다 낮은 레벨을 갖게 된다.

[0142] 따라서, 공통전극(270)과 화소 전극(190) 사이에서 생성되는 전계는, 제1영역(SA1)에서 가장 작으며, 제3영역(SA3)에서 가장 클 수 있다. 그리고 제2영역(SA2)의 전계는 제1영역(SA1)의 전계보다 크고 제3영역(SA3)의 전계보다 작을 수 있다. 즉, 제1영역(SA1), 제2영역(SA2) 및 제3영역(SA3) 각각에 위치하는 액정분자에 제공되는 전계의 세기는 서로 상이할 수 있다. 따라서 제1영역(SA1)에 위치하는 액정분자(31)의 기울어지는 각도(θ_1), 제2영역(SA2)에 위치하는 액정분자(31)의 기울어지는 각도(θ_2) 및 제3영역(SA3)에 위치하는 액정 분자(31)의 기울어지는 각도(θ_3)는 서로 상이할 수 있다. 보다 구체적으로 제1영역(SA1)에 위치하는 액정분자(31)의 기울어지는 각도(θ_1)는 제2영역(SA2)에 위치하는 액정분자(31)의 기울어지는 각도(θ_2)보다 작고, 제2영역(SA2)에 위치하는 액정분자(31)의 기울어지는 각도(θ_2)는 제3영역(SA3)에 위치하는 액정분자(31)의 기울어지는 각도(θ_3)보다 작을 수 있다. 제1영역(SA1), 제2영역(SA2), 제3영역(SA3) 각각에 위치하는 액정 분자들이 기울어지는 각도가 다르게 되는 바, 각 영역의 휘도가 달라질 수 있다. 이처럼, 하나의 화소 영역(PEA)을 복수의 도메인으로

구분하고, 각 도메인을 서로 다른 휘도를 가지는 영역으로 구분함으로써, 측면 시인성을 정면 시인성에 가깝게 향상시킬 수 있다.

- [0143] 아울러, 제3영역(SA3) 중 제1부화소 전극(191)과 제2부화소 전극(193)이 중첩하는 영역(SA3b)에서는 제2부화소 전극(193)과 공통전극(270)간에 전계가 형성되며, 제1부화소 전극(191)이 제2부화소 전극(193) 및 제3부화소 전극(195)과 중첩하지 않는 영역(SA3a)에서는 제1부화소 전극(191)과 공통전극(270)간에 전계가 형성된다. 제2부화소 전극(193)과 제1부화소 전극(191)에는 동일한 크기의 데이터 전압이 인가될 수 있으나, 제2부화소 전극(193)과 공통전극(270)간의 거리가 제1부화소 전극(191)과 공통전극(270)간의 거리에 비해 상대적으로 작은 값을 갖게 되는 바, 제3영역(SA3) 중 제1부화소 전극(191)과 제2부화소 전극(193)이 중첩하는 영역(SA3b)에서의 전계는 제1부화소 전극(191)이 제2부화소 전극(193) 및 제3부화소 전극(195)과 중첩하지 않는 영역(SA3a)에서의 전계보다 큰 값을 갖게 된다. 따라서 제3영역(SA3) 내에서도 액정 분자(31)의 기울어지는 각도는 각 영역(SA3a, SA3b)별로 상이할 수 있다. 이에 따라 표시 장치(1)의 측면 시인성을 보다 향상시킬 수 있다.
- [0144] 또한, 본 발명에 따른 표시 장치(1)는, 제1 부화소 전극(191)과 제2 부화소 전극(193)에 서로 같은 레벨의 데이터 전압이 인가되므로, 평면 시점에서 제1 부화소전극(191)과 제2 부화소 전극(193)은 서로 분리되어 이격될 필요가 없다. 따라서, 제1 부화소 전극(191)과 제2 부화소 전극(193)간 이격 부분 존재시 발생할 수 있는 표시 장치의 투과율 저하를 방지할 수 있다.
- [0145] 이하에서는 앞에서 설명한 실시예와 동일한 구성 요소에 대해서는 동일한 도면 부호를 사용한다. 또한, 중복되는 설명은 생략하며 차이점을 중심으로 설명한다.
- [0146] 도 13은 도 3에 도시된 표시 장치의 변형 실시예를 도시한 단면도이다.
- [0147] 도 13을 참조하면, 본 실시예에 따른 표시 장치(2)는 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 4의 1)와는 제1기관(10a)이 상이하며, 구체적으로 돌출부(SP1) 구성이 상이할 수 있다. 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다.
- [0148] 돌출부(SP1)는 제1베이스 기관(110)과 절연층(230) 사이에 위치할 수 있다. 몇몇 실시예에서 돌출부(SP1)는 게이트 절연막(140) 바로 위에 위치할 수 있으며, 게이트 절연막(140)과 하부 패시베이션층(180a) 사이에 위치할 수 있다.
- [0149] 돌출부(SP1)는 제1돌출패턴(177), 제2돌출패턴(167) 및 제3돌출패턴(157)을 포함할 수 있다. 제3돌출패턴(157)은 게이트 절연막(140) 바로 위에 위치하고, 제2돌출패턴(167)은 제3돌출패턴(157) 바로 위에 위치하고, 제1돌출패턴(177)은 제2돌출패턴(167) 바로 위에 위치할 수 있다. 예시적인 실시예에서 제1돌출패턴(177), 제2돌출패턴(167) 및 제3돌출패턴(157)의 평면 형상은 십자 형상일 수 있다.
- [0150] 제1돌출패턴(177)은 데이터선(171), 소스 전극(173) 및 드레인 전극(175)과 동일층에 위치할 수 있으며, 데이터선(171), 소스 전극(173) 및 드레인 전극(175)과 동일한 물질로 이루어질 수 있다. 몇몇 실시예에서 제1돌출패턴(177)은 데이터선(171), 소스 전극(173) 및 드레인 전극(175)은 하나의 마스크 공정을 통해 형성될 수 있다. 몇몇 실시예에서 제1돌출패턴(177)은 데이터선(171), 소스 전극(173) 및 드레인 전극(175)과 전기적으로 분리될 수 있다. 바꾸어 말하면, 제1돌출패턴(177)은 제1돌출패턴(177)은 데이터선(171), 소스 전극(173) 및 드레인 전극(175)과 전기적으로 연결되지 않을 수 있으며, 또한 제1돌출패턴(177)은 데이터선(171), 소스 전극(173) 및 드레인 전극(175)과 서로 접촉하지 않고 물리적으로 이격될 수 있다.
- [0151] 유사하게, 제2돌출패턴(167)은 소스 저항성 접촉부재(163), 드레인 저항성 접촉부재(165) 및 데이터 저항성 접촉부재(161)과 동일층에 위치할 수 있으며, 동일한 물질로 이루어질 수 있다. 몇몇 실시예에서 제2돌출패턴(167), 소스 저항성 접촉부재(163), 드레인 저항성 접촉부재(165) 및 데이터 저항성 접촉부재(161)는 하나의 마스크 공정을 통해 형성될 수 있으며, 소스 저항성 접촉부재(163), 드레인 저항성 접촉부재(165) 및 데이터 저항성 접촉부재(161)와 전기적, 물리적으로 분리될 수 있다.
- [0152] 마찬가지로 제3돌출패턴(157)은 반도체층(154) 및 반도체 패턴(151)과 동일층에 위치할 수 있으며, 반도체층(154) 및 반도체 패턴(151)과 동일한 물질로 이루어질 수 있다. 몇몇 실시예에서 제3돌출패턴(157), 반도체층(154) 및 반도체 패턴(151)은 하나의 마스크 공정을 통해 형성될 수 있다. 몇몇 실시예에서 제3돌출패턴(157)은, 반도체층(154) 및 반도체 패턴(151)과 전기적, 물리적으로 분리될 수 있다. 한편, 제3돌출패턴(157)이 산화물 반도체로 이루어지는 경우, 제2돌출패턴(167)은 생략될 수도 있다.
- [0153] 한편, 돌출부(SP1)에 포함된 제1돌출패턴(177), 제2돌출패턴(167) 및 제3돌출패턴(157) 중 적어도 어느 하나는

생략될 수도 있다. 예컨대, 돌출부(SP1)는 제1돌출패턴(177), 제2돌출패턴(167) 및 제3돌출패턴(157) 중 선택된 어느 하나만을 포함할 수도 있으며, 또는 제1돌출패턴(177), 제2돌출패턴(167) 및 제3돌출패턴(157) 중 선택된 두개의 패턴만을 포함할 수도 있다.

- [0154] 도 14는 도 3에 도시된 표시 장치의 다른 변형 실시예를 도시한 단면도이다.
- [0155] 도 13을 참조하면, 본 실시예에 따른 표시 장치(3)는 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 4의 1)와는 제1기관(10b)이 상이하며, 구체적으로 돌출부(SP2) 구성이 상이할 수 있다. 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다.
- [0156] 돌출부(SP2)는 제1베이스 기관(110)과 절연층(230) 사이에 위치할 수 있다. 몇몇 실시예에서 돌출부(SP2)는 하부 패시베이션층(180a) 바로 위에 위치할 수 있으며, 하부 패시베이션층(180a)과 절연층(230) 사이에 위치할 수 있다.
- [0157] 돌출부(SP2)는 돌출패턴(187)을 포함할 수 있으며, 돌출패턴(187)의 평면 형상은 십자 형상일 수 있다.
- [0158] 돌출패턴(187)은 절연물질로 이루어질 수 있으며, 상기 절연물질은 유기절연물질 또는 무기절연물질일 수 있다.
- [0159] 몇몇 실시예에서 돌출패턴(187)은 유기절연물질로 이루어질 수 있으며, 색안료를 포함할 수도 있다. 예컨대, 절연층(230)이 제1색안료를 포함하는 경우, 돌출패턴(187)은 상기 제1색안료와는 상이한 제2색안료를 포함할 수도 있다. 예시적으로 돌출패턴(187)에 포함된 상기 제2색안료는, 이웃하는 절연층(231)에 포함된 색안료와 동일할 수도 있다. 이러한 경우, 이웃하는 절연층(231)과 돌출패턴(187)은 하나의 마스크 공정을 통해 형성될 수 있다. 다만 이에 한정되는 것은 아니며, 다른 절연층(230)이 제1색안료를 포함하는 경우, 돌출패턴(187) 또한 상기 제1색안료를 포함할 수도 있다.
- [0160] 또는 다른 실시예에서 돌출패턴(187)은 하부 패시베이션층(180a)과 동일한 물질로 이루어질 수 있으며, 돌출패턴(187)은 하부 패시베이션층(180a)과 일체로 이루어질 수도 있다. 이외 돌출패턴(187)을 형성하는 물질은 다양하게 변경될 수도 있다. 도 15는 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.
- [0161] 도 15를 참조하면, 본 실시예에 따른 표시 장치(4)는 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 4의 1)와는 제1기관(10c)이 상이하며, 구체적으로 돌출부(SP3) 구성이 상이할 수 있다. 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다.
- [0162] 돌출부(SP3)는 절연층(230) 상부에 위치할 수 있다. 몇몇 실시예에서 돌출부(SP3)는 절연층(230) 바로 위에 위치할 수 있으며, 패시베이션층(180c)과 절연층(230) 사이에 위치할 수 있다.
- [0163] 돌출부(SP3)는 돌출패턴(237)을 포함할 수 있으며, 돌출패턴(237)의 평면 형상은 십자 형상일 수 있다.
- [0164] 돌출패턴(237)은 절연물질로 이루어질 수 있으며, 상기 절연물질은 유기절연물질 또는 무기절연물질일 수 있다.
- [0165] 몇몇 실시예에서 돌출패턴(237)은 유기절연물질로 이루어질 수 있으며, 색안료를 포함할 수도 있다. 예컨대, 절연층(230)이 제1색안료를 포함하는 경우, 돌출패턴(237)도 상기 제1색안료를 포함할 수도 있다. 몇몇 실시예에서 돌출패턴(237)은 절연층(230)과 동일한 물질로 이루어질 수 있으며, 돌출패턴(237)은 절연층(230)과 일체로 이루어질 수도 있다. 이러한 절연층(230)과 돌출패턴(237)은 슬릿 마스크 또는 하프톤 마스크 등 1매의 마스크를 이용한 단일 포토리소그래피 공정을 통해 형성될 수 있다.
- [0166] 도 16은 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.
- [0167] 도 16을 참조하면, 본 실시예에 따른 표시 장치(5)는 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 4의 1)와는 제1기관(10d)이 상이하며, 구체적으로 돌출부(SP4) 구성이 상이할 수 있다.
- [0168] 돌출부(SP4)는 패시베이션층(180c) 상부에 위치할 수 있다. 몇몇 실시예에서 돌출부(SP4)는 패시베이션층(180c) 바로 위에 위치할 수 있으며, 패시베이션층(180c)과 제2부화소 전극(193) 사이에 위치할 수 있다.
- [0169] 돌출부(SP4)는 돌출패턴(257)을 포함할 수 있으며, 돌출패턴(257)의 평면 형상은 십자 형상일 수 있다.
- [0170] 돌출패턴(257)은 절연물질로 이루어질 수 있으며, 상기 절연물질은 유기절연물질 또는 무기절연물질일 수 있다. 또는 돌출패턴(257)은 투명 도전성 물질로 이루어질 수도 있다. 몇몇 실시예에서 돌출패턴(257)은 패시베이션층(180c)과 동일한 물질로 이루어질 수 있으며, 하부 패시베이션층(180a)과 일체로 이루어질 수도 있다.
- [0171] 도 17은 도 3에 도시된 표시 장치의 또 다른 변형 실시예를 도시한 단면도이다.

- [0172] 도 17을 참조하면, 본 실시예에 따른 표시 장치(6)는 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 4의 1)와는 제1기관(10e)이 상이하며, 구체적으로 돌출부(SP5) 구성이 상이할 수 있다. 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다.
- [0173] 돌출부(SP5)는 도 3에 도시된 돌출부(도 3의 SP) 및 도 13에 도시된 돌출부(도 13의 SP1)의 조합구조로 이루어질 수 있다. 예컨대 돌출부(SP5)는 게이트 절연막(140)과 하부 패시베이션층(180a) 사이에 위치하는 제1돌출패턴(171), 제2돌출패턴(161) 및 제3돌출패턴(151) 중 선택된 적어도 어느 하나와, 제1베이스 기관(110)과 게이트 절연막(140) 사이에 위치하는 돌출패턴(127)을 포함할 수 있다.
- [0174] 이외 도면에는 미도시하였으나, 본 발명에 따른 돌출부는, 다양한 변형 구조를 가질 수 있다. 예컨대 본 발명에 따른 돌출부는, 도 3에 도시된 돌출부(도 3의 SP), 도 13에 도시된 돌출부(도 13의 SP1), 도 14에 도시된 돌출부(도 14의 SP2), 도 15에 도시된 돌출부(도 15의 SP3) 및 도 16에 도시된 돌출부(도 16의 SP4) 중 선택된 적어도 두개 이상의 조합으로 이루어질 수도 있다.
- [0175] 도 18은 본 발명의 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기관의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도이다.
- [0176] 도 18을 참조하면, 본 실시예에 따른 표시 장치(7)는 제3부화소 전극(195)에 별도의 개구부(OP)가 형성된 점에서 도 1 내지 도 12의 설명에서 상술한 표시 장치(도 1 내지 도 12의 1)와 차이점이 존재하며, 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다. 따라서 중복되는 내용은 생략한다.
- [0177] 화소영역(PEA)에 위치하는 화소전극(190), 특히 제3부화소 전극(195)의 가장자리측에는 개구부(OP)가 형성될 수 있다. 개구부(OP)는 복수개 형성될 수 있으며, 십자형상의 돌출부(SP)를 기준으로 상호 대칭을 이루도록 형성될 수 있다. 몇몇 실시예에서 개구부(OP)의 내측면(OPE)은 평면 시점에서 페루프를 이룰 수 있다.
- [0178] 공통전극(270)에 공통전압이 인가되고, 제3부화소 전극(195)에 전압이 인가되는 경우, 개구부(OP)가 형성된 영역에서는 프린지 전계가 형성되지 않을 수 있다. 따라서 개구부(OP)를 통해 화소 전극(190)의 가장자리에 가해지는 프린지 전계의 크기를 조절할 수 있다. 화소 전극(190)의 가장자리 측에 위치하는 액정 분자가 화소 전극(190)의 가장자리에 대하여 수직 방향으로 기울어지는 경우 표시 품질 저하가 발생할 수 있다. 본 실시예에 따른 표시 장치(7)는 상술한 바와 같이 개구부(OP)를 형성함으로써, 화소 전극(190)의 가장자리에 가해지는 프린지 전계의 크기를 조절할 수 있으며, 이에 따라 상술한 표시 품질 저하를 방지할 수 있다.
- [0179] 도 19는 본 발명의 또 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기관의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도, 도 20은 도 19의 제1기관에 포함된 제1부화소전극의 개략적 구조를 도시한 평면도, 도 21은 도 19의 제1기관에 포함된 제1부화소전극과 돌출부 간의 중첩관계를 개략적으로 도시한 평면도, 도 22는 도 19의 제1기관에 포함된 제1부화소전극과 제2부화소전극 간의 중첩관계 및 제1부화소전극과 제3부화소전극 간의 중첩관계를 개략적으로 도시한 평면도이다.
- [0180] 도 19 내지 도 22를 참조하면, 본 실시예에 따른 표시 장치(8)는 화소 전극(190-1)이 도 1 내지 도 12에서 상술한 화소 전극(도 1 내지 도 12의 190)과 상이하며, 구체적으로 제1부화소 전극(191-1) 구조가 도 1 내지 도 12의 설명에서 상술한 제1부화소 전극(도 1 내지 도 12의 191)과 상이하다. 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다. 따라서 중복되는 내용은 생략한다.
- [0181] 제1부화소 전극(191-1)은, 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-1d)을 포함할 수 있다. 제1서브통관전극(191-1a), 제2서브통관전극(191-1c) 및 제1줄기전극(191-1d)은 화소영역(PEA)에 위치할 수 있으며, 제1연결전극(191-1b)는 일부가 화소영역(PEA)에 위치하고, 화소영역(PEA)의 외부로 연장될 수 있다.
- [0182] 제1줄기전극(191-1d)는 제1서브통관전극(191-1a)과 제2서브통관전극(191-1c)를 연결하는 전극이다. 몇몇 실시예에서 제1줄기전극(191-1d)은 데이터선(171)과 실질적으로 평행할 수 있다.
- [0183] 제1서브통관전극(191-1a)은 제1줄기전극(191-1d)의 일단부 및 타단부 중 상기 일단부에 연결된다. 제1서브통관전극(191-1a)의 형상은, 제1줄기전극(191-1d)을 기준으로 대칭일 수 있다. 몇몇 실시예에서 제1서브통관전극(191-1a)의 형상은 두개의 평행사변형을 조합한 형상을 가질 수 있다.
- [0184] 제2서브통관전극(191-1c)은 제1줄기전극(191-1d)의 일단부 및 타단부 중 상기 타단부에 연결된다. 제2서브통관전극(191-1c)의 형상은, 제1줄기전극(191-1d)을 기준으로 대칭일 수 있으며, 몇몇 실시예에서 두개의 평행사변

형을 조합한 형상을 가질 수 있다.

- [0185] 몇몇 실시예에서, 제1서브통관전극(191-1a)의 형상과 제2서브통관전극의 형상은, 돌출부(SP)의 가로줄기부를 기준으로 서로 대칭일 수 있다.
- [0186] 제1서브통관전극(191-1a)과 연결된 제1연결전극(191-1b)은 화소영역(PEA)의 외부로 연장될 수 있다. 그리고 제1연결전극(191-1b)은 제2부화소 전극(193)과 물리적, 전기적으로 연결될 수 있으며, 드레인 전극(175)과 전기적으로 연결될 수 있다. 몇몇 실시예에서, 제1연결전극(191-1b) 중 화소영역(PEA) 내에 위치하는 부분은, 데이터 선(171)과 실질적으로 평행할 수 있다.
- [0187] 제1부화소 전극(191-1)은 돌출부(SP)와 중첩하는 부분(이하 '제1중첩부', OL11a)을 포함할 수 있다. 예시적인 실시예에서 제1부화소 전극(191)이 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-d)을 포함하는 경우, 제1중첩부(OL11a)는 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-d)에 존재할 수 있다. 바꾸어 말하면, 제1서브통관전극(191-1a)의 적어도 일부 및 제2서브통관전극(191-1c)의 적어도 일부는 돌출부(SP)와 중첩할 수 있으며, 제1연결전극(191-1b) 및 제1줄기전극(191-d) 또한 돌출부(SP)와 중첩할 수 있다. 다만 이에 한정되는 것은 아니며, 다른 실시예에서 돌출부(SP)의 형상 또는 크기 변경에 따라 제1중첩부(OL11a)의 위치는 변경될 수도 있다.
- [0188] 제1부화소 전극(191-1)은 제2부화소 전극(193)과 중첩하는 부분(이하 '제2 중첩부', OL11b)을 포함할 수 있다.
- [0189] 예시적인 실시예에서 제1부화소 전극(191)이 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-d)을 포함하고, 제2부화소 전극(193)이 제2통관전극(193a) 및 제2연결전극(193b)을 포함하는 경우, 제2중첩부(OL11b)는 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-d)에 존재할 수 있다. 제1서브통관전극(191-1a) 및 제2서브통관전극(191-1c)에 존재하는 제2중첩부(OL11b)는, 제2통관전극(193b)의 일부와 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1서브통관전극(191-1a)과 제2통관전극(193a)은 서로 일부 중첩할 수 있으며, 마찬가지로 제2서브통관전극(191-1c)과 제2통관전극(193a)은 서로 일부 중첩할 수 있다.
- [0190] 제1연결전극(191-1b) 및 제1줄기전극(191-1d)에 존재하는 제2중첩부(OL11b)는, 제2연결전극(193b)의 일부와 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1연결전극(191-1b)과 제2연결전극(193b)은 서로 일부 중첩할 수 있으며, 마찬가지로 제1줄기전극(191-1d)과 제2연결전극(193b)은 서로 일부 중첩할 수 있다.
- [0191] 제1부화소 전극(191-1)은 제3부화소 전극(195)과 중첩하는 부분(이하 '제3중첩부', OL11c, OL11d, OL11e)을 포함할 수 있다.
- [0192] 예시적인 실시예에서 제1부화소 전극(191-1)이 제1서브통관전극(191-1a), 제1연결전극(191-1b), 제2서브통관전극(191-1c) 및 제1줄기전극(191-d)을 포함하고, 제3부화소 전극(195)이 제1플로팅 전극(195a), 제2플로팅 전극(195b) 및 제3플로팅 전극(195c)을 포함하는 경우, 제3중첩부(OL11c, OL11d, OL11e)는 제1서브중첩부(OL11c), 제2서브중첩부(OL11d) 및 제3서브중첩부(OL11e)를 포함할 수 있다.
- [0193] 제1서브중첩부(OL11c)는 제2서브통관전극(191-1c) 중 제1플로팅전극(195a)과 중첩하는 부분일 수 있으며, 제2서브중첩부(OL11d)는 제1서브통관전극(191-1a) 중 제2플로팅전극(195b)과 중첩하는 부분, 제3서브중첩부(OL11e)는 제1서브통관전극(191-1a) 중 제3플로팅전극(195c)과 중첩하는 부분일 수 있다. 바꾸어 말하면, 제1플로팅 전극(195a)과 제2서브통관전극(191-1c)은 서로 일부 중첩할 수 있으며, 제2플로팅 전극(195b) 및 제3플로팅 전극(195c) 각각과 제1서브통관전극(191-1a)은 서로 일부 중첩할 수 있다.
- [0194] 제3부화소 전극(195)의 전체 면적과 제3중첩부(OL11c, OL11d, OL11e) 전체 면적 간의 비율은 다양하게 조절될 수 있으며, 제3부화소 전극(195)의 전체 면적과 제3중첩부(OL11c, OL11d, OL11e) 전체 면적 간의 비율 조절을 통해 제3부화소 전극(195)에 제공되는 전압 레벨을 조절할 수 있다.
- [0195] 도 23은 본 발명의 또 다른 예시적 실시예에 따른 표시 장치가 포함하는 제1기판의 개략적 평면도로서, 보다 구체적으로 한 화소의 구조를 개략적으로 도시한 평면도이다.
- [0196] 도 23을 참조하면, 본 실시예에 따른 표시 장치(9)는 제3부화소 전극(195)에 별도의 개구부(OP)가 형성된 점에서 도 19 내지 도 22에 도시된 표시 장치(도 19 내지 도 22의 1)와 차이점이 존재하며, 이외의 구성들은 실질적으로 동일하거나 유사할 수 있다.
- [0197] 화소영역(PEA)에 위치하는 화소전극(190-1), 특히 제3부화소 전극(195)의 가장자리측에는 개구부(OP)가 형성될

수 있다. 개구부(OP)는 복수개 형성될 수 있으며, 십자형상의 돌출부(SP)를 기준으로 상호 대칭을 이루도록 형성될 수 있다. 몇몇 실시예에서 개구부(OP)의 내측면(OPE)은 평면 시점에서 페루프를 이룰 수 있다.

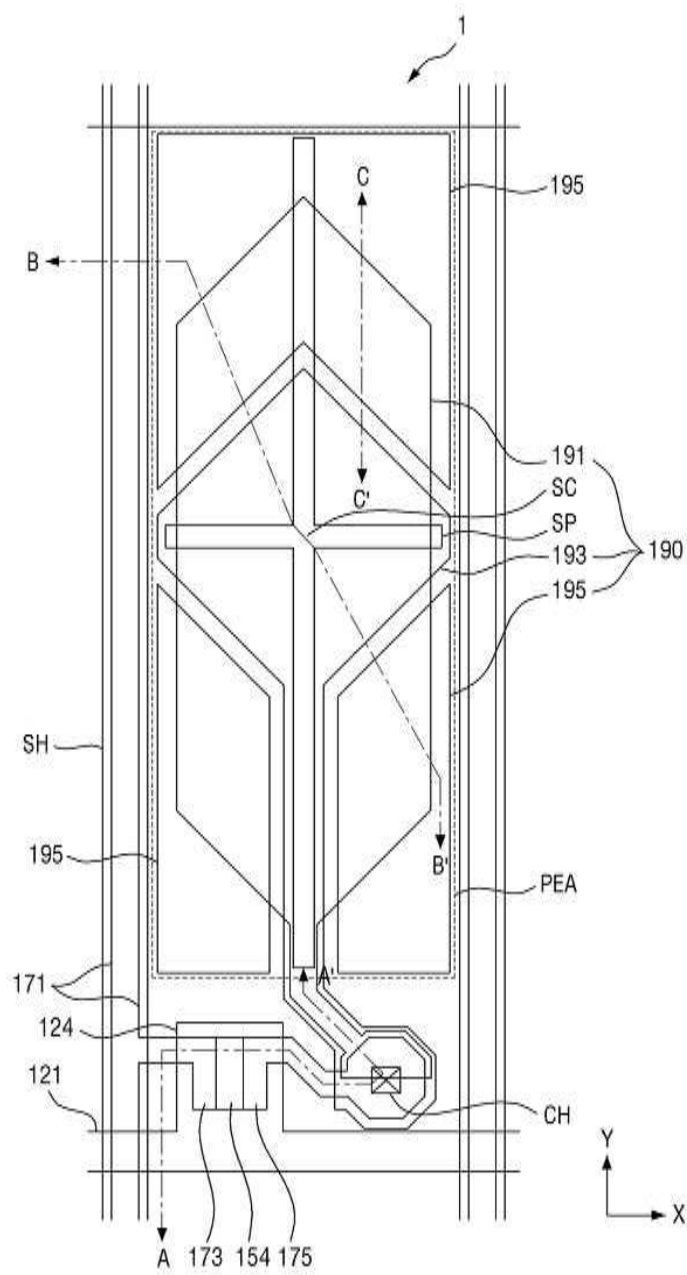
[0198] 본 실시예에 따른 표시 장치(9)는 도 18의 설명에서 상술한 바와 유사하게, 화소 전극(190-1)에 개구부(OP)를 형성함으로써, 화소 전극(190-1)의 가장자리에 가해지는 프린지 전계의 크기를 조절할 수 있으며, 이에 따라 표시 품질 저하를 방지할 수 있다.

[0199] 한편, 도면에는 도시하지 않았으나, 도 19 내지 도 22, 도 23에 도시된 표시 장치의 돌출부(SP)는 다양하게 변경될 수 있다. 예컨대, 돌출부(SP)는 도 3에 도시된 구조 이외에도, 도 13에 도시된 돌출부(도 13의 SP1), 도 14에 도시된 돌출부(도 14의 SP2), 도 15에 도시된 돌출부(도 15의 SP3) 및 도 16에 도시된 돌출부(도 16의 SP4) 중 어느 하나의 구조를 가질 수 있다. 또한 도 3에 도시된 구조, 도 13에 도시된 돌출부(도 13의 SP1), 도 14에 도시된 돌출부(도 14의 SP2), 도 15에 도시된 돌출부(도 15의 SP3) 및 도 16에 도시된 돌출부(도 16의 SP4) 중 선택된 둘 이상의 조합으로 이루어질 수도 있다.

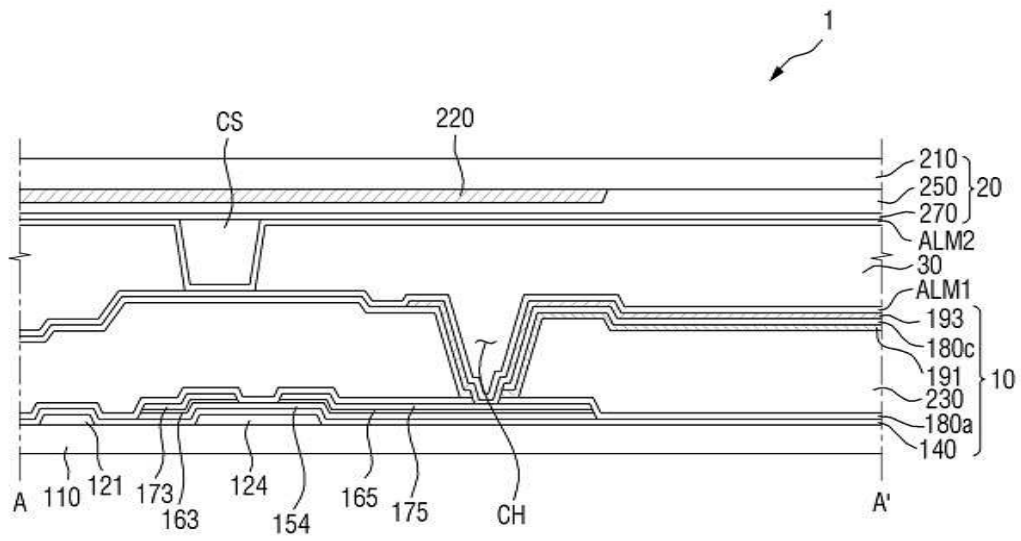
[0200] 이상에서 본 발명의 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 발명의 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

도면

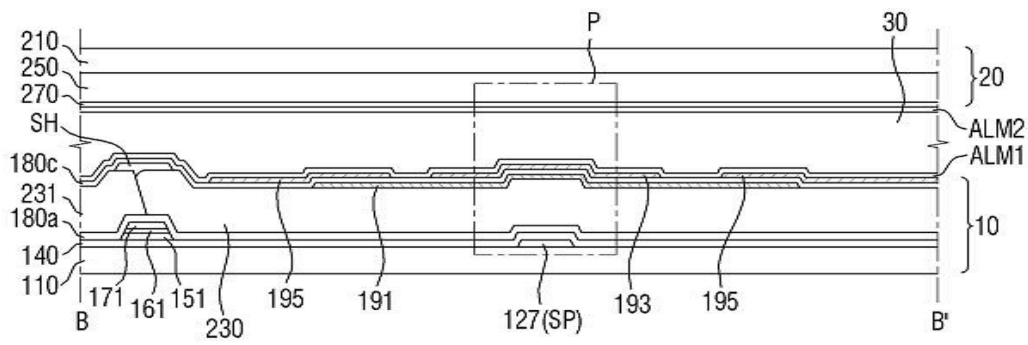
도면1



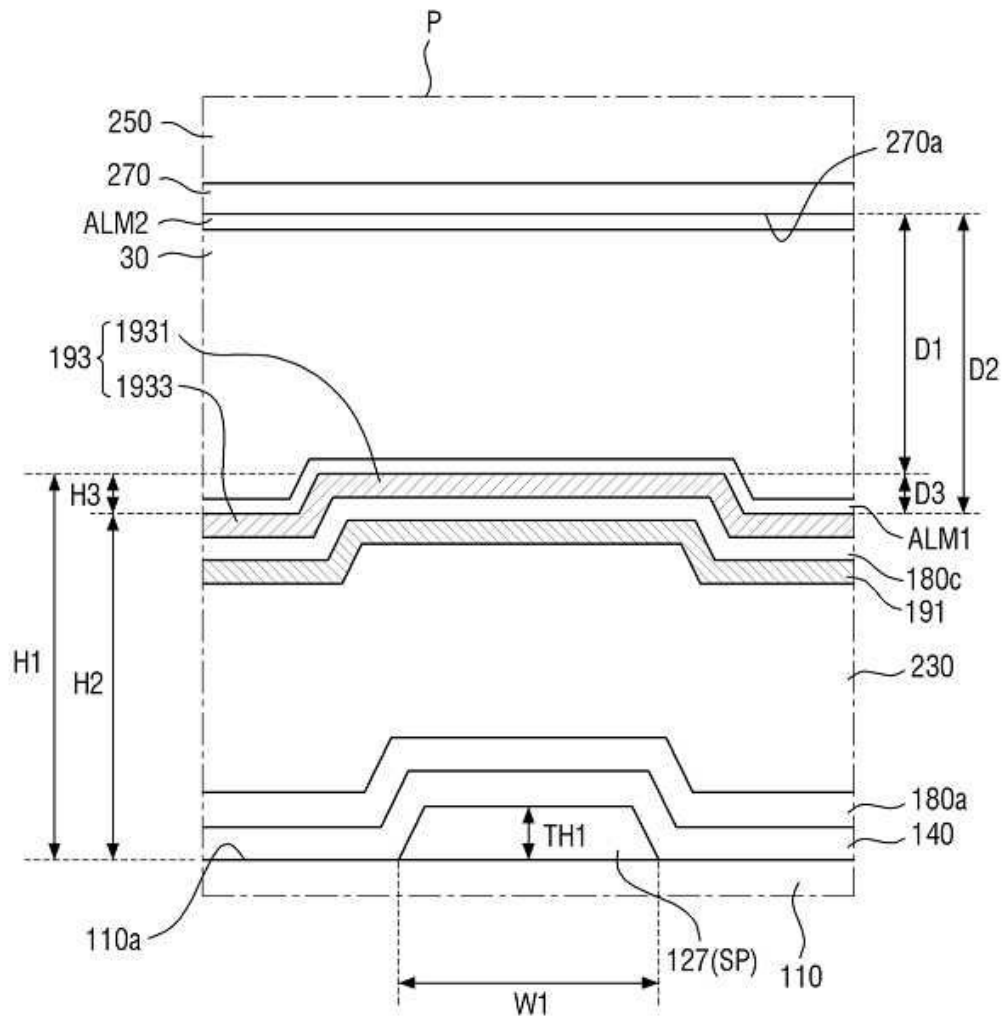
도면2



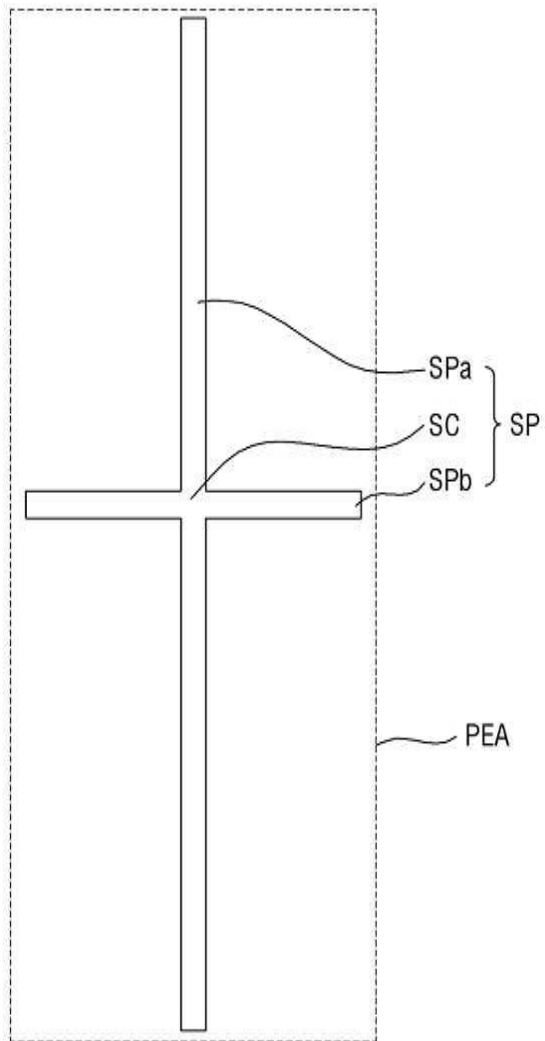
도면3



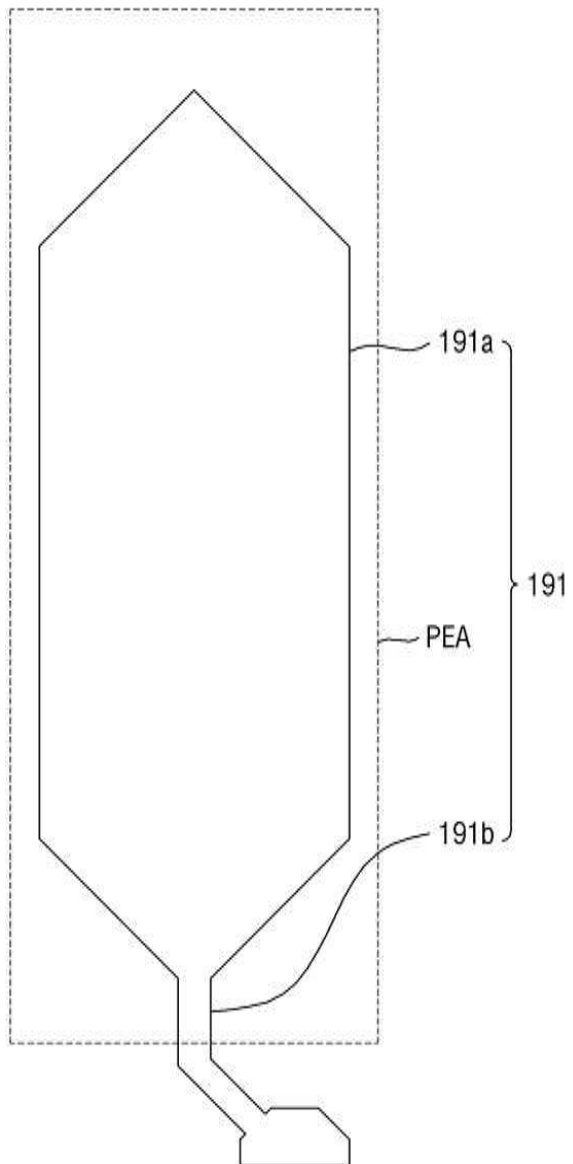
도면4



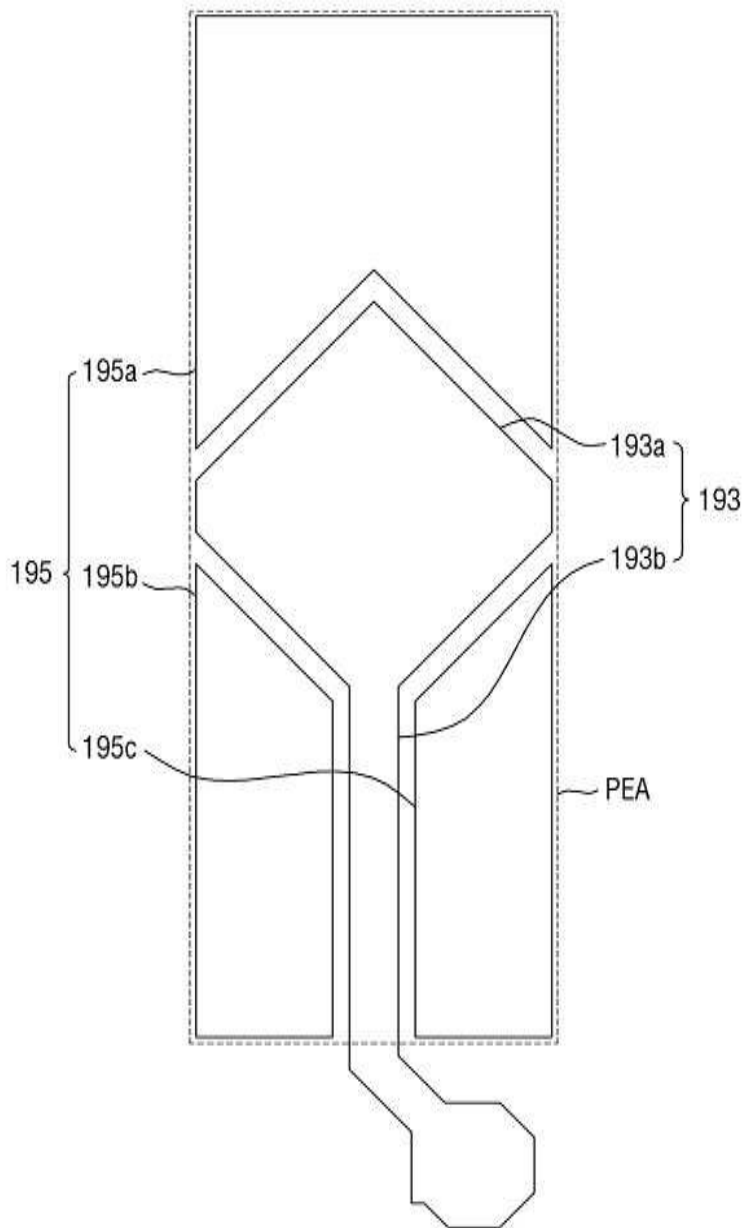
도면5



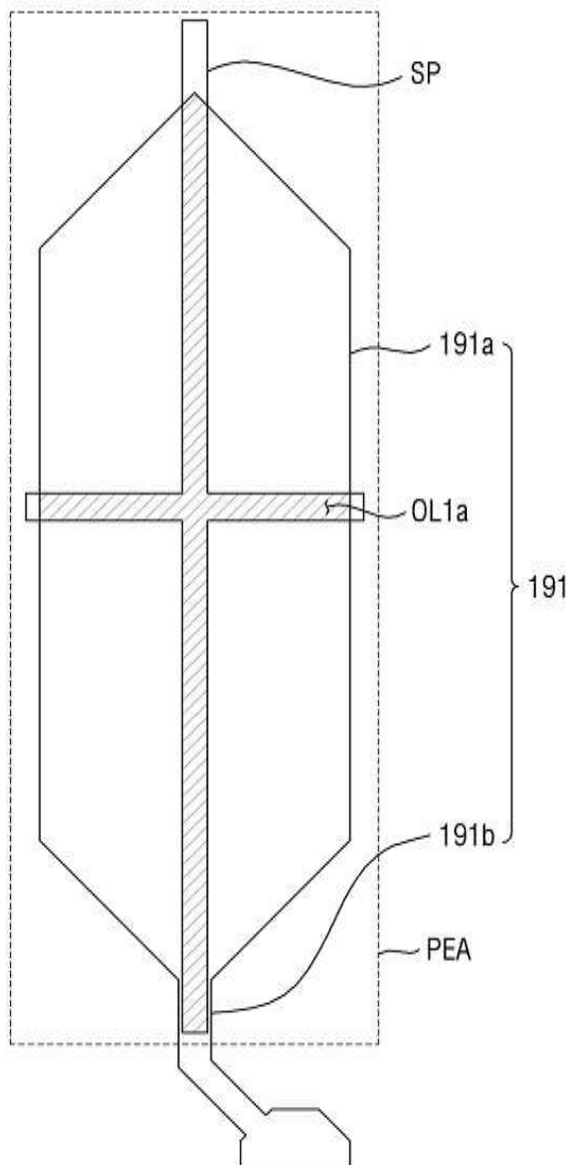
도면6



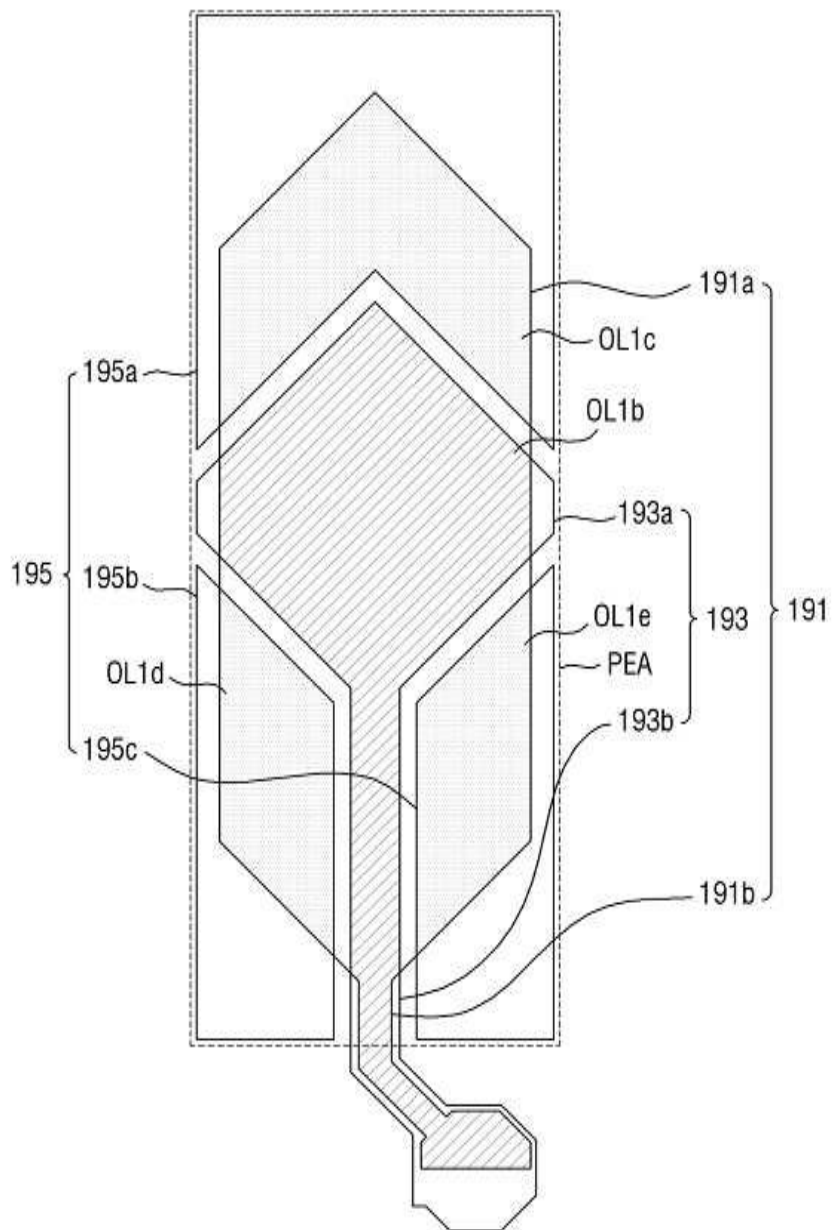
도면7



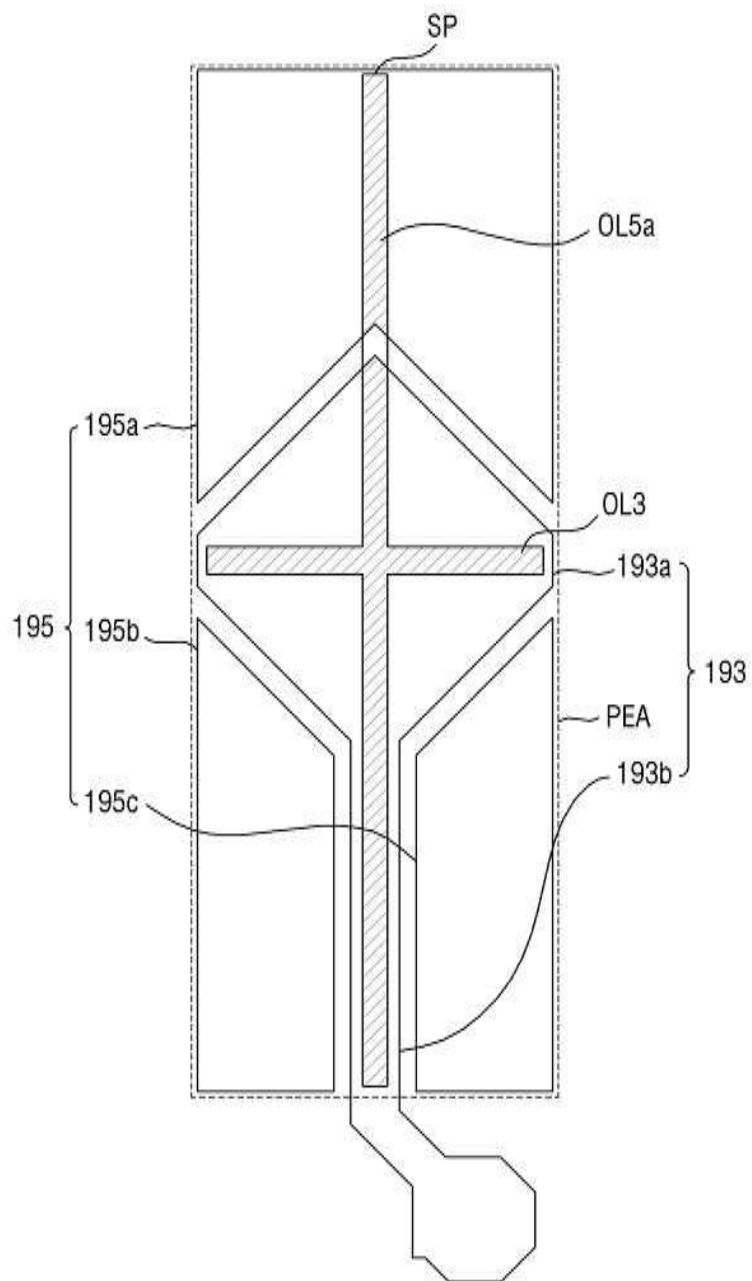
도면8



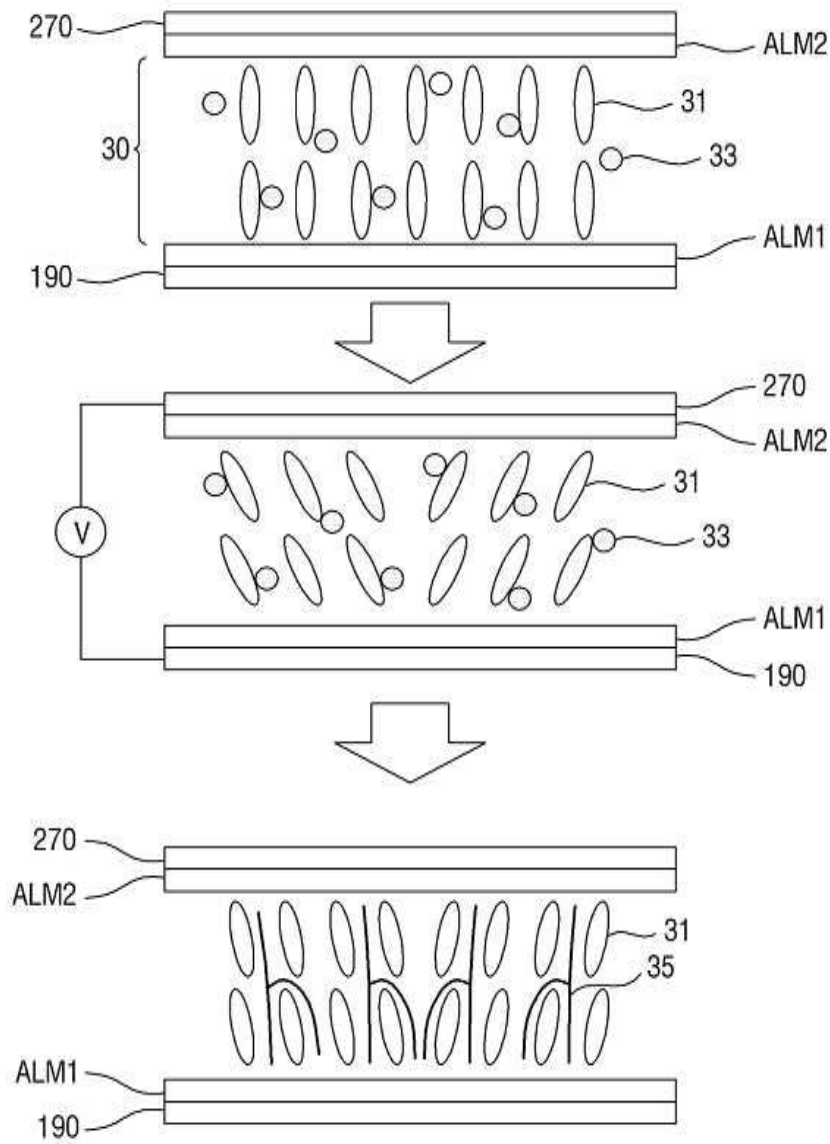
도면9



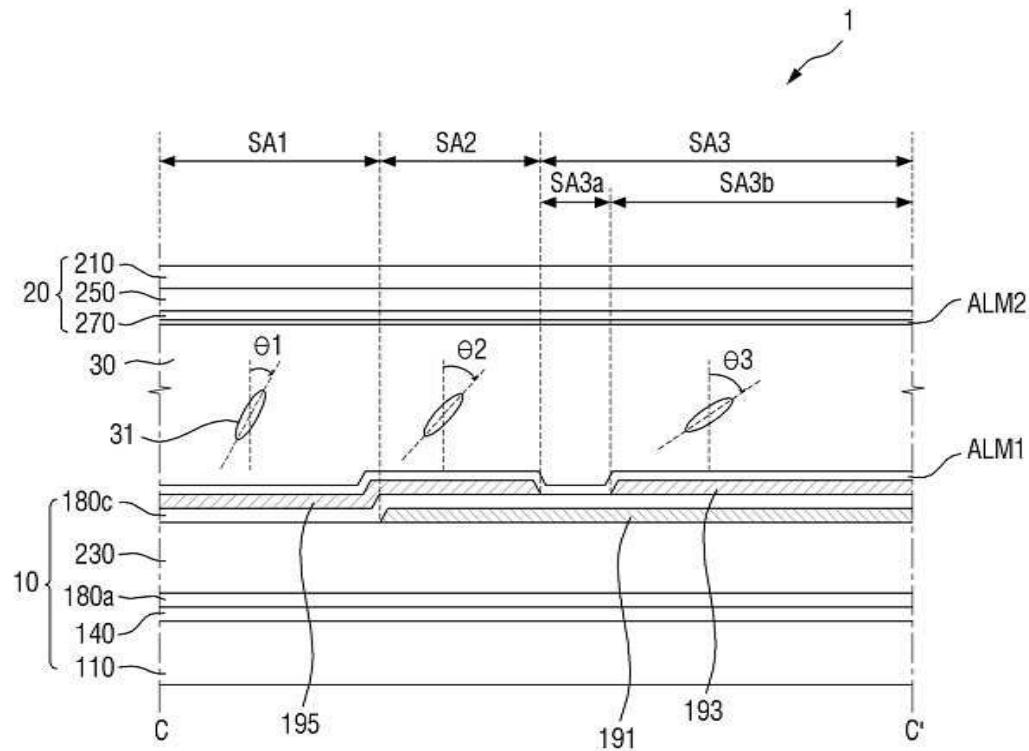
도면10



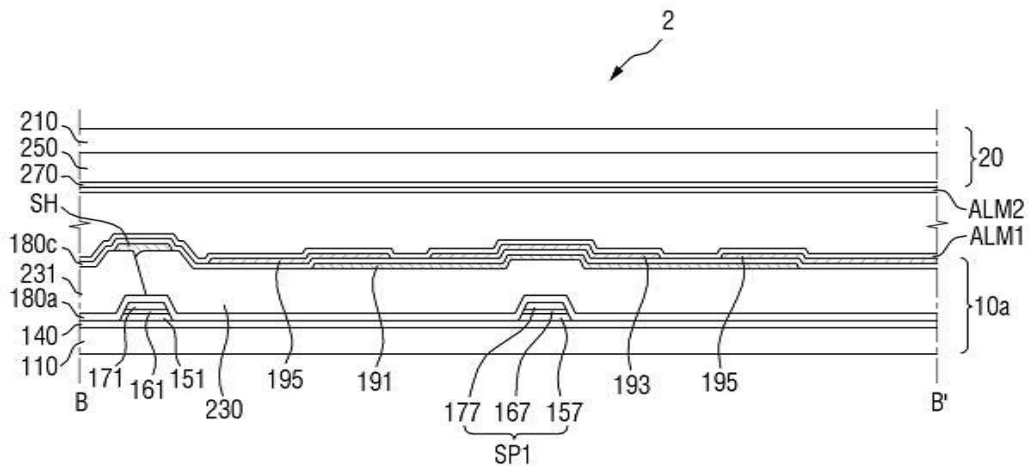
도면11



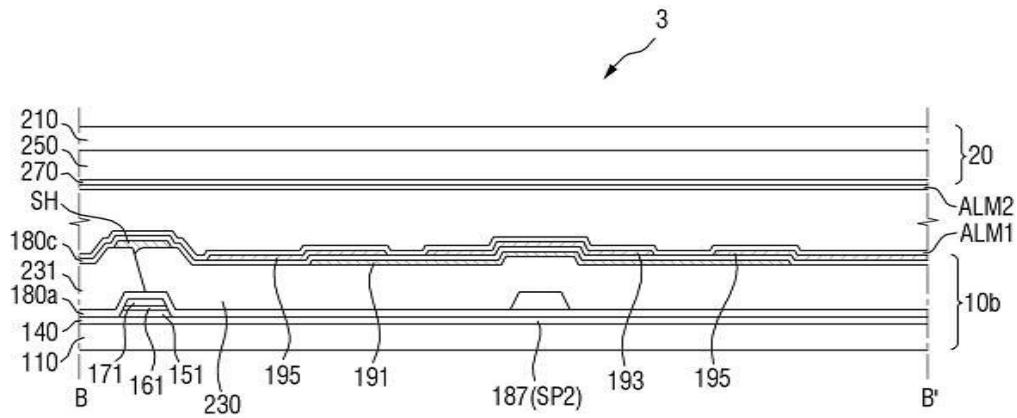
도면12



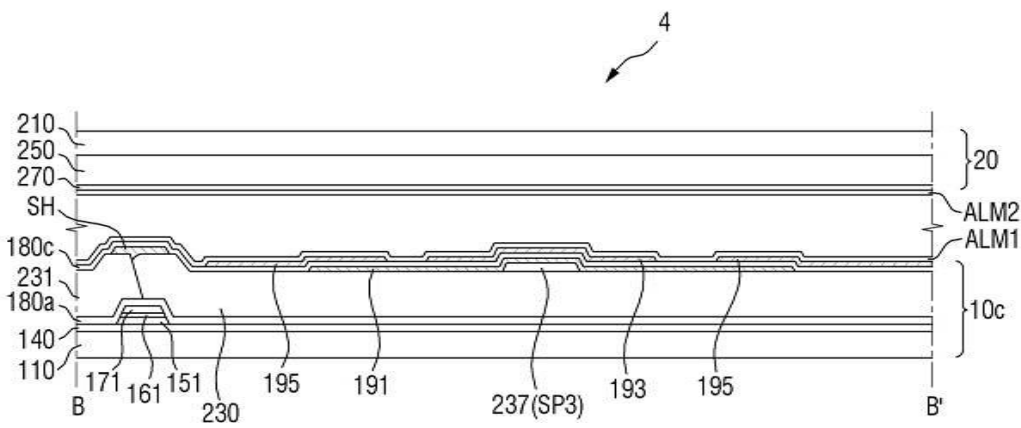
도면13



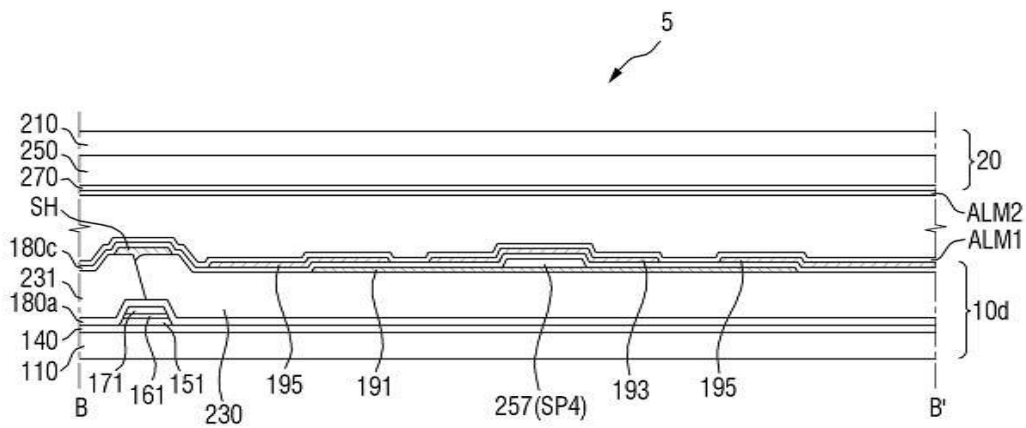
도면14



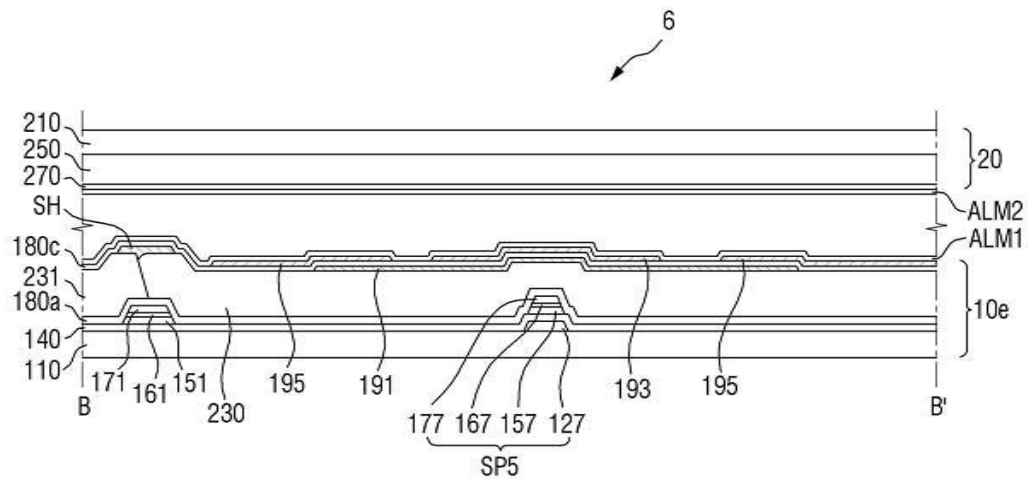
도면15



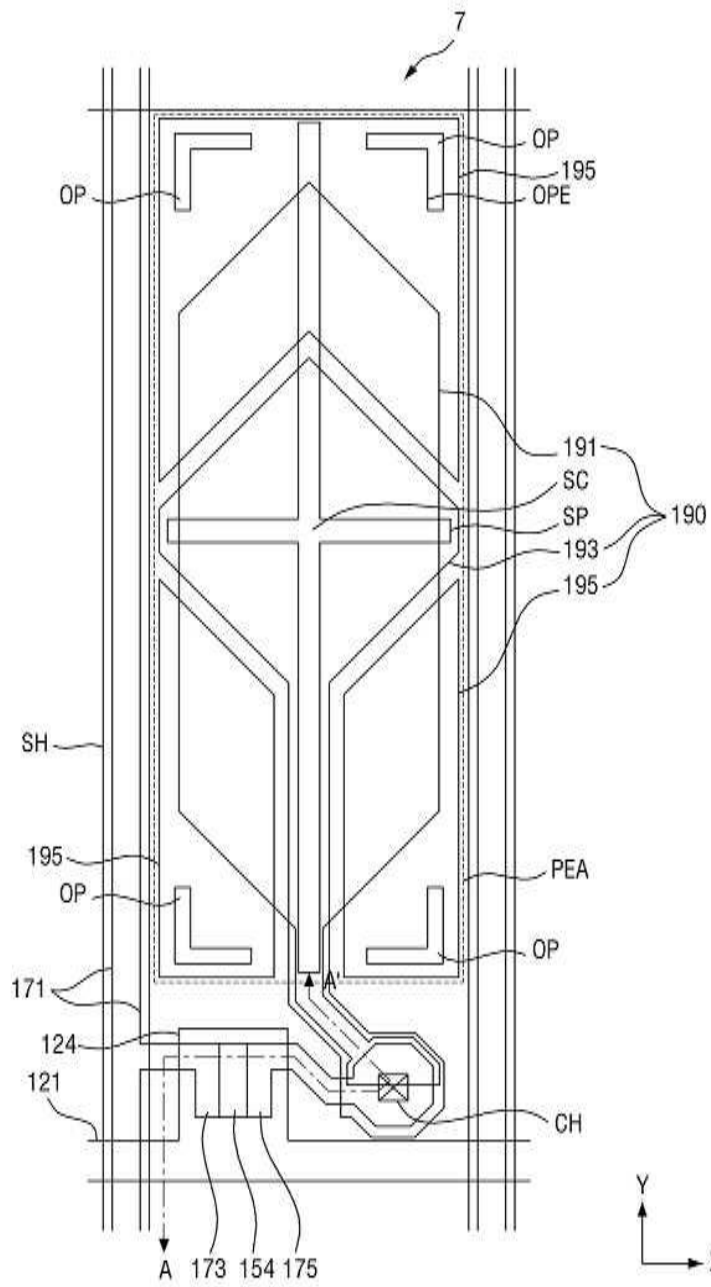
도면16



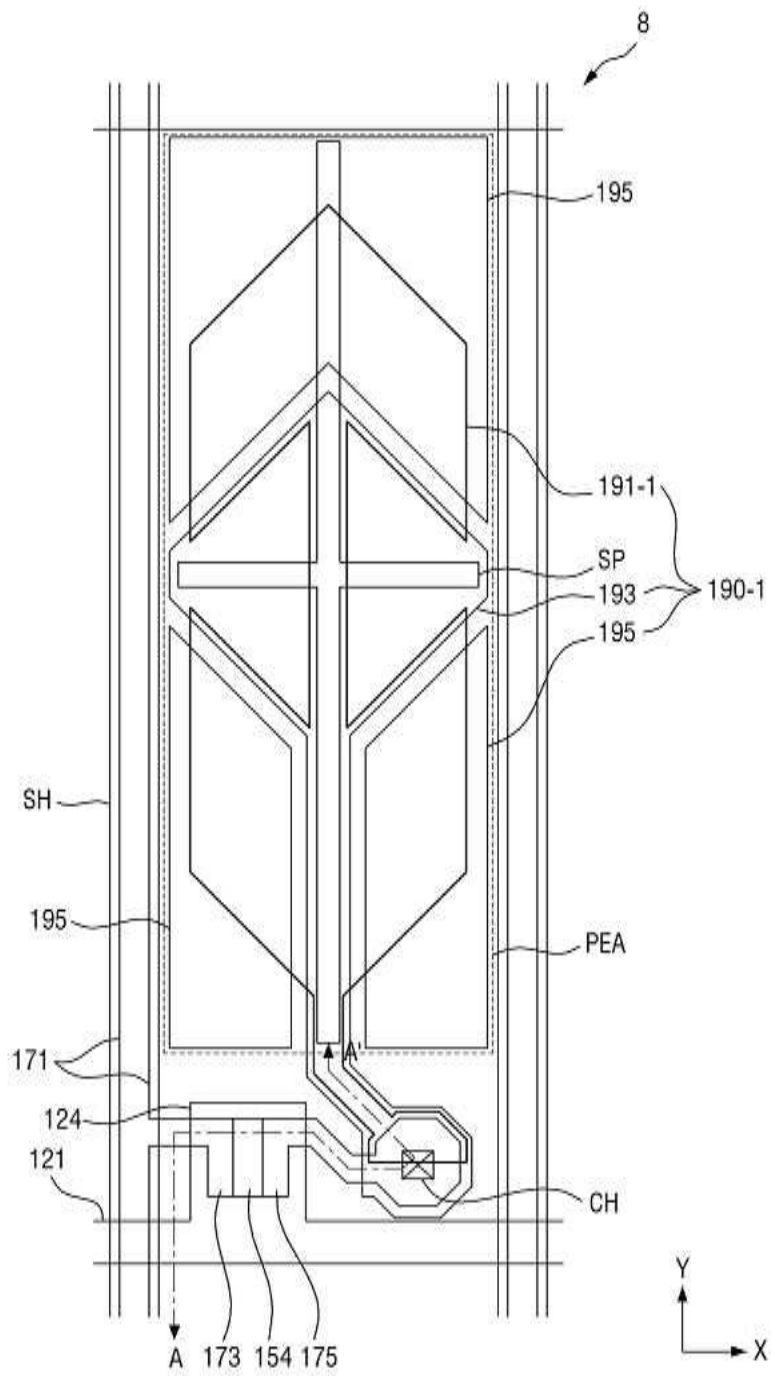
도면17



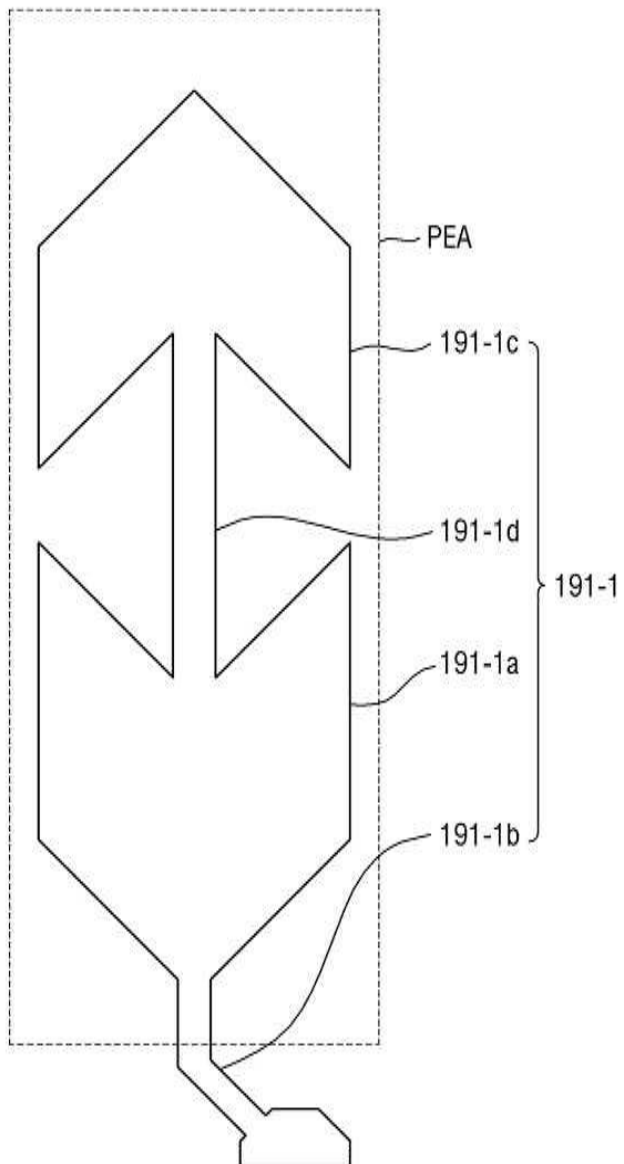
도면18



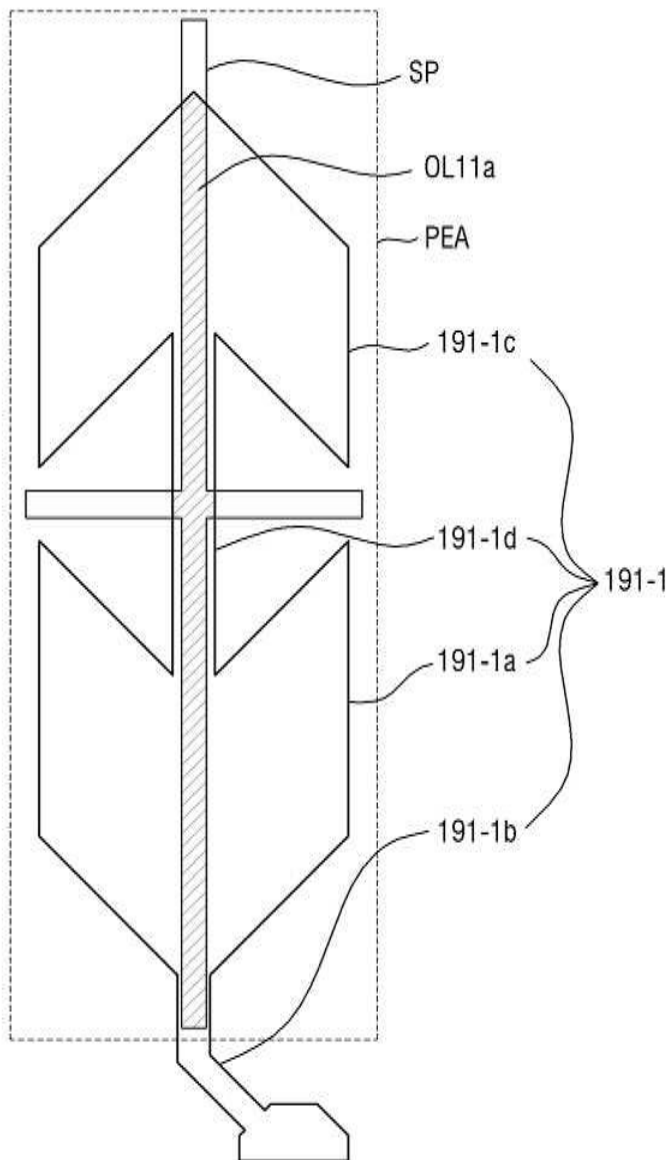
도면19



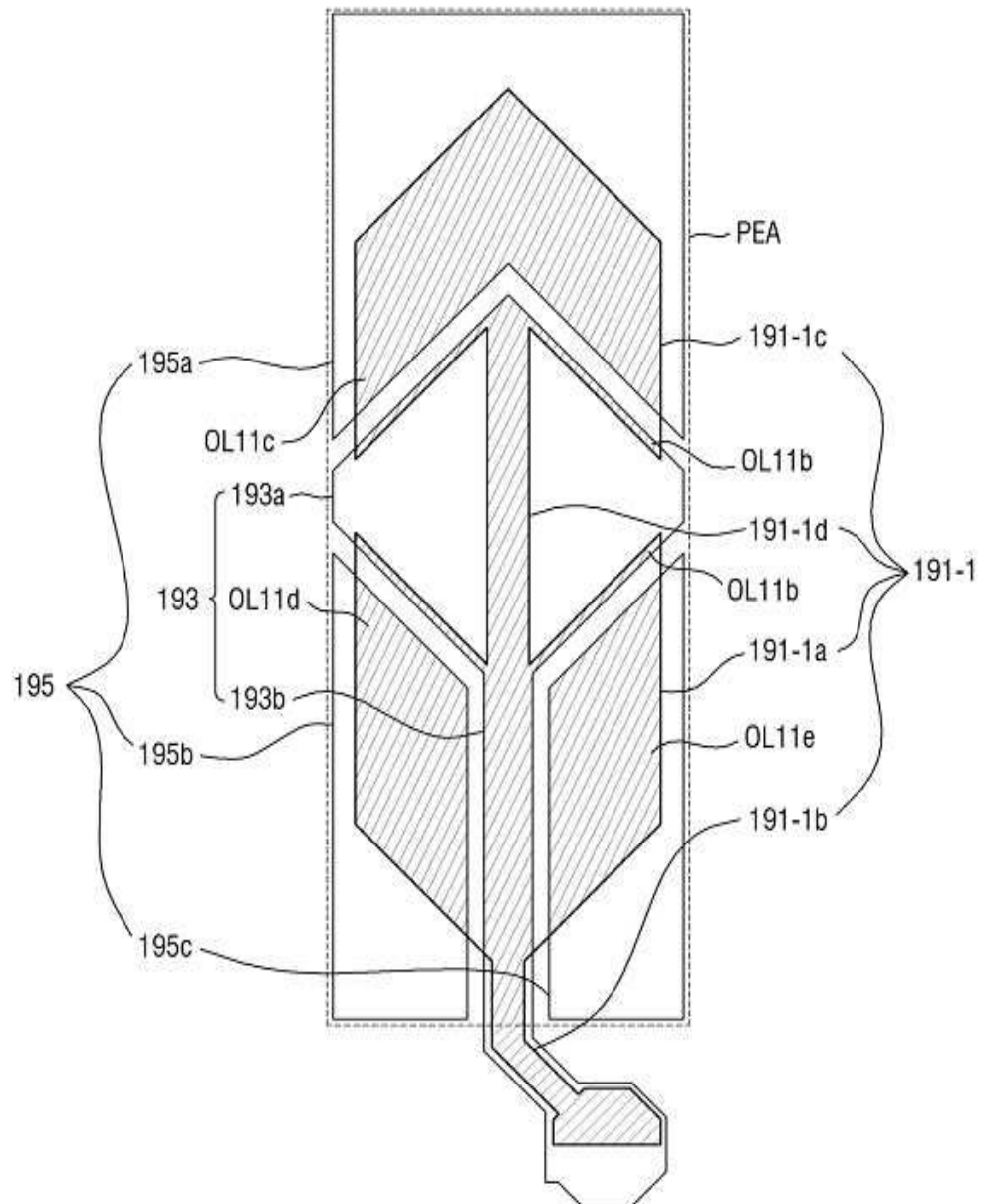
도면20



도면21



도면22



도면23

