

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7604482号
(P7604482)

(45)発行日 令和6年12月23日(2024.12.23)

(24)登録日 令和6年12月13日(2024.12.13)

(51)国際特許分類		F I	
H 0 1 L	33/08 (2010.01)	H 0 1 L	33/08
H 0 1 L	33/38 (2010.01)	H 0 1 L	33/38
G 0 9 F	9/33 (2006.01)	G 0 9 F	9/33
G 0 9 F	9/30 (2006.01)	G 0 9 F	9/30 3 1 7
請求項の数 11 (全33頁)			
(21)出願番号	特願2022-525587(P2022-525587)	(73)特許権者	506029004
(86)(22)出願日	令和2年10月22日(2020.10.22)		ソウル バイオシス カンパニー リミテ
(65)公表番号	特表2023-501273(P2023-501273		ッド
	A)		SEOUL VIOSYS CO., LT
(43)公表日	令和5年1月18日(2023.1.18)		D.
(86)国際出願番号	PCT/KR2020/014517		大韓民国 ギョンギード アンサンーシ
(87)国際公開番号	WO2021/085935		ダンウォンーグ サンダンーロ 1 6 3 ベ
(87)国際公開日	令和3年5月6日(2021.5.6)		オンーギル 6 5 - 1 6
審査請求日	令和5年10月20日(2023.10.20)		6 5 - 1 6 , Sandan-ro 1 6 3
(31)優先権主張番号	62/926,813		Beon-gil, Danwon-gu
(32)優先日	令和1年10月28日(2019.10.28)		, Ansan-si, Gyeonggi
(33)優先権主張国・地域又は機関	米国(US)		-do, Republic of Kor
			ea
(31)優先権主張番号	17/075,605	(74)代理人	100108453
(32)優先日	令和2年10月20日(2020.10.20)		弁理士 村山 靖彦
最終頁に続く		最終頁に続く	

(54)【発明の名称】 ディスプレイ用発光素子及びそれを有するLEDディスプレイ装置

(57)【特許請求の範囲】

【請求項1】

それぞれ第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と第2導電型半導体層との間に配置された活性層を含む第1発光スタック、第2発光スタック、及び第3発光スタック；

前記第1発光スタックにオーミック接触する第1下部コンタクト電極；

前記第2発光スタックの第2導電型半導体層にオーミック接触する第2下部コンタクト電極；及び

前記第3発光スタックの第2導電型半導体層にオーミック接触する第3下部コンタクト電極；を含み、

前記第2発光スタックは、前記第1発光スタックと第3発光スタックとの間に配置され、

前記第1下部コンタクト電極は、前記第1発光スタックに配置され、

前記第2下部コンタクト電極は、前記第2発光スタックに配置され、

前記第3下部コンタクト電極は、前記第3発光スタックに配置され、

前記第1下部コンタクト電極、第2下部コンタクト電極及び第3下部コンタクト電極は、透明導電性酸化物層を含み、

前記第2下部コンタクト電極又は第3下部コンタクト電極の厚さは、前記第1下部コンタクト電極の厚さより厚い発光素子。

【請求項2】

前記第1発光スタックは、赤色光を放出するように構成され、前記第2発光スタックは

、青色光を放出するように構成され、前記第3発光スタックは、緑色光を放出するように構成された、請求項1に記載の発光素子。

【請求項3】

前記第2下部コンタクト電極の厚さは、前記第3下部コンタクト電極の厚さより厚い、請求項1に記載の発光素子。

【請求項4】

前記第1乃至第3下部コンタクト電極は、ITO系透明導電性酸化物層を含む、請求項1に記載の発光素子。

【請求項5】

前記第1下部コンタクト電極は、前記第1発光スタックの第2導電型半導体層にオーミック接触する、請求項1に記載の発光素子。

【請求項6】

前記第1発光スタックに電氣的に連結された第1連結電極；

前記第2発光スタックに電氣的に連結された第2連結電極；

前記第3発光スタックに電氣的に連結された第3連結電極；及び

前記第1、第2、及び第3発光スタックに共通して電氣的に連結された第4連結電極；をさらに含む、請求項1に記載の発光素子。

【請求項7】

前記第4連結電極は、第1乃至第3発光スタックの第1導電型半導体層に共通して電氣的に連結され、

前記第1導電型半導体層は、n型半導体層を含む、請求項6に記載の発光素子。

【請求項8】

前記第1乃至第4連結電極の少なくとも一部を取り囲む保護層をさらに含む、請求項6に記載の発光素子。

【請求項9】

前記保護層は、エポキシモールドディングコンパウンド又はポリイミドフィルムを含み、

前記保護層の上面は、前記第1乃至第4連結電極の上面と実質的に並んでいる、請求項8に記載の発光素子。

【請求項10】

前記第3発光スタックに隣接して配置された基板をさらに含む、請求項1に記載の発光素子。

【請求項11】

前記第1発光スタックと前記第2発光スタックとを結合する第1接着層；及び

前記第2発光スタックと前記第3発光スタックとを結合する第2接着層；をさらに含む、請求項1に記載の発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、ディスプレイ用発光素子及びそれを有するLEDディスプレイ装置に関する。

【背景技術】

【0002】

発光ダイオードは、無機光源であって、ディスプレイ装置、車両用ランプ、一般照明などの多くの分野に多様に用いられている。発光ダイオードは、寿命が長く、消費電力が低く、応答速度が速いという長所を有するので、既存の光源に迅速に取って代わっている。

【0003】

一方、従来の発光ダイオードは、ディスプレイ装置でバックライト光源として主に使用されてきた。しかし、近年、発光ダイオードを用いて直接イメージを具現するLEDディスプレイが開発されている。

【0004】

ディスプレイ装置は、一般に、青色、緑色及び赤色の混合色を用いて多様な色相を具現

10

20

30

40

50

する。ディスプレイ装置は、多様なイメージを具現するために複数のピクセルを含み、各ピクセルは、青色、緑色及び赤色のサブピクセルを備えており、これらのサブピクセルの色相を通じて特定のピクセルの色相が定められ、これらのピクセルの組み合わせによってイメージが具現される。

【0005】

LEDは、その材料によって多様な色相の光を放出できるので、青色、緑色及び赤色を放出する個別LEDチップを2次元平面上に配列することによってディスプレイ装置を提供することができる。しかし、各サブピクセルに一つのLEDチップを配列する場合、LEDチップの個数が多くなり、実装工程に時間が多くかかる。

【0006】

各サブピクセルを2次元平面上に配列するので、青色、緑色及び赤色のサブピクセルを含む一つのピクセルが占有する面積が相対的に広がる。よって、制限された面積内に各サブピクセルを配列するためには、各LEDチップの面積を減少させなければならない。しかし、LEDチップの大きさの減少は、LEDチップの実装を難しくするおそれがあり、さらに、発光面積の減少をもたらす。

【0007】

一方、多様な色相を具現するディスプレイ装置は、高品質の白色光を一貫的に提供する必要がある。従来のTVは、D65の標準白色光を具現するために3:6:1のRGB混合比を使用していた。すなわち、青色の光度に比べると、赤色の光度が相対的に高く、緑色の光度が相対的に最も高い。ところが、現在使用されるLEDチップは、一般に、青色LEDの光度が他のLEDに比べて相対的に非常に高いので、各LEDチップを用いたディスプレイ装置でRGB混合比を合わせにくいという問題を有する。

【発明の概要】

【発明が解決しようとする課題】

【0008】

本開示が解決しようとする課題は、制限されたピクセル面積内で各サブピクセルの面積を増加できるディスプレイ装置を提供することにある。

【0009】

本開示が解決しようとする他の課題は、発光素子の実装工程時間を短縮できるディスプレイ装置を提供することにある。

【0010】

本開示が解決しようとする更に他の課題は、RGB混合比を容易に制御できるディスプレイ装置を提供することにある。

【課題を解決するための手段】

【0011】

本開示の一実施例に係る発光素子は、それぞれ第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と第2導電型半導体層との間に配置された活性層を含む第1発光スタック、第2発光スタック、及び第3発光スタック；前記第1発光スタックにオーミック接触する第1下部コンタクト電極；前記第2発光スタックの第2導電型半導体層にオーミック接触する第2下部コンタクト電極；及び前記第3発光スタックの第2導電型半導体層にオーミック接触する第3下部コンタクト電極；を含み、前記第2発光スタックは前記第1発光スタックと第3発光スタックとの間に配置され、前記第1下部コンタクト電極は前記第1発光スタックと第2発光スタックとの間に配置され、前記第2下部コンタクト電極及び第3下部コンタクト電極は第2発光スタックと第3発光スタックとの間に配置され、前記第1下部コンタクト電極、第2下部コンタクト電極及び第3下部コンタクト電極は透明導電性酸化物層を含み、前記第2下部コンタクト電極又は第3下部コンタクト電極の厚さは、前記第1下部コンタクト電極の厚さより厚い。

【0012】

本開示の一実施例に係るディスプレイ装置は、ディスプレイ基板、及び前記ディスプレイ基板上に配置された複数の発光素子を含み、前記発光素子は、上で説明した発光素子で

10

20

30

40

50

ある。

【図面の簡単な説明】

【0013】

【図1A】本開示の一実施例に係る発光素子を説明するための概略的な斜視図である。

【0014】

【図1B】図1Aの発光素子の概略的な平面図である。

【0015】

【図1C】図1BのA-A'線に沿って切り取った概略的な断面図である。

【図1D】図1BのB-B'線に沿って切り取った概略的な断面図である。

【0016】

【図2】本開示の一実施例に係る発光スタック構造体の概略的な断面図である。

【0017】

【図3A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【図4A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【図5A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【図6A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【図7A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【図8A】例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。

【0018】

【図3B】例示的な実施例に係る図3Aに示した対応平面図のA-A'線に沿った断面図である。

【図4B】例示的な実施例に係る図4Aに示した対応平面図のA-A'線に沿った断面図である。

【図5B】例示的な実施例に係る図5Aに示した対応平面図のA-A'線に沿った断面図である。

【図6B】例示的な実施例に係る図6Aに示した対応平面図のA-A'線に沿った断面図である。

【図7B】例示的な実施例に係る図7Aに示した対応平面図のA-A'線に沿った断面図である。

【図8B】例示的な実施例に係る図8Aに示した対応平面図のA-A'線に沿った断面図である。

【0019】

【図3C】例示的な実施例に係る図3Aに示した対応平面図のB-B'線に沿った断面図である。

【図4C】例示的な実施例に係る図4Aに示した対応平面図のB-B'線に沿った断面図である。

【図5C】例示的な実施例に係る図5Aに示した対応平面図のB-B'線に沿った断面図である。

【図6C】例示的な実施例に係る図6Aに示した対応平面図のB-B'線に沿った断面図である。

【図7C】例示的な実施例に係る図7Aに示した対応平面図のB-B'線に沿った断面図である。

【図8C】例示的な実施例に係る図8Aに示した対応平面図のB-B'線に沿った断面図である。

【0020】

【図9】例示的な実施例に係る図1Aの発光素子の製造工程を概略的に示した断面図である。

【図10】例示的な実施例に係る図1Aの発光素子の製造工程を概略的に示した断面図である。

【図11】例示的な実施例に係る図1Aの発光素子の製造工程を概略的に示した断面図で

10

20

30

40

50

ある。

【図 1 2】例示的な実施例に係る図 1 A の発光素子の製造工程を概略的に示した断面図である。

【図 1 3】例示的な実施例に係る図 1 A の発光素子の製造工程を概略的に示した断面図である。

【0021】

【図 1 4】本開示の一実施例に係る発光パッケージ製造工程を概略的に示した断面図である。

【図 1 5】本開示の一実施例に係る発光パッケージ製造工程を概略的に示した断面図である。

10

【図 1 6】本開示の一実施例に係る発光パッケージ製造工程を概略的に示した断面図である。

【0022】

【図 1 7】本開示の一実施例に係るディスプレイ装置を説明するための概略的な断面図である。

【0023】

【図 1 8】本開示の他の実施例に係る発光パッケージを説明するための概略的な断面図である。

【0024】

【図 1 9】本開示の他の実施例に係る発光スタック構造体の概略的な断面図である。

20

【発明を実施するための形態】

【0025】

以下、添付の各図面を参照して本開示の各実施例を詳細に説明する。次に紹介する各実施例は、本開示の属する技術分野の通常の技術者に本開示の思想を十分に伝達するために例として提供されるものである。よって、本開示は、以下で説明する各実施例に限定されるものではなく、他の形態に具体化することも可能である。そして、各図面において、構成要素の幅、長さ、厚さなどは、便宜のために誇張して表現する場合がある。また、一つの構成要素が他の構成要素の「上部」又は「上」にあると記載された場合、各部分が他の部分の「直上部」又は「直上」にある場合のみならず、各構成要素と他の構成要素との間に更に他の構成要素が介在した場合も含む。明細書全体にわたって同一の参照番号は、同一の構成要素を示す。

30

【0026】

本開示の一実施例に係る発光素子は、それぞれ第 1 導電型半導体層、第 2 導電型半導体層、及び前記第 1 導電型半導体層と第 2 導電型半導体層との間に配置された活性層を含む第 1 発光スタック、第 2 発光スタック、及び第 3 発光スタック；前記第 1 発光スタックにオーミック接触する第 1 下部コンタクト電極；前記第 2 発光スタックの第 2 導電型半導体層にオーミック接触する第 2 下部コンタクト電極；及び前記第 3 発光スタックの第 2 導電型半導体層にオーミック接触する第 3 下部コンタクト電極；を含み、前記第 2 発光スタックは前記第 1 発光スタックと第 3 発光スタックとの間に配置され、前記第 1 下部コンタクト電極は前記第 1 発光スタックと第 2 発光スタックとの間に配置され、前記第 2 下部コンタクト電極及び第 3 下部コンタクト電極は第 2 発光スタックと第 3 発光スタックとの間に配置され、前記第 1 下部コンタクト電極、第 2 下部コンタクト電極及び第 3 下部コンタクト電極は透明導電性酸化物層を含み、前記第 2 下部コンタクト電極又は第 3 下部コンタクト電極の厚さは、前記第 1 下部コンタクト電極の厚さより厚い。

40

【0027】

第 1 乃至第 3 発光スタックが互いに重畳するので、ピクセル面積を増加させず、制限されたピクセル面積内で各サブピクセルの面積を増加させることができる。さらに、発光素子が第 1 乃至第 3 発光スタックを含むので、従来の発光素子に比べてディスプレイに使用される全体の発光素子の個数を減少させることができ、その結果、発光素子の実装工程時間を短縮することができる。

50

【0028】

さらに、第2発光スタックから放出された光の経路上に第2下部コンタクト電極及び第3下部コンタクト電極が配置されることによって、第3発光スタックから放出された光が下部コンタクト電極によって損失することを防止することができる。さらに、第2下部コンタクト電極又は第3下部コンタクト電極を第1下部コンタクト電極より相対的に厚く形成することによって、第2発光スタックから放出された光の光度を選択的に低下させることができる。

【0029】

一方、前記第1、第2及び第3発光スタックは、それぞれ赤色光、青色光及び緑色光を放出するように構成されてもよい。第2発光スタックが青色光を放出し、第3発光スタックが緑色光を放出することによって緑色光の光度を増加させることができ、その結果、ディスプレイ装置に適したRGB混合比率を容易に提供することができる。

10

【0030】

一実施例において、前記第2下部コンタクト電極の厚さは、前記第3下部コンタクト電極の厚さより厚くてもよい。

【0031】

一実施例において、前記第2下部コンタクト電極又は第3下部コンタクト電極は、第2導電型半導体層にオーミック接触するように熱処理された下部層、及び前記熱処理された下部層上に配置された熱処理されていない上部層を含んでもよい。さらに、前記熱処理されていない上部層の厚さは、前記熱処理された下部層の厚さより厚くてもよい。

20

【0032】

熱処理された下部層を用いて良好なオーミック接触を達成すると共に、熱処理なしで形成された上部層を採択することによって、第2発光スタックから放出された光の光度を効率的に減少させることができる。

【0033】

前記第1乃至第3下部コンタクト電極は、ITO系透明導電性酸化物層を含んでもよく、例えば、ITO又はITZOであってもよい。

【0034】

一方、前記第1下部コンタクト電極は、前記第1発光スタックの第2導電型半導体層にオーミック接触し得る。

30

【0035】

前記発光素子は、前記第1発光スタックに電氣的に連結された第1連結電極；前記第2発光スタックに電氣的に連結された第2連結電極；前記第3発光スタックに電氣的に連結された第3連結電極；及び前記第1、第2、及び第3発光スタックに共通して電氣的に連結された第4連結電極；をさらに含んでもよい。

【0036】

さらに、前記第4連結電極は、第1乃至第3発光スタックの第1導電型半導体層に共通して電氣的に連結され、前記第1導電型半導体層はn型半導体層を含んでもよい。これによって、共通n構造の発光素子が提供され得る。

【0037】

前記発光素子は、前記第1乃至第4連結電極の少なくとも一部を取り囲む保護層をさらに含んでもよい。前記保護層は、エポキシモールドディングコンパウンド又はポリイミドフィルムを含んでもよく、前記保護層の上面は、前記第1乃至第4連結電極の上面と実質的に並んでもよい。

40

【0038】

前記発光素子は、前記第3発光スタックに隣接して配置された基板をさらに含んでもよい。

【0039】

また、前記発光素子は、前記第1発光スタックと前記第2発光スタックとを結合する第1接着層；及び前記第2発光スタックと前記第3発光スタックとを結合する第2接着層；

50

をさらに含んでもよい。

【0040】

本開示の一実施例に係るディスプレイ装置は、ディスプレイ基板；及び前記ディスプレイ基板上に配置された複数の発光素子；を含み、前記発光素子は、それぞれ第1導電型半導体層、第2導電型半導体層、及び前記第1導電型半導体層と第2導電型半導体層との間に配置された活性層を含む第1発光スタック、第2発光スタック、及び第3発光スタック；前記第1発光スタックにオーミック接触する第1下部コンタクト電極；前記第2発光スタックの第2導電型半導体層にオーミック接触する第2下部コンタクト電極；及び前記第3発光スタックの第2導電型半導体層にオーミック接触する第3下部コンタクト電極；を含み、前記第2発光スタックは前記第1発光スタックと第3発光スタックとの間に配置され、前記第1下部コンタクト電極は前記第1発光スタックと第2発光スタックとの間に配置され、前記第2下部コンタクト電極及び第3下部コンタクト電極は第2発光スタックと第3発光スタックとの間に配置され、前記第1下部コンタクト電極、第2下部コンタクト電極及び第3下部コンタクト電極は透明導電性酸化物層を含み、前記第2下部コンタクト電極及び第3下部コンタクト電極のうち少なくとも一つは、前記第1下部コンタクト電極より厚い。

10

【0041】

以下、図面を参照して本開示の各実施例に対して具体的に説明する。以下で、発光スタック構造体、発光素子、又は発光パッケージは、マイクロLEDを含んでもよく、これは、当技術分野で知られているように、発光面積が $10000\mu\text{m}^2$ 以下である。他の実施例において、マイクロLEDは、 $4000\mu\text{m}^2$ 以下、さらに $2500\mu\text{m}^2$ 以下の発光面積を有してもよい。

20

【0042】

図1Aは、本開示の一実施例に係る発光素子を説明するための概略的な斜視図で、図1Bは、図1Aの発光素子の概略的な平面図で、図1C及び図1Dは、それぞれ図1BのA-A'線及びB-B'線に沿って切り取った概略的な断面図である。

【0043】

図1A及び図1Bを参照すると、発光素子100は、発光スタック構造体と、前記発光スタック構造体上に形成された第1連結電極20ce、第2連結電極30ce、第3連結電極40ce、及び第4連結電極50ceと、前記各連結電極20ce、30ce、40ce、50ceを取り囲む保護層90とを含んでもよい。基板11上に各発光素子100のアレイが形成されてもよく、図1Aに例示的に示した発光素子100は、前記アレイから単一化されたものを示し、よって、発光素子と命名することができる。各発光素子100の形成及び単一化に対しては後で詳細に説明する。いくつかの実施例において、発光スタック構造体を含む発光素子100は、発光パッケージに形成されるように追加的に処理されてもよく、これに対しても後で詳細に説明する。

30

【0044】

図1A乃至図1Dを参照すると、例示した実施例に係る発光素子100は、発光スタック構造体を含み、基板上に配置された第1LEDサブユニット、第2LEDサブユニット及び第3LEDサブユニットを含んでもよい。第1LEDサブユニットは第1発光スタック20を含んでもよく、第2LEDサブユニットは第2発光スタック30を含んでもよく、第3LEDサブユニットは第3発光スタック40を含んでもよい。前記発光スタック構造体は、3個の発光スタック20、30、40を示すが、本開示が特定の個数の発光スタックに制限されるのではない。例えば、いくつかの実施例において、発光スタック構造体は、2個又はさらに多い数の発光スタックを含んでもよい。ここでは、発光素子100が一実施例によって3個の発光スタック20、30、40を含む発光スタック構造体に対して説明する。

40

【0045】

基板11は、光を透過させるために光透過絶縁性物質を含んでもよい。しかし、いくつかの実施例において、基板11は、特定波長の光のみを透過させたり、特定波長の光の一

50

部のみを透過させるように半透明に形成されてもよく、又は部分的に透明に形成されてもよい。基板11は、第3発光スタック40をエピタキシャル成長できる成長基板、例えば、サファイア基板であってもよい。但し、基板11は、サファイア基板に限定されるものではなく、他の多様な透明絶縁物質を含んでもよい。例えば、基板11は、ガラス、クォーツ、シリコン、有機ポリマー、又は有機-無機複合材料を含んでもよく、例えば、炭化シリコン(SiC)、窒化ガリウム(GaN)、窒化インジウムガリウム(InGaN)、窒化アルミニウムガリウム(AlGaN)、窒化アルミニウム(AlN)、酸化ガリウム(Ga₂O₃)、又はシリコン基板であってもよい。また、基板11は、上面に凹凸を含んでもよく、例えば、パターンニングされたサファイア基板であってもよい。上面に凹凸を含むことによって、基板11に接した第3発光スタック40で生成された光の抽出効率を増加させることができる。基板11の凹凸は、第1発光スタック20及び第2発光スタック30に比べて第3発光スタック40の光度を選択的に増加させるために採択され得る。一方、他に実施例において、基板11は除去されてもよい。基板11を除去することによって、後で説明するように、第1乃至第3発光スタック20、30、40から放出される光の指向角を狭めることができる。

【0046】

第1、第2及び第3発光スタック20、30、40は、基板11に向かって光を放出するように構成される。よって、第1発光スタック20から放出された光は、第2及び第3発光スタック30、40を通過することができる。一実施例によると、第1、第2及び第3発光スタック20、30、40は、互いに異なるピーク波長の光を放出することができる。一実施例において、基板11から遠く離れた発光スタックが、基板11に近い発光スタックに比べてさらに長波長の光を放出することによって光損失を減少させることができる。他の実施例において、第1、第2及び第3発光スタック20、30、40の色混合比率を調節するために、第2発光スタック30が第3発光スタック40より短波長の光を放出することができる。これによって、第2発光スタック30の光度を減少させ、第3発光スタック40の光度を増加させることができ、その結果、第1、第2及び第3発光スタックから放出される光の光度比率を劇的に変更することができる。例えば、第1発光スタック20は赤色光を放出し、第2発光スタック30は青色光を放出し、第3発光スタック40は緑色光を放出するように構成されてもよい。これによって、青色光の光度を相対的に減少させ、緑色光の光度を相対的に増加させることができ、その結果、赤色、緑色及び青色の光度比率を3:6:1に近づくように容易に調節することができる。さらに、第1、第2及び第3発光スタック20、30、40の発光面積は、約10000µm²以下であってもよく、さらに4000µm²、さらには2500µm²以下であってもよい。また、基板11に近いほど発光面積がさらに大きくなり、緑色光を放出する第3発光スタック40を基板11の最も近くに配置することによって緑色光の光度をさらに増加させることができる。

【0047】

第1発光スタック20は、第1導電型半導体層21、活性層23及び第2導電型半導体層25を含む。一実施例によると、第1発光スタック20は、例えば、AlGaAs、GaAsP、AlGaInP、及びGaPなどの赤色光を放出する半導体物質を含んでもよいが、これに限定されるのではない。

【0048】

第1上部コンタクト電極21nは、第1導電型半導体層21上に配置され、第1導電型半導体層21とのオーミック接触を形成することができる。第1下部コンタクト電極25pは、第2導電型半導体層25の下側に配置されてもよい。一実施例によると、第1導電型半導体層21の一部はパターンニングされてリセスされてもよく、第1上部コンタクト電極21nは、オーミック接触水準を増加させるために第1導電型半導体層21のリセスされた領域に配置されてもよい。第1上部コンタクト電極21nは、単一層構造又は多重層構造を有してもよく、Al、Ti、Cr、Ni、Au、Ag、Sn、W、Cu、又はこれらの合金、例えば、Au-Te合金又はAu-Ge合金を含んでもよいが、これに限定さ

10

20

30

40

50

れるのではない。一実施例において、第1上部コンタクト電極21nは、約100nmの厚さを有してもよく、基板11に向かって下側方向への光放出効率を増加させるために高反射率を有する金属を含んでもよい。

【0049】

第2発光スタック30は、第1導電型半導体層31、活性層33、及び第2導電型半導体層35を含む。一実施例によると、第2発光スタック30は、Ga_{0.5}N_{0.5}、InGa_{0.5}N_{0.5}、ZnSeなどの青色光を放出する半導体物質を含んでもよいが、これに制限されない。第2下部コンタクト電極35pは、第2発光スタック30の第2導電型半導体層35の下側に配置される。

【0050】

第3発光スタック40は、第1導電型半導体層41、活性層43及び第2導電型半導体層45を含む。一実施例によると、第3発光スタック40は、Ga_{0.5}N_{0.5}、InGa_{0.5}N_{0.5}、GaP、AlGaInP、AlGaPなどの緑色光を放出する半導体物質を含んでもよい。第3下部コンタクト電極45pは、第3発光スタック40の第2導電型半導体層45上に配置される。

【0051】

一実施例によると、第1、第2及び第3発光スタック20、30、40の第1導電型半導体層21、31、41及び第2導電型半導体層25、35、45のそれぞれは、単一層構造又は多重層構造を有してもよく、いくつかの実施例において、超格子層を含んでもよい。さらに、第1、第2及び第3発光スタック20、30、40の各活性層23、33、43は、単一量子井戸構造又は多重量子井戸構造を有してもよい。

【0052】

第1、第2及び第3下部コンタクト電極25p、35p、45pのそれぞれは、光を透過させる透明導電物質を含んでもよい。例えば、各下部コンタクト電極25p、35p、45pは、透明導電性酸化物(TCO)、例えば、SnO₂、In₂O₃、ZnO、ITO、ITZOなどを含んでもよく、これに限定されるのではない。

【0053】

各下部コンタクト電極25p、35p、45pは、赤色光及び緑色光に比べて青色光の光度をさらに低下させるようにその位置、材料及び厚さなどが選択され得る。例えば、図示したように、青色光の光放出経路上には第2及び第3下部コンタクト電極35p、45pが配置されてもよい。一方、緑色光の光放出経路上には各下部コンタクト電極25p、35p、45pが配置されない。すなわち、第3発光スタック40にオーミック接触する第3下部コンタクト電極45pは、第2発光スタック30と第3発光スタック40との間に配置される。

【0054】

また、第2下部コンタクト電極35p又は第3下部コンタクト電極45pは、光を吸収して損失させる材料で形成されてもよく、例えば、ITO又はITZOなどのITO系導電性酸化物層で形成されてもよい。一般に、ITOは、波長が短いほど厚さの増加による光損失量が増加する。よって、青色光の放出経路上に配置された第2下部コンタクト電極35p又は第3下部コンタクト電極45pの厚さを増加させると、赤色光の透過率に大きく影響を与えないと共に青色光の透過率を低下させることができる。例えば、第1下部コンタクト電極25pもITO系透明導電性酸化物層である場合、第2下部コンタクト電極35p又は第3下部コンタクト電極45pの厚さは、第1下部コンタクト電極25pの厚さより厚くてもよい。さらに、第2下部コンタクト電極35pの厚さは、第3下部コンタクト電極45pの厚さより厚くてもよい。

【0055】

一方、透明電極の熱処理温度は光透過率に影響を及ぼし、その結果、赤色光の透過率を増加させるために、第1下部コンタクト電極25pの熱処理温度を第2下部コンタクト電極35p又は第3下部コンタクト電極45pの熱処理温度よりも相対的に上昇させることができる。例えば、第1下部コンタクト電極25pは500℃以上の温度で熱処理されて

10

20

30

40

50

もよく、第２及び第３下部コンタクト電極３５ｐ、４５ｐは４００℃以下の温度で熱処理されてもよい。

【００５６】

下記の表１は、ＩＴＯの厚さ及び熱処理温度による透過率を例示的に示す。

【００５７】

【表１】

厚さ(Å)	波長(nm)	透過率				
		None	300℃	400℃	500℃	580℃
2400	450	81.31	81.21	81.64	83.43	84.06
	530	81.28	81.06	81.35	82.59	82.71
	625	82.21	82.15	81.96	84.92	85.02
3600	450	78.90	79.76	80.99	82.85	82.85
	530	80.87	80.83	80.54	81.54	81.54
	625	82.13	82.23	81.20	85.42	85.42

10

【００５８】

表１を参照すると、同一の熱処理条件下で、２４００Åと３６００Åの厚さ変化により、６２５ｎｍ波長の赤色光の透過率変化は、４５０ｎｍ波長の青色光の透過率変化に比べて相対的に小さいことを確認することができる。また、熱処理温度５００℃以上で全ての波長に対して概して高い透過率を示し、４００℃以下で概して低い透過率を示すことを確認することができる。一方、熱処理をしていないＩＴＯの場合、厚さが厚いとき、４５０ｎｍの青色光の透過率が相対的に低く示されることを確認することができる。

20

【００５９】

したがって、青色光の光度を低下させるために青色光の光放出経路上に配置された下部コンタクト電極３５ｐ及び／又は４５ｐの厚さを増加させ、熱処理温度を低下させることができる。一方、赤色光の光度が低くなることを防止するために、下部コンタクト電極２５ｐは、相対的に高い温度、特に４００℃以上の温度で熱処理されてもよい。

30

【００６０】

第１接着層６１は、第１発光スタック２０と第２発光スタック３０との間に配置され、第２接着層６３は、第２発光スタック３０と第３発光スタック４０との間に配置される。第１及び第２接着層６１、６３は、光を透過させる非導電性物質を含んでもよい。例えば、第１及び第２接着層６１、６３は、光学的に透明な接着剤（ＯＣＡ）を含んでもよく、これは、エポキシ、ポリイミド、ＳＵ８、スピナーオンーガラス（ＳＯＧ）、及びベンゾシクロブテン（ＢＣＢ）を含んでもよいが、これに制限されない。

【００６１】

例示した実施例によると、第１絶縁層８１及び第２絶縁層８３は、第１、第２及び第３発光スタック２０、３０、４０の各側面の少なくとも一部の上に配置される。第１及び第２絶縁層８１、８３のうち少なくとも一つは、多様な有機又は無機絶縁物質、例えば、ポリイミド、ＳｉＯ₂、ＳｉＮ_x、Ａｌ₂Ｏ₃などを含んでもよい。例えば、第１及び第２絶縁層８１、８３の少なくとも一つは、分布ブラッグ反射器（ＤＢＲ）を含んでもよい。他の例として、第１及び第２絶縁層８１、８３のうち少なくとも一つは、黒色有機ポリマーを含んでもよい。いくつかの実施例において、電氣的にフローティングされた金属反射層が第１及び第２絶縁層８１、８３上に配置され、各発光スタック２０、３０、４０から放出された光を基板１１側に反射させることができる。いくつかの実施例において、第１及び第２絶縁層８１、８３のうち少なくとも一つは、単一層構造を有してもよく、又は、互いに異なる屈折率を有する二つ以上の絶縁層で形成された多重層構造を有してもよい。

40

50

【0062】

一実施例によると、第1、第2及び第3発光スタック20、30及び40のそれぞれは独立的に駆動し得る。より具体的には、それぞれの発光スタックの第1及び第2導電型半導体層のうち一つに共通電圧が印加されてもよく、それぞれの発光スタックの第1及び第2導電型半導体層のうち他の一つに個別発光信号が印加されてもよい。例えば、本開示の一実施例によると、各発光スタックの第1導電型半導体層21、31、41はn型であってもよく、第2導電型半導体層25、35、45はp型であってもよい。この場合、第3発光スタック40は、第1発光スタック20及び第2発光スタック30の反対に積層されたシーケンスを有してもよく、その結果、p型半導体層45が活性層43の上部に配置され、製造工程が単純化され得る。以下、図示した実施例により、第1導電型及び第2導電型半導体層をそれぞれn型及びp型に変えて表現することができる。さらに、n型とp型は互いに取り替えられてもよい。

10

【0063】

各発光スタックのp型半導体層25、35、45にそれぞれ連結された第1、第2及び第3下部コンタクト電極25p、35p、45pは、それぞれ第1乃至第3連結電極20ce、30ce、40ceに電氣的に連結され、それぞれ対応する発光信号を受信することができる。一方、各発光スタックのn型半導体層21、31、41は、第4連結電極50ceに共通して電氣的に連結されてもよい。これによって、発光素子100は、第1、第2及び第3発光スタック20、30、40の各n型半導体層21、31、41が共通して連結された共通n型発光スタック構造体を有してもよく、互いに独立的に駆動してもよい。共通n型発光スタック構造体を有するので、第1、第2及び第3発光スタック20、30、40に印加される電圧のソースを互いに異ならせることができる。

20

【0064】

図示した実施例に係る発光素子100は共通n型構造を有するが、本開示がこれに限定されるのではない。例えば、一部の例示的な実施例において、それぞれの発光スタックの第1導電型半導体層21、31、41はp型であってもよく、それぞれの発光スタックの第2導電型半導体層25、35、45はn型であってもよく、よって、共通p型発光スタック構造を形成することができる。また、一部の実施例において、各発光スタックの積層シーケンスは、図面に示したものに制限されなく、多様に変形可能である。以下、本開示の一実施例に係る発光素子100に対して共通n型発光スタック構造を参照して説明する。

30

【0065】

図示した実施例によると、発光素子100は、第1パッド20pd、第2パッド30pd、第3パッド40pd及び第4パッド50pdを含む。第1パッド20pdは、第1絶縁層81を通じて画定された第1コンタクトホール20CHを介して第1下部コンタクト電極25pに電氣的に連結される。第1連結電極20ceは、第2絶縁層83を通じて画定された第1貫通ホール20ctを介して第1パッド20pdに電氣的に連結される。第2パッド30pdは、第1絶縁層81を通じて画定された第2コンタクトホール30CHを介して第2下部コンタクト電極35pに電氣的に連結される。第2連結電極30ceは、第2絶縁層83を通じて画定された第2貫通ホール30ctを介して第2パッド30pdに電氣的に連結される。

40

【0066】

第3パッド40pdは、第1絶縁層81を通じて画定された第3コンタクトホール40CHを介して第3下部コンタクト電極45pに電氣的に連結される。第3連結電極40ceは、第2絶縁層83を通じて画定された第3貫通ホール40ctを介して第3パッド40pdに電氣的に連結される。第4パッド50pdは、第1、第2及び第3発光スタック20、30、40の第1導電型半導体層21、31、41上に画定された第1サブコンタクトホール50CHa、第2サブコンタクトホール50CHb、及び第3サブコンタクトホール50CHcを介して第1、第2及び第3発光スタック20、30、40の第1導電型半導体層21、31、41に連結される。特に、第1サブコンタクトホール50CHaは、第1上部コンタクト電極21nを露出させることができ、第4パッド50pdは、第

50

1 サブコンタクトホール 50CHa を介して第1上部コンタクト電極 21n に連結されてもよい。このような方式で、第4パッド 50pd は、各サブコンタクトホール 50CHa、50CHb、50CHc を介して第1導電型半導体層 21、31、41 に電氣的に連結され得るので、発光素子 100 の製造工程が単純化され得る。第4連結電極 50ce は、第2絶縁層 83 を通じて画定された第4貫通ホール 50ct を介して第4パッド 50pd に電氣的に連結される。

【0067】

本実施例において、各連結電極 20ce、30ce、40ce、50ce がそれぞれ各パッド 20pd、30pd、40pd、50pd に直接接触することを図示及び説明するが、各連結電極 20ce、30ce、40ce、50ce が各パッド 20pd、30pd、40pd、50pd に直接連結されず、他のコネクタがこれらの間に介在してもよい。

10

【0068】

第1、第2、第3及び第4パッド 20pd、30pd、40pd、50pd は、互いに離隔して絶縁されている。一実施例によると、第1、第2、第3及び第4パッド 20pd、30pd、40pd、50pd のそれぞれは、第1、第2及び第3発光スタック 20、30、40 の側面の少なくとも一部を覆うことができる。これを通じて、第1、第2及び第3発光スタック 20、30 及び 40 から発生した熱を容易に発散させることができる。

【0069】

図示した実施例によると、各連結電極 20ce、30ce、40ce 及び 50ce は、基板 11 から上向きに突出した実質的に長い形状を有してもよい。連結電極 20ce、30ce、40ce 及び 50ce は、Cu、Ni、Ti、Sb、Zn、Mo、Co、Sn、Ag 又はこれらの合金などの金属を含んでもよいが、これに制限されない。例えば、各連結電極 20ce、30ce、40ce、50ce のそれぞれは、各連結電極 20ce、30ce、40ce、及び 50ce の長い形状からの応力を減少させるために、二つ以上の金属又は複数の異なる金属層を含んでもよい。他の実施例において、連結電極 20ce、30ce、40ce 及び 50ce が Cu を含む場合、Cu の酸化を抑制するために追加的な金属が蒸着又はめっきされてもよい。一部の実施例において、連結電極 20ce、30ce、40ce 及び 50ce が Cu/Ni/Sn を含む場合、Cu は、Sn が発光スタック構造に浸透することを防止することができる。一部の実施例において、連結電極 20ce、30ce、40ce、50ce は、めっき過程で金属層を形成するためのシード層を含んでもよく、これに対しては後で説明する。

20

30

【0070】

図面に示したように、それぞれの連結電極 20ce、30ce、40ce 及び 50ce は実質的に平坦な上部表面を有し得るので、後述する外部ライン又は電極と発光スタック構造物との間の電氣的連結を容易に行うことができる。本開示の一実施例によると、発光素子 100 の表面積が、当業界で知られているように、約 10,000 μm^2 未満、又は他の実施例において約 4,000 μm^2 又は 2,500 μm^2 未満であるマイクロLEDを含む場合、連結電極 20ce、30ce、40ce、50ce は、図面に示したように、第1、第2及び第3発光スタック 20、30、40 のうち少なくとも一つの一部と重畳してもよい。より具体的には、各連結電極 20ce、30ce、40ce 及び 50ce は、発光スタック構造物の側面に形成された少なくとも一つのステップと重畳してもよい。このように、連結電極の下面の面積が上面の面積より大きいので、連結電極 20ce、30ce、40ce、50ce と発光スタック構造物との間にさらに大きい接触面積が形成され得る。これによって、発光スタック構造体上に連結電極 20ce、30ce、40ce、50ce がより安定的に形成され得る。例えば、連結電極 20ce、30ce、40ce、50ce の外側に近接して配置された一側面の長さ L1、L2、L3 及び L4 は、発光素子 100 の中心に近接して配置された一側面の長さ L1'、L2'、L3'、L4' と異なってもよい。より具体的には、外側に近接して配置された連結電極の一側面の長さは、発光素子 100 の中心に近接して配置された他の側面の長さより長くてもよい。例えば、二つの対向表面の長さ L と長さ L' との差は、発光スタック 20、30 及び 40 のうち一つの

40

50

厚さ（又は高さ）より大きくてもよい。このような方式で、発光素子100の構造は、連結電極20ce、30ce、40ce及び50ceと発光スタック構造体との間にさらに大きい接触面積で強化され得る。また、連結電極20ce、30ce、40ce、50ceは、発光スタック構造体の側面に形成された少なくとも一つのステップと重畳し得るので、発光スタック構造体で発生した熱が外部にさらに効率的に発散され得る。

【0071】

例示的な実施例によると、外側に近接して配置された連結電極の一側面の長さL1、L2、L3又はL4と発光素子100の中心に近接して配置された他の側面の長さL1'、L2'、L3'及びL4'との差は約3 μ mであってもよい。この場合、発光スタック構造体は薄く形成されてもよい。特に、第1発光スタック20は約1 μ mの厚さを有してもよく、第2発光スタック30は約0.7 μ mの厚さを有してもよく、第3発光スタック40は約0.7 μ mの厚さを有してもよく、第1及び第2接着層はそれぞれ約0.2 μ m乃至約0.3 μ mの厚さを有してもよいが、これに制限されない。他の実施例によると、連結電極の外側に近接して配置された一側面の長さL1、L2、L3又はL4と発光素子100の中心に近接して配置された他の側面の長さL1'、L2'、L3'、L4'との差は約10 μ m乃至16 μ mであってもよい。この場合、発光スタック構造は、相対的に厚く、より安定的な構造を有するように形成され得る。特に、第1発光スタック20は約4 μ m乃至約5 μ mの厚さを有してもよく、第2発光スタック30は約3 μ mの厚さを有してもよく、第3発光スタック40は約3 μ mの厚さを有してもよく、第1及び第2接着層の厚さはそれぞれ約3 μ mであってもよいが、これに限定されるのではない。更に他の例示的な実施例によると、連結電極の外側に近接して配置された一側面の長さL1、L2、L3又はL4と発光素子100の中心に近接して配置された他の側面の長さL1'、L2'、L3'及びL4'との差は、最長側面の長さの約25%であってもよい。しかし、本開示の概念は、連結電極の対向表面の間の長さの特定差に制限されなく、連結電極の対向表面の間の長さの差は変更されてもよい。

【0072】

一部の例示的な実施例において、各連結電極20ce、30ce、40ce及び50ceのうち少なくとも一つは、各発光スタック20、30及び40のそれぞれの側面と重畳してもよく、その結果、発光スタック20、30、40は、内部で発生した熱を外部に効率的に発散させる。また、連結電極20ce、30ce、40ce、50ceが金属などの反射性物質を含む場合、連結電極20ce、30ce、40ce、50ceは、少なくとも一つ以上の発光スタック20、30、40から放出された光を反射させることができ、その結果、光効率を改善することができる。

【0073】

一般に、製造する間、複数の発光素子のアレイが基板上に形成される。基板は、スクライビングラインに沿って切断され、それぞれの発光素子を個別化（分離）し、発光素子は、パッケージングなどの発光素子の追加処理のために多様な移送技術を用いて他の基板又はテープに移送され得る。この場合、発光素子が発光構造から外側に突出した金属バンプ又は柱などの連結電極を含む場合、前記各連結電極を外部に露出させる発光素子の構造に起因して、後続工程の間、例えば、転写段階で多様な問題が発生し得る。また、発光素子が適用分野によって約10,000 μ m²未満、約4,000 μ m²未満又は約2,500 μ m²未満の表面積を有するマイクロLEDを含む場合、発光素子の取り扱い、小さいフォームファクターによってさらに難しくなり得る。

【0074】

例えば、連結電極が棒のような実質的に長い形状を有する場合、従来の真空方法を用いて発光素子を転写することは、発光素子が連結電極の突出構造に起因して十分な吸引面積を有し得ないこともあるので難しくなる。また、露出した連結電極は、連結電極が製造装置と接触するときのような後続工程の間、多様な応力によって直接影響を受ける場合があり、これは、発光素子の構造を損傷させ得る。他の例として、発光素子の上部表面（例えば、基板と反対の表面）上に接着テープを付着させることによって発光素子が転写される

とき、発光素子と接着テープとの間の接触面積が連結電極の上部表面に制限され得る。この場合、接着テープが発光素子（例えば、基板）の下部表面に付着するときとは反対に、発光素子の接着テープに対する接着力が弱くなるおそれがあり、転写する間、発光素子が接着テープから好ましくない形で分離され得る。他の例として、従来のピックアンドプレイス（pick-and-place）方法を用いて発光素子を転写するとき、連結ピンの間に配置される発光素子の一部に吐出ピン（ejector pin）が直接接触し、発光構造物の上部構造が損傷し得る。特に、吐出ピンは、発光素子の中心にぶつかるおそれがあり、発光素子の上部発光スタックに物理的損傷を引き起こし得る。

【0075】

本開示の一実施例によると、前記保護層90は、前記発光スタック構造体上に形成されてもよい。より具体的に、図1Aに示したように、保護層90は、連結電極20ce、30ce、40ce、50ceの間に形成され、発光スタック構造体の少なくとも側面を覆うことができる。図示した実施例によると、保護層90は、基板11、第1及び第2絶縁層81、83及び第3発光スタック40の側面を露出させることができる。保護層90は、連結電極20ce、30ce、40ce及び50ceの上面と実質的に並んで形成されてもよく、エポキシモールドディングコンパウンド（EMC）を含んでもよい。これは、黒色、白色又は透明のように多様な色相で形成され得るが、本開示がこれに限定されるのではない。例えば、一部の実施例において、保護層90は、ポリイミド（PID）を含んでもよく、この場合、PIDは、発光スタック構造体に適用されるとき、平坦度を増加させるために液体型でないドライフィルムとして提供されてもよい。一部の実施例において、保護層90は、感光性を有する物質を含んでもよい。このような方式で、保護層90は、後続プロセスの間に印加され得る外部衝撃から発光構造体を保護するだけでなく、後続転写段階の間の取り扱いを容易に行えるように発光素子100に十分な接触面積を提供することができる。また、保護層90は、発光素子100の側面への光漏れを防止し、隣接した発光素子100から放出される光の干渉を防止したり、少なくとも抑制することができる。

【0076】

図2は、本開示の一実施例に係る発光スタック構造体の概略的な断面図である。図示した実施例に係る発光スタック構造体は、上述した発光素子100に含まれたものと実質的に同一であるので、重複を避けるために、実質的に同一の発光スタック構造体を形成する構成に対する説明は省略する。

【0077】

図2を参照すると、本開示の一実施例に係る第1、第2及び第3下部コンタクト電極25p、35p、45pは、それぞれ発光信号線SR、SG、SBに連結されてもよい。第1、第2及び第3発光スタック20、30、40の第1導電型半導体層21、31、41は、共通ラインScに連結されてもよい。共通ラインScは、第1上部コンタクト電極21nを介して第1発光スタック20の第1導電型半導体層21に連結されてもよい。

【0078】

第1乃至第3下部コンタクト電極25p、35p、45pは、ITO又はITZOなどのITO系透明導電性酸化物層で形成されてもよい。また、青色光の光度を低下させるために、第2下部コンタクト電極35p又は第3下部コンタクト電極45pは第1下部コンタクト電極25pより厚くてもよい。特に、第2下部コンタクト電極35pは、第1及び第3下部コンタクト電極25p、45pより厚くてもよい。

【0079】

一方、本開示の一実施例は、n共通構造を採択することによって、第1乃至第3発光スタック20、30、40に互いに異なる電圧を印加することができる。例えば、赤色光を放出する第1発光スタック20は、青色光及び緑色光を放出する第2及び第3発光スタック30、40に比べて相対的に低い電圧を印加することができる。したがって、各発光スタックに適した電圧源を個別的に使用することができ、電力損失を減少させることができる。図示した例示的な実施例において、発光信号線SR、SG、SB及び共通ラインScを

用いることによって、第1、第2及び第3発光スタック20、30、40は、選択的に光を放出するように個別的に制御され得る。

【0080】

図2は、n共通構造を有する発光スタック構造体を示すが、本開示がこれに限定されるのではない。例えば、一部の例示的な実施例において、共通ラインScは、第1、第2及び第3発光スタック20、30、40の各下部コンタクト電極25p、35p、45pに電気的に連結され、発光信号線SR、SG、SBは、それぞれ第1乃至第3発光スタック20、30、40の第1導電型半導体層21、31、41に連結されてもよい。

【0081】

本開示の一実施例に係る発光スタック構造体は、各発光スタック20、30、40の動作状態によって多様な色相の光を表示できる一方、従来の発光素子は、単一色相の光を放出する多数の発光セルの組み合わせで多様な色相を表示することができる。より具体的に、従来の発光素子は、一般に、フルカラーディスプレイを具現するために2次元平面に沿って互いに離隔した異なる色の光、例えば、赤色、緑色及び青色をそれぞれ放出する発光セルを含む。このように、従来の発光セルによって比較的大きな面積が占有され得る。しかし、本開示の一実施例に係る発光スタック構造体は、複数の発光スタック20、30、40を積層することによって互いに異なる色相の光を放出することができ、従来の発光装置より小さい面積を通じて高い水準の集積を提供し、フルカラーを具現することができる。

【0082】

また、各発光素子100が表示装置を製造するために他の基板に実装される場合、例えば、実装される各素子の個数が従来の発光素子に比べて大きく減少し得る。このように、特に、一つのディスプレイ装置に数十万個又は数百万個のピクセルが形成されるとき、発光素子100を使用するディスプレイ装置の製造が実質的に単純化され得る。

【0083】

例示的な実施例によると、発光スタック構造体は、それから放出される光の純度及び効率を改善させるために多様な追加の構成要素をさらに含んでもよい。例えば、一部の例示的な実施例において、各発光スタックの間に波長通過フィルターが配置されてもよい。一部の実施例において、各発光スタックの間の光の明るさの均衡を合わせるために、少なくとも一つの発光スタックの発光表面上に凹凸部が形成されてもよい。例えば、RGBの光度混合比を3:6:1に近づけるために緑色光の光度を増加させる必要があり、このために、基板11の表面に凹凸を形成することができる。

【0084】

以下、本開示の一実施例に係る発光素子100の形成方法を図面を参照して説明する。

【0085】

図3A、図4A、図5A、図6A、図7A及び図8Aは、例示的な実施例に係る図1Aの発光素子を製造する過程を示す平面図である。図3B、図4B、図5B、図6B、図7B及び図8Bは、例示的な実施例に係る図3A、図4A、図5A、図6A、図7A及び図8Aに示した対応平面図のA-A'線に沿った断面図である。図3C、図4C、図5C、図6C、図7C及び図8Cは、例示的な実施例に係る図3A、図4A、図5A、図6A、図7A及び図8Aに示した対応平面図のB-B'線に沿った断面図である。図9、図10、図11、図12及び図13は、例示的な実施例に係る図1Aの発光素子の製造工程を概略的に示した断面図である。

【0086】

再び図2を参照すると、第3発光スタック40の第1導電型半導体層41、第3活性層43及び第2導電型半導体層45は、例えば、金属有機化学気相蒸着(MOCVD)方法又は分子線エピタキシー(MBE)方法によって基板11上に順次成長され得る。第3下部コンタクト電極45pは、例えば、物理気相蒸着法又は化学気相蒸着法によって第3p型半導体層45上に形成されてもよく、SnO、InO₂、ZnO、ITO、ITZOなどの透明伝導性酸化物(TCO)を含んでもよい。本開示の一実施例に係る第3発光スタック40が緑色を発光する場合、基板11は、Al₂O₃(例：サファイア基板)を含み

、第3下部コンタクト電極45pは、酸化スズなどの透明伝導性酸化物(TCO)を含んでもよい。第1及び第2発光スタック20、30は、臨時基板上にそれぞれ第1導電型半導体層、活性層及び第2導電型半導体層を順次成長させることによって類似する形に形成され得る。透明伝導性酸化物(TCO)を含む下部コンタクト電極は、例えば、物理気相蒸着法又は化学気相蒸着法などによって第2導電型半導体層上にそれぞれ形成されてもよい。そして、第1及び第2発光スタック20、30は、第1接着層61を挟んで互いに結合され、第1及び第2発光スタック20、30の各臨時基板のうち少なくとも一つをレーザーリフトオフ工程、化学工程、機械的工程などによって除去することができる。そして、第1及び第2発光スタック20、30は、第2接着層63を挟んで第3発光スタック40と結合することができ、第1及び第2発光スタック20、30の残りの臨時基板がレーザーリフトオフ工程、化学工程、機械的工程などによって除去されてもよい。

10

【0087】

図3A、図3B及び図3Cを参照すると、第1、第2及び第3発光スタック20、30、40のそれぞれの多様な部分は、エッチング工程などを通じてパターンニングされ、第1導電型半導体層21、第1下部コンタクト電極25p、第1導電型半導体層31、第2下部コンタクト電極35p、第3下部コンタクト電極45p、及び第1導電型半導体層41の各部分を露出させることができる。図示した実施例によると、第1発光スタック20は、各発光スタック20、30、40のうち最も小さい面積を有する。一方、第3発光スタック40は、各発光スタック20、30、40のうち最も大きい面積を有することができ、その結果、第3発光スタック40の光度を相対的に増加させることができる。しかし、本開示の概念が発光スタック20、30及び40の相対的な大きさに特に制限されるのではない。

20

【0088】

図4A、図4B及び図4Cを参照すると、第1発光スタック20の第1導電型半導体層21の上面の一部は、第1上部コンタクト電極21nを形成するために湿式エッチングを通じてパターンニングされてもよい。上述したように、第1上部コンタクト電極21nは、第1導電型半導体層21のリセスされた領域に約100nmの厚さで形成され、例えば、それらの間のオーミック接触を向上させることができる。

【0089】

図5A、図5B及び図5Cを参照すると、第1絶縁層81は、発光スタック20、30、40を覆うように形成されてもよく、第1絶縁層81の一部は、第1、第2、第3及び第4コンタクトホール20CH、30CH、40CH及び50CHを形成するために除去されてもよい。第1コンタクトホール20CHは、第1下部コンタクト電極25p上に画定され、第1下部コンタクト電極25pの一部を露出させる。第2コンタクトホール30CHは、第2下部コンタクト電極35p上に画定され、第2下部コンタクト電極35pの一部を露出させることができる。第3コンタクトホール40CHは、第3下部コンタクト電極45p上に画定され、第3下部コンタクト電極45pの一部を露出させることができる。

30

【0090】

第4コンタクトホール50CHは、第1乃至第3発光スタック20、30、40の第1導電型半導体層21、31、41への電氣的接続を許容するための通路を提供する。第4コンタクトホール50CHは、第1サブコンタクトホール50CHa、第2サブコンタクトホール50CHb及び第3サブコンタクトホール50CHcを含んでもよい。第1サブコンタクトホール50CHaは、第1導電型半導体層21上に画定され、第1上部コンタクト電極21nの一部を露出させることができ、第2サブコンタクトホール50CHbは、第1導電型半導体層31上に画定され、第1導電型半導体層31の一部を露出させることができ、第3サブコンタクトホール50CHcは、第1導電型半導体層41上に画定され、第1導電型半導体層41の一部を露出させることができる。

40

【0091】

図6A、図6B及び図6Cを参照すると、第1、第2、第3及び第4パッド20pd、

50

30 p d、40 p d及び50 p dは、第1、第2、第3及び第4コンタクトホール20 C H、30 C H、40 C H、50 C Hを有するように形成された第1絶縁層81上に形成される。第1、第2、第3及び第4パッド20 p d、30 p d、40 p d及び50 p dは、例えば、実質的に基板11の全面上に導電層を形成し、フォトリソグラフィ工程を用いて導電層をパターニングすることによって形成され得る。

【0092】

第1パッド20 p dは、第1コンタクトホール20 C Hが形成された領域と重畳するように形成され、第1コンタクトホール20 C Hを介して第1下部コンタクト電極25 pに連結されてもよい。第2パッド30 p dは、第2コンタクトホール30 C Hが形成された領域と重畳するように形成され、第2コンタクトホール30 C Hを介して第2下部コンタクト電極35 pに連結されてもよい。第3パッド40 p dは、第3コンタクトホール40 C Hが形成された領域と重畳するように形成され、第3コンタクトホール40 C Hを介して第3下部コンタクト電極45 pに連結されてもよい。第4パッド50 p dは、第4コンタクトホール50 C Hが形成された領域、特に、第1、第2及び第3サブコンタクトホール50 C H a、50 C H b、50 C H cが形成された領域と重畳するように形成され、第1乃至第3発光スタック20、30、40の第1導電型半導体層21、31、41に電氣的に連結されてもよい。

【0093】

図7 A、図7 B及び図7 Cを参照すると、第2絶縁層83は、第1絶縁層81上に形成されてもよい。第2絶縁層83は、シリコン酸化物及び／又はシリコン窒化物を含んでもよい。しかし、本開示がこれに限定されるのではなく、一部の実施例において、第1及び第2絶縁層81、83は無機物質を含んでもよい。続いて、第2絶縁層83はパターニングされ、第1乃至第4パッド20 p d、30 p d、40 p d、50 p dを露出させる第1、第2、第3及び第4貫通ホール20 c t、30 c t、40 c t及び50 c tが形成されてもよい。

【0094】

第1パッド20 p d上に形成された第1貫通ホール20 c tは、第1パッド20 p dの一部を露出させる。第2パッド30 p d上に形成された第2貫通ホール30 c tは、第2パッド30 p dの一部を露出させる。第3パッド40 p d上に形成された第3貫通ホール40 c tは、第3パッド40 p dの一部を露出させる。第4パッド50 p d上に形成された第4貫通ホール50 c tは、第4パッド50 p dの一部を露出させる。図示した例示的な実施例において、第1、第2、第3及び第4貫通ホール20 c t、30 c t、40 c t及び50 c tは、第1、第2、第3及び第4パッド20 p d、30 p d、40 p d及び50 p dが形成された領域内でそれぞれ画定され得る。

【0095】

図8 A、図8 B及び図8 Cを参照すると、第1、第2、第3及び第4貫通ホール20 c t、30 c t、40 c t、50 c tが形成された第2絶縁層83上に第1、第2、第3及び第4連結電極20 c e、30 c e、40 c e、50 c eが形成される。第1連結電極20 c eは、第1貫通ホール20 c tが形成された領域と重畳するように形成され、第1貫通ホール20 c tを介して第1パッド20 p dに連結されてもよい。第2連結電極30 c eは、第2貫通ホール30 c tが形成された領域と重畳するように形成され、第2貫通ホール30 c tを介して第2パッド30 p dに連結されてもよい。第3連結電極40 c eは、第3貫通ホール40 c tが形成された領域と重畳するように形成され、第3貫通ホール40 c tを介して第3パッド40 p dに連結されてもよい。第4連結電極50 c eは、第4貫通ホール50 c tが形成された領域と重畳するように形成され、第4貫通ホール50 c tを介して第4パッド50 p dに連結されてもよい。

【0096】

第1、第2、第3及び第4連結電極20 c e、30 c e、40 c e、50 c eは、互いに離隔して発光スタック構造体上に形成されてもよい。第1、第2、第3及び第4連結電極20 c e、30 c e、40 c e、50 c eは、第1、第2、第3及び第4パッド20 p

10

20

30

40

50

d、30pd、40pd、50pdにそれぞれ電氣的に連結され、外部信号を各発光スタック20、30、40に伝送することができる。

【0097】

第1、第2、第3及び第4連結電極20ce、30ce、40ce及び50ceを形成する方法は特に制限されない。例えば、本開示の一実施例によると、発光スタック構造体上にシード層が伝導性表面として蒸着され、連結電極が形成される位置にシード層が露出するようにフォトレジストパターンが形成されてもよい。一実施例によると、前記シード層は、約1000Å程度の厚さで蒸着されてもよいが、これに限定されるのではない。続いて、シード層は、Cu、Ni、Ti、Sb、Zn、Mo、Co、Sn、Agなどの金属又はこれらの合金でめっきされてもよく、各連結電極の間に残留するフォトレジストパターン及びシード層は除去されてもよい。一部の例示的な実施例において、めっき金属の酸化を防止したり、少なくとも抑制するために、追加金属がめっき金属（例えば、各連結電極）上に無電解ニッケル浸漬ゴールド（electroless nickel immersion gold；ENIG）などによって蒸着又はめっきされてもよい。一部の実施例において、シード層は、それぞれの連結電極に残っていてもよい。

【0098】

図示した例示的な実施例によると、それぞれの連結電極20ce、30ce、40ce及び50ceは、基板11から遠ざかるように実質的に長い形状を有してもよい。他の例示的な実施例において、連結電極20ce、30ce、40ceは、連結電極20ce、30ce、40ce、50ceの長い形状から応力を減少させるために2個以上の金属又は複数の異なる金属層を含んでもよい。しかし、本開示は、連結電極20ce、30ce、40ce、50ceの特定形状に限定されなく、一部の実施例において、連結電極は多様な形状を有することができる。

【0099】

図面に示したように、それぞれの連結電極20ce、30ce、40ce及び50ceは、発光スタック構造体と外部ライン又は電極との間の電氣的連結を容易に行うために実質的に平坦な上部表面を有してもよい。各連結電極20ce、30ce、40ce、50ceは、発光スタック構造体の側面に形成された少なくとも一つのステップと重畳してもよい。このような方式で、連結電極の下部表面は、上部表面より大きい幅を有してもよく、連結電極20ce、30ce、40ce及び50ceと発光スタック構造体との間にさらに大きい接触面積を提供し、発光素子100が保護層90と共に多様な後続工程に耐えられるより安定した構造を有する。この場合、外側に近接して配置された連結電極20ce、30ce、40ce及び50ceの一側面の長さLと発光素子100の中心に近接して配置された他の表面の長さL'とは互いに異なってもよい。例えば、連結電極の二つの対向面の間の長さの差は、3µm乃至16µmであってもよいが、これに限定されるのではない。

【0100】

そして、連結電極20ce、30ce、40ce、50ceの間に保護層90が配置される。保護層90は、研磨工程などによって連結電極20ce、30ce、40ce、50ceの上面と実質的に並んで形成されてもよい。一実施例によると、保護層90は、ブラックエポキシモルディングコンパウンド（EMC）を含んでもよいが、これに限定されるのではない。例えば、一部の実施例において、保護層90は、感光性を有するポリイミドドライフィルム（PID）を含んでもよい。このような方式で、保護層90は、後続プロセスの間に適用され得る外部衝撃から発光構造体を保護するだけでなく、後続転写段階の間の取り扱いを容易に行えるように発光素子100に十分な接触面積を提供することができる。また、保護層90は、発光素子100の側面への光漏れを防止し、隣接した発光素子100から放出される光の干渉を防止するか、少なくとも抑制することができる。

【0101】

図9は、基板11上に配置された複数の発光素子100を例示的に示したものであって、各発光素子100を分離するために単一化工程を経る。図10を参照すると、本開示の

一実施例によれば、前記発光スタック構造体の間に各レーザービームが照射され、各発光スタック構造体を部分的に分離する分離経路を形成することができる。図11を参照すると、ステルスレーザーを用いて基板11内に分離経路が追加されてもよい。ステルスレーザーは、図10のレーザー照射面と反対の方向から照射されてもよい。

【0102】

図12を参照すると、基板11が第1ボンディング層95に付着した状態でそれぞれの発光素子100を単一化するために、当業界で公知となっている多様な方法を用いてカットティング又はブレーキングされ得る。例えば、基板11は、その上に形成されたスクライビングラインを通じて基板11をダイシングしてカットティングしたり、又は、例えば、レーザー放射線プロセスの間に形成された分離経路に沿って機械的な力を加えることによって基板11をブレーキングさせることができる。第1ボンディング層95はテープであってもよいが、後続工程で第1ボンディング層95が発光素子100を安定的に付着させながら発光素子100を分離できる限り、本開示はこれに限定されない。第1ボンディング層95がレーザー放射線段階後に基板11上に付着することを既に説明したが、一部の例示的な実施例において、第1ボンディング層95はレーザー放射線段階前に基板11上に付着してもよい。

【0103】

図13を参照すると、基板11が個別発光素子100に分離された後、第1ボンディング層95は拡張されてもよく、その結果、各発光素子100が互いに空間的に離隔し得る。

【0104】

図14、図15、及び図16は、本開示の一実施例に係る発光パッケージ製造工程を概略的に示した断面図である。本開示の一実施例に係る発光素子100は、当業界で知られている多様な方法で転写及びパッケージングされ得る。以下では、キャリア基板11cを用いて基板11上に第2接着層13を付着させ、発光素子100を転写することを例示的に説明するが、本開示が特定の転写方法に限定されるのではない。

【0105】

図14を参照すると、本開示の一実施例によると、前記単一化された発光素子100は、第2接着層13を挟んでキャリア基板11c上に転写されて配置されてもよい。この場合、発光素子が発光スタック構造体から外側に突出する連結電極を含む場合、上述したように、不均一な構造により、後続工程、特に、転写工程で多様な問題が発生し得る。また、発光素子が適用分野によって約10,000 μm^2 未満、約4,000 μm^2 未満又は約2,500 μm^2 未満の表面積を有するマイクロLEDを含む場合、小さいフォームファクターによって発光素子の取り扱いがさらに難しくなり得る。しかし、各連結電極20ce、30ce、40ce、50ceの間に保護層90が配置された例示的な実施例に係る発光素子100の提供は、転写及びパッケージングなどの後続プロセスの間の発光素子100の取り扱いを容易にするだけでなく、外部衝撃から発光構造体を保護し、隣接した各発光素子100の間の光の干渉を防止することができる。

【0106】

キャリア基板11cが発光素子100を第2接着層13に安定的に装着する限り、キャリア基板11cは特に制限されない。第2接着層13はテープであってもよいが、本開示は、第2接着層13が発光素子100をキャリア基板11cに安定的に付着させ、後続工程の間に発光素子100を分離できる限り、これに制限されるのではない。一部の実施例において、図13の発光素子100は、別途のキャリア基板11cに転写されなく、回路基板11pに直接転写されてもよい。

【0107】

発光素子100は回路基板11p上に実装されてもよい。一実施例によると、回路基板11pは、互いに電氣的に連結された上部回路電極11pa、下部回路電極11pc及び中間回路電極11pbを含んでもよい。各上部回路電極11paは、それぞれ第1、第2、第3及び第4連結電極20ce、30ce、40ce及び50ceのそれぞれに対応してもよい。例示的な実施例において、各上部回路電極11paはENIGによって表面処

10

20

30

40

50

理され、高温で部分的に溶融されることによって、発光素子 100 の各連結電極に対する電氣的連結を容易に行うことができる。

【0108】

例示した実施例によると、発光素子 100 は、好ましくは、ディスプレイ装置などの最終目標装置に実装される回路基板 11p の上部回路電極のピッチ P（図 16B を参照）を考慮した上で、所望のピッチでキャリア基板 11c 上で互いに離隔し得る。

【0109】

本開示の一実施例によると、発光素子 100 の第 1、第 2、第 3 及び第 4 連結電極 20ce、30ce、40ce、50ce は、回路基板 11p の上部回路電極 11pa に、例えば、異方性導電フィルム（ACF）接合によってそれぞれボンディングされてもよい。他のボンディング方法より低い温度で行われ得る ACF ボンディングを通じて発光素子 100 が回路基板にボンディングされるとき、発光素子 100 がボンディングの間に高温に晒されることを防止することができる。しかし、本開示は、特定の結合方法に制限されない。例えば、一部の例示的な実施例において、各発光素子 100 は、異方性伝導性ペースト（ACP）、半田、ボールグリッドアレイ（BGA）、又は Cu 及び Sn のうち少なくとも一つを含むマイクロバンプを用いて回路基板 11p にボンディングされてもよい。この場合、連結電極 20ce、30ce、40ce、50ce の上部表面と保護層 90 は、研磨工程などによって互いに実質的に並んでいるので、発光素子 100 の異方性導電フィルムに対する接着性が増加し、回路基板 11p にボンディングされるときにさらに安定的な構造を形成することができる。

【0110】

図 15 を参照すると、モールディング層 91 が各発光素子 100 の間に形成される。一実施例によると、モールディング層 91 は、発光素子 100 から放出された光を反射又は吸収することによって光を遮断することができる。一実施例において、モールディング層 91 は、特に、発光素子 100 の上面、すなわち、光放出面と並んでもよく、これによって、第 1 乃至第 3 発光スタック 20、30、40 から放出される光の指向角を狭めることができる。例えば、モールディング層 91 は、基板 11 の側面を覆い、基板 11 の上面と並んでもよい。したがって、モールディング層 91 は、光が基板 11 の側面に放出されることを防止し、指向角を狭めることができる。さらに、光放出面が基板 11 の上面に制限されるので、第 1 乃至第 3 発光スタック 20、30、40 の光の指向角がほぼ同一になる。他の実施例において、モールディング層 91 は、発光素子 100 の上面を覆うことができる。モールディング層 91 は、発光素子 100 の上面上に相対的に薄い厚さで配置され、発光素子 100 から放出された光を透過させ、外部から入射された光が発光素子 100 で反射されることを防止することができる。モールディング層 91 は、発光素子 100 上に形成された保護層 90 と共に、その構造を強化することによって発光パッケージに追加的な保護を提供する。

【0111】

例示的な実施例において、モールディング層 91 は、有機又は無機ポリマーを含んでもよい。一部の実施例において、モールディング層 91 は、シリカ又はアルミナなどの充填剤をさらに含んでもよい。例示的な実施例において、モールディング層 91 は、保護層 90 と同一の物質を含んでもよい。モールディング層 91 は、ラミネーション、めっき及び／又は印刷方法などの当業界で知られている多様な方法を通じて形成され得る。例えば、モールディング層 91 は、有機高分子シートが発光素子 100 上に配置され、真空中で高温及び高圧が加えられる真空ラミネート工程によって形成され、発光パッケージの実質的に平らな上面を提供することによって光均一性を向上させることができる。モールディング層 91 は、グラインディング工程又は全面エッチング工程を通じて発光素子 100 の上面が露出するように部分的に除去されてもよい。

【0112】

一部の実施例において、モールディング層 91 が形成される前に発光素子 100 から基板 11 が除去されてもよい。この場合、モールディング層 91 は、第 1 導電型半導体層 4

1の側面を覆い、第1導電型半導体層41の上面を露出させることができる。

【0113】

図16A及び図16Bを参照すると、回路基板11p上に配置された発光素子100は、所望の構成に切断されることによって発光パッケージ110として形成され得る。図16Bは、回路基板11p上に配置された4個の発光素子100(2×2)を含む。しかし、本開示は、発光パッケージ110に形成された特定の個数の発光素子に制限されない。例えば、一部の実施例において、発光パッケージ110は、回路基板11p上に形成された一つ以上の発光素子100を含んでもよい。また、本開示は、発光パッケージ110内の一つ以上の発光素子100の特定の配列に限定されなく、例えば、発光パッケージ110内の一つ以上の発光素子100はn×mの配列であってもよい。ここで、nとmは自然数である。一実施例によると、回路基板11pは、発光パッケージ110に含まれたそれぞれの発光素子100を独立的に駆動するためのスキャンライン及びデータラインを含んでもよい。

10

【0114】

図17は、本発明の一実施例に係るディスプレイ装置を説明するための概略的な断面図である。

【0115】

図17を参照すると、ディスプレイ装置は、ディスプレイ基板11b及び発光パッケージ110を含んでもよい。発光パッケージ110は、ディスプレイ装置などの最終装置のディスプレイ基板11b上に実装されてもよい。ディスプレイ基板11bは、発光パッケージ110の下部回路電極11pcにそれぞれ対応するターゲット電極11sを含んでもよい。本開示の一実施例に係るディスプレイ装置は複数の画素を含んでもよく、各発光素子100は各画素に対応して配置されてもよい。より具体的に、本開示の一実施例に係る発光素子100の各発光スタックは、一つのピクセルの各サブピクセルに対応してもよい。発光素子100は、垂直に積層された発光スタック20、30及び40を含むので、各サブピクセルに対して転写される素子の数は、従来の発光素子の数より実質的に減少し得る。また、連結電極の各対向面の長さが互いに異なるので、発光スタック構造体に連結電極を安定的に形成し、内部構造を強化することができる。また、一部の実施例に係る発光素子100は、各連結電極の間に保護層90を含むので、外部衝撃から発光素子100を保護することができる。

20

30

【0116】

本実施例において、発光パッケージ110がディスプレイ基板11bに実装されることを説明するが、発光パッケージ110を製造する工程を省略し、ディスプレイ基板11b上に発光素子100を直接実装することによってモルディング層91を形成することもできる。

【0117】

図18は、本開示の他の実施例に係る発光パッケージを説明するための概略的な断面図である。

【0118】

図18を参照すると、本実施例に係る発光パッケージは、既に図15、図16A及び図16Bを参照して説明した発光パッケージとほぼ類似するが、発光素子200が基板11を含まない点で相違する。発光素子100から基板11が除去され、よって、第1導電型半導体層41が露出する。発光素子200は、第1導電型半導体層41の上面を介して光を放出し、その結果、第1導電型半導体層41の上面が光放出面になる。モルディング層91は、第1導電型半導体層41の側面を覆い、その上面を露出させる。

40

【0119】

図19は、本開示の他の実施例に係る発光スタック構造体の概略的な断面図である。

【0120】

図19を参照すると、本実施例に係る発光スタック構造体は、図2を参照して説明した発光スタック構造体と対比して、第2下部コンタクト電極135pが下部層135a及び

50

上部層 1 3 5 b を含む点で相違する。下部層 1 3 5 a 及び上部層 1 3 5 b は、いずれも I T O 系透明導電性酸化物層で形成されてもよい。但し、下部層 1 3 5 a は、3 0 0 °C 以上の温度で熱処理され、第 2 導電型半導体層 3 5 にオーミック接触し、上部層 1 3 5 b は、熱処理なしで形成されてもよい。一実施例において、下部層 1 3 5 a は、青色光の透過率を低下させるために 4 0 0 °C 以下の温度で熱処理されてもよい。表 1 を参照して分かるように、I T O は、厚さが増加するほど短波長に対する透過率が減少し、また、相対的に厚いほど熱処理を施していないときの透過率が低い。その結果、第 2 下部コンタクト電極 1 3 5 p を熱処理なしで厚く形成すると、青色光の透過率を大幅に低下させることができる。しかし、第 2 下部コンタクト電極 1 3 5 p は、第 2 導電型半導体層 3 5 にオーミック接触しなければならないので、熱処理を排除することはできない。このために、本開示は、第 2 導電型半導体層 3 5 にオーミック接触する下部層 1 3 5 a と厚さを増加させるための上部層 1 3 5 b とを分離して形成したものであって、第 2 導電型半導体層 3 5 にオーミック接触しながら全体的に透過率をさらに減少できる第 2 下部コンタクト電極 1 3 5 p を提供することができる。特に、下部層 1 3 5 a はオーミック接触のために形成され、上部層 1 3 5 b は全体の厚さを増加させるために形成されるものであって、上部層 1 3 5 b が下部層 1 3 5 a より厚くてもよい。

【0 1 2 1】

本実施例において、第 2 下部コンタクト電極 1 3 5 p が、熱処理された下部層 1 3 5 a 、及び熱処理なしで形成された上部層 1 3 5 b を含むことを説明するが、第 2 下部コンタクト電極 1 3 5 p の代わりに又は第 2 下部コンタクト電極 1 3 5 p と共に、第 3 下部コンタクト電極 4 5 p も、オーミック接触のために熱処理された下部層、及び熱処理なしで形成された上部層を含むように形成され得る。

【0 1 2 2】

特定の例示的な実施例及び具現を本明細書で説明したが、他の実施例及び修正がこの説明から明らかになるだろう。よって、本開示は、このような実施例に制限されず、添付の特許請求の範囲のさらに広い範囲及び当業者にとって明らか且つ多様な修正及び等価の構成を含む。

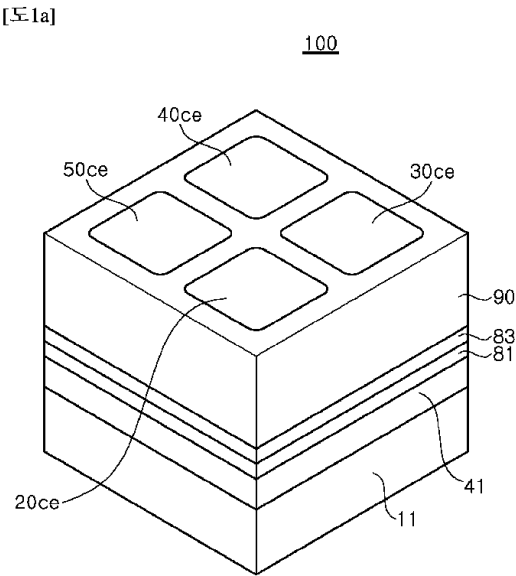
【符号の説明】

【0 1 2 3】

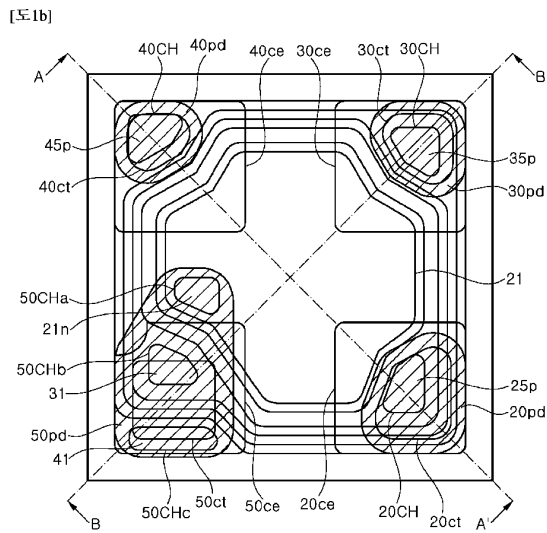
- 1 1 基板
- 1 1 b ディスプレイ基板
- 1 1 c キャリア基板
- 1 1 p 回路基板
- 1 1 p a 上部回路電極
- 1 1 p b 中間回路電極
- 1 1 p c 下部回路電極
- 1 3 第 2 接着層
- 2 0 第 1 発光スタック
- 2 0 c e 第 1 連結電極
- 2 0 C H 第 1 コンタクトホール
- 2 0 c t 第 1 貫通ホール
- 2 0 p d 第 1 パッド
- 2 1 第 1 導電型半導体層
- 2 1 n 第 1 上部コンタクト電極
- 2 3 活性層
- 2 5 第 2 導電型半導体層
- 2 5 型半導体層
- 2 5 p 第 1 下部コンタクト電極
- 3 0 第 2 発光スタック
- 3 0 c e 第 2 連結電極

3 0 C H	第 2 コンタクトホール	
3 0 c t	第 2 貫通ホール	
3 0 p d	第 2 パッド	
3 1	第 1 導電型半導体層	
3 3	活性層	
3 5	第 2 導電型半導体層	
3 5 p	第 2 下部コンタクト電極	
4 0	第 3 発光スタック	
4 0 c e	第 3 連結電極	
4 0 C H	第 3 コンタクトホール	10
4 0 c t	第 3 貫通ホール	
4 0 p d	第 3 パッド	
4 1	第 1 導電型半導体層	
4 3	活性層	
4 5	第 2 導電型半導体層	
4 5 p	第 3 下部コンタクト電極	
5 0 c e	第 4 連結電極	
5 0 C H	第 4 コンタクトホール	
5 0 C H a	第 1 サブコンタクトホール	
5 0 C H b	第 2 サブコンタクトホール	20
5 0 C H c	第 3 サブコンタクトホール	
5 0 c t	第 4 貫通ホール	
5 0 p d	第 4 パッド	
6 1	第 1 接着層	
6 3	第 2 接着層	
8 1	第 1 絶縁層	
8 3	第 2 絶縁層	
9 0	保護層	
9 1	モールドイング層	
9 5	第 1 ボンディング層	30
1 0 0	発光素子	
1 1 0	発光パッケージ	
1 3 5 a	下部層	
1 3 5 b	上部層	
1 3 5 p	第 2 下部コンタクト電極	
2 0 0	発光素子	

【図面】
【図 1 a】



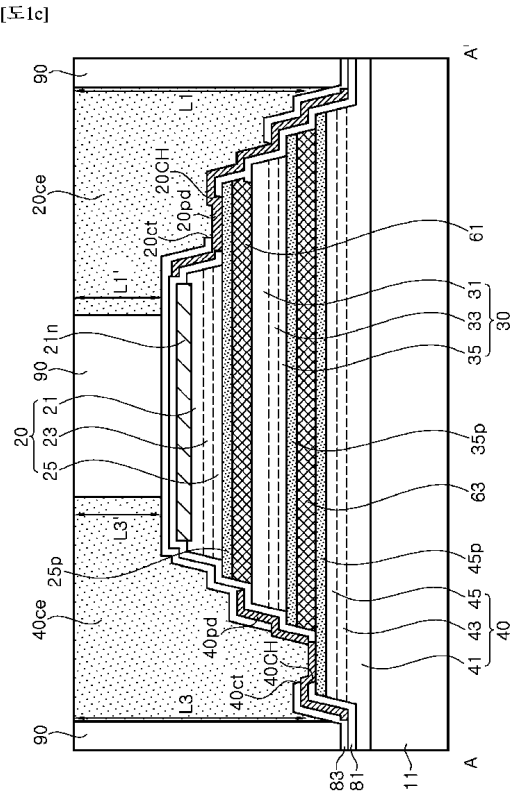
【図 1 b】



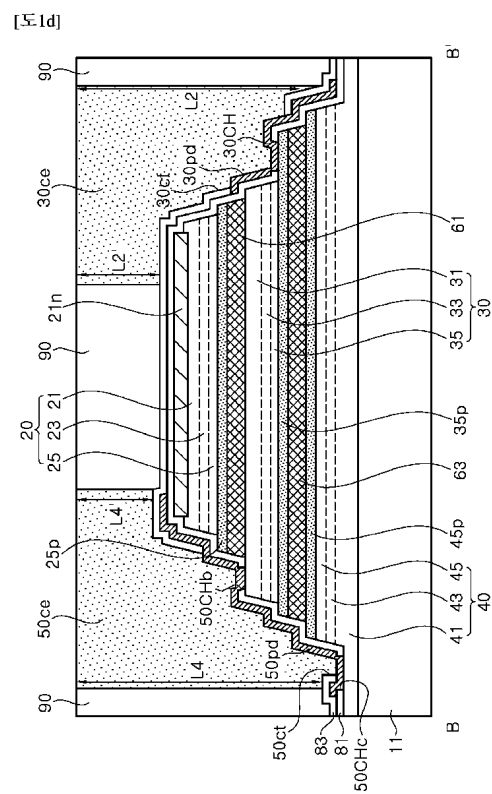
10

20

【図 1 c】



【図 1 d】

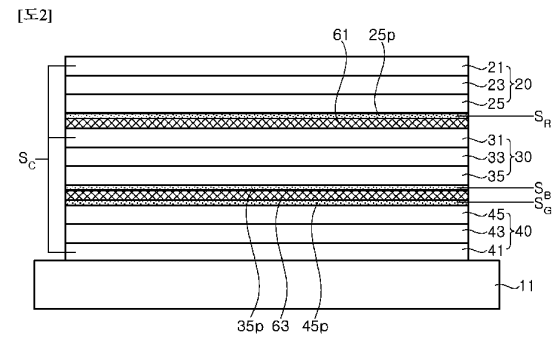


30

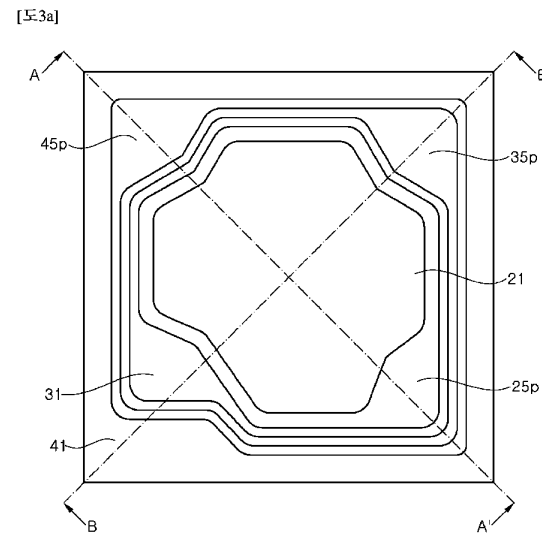
40

50

【図 2】

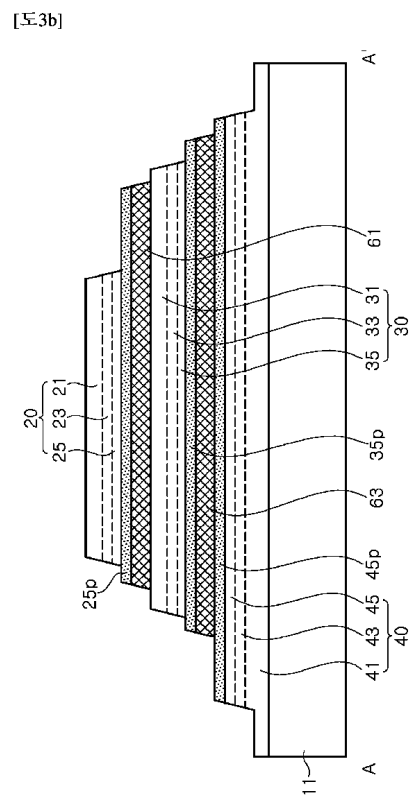


【図 3 a】

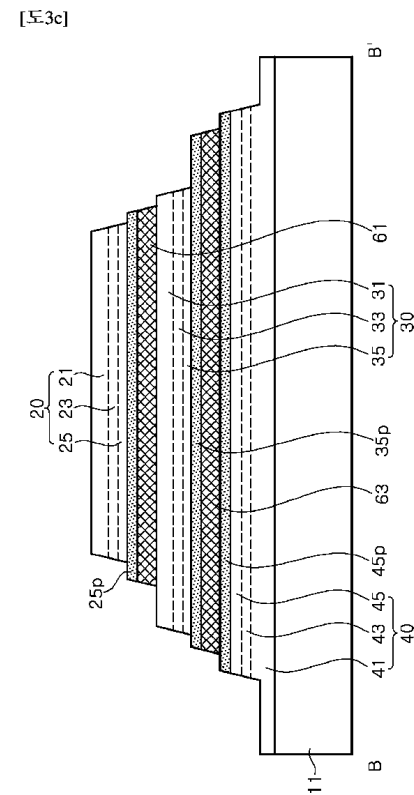


10

【図 3 b】



【図 3 c】



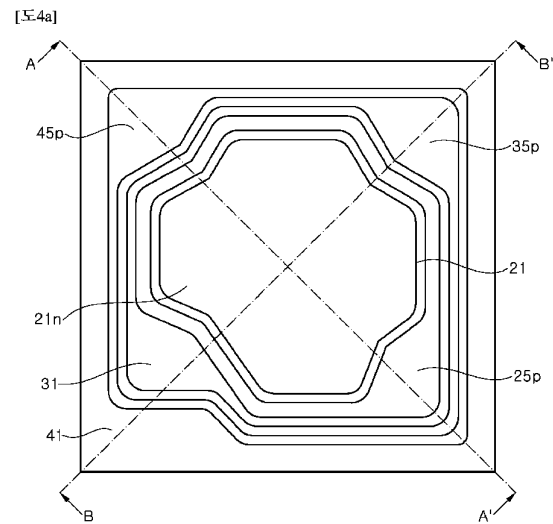
20

30

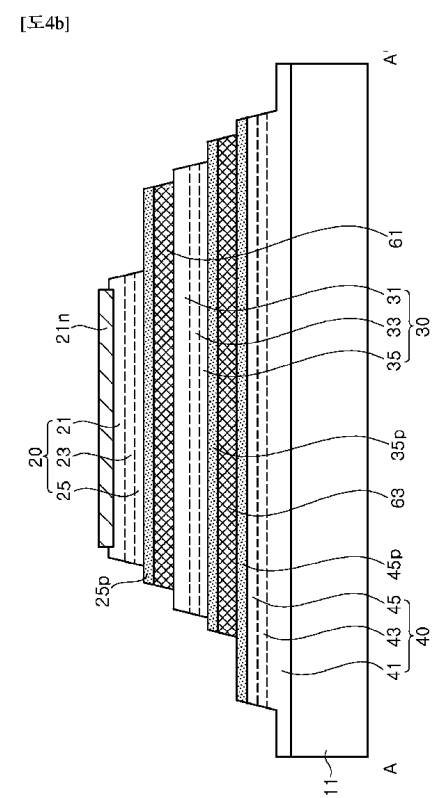
40

50

【図 4 a】



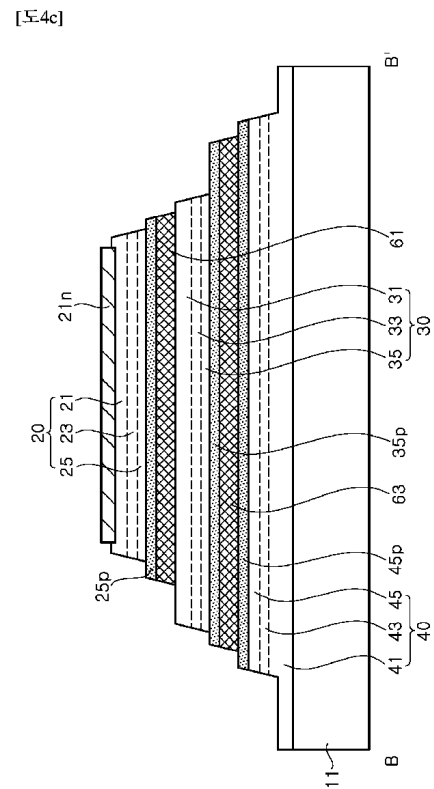
【図 4 b】



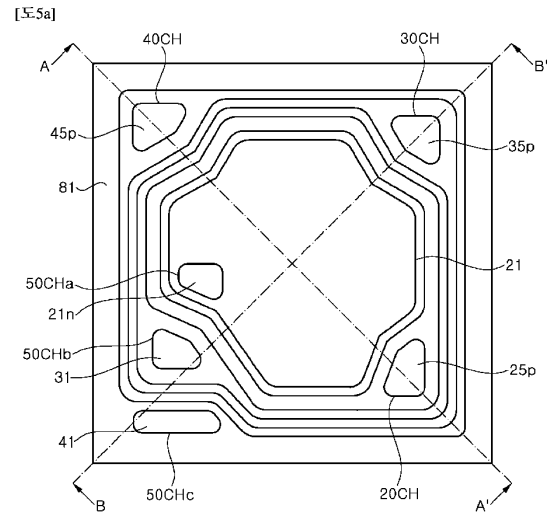
10

20

【図 4 c】



【図 5 a】



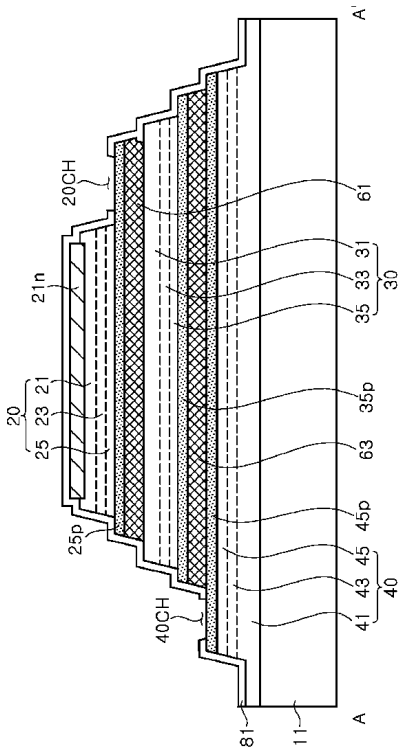
30

40

50

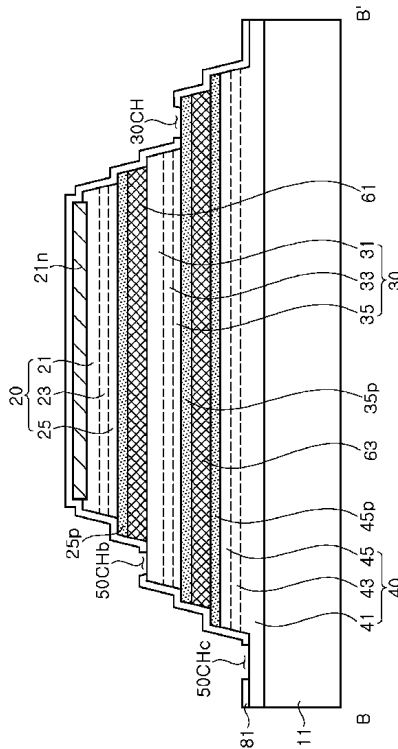
【図 5 b】

[図5b]



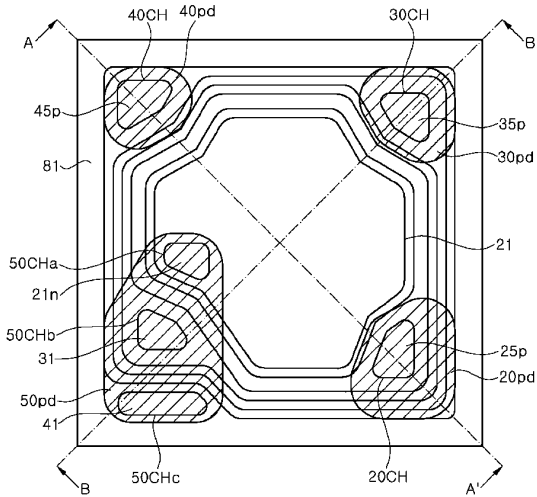
【図 5 c】

[図5c]



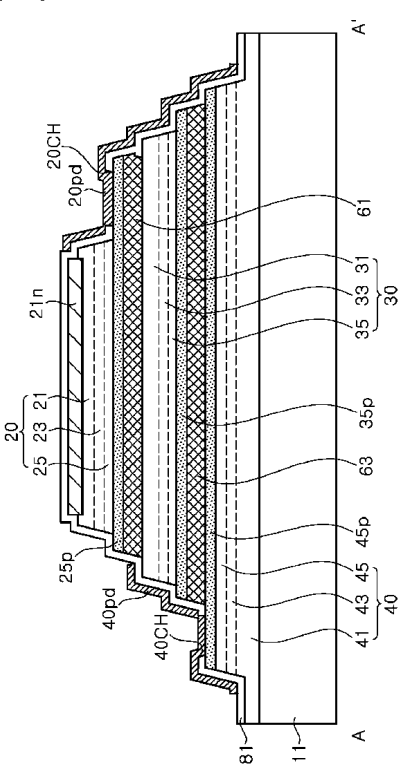
【図 6 a】

[図6a]



【図 6 b】

[図6b]



10

20

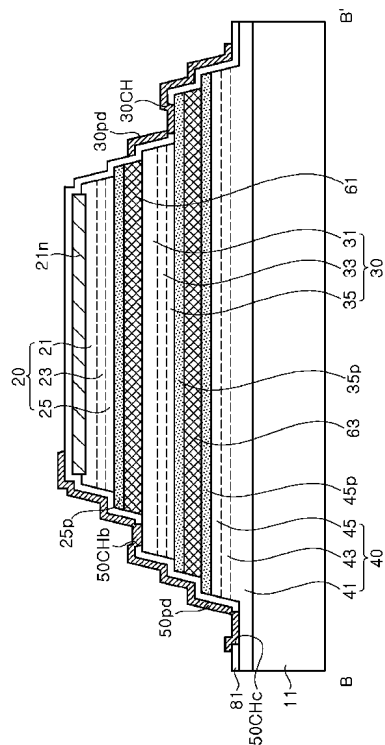
30

40

50

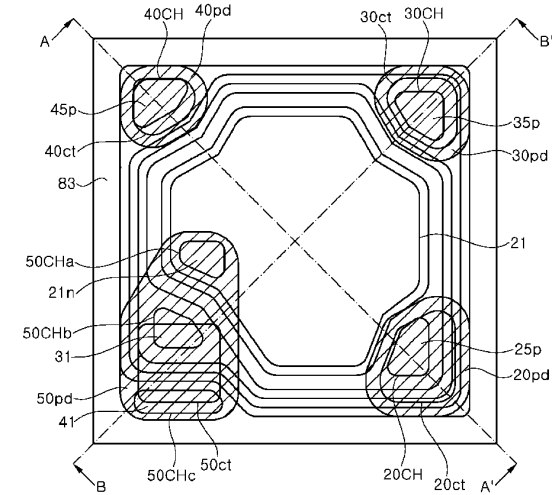
【図 6 c】

[図6c]



【図 7 a】

[図7a]

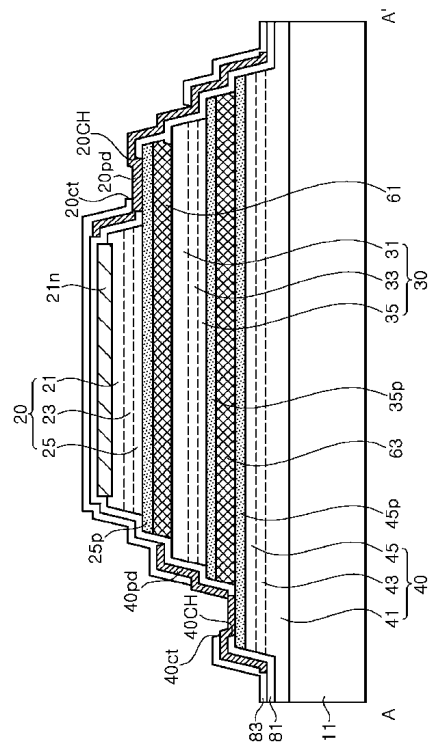


10

20

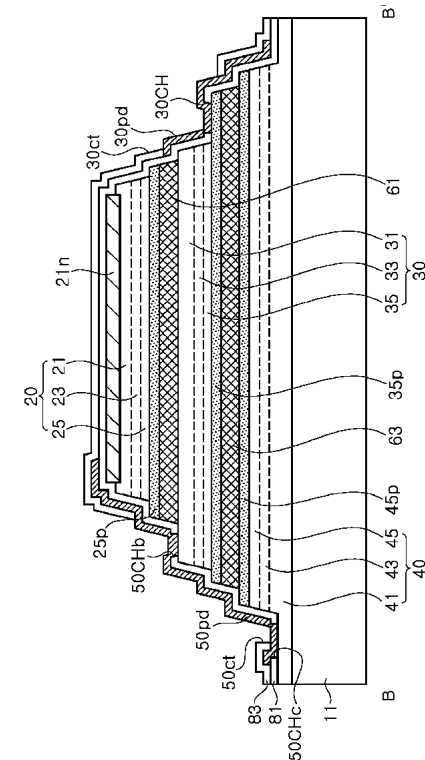
【図 7 b】

[図7b]



【図 7 c】

[図7c]

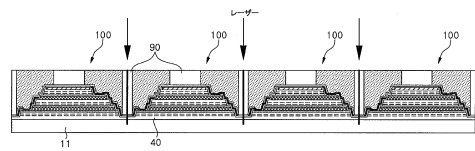


30

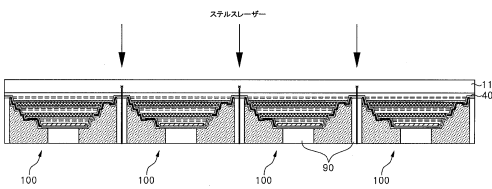
40

50

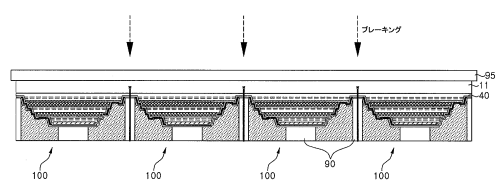
【図 1 0】



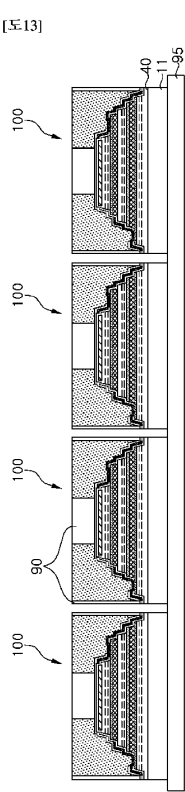
【図 1 1】



【図 1 2】



【図 1 3】



10

20

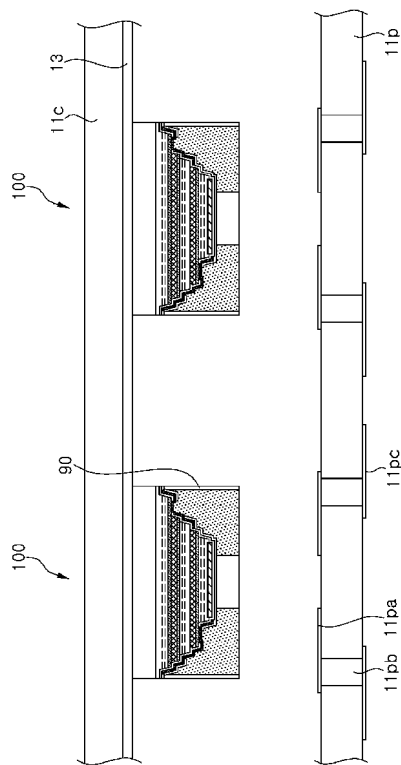
30

40

50

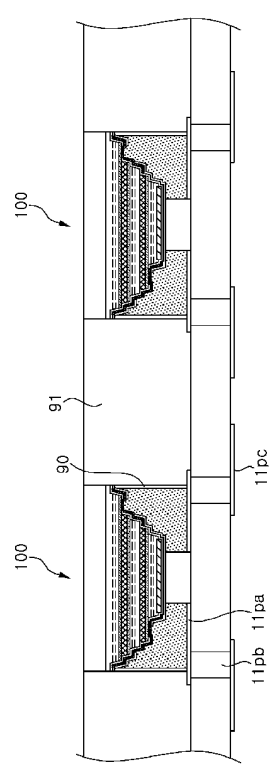
【図 1 4】

[図14]



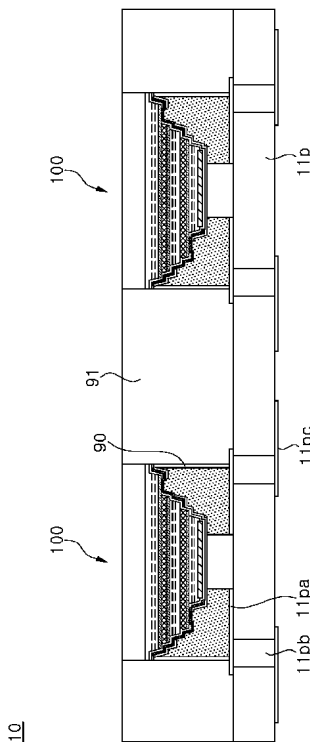
【図 1 5】

[図15]



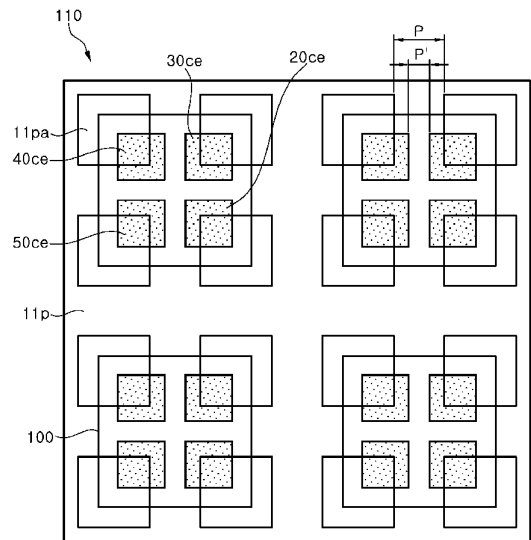
【図 1 6 a】

[図16a]



【図 1 6 b】

[図16b]



110

10

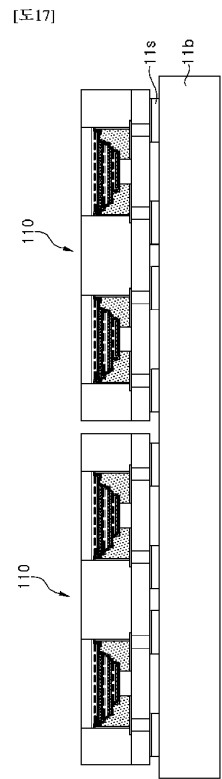
20

30

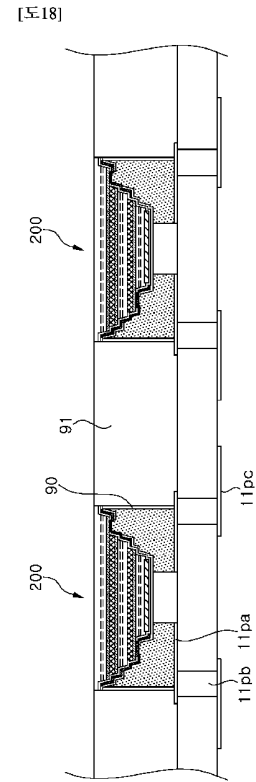
40

50

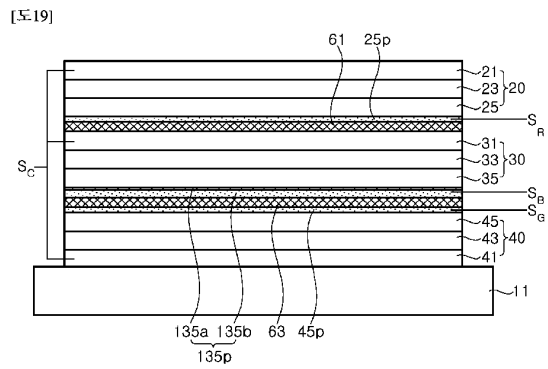
【図 1 7】



【図 1 8】



【図 1 9】



10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

(74)代理人 100110364

弁理士 実広 信哉

(74)代理人 100133400

弁理士 阿部 達彦

(72)発明者 ジョン・ミン・ジャン

大韓民国・キョンギード・アンサンシー・ダンウォング・サندانーロ・163ボンギル・65-16

(72)発明者 チャン・ヨン・キム

大韓民国・キョンギード・アンサンシー・ダンウォング・サندانーロ・163ボンギル・65-16

審査官 右田 昌士

(56)参考文献 米国特許出願公開第2019/0165207 (US, A1)

韓国公開特許第10-2018-0124011 (KR, A)

特開2003-197968 (JP, A)

特開2015-012244 (JP, A)

米国特許出願公開第2007/0102714 (US, A1)

特開2011-165664 (JP, A)

特開2017-098233 (JP, A)

特開2010-033985 (JP, A)

国際公開第2013/057873 (WO, A1)

(58)調査した分野 (Int.Cl., DB名)

H01L 33/00 - 33/64

G09F 9/00

G09F 9/30 - 9/33