

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/00 (2006.01)

H01L 21/324 (2006.01)



[12] 发明专利说明书

专利号 ZL 02156953.3

[45] 授权公告日 2007 年 8 月 8 日

[11] 授权公告号 CN 1331189C

[22] 申请日 2002.12.20 [21] 申请号 02156953.3

[30] 优先权

[32] 2001.12.21 [33] JP [31] 390714/01

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 小久保千穗 志贺爱子 棚田好文
山崎舜平

[56] 参考文献

CN1292569 A 2001.4.25

US2001/0000243 A1 2001.4.12

JP9-45616 A 1997.2.14

CN1258104A 2000.6.28

CN1284741 A 2001.2.21

CN1258102 A 2000.6.28

JP10-12891 A 1998.1.16

JP9-320961 A 1997.12.12

On the super lateral growth phenomenon observed in excimer laser-induced crystallization of the thin Si films James S. Im. 和 H. J. Kim, appl. phys. lett., Vol. 64 No. 17 1996

Sequential lateral solidification of thin silicon films on SiO₂ Robert S. Sposili and James S. Im, appl. phys. lett., Vol. 69 No. 19 1996

审查员 刘震

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴立明 梁永

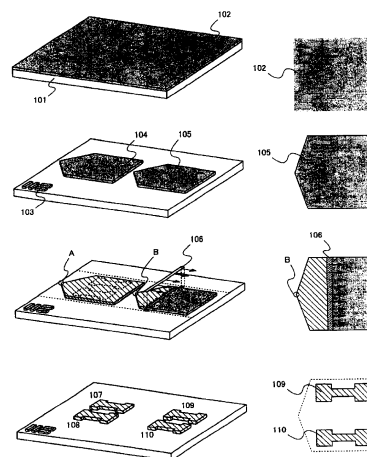
权利要求书 3 页 说明书 34 页 附图 21 页

[54] 发明名称

半导体器件及其制造方法

[57] 摘要

提供一种使用薄膜晶体管有效地配置要求高的器件间一致性的电路的方法。半导体层被形成在衬底上并被图形化为所需要的形状以形成第一半导体岛。通过在其表面区域内辐照激光均匀地晶化第一半导体岛。此后,该半导体层被图形化为所需要的形状以成为薄膜晶体管层的有源层。在这种情况下,构成一个单元电路的所有薄膜晶体管的有源层由第一半导体岛之一形成。于是,各 TFT 相互实现高一致性。



1. 一种半导体器件的制造方法, 包括:
在衬底上方形成非晶半导体层;
将非晶半导体层图形化为所需要的形状, 以形成第一半导体岛和标记;
将会聚为椭圆或矩形形状的激光辐照到包括第一半导体岛的区域, 同时相对于衬底进行扫描以晶化第一半导体岛;
将已晶化的第一半导体岛图形化为所需要的形状, 并形成第二半导体岛; 以及
使用第二半导体岛作为有源层形成薄膜晶体管, 并使用薄膜晶体管配置电路,
其中, 包括在半导体器件的单元电路中的所有薄膜晶体管的有源层从已晶化的第一半导体岛中的任何一个形成。
2. 根据权利要求1的方法, 其中布置所有的薄膜晶体管, 使得其沟道形成区中的电荷运动方向始终如一地近似平行排列。
3. 根据权利要求1的方法, 其中单元电路是电流源、电流镜电路、微分放大器电路和运算放大器电路中任何之一。
4. 根据权利要求1的方法, 其中激光是从连续波固体激光器、连续波气体激光器和连续波金属激光器的任何之一中振荡的。
5. 根据权利要求1的方法, 其中激光是从选自由连续波 YAG 激光器、连续波 YVO₄ 激光器、连续波 YLF 激光器、连续波 YAIO₃ 激光器、连续波玻璃激光器、连续波红宝石激光器、连续波翠绿宝石激光器和连续波 Ti: 蓝宝石激光器组成的组中的一个激光器中振荡的。
6. 根据权利要求1的方法, 其中激光是从选自由连续波准分子激光器、连续波 Ar 激光器、连续波 Kr 激光器和连续波 CO₂ 激光器组成的组中的一个激光器中振荡的。
7. 根据权利要求1的方法, 其中激光是从选自由连续波氦-镉激光器、连续波铜蒸气激光器和连续波金蒸气激光器组成的组中的一个激光器中振荡的。
8. 一种半导体器件的制造方法, 包括:
在衬底上方形成非晶半导体层;
在非晶半导体层上形成含用于结晶的金属催化剂的层, 并

- 通过加热该非晶半导体层形成结晶半导体层；
将结晶半导体层图形化为所需要的形状以形成第一半导体岛和标记；
将会聚为椭圆或矩形形状的激光辐照到包括第一半导体岛的区域，同时相对于衬底进行扫描；
将第一半导体岛图形化为所需要的形状，以形成第二半导体岛；以及
使用第二半导体岛作为有源层形成薄膜晶体管，并使用薄膜晶体管配置电路，
其中，在半导体器件的单元电路中的所有薄膜晶体管的有源层从第一半导体岛中的任何一个形成。
9. 根据权利要求8的方法，其中布置所有的薄膜晶体管，使得其沟道形成区中的电荷运动方向始终如一地近似平行排列。
10. 根据权利要求8的方法，其中单元电路是电流源、电流镜电路、微分放大器电路和运算放大器电路中任何之一。
11. 根据权利要求8的方法，其中激光是从连续波固体激光器、连续波气体激光器和连续波金属激光器中的任何之一中振荡的。
12. 根据权利要求8的方法，其中激光是从选自由连续波 YAG 激光器、连续波 YVO_4 激光器、连续波 YLF 激光器、连续波 $YAIO_3$ 激光器、连续波玻璃激光器、连续波红宝石激光器、连续波翠绿宝石激光器和连续波 Ti: 蓝宝石激光器组成的组中的一个激光器中振荡的。
13. 根据权利要求8的方法，其中激光是从选自由连续波准分子激光器、连续波 Ar 激光器、连续波 Kr 激光器和连续波 CO_2 激光器组成的组中的一个激光器中振荡的。
14. 根据权利要求8的方法，其中激光是从选自由连续波氦-镉激光器、连续波铜蒸气激光器和连续波金蒸气激光器组成的组中的一个激光器中振荡的。
15. 根据权利要求8的方法，其中该金属催化剂包括选自镍、锗、铁、钇、锡、铅、钴、铂、铜和金中的至少一种。
16. 一种含有单元电路的半导体器件的制造方法，包括：
在衬底上方形成非晶半导体层；
图形化所述非晶半导体层以形成第一半导体岛；

用会聚为椭圆或矩形形状的激光辐照所述第一半导体岛，同时相对于衬底进行扫描，使得所述激光的光斑首先接触所述第一半导体岛的一个角，以使所述第一半导体岛结晶；

将结晶的第一半导体岛图形化，以形成多个第二半导体岛；以及使用所述多个第二半导体岛形成所述单元电路中含有的薄膜晶体管。

17. 根据权利要求 16 的方法，其中布置所有的薄膜晶体管，使得其沟道形成区中的电荷运动方向始终如一地近似平行排列。

18. 根据权利要求 16 的方法，其中所述单元电路是电流源、电流镜电路、微分放大器电路和运算放大器电路中任何之一。

19. 根据权利要求 16 的方法，其中激光是从连续波固体激光器、连续波气体激光器和连续波金属激光器中的任何之一中振荡的。

20. 根据权利要求 16 的方法，其中激光是从选自由连续波 YAG 激光器、连续波 YVO_4 激光器、连续波 YLF 激光器、连续波 $YAIO_3$ 激光器、连续波玻璃激光器、连续波红宝石激光器、连续波翠绿宝石激光器和连续波 Ti: 蓝宝石激光器组成的组中的一个激光器中振荡的。

21. 根据权利要求 16 的方法，其中激光是从选自由连续波准分子激光器、连续波 Ar 激光器、连续波 Kr 激光器和连续波 CO_2 激光器组成的组中的一个激光器中振荡的。

22. 根据权利要求 16 的方法，其中激光是从选自由连续波氩-镉激光器、连续波铜蒸气激光器和连续波金蒸气激光器组成的组中的一个激光器中振荡的。

半导体器件及其制造方法

技术领域

本发明涉及一种半导体器件的制造方法以及按照该制造方法制造的一种半导体器件。本说明书中的“半导体器件”是指诸如液晶显示器件或发光器件的电光器件和使用它们作为显示部分电子器件。

背景技术

按照近年来广泛使用的技术，形成在绝缘体特别是玻璃衬底上的非晶半导体层被晶化，由此获得结晶半导体层，并且使用结晶半导体层作为有源层制作薄膜晶体管（下文称为“TFT”）。此外，近几年 TFT 电性能得到快速改善。

按照最近的技术进展，最初使用 IC 等外部安装的各种类型的信号处理电路可通过使用 TFT 制作。因此，已实现其中象素部分及其驱动电路被整体形成在衬底上的显示器件。使用减少部件数量的显示器是小型的且重量轻的，并且能够实现制造成本的显著降低。这样，广泛地促进了该领域中的研究和开发工作。

目前使用的 TFT 以非晶硅 TFT（下文中分别称为“a-Si TFT”）和多晶硅 TFT（下文中分别称为“p-Si TFT”）。a-Si TFT 使用前述非晶半导体层作为有源层形成，p-Si TFT 使用前述结晶半导体层作为有源层形成。与 a-Si TFT 相比，p-Si TFT 在各方面都性能优越，诸如非常高的场效应迁移率。因此，p-Si TFT 具有足以形成上述类型显示器件的驱动电路高性能。

但是，由于用于 IC 芯片等的晶体管形成在单晶硅上，晶体管具有更高的电性能，则可以获得均匀的电性能。比较起来，p-Si TFT 具有大量晶粒的集结体形成的半导体层。当晶化条件分别足够时，因为例如晶粒间取向晶界（晶界）的变化，电性能非常差。可以出现其中由含有大量晶界的有源层形成 p-Si TFT，并且由于大量晶界或相邻晶粒的取向的变化电性能出现变化的情况。换言之，即使在制造相同尺寸的 TFT 的情况下，分别给电极施加相同大小的电压，例如电流值仍会出现变化。

给出运算放大器电路和微分放大器电路作为用晶体管形成的代表

电路。这些电路包括电流镜电路。如图 2A 所示，电流镜电路使用两个晶体管 201 和 202 配置，并且其特征在于流过晶体管 201 的漏极电流 I_1 和流过晶体管 202 的漏极电流 I_2 相同。

例如，电流镜电路的工作先决条件是晶体管 201 和 202 的性能相同。即使当存在性能变化的两个晶体管工作时，由于不总是确保的 $I_1=I_2$ 条件，这两个晶体管不用作预期的电路。这样，通常，用于形成电流镜电路的晶体管根据例如沟道长度和沟道宽度用相同的材料配置。图 2B 是形成在衬底上的实际电流镜电路的实例布局的示图。

图 2C 示出使用该电流镜电路作为有源负载的微分放大器电路的配置。在该电路中，当不同的电位施加到输入端时 (I_{n1} 和 I_{n2})，通过利用上述电流镜电路进行满足条件 $I_1=I_2+I_3$ 的工作。在工作中，输入到输入端 I_{n1} 和 I_{n2} 的信号间的电压差被放大，通过放大产生的波形可从电路的输出端 (Out) 获得。同样在这种情况下，电路在 TFT211-214 彼此电性能相同的先决条件下工作。

但实际上，只要 p-Si TFT 中电性能变化，即使当器件被安排为具有相同的尺寸，也不能一致变化。因此，晶体管不适于制作如上所述的电路。

用于晶化非晶半导体层的技术包括其中单向操作 CW (连续波) 激光并且激光被辐照到半导体层上的技术。按照该技术，晶体沿操作方向连续生长，并因此形成沿操作方向伸长的单晶。该技术被认为能够使晶粒至少在 TFT 的方向基本上不含有晶界。这样，晶粒具有接近单晶的成分，由此给予高的电性能和均匀性。

但然而，在 CW 激光辐照期间淀积在衬底上的半导体层可以出现剥离。当半导体层的剥离已出现在衬底的一部分中时，如果有可能继续制造步骤，则在半导体层上进行去除工艺，使得重新形成半导体层。但在这种情况下，由于增加制造步骤的数量，不可避免地涉及损失。此外，根据目前使用大衬底的制造方法，由于在衬底上可一次形成非常大量的器件，即使单个衬底的损失也导致多个器件的损失。

发明内容

考虑到上述问题提出本发明，本发明的目的是提供一种通过使用多晶硅薄膜晶体管 (p-Si TFT) 有效地形成要求器件间高一致性的电路诸如电流镜电路的方法。

根据本发明，在衬底上形成半导体层之后，通过图形化工艺形成第一半导体岛。然后，根据激光辐照第一半导体岛被晶化或结晶度得以提高，然后通过图形化工艺形成第二半导体岛。在后面的工艺中该第二半导体岛被用作 TFT 的有源层。

单个或多个第二半导体岛由第一半导体岛形成。特别地，本发明的特征在于当单个第一半导体岛用于形成分别用作要求高一致性的 TFT 有源层的第二半导体岛，特别是对于构成例如一个电流镜电路，一个微分放大器电路或一个运算放大器电路的所有 TFT。下文中，术语“单元 (unitary) 电路”总体上指包含所有 TFT 的一种电路，这些具有半导体电路或等效于它的配置部分所要求特别高的一致性。但是，单元电路可包括不要求特别高一致性的 TFT。因此，构成一个单元电路的所有 TFT 的有源层由一个第一半导体岛形成。

此外，激光扫描方向或第一半导体岛的形状是这样确定的，当激光辐照到第一半导体岛上时，当激光斑点到达第一半导体岛的端部，如从观察表面或从衬底的相反表面所看到的，激光斑点和第一半导体岛在一点接触。例如，激光沿一路径扫描使得激光斑点首先接触第一半导体岛的顶点的一点。或者，当已确定扫描方向时，确定第一半导体岛的形状，使得激光斑点首先接触第一半导体岛的顶点的一点。即使当第一半导体岛的部分或整个周边为弯曲的时，确定激光扫描方向或第一半导体岛的形状，使得激光斑点和第一半导体岛的端部首先在一个接触点接触。根据上述布置，当具有 (100) 面的取向率的晶化从激光斑点首先接触的一点发展时，对第一半导体岛的激光辐照完成，第一半导体岛中 (100) 面的取向率可得以增加。

此外，如图 21A 所示，可进行扫描使得激光斑点首先接触第一半导体岛的顶点的一点。在图 21A 所示的情况下，激光斑点沿箭头所示方向移动，并且接触第一半导体岛 2101 的顶点 2104、2105 和 2106。此后，沿图 21B 中所示箭头的方向进行晶化。因此，如图 21C 所示，获得晶化的第一半导体层 2107。

同时，图 21C 示出区域 2108 和 2109 为结晶度差的区域，在其中优选不形成第二半导体岛。如上所述处理之后，进行图形化，于是得到第二半导体岛 2110，如图 21D 所示。

于是，使用由如上所述晶化的第一半导体岛形成的一个或多个第

二半导体岛作为有源层形成 TFT。因此，有可能使与普通 TFT 相比 TFT 性能一致。因此，包括诸如上述电流镜电路、微分放大器电路或运算放大器电路的单元电路的半导体电路可使用这种 TFT 形成在衬底上。

下面将说明本发明的结构。

按照本发明，提供一种半导体器件的制造方法，包括：

在衬底上形成非晶半导体层；

将非晶半导体层图形化为所需要的形状，以形成第一半导体岛和标记；

将会聚为椭圆或矩形形状的激光辐照到包括第一半导体岛的区域，同时相对于衬底进行扫描以晶化第一半导体岛；

将已晶化的第一半导体岛图形化为所需要的形状，并形成第二半导体岛；以及

使用第二半导体岛作为有源层形成薄膜晶体管，并使用薄膜晶体管配置电路，

其中，包括在单元电路中的所有薄膜晶体管的有源层，该单元电路包括在半导体器件中，由已晶化的第一半导体岛中的任何一个形成。

按照本发明，提供半导体器件的制造方法，包括，

在衬底上形成非晶半导体层；

在非晶半导体层上形成含金属的层，并通过热处理得到第一结晶半导体层；

将第一结晶半导体层图形化为所需要的形状以形成第一半导体岛和标记；

将会聚为椭圆或矩形形状的激光辐照到包括第一半导体岛的区域，同时相对于衬底进行扫描以获得由第二结晶半导体层组成的第一半导体岛；

将由第二结晶半导体层组成的第一半导体岛图形化为所需要的形状，以形成第二半导体岛；以及

使用第二半导体岛作为有源层形成薄膜晶体管，并使用薄膜晶体管配置电路，

其中，用作包括在单元电路中的所有薄膜晶体管的有源层的第二半导体岛，该单元电路包括在半导体器件中，用由第二结晶半导体层

组成的第一半导体岛中的任何一个形成。

在本发明的半导体器件的制造方法中，布置所有的薄膜晶体管，使得其沟道形成区中的电荷运动方向始终如一地平行或等效于平行排列。

在本发明的半导体器件的制造方法中，单元电路是电流源、电流镜电路、微分放大器电路和运算放大器电路中任何之一。

在本发明的半导体器件的制造方法中，激光是从连续波固体激光器、气体激光器和金属激光器的任何之一中振荡的。

在本发明的半导体器件的制造方法中，激光是从选自由连续波 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA10₃ 激光器、玻璃激光器、红宝石激光器、翠绿宝石激光器和 Ti: 蓝宝石激光器组成的组中的一个激光器中振荡的。

在本发明的半导体器件的制造方法中，激光是从选自由连续波准分子激光器、Ar 激光器、Kr 激光器和 CO₂ 激光器组成的组中的一个激光器中振荡的。

在本发明的半导体器件的制造方法中，激光是从选自由连续波氟-镉激光器，铜蒸气激光器和金蒸气激光器组成的组中的一个激光器中振荡的。

按照本发明，提供一种半导体器件，其中：

在衬底上形成非晶半导体层；

非晶半导体层被图形化为所需要的形状，以形成第一半导体岛和标记；

会聚为椭圆或矩形形状的激光被辐照到包括第一半导体岛的区域，同时相对于衬底进行扫描，以晶化第一半导体岛；

已晶化的第一半导体岛被图形化为所需要的形状，并形成第二半导体岛；

使用第二半导体岛作为有源层形成薄膜晶体管，以使用薄膜晶体管配置电路；以及

用作包括在单元电路中的所有薄膜晶体管的有源层的第二半导体岛，该单元电路包括在半导体器件中，由已晶化的第一半导体岛中的任何一个形成。

按照本发明，提供一种半导体器件，其中：

在衬底上形成非晶半导体层；

在非晶半导体层上形成含金属的层，以通过热处理得到第一结晶半导体层；

第一结晶半导体层被图形化为所需要的形状以形成第一半导体岛和标记；

会聚为椭圆形或矩形形状的激光被辐照到包括第一半导体岛的区域上，同时相对于衬底进行扫描以获得由第二结晶半导体层组成的第一半导体岛；

由第二结晶半导体层组成的第一半导体岛被图形化为所需要的形状以形成第二半导体岛；

使用第二半导体岛作为有源层形成薄膜晶体管，以使用薄膜晶体管配置电路；以及

用作所有薄膜晶体管的有源层的第二半导体岛包括在单元电路中，该单元电路包括在由第二结晶半导体层组成的第一半导体岛中任何之一形成的半导体器件中。

按照本发明，提供具有用多个薄膜晶体管配置的电路的半导体器件，包括一个或多个单元电路，其中，用作包括在单元电路中的所有薄膜晶体管的有源层的第二半导体岛，通过将一个第一半导体岛图形化为所需要的形状同步地形成。

按照本发明，提供具有用多个薄膜晶体管配置的电路的半导体器件，包括一个或多个单元电路，其中：

用作包括在单元电路中的所有薄膜晶体管的有源层的第二半导体岛，通过将一个第一半导体岛图形化为所需要的形状同步地形成；以及

布置包括在单元电路中的所有薄膜晶体管，使得其沟道形成区中的电荷运动方向始终如一地平行或与此等效地排列。

按照本发明，提供具有用多个薄膜晶体管配置的电路的半导体器件，包括一个或多个单元电路，其中：

用作包括在单元电路中的所有薄膜晶体管的有源层的第二半导体岛，通过将一个第一半导体岛图形化为所需要的形状同步地形成；以及

布置包括在单元电路中的所有薄膜晶体管，使得其沟道形成区中

的电荷运动方向与辐照晶化第一半导体岛的激光扫描方向始终如一地平行或与此等效地排列。

按照本发明，提供半导体器件，其中单元电路是电流源、电流镜电路、微分放大器电路和运算放大器电路中的任何之一。

附图说明

附图中：

图 1A-1D 是本发明的实施例的说明性视图，

图 2A-2D 示出要求构成电路的 TFT 特别高一致性的实例电路（电流镜电路和微分放大器电路）；

图 3A-3F 示出从第一半导体岛的形成到 TFT 的形成的步骤，和 TFT 的横截面；

图 4A-4F 说明从多个激光斑点产生一合成的激光斑点；

图 5A-5E 示出用借助合成的激光斑点晶化的第一半导体岛和由第一半导体岛形成的第二半导体岛的 TFT 构成的实例电路；

图 6A-6C 为激光斑点及其能量密度分布的说明性视图；

图 7 是激光辐照过程的示意性视图；

图 8 是激光辐照过程的示意性视图；

图 9A 和 9B 是包括控制系统的激光辐照设备的示意性视图；

图 10 是按照激光辐照到半导体层上包括晶化的步骤的实例流程；

图 11 是按照激光辐照到半导体层上包括晶化的步骤的实例流程；

图 12 是按照激光辐照到半导体层上包括晶化的步骤的实例流程；

图 13 是按照激光辐照到半导体层上包括晶化的步骤的实例流程；

图 14A-14E 是衬底上激光扫描方向的实例的说明视图；

图 15A-15F 是半导体器件的制造步骤的说明视图；

图 16A-16E 是半导体器件的制造步骤的说明视图；

图 17 是液晶显示器件的制造步骤的说明视图；

图 18A 和 18B 是发光器件的制造步骤的说明视图；

图 19A 和 19B 是辐照衬底期间激光辐照宽度变化的说明视图；

图 20A 和 20B 是辐照衬底期间激光辐照宽度变化和阻挡激光的说明视图；

图 21A-21D 示出在晶化第一半导体岛之后形成第二半导体岛的实例工艺。

具体实施方式

下文中，将参照图 1A-1D 说明本发明的实施模式。

在衬底 101 (图 1A) 上形成半导体膜 102。衬底 101 可由能够承受半导体器件整个制造过程中的加工温度的材料制成。例如，衬底 101 可由石英衬底、硅衬底、诸如硼硅酸钡玻璃衬底或硼硅酸铝玻璃衬底的非碱玻璃衬底、或通过金属衬底上形成绝缘膜产生的衬底中的任何一种。或者，衬底 101 可以是具有足以承受制造过程中的加工温度的耐热性的塑料衬底。

可使用例如衬底 101 和半导体层 102 之间的绝缘膜等形成基底膜，以防止半导体层 102 免于诸如包含在衬底 101 中碱金属杂质的污染。

可使用已知的技术 (诸如溅射法、LPCVD 法或等离子体 CVD 法) 淀积半导体层 102。半导体层 102 可以是非晶半导体层、微晶半导体层和多晶半导体层中的任何一种。

随后，半导体层 102 被图形化；由此形成对准标记 103 以及第一半导体岛 104 和 105 (图 1B)。在这种情况下，对准标记 103 和第一半导体岛 104 和 105 的形状不限于图 1B 所示情况。

然后，如图 1C 所示，按照对准标记 103 确定激光辐照位置，通过在激光辐照步骤中将激光 106 辐照到第一半导体岛 104 和 105 的部分，晶化用于形成第一半导体岛 104 和 105 的半导体层。这里，在用于形成第一半导体岛 104 和 105 的半导体层已被晶化到一定程度的情况下，其结晶度可因此在激光辐照步骤中得以提高。这样，具有低能量密度的区域被狭缝 (未示出) 遮挡，使得半导体层不暴露于激光。当半导体层用低能量密度的激光辐照以晶化时，其晶粒细小为约 0.1 或更小的微晶粒。借助由这种微晶粒组成的结晶半导体层，不能得到足够的电性能。

激光辐照的能量密度足够与否，根据在通过激光辐照晶化的半导体层中是否能够得到所需要的晶粒确定。足够的条件可由设计者适当确定。这样，当设计者确定结晶度不充分时，确定该情况下能量密度低。

在靠近通过狭缝获得的激光斑点的端部，激光能量密度低。这样，在被辐照的端部附近，晶粒小，并且出现沿晶粒边界突出的部分 (脊)。

为此，应这样辐照激光，使激光斑点的尾部（图 1C 中虚线示出）不与第一半导体岛 104 和 105 重叠。更具体地，应这样辐照激光，使激光斑点的尾部至少不与在第一半导体岛 104 和 105 之后形成的第二半导体岛的区域重叠（该区域由图 1C 中第一半导体岛 104 和 105 中的虚线示出）。

这样确定激光扫描方向或第一半导体岛的形状，使得在将激光辐照岛第一半导体岛的阶段，当激光斑点到达第一半导体岛的端部时，从衬底的正表面或反面看，激光斑点与第一半导体岛在一点接触。例如，激光沿一路径扫描使得激光斑点首先接触第一半导体岛的顶点的一点。参照图 1C，相应的第一半导体岛 104 和 105 在点 A 和 B 接触激光斑点。

这样，当从一个接触点开始用激光辐照并且第一半导体岛被晶化时，具有 (100) 取向表面的晶体从包括接触点的附近生长。结果，在第一半导体岛中 (100) 面的取向率可得以增加。即，由于晶粒具有相同的取向表面，靠近晶界的电子或空穴平稳运动，使得这样的结晶半导体层具有非常高的场效应迁移率。

在本发明中，已知的激光器可用于辐照半导体层。更具体地，脉冲振荡或 CW（连续波）气体激光器或固体激光器。可使用的气体激光器包括，例如准分子激光器、Ar 激光器和 Kr 激光器。可使用的固体激光器包括，例如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA10₃ 激光器、玻璃激光器、红宝石激光器、翠绿宝石激光器和 Ti: 蓝宝石激光器。此外，可使用的固体激光器包括，例如，使用 YAG、YVO₄、YLF、YA10₃ 晶体以及掺杂 Cr、Nd、Er、Ho、Ce、Co、Ni 或 Tm 的晶体激光器。所用激光的基波取决于所掺杂的材料，可得到基波为约 1 μ m 的激光。借助使用非线性光学元件可得到相应于基波的谐波。

此外，在本发明中，可使用紫外激光。紫外激光是这样得到的，即从固态激光器发射的红外激光由非线性光学元件调制为绿色激光，该光经另一非线性光学元件进一步调制。

在所有的情况下都不是必须用激光辐照对准标记 103。

随后，如图 1D 所示，晶化的第一半导体岛 104 和 105 被图形化，于是形成分别具有所需要形状的第二半导体岛 107-110。第二半导体岛 107-110 希望被形成在第一半导体岛中心附近的区域中，此处得到

满意的结晶度，而避开第一半导体岛端部附近。对准标记 103 可留下用作将在后面步骤中（形成栅电极，布线等）使用的掩模的对准标记。

图 3A-3D 简要示出上述步骤。此后，形成栅电极 307 和源-漏布线 308 和 309，由此形成 TFT。图 3F 是沿图 3E 的线 A-A' 的横截面视图。在这种情况下，为简化起见，由第一半导体岛 302 仅形成第二半导体岛 306。但实际上，多个第二半导体岛被形成为用于在电路配置中要求一致的多个 TFT 的有源层；并且如上所述这些 TFT 在相似的步骤中形成为 TFT。

由单一第一半导体岛形成的第二半导体岛 107 和 108 相互具有相同的结晶度。同样，由单一第一半导体岛形成的第二半导体岛 109 和 110 相互具有相同的电性能。这样，用第二半导体岛 107 和 108 作为有源层形成的 TFT 具有相同的电性能；并且用第二半导体岛 109 和 110 作为有源层形成的 TFT 具有相同的性能。因此，这些 TFT 可适合用于诸如上述类型的要求配置元件中高一致性的电流镜电路的电路的制造。

如上所述，根据现在的情况，第二半导体岛由第一半导体岛 104 和 105 中的每一个形成。但，本发明不限制由第一半导体岛形成的第二半导体岛的数量。具体地，上述的数量可任意地确定，使得一个第一半导体岛用于形成用作在要求构成电路的 TFT 中要求一致性的 TFT 的有源层的第二半导体岛。

取决于第一半导体岛或第二半导体岛的尺寸，束斑的宽度可适当改变。例如，需要处理相对大电流流动的驱动电路的 TFT 具有相对大的沟道宽度；因此，第二半导体岛的尺寸趋于比象素部分大。图 19A 和 19B 示出对于两种尺寸的第一半导体岛改变狭缝宽度扫描激光的情况。具体地，图 19A 示出在第一半导体岛具有垂直于扫描方向的较短长度的情况下激光扫描部分和第一半导体岛之间的关系。类似地，图 19B 示出在第一半导体岛具有垂直于扫描方向较长的长度的情况下二者之间的关系。

参见图 19A 和 19B，当图 19A 的斑点 1901 的宽度由 W_1 表示，而图 19B 中的斑点 1902 的宽度由 W_2 表示，其间的关系表示为 $W_1 < W_2$ 。当然，斑点宽度不限于图中所示宽度，而是可任意设定在第一半导体岛中垂直于扫描方向的方向的宽度的容许边界内。

根据本发明,如图 19A 和 19B 所示,激光不辐照到整个衬底上,而是扫描其斑点使得至少第一半导体岛的部分可被晶化。因此,不辐照整个衬底,而只辐照最小的部分,使得第一半导体岛的部分被晶化。于是,可最小化一个衬底所要求的处理时间。因此,可改善衬底处理效率。

实施例

下面将说明实施例。

[实施例 1]

本实施例说明用 CW 激光器激光晶化工艺的实例。

适于该工艺的 CW 激光器是一种波长为 550nm 或更短且具有高稳定功率的激光器。例如, YVO₄ 激光器的二次谐波、YAG 激光器的二次谐波、YLF 激光器的二次谐波、YA10₃ 激光器的二次谐波和符合要求的 Ar 激光器。也可使用这些激光器的第三或更高次谐波。或者,可使用红宝石激光器、翠绿宝石激光器、Ti: 蓝宝石激光器、连续波准分子激光器、Kr 激光器或 CO₂ 激光器、或连续波氩-镉激光器,铜蒸气激光器和金蒸气激光器。也可使用从这些激光器中选出的一种或不同类型的多个激光器。

图 7 是用于 CW 激光晶化的设备的示意性说明。该设备由激光振荡器 701、镜 702、凸透镜 703、X-Y 台等组成。这里用的激光器是 10W 连续波 YVO₄ 激光器。激光振荡器 701 提供有非线性光学元件并从其出口发射二次谐波。

从激光振荡器发射的激光束具有如图 7 中 A 指出的圆形形状。激光束沿水平方向发射并由镜 702 偏转到沿垂直方向约 20° 的方向。此后,光束由位于水平方向的凸透镜 703 聚集。衬底 705 固定于 X-Y 台 704 并且形成在衬底上的半导体层上的辐照表面置于凸透镜 703 的焦点。此时,布置辐照表面使其平行于凸透镜 703。换言之,衬底 705 呈水平布置。激光束以约 20° 进入凸透镜 703,并因此由于凸透镜的象散得到辐照表面上的椭圆形状的激光束。辐照表面上的激光束形状由激光束进入凸透镜 703 的入射角确定。因此,通过使激光束以相对于垂直方向较大的角进入凸透镜,激光束可得到具有较大长宽比的椭圆形状。另一方面,这使得穿透变浅并且使均匀辐照变得困难。因此,合适的偏转角度为约 20°。

为了晶化衬底的整个表面上的半导体层，必须在衬底上以合适的辐照间距重复地来回辐照椭圆光束，同时沿较长的直径方向移动光束。通过固定由激光振荡器 701、镜 702 和凸透镜 703 组成的激光输出单元，并移动 X-Y 台 704 以便以椭圆光束在衬底上来回辐照的方式移动衬底，实现该操作。当衬底，即辐照物体在 X 方向前进 600mm，在 Y 方向前进 720mm，且椭圆光束在较长直径方向前进 200 μ m 时，在如图 7 所示的方向需要 3000 次激光扫描（往复 1500 次）以辐照衬底的整个表面。

将在随后的实施例中给出详细的解释，通过使用多于一个的激光振荡器并且用在椭圆的较长直径方向并排布置的多于一个的椭圆光束扫描衬底，可以减少扫描次数并缩短加工时间。这样单个激光束的边缘的低能量密度部分与相邻激光束的边缘处的低能量密度部分重叠，由此提高能量密度。结果，有效辐照区域被加宽并且有效辐照区域与一次辐照的整个辐照区域之比增加以进一步减少对电路布局的限制。

该实施例可与其它实施例组合。

[实施例 2]

本实施例参照图 8 给出关于使用不同于实施例 1 中的光学系统以偏振激光束的实例的说明。

从激光振荡器 801 发射的激光束具有如图 8 中 A 所示的圆形形状。激光束沿水平方向发射并由镜 802 偏转为垂直方向。此后，光束由 X 方向的第一柱面透镜 803 聚集。此时，激光的圆形形状在 X 方向聚集，并且如图 8 中 B 所示得到较长直径设定在 Y 方向的椭圆形状。随后由在 Y 方向的第二柱面透镜 804 聚集。此时，激光束进一步聚集在 Y 方向并且如图 8 中 C 所示得到较长直径设定在 X 方向的椭圆形状。该光学系统可提供具有比在实施例 2 中的长宽比更大的长宽比的椭圆光束。用该椭圆激光束辐照固定于 X-Y 台 805 的衬底 806。至于激光束扫描衬底，参见实施例 1。

通过使用多于一个的激光振荡器并且用如图 4A 所示在椭圆的较长直径方向并排布置的多于一个的椭圆光束扫描衬底，可以减少扫描次数并缩短加工时间。这样单个激光束的边缘的低能量密度部分与相邻激光束的边缘处的低能量密度部分重叠，由此提高能量密度。结果，有效辐照区域被加宽并且有效辐照区域与一次辐照的整个辐照区域之

比增加以进一步减少对电路布局的限制。

该实施例可与其它实施例组合。

[实施例 3]

当按照在实施例模式中说明的步骤用 CW 激光晶化半导体层时，在辐照物体表面上由单个激光振荡器振荡的激光的形状或者为椭圆或者为矩形。激光被会聚为斑点状态以增加辐照表面上的能量密度，辐照范围如图 6A 所示。

能量密度被进一步分布在会聚到斑点状态的激光中。图 6B 示出纵向方向且在 X 横截面上的能量分布，即，在椭圆的纵轴方向。

如图 6B 所示，在激光斑点中，分布显示为沿从中心部分到端部的方向能量密度逐渐降低。在图中，符号“E”表示满足半导体层的晶化所需的最小能量密度。图 6C 示出，在范围 D 中用激光辐照的半导体层被满意地晶化的状态，由此证明半导体具有高的电性能。但在范围 d 中用激光辐照的半导体层的区域中，由于激光的能量密度不够，融化能力不足，由此产生微晶化。在该区域，由于不能得到足够的电性能，该区域不适于用作有源层。

对于如在本发明中使用通过图形化单个第一半导体岛得到的半导体层制造多个 TFT，希望该范围比区域 D 的范围宽。但，由于激光斑点尺寸的增加受到限制，当在限定的宽度内配置电路时，在确定器件的布局时出现困难。因此，例如，布线等需要引出得长，由此得到效率低的电路布局。

在本实施例中，将说明通过使用由多个激光振荡器输出的激光实现有效的激光辐照的实例方法。

参照图 4A，参考数字 401-403 表示分别由三个不同的激光振荡器输出并通过光学系统会聚为斑点状态的激光斑点。激光斑点 401-403 形状为椭圆，其中各椭圆的长轴线性对准并且彼此部分地重叠以合成为一个激光斑点。

借助参考数字 404-406，图 4B 示出激光斑点 401-403 在长轴方向的能量密度分布。各个斑点的能量密度是相同的，其中峰值由“E₀”表示。关于合成的激光斑点，重叠区域的能量密度被加在一起，由此显示图 4B 中数字 407 示出的能量密度分布。

在这种情况下，在相邻斑点 404 和 405 重叠的区域以及相邻斑点

405 和 406 重叠的区域中的每个区域中,两个斑点的能量密度被加在一起。每个区域具有足以满意的晶化半导体层的能量密度。因此,在合成后,斑点的形状改变为图 4C 中数字 408 示出的形状。这样,可实现半导体层满意晶化的区域由图 4B 中“D₀”表示。

相邻斑点重叠的区域的能量密度的总和理想地等于单个斑点的峰值 E₀。但是,斑点重叠宽度可合适地设定在值 D₀ 到使用得到半导体层满意的和均匀的晶化的区域的值。

于是,如可从图 4A-4C 所看到的,可以多个激光斑点重叠的方式增加宽度来实现激光辐照,低能量密度的区域可相互补偿。

使用上述方法的结果,如图 5A-5C 所说明的,使用合成的激光斑点 502,仅一个扫描操作使其上将形成多个第二半导体岛 503 的宽的(大宽度)第一半导体岛 501 的晶化成为可能。因此,当用激光斑点首先接触如图 5B 中数字 504 所示的一点使,第一半导体岛 501 开始晶化,并且具有(100)取向表面的晶体生长。结果得到具有满意的(100)取向表面的晶化状态的半导体岛 505(图 5D)。

此外,如图 5D 所示,通过图形化形成第二半导体岛 506。此时,布置布局使得 TFT 沟道长度方向,即电荷运动方向,与晶粒的长轴方向一致,即,平行于激光斑点的扫描方向或与此等效的方向。该布局布置使晶界阻碍 TFT 沟道形成区中电荷运动的情况得到减少。

随后,例如如图 5E 所示,形成栅电极、布线等,然后完成电路。在所说明的情况下,形成两个微分放大器电路 507 和 508。

再次参考图 4A-4F,使用合成的激光斑点的优点不仅在于可扫描简单加宽的区域,而是可以提高效率。当使用单个激光斑点,被辐照区域的宽度为(D+2d)时,使用如图 4C 所示的合成的激光斑点,被辐照区域的宽度为(D₀+2d)。在前者的情况下,可进行的满意晶化的宽度与激光斑点的一个扫描宽度的比为(D/(D+2d)),而在后者情况下,上述比为(D₀/(D₀+2d))。由于 D<D₀,可以说,可以更有效地实现满意的晶化。

此外,当使用合成的激光斑点时,如图 4D 所示,位于长轴方向两端的能量密度低的区域希望用狭缝 409 遮挡,不入射到半导体层上。此时,半导体层表面上的斑点为图 4E 所示形状,具体地,斑点的形状类似于在长轴方向宽度为 D₁(<D₀)的矩形。

当使用如上所述形状的激光斑点辐照半导体层时，激光斑点中不存在能量密度低的区域（图 4F）。即使存在这种区域，其宽度与不使用狭缝的情况相比也非常小。上述便于控制所用激光斑点的位置以防止激光斑点的辐照端部扫描第一半导体岛。因此，上述布置使可强加于确定激光扫描路径和第一半导体岛或第二半导体岛的布局的约束得以减少。

此外，通过使用狭缝，可在保持能量密度恒定且不终止激光振荡器的输出的情况下改变激光斑点的宽度。因此，激光斑点的辐照端部可被放置扫描第二半导体岛或其沟道形成区。此外，激光还可辐照到衬底不需要的区域上，由此使希望防止衬底被损伤成为可能。

[实施例 4]

下面，将参照图 9 说明包括本发明中使用的激光辐照设备的控制系统的配置。参考数字 901 表示多个激光振荡器中的每一个。虽然图 9A 的配置使用三个激光振荡器 901，用于激光辐照设备的激光振荡器的数量不限于此。

图 9A 的激光辐照设备包括计算机 908，该计算机包括例如，中央处理单元和诸如存储器的存储装置。计算机 908 能够控制激光振荡器 901 的振荡并且同时能够控制衬底 906 移动到预定的位置。在这种情况下，激光斑点辐照到衬底 906 上的位置受到控制，使得激光斑点覆盖根据掩模图案信息确定的区域。

激光振荡器 901 可包括冷却器 902，用于保持其温度恒定。不是必须要提供冷却器 902。但通过保持激光振荡器 901 的温度恒定，可避免输出的激光能量随温度变化。

参考数字 904 表示光学系统 904，光学系统能够将激光以这种方式会聚，以改变从激光振荡器 901 输出的光的路径应成型为激光斑点。此外，在图 9A 所示的激光辐照设备中，从多个激光振荡器 901 中输出的激光斑点可通过光学系统 904 部分地相互重叠，并于是可被合成。

能够暂时和完全阻挡激光的多个 AO 调制器 903 可提供在衬底 906（加工目标）和激光振荡器 901 之间的光路中。或者，替代 AO 调制器，可提供衰减器（光通量调节滤波器）以调节激光的能量密度。

可更改配置，使得用于测量从激光振荡器 901 输出的激光的能量密度的装置 910（能量测量装置）提供在衬底 906（加工目标）和激光

振荡器 901 之间的光路中，并使用计算机 908 监测测量的能量密度随时间的变化。在这种情况下，激光振荡器 901 的输出可被增加以补偿激光能量密度中的衰减。

合成的激光斑点经过狭缝 905 辐照到衬底 906 (加工目标) 上。所需要的，狭缝 905 能够阻挡激光，并由足以抵抗可由激光导致的损伤或畸变的材料制成。此外，狭缝 905 的狭缝宽度优选是可变的，使得激光斑点的宽度可根据狭缝的宽度变化。

当由激光振荡器 901 振荡的激光不经过狭缝 905 时，衬底 906 上激光斑点的形状取决于激光器的类型改变，激光斑点的形状可通过光学系统得以矫正。

衬底 906 安装在 X-Y 台 907 上。在图 9A 中，X-Y 台 907 由计算机控制，并且通过移动加工目标，即衬底 906，控制激光斑点的辐照位置。

在本发明中，根据计算机 908 控制狭缝 905 的宽度，并且可根据掩模的图案信息改变激光斑点的宽度。

此外，图 9A 中示出的激光辐照设备可包括用于调节加工目标的温度的装置。此外，由于激光具有高方向性和能量密度，可提供挡板以防止被反射的光辐照到不合适的位置。希望，挡板具有吸收被反射光的性质，并且在挡板中循环冷却水以防止由于吸收被反射的光导致分割壁的温度升高。此外，给 X-Y 台 907 提供用于加热衬底 906 的装置 (衬底加热装置)。

在使用激光形成对准标记的情况下，可提供标记专用激光振荡器。在这种情况下，可用计算机 908 控制标记专用激光振荡器的振荡。在提供标记专用激光振荡器的情况下，应提供一分开的光学系统以会聚从标记专用激光振荡器发射的激光。例如，YAG 激光器和 CO₂ 激光器是可用于形成标记的代表激光器。当然，可使用不同的激光器来形成标记。

可提供一个 CCD 照相机 909 来借助使用标记进行对准。根据需要，可提供两个或更多个 CCD 照相机 909。

即使在不提供特定的标记时，也可通过使用 CCD 照相机 909 来进行对准。具体地，CCD 照相机 909 识别第一半导体岛的图案，而图案的信息 (图案信息) 用于对准。更具体地，已被输入计算机 908 的第一半导体岛的掩模贡献的图案信息与已存储在 CCD 照相机 909 中的第一

半导体岛的图案信息进行比较。结果，可以得到关于衬底位置的信息。在这种情况下，不需要提供特定的标记。

参考图 9A，已说明了包括多个激光振荡器的配置，但该配置可被更改为包括一个激光振荡器。图 9B 示出使用一个激光振荡器的激光辐照设备的配置。参照图 9B，数字 901 表示前述激光振荡器，数字 902 表示冷却器。数字 910 表示能量密度测量装置 910，数字 903 表示 AO 调制器，数字 904 表示光学系统，数字 905 表示狭缝，数字 909 表示 CCD 照相机。衬底 906 被安装在 X-Y 台 907 上，借此控制衬底 906 上激光斑点辐照的位置。与图 9A 所示配置相似，包括在激光辐照设备中的各个装置的工作受计算机 908 的控制。但与图 9A 的配置不相似之处在于，如上所述本配置包括一个激光振荡器 901。因此，与图 9A 的配置不同，光学系统 904 可提供有会聚从一个激光源发射的激光的功能。

图 20A 示出用于图形化半导体层的掩模形状和激光辐照一次时激光斑点 2001 的宽度之间的关系关系的实例。在附图中，阴影部分表示用激光照射的部分。参考数字 2002 表示用具有宽度 W_3 的束斑扫描的部分，宽度为 W_3 的束斑是通过合成从四个激光振荡器中输出的重叠的激光束得到的。数字 2003 表示用具有宽度 W_4 的激光斑点扫描的部分，宽度为 W_4 的激光斑点是通过合成从三个激光振荡器中输出的重叠的激光束得到的。扫描宽度可通过狭缝控制；或者激光的一部分输出可被停止，或可用 AO 调制器进行阻挡。

如在本实施例中，当使用 AO 调制器时，激光斑点 2001 的宽度可被任意地改变而不终止所有激光振荡器的输出工作。这能够防止输出由于激光振荡器的输出工作被终止而变得不稳定。

按照上述配置，由于激光尾部的宽度可被改变，即使当第一半导体岛的宽度与图 20A 所示宽度部分地不同时，可防止激光尾部的边缘与通过图形化工艺得到的半导体重叠。此外，该实施例能够减少由于激光辐照在不必要的部分而在衬底上出现损伤的可能性。

下面，将参照实例进行说明，其中，在激光辐照过程中激光被 AO 调制器阻挡使得激光只辐照在预定的部分上。虽然激光被阻挡，但本发明不受限制，并可使用能够阻挡激光的任何其它装置。

在本发明中，计算机根据已被输入的掩模信息确定用激光扫描的部分。此外，在本实施例中，AO 调制器用于阻挡激光以只辐照到需要

扫描的预定部分上。在这种情况下，希望AO调制器能够阻挡激光并由足以抵抗可由激光导致畸变或损伤的材料制成。

图20B示出用于图形化半导体层的掩模的形状或用激光辐照的部分之间的关系实例。数字2001表示激光斑点，数字2004表示用激光辐照的部分。如图20B所示，当扫描没有形成第一半导体岛部分时，激光被AO调制器阻挡，于是激光不辐照到衬底上。按照本实施例，可控制激光不辐照到不需要晶化的部分上；并且即使当激光已辐照到其上时，可控制激光的能量密度低。因此，本实施例可进一步减少由于激光辐照在不必要的部分而在衬底上出现损伤的可能性。

[实施例5]

在本实施例中，将说明本发明的半导体器件的制造方法中各步骤的工艺流程。

图10示出制造步骤的工艺流程。首先，CAD（计算机辅助设计）系统用于设计半导体器件的电路。当已确定电路布局时，即当已确定TFT布局时，同时确定了每个第二半导体岛的形成位置。在这种情况下，希望这样确定包括在一个第一半导体岛中的第二半导体岛的位置，使得沟道形成区中电荷运动方向或者与激光的扫描方向平行对准，或者沿等效方向对准。但是，可根据使用不有意地对准方向。

此外，在上述步骤中，可设计第一半导体岛的掩模，使得对准标记与第一半导体岛一起形成。

随后，有关所设计的第一半导体岛的掩模图案的信息（图案信息）被输入到包括在激光辐照设备的计算机中。按照所输入的第一半导体岛的图案信息，计算机计算每个第一半导体岛相对于扫描方向的垂直方向的宽度。然后，按照每个第一半导体岛的宽度设定狭缝在相对于扫描方向的垂直方向的宽度。

随后，按照狭缝的宽度，基于作为参照的标记位置确定激光的扫描路径。

另一方面，薄膜被淀积在半导体衬底上，第一半导体岛的掩模用于图形化半导体层，并形成第一半导体岛。随后，其上形成第一半导体岛的衬底被设置在激光辐照设备的台面上。

随后，用标记作为参考，激光沿预定的扫描路径辐照，并以第一半导体岛为目标进行晶化。

在辐照激光后，对于按照激光辐照提高结晶度的第一半导体岛进行图形化，并形成第二半导体岛。此后，进行由第二半导体岛制造 TFT 的步骤。特别地，TFT 制造步骤根据 TFT 的形状而改变。但代表性地，淀积栅绝缘膜并在第二半导体岛中形成杂质区域。随后，以这种方式形成层间绝缘膜，以便覆盖栅绝缘膜和栅电极，并形成穿过层间绝缘膜的接触孔，并部分地露出杂质区域。然后，在层间绝缘膜上形成布线以便经过接触孔与杂质区域接触。

其次，将给出关于使用 CCD 照相机而不形成对准标记进行衬底和掩模对准的实例步骤。

图 11 示出制造步骤的工艺流程。首先，与图 10 所示的情况相似，CAD 系统用于设计半导体器件的电路。当已确定电路布局时，即当已确定 TFT 布局时，同时确定了每个第二半导体岛的形成位置。在这种情况下，希望这样确定包括在一个第一半导体岛中的第二半导体岛的位置，使得沟道形成区中电荷运动方向或者与激光的扫描方向平行对准，或者沿等效方向对准。但是，根据使用可不有意地对准方向。

随后，有关所设计的第一半导体岛的掩模图案的信息（图案信息）被输入到包括在激光辐照设备的计算机中。按照所输入的第一半导体岛的图案信息，计算机计算每个第一半导体岛相对于扫描方向的垂直方向的宽度。然后，按照每个第一半导体岛的宽度设定狭缝在相对于扫描方向的垂直方向的宽度。

另一方面，半导体层被淀积在衬底上，第一半导体岛的掩模用于图形化半导体层，并形成第一半导体岛。随后，其上形成第一半导体岛的衬底被设置在激光辐照设备的台面上。

随后，形成在设置在台面上的衬底上的第一半导体岛的图案信息由 CCD 照相机检测，并随后作为信息输入到计算机中。计算机将两个图案信息进行比较。两个信息之一是由 CAD 系统设计的第一半导体岛的图案信息；另一个是在衬底上实际形成的第一半导体岛的 CCD 照相机得到的图案信息。结果，衬底和掩模相互对准。

随后，按照狭缝的宽度和第一半导体岛的 CCD 照相机得到的位置信息确定激光扫描路径。

然后，沿确定的扫描路径辐照激光，并以第一半导体岛为目标进行晶化。

在辐照激光后，对于按照激光辐照提高结晶度的第一半导体岛进行图形化，并形成第二半导体岛。此后，进行由第二半导体岛制造 TFT 的步骤。特别地，TFT 制造步骤根据 TFT 的形状而改变。但代表性地，淀积栅绝缘膜并在第二半导体岛中形成杂质区域。随后，以这种方式形成层间绝缘膜，以便覆盖栅绝缘膜和栅电极，并形成穿过层间绝缘膜的接触孔，并部分地露出杂质区域。然后，在层间绝缘膜上形成布线以便经过接触孔与杂质区域接触。

其次，将说明进行多次激光辐照的实例方法。作为实例，将参照在完成一次扫描后改变方向进行二次激光辐照的方法进行说明。

图 12 示出制造步骤的工艺流程。首先，CAD 系统用于设计半导体器件的电路。当已确定电路布局时，即当已确定 TFT 布局时，同时确定了每个第二半导体岛的形成位置。在这种情况下，希望这样确定包括在一个第一半导体岛中的第二半导体岛的位置，使得沟道形成区中电荷运动方向或者与激光的扫描方向平行对准，或者沿等效方向对准。但是，根据使用可不有意地对准方向。

随后，有关所设计的第一半导体岛的掩模图案的信息（图案信息）被输入到包括在激光辐照设备的计算机中。按照所输入的第一半导体岛的图案信息，计算机计算每个第一半导体岛相对于两个扫描方向中每个的垂直方向的两个宽度。然后，按照每个第一半导体岛的宽度设定狭缝在相对于两个扫描方向中的每个的垂直方向的宽度。

随后，基于所确定的狭缝宽度，按照作为参照的标记位置确定两个扫描方向中各个的激光扫描路径。

另一方面，第一半导体岛的掩模用于图形化半导体层，并形成第一半导体岛。随后，其上形成第一半导体岛的衬底被设置在激光辐照设备的台面上。

随后，使用标记作为参照，第一激光沿已确定的两个扫描路径中的第一路径进行辐照，以第一半导体岛为目标进行晶化。

随后在改变扫描方向后，第二激光沿第二扫描路径辐照，并以第一半导体岛为目标进行晶化。

第一激光和第二激光的扫描方向的角度可或者预存储在存储器等中或每次人工输入。

如上所述，图 12 示出激光两次辐照到同一第一半导体岛的实例方

法。但使用 A0 调制器等时，可通过按照例如如下所述的方法规定位置改变扫描方向。例如，假设将信号线驱动电路中的扫描方向设定为与在象素部分和扫描线驱动电路中的扫描方向不同的情况。在这种情况下，当 A0 调制器用于将激光辐照到形成信号线驱动电路的位置时，可使用 A0 调制器控制激光不辐照到形成象素部分和扫描线驱动电路的位置。类似地，当 A0 调制器用于将激光辐照到形成象素部分和扫描线驱动电路的位置时，用 A0 调制器控制激光不辐照到形成信号线驱动电路的位置。在这种情况下，A0 调制器由计算机控制以与位置控制装置同步地工作。

在辐照激光后，对于按照激光辐照提高结晶度的第一半导体岛进行图形化，并形成第二半导体岛。此后，进行由第二半导体岛制造 TFT 的步骤。特别地，TFT 制造步骤根据 TFT 的形状而改变。但代表性地，淀积栅绝缘膜并在第二半导体岛中形成杂质区域。随后，以这种方式形成层间绝缘膜，以便覆盖栅绝缘膜和栅电极，并形成穿过层间绝缘膜的接触孔，并部分地露出杂质区域。然后，在层间绝缘膜上形成布线以便经过接触孔与杂质区域接触。

为了比较，图 13 示出常规半导体层的制造步骤的工艺流程。如图 13 所示，CAD 系统用于设计半导体器件的掩模。另一方面，在衬底上淀积非晶半导体层，其上形成非晶半导体层的衬底被设置在激光辐照设备中。随后，进行扫描以便将激光辐照到非晶半导体层的整个表面上，于是非晶半导体层被晶化。然后，在通过晶化得到的多晶半导体层上形成对准标记，并用对准标记作为参考图形化多晶半导体层。以这种方式，形成第二半导体岛。随后用第二半导体岛形成 TFT。

如上所述，如图 13 所示的常规情况不同之处在于，按照本发明，在非晶半导体层被晶化之前用激光形成对准标记。其后，根据用于图形化半导体层的掩模信息扫描激光。

按照上述配置，可以减少用于激光辐照衬底上半导体层中将通过图形化排除的部分的时间。因此，可以减少激光辐照的时间，并且此外，可以提高衬底加工速度。

该方法可包括通过在用激光晶化的步骤之前使用催化剂的晶化半导体膜的步骤。当使用催化元素时，希望采用在 JP 07-130652 A 和/或 JP 08-78329 A 中公开的技术。

包括借助使用催化剂晶化半导体层的方法包括在淀积非晶半导体层后进行用 Ni 晶化 (NiSPC) 的步骤。例如, 当采用如 JP 07-130652A 中公开的技术时, 通过用含 10ppm 重量的镍的乙酸镍溶液涂敷非晶半导体层形成含镍层。含镍层进行 500℃ 一小时的脱氢步骤, 然后在 500-650℃ 进行 4-12 小时热处理 (例如, 在 550℃, 8 小时)。在这种情况下, 除了镍 (Ni), 可使用的催化元素包括锗 (Ge)、铁 (Fe)、钯 (Pd)、锡 (Sn)、铅 (Pb)、钴 (Co)、铂 (Pt)、铜 (Cu) 和金 (Au)。

按照 NiSPC 晶化的半导体层的结晶度通过激光辐照得到进一步提高。由于通过激光辐照得到的多晶半导体层含有催化元素, 该层在激光辐照后进行去除催化元素的步骤 (吸杂步骤)。可使用在 JP 10-135468 A 或 JP 10-135469 A 中公开的技术进行吸杂步骤。

具体地, 以下述方式采用前述技术。将磷局部添加到激光辐照后得到的多晶半导体层中, 在氮气气氛中在 500-800℃ 进行热处理 5-24 小时 (例如, 600℃, 12 小时)。结果, 多晶半导体层添加磷的区域用作吸杂位置, 由此使存在于多晶半导体层中的磷分离到吸杂位置。此后, 借助图形化将多晶半导体层添加磷的区域去除。因此, 如上所述工艺使第二半导体岛的产物的催化元素的浓度降低到小于 1×10^{17} 原子/cm³ (优选, 至 1×10^{16} 原子/cm³ 的水平)。

[实施例 6]

在本实施例中, 将参照一些实例说明衬底上电路布局、CW 激光辐照方向等。

通常, 显示器件被配置成如图 14A 所示的实例。总的实例显示器件被配置为包括在衬底 1400 的中央部分的像素部分 1401; 在像素部分 1401 的上部或下部的源单线驱动电路 1402; 以及在像素部分 1401 的左部和右部任何之一中或在像素部分 1401 的左和右两部分中的栅信号线驱动电路 1403。用于驱动每个驱动电路的信号和功率经柔性印刷电路 (FPC) 1404 从衬底的外侧输入。

如图 14A 所示, 源单线驱动电路 1402 排列为沿像素列方向延伸, 而栅信号线驱动电路 1403 被排列为沿像素行方向延伸。因此, 在如实施例模式中所属进行 CW 激光辐照的情况下, 当辐照方向沿源单线驱动电路 1402 的排列方向对准使, 如图 14B 所示, CW 激光器的辐照方向

不与栅信号线驱动电路 1403 对准。但通常，与要求高速驱动的源信号线驱动电路相比，栅信号线驱动电路的驱动频率可为约几百。因此，即使构成栅信号线驱动电路的 TFT 的有源层被形成包括部分微晶半导体层，也可以说在电路工作时不会出现问题。

图 14C 说明另一可用方法，其中在激光辐照过程中扫描方向移动。具体地，按照该方法，首先进行与源信号线驱动电路对准的第一激光扫描。然后，衬底固定其上的台面被旋转 90 度，于是激光扫描方向被改变，随后进行与栅信号线驱动电路和象素部分对准的第二 CW 激光扫描。

图 14D 说明使用在日本专利申请 No. 2001-241463 中公开的技术的另一种可用方法。在这种情况下，源单线驱动电路 1402 和栅信号线驱动电路 1403 或者被排列在象素部分的一侧或者被彼此平行地排列在象素部分的相对两侧。结果，如图 14E 所示，可通过一次 CW 激光辐照完成晶化，并且同时，象素部分和驱动电路中的半导体层可仅通过单向激光辐照配置。

仅借助实例说明了本实施例中的上述方法，也可采用各种其它方法。例如，可使用这样的方法，其中只有要求高速驱动的驱动电路部分借助激光辐照晶化，而对于高速驱动的要求水平较低的象素部分等用常规晶化方法制造。同时，该实施例可与其它实施例组合实现。

[实施例 7]

在本实施例中，将参照图 15 和 16 说明制造有源矩阵衬底的方法。方便起见，CMOS 电路、驱动电路和具有象素 TFT 和保持能力的象素部分共同形成其上的衬底被称为有源矩阵衬底。

首先，在本实施例中使用由诸如硼硅酸钡玻璃和硼硅酸铝玻璃的玻璃形成的衬底 5001。衬底 5001 可为其表面上具有绝缘膜的石英衬底、硅衬底、金属衬底或不锈钢衬底。衬底 5001 可以是具有承受本发明的加工温度的耐热性的塑料衬底。

其后，借助公知的方法（诸如溅射法、LPCVD 法和等离子体 CVD 法）在衬底 5001 上形成具有诸如氧化硅膜、氮化硅膜或氮氧化硅膜的绝缘膜的基底膜 5002。在本实施例中，包含基底膜 5002a 和 5002b 的两层结构用于基底膜 5002。但是，也可使用为绝缘膜本身的单层膜或至少两层层叠的结构。

其后，在基底膜 5002 上形成半导体层 5003。首先，用公知方法（诸如溅射法、LPCVD 法和等离子体 CVD 法）形成厚度为 25-80nm 的半导体层 5003。半导体膜可以是非晶半导体膜、微晶半导体膜或结晶半导体膜。或者，半导体膜可以是具有诸如非晶硅锗膜的非晶结构的化合物半导体膜（图 15A）。

图形化半导体层 5003。用各向异性刻蚀（第一刻蚀处理）形成第一半导体岛 5004-5006，各向异性刻蚀在含卤素氟化物，例如 ClF 、 ClF_3 、 BrF 、 BrF_3 、 IF 、 IF_3 等的气氛中进行（图 15B）。

然后，通过激光晶化方法晶化第一半导体岛 5004-5006。在半导体层为微晶半导体层或结晶半导体层的情况下，通过进行该步岛状半导体层的结晶度得以提高。使用实施模式和实施例 1-6 中所述的激光辐照方法进行激光辐照。特别地，第一半导体岛 5004-5006 根据输入到激光辐照装置的计算机的掩膜信息选择性地受到激光 5007 的处理。当然，除了激光晶化方法，可通过组合其它公知的晶化方法（诸如采用 RTA 或电炉退火的热晶化方法和使用金属元素促进晶化的热晶化方法）晶化半导体层。

当进行半导体层的晶化时，优选通过使用能够连续振荡的固态激光器施加基波的二次谐波到四次谐波以便获得大尺寸的晶粒。典型地，优选施加 Nd: YVO₄ 激光器（基波为 1064nm）的二次谐波（波长为 532 nm）或三次谐波（波长为 355 nm）。特别地，从连续振荡型 YVO₄ 激光器发射的具有 10W 输出的激光束由非线性光学元件转换为谐波。同样，可使用应用 YVO₄ 晶体和非线性光学元件成为谐振器而发射谐波的方法。随后，更优选地，激光束通过光学系统被形成以便具有矩形形状或椭圆形状，由此照射待处理的物质。此时，要求能量密度近似为 0.01-100 MW/cm²（优选 0.1-10 MW/cm²）。其上形成半导体膜的衬底 5001 以近似 10-2000 cm/s 相对速率相应于激光束相对运动以辐照半导体膜。

注意，可使用连续振荡型或脉冲振荡型气体激光器或固态激光器。气体激光器诸如准分子激光器、Ar 激光器和 Kr 激光器，以及固体激光器诸如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA10₃ 激光器、玻璃激光器、红宝石激光器、翠绿宝石激光器和 Ti: 蓝宝石激光器可用作激光束。同样，其中掺杂 Cr、Nd、Er、Ho、Ce、Co、Ni、Yb 或 Tm

的诸如 YAG 激光器、YVO₄ 激光器、YLF 激光器、YA10₃ 激光器的晶体可用作固态激光器。激光器的基波取决于掺杂的材料而不同，因此可得到基波为约 1 μ m 的激光束。借助使用非线性光学元件可得到相应于基波的谐波。

借助上述激光晶化，第一半导体岛 5004-5006 受到激光处理并提高结晶度（图 15C）。

通过将提高晶化的第一半导体岛 5004-5006 图形化（第二刻蚀处理）为所需要的形状形成第二半导体岛 5008-5011（图 15D）。

形成第二半导体岛 5008-5011 后，为了控制 TFT 的阈值可掺杂少量的杂质元素（硼或磷）。

接着，形成覆盖第二半导体岛 5008-5011 的栅绝缘膜 5012。使用等离子体 CVD 方法或溅射方法形成的厚度为 40-150nm 的含硅绝缘膜形成栅绝缘膜 5012。在本实施例中，在本实施例中，用等离子体 CVD 的方法形成厚度为 110nm 的氮氧化硅薄膜（组成比：Si = 32%、O = 59%、N = 7% 和 H = 2%）。值得注意的是，栅绝缘膜不限于氮氧化硅膜，而含其它硅的绝缘薄膜也可以用作单层或叠层垫。

当使用氧化硅膜时，它可以通过混合四乙基正硅酸盐（TEOS）和 O₂ 通过等离子体 CVD 的方法而得到，其可以在 40Pa 的反应压力、300 到 400 $^{\circ}$ C 的衬底温度和 0.5 到 0.8 W/cm² 的高频（13.56MHz）功率密度的条件下放电。此后在 400 到 500 $^{\circ}$ C 下的热退火可以给按这种方法形成的作为栅绝缘膜的氧化硅膜提供好的特性。

接下来，厚度为 20 到 100nm 的第一导电薄膜 5013 和厚度为 100 到 400nm 的第二导电薄膜 5014 被堆叠在栅绝缘膜 5012 上。在本实施例中，堆叠由 30nm 厚的 TaN 薄膜形成的第一导电薄膜 5013 和由 370nm 厚的 W 膜形成的第二导电薄膜 5014。TaN 薄膜用 Ta 靶在含氮的环境中进行溅射形成的。W 膜用 W 靶进行溅射形成。或者，也可以利用六氟化钨（WF₆）通过热 CVD 方法来形成。在这两种情况下，栅电极的使用需要低的电阻。因此，W 膜的电阻率理想的是 20 μ Ω cm 或更少。可以通过增加晶粒的尺寸来实现 W 膜的低电阻。但是，当 W 薄膜含有大量的杂质元素例如氧时，晶化被抑制，这增加了电阻。因此，在本实施例中，W 膜是通过利用高纯度（99.9999% 的纯度）的 W 靶溅射的方法并考虑在薄膜成形期间的阻止杂质从气相侵入形成的。从而，可得到 9 到 20 μ Ω cm

的电阻率。

同时,在本实施例中,第一导电层 5013 是 TaN 而第二导电层 5014 是 W,其并不特别限于此。二者都可以是由从 Ta、W、Ti、Mo、Al、Cu、Cr 和 Nd 中选择一个元素或是主要包含该元素的合金材料或化合物材料形成。或者,半导体薄膜例如可以利用在其中掺杂有如磷的杂质元素的多晶硅膜。也可以利用 AgPdCu 合金。可以由钽(Ta)膜形成的第一导电膜和由 W 膜形成的第二导电膜的组合、由氮化钛(TiN)膜形成的第一导电膜和由 W 膜形成的第二导电膜的组合、由氮化钽(TaN)膜形成的第一导电膜和由 W 膜形成的第二导电膜的组合、由氮化钽(TaN)膜形成的第一导电膜和由 Al 膜形成的第二导电膜的组合、或由氮化钽(TaN)膜形成的第一导电膜和由铜(Cu)膜形成的第二导电膜的组合。

另外,本发明并不限于两层结构。例如,可以采用其中钨膜、铝和硅(Al-Si)的合金膜和氮化钛膜顺序叠层的三层结构。此外,在该三层结构中,可用氮化钨薄膜取代钨,可用铝和钛(Al-Ti)的合金膜取代铝和硅(Al-Si)的合金膜,并可以用钛膜取代氮化钛膜。

注意,根据导电膜的材料适当地选择合适的蚀刻方法或蚀刻剂种类是重要的。

接下来,用光刻法形成由抗蚀剂制成的掩模 5015,且在其上进行第三蚀刻处理,以形成电极和布线。在第一和第二蚀刻条件下(图 15F)执行第三蚀刻处理。在本实施例中的第一蚀刻条件是利用感应耦合等离子体(ICP)蚀刻且利用 CF_4 和 Cl_2 和 O_2 作为蚀刻气体,其气体的量分别为 25/25/10(sccm)。以 1Pa 的压力给线圈状电极提供 500W RF (13.56MHz) 功率以产生等离子体并进行蚀刻。给衬底侧(测试样品台)也提供 150W RF (13.56MHz) 功率且基本上施加负自偏置电压。W 膜在第一蚀刻条件下蚀刻以得到锥形的第一导电层的末端。

之后,不必去除抗蚀剂制成的掩模 5015,将第一蚀刻条件转换到第二蚀刻条件。然后用 CF_4 和 Cl_2 作为蚀刻气体。气体流量的比率为 30/30(sccm)。以 1Pa 的压力给线圈状电极提供 500W 的 RF (13.56MHz) 功率以产生等离子体并进行蚀刻 30 秒。给衬底侧(测试样本台)提供 20W 的 RF (13.56MHz) 功率且施加基本上负自偏置电压。在混合 CF_4 和 Cl_2 的第二蚀刻条件下,W 膜和 TaN 膜都蚀刻到相同的程度。为了蚀刻

不在栅绝缘膜上留下残渣，可以将蚀刻时间增加 10% 到 20% 多。

在第三蚀刻处理中，当抗蚀剂制成的掩模的形状合适时，第一和第二导电层的末端的形状为锥形，这是因为加在衬底侧的偏压造成的。锥形部分的角度为 15 到 45°。因此，通过第一蚀刻处理以第一种形式形成包括第一导电层和第二导电层的导电层 5016 到 5020（第一导电层 5016a 到 5020a 和第二导电层 5016b 到 5020b）。在栅绝缘膜 5012 中，没有被第一形式的导电层 5016 到 5020 覆盖的区域被蚀刻约 20 到 50nm 以形成较薄的区域。

接下来，不必去除由抗蚀剂制成的掩模 5015（图 16A）而进行第四蚀刻处理。这里将 CF_4 、 Cl_2 和 O_2 作为蚀刻气体有选择地蚀刻 W 膜。然后，通过第二蚀刻处理形成第二导电层 5021b 到 5025b。另一方面，第一导电层 5016a 到 5020a 不蚀刻很多，以第二种形式形成导电层 5021 到 5025（第一导电层 5021a 到 5025a 和第二导电层 5021b 到 5025b）。

在没有去除由抗蚀剂制成的掩模的情况下进行第一掺杂处理，并添加使第二半导体岛为 n 型的低浓度杂质元素。掺杂处理可以通过离子掺杂法或离子注入法实施。在剂量为 1×10^{13} 到 5×10^{14} 原子/cm² 和加速电压为 40 到 80kV 的条件下执行离子掺杂法。在这一实施例中，在剂量为 1.5×10^{13} 原子/cm² 和加速电压为 60kV 的条件下执行离子掺杂法。n 型掺杂杂质元素可以是 15 族元素，典型的为磷 (P) 或砷 (As)。这里使用磷 (P)。在这种情况下，导电层 5021 到 5025 作为 n 型掺杂杂质元素的掩模。因此，以自对准的方式形成杂质区域 5026 到 5029。密度范围为 1×10^{18} 到 1×10^{20} 原子/cm³ 的 n 型掺杂杂质元素被添加到杂质区域 5026 到 5029。

当去除由抗蚀剂制成的掩模 5015 时，形成新的由抗蚀剂制成的掩模 5030。然后，通过利用比在第一掺杂处理中用的更高的加速电压来执行第二掺杂处理。在剂量为 1×10^{13} 到 1×10^{15} 原子/cm² 和加速电压为 60 到 120kV 的条件下执行离子掺杂法。在掺杂处理中，使第二导电层 5021b 到 5025b 作为掩模阻挡杂质元素。执行掺杂处理使杂质元素可以被添加到在第一导电层的锥形部分的底部的半导体层。然后，通过利用具有比在第二掺杂处理中低的加速电压执行第三掺杂处理以得到图 16B 所示的条件。在剂量为 1×10^{15} 到 1×10^{17} 原子/cm² 和加速电压为

50到100kV的条件下执行离子掺杂法。经过第二掺杂处理和第三掺杂处理,密度范围为 1×10^{18} 到 5×10^{19} 原子/cm³的n型掺杂杂质元素被添加到与第一导电层相重叠的低密度杂质区域5031和5033中。密度范围为 1×10^{19} 到 5×10^{21} 原子/cm³的n型掺杂杂质元素被添加到高密度杂质区域5034和5035中。

用适当的加速电压,通过执行第二掺杂处理和第三掺杂处理可以形成低密度杂质区域和高密度杂质区域。

接下来,在去除由抗蚀剂制成的掩模5030后,形成了新的由抗蚀剂制成的掩模5037以便进行第四掺杂处理。通过第四掺杂处理,杂质区域5038和5039,其中添加一与一种导电类型相反的导电类型的杂质元素,半导体层中的该杂质区域是p沟道型TFT的有源层。第二导电层5021a到5025a作为掩模阻挡杂质元素,且添加给予p型的杂质元素以便以自对准的方式形成杂质区域。在本实施例中,通过离子掺杂法用乙硼烷(B₂H₆)形成杂质区域5038和5039(图16C)。在第四掺杂处理过程中,形成n沟道TFT的半导体层被由抗蚀剂制成的掩模5037覆盖。通过第一到第三掺杂处理,不同密度的磷被添加到每一个杂质区域5038和5039中。掺杂处理的实施使得两个区域中的p型掺杂杂质元素的密度为 1×10^{19} 到 5×10^{21} 原子/cm³。因此,当它们作为p沟道TFT的源极区和漏极区时都不会发生问题。

分别经过以上的处理,在第二半导体岛中形成杂质区。

接下来,去除由抗蚀剂制成的掩模5037并在其上形成第一层间绝缘薄膜5040。第一层间绝缘薄膜5040可以是一厚度为100到200nm的含有硅的绝缘膜,它是通过等离子体CVD方法或溅射方法形成的。在本实施例中,通过等离子体CVD方法形成厚度为150nm的氮氧化硅膜。第一层间绝缘薄膜5040并不限于氮氧化硅膜而可以是单层或叠层垫中含有硅的其它绝缘膜。

接下来,如图16D所示,利用激光辐射方法进行激活处理。当利用激光退火方法时,可以利用晶化中使用的激光器。当执行激活处理时,移动速度与晶化速度相同,需要的能量密度约为0.01到100 MW/cm²(优选0.01到10 MW/cm²)。同样,在执行晶化的情况下可以利用连续振荡激光器,而在执行激活的情况下可以利用脉冲振荡激光器。

同样,可以在形成第一层间绝缘膜以前进行激活处理。

在热处理之后(在 300 到 550℃进行 1 到 12 小时的热处理),可以执行加氢处理。这一处理用包含在第一层间绝缘膜 5040 中的氢终止了半导体层中的悬挂键。或者,加氢可以是等离子体加氢(利用由等离子体激励的氢)或者在含有 3 到 100% 氢的气氛中在 300 到 650℃进行 1 到 12 小时的热处理。在这种情况下,半导体层可被加氢而与第一层间绝缘膜的存在无关。

接着,在第一层间绝缘膜 5040 上通过无机绝缘材料或有机绝缘材料形成第二层间绝缘薄膜 5041。在本实施例中,形成厚度为 1.6 μm 的丙烯酸树脂膜。接着,在形成第二层间绝缘膜 5041 后,形成第三层间绝缘膜 5042 以与第二层间绝缘膜 5041 接触。

形成布线 5043 到 5047。这些布线是通过将厚度为 50nm 的 Ti 膜和厚度为 500nm 的合金膜 (Al 和 Ti 的合金膜) 进行层叠所得到的膜图形化而得到的。它不限于两层结构也可以是一层结构或含三层或更多层的叠层垫。布线的材料也不限于 Al 和 Ti。例如,布线可以通过在 TaN 膜上形成 Al 或 Cu、然后通过图形化其中形成有 Ti 膜的叠层膜而形成(图 16E)。

这样,可在同一衬底上形成具有包括 n 沟道 TFT 和 p 沟道 TFT 的 CMOS 电路的驱动电路和具有像素 TFT 和存储电容器的像素部分。于是完成有源矩阵衬底。

可以通过与其它实施例组合来完成本实施例。

[实施例 8]

下面用图 16 和 17 解释本实施例,由实施例 7 制成的有源矩阵衬底制造反射型液晶显示装置的过程。

首先,在得到根据实施例 5 的在图 16E 的状态得到有源矩阵衬底后,至少在图 16E 的有源矩阵衬底上的布线(像素电极) 5047 上形成取向膜 5055 并进行摩擦处理(rubbing)(图 17)。顺便提一句,在本实施例中,在形成取向膜 5055 之前,如丙烯酸树脂膜的有机树脂膜被图形化以在理想的位置形成柱状垫片 5054 以有间隙地支撑衬底。同时,代替柱状垫片的球形垫片可以分布在衬底的整个表面上。

然后,准备反衬底 5048。接着,在反衬底 5048 上形成彩色层(滤色器) 5049、5050(虽然这里只示出两个滤色器,实际上可使用三个滤色器;R、G、B)和平化膜 5051。通过将一红色层 5049 和一兰色层

5050 重叠在一起形成一遮光部分。同时，遮光部分也可以通过部分重叠一红色层和一绿色层而形成。

然后，在至少象素部分中的平化膜 5051 上形成透明导电膜的反电极 5052。在反衬底的整个表面上形成一取向膜 5053 并进行摩擦处理。

然后，用密封件（未示出）将有源矩阵衬底及反衬底粘合在一起。密封件（未示出）中混合有填充料，以使填充料和柱形垫片同两个衬底通过一平坦的空间粘合在一起。然后，液晶材料 5056 注在衬底之间并由密封剂（未示出）完全密封。该液晶材料 5056 可以是已知的液晶材料。在这种方式下，完成的是一如图 17 所示的反射型液晶显示器件。如果需要的话，有源矩阵衬底或反衬底可以分割成理想的形状。另外，一偏振板（未示出）只粘合在反衬底上。然后，用已知的技术粘合 FPC。

如上制造的液晶显示器件包括由半导体薄膜制造的 TFT，其中具有周期或均匀能量分布的激光束辐照，且形成具有大颗粒尺寸的晶粒。因此，该液晶显示器件保证了好的操作特性和高的可靠性。该液晶显示器件可以用作各种电子仪器中的显示部分。

顺便说一下，可以通过与其它实施例组合来完成本实施例。

【实施例 9】

本实施例中，将解释发光器件制造方法的实例（图 18A 和 18）。制造方法使用用在实施例 7 中说明的有源矩阵衬底的制造方法制造的有源矩阵衬底。“发光器件”显示板和显示组件的类属名，这样形成显示板使得形成在衬底上的发光元件被密封在衬底和覆盖材料之间，显示组件中 TFT 等被安装在显示板上。发光元件具有包括得到通过施加电场产生电致发光的有机化合物的层（发光层）、阳极层和阴极层。有机化合物中的电致发光包括两种类型，一种是当从单受激态返回到标准态时产生的发光（荧光）；和当从三重受激状态返回到标准态产生的发光（磷光）。本发明的有机化合物包括这两种类型的任何一种或两种都包括。

在本说明书中，形成在发光元件中的阳极和阴极间的所有层被定义为 EL 层。特别地，EL 层包括有一发光层、一空穴注入层、一电子注入层、一空穴输运层、一电子输运层。基本上，发光元件的结构是按如下顺序重叠的一阳极层、一发光层、一阴极层。但除了该结构，发光层可具有其中例如一阳极层、一空穴注入层、一光发射层和一阴极

层以此顺序重叠的结构，或是例如一阳极层、一空穴注入层、一发光层、一电子输运层和一阴极层以此顺序重叠的结构。

在形成直到按照实施例 7 的第三层间绝缘膜 5102 的层之后，由透明导电膜形成用作发光元件阳极的像素电极。为了形成透明导电膜，可使用氧化铟和氧化锡的化合物、氧化铟和氧化锌的化合物、氧化锌、氧化锡和氧化铟中的任何一种。或者可使用含有镓的透明导电膜。

在发光元件的情况下，第三层间绝缘膜 5102 对于防止含在第二层间绝缘膜 5101 中的水分侵入有机发光层是有效的。当第二层间绝缘膜 5101 含有有机树脂材料时，由于有机树脂材料含有很多水分，提供第三层间绝缘膜 5102 非常有效。此外，在本实施例中，使用由树脂形成的第二层间绝缘膜 5101 拉平 TFT 形成的台阶部分非常重要。由于在后面步骤中形成的发光层非常薄，因为存在台阶可在光发射中出现缺陷。为此，在形成像素电极之前如所希望地拉平台阶部分，使得发光层可形成在尽可能拉平的表面上。

用按照实施例 5 的制造方法形成包含在驱动电路中的 n 沟道 TFT 和 p 沟道 TFT。在本实施例中，虽然 TFT 具有单栅结构，TFT 可具有双栅结构或三栅结构。

随后，以这种方式形成由漫射材料如黑色染料、碳或黑色色素形成的树脂膜以便覆盖第三层间绝缘膜 5102，在将形成发光元件的部分中形成开口并于是形成屏蔽膜（未示出）。作为树脂，代表性的实例包括，例如聚酰亚胺、聚酰胺、丙烯酸树脂、苯并环丁烯（BCB）；但材料不限于此。除有机树脂外的其它材料可用作屏蔽膜的材料，其实例是通过将黑色染料、碳或黑色色素与硅、氧化硅、氮化硅等混合制成的材料。屏蔽膜对于防止布线 5140-5110 反射的外部光线由观看者的眼睛可见是有效的。在上述处理后，打开到达杂质区域的接触孔，并形成布线 5104-5110（图 18A）。

随后，由树脂材料形成堤坝 5111。形成堤坝 5111 使得厚度为 1-2 μm 的丙烯酸膜或聚酰亚胺膜被图形化以允许像素电极 5103 被部分露出。

EL 层 5112 形成在像素电极 5103 上。虽然图 18B 只示出了一个像素，在本实施例中对应于颜色 R（红）、G（绿）和 B（蓝）分开形成 EL 层。此外，在本实施例中，基于低分子的有机发光材料由蒸发方法

形成。特别地，材料形成为多层结构，以便提供 20nm 厚的铜酞菁 (CuPc) 膜作为空穴注入层，其上形成 70nm 厚的三-8-羟基喹林铝络合物 (tris-8-hydroxyquinolinolato aluminum complex) (Alq_3) 膜作为发光层。发光颜色可以通过向 Alq_3 添加荧光颜料如喹吡酮、二萘嵌苯或 DCM1 来控制。

但是，以上的例子是可用作发光膜的有机发光材料的简单例子，但本发明不必限于此。通过自由组合发光层、电荷输运膜（或电荷注入层）可形成发光层（用于光发射和载流子运动的层）。例如，尽管本实施例已参照低分子基的有机发光材料用于发光材料的实例进行说明，但也可以使用或中等分子基的有机发光材料或者高分子基的有机发光材料。在这种情况下，中等分子基的有机发光材料指没有升华性能且 20 或更少的分子或链状分子长度为 $10\mu m$ 或更少的有机化合物。作为利用高分子基的有机发光材料的例子，可通过旋涂方法提供厚度为 20nm 的聚噻吩 (PEDOT) 膜作为空穴注入层，其上提供约 100nm 的聚亚苯基亚乙烯基 (PPV) 膜作为发光膜。同时当使用 π 共轭基高分子时，对于从红到蓝的颜色范围的光发射波长成为可选择的。此外，例如，可以利用无机材料例如碳化硅作为例如电荷输运层或电荷注入层的材料。对于这些有机光发射材料和无机光发射材料，可使用已知的材料。

接着，在 EL 层 5112 上提供象素电极 5113 作为阴极。在本实施例中，铝-锂合金层用作导电膜。自然，可使用已知的 MgAg 膜（镁-银合金层）。对于阴极的材料，可使用或者由属于元素周期表中 1 或 2 族的元素形成的导电膜或使用添加这些金属的导电膜。

在形成直到象素电极 5113 的层时完成了发光元件。在这种情况下，发光元件指由象素电极 5103（阳极）、EL 层 5112 和阴极 5113 形成的元件。

此外，可以这种方式形成保护膜 5114，以便完全覆盖发光元件。保护膜 5114 由包括碳层、氮化硅膜或氧氮化硅的绝缘膜形成，其中绝缘膜以或者单层或者组合的多层的形式使用。

在这种情况下，具有良好覆盖的膜优选用于保护膜 5114；具体地，使用碳膜，特别是 DLC（类金刚石碳）膜是有效的。由于 DLC 膜可在从室温到 $100^\circ C$ 或更低的温度范围内形成，该膜可容易地形成在具有低耐

热性的发光层 5112 的上部。此外，由于 DLC 膜具有抵抗氧的高阻挡效应，可以抑制发光层 5112 的氧化。这使得在进行随后的密封步骤中避免出现发光层 5112 可能的氧化。

如上所述，按照本实施例，所有的发光层 5112 都由无机绝缘膜覆盖，该无机绝缘膜具有高阻挡性能并且由例如碳、氮化硅、氧氮化硅、氧化铝或氧氮化铝形成。因此，可更有效地防止发光层免于由于水分、氧等进入而导致的恶化。

此外，当用硅靶溅射方法形成的氮化硅用于第三层间绝缘膜 5102 和保护膜 5114 时，可更有效地防止杂质进入发光层。虽然可适当地选择膜形成条件，溅射优选使用氮 (N_2) 或氮-氢混合气体并施加高频功率。在这种情况下，衬底温度可保持在室温，不需要使用加热装置。当已形成有机绝缘膜、有机化合物层等时，在不加热衬底的条件下进行膜形成是所希望的。但是，为了完全去除所吸收的或吸留的水分，优选在真空条件下在 50-100℃ 的温度加热物体几分钟到几小时来进行脱氢处理。

已知当按照这种方式的溅射方法形成氮化硅膜时，其中在室温下以硅为靶，施加 13.56MHz 的高频功率，并且仅使用氮气，氮化硅膜的特征如下所述。即在其红外吸收谱中，没有观察到 N-H 连接和 Si-H 连接的吸收峰，也没有观察到 Si-O 连接的吸收峰。此外，该膜中的氧浓度和氢浓度不高于 1 原子%。同样由上可知，诸如氧和水分的杂质的进入可更为有效的被防止。

这样，具有如图 18B 所示结构的发光器件得以完成。注意，直到在形成堤坝 5111 之后形成保护膜 5114 的步骤不暴露于大气，而是连续地处理是有效的。

在本实施例中，虽然屏蔽膜形成在第三层间绝缘膜 5102 和堤坝 5111 之间，本发明不限于此。屏蔽膜基本上提供在这样的位置，使得在布线 5104-5110 中反射的外部光免于对观看者可见。例如，如在本实施例中，在从发光元件发射的光指向衬底的配置中，屏蔽膜可提供在第一层间绝缘膜和第二层间绝缘膜 5101 之间。同样在该情况下，屏蔽膜包括开口使来自发光元件的光通过。

此外，如实施例 7 所述，提供经绝缘膜于栅电极重叠的杂质区，能够形成具有高抵抗性防止由于热载流子效应出现恶化的 n 沟道

TFT。因此，可以完成具有高可靠性的发光器件。

在本实施例中，仅说明了象素部分和驱动电路的配置。但按照本实施例的制造步骤，可以在同一绝缘材料上形成其它逻辑电路，诸如信号驱动电路、D/A 转换器、运算放大器和 γ 补偿电路。此外，也可形成存储器、微处理器等。

如上所述制造的发光器件可以是辐照器能量分布是周期的且均匀的激光，它包括用其中形成大尺寸晶粒并且显示足够的性能特征和可靠性的半导体层制造的 TFT。上述类型的照明设备可用作各种电子装置的显示部分。

按照本实施例，从发光元件发射的光指向 TFT。但是，光可指向与 TFT 相对的侧。在这种情况下，混合有黑色染料、碳或黑色色素的树脂可用于堤坝 5111。在这种情况下，具有高反射率的材料可用于象素电极 5103，而透明导电膜用于象素电极 5113。

本实施例可与实施例 1-6 中任何一个组合实现。

根据本发明，使用由一个第一半导体岛形成的一个或多个半导体岛作为有源层的 TFT，可形成为比普通情况具有更高的性能均一性。因此，可以通过使用 TFT 将需要元件间一致性的电路，诸如电流镜电路、微分放大器电路或运算放大器电路形成在衬底上。因此，通常使用 IC 等外部安装的电路可同步底形成在包括象素部分的衬底上。这对降低制造成本、器件重量和器件大小有贡献。

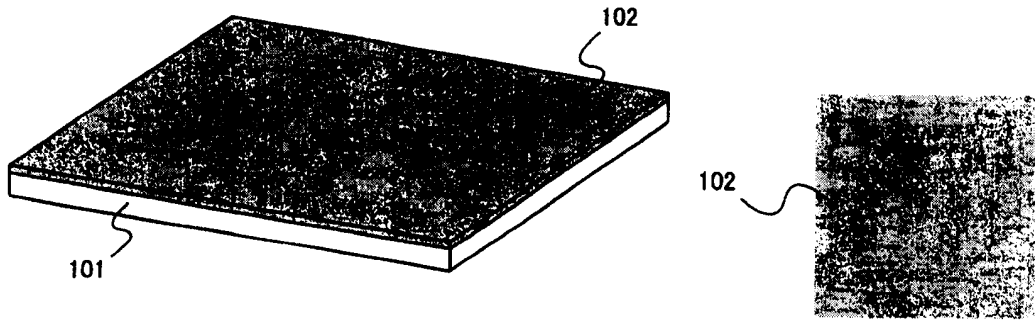


图 1A

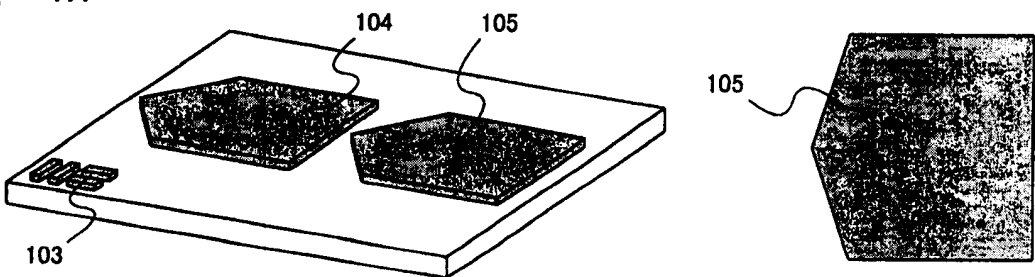


图 1B

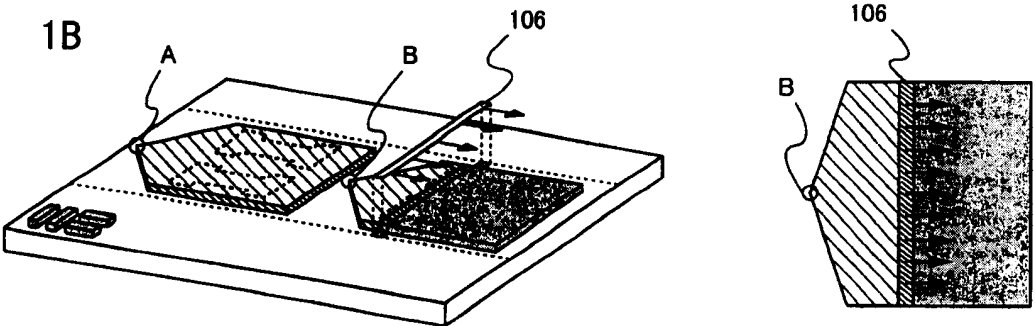


图 1C

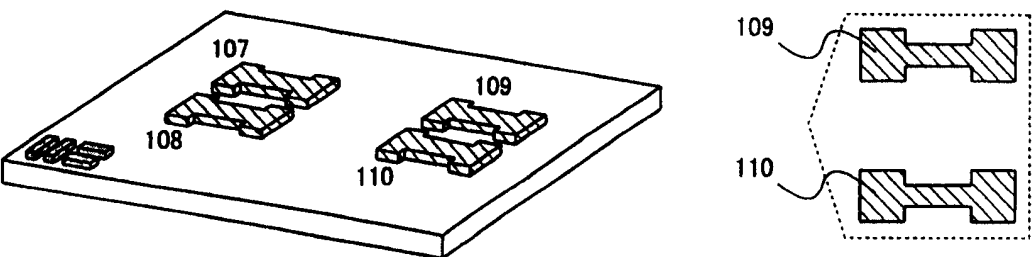


图 1D

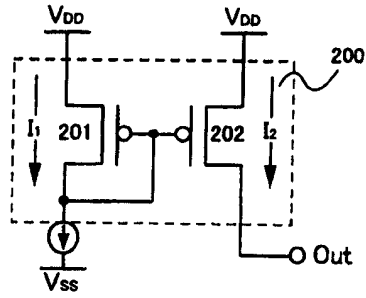


图 2A

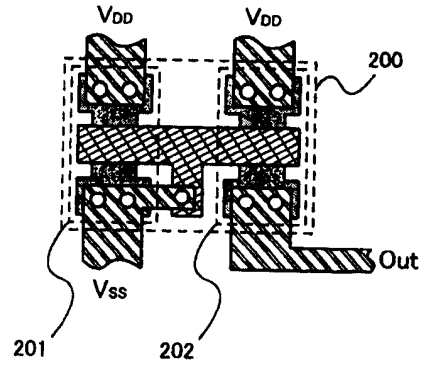


图 2B

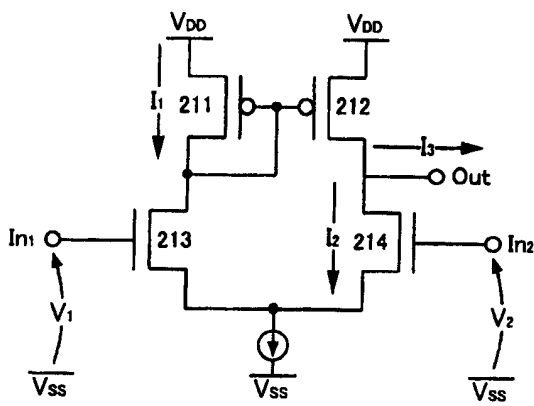
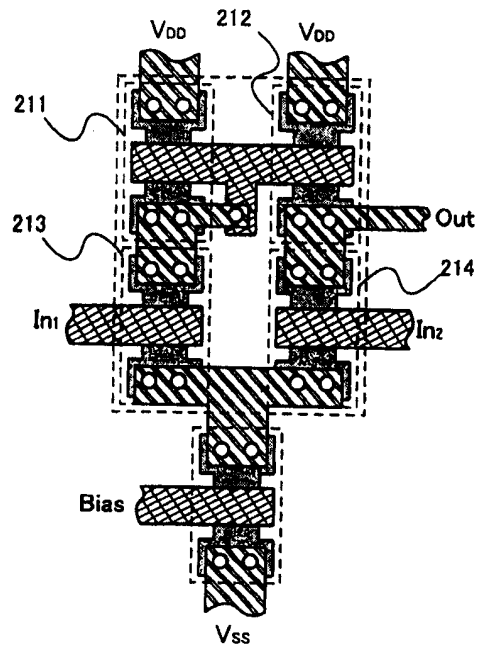


图 2C







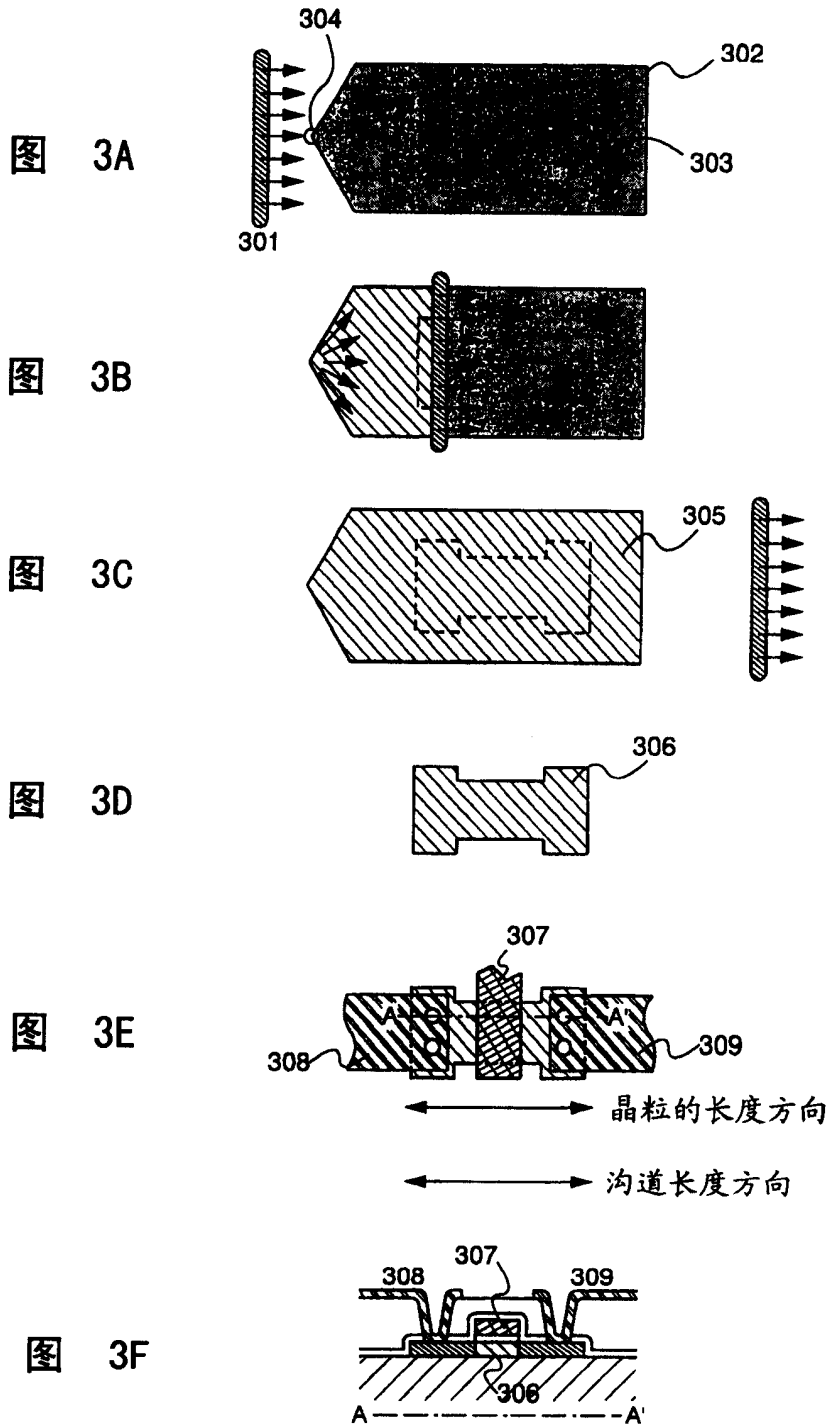
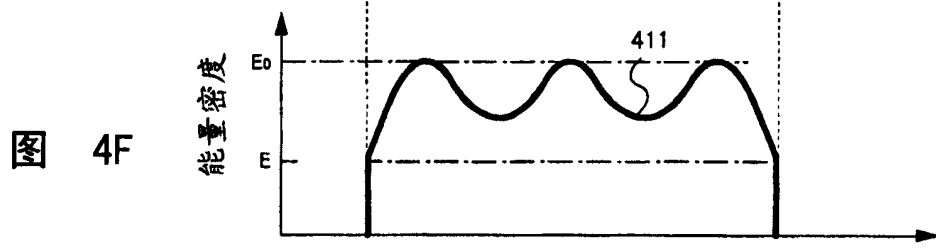
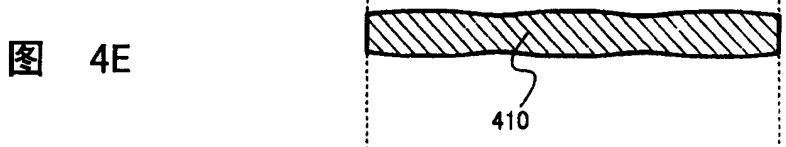
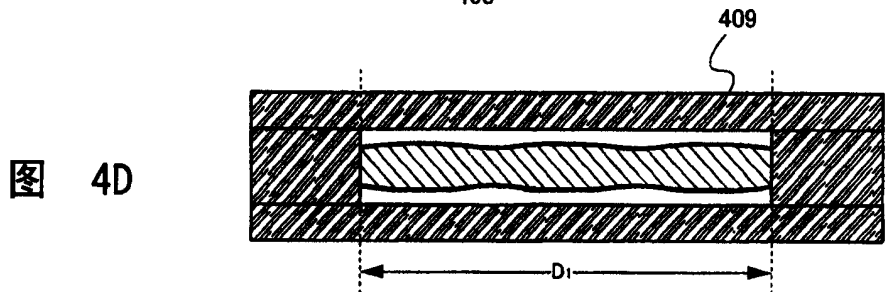
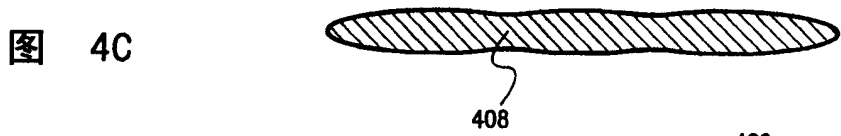
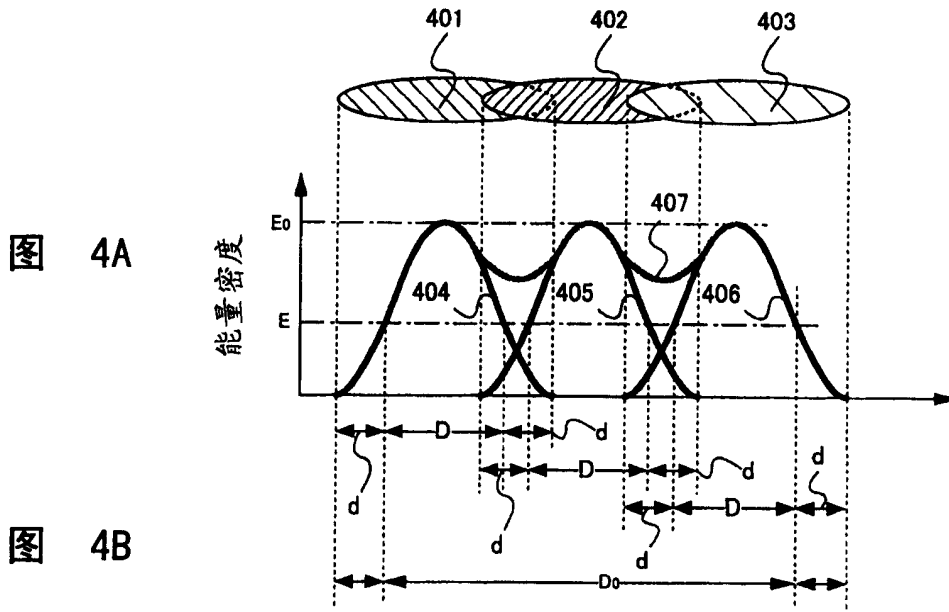
-  有源层
-  第一布线材料
-  第二布线材料
-  接触孔

图 2D





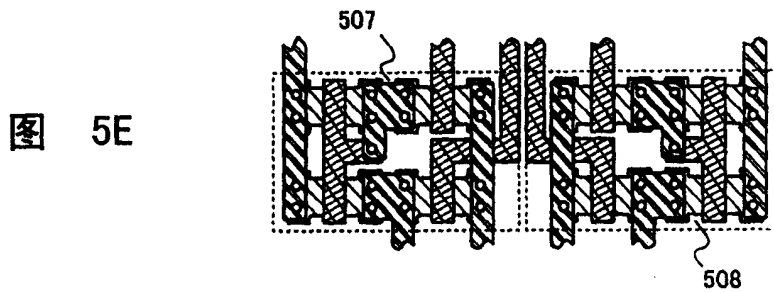
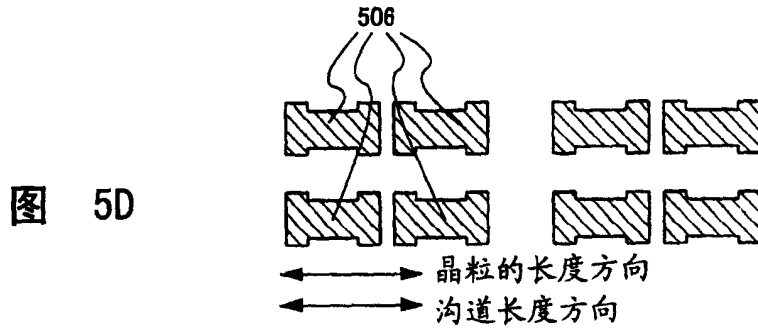
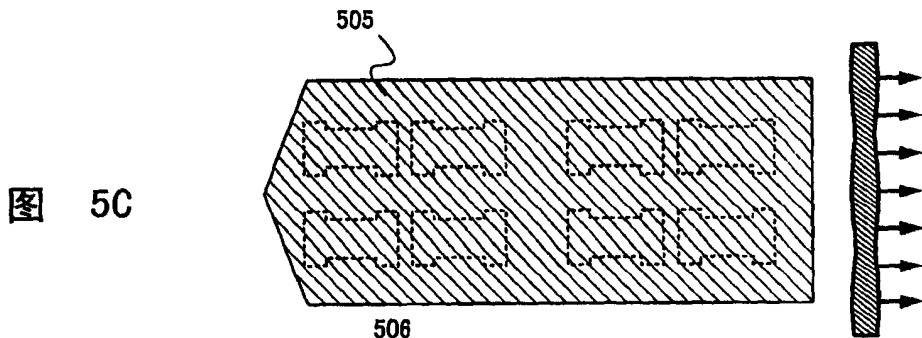
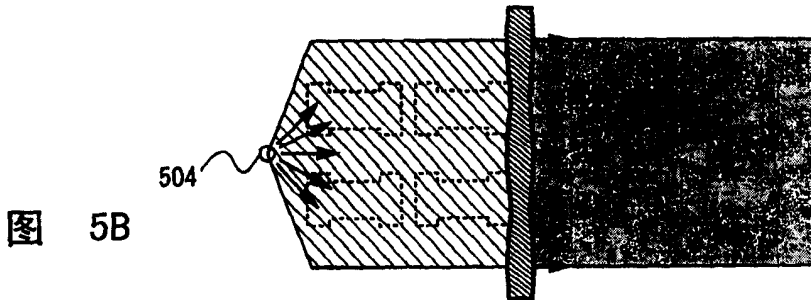
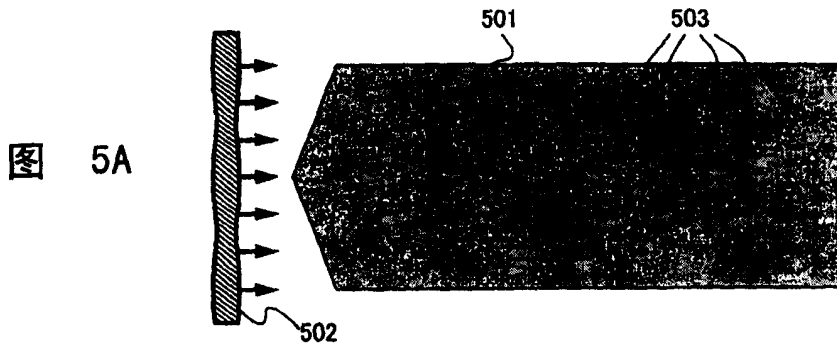


图 6A

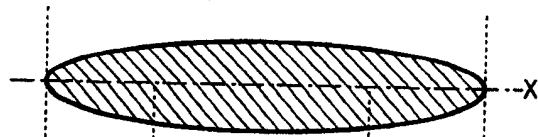


图 6B

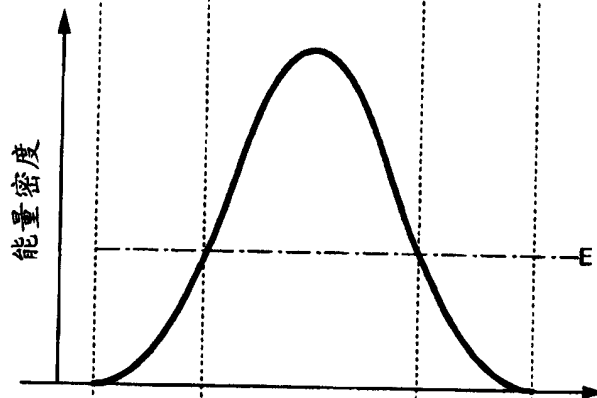
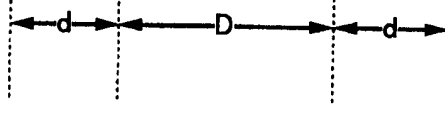


图 6C



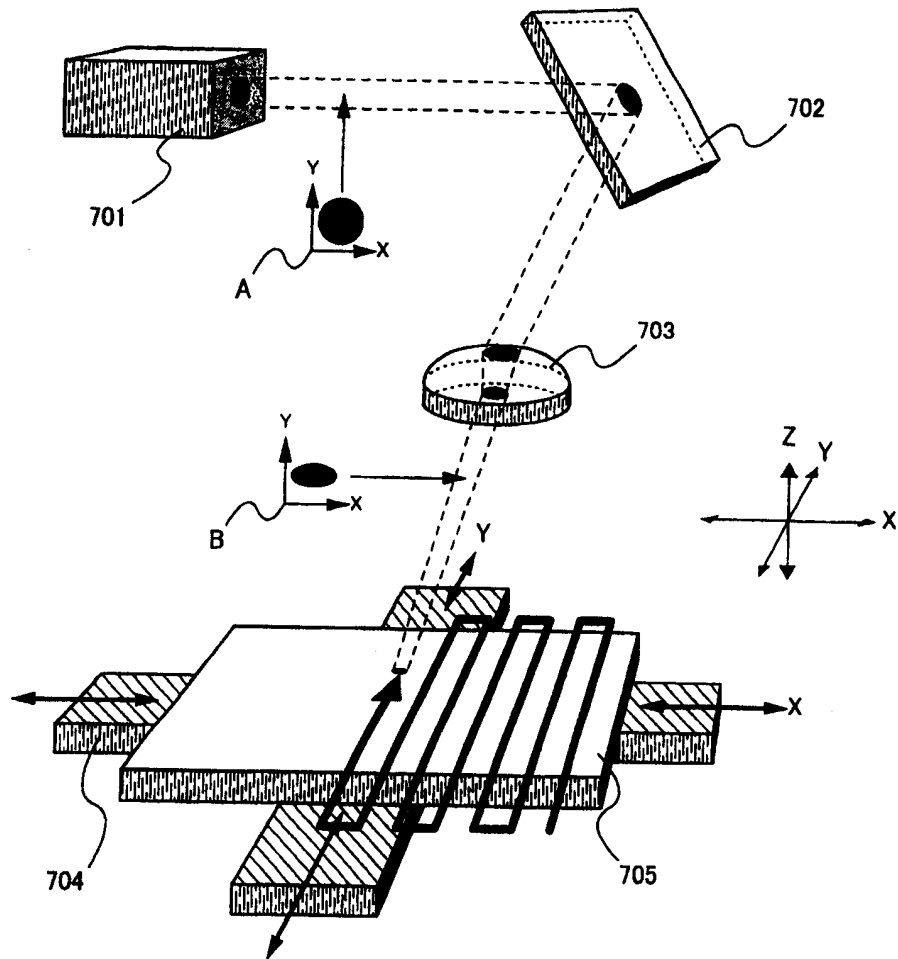


图 7

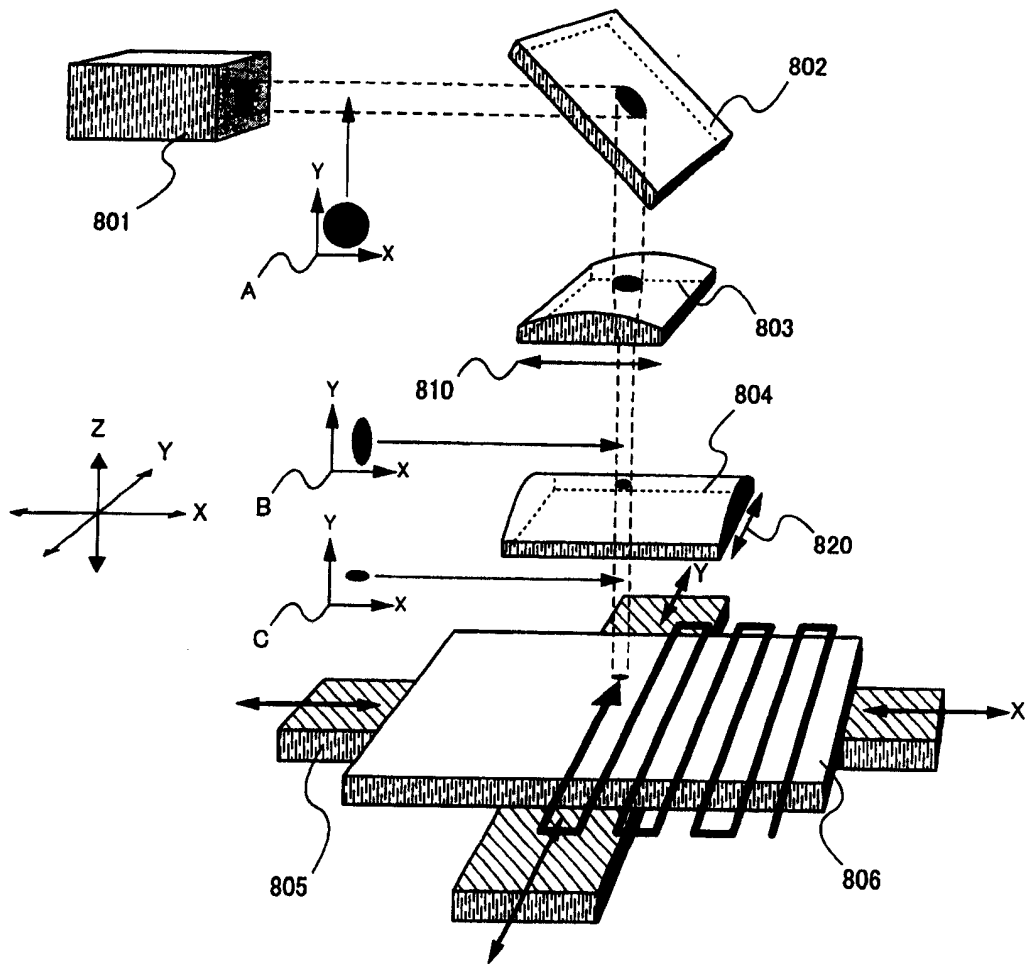
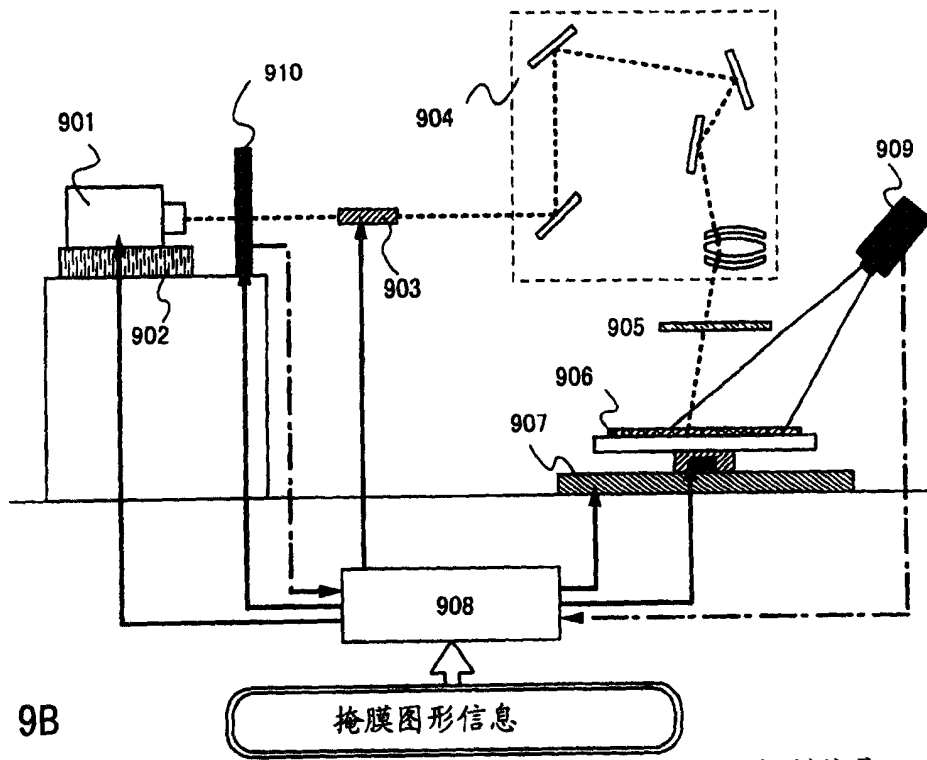
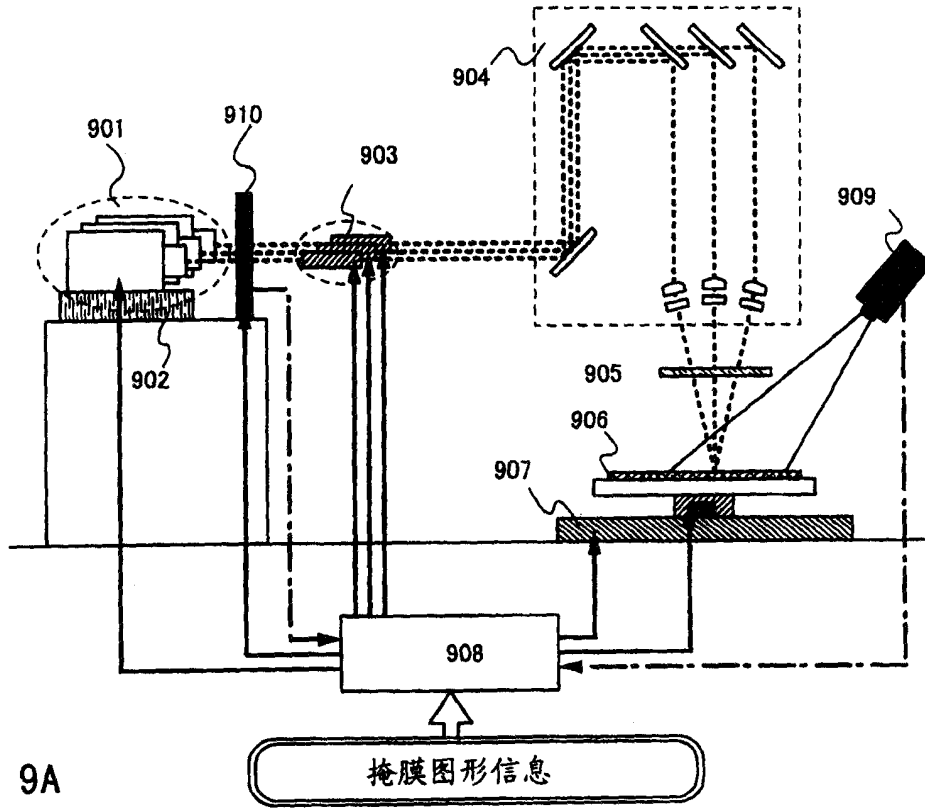


图 8



—— 控制信号
- - - 检测信号

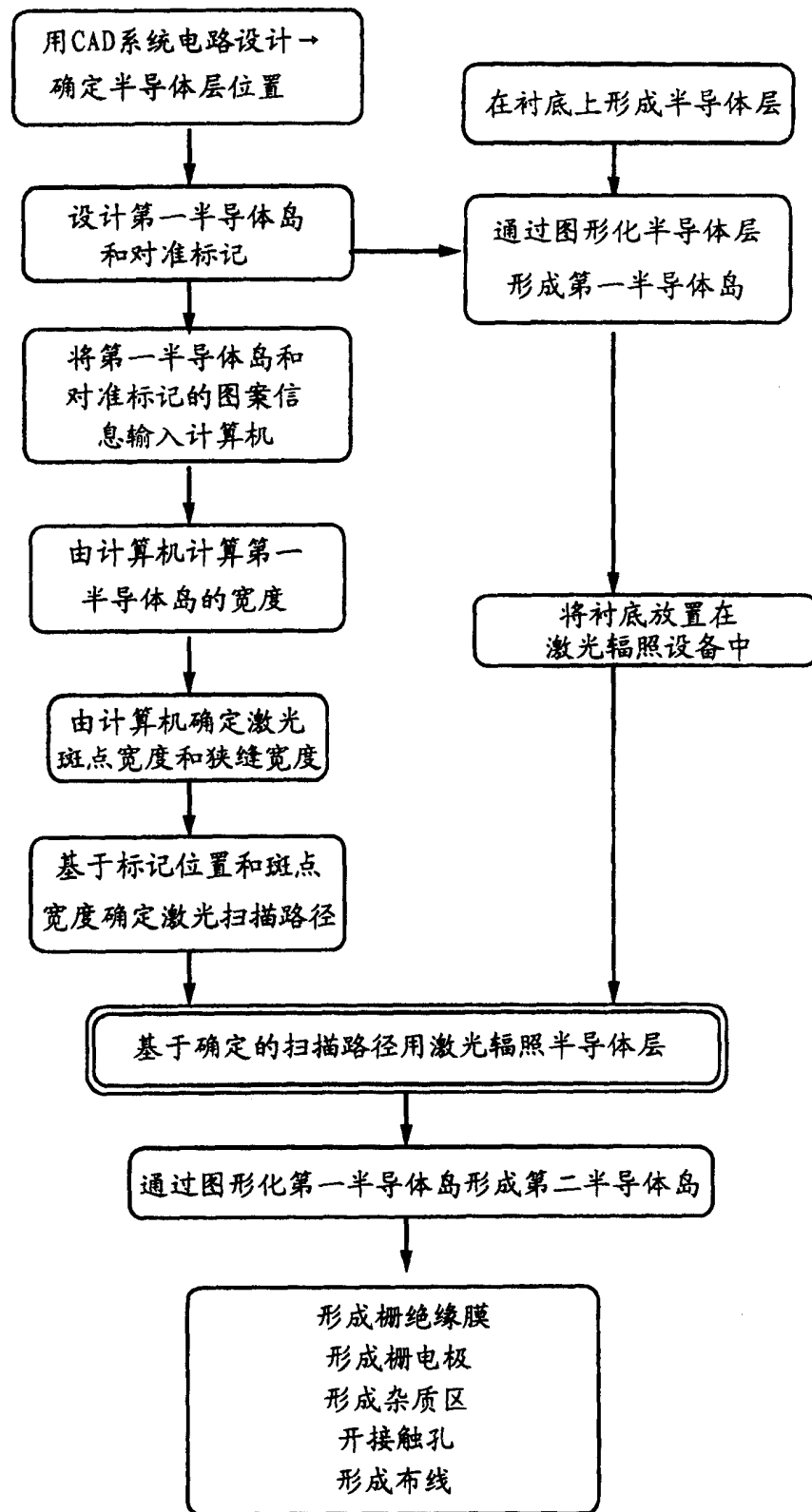


图 10

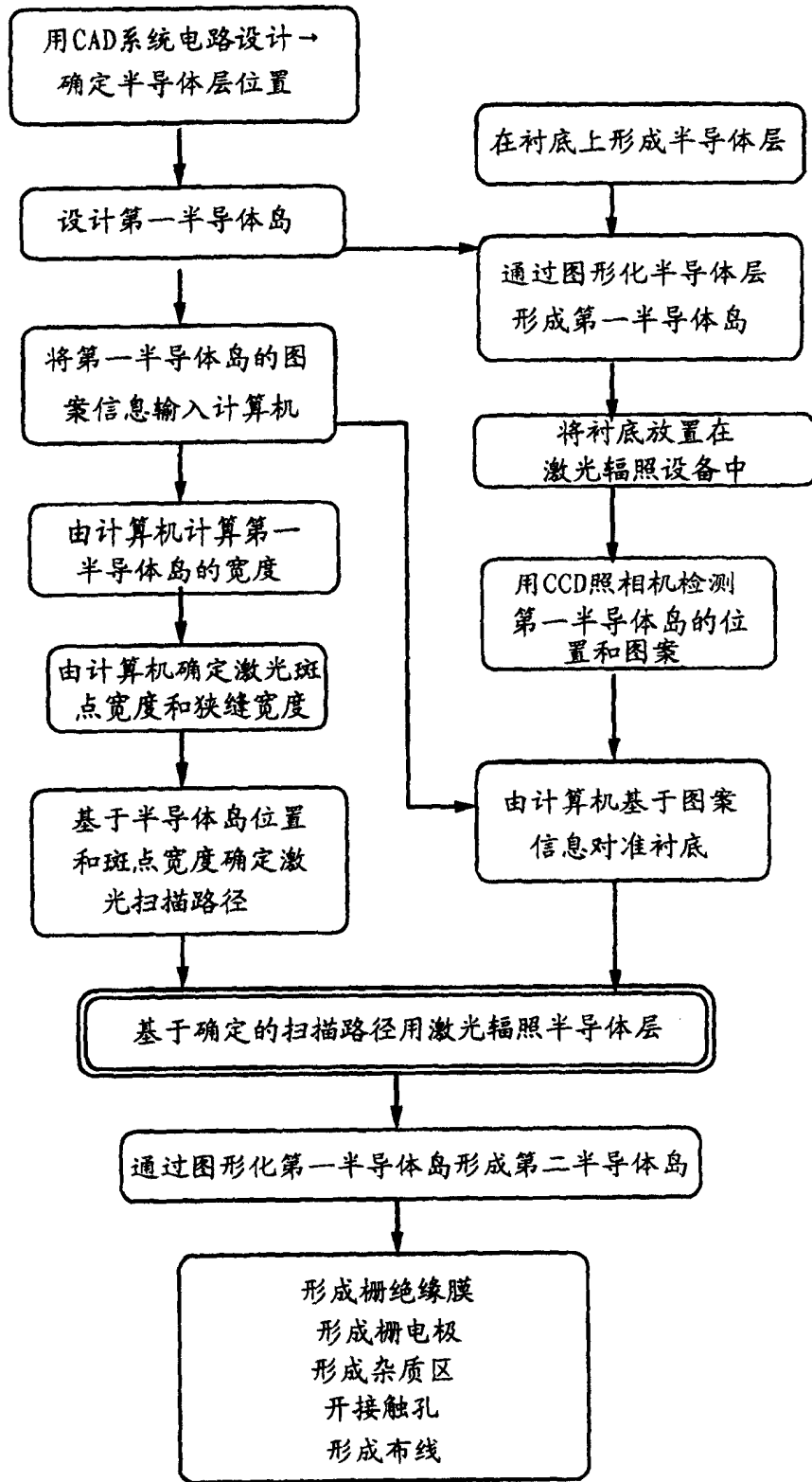


图 11

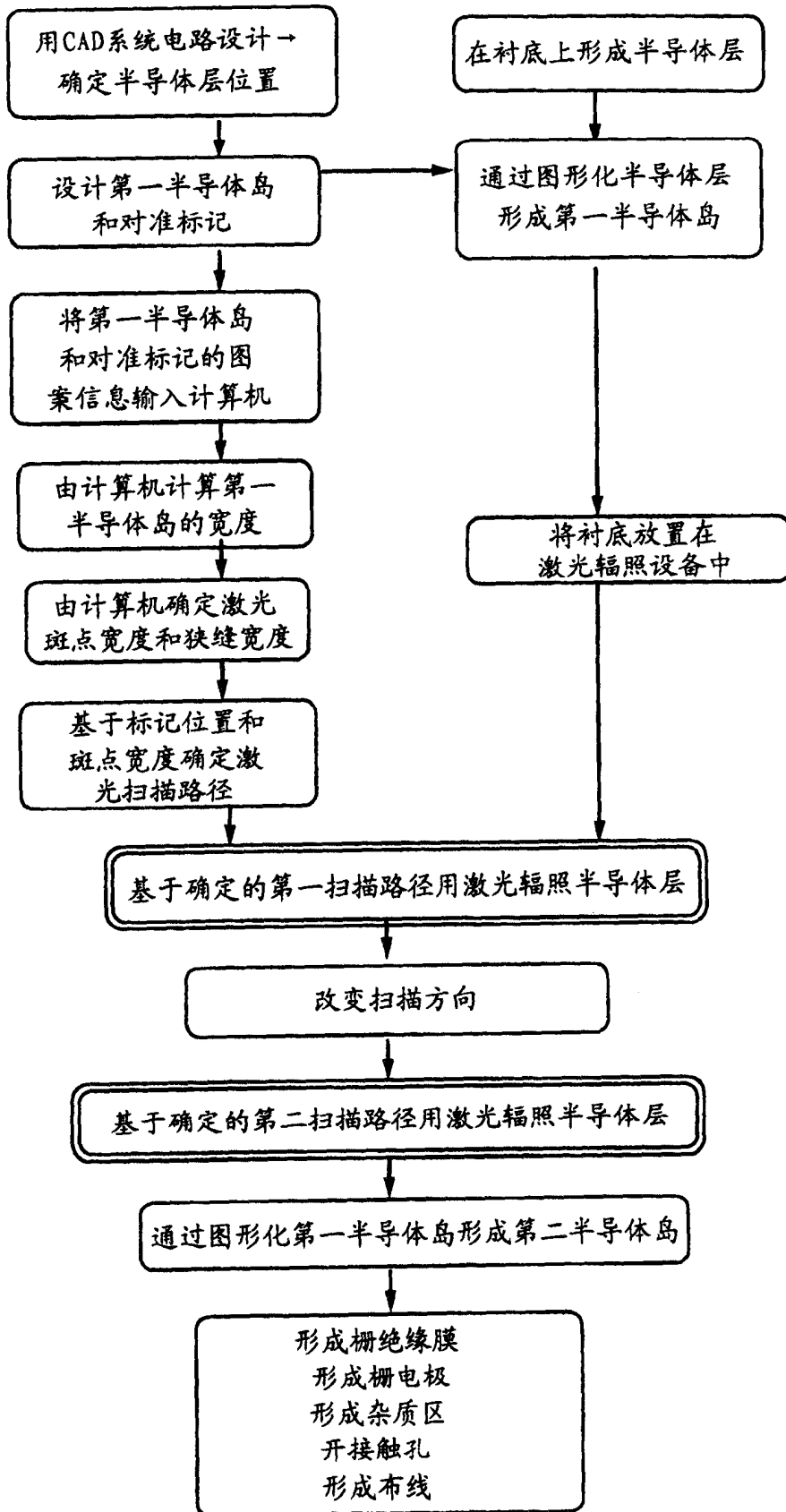


图 12

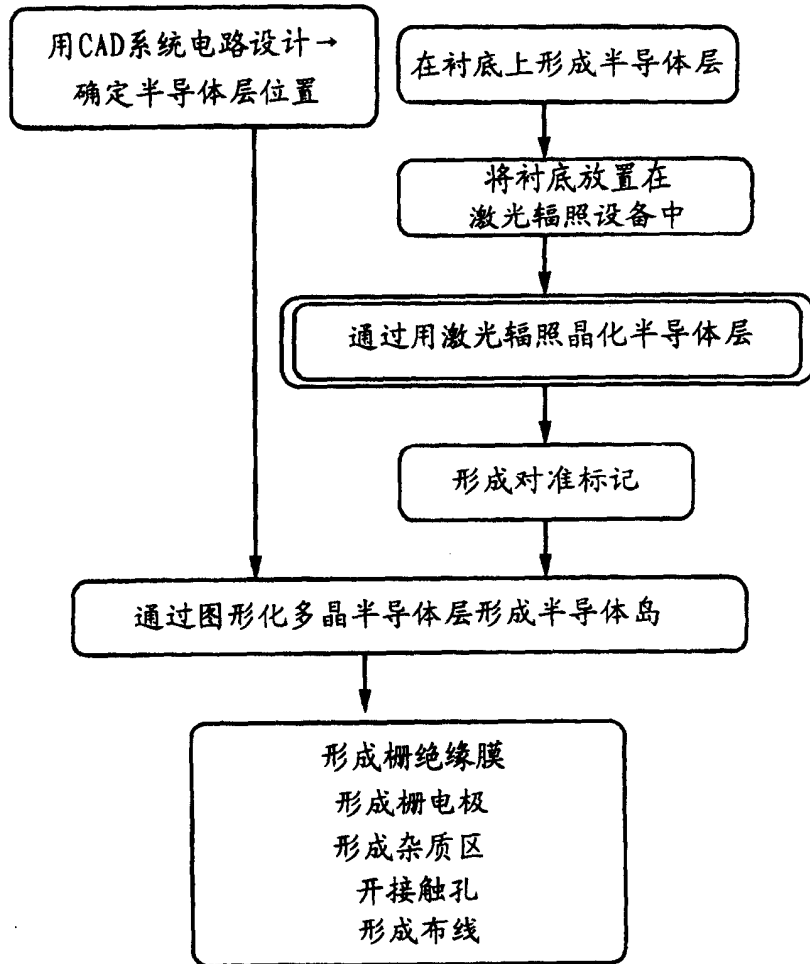


图 13

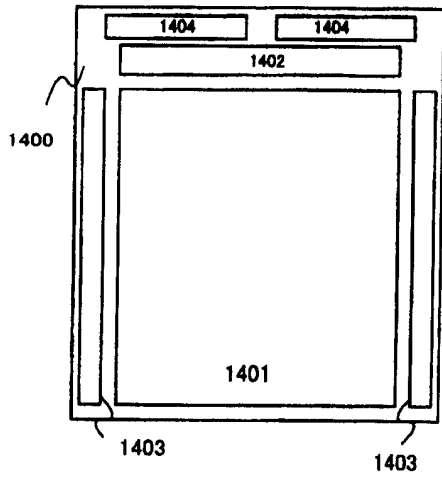


图 14A

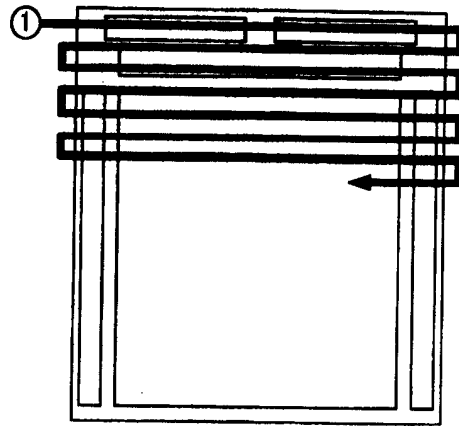


图 14B

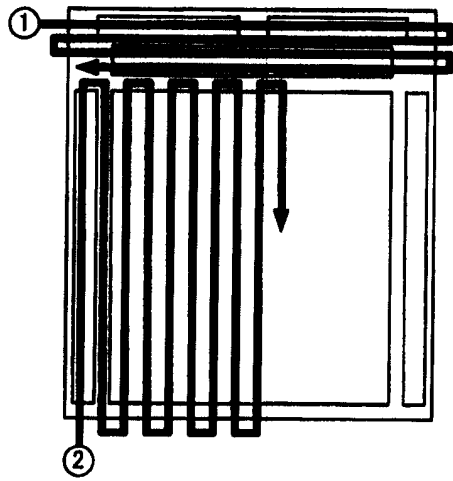


图 14C

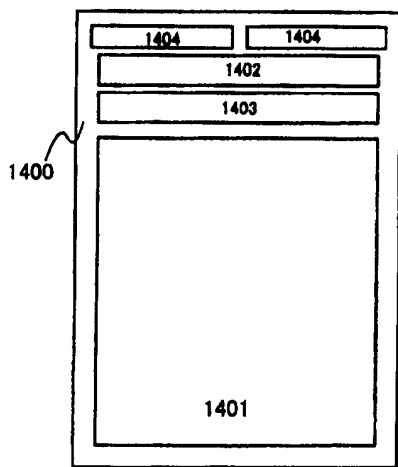


图 14D

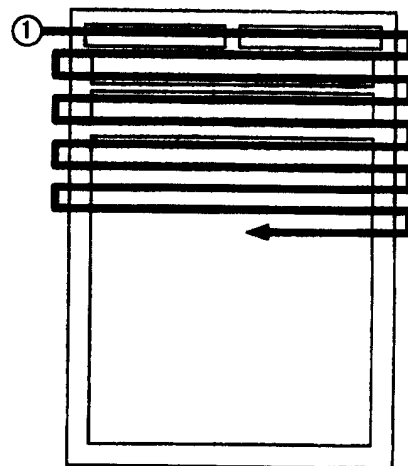


图 14E

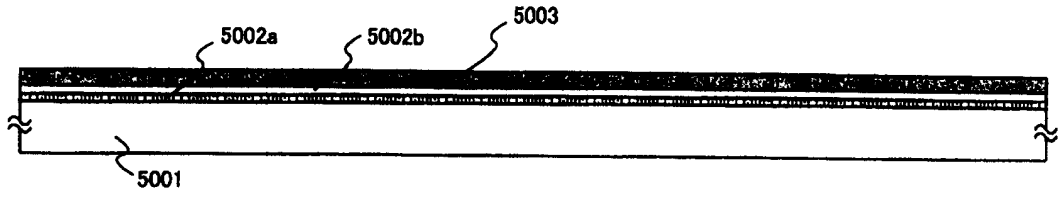


图 15A

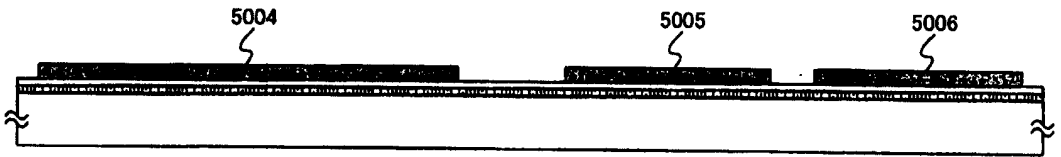


图 15B

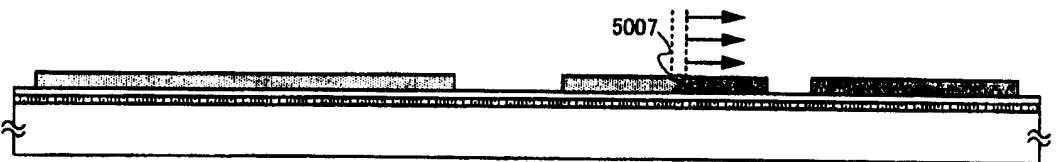


图 15C

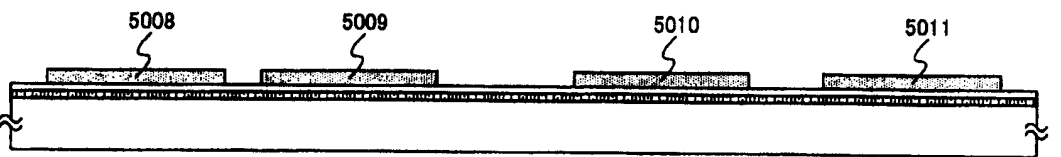


图 15D

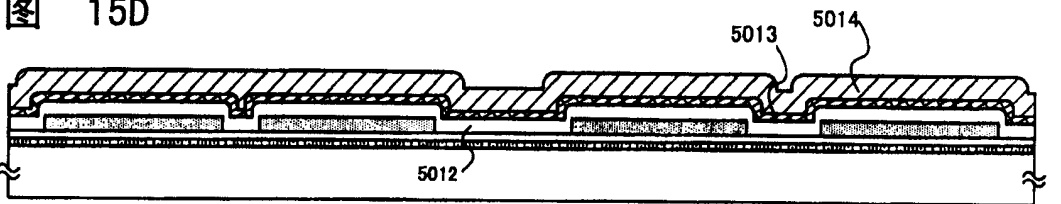


图 15E

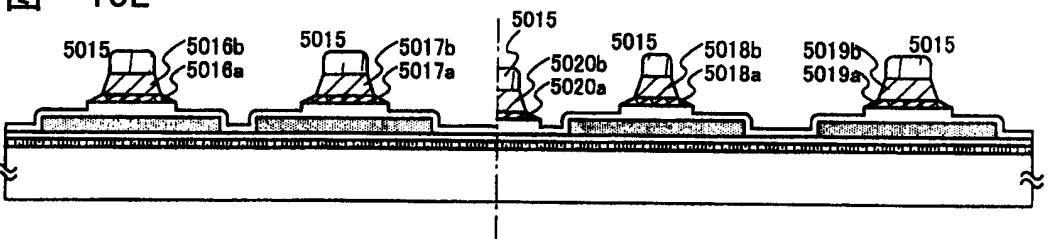


图 15F

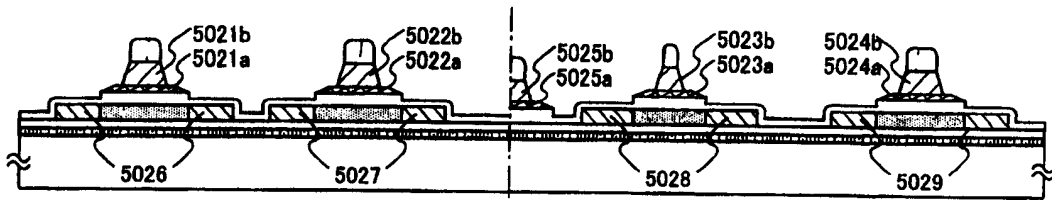


图 16A

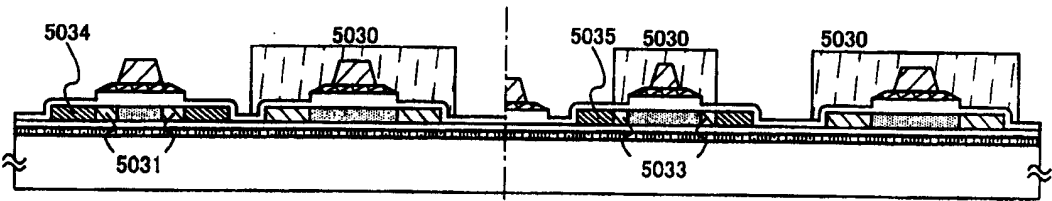


图 16B

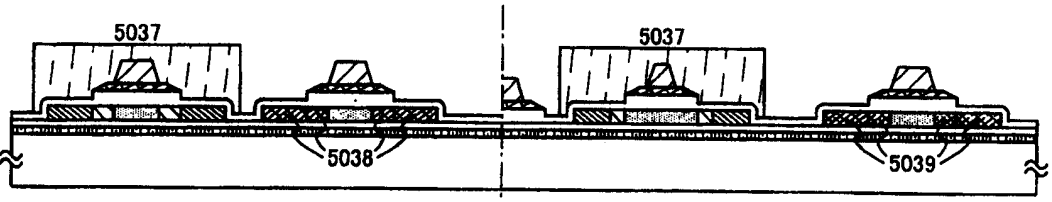


图 16C

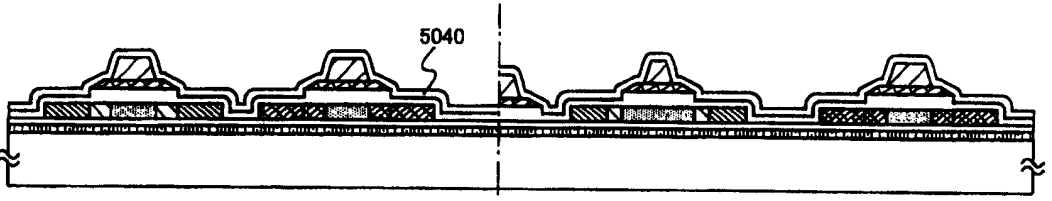


图 16D

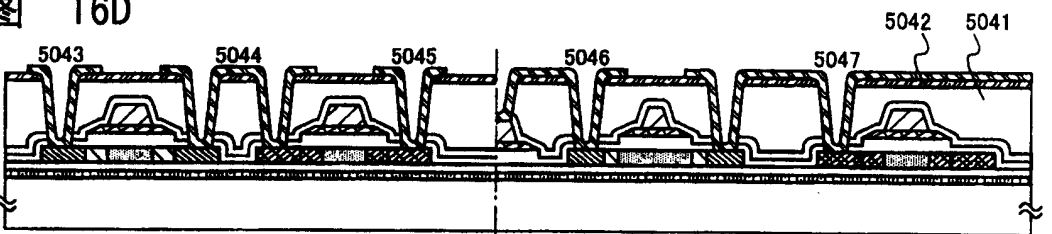


图 16E

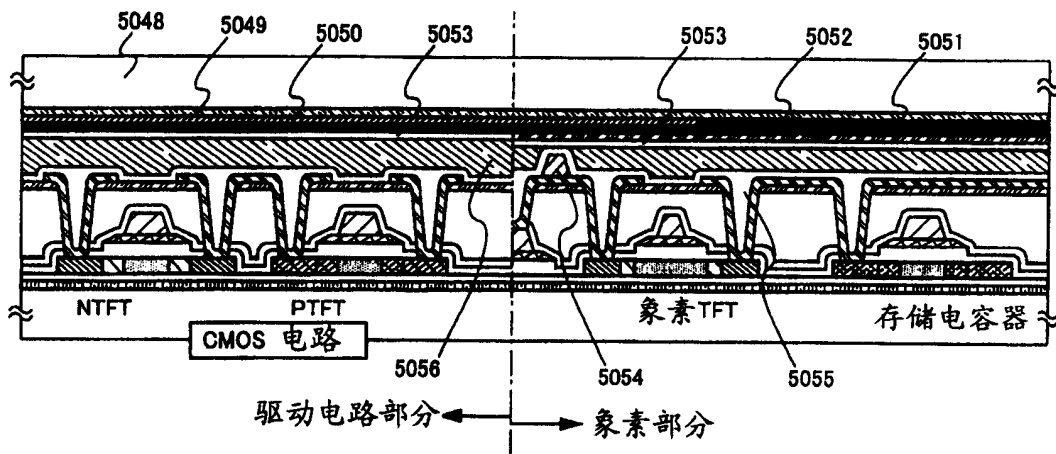


图 17

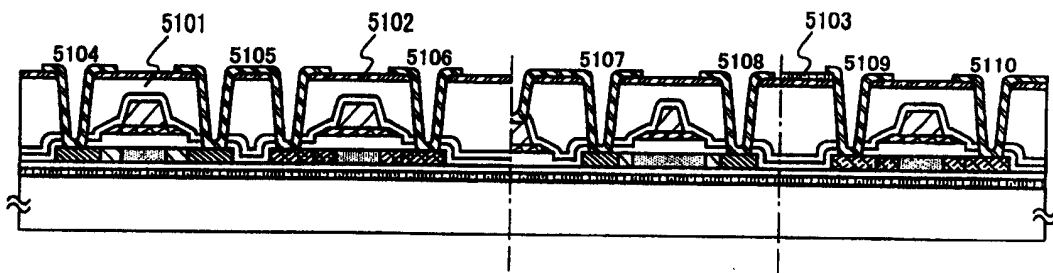


图 18A

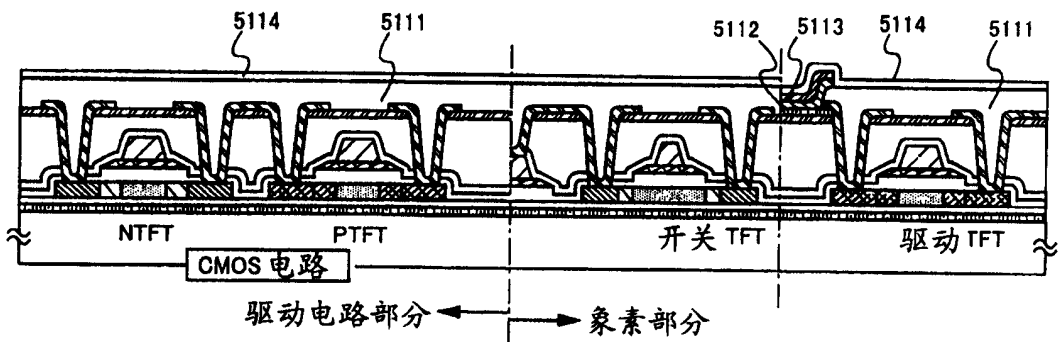


图 18B

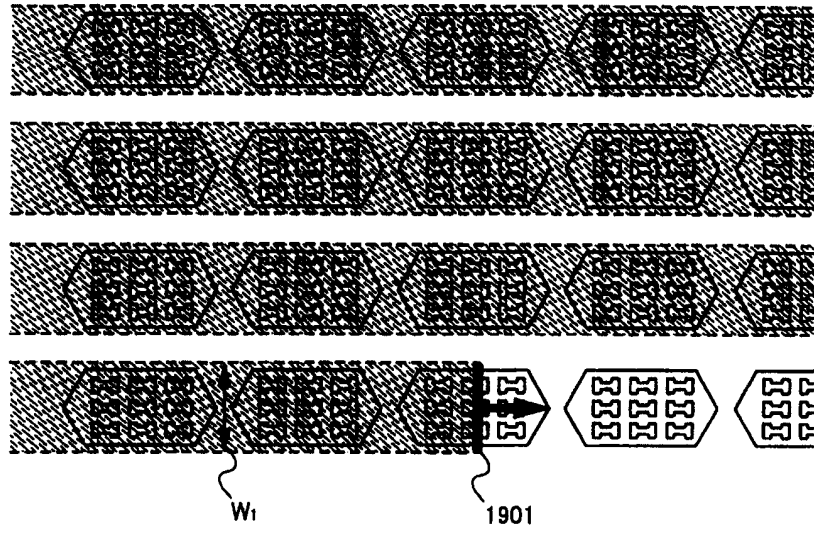


图 19A

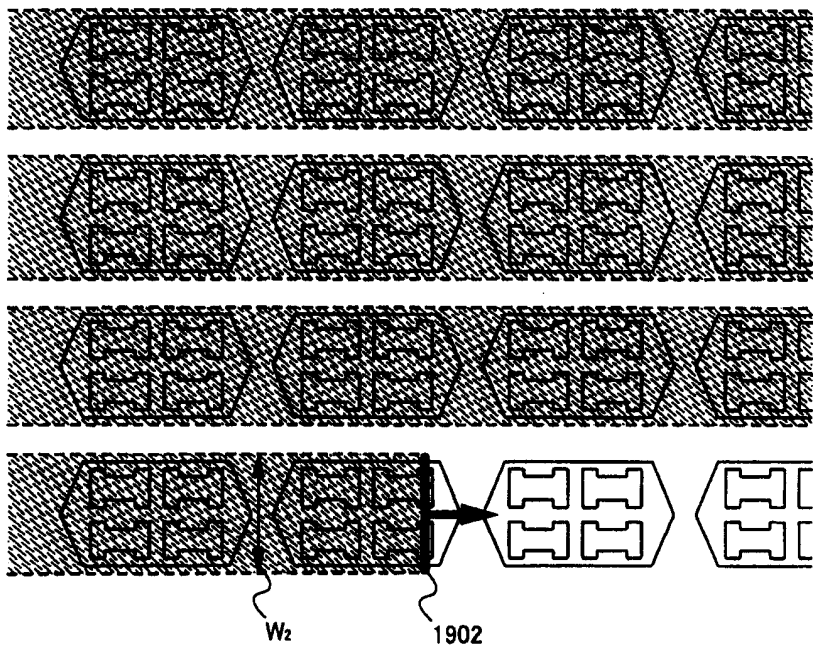


图 19B

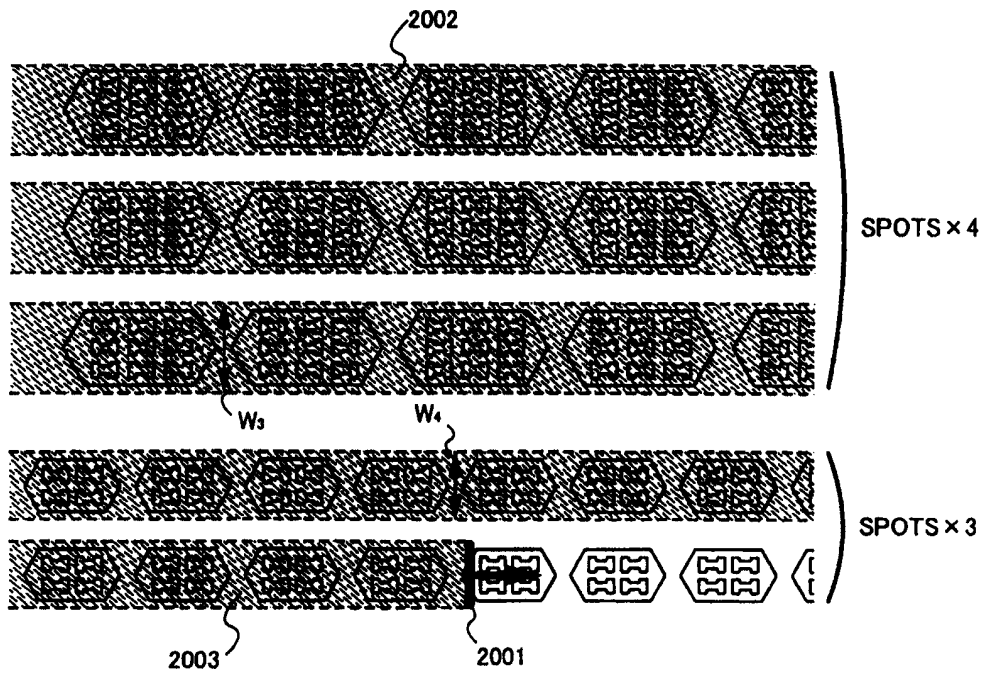


图 20A

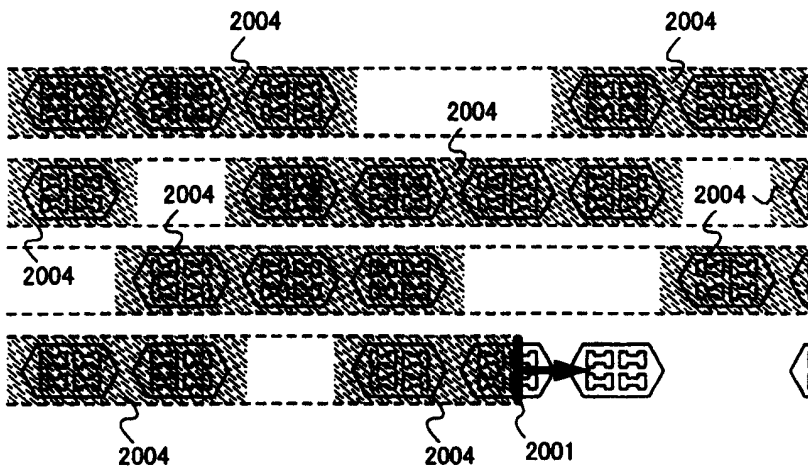


图 20B

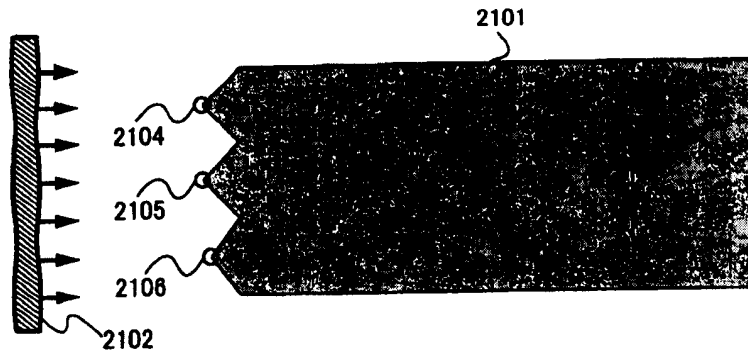


图 21A

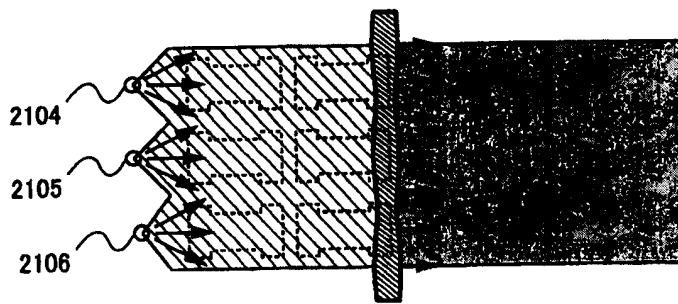


图 21B

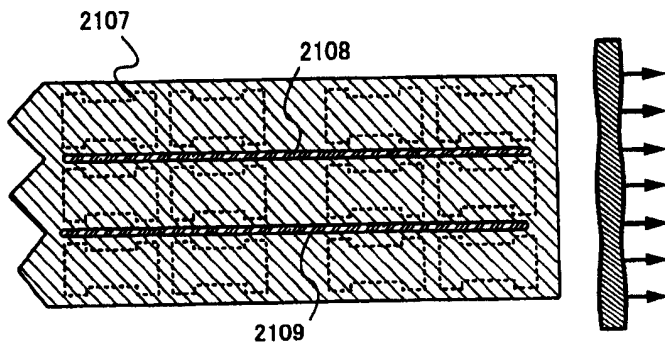


图 21C



图 21D