

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2007-72466
(P2007-72466A)

(43) 公開日 平成19年3月22日(2007.3.22)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H092
GO2F 1/1343 (2006.01)	GO2F 1/1343	5F110
HO1L 21/336 (2006.01)	HO1L 29/78 612Z	
HO1L 29/786 (2006.01)		

審査請求 未請求 請求項の数 28 O L (全 32 頁)

(21) 出願番号 特願2006-241935 (P2006-241935)	(71) 出願人 390019839 三星電子株式会社 Samsung Electronics Co., Ltd. 大韓民国京畿道水原市靈通区梅灘洞416
(22) 出願日 平成18年9月6日(2006.9.6)	(74) 代理人 100072349 弁理士 八田 幹雄
(31) 優先権主張番号 10-2005-0083265	(74) 代理人 100110995 弁理士 奈良 泰男
(32) 優先日 平成17年9月7日(2005.9.7)	(74) 代理人 100114649 弁理士 宇谷 勝幸
(33) 優先権主張国 韓国 (KR)	(72) 発明者 金 東 奎 大韓民国京畿道龍仁市豊徳川2洞 三星5 次アパート523棟1305号
	最終頁に続く

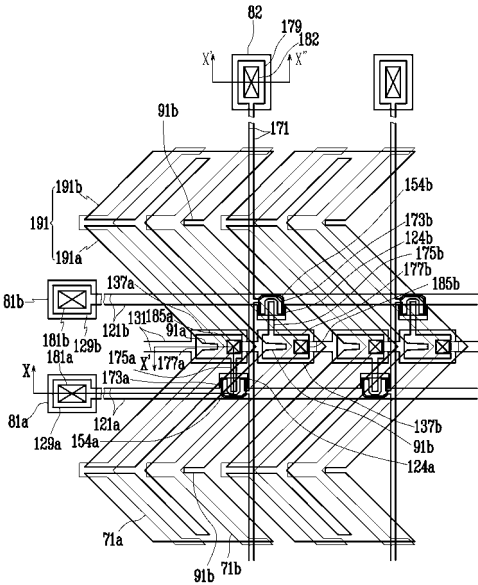
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶表示装置の開口率を高めながら透過率を向上する。

【解決手段】基板と、基板210上に形成されていて第1及び第2副画素電極191a、191bを含む複数の画素電極191とを含み、第1副画素電極191aと第2副画素電極191bは行方向に隣接し、各々傾斜方向が互いに異なる少なくとも2つの平行四辺形電極片からなり、第2副画素電極の電極片191bのうちの少なくとも一つは、図示第1副画素電極191a上のまたは下に位置する。このようにすると、画素の大きさが大きい中大形表示装置などに適した画素電極の配置を作ることができ、縦線の表示に有利である。また、開口率及び透過率がさらに向上し、基準視野角を大きくすることができる。第1及び第2副画素電極の面積比を1：1から1：3まで多様にすることができ、側面視認性をさらに良くすることができる。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

基板と、
前記基板上に形成されていて、第 1 及び第 2 副画素電極を含む複数の画素電極と、
を含み、
前記第 1 副画素電極と前記第 2 副画素電極とは互いに隣接し、
前記第 1 及び第 2 副画素電極は共に、傾斜方向が互いに異なる少なくとも 2 つの平行四
辺形電極片を接続した形状であり、
前記第 2 副画素電極の前記平行四辺形電極片のうちの少なくとも一つは、前記第 1 副画
素電極の前記平行四辺形電極片同士を接続した側と反対側の辺に隣接する位置に配置され
ている、液晶表示装置。 10

【請求項 2】

前記第 1 副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極
片とを含み、
前記第 2 副画素電極は、3 個の右傾斜平行四辺形電極片と 3 個の左傾斜平行四辺形電極
片とを含む、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記右傾斜平行四辺形電極片と前記左傾斜平行四辺形電極片とは交互に配列されている
、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記平行四辺形電極片において前記平行四辺形電極片同士が接続されている辺と平行な
辺との間を、前記平行四辺形電極片の高さとして定義し、
前記第 1 副画素電極の前記平行四辺形電極片の高さは、前記第 1 副画素電極の前記平行
四辺形電極片同士を接続した側と反対側の辺に隣接する位置に配置されている前記第 2 副
画素電極の前記平行四辺形電極片の高さの 1 倍乃至 2 . 5 倍である、請求項 1 に記載の液
晶表示装置。 20

【請求項 5】

基板と、
前記基板上に形成されていて、第 1 及び第 2 副画素電極を含む複数の画素電極と、
を含み、
前記第 1 副画素電極と前記第 2 副画素電極とは互いに隣接して、
前記第 1 及び第 2 副画素電極は共に、傾斜方向が互いに異なる少なくとも 2 つの平行四
辺形電極片を含み、前記第 1 副画素電極と前記第 2 副画素電極は共に、前記傾斜方向が互
いに異なる平行四辺形電極片を交互に配列して接続しており、
前記第 2 副画素電極を構成する前記平行四辺形電極片の個数が前記第 1 副画素電極を構
成する前記平行四辺形電極片の個数より多い、液晶表示装置。 30

【請求項 6】

前記第 1 副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極
片とを含み、
前記第 2 副画素電極は、2 つの右傾斜平行四辺形電極片と 2 つの左傾斜平行四辺形電極
片とを含む、請求項 5 に記載の液晶表示装置。 40

【請求項 7】

前記第 1 副画素電極の横中心線と前記第 2 副画素電極の横中心線とは一直線上に置かれ
ている、請求項 5 に記載の液晶表示装置。

【請求項 8】

前記複数の画素電極は、行方向及び列方向にそれぞれ隣接しており、
列方向に隣接する画素電極は、隣接する画素電極同士が互いに左右反転対称した形状と
なるように配置され、
行方向に隣接する画素電極は、同一の形状で、かつ、横中心線が同一直線上となるよう
に配置されている、請求項 5 に記載の液晶表示装置。 50

【請求項 9】

前記複数の画素電極は、行方向及び列方向にそれぞれ隣接しており、
列方向に隣接する画素電極は、隣接する画素電極同士が互いに左右反転対称した形状であり、
行方向に隣接する画素電極は、横中心線が交差し、行方向に隣接する画素電極の第 1 及び第 2 副画素電極の各々が互いに左右反転対称した形状である、請求項 5 に記載の液晶表示装置。

【請求項 10】

前記平行四辺形電極片において前記平行四辺形電極片同士が接続されている辺と平行な辺との間を、前記平行四辺形電極片の高さとして定義し、
前記第 1 副画素電極を構成する前記平行四辺形電極片の高さと前記第 2 副画素電極を構成する前記平行四辺形電極片の高さとが同一である、請求項 1 乃至 9 のうちのいずれか一項に記載の液晶表示装置。

10

【請求項 11】

前記第 2 副画素電極の面積は前記第 1 副画素電極の面積の 1 . 1 倍乃至 3 倍である、請求項 1 乃至 9 のうちのいずれか一項に記載の液晶表示装置。

【請求項 12】

前記画素電極と対向した位置に配置され、切開部を有する共通電極をさらに含み、
前記平行四辺形電極片は互いに並んだ一对の斜辺を含み、
前記切開部は前記第 1 及び第 2 副画素電極を横切り、前記平行四辺形電極片の斜辺と平行な斜線部を含む、請求項 1 乃至 9 のうちのいずれか一項に記載の液晶表示装置。

20

【請求項 13】

前記第 1 副画素電極と前記第 2 副画素電極の電圧は互いに異なる、請求項 1 乃至 9 のうちのいずれか一項に記載の液晶表示装置。

【請求項 14】

前記第 1 副画素電極と連結されている第 1 薄膜トランジスタと、
前記第 2 副画素電極と連結されている第 2 薄膜トランジスタと、
前記第 1 薄膜トランジスタと連結されている第 1 信号線と、
前記第 2 薄膜トランジスタと連結されている第 2 信号線と、
前記第 1 及び第 2 薄膜トランジスタと連結されていて、前記第 1 及び第 2 信号線と交差する第 3 信号線と
をさらに含む、請求項 1 3 に記載の液晶表示装置。

30

【請求項 15】

前記第 1 及び第 2 薄膜トランジスタは、各々前記第 1 及び第 2 信号線からの信号によって導通して前記第 3 信号線からの信号を通過させる、請求項 1 4 に記載の液晶表示装置。

【請求項 16】

前記第 1 及び第 2 薄膜トランジスタは、各々前記第 3 信号線からの信号によって導通して前記第 1 及び第 2 信号線からの信号を通過させる、請求項 1 4 に記載の液晶表示装置。

【請求項 17】

前記第 1 及び第 2 薄膜トランジスタと前記画素電極との間に形成されている有機絶縁物をさらに含む、請求項 1 4 に記載の液晶表示装置。

40

【請求項 18】

前記第 1 乃至第 3 信号線のうちのデータ信号を伝達する少なくとも一つの信号線をデータ線とする時、
前記データ線が、前記有機絶縁物を間に置いて、前記画素電極の第 1 副画素電極と重畳する面積と、前記画素電極の第 1 副画素電極と隣接する画素電極の第 2 副画素電極と重畳する面積とが互いに同一である、請求項 1 7 に記載の液晶表示装置。

【請求項 19】

前記第 1 副画素電極と前記第 2 副画素電極とは容量性結合されている、請求項 1 3 に記載の液晶表示装置。

50

【請求項 20】

前記第 1 副画素電極と連結されている薄膜トランジスタと、
前記薄膜トランジスタと連結されているデータ線と、
前記薄膜トランジスタと前記画素電極との間に形成されている有機絶縁物をさらに含む、請求項 19 に記載の液晶表示装置。

【請求項 21】

前記データ線が、前記有機絶縁物を間に置いて、前記画素電極の第 1 副画素電極と重畳する面積と、前記画素電極の第 1 副画素電極と隣接する画素電極の第 2 副画素電極と重畳する面積とが互いに同一である、請求項 20 に記載の液晶表示装置。

【請求項 22】

基板と、
前記基板上に形成されていて、第 1 及び第 2 副画素電極を含む画素電極とを含み、
前記画素電極は隣接した同一の形態の第 1 領域と第 2 領域とを有し、
前記第 1 及び第 2 副画素電極各々は、傾斜方向が互いに異なる少なくとも 2 つの平行四辺形電極片を含み、
前記第 1 副画素電極は前記第 1 領域に位置し、
前記第 2 副画素電極は前記第 1 領域に位置する第 1 電極片と前記第 2 領域に位置する第 2 電極片とを含む
液晶表示装置。

10

20

【請求項 23】

前記第 1 副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、
前記第 1 電極片及び第 2 電極片各々は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含む、請求項 22 に記載の液晶表示装置。

【請求項 24】

前記第 1 副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、
前記第 1 電極片は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、
前記第 2 電極片は、2 つの右傾斜平行四辺形電極片と 2 つの左傾斜平行四辺形電極片とを含む、請求項 22 に記載の液晶表示装置。

30

【請求項 25】

前記第 1 副画素電極の高さは、前記第 1 電極片の高さの 1 倍乃至 2.5 倍である、請求項 22 に記載の液晶表示装置。

【請求項 26】

基板と、
前記基板上に形成されていて、第 1 及び第 2 副画素電極を含む画素電極とを含み、
前記第 1 副画素電極と前記第 2 副画素電極とは互いに隣接し、
前記第 1 副画素電極は互いに並んだ一对の第 1 屈曲辺を有し、
前記第 2 副画素電極は互いに並んだ一对の第 2 屈曲辺を有し、
前記第 2 屈曲辺の折れ曲がった回数は前記第 1 屈曲辺の折れ曲がった回数より多い
液晶表示装置。

40

【請求項 27】

前記第 1 屈曲辺の折れ曲がった回数は 1 回、前記第 2 屈曲辺が折れ曲がった回数は 3 回である、請求項 26 に記載の液晶表示装置。

【請求項 28】

前記第 2 副画素電極の面積は、前記第 1 副画素電極の面積の 1.1 倍乃至 3 倍である、請求項 26 に記載の液晶表示装置。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、現在、平板表示装置のうち最も広く使用されているものの一つであって、画素電極と共通電極など電場生成電極が形成されている二枚の表示板と、その間に挿入されている液晶層とからなり、電場生成電極に電圧を印加して液晶層に電場を生成し、これを通じて液晶層の液晶分子の配向を決定し、入射光の偏光を制御することによって映像を表示する。 10

【0003】

液晶表示装置は、また、各画素電極に連結されているスイッチング素子、及びスイッチング素子を制御して画素電極に電圧を印加するためのゲート線とデータ線など複数の信号線を含む。

【0004】

このような液晶表示装置の中でも、電場が印加されない状態で液晶分子の長軸を上下表示板に対して垂直をなすように配列した垂直配向方式 (vertically aligned mode) の液晶表示装置は、コントラスト比が大きく基準視野角が広くて脚光を浴びている。ここで、基準視野角とは、コントラスト比が1:10の視野角または階調間輝度反転限界角度を意味する。 20

【0005】

垂直配向モード液晶表示装置において、広視野角を実現するための手段としては、電場生成電極に切開部を形成する方法と、電場生成電極上に突起を形成する方法などがある。切開部と突起によって液晶分子が傾く方向を決定することができるので、これらを使用して液晶分子の傾斜方向をいろいろな方向に分散させることにより、基準視野角を広くすることができる。

【0006】

側面視認性を改善するために、一つの画素を2つの副画素に分割して2つの副画素を容量性結合させた後、一方の副画素には直接に電圧を印加し、他方の副画素には容量性結合による電圧下降を起こして2つの副画素の電圧を異にすることにより、透過率を異なるようにする方法が提示された。 30

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、このような方法は2つの副画素の透過率を所望の水準に正確に合わせられず、特に色相によって光透過率が異なるので、各色相に対する電圧の配合を異にしなければならないが、これを行うことができない。また、容量性結合のための導電体の追加などによる開口率の低下が現れ、容量性結合による電圧降下によって透過率が減少する。 40

【0008】

また、突起や切開部がある部分は光が透過することが難しいので、これらが多いほど開口率が落ちる。開口率を高めるために、画素電極を広めた超高開口率の構造が提示された。

【0009】

しかし、この場合、画素電極間の距離が近く、画素電極とデータ線との間の距離も短いため、画素電極の周縁付近に強い側方向電場 (lateral field) が形成される。このような側方向電場によって液晶分子の配向が乱れ、そのためにテクスチャ (texture) や光漏れが生じて応答時間が長くなる。

【0010】

また、垂直配向モードの液晶表示装置は、前面視認性に比べて側面視認性が落ちる。例 50

えば、切開部が具備されたPVA(patterned vertically aligned)方式の液晶表示装置の場合には側面に行くほど映像が明るくなって、激しい場合には高い階調の間の輝度差がなくなり、映像が歪んで見えることもある。

【0011】

そこで、本発明が解決しようとする技術的課題は、液晶表示装置の開口率を高めながら透過率を向上することである。特に、大型表示装置において開口率及び透過率を高めることである。

【0012】

本発明の他の技術的課題は、側面視認性を向上することである。

【課題を解決するための手段】

10

【0013】

本発明の実施形態による液晶表示装置は、基板と、前記基板上に形成されていて、第1及び第2副画素電極を含む複数の画素電極と、を含み、前記第1副画素電極と前記第2副画素電極とは互いに隣接し、前記第1及び第2副画素電極は共に、傾斜方向が互いに異なる少なくとも2つの平行四辺形電極片を接続した形状であり、前記第2副画素電極の前記平行四辺形電極片のうちの少なくとも一つは、前記第1副画素電極の前記平行四辺形電極片同士を接続した側と反対側の辺に隣接する位置に配置されている。

【0014】

前記第1副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、前記第2副画素電極は、3個の右傾斜平行四辺形電極片と3個の左傾斜平行四辺形電極片とを含むことができる。

20

【0015】

前記右傾斜平行四辺形電極片と前記左傾斜平行四辺形電極片とは、に交互に配列されていることができる。

【0016】

前記平行四辺形電極片において前記平行四辺形電極片同士が接続されている辺と平行な辺との間を、前記平行四辺形電極片の高さとして定義し、前記第1副画素電極の前記平行四辺形電極片の高さは、前記第1副画素電極の前記平行四辺形電極片同士を接続した側と反対側の辺に隣接する位置に配置されている前記第2副画素電極の前記平行四辺形電極片の高さの1倍乃至2.5倍である。

30

【0017】

本発明の他の実施形態による液晶表示装置は、基板と、前記基板上に形成されていて、第1及び第2副画素電極を含む複数の画素電極と、を含み、前記第1副画素電極と前記第2副画素電極とは互いに隣接していて、前記第1及び第2副画素電極は共に、傾斜方向が互いに異なる少なくとも2つの平行四辺形電極片を含み、前記第1副画素電極と前記第2副画素電極は共に、前記傾斜方向が互いに異なる平行四辺形電極片を交互に配列して接続しており、前記第2副画素電極を構成する前記平行四辺形電極片の個数が前記第1副画素電極を構成する前記平行四辺形電極片の個数より多い。

【0018】

前記第1副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、前記第2副画素電極は、2つの右傾斜平行四辺形電極片と2つの左傾斜平行四辺形電極片とを含むことができる。

40

【0019】

前記第1副画素電極の横中心線と前記第2副画素電極の横中心線とは一直線上に置かれていることができる。

【0020】

前記複数の画素電極は、行方向及び列方向にそれぞれ隣接しており、列方向に隣接する画素電極は、隣接する画素電極同士が互いに左右反転対称した形状となるように配置され、行方向に隣接する画素電極は、同一の形状で、かつ、横中心線が同一直線上となるように配置されている。

50

【0021】

前記複数の画素電極は、行方向及び列方向にそれぞれ隣接しており、列方向に隣接する画素電極は、隣接する画素電極同士が互いに左右反転対称した形状であり、行方向に隣接する画素電極は、横中心線が交差し、行方向に隣接する画素電極の第1及び第2副画素電極の各々が互いに左右反転対称した形状である。

【0022】

前記平行四辺形電極片において前記平行四辺形電極片同士が接続されている辺と平行な辺との間を、前記平行四辺形電極片の高さとして定義し、前記第1副画素電極を構成する前記平行四辺形電極片の高さと前記第2副画素電極を構成する前記平行四辺形電極片の高さとが同一である。

10

【0023】

前記第2副画素電極の面積は、前記第1副画素電極の面積の1.1倍乃至3倍であり得る。

【0024】

前記画素電極と対向した位置に配置され、切開部を有する共通電極をさらに含み、前記平行四辺形電極片は互いに並んだ一对の斜辺を含み、前記切開部は前記第1及び第2副画素電極を横切り、前記平行四辺形電極片の斜辺と平行な斜線部を含む。

【0025】

前記第1副画素電極と前記第2副画素電極の電圧は互いに異なることがある。

【0026】

20

前記第1副画素電極と連結されている第1薄膜トランジスタと、前記第2副画素電極と連結されている第2薄膜トランジスタと、前記第1薄膜トランジスタと連結されている第1信号線と、前記第2薄膜トランジスタと連結されている第2信号線と、前記第1及び第2薄膜トランジスタと連結されていて、前記第1及び第2信号線と交差する第3信号線とをさらに含むことができる。

【0027】

前記第1及び第2薄膜トランジスタは、各々前記第1及び第2信号線からの信号によって導通して前記第3信号線からの信号を通過させる。

【0028】

前記第1及び第2薄膜トランジスタは、各々前記第3信号線からの信号によって導通して前記第1及び第2信号線からの信号を通過させる。

30

【0029】

前記第1及び第2薄膜トランジスタと前記画素電極との間に形成されている有機絶縁物をさらに含むことができる。

【0030】

前記第1乃至第3信号線のうちのデータ信号を伝達する少なくとも一つの信号線をデータ線とする時、前記データ線が、前記有機絶縁物を間に置いて前記画素電極の第1副画素電極と重畳する面積と、前記画素電極の第1副画素電極と隣接する画素電極の第2副画素電極と重畳する面積とが互いに同一であり得る。

【0031】

40

前記第1副画素電極と前記第2副画素電極とは容量性結合されていることができる。

【0032】

前記第1副画素電極と連結されている薄膜トランジスタと、前記薄膜トランジスタと連結されているデータ線と、前記薄膜トランジスタと前記画素電極との間に形成されている有機絶縁物をさらに含むことができる。

【0033】

前記データ線が、前記有機絶縁物を間に置いて前記画素電極の第1副画素電極と重畳する面積と、前記画素電極の第1副画素電極と隣接する画素電極の第2副画素電極と重畳する面積とが互いに同一であり得る。

【0034】

50

本発明の他の実施形態による液晶表示装置は、基板と、前記基板上に形成されていて、第1及び第2副画素電極を含む画素電極を含み、前記画素電極は隣接した同一の形態の第1領域と第2領域とを有し、前記第1及び第2副画素電極各々は、傾斜方向が互いに異なる少なくとも2つの平行四辺形電極片を含み、前記第1副画素電極は前記第1領域に位置し、前記第2副画素電極は前記第1領域に位置する第1電極片と前記第2領域に位置する第2電極片とを含む。

【0035】

前記第1副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、前記第1電極片及び第2電極片各々は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片を含むことができる。

10

【0036】

前記第1副画素電極は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、前記第1電極片は、一つの右傾斜平行四辺形電極片と一つの左傾斜平行四辺形電極片とを含み、前記第2電極片は、2つの右傾斜平行四辺形電極片と2つの左傾斜平行四辺形電極片とを含むことができる。

【0037】

前記第1副画素電極の高さは、前記第1電極片の高さの1倍乃至2.5倍であり得る。

【0038】

本発明の他の実施形態による液晶表示装置は、基板と、前記基板上に形成されていて、第1及び第2副画素電極を含む画素電極とを含み、前記第1副画素電極と前記第2副画素電極とは互いに隣接し、前記第1副画素電極は互いに並んだ一对の第1屈曲辺を有し、前記第2副画素電極は互いに並んだ一对の第2屈曲辺を有し、前記第2屈曲辺の折れ曲がった回数は前記第1屈曲辺の折れ曲がった回数より多いことがある。

20

【0039】

前記第1屈曲辺の折れ曲がった回数は1回、前記第2屈曲辺が折れ曲がった回数は3回であり得る。

【0040】

前記第2副画素電極の面積は、前記第1副画素電極の面積の1.1倍乃至3倍であり得る。

【発明の効果】

30

【0041】

本発明によれば、画素の大きさが大きい中大型表示装置などに適した画素電極の配置を作ることができ、縦線の表示に有利である。また、開口率及び透過率がさらに向上し、基準視野角を大きくすることができる。第1及び第2副画素電極の面積比を1:1から1:3まで多様にすることができ、側面視認性をさらに良くすることができる。

【発明を実施するための最良の形態】

【0042】

添付した図面を参照して、本発明の実施形態について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な相異なる形態で実現でき、ここで説明する実施形態に限定されない。

40

【0043】

図面において、いろいろな層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似な部分については同一の図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとする時、これは他の部分の“すぐ上”にある場合だけでなく、その中間に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上”にあるとする時には、中間に他の部分がないことを意味する。左右についても同様に、左右に隣接するとは、左右方向の間に他の部材や領域があって隣接する場合を含む。

【0044】

まず、図1及び図2を参照して、本発明の一実施形態による液晶表示装置について詳細に説明する。

50

【 0 0 4 5 】

図 1 は本発明の一実施形態による液晶表示装置のブロック図であり、図 2 は本発明の一実施形態による液晶表示装置の 2 つの副画素に対する等価回路図である。

【 0 0 4 6 】

図 1 に示したように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体 (liquid crystal panel assembly) 300、これと連結されたゲート駆動部 400 及びデータ駆動部 500、データ駆動部 500 に連結された階調電圧生成部 800、並びにこれらを制御する信号制御部 600 を含む。

【 0 0 4 7 】

液晶表示板組立体 300 は、等価回路で見れば、複数の信号線 (図示せず) と、これに連結されていて、ほぼ行列状に配列された複数の画素 P X とを含む。反面、図 2 に示した構造で見れば、液晶表示板組立体 300 は、互いに対向する下部及び上部表示板 100、200 と、その間に入っている液晶層 3 とを含む。

【 0 0 4 8 】

信号線は、ゲート信号 (“ 走査信号 ” とも言う) を伝達する複数のゲート線 (図示せず) と、データ信号を伝達する複数のデータ線 (図示せず) とを含む。ゲート線はほぼ行方向にのび、互いにほとんど平行に位置されており、データ線はほぼ列方向にのび、互いにほとんど平行に配置されている。

【 0 0 4 9 】

各画素 P X は一对の副画素を含み、各副画素は液晶キャパシタ (liquid crystal capacitor) C1ca、C1cb を含む。2 つの副画素のうちの少なくとも一つはゲート線、データ線及び液晶キャパシタ C1ca、C1cb と連結されたスイッチング素子 (図示せず) を含む。

【 0 0 5 0 】

液晶キャパシタ C1ca / C1cb は、下部表示板 100 の副画素電極 P E a / P E b と上部表示板 200 の共通電極 C E とを 2 つの端子とし、副画素電極 P E a / P E b と共通電極 C E との間の液晶層 3 は誘電体として機能する。一对の副画素電極 P E a、P E b は互いに分離されていて、一つの画素電極 P E をなす。共通電極 C E は上部表示板 200 の全面に形成されていて、共通電圧 V c o m の印加を受ける。液晶層 3 は負の誘電率異方性を有し、液晶層 3 の液晶分子は電場がない状態で、その長軸が 2 つの表示板の表面に対して垂直をなすように配向されていることができる。

【 0 0 5 1 】

一方、色表示を実現するためには、各画素 P X が基本色 (primary color) のうちの一つを固有に表示したり (空間分割)、各画素 P X が時間によって交互に基本色を表示するように (時間分割) して、これら基本色の空間的、時間的合計によって所望の色相が認識されるようにする。基本色の例としては、赤色、緑色、青色など三原色がある。図 2 は空間分割の一例として、各画素 P X が上部表示板 200 の領域に基本色のうちの一つを示すカラーフィルタ C F を備えることを示している。図 2 とは異なって、カラーフィルタ C F は下部表示板 100 の副画素電極 P E a、P E b 上のまたは下に形成することもできる。

【 0 0 5 2 】

表示板 100、200 の外側面には偏光子 (polarizer) (図示せず) が備えられており、2 つの偏光子の偏光軸は直交することができる。反射型液晶表示装置の場合には、2 つの偏光子 12、22 のうちの 하나가省略できる。直交偏光子である場合、電場がない液晶層 3 に入った入射光を遮断する。

【 0 0 5 3 】

図 3 A、図 3 B、図 4、図 5、図 6 A、図 6 B、図 7 A 及び図 7 B を参照して、このような液晶表示板組立体の画素電極、共通電極及びカラーフィルタの詳細構造について説明する。

【 0 0 5 4 】

10

20

30

40

50

図 3 A 乃至図 5 は本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図であり、図 6 A 乃至図 6 C は図 3 A 乃至図 5 に示した各副画素電極の基本になる電極片の平面図であり、図 7 A 及び図 7 B は図 5 に示した画素電極を複数含む液晶表示板組立体の概略的な配置図である。

【0055】

図 3 乃至図 5 に示したように、本発明の実施形態による液晶表示板組立体の各画素電極 (pixel electrode) 191 は、互いに分離されている一对の第 1 及び第 2 副画素電極 191 a、191 b (図 2 における副画素電極 P E a / P E b) を含む。

【0056】

第 1 副画素電極 191 a と第 2 副画素電極 191 b とは行方向に隣接し、切開部 (cut out) 91 a、91 b を有する。 10

【0057】

共通電極 C E (図 2 参考) は、第 1 及び第 2 副画素電極 191 a、191 b と対向する切開部 71 a、71 b、71 b 1、71 b 2、71 b 3 を有する。

【0058】

一つの画素電極 191 をなす第 1 副画素電極 191 a と第 2 副画素電極 191 b とは、各々別個のスイッチング素子 (図示せず) と連結される。またこれとは異なって、第 1 副画素電極 191 a はスイッチング素子 (図示せず) と連結され、第 2 副画素電極 191 b は第 1 副画素電極 191 a と容量性結合させることもできる。

【0059】

第 1 及び第 2 副画素電極 191 a、191 b 各々は、少なくとも図 6 A に示した平行四辺形の電極片 196 一つと図 6 B に示した平行四辺形の電極片 197 一つとを含む。図 6 A 及び図 6 B に示した電極片 196、197 を上下に連結すれば、図 6 C に示した基本電極 198 になるが、各副画素電極 191 a、191 b はこのような基本電極 198 を根幹とする構造を有する。 20

【0060】

図 6 A 及び図 6 B に示したように、電極片 196、197 各々是一对の斜辺 (oblique edge) 196 o、197 o 及び一对の横辺 (transverse edge) 196 t、197 t を有し、ほぼ平行四辺形である。各斜辺 196 o、197 o は、横辺 196 t、197 t に対して斜角 (oblique angle) をなし、斜角の大きさはほぼ 45 度乃至 135 度であることが好ましい。便宜上、以下、下辺 196 t、197 t を中心に垂直である状態で傾いた方向 (“傾斜方向”) によって区分し、図 6 A のように、右側に傾いたことを “右傾斜” と言い、図 6 B のように左側に傾いたことを “左傾斜” という。 30

【0061】

電極片 196、197 における横辺 196 t、197 t の長さ、つまり、幅 W と、横辺 196 t、197 t の間の距離、つまり、高さ H は、表示板組立体 300 の大きさによって自由に決定することができる。また、各電極片 196、197 における横辺 196 t、197 t は他の部分との関係を考慮して折れ曲がったり突出したりするなど変形ができ、今後は、このような変形も全て含んで平行四辺形と称する。 40

【0062】

共通電極 C E には電極片 196、197 と対向する切開部 61、62 が形成されており、電極片 196、197 は切開部 61、62 を中心に 2 つの副領域 S1、S2 に区画される。切開部 61、62 は、電極片 196、197 の斜辺 196 o、197 o と並んだ斜線部 61 o、62 o と、斜線部 61 o、62 o と鈍角をなしながら電極片 196、197 の横辺 196 t、197 t と重畳する横部 61 t、62 t とを含む。

【0063】

各副領域 S1、S2 は、切開部 61、62 の斜線部 61 o、62 o 及び電極片 196、197 の斜辺 196 t、197 t によって定義される 2 つの主辺 (primary edge) を有する。主辺の間の距離、つまり、副領域の幅は約 25 ~ 40 μm 程度であるこ 50

とが好ましい。

【0064】

図6Cに示した基本電極198は、右傾斜電極片196と左傾斜電極片197とが結合してなる。右傾斜電極片196と左傾斜電極片197とがなす角度はほぼ直角であることが好ましく、2つの電極片196、197の連結は一部だけで行われる。連結されない部分は切開部90を構成し、凹んだ方に位置する。しかし、切開部90は省略されることもできる。

【0065】

この基本電極の状態では、平行四辺形の電極片196、197における高さHは、この平行四辺形の電極片196、197同士が接続されている側の辺と平行な辺の間（すなわち、電極片196においては横片196t同士の間、電極片197においては横片197t同士の間）が高さHとして定義されることになる。また、幅Wとは平行四辺形の電極片196、197同士が接続されている側の辺そのものの長さとなる。

【0066】

2つの電極片196、197の外側方向の横辺196t、197tは基本電極198の横辺198tをなし、2つの電極片196の対応する斜辺196o、197oは互いに連結されて、基本電極198の屈曲辺（curved edge）198o1、198o2をなす。

【0067】

屈曲辺198o1、198o2は、横辺198tと鈍角、例えば、約135°をなして合う凸辺（convex edge）198o1、及び横辺198tと鋭角、例えば、約45°をなして合う凹辺（concave edge）198o2とを含む。屈曲辺198o1、198o2は、一对の斜辺196o、197oがほぼ直角に合っているため、その折れ曲がった角度はほぼ直角である。

【0068】

切開部60は、凹辺198o2上の凹頂点CVから凸辺198o1上の凸頂点VVに向かって、ほぼ基本電極198の中心まで延在することができる。

【0069】

また、共通電極CEの切開部61、62は、互いに連結されて一つの切開部60を構成する。この時、切開部61、62において重複する横部61t、62tは合わせられて一つの横部60t1を構成する。この新たな形態の切開部60は、次の通りにまた説明することができる。

【0070】

切開部60は、屈曲点CPを有する屈曲部60o、屈曲部60oの屈曲点CPに連結されている中央横部60t1、及び屈曲部60oの両端に連結されている一对の縦断横部60t2を含む。切開部60の屈曲部60oは、直角で合う一对の斜線部で構成され、基本電極198の屈曲辺198o1、198o2とほとんど平行であり、基本電極198を左半部と右半部に二等分する。切開部60の中央横部60t1は、屈曲部60oと鈍角、例えば、約135°をなし、ほぼ基本電極198の凸頂点VVに向かって延在している。縦断横部60t2は基本電極198の横辺198tと整列されており、屈曲部60oと鈍角、例えば、約135°をなす。

【0071】

基本電極198と切開部60は、基本電極198の凸頂点VVと凹頂点CVとを連結する仮想の直線（以下、“横中心線”言う）に対し、ほぼ反転対称である。

【0072】

以下、図3A、図3B、図4及び図5に示した各画素電極の特徴について具体的に説明する。

【0073】

図3A乃至図5に示した各画素電極191における第1副画素電極191aの大きさ（面積）は、第2副画素電極191bの大きさ（面積）より小さい。特に、第2副画素電極

191bの高さH2が第1副画素電極191aの高さH1より高く、2つの副画素電極191a及び191bの幅Wは実質的に同一である。第2副画素電極191bを構成する電極片の数は第1副画素電極191bの電極片の数より多い。

【0074】

第1副画素電極191aは左傾斜電極片197と右傾斜電極片196とからなり、図6Cに示した基本電極198と実質的に同一形状の構造を有する。

【0075】

第2副画素電極191bは2つ以上の左傾斜電極片197と2つ以上の右傾斜電極片196との組み合わせからなり、図6Cに示した基本電極198とこれに結合された左傾斜電極片196及び右傾斜電極片197とを含む。

10

【0076】

図3A及び図3Bに示した第2副画素電極191bは、全部で6個の電極片191b1～191b6からなり、このうちの2つの電極片191b5、191b6は第1副画素電極191aの、図示上下の位置に隣接するように配置されている。すなわち、第2副画素電極191bの電極片191b5、191b6は、第1副画素電極191aの電極片191a1、191a2同士を接続した側（切開部91aのある側）と反対側の辺に隣接する位置に配置されている。

【0077】

第2副画素電極191bは3回折れ曲がった構造を有し、1回屈曲した構造に比べて縦線の表現が優れている。また、第1副画素電極191aの電極片191a1、191a2と第2副画素電極191bの電極片191b5、191b6とが隣接する所で共通電極CEの切開部61、62の横部61t、62tが合わせられて一つの横部を構成するようになるので、開口率がさらに増加する。

20

【0078】

図3Aに示した構造においては、中間の電極片191a1、191a2、191b1、191b2と、その上下に配置された電極片191b3～191b6との高さが同一であるが、図3Bに示した構造においては、中間の電極片191a1、191a2、191b1、191b2と、その上下に配置された電極片191b3～191b6との高さが互いに異なる。

【0079】

例えば、図3Bに示した構造においては、上下電極片191b3～191b6の高さが中間電極片191a1、191a2、191b1、191b2の約1/2であり、そのために第1副画素電極191aと第2副画素電極191bとの面積比はほぼ1:2となる。

30

【0080】

一方、図3Aに示した構造においては、第1副画素電極191aと第2副画素電極191bとの面積比がほぼ1:3である。好ましくは、中間電極片191a1、191a2、191b1、191b2の高さが上下電極片191b3～191b6の高さの1倍乃至2.5倍であり得る。このように上下電極片191b3～191b6の高さを調節すれば、所望の面積比を得ることができ、ほぼ1:1.1から1:3程度の面積比を有することが好ましい。

40

【0081】

図4に示した第2副画素電極191bは全て4つの電極片191b1～191b4からなり、このうちの2つの電極片191b3、191b4は第1副画素電極191aの上下に配置されている。第1副画素電極191aの上下に配置された2つの電極片191b3、191b4は、第1副画素電極191bの側面に配置された2つの電極片191b1、191b2の高さより低いため、例えば、約1/2である。この場合には4つの電極片191b1～191b4の高さを調節することにより、第1副画素電極191aと第2副画素電極191bとの面積比を調節することができる。一方、第2副画素電極191bは1回折れ曲がった構造を有する。

【0082】

50

図 5 に示した第 2 副画素電極 191b は全て 4 つの電極片 191b1 ~ 191b4 となり、3 回折れ曲がった構造を有する。この場合にも電極片 191a1、191a2、191b1 ~ 191b4 の高さを調節することによって面積比を調節することができる。

【0083】

図 3A 乃至図 5 において、第 1 及び第 2 副画素電極 191a、191b の位置関係及び折れ曲がった方向は変わることができ、図 3A 乃至図 5 の画素電極 191 を上下左右に反転対称移動したり回転移動したりすることによって変形することができる。

【0084】

以下、図 7A 及び図 7B を参照して、図 5 に示した画素電極 191 の配列について説明する。

【0085】

図 7A に示した例においては、行方向に隣接する画素電極 191 の形状が互いに同一であり、各画素電極 191 の横中心線が同一直線上にあり、列方向に隣接する画素電極 191 は互いに左右に反転対称した形状である（すなわち列方向を対称軸とした反転対称形状である）。そして、赤色、緑色及び青色カラーフィルタ 230R、230G、230B は、列方向に隣接した画素電極 191 に沿ってのびている。

【0086】

図 7B に示した例においては、行方向に隣接する画素電極 191 の横中心線が交差する。つまり、行方向に隣接した 2 つの画素電極 191 で左側画素電極 191 の横中心線と右側画素電極 191 の第 1 副画素電極 191a の上側横辺とが同一直線上に置かれている。そして、行方向に隣接した 2 つの画素電極 191 において、第 1 副画素電極 191a は左側、第 2 副画素電極 191b は右側であって、左右配置は互いに同一であるが、第 1 副画素電極 191a と第 2 副画素電極 191b 各々が互いに反転対称した形状である。列方向に隣接した画素電極 191 は互いに左右に反転対称した形状である。赤色、緑色及び青色カラーフィルタ 230R、230G、230B は列方向に隣接した画素電極 191 に沿ってのびている。

【0087】

図 7A 及び図 7B において、画素電極 191 の位置関係は変わることができ、行または列方向に隣接する画素電極 191 は他の方式によって交差して配置されることができる。

【0088】

再び図 1 を参照すれば、階調電圧生成部 800 は画素 PX の透過率と係る複数の階調電圧（または基準階調電圧）を生成する。

【0089】

ゲート駆動部 400 は、液晶表示板組立体 300 のゲート線と連結され、ゲートオン電圧 V_{on} とゲートオフ電圧 V_{off} との組み合わせからなるゲート信号 V_g をゲート線に印加する。

【0090】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線と連結されており、階調電圧生成部 800 からの階調電圧を選択し、これをデータ信号としてデータ線に印加する。しかし、階調電圧生成部 800 が全ての階調に対する電圧を全て提供することではなく、決められた数の基準階調電圧のみを提供する場合に、データ駆動部 500 は基準階調電圧を分圧して全体階調に対する階調電圧を生成し、この中でデータ信号を選択する。

【0091】

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などを制御する。

【0092】

このような駆動装置 400、500、600、800 各々は、少なくとも一つの集積回路チップの形態で液晶表示板組立体 300 上に直接装着されたり、可撓性印刷回路膜（flexible printed circuit film）（図示せず）上に装着されて TCP（tape carrier package）の形態で液晶表示板組立体 300 に付着されたり、別途の印刷回路基板（printed circuit board）

10

20

30

40

50

d) (図示せず) 上に装着されたりできる。これとは異なって、これら駆動装置 400、500、600、800 が液晶表示板組立体 300 に集積されることもできる。また、駆動装置 400、500、600、800 は単一チップで集積でき、この場合、これらのうちの少なくとも一つまたはこれらをなす少なくとも一つの回路素子が単一チップの外側にあり得る。

【0093】

では、このような液晶表示装置の動作について詳細に説明する。

【0094】

信号制御部 600 は、外部のグラフィック制御機 (図示せず) から入力映像信号 R、G、B 及びその表示を制御する入力制御信号を受信する。入力映像信号 R、G、B は各画素 P_X の輝度 (luminance) 情報を含んでおり、輝度は決められた数、例えば、1024 (= 2¹⁰)、256 (= 2⁸) または 64 (= 2⁶) 個の階調 (gray) を有している。入力制御信号の例としては、垂直同期信号 Vsync、水平同期信号 Hsync、メインクロック MCLK、及びデータイネーブル信号 DE などがある。

10

【0095】

信号制御部 600 は、入力映像信号 R、G、B と入力制御信号とに基づいて入力映像信号 R、G、B を液晶表示板組立体 300 及びデータ駆動部 500 の動作条件に合うように適切に処理し、ゲート制御信号 CONT1 及びデータ制御信号 CONT2 を生成した後、ゲート制御信号 CONT1 をゲート駆動部 400 に送出し、データ制御信号 CONT2 と処理した映像信号 DAT とをデータ駆動部 500 に出力する。出力映像信号 DAT は

20

【0096】

ゲート制御信号 CONT1 は、走査開始を指示する走査開始信号 STV と、ゲートオン電圧 Von の出力周期を制御する少なくとも一つのクロック信号とを含む。ゲート制御信号 CONT1 は、また、ゲートオン電圧 Von の持続時間を限定する出力イネーブル信号 OE をさらに含むことができる。

【0097】

データ制御信号 CONT2 は、一群の副画素に対する映像データの伝送開始を知らせる水平同期開始信号 STH、液晶表示板組立体 300 にデータ信号の印加を指示するロード信号 LOAD、及びデータクロック信号 HCLK を含む。データ制御信号 CONT2 は、また、共通電圧 Vcom に対するデータ信号の電圧極性 (以下、“共通電圧に対するデータ信号の電圧極性”を略して“データ信号の極性”と言う。) を反転させる反転信号 RVS をさらに含むことができる。

30

【0098】

信号制御部 600 からのデータ制御信号 CONT2 によって、データ駆動部 500 は一群の副画素に対するデジタル映像信号 DAT を受信し、各デジタル映像信号 DAT に対応する階調電圧を選択することによって、デジタル映像信号 DAT をアナログデータ信号に変換した後に、これを当該データ線に印加する。

【0099】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 CONT1 によってゲートオン電圧 Von をゲート線に印加して、このゲート線に連結されたスイッチング素子を導通させる。そうすると、データ線に印加されたデータ信号が導通したスイッチング素子を通じて当該副画素に印加される。

40

【0100】

この時、図 3 乃至図 7B を参照すれば、一つの画素電極 191 をなす第 1 副画素電極 191a と第 2 副画素電極 191b とが別個のスイッチング素子と連結されている場合には、つまり、各副画素が各自のスイッチング素子を有している場合には、2 つの副画素が、互いに異なる時間に同一のデータ線を通じて別個のデータ電圧の印加を受けたり、同一の時間に互いに異なるデータ線を通じて別個のデータ電圧の印加を受けたりすることができる。これとは異なって、第 1 副画素電極 191a はスイッチング素子 (図示せず) と連結さ

50

れており、第2副画素電極191bは第1副画素電極191aと容量性結合されている場合には、第1副画素電極191aを含む副画素だけがスイッチング素子を通じてデータ電圧の印加を受け、第2副画素電極191bを含む副画素は第1副画素電極191aの電圧変化によって変化する電圧を有することができる。この時、面積が相対的に小さい第1副画素電極191aの電圧が、面積が相対的に大きい第2副画素電極191bの電圧より高い。

【0101】

このように、第1または第2液晶キャパシタC1ca、C1cbの両端に電位差が生じれば、表示板100、200の表面にほとんど垂直である主電場（電界）（primary electric field）が液晶層3に生成される[以下、画素電極191及び共通電極CEを同時に“電場生成電極（field generating electrode）”と言う。]。 10

【0102】

そうすると、液晶層3の液晶分子は電場に応答して、その長軸が電場の方向に垂直をなすように傾き、液晶分子が傾いた程度によって液晶層3に入射光の偏光の変化程度が変わる。このような偏光の変化は偏光子によって透過率の変化として現れ、これを通じて液晶表示装置は映像を表示する。

【0103】

液晶分子が傾く角度は電場の強さによって変わるが、2つの液晶キャパシタC1ca、C1cbの電圧が互いに異なるので、液晶分子が傾いた角度が異なり、そのため2つの副画素の輝度が異なる。従って、第1液晶キャパシタC1caの電圧と第2液晶キャパシタC1cbの電圧とを適切に合わせれば、側面から見る映像を正面から見る映像に最大限近くすることができ、つまり、側面ガンマ曲線を正面ガンマ曲線に最大限近くすることができ、これによって側面視認性を向上することができる。 20

【0104】

また、高い電圧の印加を受ける第1副画素電極191aの面積を第2副画素電極191bの面積より小さくすれば、側面ガンマ曲線を正面ガンマ曲線にさらに近くすることができる。特に、第1及び第2副画素電極191a、191bの面積比が、図4A乃至図7Bに示したように、ほぼ1:2乃至1:3の場合に側面ガンマ曲線が正面ガンマ曲線により一層近くなるので、側面視認性がさらに良くなる。 30

【0105】

液晶分子が傾く方向は、一次的に、電場生成電極（画素電極191及び共通電極CE）の切開部71a、71b、71b1、71b2、91a、91b、92bと副画素電極191a、191bの辺が主電場を歪曲して作り出す水平成分によって決定される。このような主電場の水平成分は、切開部71a、71b、71b1、71b2、91a、91b、92bの辺と副画素電極191a、191bの辺とにほとんど垂直である。

【0106】

図3乃至図7Bを参照すれば、切開部71a、71b、71b1、71b2、91a、91b、92bによって分かれた各副領域上の液晶分子は、ほとんど主辺に垂直である方向に傾くので、傾く方向をまとめればほぼ4つの方向である。このように液晶分子が傾く方向を多様にすれば、液晶表示装置の基準視野角が大きくなる。 40

【0107】

一方、副画素電極191a、191bの間の電圧差によって副次的に生成される副電場（secondary electric field）の方向は、副領域の主辺と垂直である。従って、副電場の方向と主電場の水平成分の方向とが一致する。結局、副画素電極191a、191bの間の副電場は、液晶分子の傾斜方向を決定するのに用いられる主電場を強化する。

【0108】

1水平周期[“1H”とも記し、水平同期信号Hsync及びデータイネーブル信号DEの一周期と同一である。]を単位としてこのような過程を繰り返すことにより、全ての 50

画素 P X にデータ信号を印加し、1 フレーム (f r a m e) の映像を表示する。

【 0 1 0 9 】

1 フレームが終了すれば、次のフレームが開始し、各画素 P X に印加されるデータ信号の極性が以前フレームでの極性と反対になるようにデータ駆動部 5 0 0 に印加される反転信号 R V S の状態が制御される (“ フレーム反転 ”)。この時、1 フレーム内でも反転信号 R V S の特性により、一つのデータ線を通じて流れるデータ信号の極性が変わったり (例 : 行反転、点反転)、一群の画素に印加されるデータ信号の極性も互いに異なったりすることができる (例 : 列反転、点反転)。

【 0 1 1 0 】

次に、図 8 乃至図 1 2 及び前述した図 1、図 2、図 4 A 及び図 6 を参照して、本発明の実施形態による液晶表示板組立体について詳細に説明する。 10

【 0 1 1 1 】

図 8 は本発明の一実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【 0 1 1 2 】

図 8 を参照すれば、本実施形態による液晶表示板組立体は、複数対のゲート線 G L a、G L b、複数のデータ線 D L 及び複数の維持電極線 S L を含む信号線と、これに連結された複数の画素 P X とを含む。

【 0 1 1 3 】

各画素 P X は一对の副画素 P X a、P X b を含み、各副画素 P X a / P X b は、各々当該ゲート線 G L a / G L b 及びデータ線 D L に連結されているスイッチング素子 Q a / Q b とこれに連結された液晶キャパシタ C l c a / C l c b、及びスイッチング素子 Q a / Q b 及び維持電極線 S L に連結されているストレージキャパシタ (s t o r a g e c a p a c i t o r) C s t a / C s t b を含む。 20

【 0 1 1 4 】

各スイッチング素子 Q a / Q b (ここでは第 1 薄膜トランジスタ Q a / 第 2 薄膜トランジスタ Q b) は、下部表示板 1 0 0 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 G L a / G L b (ここでは第 1 信号線 G L a / 第 2 信号線 G L b) と連結されており、入力端子はデータ線 D L (ここでは第 3 信号線 D L) と連結されており、出力端子は液晶キャパシタ C l c a / C l c b 及びストレージキャパシタ C s t a / C s t b と連結されている。 30

【 0 1 1 5 】

液晶キャパシタ C l c a / C l c b の補助的な役割を果たすストレージキャパシタ C s t a / C s t b は、下部表示板 1 0 0 に具備された維持電極線 S L と画素電極 P E とが絶縁体を介在して重畳してなり、維持電極線 S L には共通電圧 V c o m などの決められた電圧が印加される。しかし、ストレージキャパシタ C s t a、C s t b は、副画素電極 P E a、P E b が絶縁体を媒介としてすぐ上の前段ゲート線と重畳してなることができる。

【 0 1 1 6 】

液晶キャパシタ C l c a、C l c b などについては前述したので、詳細な説明は省略する。 40

【 0 1 1 7 】

このような液晶表示板組立体を含む液晶表示装置においては、信号制御部 6 0 0 が一つの画素 P X に対する入力映像信号 R、G、B を受信し、2 つの副画素 P X a、P X b に対する出力映像信号 D A T に変換してデータ駆動部 5 0 0 に伝送することができる。これとは異なって、階調電圧生成部 8 0 0 で 2 つの副画素 P X a、P X b に対する階調電圧集合を別途に作って、これを交互にデータ駆動部 5 0 0 に提供したり、データ駆動部 5 0 0 でこれを交互に選択することによって、2 つの副画素 P X a、P X b に互いに異なる電圧を印加することができる。但し、この時、2 つの副画素 P X a、P X b の合成ガンマ曲線が正面での基準ガンマ曲線に近くなるように映像信号を補正したり、階調電圧集合を作ったりすることが好ましい。例えば、正面での合成ガンマ曲線は、この液晶表示板組立体に最 50

も適するように決められた正面での基準ガンマ曲線と一致するようにし、側面での合成ガンマ曲線は正面での基準ガンマ曲線と最も近くなるようにする。

【0118】

図8に示した液晶表示板組立体の一例について、図9及び図10、そして前述した図3Bを参照して詳細に説明する。

【0119】

図9は本発明の一実施形態による液晶表示板組立体の配置図であり、図10は図9の液晶表示板組立体のX-X'-X''線による断面図である。

【0120】

図9及び図10を参照すれば、本実施形態による液晶表示板組立体は、互いに対向する下部表示板100と上部表示板200及びこれら2つの表示板100、200の間に入っている液晶層3を含む。

【0121】

まず、下部表示板100について説明する。

【0122】

透明なガラスまたはプラスチックなどで作られた絶縁基板110上に、複数対の第1及び第2ゲート線(gate line)121a、121bと複数の維持電極線(storage electrode lines)131を含む複数のゲート導電体が形成されている。

【0123】

第1及び第2ゲート線121a、121bはゲート信号を伝達し、主に画素電極191が並ぶ行方向にのびており、各々維持電極線131の列方向の図示下側及び上側に位置する。

【0124】

第1ゲート線121aは、上に突出した複数の第1ゲート電極(gate electrode)124aと、他の層またはゲート駆動部400との接続のための広い端部129aとを含む。

【0125】

第2ゲート線121bは、下に突出した複数の第2ゲート電極124bと、他の層またはゲート駆動部400との接続のための広い端部129bとを含む。ゲート駆動部400が基板110上に集積されている場合、ゲート線121a、121bが延在されてこれと直接連結される。

【0126】

維持電極線131は共通電圧Vcomなど所定の電圧の印加を受け、主に横方向にのびている。各維持電極線131は第1ゲート線121aと第2ゲート線121bとの間に位置し、2つのゲート線121a、121bからほとんど同一の距離を置いている。各維持電極線131は下上に拡張された複数対の第1及び第2維持電極(storage electrode)137a、137bを含む。しかし、維持電極137a、137bをはじめとする維持電極線131の形状及び配置はいろいろな形態に変更することができる。

【0127】

ゲート導電体121a、121b、131は、アルミニウム(Al)やアルミニウム合金などアルミニウム系金属、銀(Ag)や銀合金など銀系金属、銅(Cu)や銅合金など銅系金属、モリブデン(Mo)やモリブデン合金などモリブデン系金属、クロム(Cr)、タンタル(Ta)及びチタニウム(Ti)などで作られることができる。しかし、これらは、物理的性質が異なる2つの導電膜(図示せず)を含む多重膜構造を有することでもできる。このうちの一つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗(resistivity)が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などで作られる。これとは異なって、他の導電膜は、他の物質、特にITO(indium tin oxide)及びIZO(indium zinc oxide)との物理的、化学的、電気的接触特性に優れた物質、例えば、モリブデン系金属、クロム、

10

20

30

40

50

タンタル、チタニウムなどで作られる。このような組み合わせの良い例としては、クロム下部膜とアルミニウム（合金）上部膜、及びアルミニウム（合金）下部膜とモリブデン（合金）上部膜がある。しかし、ゲート導電体 121a、121b、131 はその他にも多様な金属または導電体で作られることができる。

【0128】

ゲート導電体 121a、121b、131 の側面は基板 110 面に対して傾斜しており、その傾斜角は約 30° 乃至約 80° であることが好ましい。

【0129】

ゲート導電体 121a、121b、131 上には窒化ケイ素 (SiN_x) または酸化ケイ素 (SiO_x) などで作られたゲート絶縁膜 (gate insulating layer) 140 が形成されている。 10

【0130】

ゲート絶縁膜 140 上には、水素化非晶質シリコン (hydrogenated amorphous silicon) (非晶質シリコンは、略して a-Si と記す。) または多結晶シリコン (polysilicon) などで作られた複数の第 1 及び第 2 島型半導体 154a、154b が形成されている。第 1 及び第 2 半導体 154a、154b は各々第 1 及び第 2 ゲート電極 124a、124b 上に位置する。

【0131】

各々の第 1 半導体 154a 上には一対の島型オーミックコンタクト部材 (ohmic contact) 163a、165a が形成されており、各々の第 2 半導体 154b 上にも一対の島型オーミックコンタクト部材 (図示せず) が形成されている。オーミックコンタクト部材 163a、165a は、リンなどの n 型不純物が高濃度にドーピングされている n+ 水素化非晶質シリコンなどの物質またはシリサイド (silicide) で作ることができる。 20

【0132】

半導体 154a、154b とオーミックコンタクト部材 163a、165a の側面も基板 110 面に対して傾斜しており、傾斜角は 30° 乃至 80° 程度である。

【0133】

オーミックコンタクト部材 163a、165a 及びゲート絶縁膜 140 上には、複数のデータ線 (data line) 171 と複数対の第 1 及び第 2 ドレイン電極 (drain electrode) 175a、175b を含むデータ導電体が形成されている。 30

【0134】

データ線 171 はデータ信号を伝達し、主に縦方向にのびてゲート線 121a、121b 及び維持電極線 131 と交差する。各データ線 171 は、第 1 及び第 2 ゲート電極 124a、124b に向かって各々のびた複数対の第 1 及び第 2 ソース電極 (source electrode) 173a、173b と、他の層またはデータ駆動部 500 との接続のために面積が広い端部 179 とを含む。データ駆動部 500 が基板 110 上に集積されている場合、データ線 171 が延在されてこれと直接連結されることができる。

【0135】

第 1 及び第 2 ドレイン電極 175a、175b は互いに分離されており、データ線 171 とともに分離されている。 40

【0136】

第 1 / 第 2 ドレイン電極 175a / 175b は、第 1 / 第 2 ゲート電極 124a / 124b を中心に第 1 / 第 2 ソース電極 173a / 173b と対向し、広い一端部 177a / 177b と棒状の他端部とを含む。広い端部 177a、177b は各々第 1 及び第 2 維持電極 137a、137b と重畳し、棒状の端部は曲がった第 1 及び第 2 ソース電極 173a、173b によって一部取り囲まれている。

【0137】

第 1 / 第 2 ゲート電極 124a / 124b、第 1 / 第 2 ソース電極 173a / 173b 及び第 1 / 第 2 ドレイン電極 175a / 175b は、第 1 / 第 2 半導体 154a、154 50

bと共に第1/第2薄膜トランジスタ(thin film transistor、TFT)Qa/Qbをなし、第1/第2薄膜トランジスタQa/Qbのチャネルは、第1/第2ソース電極173a/173bと第1/第2ドレイン電極175a/175bとの間の第1/第2半導体154a/154bに形成される。

【0138】

データ導電体171、175a、175bは、モリブデン、クロム、タンタル及びチタニウムなど耐火性金属(refractory metal)またはこれらの合金で作られることが好ましく、耐火性金属膜(図示せず)と低抵抗導電膜(図示せず)とを含む多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン(合金)下部膜とアルミニウム(合金)上部膜との二重膜、モリブデン(合金)下部膜とアルミニウム(合金)中間膜とモリブデン(合金)上部膜との三重膜がある。しかし、データ導電体171、175a、175bはその他にも多様な金属または導電体で作られることができる。

【0139】

データ導電体171、175a、175bもその側面が、基板110面に対して30°乃至80°程度の傾斜角で傾斜したことが好ましい。

【0140】

オーミックコンタクト部材163a、165aは、その下の半導体154a、154bとその上のデータ導電体171、175a、175bとの間にだけ存在し、これらの間のコンタクト抵抗を低くする。半導体154a、154bには、ソース電極173a、173bとドレイン電極175a、175bとの間をはじめとして、データ導電体171、175a、175bによって覆われずに露出された部分がある。

【0141】

データ導電体171、175a、175b及び露出された半導体154a、154bの部分上には保護膜(passivation layer)180が形成されている。保護膜180は無機絶縁物及び/または有機絶縁物などで作られ、表面が平坦である。特に有機絶縁物を有することが好ましく、有機絶縁物は4.0以下の誘電率(dielectric constant)を有することが好ましく、感光性(photosensitivity)を有することもできる。有機絶縁物は4.0以下の誘電率とすることで、寄生容量を少なくすることができる。また、保護膜180は、有機絶縁物の優れた絶縁特性を生かしながらも露出された半導体154a、154bの部分に損傷を与えないように、下部無機絶縁物と上部有機絶縁物との二重膜構造を有することもできる。

【0142】

保護膜180には、データ線171の端部179と第1及び第2ドレイン電極175a、175bの広い端部177a、177bとを各々露出する複数のコンタクトホール(contact hole)182、185a、185bが形成されており、保護膜180とゲート絶縁膜140には、ゲート線121a、121bの端部129a、129bを各々露出する複数のコンタクトホール181a、181bが形成されている。

【0143】

保護膜180上には、複数の画素電極(pixel electrode)191及び複数のコンタクト補助部材(contact assistant)81a、81b、82が形成されている。これらは、ITOまたはIZOなどの透明な導電物質やアルミニウム、銀、クロムまたはその合金などの反射性金属で作られることができる。

【0144】

各画素電極191は第1及び第2副画素電極191a、191bを含み、各副画素電極191a、191bは切開部91a、91bを有している。

【0145】

維持電極線131、ドレイン電極175a、175bの拡張部177a、177b及びコンタクトホール185a、185bは、副画素電極191a、191bの横中心線上に位置している。副画素電極191a、191bの屈曲点を連結する直線は前述した副領域

の境界であって、この部分では液晶分子の配列が乱れてテクスチャ (texture) が現れる。従って、このように配置すれば、テクスチャを覆いながら開口率を向上することができる。

【 0 1 4 6 】

また、データ線 1 7 1 が、一つの画素電極 1 9 1 の第 1 副画素電極 1 9 1 a と重畳する長さ、隣接する画素電極 1 9 1 の第 2 副画素電極 1 9 1 b と重畳する長さとは互いに同一であり得る。

【 0 1 4 7 】

画素電極 1 9 1 のその他の形状及び配置については図 3 B を参照して前述したので、詳細な説明は省略する。

【 0 1 4 8 】

第 1 / 第 2 副画素電極 1 9 1 a / 1 9 1 b は、コンタクトホール 1 8 5 a / 1 8 5 b を通じて第 1 / 第 2 ドレイン電極 1 7 5 a / 1 7 5 b と連結されている。第 1 / 第 2 副画素電極 1 9 1 a / 1 9 1 b と上部表示板 2 0 0 の共通電極 2 7 0 (図 2 における共通電極 C E と同部材) とは、その間の液晶層 3 の部分と共に第 1 / 第 2 液晶キャパシタ C 1 c a / C 1 c b をなして、薄膜トランジスタ Q a / Q b がターンオフされた後にも印加された電圧を維持する。

【 0 1 4 9 】

第 1 / 第 2 副画素電極 1 9 1 a / 1 9 1 b と連結された第 1 / 第 2 ドレイン電極 1 7 5 a / 1 7 5 b の広い端部 1 7 7 a / 1 7 7 b は、ゲート絶縁膜 1 4 0 を介在して第 1 及び第 2 維持電極 1 3 7 a 、 1 3 7 b と重畳して第 1 / 第 2 ストレージキャパシタ C s t a / C s t b をなし、第 1 / 第 2 ストレージキャパシタ C s t a / C s t b は第 1 / 第 2 液晶キャパシタ C 1 c a / C 1 c b の電圧維持能力を強化する。

【 0 1 5 0 】

コンタクト補助部材 8 1 a 、 8 1 b 、 8 2 は、各々コンタクトホール 1 8 1 a 、 1 8 1 b 、 1 8 2 を通じてゲート線 1 2 1 a 、 1 2 1 b の端部 1 2 9 a 、 1 2 9 b 及びデータ線 1 7 1 の端部 1 7 9 と連結される。コンタクト補助部材 8 1 a 、 8 1 b 、 8 2 は、ゲート線 1 2 1 a 、 1 2 1 b の端部 1 2 9 a 、 1 2 9 b 及びデータ線 1 7 1 の端部 1 7 9 と外部装置との接着性を補完し、これらを保護する。

【 0 1 5 1 】

次に、上部表示板 2 0 0 について説明する。

【 0 1 5 2 】

透明なガラスまたはプラスチックなどで作られた絶縁基板 2 1 0 上に遮光部材 (light blocking member) 2 2 0 が形成されている。遮光部材 2 2 0 は、画素電極 1 9 1 の屈曲辺に対応する屈曲部と、薄膜トランジスタに対応する四角形部分とを含み、画素電極 1 9 1 の間の光漏れを防止し、画素電極 1 9 1 と対向する開口領域を定義する。

【 0 1 5 3 】

基板 2 1 0 及び遮光部材 2 2 0 上には、また、複数のカラーフィルタ 2 3 0 が形成されている。カラーフィルタ 2 3 0 は遮光部材 2 3 0 によって取り囲まれた領域内にほとんど存在し、画素電極 1 9 1 の列に沿って長くのびることができる。各カラーフィルタ 2 3 0 は赤色、緑色及び青色の三原色など基本色 (primary color) のうちの一つを表示することができる。

【 0 1 5 4 】

カラーフィルタ 2 3 0 及び遮光部材 2 2 0 上には蓋膜 (overcoat) 2 5 0 が形成されている。蓋膜 2 5 0 は (有機) 絶縁物で作られることができ、カラーフィルタ 2 3 0 が露出されることを防止し、平坦面を提供する。蓋膜 2 5 0 は省略することができる。

【 0 1 5 5 】

蓋膜 2 5 0 上には共通電極 2 7 0 が形成されている。共通電極 2 7 0 は I T O 、 I Z O などの透明な導電体などで作られて複数の切開部 7 1 a 、 7 1 b を有する。

10

20

30

40

50

【0156】

共通電極の切開部71a、71bの形状及び配置については図3Bを参照して前述したので、詳細な説明は省略する。

【0157】

切開部71a、71bの数は設計要素によって変わることがあり、遮光部材220が切開部71a、71bと重畳して切開部71a、71b付近の光漏れを遮断することができる。

【0158】

表示板100、200の内側面には配向膜(alignment layer)11、21が形成されており、これらは垂直配向膜であり得る。

10

【0159】

表示板100、200の外側面には偏光子(polarizer)12、22が備えられており、2つの偏光子12、22の偏光軸は直交し、このうちの一つの偏光軸はゲート線121a、121bに対して並んだことが好ましい。反射型液晶表示装置の場合には2つの偏光子12、22のうちの 하나가省略できる。

【0160】

液晶表示装置は、偏光子12、22、位相遅延膜、表示板100、200及び液晶層3に光を供給する照明部(backlight unit)(図示せず)を含むことができる。

【0161】

液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は、電場がない状態でその長軸が2つの表示板の表面に対して垂直をなすように配向されている。

20

【0162】

切開部71a、71bは、突起(protrusion)(図示せず)や陥没部(depression)(図示せず)に代替することができる。突起は有機物または無機物で作られることができ、電場生成電極191、270の上または下に配置されることができる。

【0163】

また、図9を参照すれば、前記第1乃至第3信号線のうちのデータ信号を伝達する少なくとも一つの信号線をデータ線とする時、前記データ線171が、前記有機絶縁物を間に置いて、画素電極191の第1副画素電極191aと重畳する面積と、前記画素電極の第1副画素電極191aと隣接する画素電極の第2副画素電極191bと重畳する面積とが互いに同一である。

30

【0164】

次に、図8に示した液晶表示板組立体の他の例について、図11、図12及び前述した図5を参照して詳細に説明する。

【0165】

図11は本発明の他の実施形態による液晶表示板組立体の配置図であり、図12は図11の液晶表示板組立体のXII-XII'-XII''線による断面図である。

【0166】

図11及び図12を参照すれば、本実施形態による液晶表示板組立体は、下部表示板100、上部表示板200及びその間の液晶層3を含む。

40

【0167】

本実施形態による液晶表示板組立体の層状構造は、ほとんど図9及び図10に示した液晶表示板組立体の層状構造と同一である。

【0168】

下部表示板100について説明すれば、絶縁基板110上に複数対の第1及び第2ゲート線121a、121bと複数の維持電極線131を含むゲート導電体が形成されている。第1及び第2ゲート線121a、121bは、各々第1及び第2ゲート電極124a、124bと端部129a、129bとを含む。ゲート導電体121a、121b、131

50

上にはゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には複数の半導体 154 a、154 b が形成されており、その上には複数のオーミックコンタクト部材 163 b、165 b が形成されている。オーミックコンタクト部材 163 b、165 b 上には複数のデータ線 171 と複数の第 1 及び第 2 ドレイン電極 175 a、175 b を含むデータ導電体が形成されている。データ線 171 は複数の第 1 及び第 2 ソース電極 173 a、173 b) と端部 179 とを含み、ドレイン電極 175 a、175 b は広い端部 177 a、177 b を含む。データ導電体 171、175 a、175 b 及び露出された半導体 154 a、154 b の部分上には保護膜 180 が形成されており、保護膜 180 及びゲート絶縁膜 140 には複数のコンタクトホール 181 a、181 b、182、185 a、185 b が形成されている。保護膜 180 上には第 1 及び第 2 副画素電極 191 a、191 b を含む複数の画素電極 191 と複数のコンタクト補助部材 81 a、81 b、82 とが形成されており、第 1 及び第 2 副画素電極 191 a、191 b には各々切開部 91 a、91 b が形成されている。画素電極 191、コンタクト補助部材 81 a、81 b、82 及び保護膜 180 上には配向膜 11 が形成されている。

【0169】

上部表示板 200 について説明すれば、絶縁基板 210 上に遮光部材 220、切開部 71 a、71 b を有する共通電極 270、及び配向膜 21 が形成されている。

【0170】

しかし、図 9 及び図 10 に示した液晶表示板組立体とは異なって、副画素電極 191 a、191 b の配置が図 5 に示したものと同一である。

【0171】

図 9 及び図 10 に示した液晶表示板組立体と比較して、第 1 及び第 2 ゲート線 121 a、121 b の上下位置が反対であり、従って、第 1 及び第 2 薄膜トランジスタ Q a、Q b の位置もデータ線 171 を中心に左右位置が反対である。第 1 及び第 2 維持電極 137 a、137 b も各々データ線 171 を中心に右側及び左側に位置し、第 1 維持電極 137 a より第 2 維持電極 137 b の面積がさらに大きくて、ほぼ 2 倍程度が大きい。同様に、第 2 ドレイン電極 175 b の広い端部 177 b も第 1 ドレイン電極 175 a の広い端部 177 a より面積がさらに大きくて、ほぼ 2 倍程度である。

【0172】

また、上部表示板 200 にカラーフィルタがなく、下部表示板 100 の保護膜 180 の下に複数のカラーフィルタ 230 が形成されている。

【0173】

カラーフィルタ 230 は、画素電極 191 の列に沿って周期的に折れ曲がりながら縦に長くのびており、ゲート線 121 a、121 b の端部 129 a、129 b 及びデータ線 171 の端部 179 が位置する周辺領域には存在しない。カラーフィルタ 230 にはコンタクトホール 185 b が通過し、コンタクトホール 185 b より大きい貫通孔 235 が形成されている。

【0174】

隣接するカラーフィルタ 230 はデータ線 171 上で重畳して、隣接する画素電極 191 の間から漏洩される光を遮断する遮光部材の機能を有することができる。この場合、上部表示板 200 の遮光部材を省略することができ、そのため工程が簡素化される。

【0175】

カラーフィルタ 230 の下にも保護膜（図示せず）を設けることができる。

【0176】

図 9 及び図 10 に示した液晶表示板組立体の多くの特徴が図 11 及び図 12 に示した液晶表示板組立体にも適用できる。

【0177】

次に、図 13 乃至図 15、そして前述した図 1、図 2 及び図 3 B を参照して、本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

【0178】

10

20

30

40

50

図 1 3 は本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【 0 1 7 9 】

図 1 3 を参照すれば、本実施形態による液晶表示板組立体は、複数のゲート線 G L、複数対のデータ線 D L c、D L d 及び複数の維持電極線 S L を含む信号線と、これに連結された複数の画素 P X とを含む。

【 0 1 8 0 】

各画素 P X は一対の副画素 P X c、P X d を含み、各副画素 P X c / P X d は、各々当該ゲート線 G L 及びデータ線 D L c / D L d に連結されているスイッチング素子 Q c / Q d と、これに連結された液晶キャパシタ C l c c / C l c d、そしてスイッチング素子 Q c / Q d 及び維持電極線 S L に連結されているストレージキャパシタ C s t c / C s t d を含む。

10

【 0 1 8 1 】

各スイッチング素子 Q c / Q d (ここでは第 1 薄膜トランジスタ Q c / 第 2 薄膜トランジスタ Q d) も下部表示板 1 0 0 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 G L (ここでは第 3 信号線 G L) と連結されており、入力端子はデータ線 D L c / D L d (ここでは第 1 信号線 D L c / 第 2 信号線 D L d) と連結されており、出力端子は液晶キャパシタ C l c c / C l c d 及びストレージキャパシタ C s t c / C s t d と連結されている。

【 0 1 8 2 】

液晶キャパシタ C l c c、C l c d とストレージキャパシタ C s t c、C s t d 及びこのような液晶表示板組立体を含む液晶表示装置の動作などについては、前述した実施形態と実質的に同一であるので、詳細な説明は省略する。但し、図 8 に示した液晶表示装置においては、一つの画素 P X を構成する 2 つの副画素 P X a、P X a が時差を置いてデータ電圧の印加を受ける反面、本実施形態においては 2 つの副画素 P X c、P X d が同一の時間にデータ電圧の印加を受ける。

20

【 0 1 8 3 】

以下、図 1 3 に示した液晶表示板組立体の一例について、図 1 4 及び図 1 5、そして前述した図 3 B を参照して詳細に説明する。

【 0 1 8 4 】

図 1 4 は本発明の他の実施形態による液晶表示板組立体の配置図であり、図 1 5 は図 1 4 の液晶表示板組立体の X V - X V ' - X V " 線による断面図である。

30

【 0 1 8 5 】

図 1 4 及び図 1 5 を参照すれば、本実施形態による液晶表示板組立体も、互いに対向する下部表示板 1 0 0 と上部表示板 2 0 0 及びこれら 2 つの表示板の間に入っている液晶層 3 を含む。

【 0 1 8 6 】

本実施形態による液晶表示板組立体の層状構造は、ほとんど図 9 及び図 1 0 に示した液晶表示板組立体の層状構造と同一である。

【 0 1 8 7 】

下部表示板について説明すれば、絶縁基板 1 1 0 上に複数のゲート線 1 2 1 と複数の維持電極線 1 3 1 を含む複数のゲート導電体が形成されている。各ゲート線 1 2 1 は第 1 及び第 2 ゲート電極 1 2 4 c、1 2 4 d と端部 1 2 9 とを含む。ゲート導電体 1 2 1、1 3 1 上にはゲート絶縁膜 1 4 0 が形成されている。ゲート絶縁膜 1 4 0 上には第 1 及び第 2 突出部 1 5 4 c、1 5 4 d を含む複数の線状半導体 1 5 1 が形成されており、その上には突出部 1 6 3 c を有する複数の線状オーミックコンタクト部材 1 6 1 及び複数の島型オーミックコンタクト部材 1 6 5 c が形成されている。オーミックコンタクト部材 1 6 1、1 6 5 c 上には複数対の第 1 及び第 2 データ線 1 7 1 c、1 7 1 d と複数の第 1 及び第 2 ドレイン電極 1 7 5 c、1 7 5 d とを含むデータ導電体が形成されている。第 1 及び第 2 データ線 1 7 1 c、1 7 1 d は各々複数の第 1 及び第 2 ソース電極 1 7 3 c、1 7 3 d と端

40

50

部 1 7 9 c とを含み、第 1 及び第 2 ドレイン電極 1 7 5 c は拡張部 1 7 7 c、1 7 7 d を含む。データ導電体 1 7 1 c、1 7 1 d、1 7 5 c、1 7 5 d 及び露出された半導体 1 5 4 c、1 5 4 d の部分上には保護膜 1 8 0 が形成されており、保護膜 1 8 0 及びゲート絶縁膜 1 4 0 には複数のコンタクトホール 1 8 1、1 8 2 c、1 8 2 d、1 8 5 c、1 8 5 d が形成されている。保護膜 1 8 0 上には第 1 及び第 2 副画素電極 1 9 1 c、1 9 1 d を含む複数の画素電極 1 9 1 と複数のコンタクト補助部材 8 1、8 2 c、8 2 d とが形成されており、第 1 及び第 2 副画素電極 1 9 1 c、1 9 1 d には切開部 9 1 c、9 1 d が形成されている。画素電極 1 9 1、コンタクト補助部材 8 1、8 2 c、8 2 d 及び保護膜 1 8 0 上には配向膜 1 1 が形成されている。

【0188】

上部表示板 2 0 0 について説明すれば、絶縁基板 2 1 0 上に遮光部材 2 2 0、複数のカラーフィルタ 2 3 0、蓋膜 2 5 0、切開部 7 1 c、7 1 d を有する共通電極 2 7 0、及び配向膜 2 1 が形成されている。

【0189】

しかし、本実施形態による液晶表示板組立体においては、図 9 及び図 1 0 に示した液晶表示板組立体と比較して、ゲート線 1 2 1 の数が半分であり、その代わりにデータ線 1 7 1 c、1 7 1 d の数が 2 倍である。そして、一つの画素電極 1 9 1 を構成する第 1 及び第 2 副画素電極 1 9 1 c、1 9 1 d に連結された第 1 及び第 2 薄膜トランジスタ Q c、Q d が、同一のゲート線 1 2 1、互いに異なるデータ線 1 7 1 c、1 7 1 d に連結されている。

【0190】

第 1 及び第 2 薄膜トランジスタ Q c、Q d は、各々第 1 及び第 2 データ線 1 7 1 c、1 7 1 d の右側に位置する。

【0191】

さらに、半導体 1 5 4 c、1 5 4 d はデータ線 1 7 1 及びドレイン電極 1 7 5 c、1 7 5 d に沿って延在されて線状半導体 1 5 1 をなし、オーミックコンタクト部材 1 6 3 c は、データ線 1 7 1 に沿って延在されて線状オーミックコンタクト部材 1 6 1 を構成する。線状半導体 1 5 1 は、データ線 1 7 1、ドレイン電極 1 7 5 c、1 7 5 d 及びその下部のオーミックコンタクト部材 1 6 1、1 6 5 c と実質的に同一の平面形状を有している。

【0192】

本実施形態と同じ構造においては、データ線 1 7 1 が 2 倍になっても透過率が非常に向上する。また、大きい開口率の低下なしに第 1 及び第 2 副画素電極 1 9 1 c、1 9 1 d にデータ電圧を別途に印加することが容易である。

【0193】

このような薄膜トランジスタ表示板を本発明の一実施形態によって製造する方法においては、データ線 1 7 1、ドレイン電極 1 7 5 c、1 7 5 d、半導体 1 5 1 及びオーミックコンタクト部材 1 6 1、1 6 5 c を 1 回の写真工程によって形成する。

【0194】

このような写真工程で使用する感光膜は位置によって厚さが異なり、特に厚さが薄くなる順序で第 1 部分と第 2 部分を含む。第 1 部分はデータ線 1 7 1 とドレイン電極 1 7 5 c、1 7 5 d が占める配線領域に位置し、第 2 部分は薄膜トランジスタのチャネル領域に位置する。

【0195】

位置によって感光膜の厚さを異にする方法として多様なものがあり得るが、例えば、光マスクに投光領域 (light transmitting area) 及び遮光領域 (light blocking area) の他に、半透明領域 (translucent area) を設ける方法がある。半透明領域にはスリットパターン (slit pattern)、格子パターン (lattice pattern) または透過率が中間であるか厚さが中間である薄膜が備えられる。スリットパターンを使用する時には、スリットの幅やスリット間の間隔が、写真工程に使用する露光器の分解能 (resolution) 30

10

20

30

40

50

n) より小さいことが好ましい。他の例としては、リフローが可能な感光膜を使用する方法がある。つまり、投光領域と遮光領域のみを有する通常の露光マスクでリフロー可能な感光膜を形成した後、リフローさせて感光膜が残留しない領域に流れるようにすることによって薄い部分を形成することである。

【0196】

このようにすると、1回の写真工程を減らすことができるので、製造方法が簡単になる。

【0197】

図9及び図10に示した液晶表示板組立体の多くの特徴が図14及び図15に示した液晶表示板組立体にも適用できる。

【0198】

次に、図16と前述した図1及び図2を参照して、本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

【0199】

図16は本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。なお断面構造は、上述したほかの実施形態と同様にすることができる。

【0200】

図16を参照すれば、本実施形態による液晶表示板組立体は、複数のゲート線GLと複数のデータ線DLを含む信号線と、これに連結されている複数の画素PXとを含む。

【0201】

各画素PXは、一对の第1及び第2副画素PX_e、PX_fと、2つの副画素PX_e、PX_fの間に連結されている結合キャパシタCc_pとを含む。

【0202】

第1副画素PX_eは、当該ゲート線GL及びデータ線DLに連結されているスイッチング素子Q（ここでは薄膜トランジスタ）と、これに連結された第1液晶キャパシタCl_c_e及びストレージキャパシタCs_tとを含み、第2副画素PX_fは結合キャパシタCc_pと連結されている第2液晶キャパシタCl_c_fを含む。

【0203】

スイッチング素子Qも、また、下部表示板100に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線GLと連結されており、入力端子はデータ線DLと連結されており、出力端子は液晶キャパシタCl_c_e、ストレージキャパシタCs_t及び結合キャパシタCc_pと連結されている。

【0204】

スイッチング素子Qは、ゲート線GLからのゲート信号によってデータ線DLからのデータ電圧を第1液晶キャパシタCl_c_e及び結合キャパシタCc_pに印加し、結合キャパシタCc_pは、この電圧をその大きさを変えて第2液晶キャパシタCl_c_fに伝達する。

【0205】

ストレージキャパシタCs_tに共通電圧V_{com}が印加され、キャパシタCl_c_e、Cs_t、Cl_c_f、Cc_pとその静電容量を同一の図面符号で示すとすれば、第1液晶キャパシタCl_c_eに充電された電圧V_eと第2液晶キャパシタCl_c_fに充電された電圧V_fとは、次のような関係を有する。

【0206】

$$V_f = V_e \times [C_{c p} / (C_{c p} + C_{l c f})]$$

C_{c p} / (C_{c p} + C_{l c f})の値が1より小さいため、第2液晶キャパシタCl_c_fに充電された電圧V_fは第1液晶キャパシタCl_c_eに充電された電圧V_eに比べて常に小さい。この関係は、ストレージキャパシタCs_tに印加された電圧が共通電圧V_{com}でない場合にも同様に成立する。

【0207】

第1液晶キャパシタCl_c_eの電圧V_eと第2液晶キャパシタCl_c_fの電圧V_fとの適正な比率は、結合キャパシタCc_pの静電容量を調節することによって得ることができ

10

20

30

40

50

る。

【0208】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるわけではなく、添付した請求範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0209】

【図1】本発明の一実施形態による液晶表示装置のブロック図である。

【図2】本発明の一実施形態による液晶表示装置の2つの副画素に対する等価回路図である。

【図3A】本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図である。

【図3B】本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図である。

【図4】本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図である。

【図5】本発明のいろいろな実施形態による液晶表示板組立体における一つの画素電極と共通電極の配置図である。

【図6A】図3A乃至図5に示した各副画素電極の基本になる電極片の平面図である。

【図6B】図3A乃至図5に示した各副画素電極の基本になる電極片の平面図である。

【図6C】図3A乃至図5に示した各副画素電極の基本になる電極片の平面図である。

【図7A】図5に示した画素電極を複数含む液晶表示板組立体の概略的である配置図である。

【図7B】図5に示した画素電極を複数含む液晶表示板組立体の概略的である配置図である。

【図8】本発明の一実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【図9】本発明の一実施形態による液晶表示板組立体の配置図である。

【図10】図9の液晶表示板組立体のX-X'-X''線による断面図である。

【図11】本発明の他の実施形態による液晶表示板組立体の配置図である。

【図12】図11の液晶表示板組立体のXII-XII'-XII''線による断面図である。

【図13】本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【図14】本発明の他の実施形態による液晶表示板組立体の配置図である。

【図15】図14の液晶表示板組立体のXV-XV'-XV''線による断面図である。

【図16】本発明の他の実施形態による液晶表示板組立体の一つの画素に対する等価回路図である。

【符号の説明】

【0210】

12、22...偏光板、

11、21...配向膜、

71a、71b、71b1、71b2、71b3...共通電極切開部、

91a、91b、91c、91d...画素電極切開部、

81、81a、81b、82、82a、82b...コンタクト補助部材、

110、210...基板、

121、121a、121b、129a、129b...ゲート線、

124、124a、124b、124c、124d...ゲート電極、

131...維持電極線、

140...ゲート絶縁膜、

10

20

30

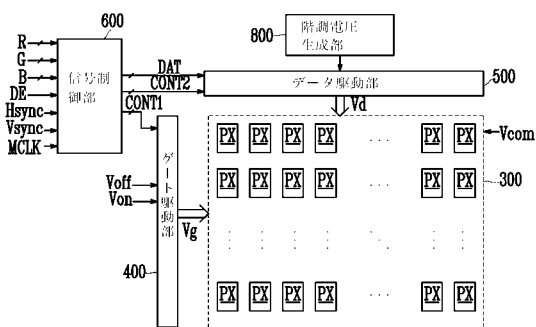
40

50

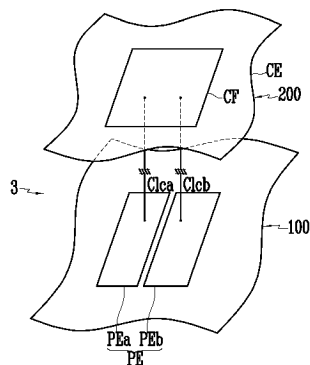
154、154a～154d…半導体、
 161、163a、165a、163b、165b…オーミックコンタクト部材、
 171、171c、171d、179、179c…データ線、
 173a～173d…ソース電極、
 175a～175d、177a～177d…ドレイン電極、
 180…保護膜、
 181、181a、181b、182、182a、182b、185a～185d…コ
 ンタクトホール、
 191…画素電極、
 191a～191d…副画素電極、
 220…遮光部材、
 230…カラーフィルタ、
 250…蓋膜、
 CE、270…共通電極。

10

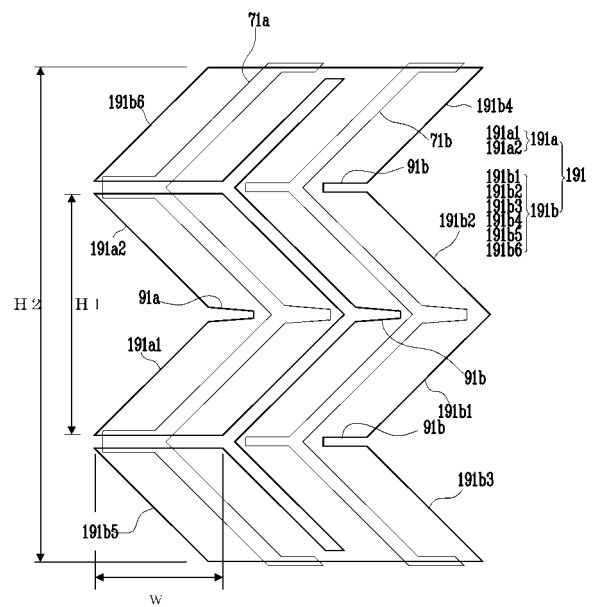
【図1】



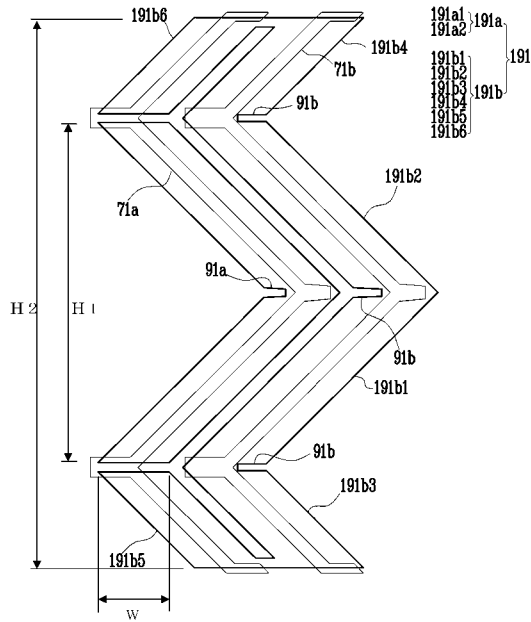
【図2】



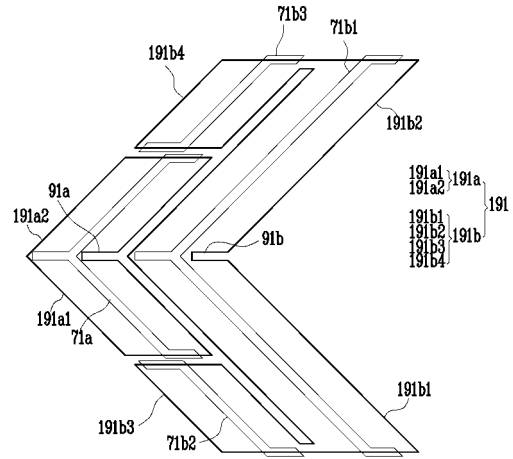
【図3A】



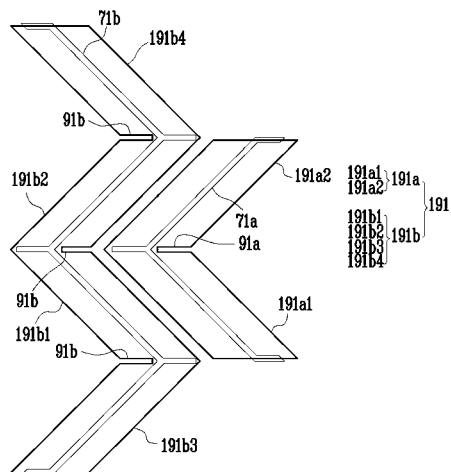
【 図 3 B 】



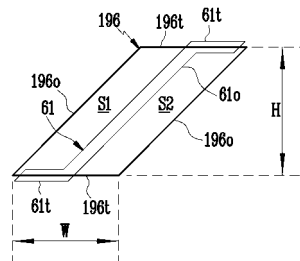
【 図 4 】



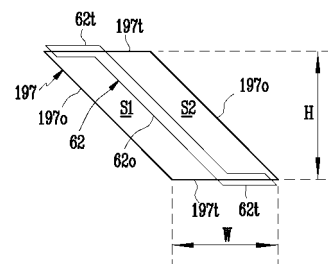
【 図 5 】



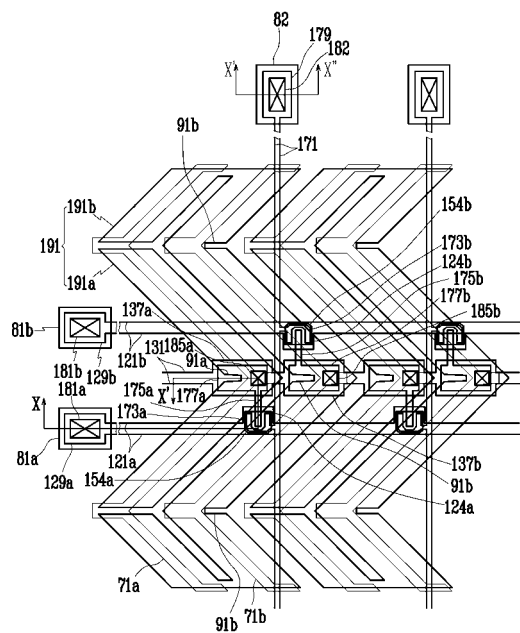
【 図 6 A 】



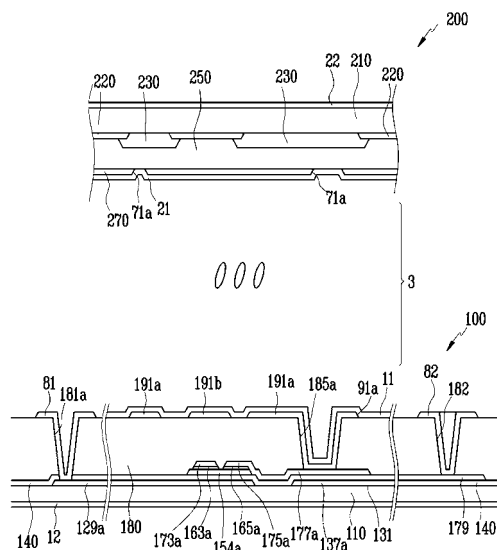
【 図 6 B 】



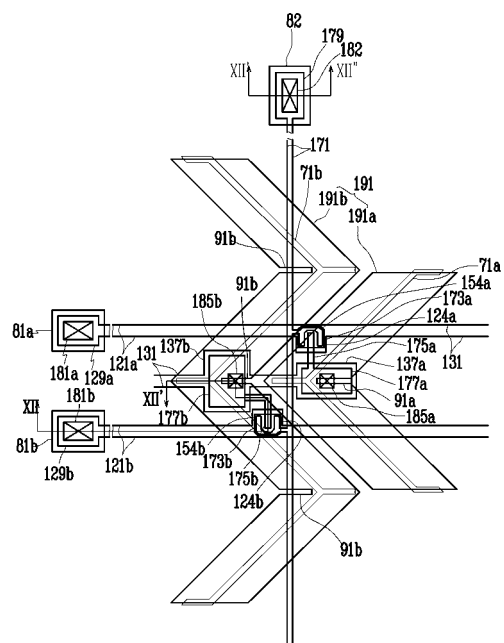
【 図 9 】



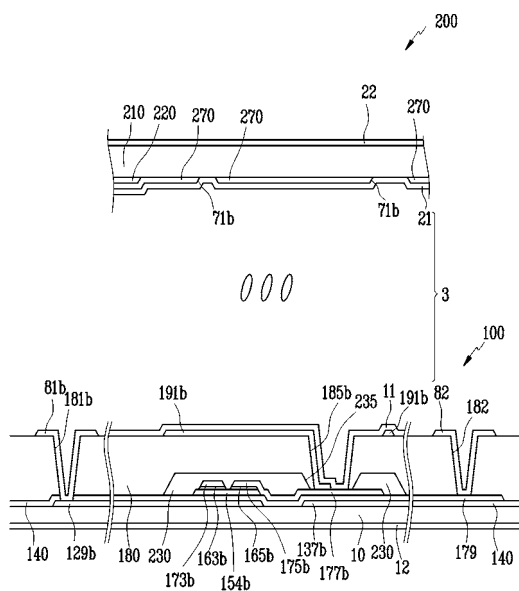
【 図 1 0 】



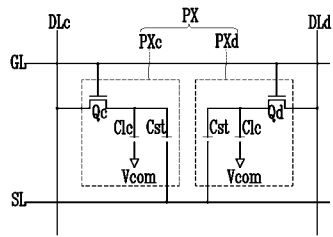
【 図 1 1 】



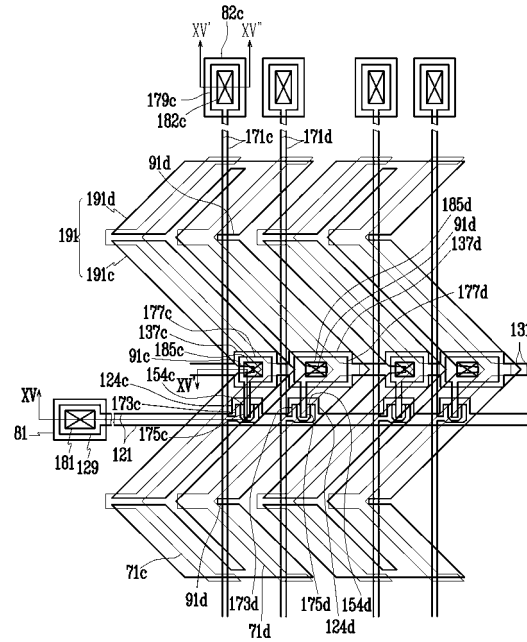
【 図 1 2 】



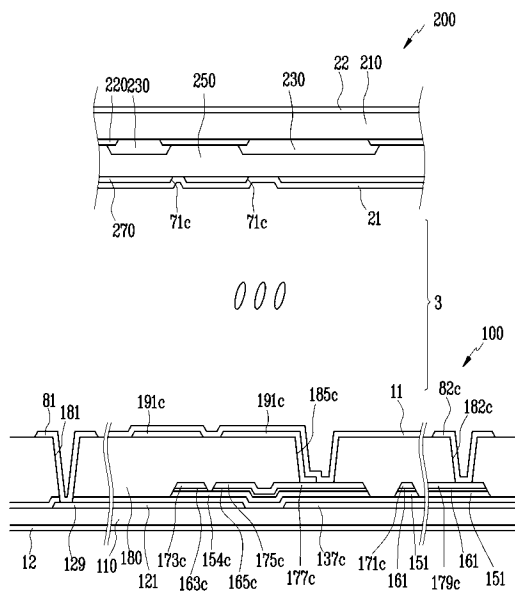
【図 13】



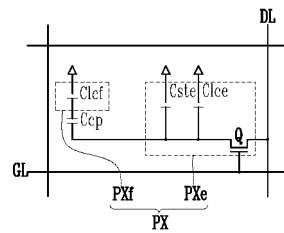
【図 14】



【図 15】



【図 16】



フロントページの続き

(72)発明者 金 希 駿

大韓民国京畿道龍仁市器興邑靈德里 テヨンアパート 2 0 5 棟 1 0 3 号

F ターム(参考) 2H092 GA13 GA14 JA26 JA28 JA46 JB05 JB13 JB38 JB58 JB63
JB69 NA07 PA06 QA06
5F110 AA30 DD01 DD02 EE02 EE03 EE04 EE07 EE14 EE23 FF02
FF03 GG02 GG15 HK04 HK05 HK09 HK21 HK22 NN02 NN03
NN27 NN72 NN73