Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 930355

(61) Дополнительное к авт. свид-ву —

(22) Заявлено 09.07.79 (21) 2793158/18-24

(51) М. Кл.[3] G 09 G 1/08

с присоединением заявки № —

(23) Приоритет —

Опубликовано 23.05.82. Бюллетень № 19

(53) УДК 681.337.2 (088.8)

Дата опубликования описания 25.05.82

(72) Авторы изобретения: Ю.П. Лясковский и О.Н. Цапко

(71) Заявитель: Московский ордена Трудового Красного Знамени инженерно-физический институт

Исследовательская 15 патентно-технологическая 35

(54) УСТРОЙСТВО ДЛЯ ВЫВОДА ГРАФИЧЕСКОЙ ИНФОРМАЦИИ

1

Изобретение относится к вычислительной технике и предназначено для вывода графической информации.

Известно устройство для отображения графической информации, содержащее вычислительный блок, блоки формирования кадра изображения, блок памяти, блок коммутации и воспроизведения информации, соединенных таким образом, что обеспечивается индикация на экране электронно-лучевой трубки графических черно-белых изображений [1].

Недостатком этого устройства является аппаратурная сложность.

Наиболее близким техническим решением является устройство для вывода графической информации, содержащее блок памяти, соединенный с модуляционным блоком, блок синхронизации и телевизионный индикатор [2].

Недостатком этого устройства является большая аппаратурная сложность.

2

Цель изобретения - упрощение устройства.

Поставленная цель достигается тем, что устройство для вывода графической информации содержит коммутатор адреса, блок преобразования координат, дешифратор и распределитель импульсов, входы которого соединены с соответствующими выходами блока синхронизации и блока преобразования координат, выходы - с соответствующими входами блока памяти, дешифратора, коммутатора адреса и модуляционного блока, выход которого подключен к первому входу телевизионного индикатора, второй вход которого соединен с соответствующим выходом блока синхронизации, входы коммутатора адреса соединены с соответствующими выходами блока преобразования координат и блока синхронизации, выход - с соответствующим входом блока памяти, вход дешифратора подключен

к соответствующему выходу блока преобразования координат, выходы - к соответствующим входам блока памяти.

Блок преобразования координат содержит последовательно соединенные первый регистр, первый сумматор, второй регистр и второй сумматор, третий регистр, соединенный с другим входом второго сумматора, триггер, узел сравнения, счетчик, первый вход которого соединен с выходом триггера и входом вентиля, второй вход -с выходом вентиля и соответствующим входом второго регистра, выход - с входом узла сравнения, выход которого подключен к первому входу триггера, второй вход которого соединен с соответствующим входом второго регистра, выход которого подключен к другому входу первого сумматора.

Модуляционный блок содержит первый и второй мультиплексоры, информационные входы которых соединены с выходами соответственно четвертого и пятого регистров, выходы - с входами элемента ИЛИ.

На фиг.1 представлена блок-схема устройства; на фиг.2 и 3 - функциональные схемы модуляционного блока и блока преобразования координат соответственно.

Устройство содержит блок 1 памяти, дешифратор 2, модуляционный блок 3, распределитель 4 импульсов, блок 5 синхронизации, коммутатор 6 адреса, телевизионный индикатор 7, блок 8 преобразования координат, четвертый регистр 9, пятый регистр 10, первый мультиплексор 11, второй мультиплексор 12, элемент ИЛИ 13, первый регистр 14, третий регистр 15, узел сравнения 16, триггер 17, первый сумматор 18, счетчик 19, вентиль 20, второй регистр 21 и второй сумматор 22.

Устройство работает следующим образом.

Блок 5 синхронизации вырабатывает импульсы, соответствующие требуемой дискретизации растра экрана телевизионного индикатора 7 и управления разверткой последнего. Эти импульсы поступают на распределитель 4 импульсов, осуществляя его временную привязку к телевизионному синхросигналу.

Считывание информации из блока памяти 1 осуществляется следующим образом.

В режиме считывания по сигналу из распределителя 4 импульсов коммутатор адреса 6 подключает выходы блока 5 синхронизации к адресным входам блока 1 памяти, которые вырабатывают адреса считываемых ячеек из блока 1 памяти.

Одновременно с этим распределитель 4 импульсов, управляющий записью и считыванием информации из блока 1 памяти, формирует временную диаграмму цикла считывания. При подаче на блок 1 памяти всех вышеуказанных сигналов с его выхода поступает информация для записи в четвертый и пятый регистры 9 и 10 модуляционного блока 3. За один кадр осуществляется считывание всего блока 1 памяти.

В блоке 1 памяти каждой точке экрана телевизионного индикатора 7 соответствует один бит, а высвечивание точки на экране происходит при записи в соответствующий бит блока памяти единичной информации. Блок 1 памяти организован в виде N-разрядных слов с возможностью выборочной записи в любой разряд слова, который выбирается при записи дешифратором 2 по номеру требуемого разряда N_p, выдаваемого третьим регистром 15 блока 8 преобразования координат. Считываемые из блока 1 памяти слова поочередно записываются в четвертый и пятый регистры 9 и 10. Формирование видеосигнала осуществляется последовательным опросом разрядов упомянутых регистров 9 и 10 первым и вторым мультиплексорами 11 и 12. При этом в интервале опроса четвертого регистра 9 в пятый регистр 10 производится запись следующего слова из блока 1 памяти, а соответствующий записываемому регистру мультиплексор блокируется. После окончания опроса происходит обратная процедура - в четвертый регистр 9 записывается слово из блока 1 памяти, а пятый регистр 10 опрашивается вторым мультиплексором 12. Сигналы с выходов мультиплексоров 11 и 12 проходят через элемент ИЛИ 13 и образуют видеосигнал, который подается на вход видеоусилителя телевизионного индикатора 7.

Графическая информация в декартовых координатах X и У поступает на вход блока 8 преобразования координат, который осуществляет преобразование вышеуказанных координат записываемой в блок 1 памяти точки в растровое представление, т.е. формирует адрес ячейки памяти N_α и номер разряда N_p, в который должна быть записана двоичная информация. Преобразование выполняется по формулам.

$$N_\alpha = A_{нач} + (y_{max} - y)P +]\frac{x}{N}[,$$

$$N_p = x -]\frac{x}{N}[\cdot N$$

где $A_{нач}$ - начальный адрес памяти, с которого начинается считывание растровой информации;

y_{max} максимальная координата изображения по вертикали;

P - количество N-разрядных слов, укладывающихся в одной строке изображения.

]A[- целая часть числа A.

Приведенные формулы относятся к случаю расположения начала координат в левом нижнем углу экрана.

При поступлении в распределитель импульсов 4 запроса на запись точки и признака информации он формирует сигналы для управления блоком 8 преобразования координат, коммутатором 6 адреса, дешифратором 2, код У записывается в первый регистр 14 с инверсным выходом, а код X записывается в третий регистр 15. Далее в первом сумматоре 18 выполняется сложение y_{max} и У с содержимым второго регистра 21. Первый сумматор 18 и второй регистр 21 осуществляют умножение $(y_{max} - y)$ на P. Счетчик 19 считывает P-импульсов, поступающих через вентиль 20 из распределителя импульсов 4 и являющихся импульсами записи во второй регистр 21. При этом код счетчика 19 сравнивается на узле 16 сравнения со значением P и при равенстве последний вырабатывает импульс сброса в "0" триггер 17, который устанавливает в "0" счетчик 19 и блокирует прохождение импульсов через вентиль 20. Сформированное таким образом значение $(y_{max} - y) \cdot P$ поступает на первый вход второго сумматора 22. На второй вход его поступает код $A_{нач}$, на третий вход $]\frac{x}{N}[$.

Таким образом, на выходе второго сумматора 22 вырабатывается номер адреса слова.

Изобретение позволяет достичь упрощения устройства за счет комплексирования блоков и устранения избыточности кодирования информации.

Формула изобретения

1. Устройство для вывода графической информации, содержащее блок памяти, соединенный с модуляционным блоком, блок синхронизации и телевизионный индикатор, о т л и ч а ю щ е е с я тем, что, с целью упрощения устройства, оно содержит коммутатор адреса, блок преобразования координат, дешифратор и распределитель импульсов, входы которого соединены с соответствующими выходами блока синхронизации и блока преобразования координат, выходы - с соответствующими входами блока памяти, дешифратора, коммутатора адреса и модуляционного блока, выход которого подключен к первому входу телевизионного индикатора, второй вход которого соединен с соответствующим выходом блока синхронизации, входы коммутатора адреса соединены с соответствующими выходами блока преобразования координат и блока синхронизации, выход - с соответствующим входом блока памяти, вход дешифратора подключен к соответствующему выходу блока преобразования координат, выходы - к соответствующим входам блока памяти.

2. Устройство по п.1, о т л и ч а ю щ е е с я тем, что блок преобразования координат содержит последовательно соединенные первый регистр, первый сумматор, второй регистр и второй сумматор, третий регистр, соединенный с другим входом второго сумматора, триггер, узел сравнения, счетчик, первый вход которого соединен с выходом триггера и входом вентиля, второй вход - с выходом вентиля и соответствующим входом второго регистра, выход - с входом узла сравнения, выход которого подключен к первому входу триггера, второй вход которого соединен с соответствующим входом второго регистра, выход которого

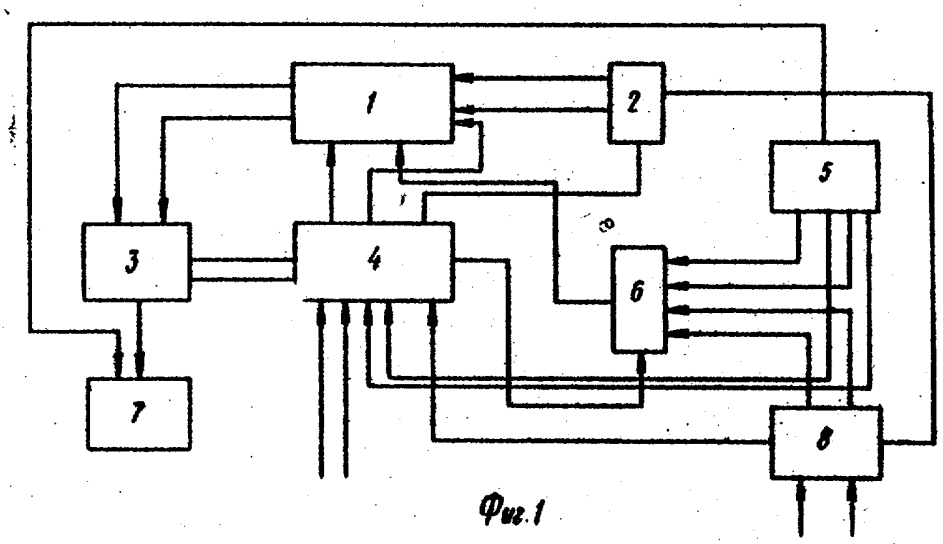
подключен к другому входу первого сумматора.

3. Устройство по п.1, отличающееся тем, что модуляционный блок содержит первый и второй мультиплексоры, информационные входы которых соединены с выходами соответственно четвертого и пятого регистров, выходы - с входами элемента ИЛИ.

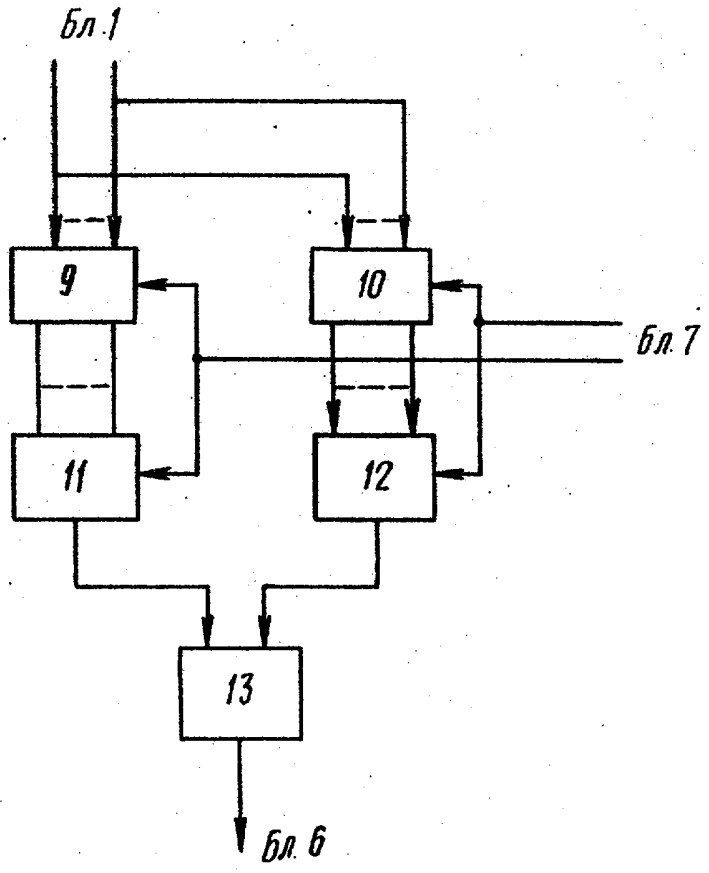
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 543960, кл. G 06 K 15/20, 1977.

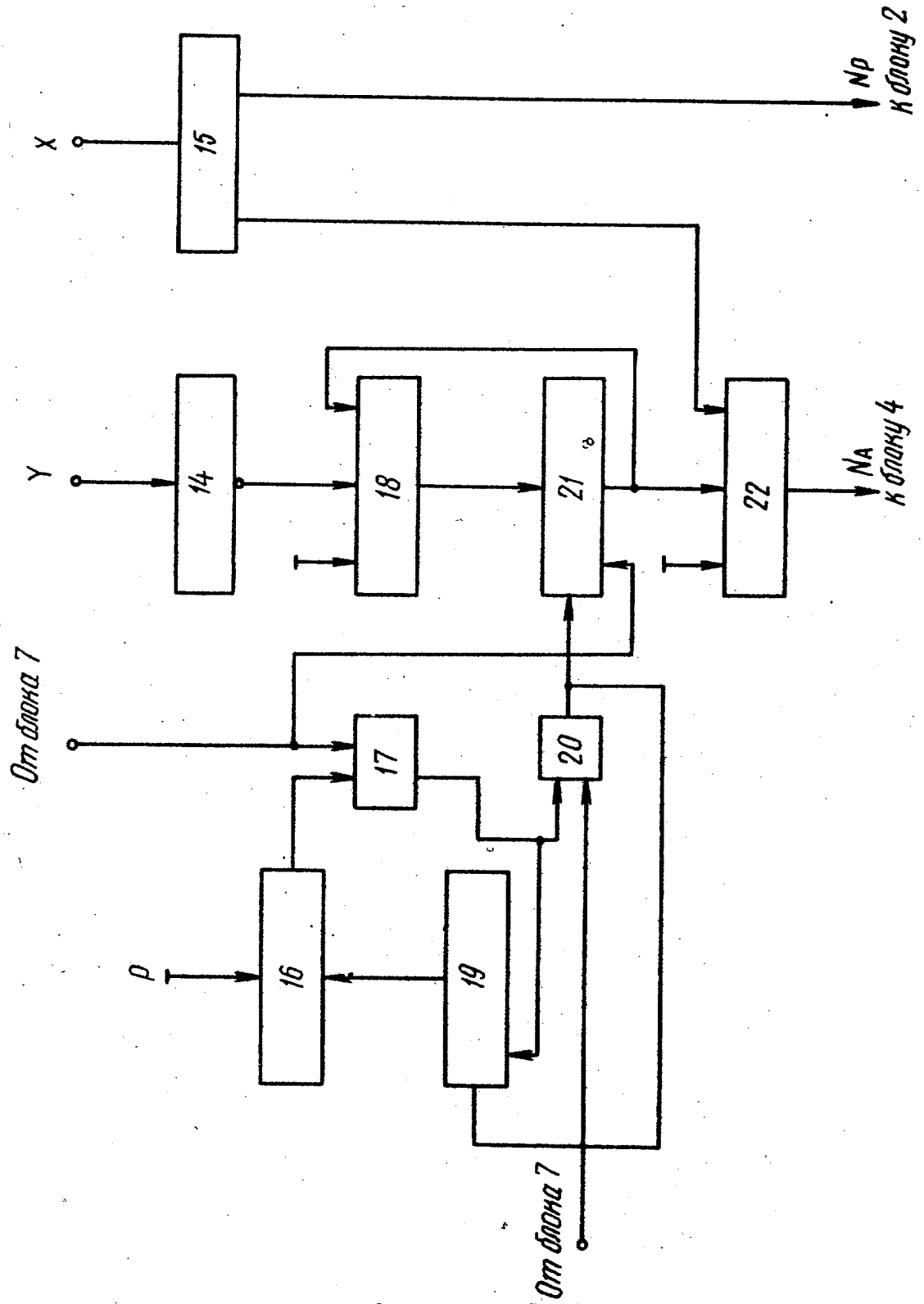
2. Авторское свидетельство СССР № 438032, кл. G 06 K 15/20, 1974 (прототип).



Фиг.1



Фиг.2



Фиг. 3

Составитель В. Меделян
Редактор А. Козориз Техред М.Рейвес Корректор А.Ференц
Заказ 3478/67 Тираж 474 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4