

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G01R 31/3177 (2006.01)

G06F 11/25 (2006.01)

H04L 29/10 (2006.01)



[12] 实用新型专利说明书

专利号 ZL 200820045453.6

[45] 授权公告日 2009年1月14日

[11] 授权公告号 CN 201181323Y

[22] 申请日 2008.3.25

[21] 申请号 200820045453.6

[73] 专利权人 东莞理工学院

地址 523808 广东省东莞市松山湖科技产业园区大学路1号东莞理工学院

[72] 发明人 余炽业 梁世亮 宋跃 梁建文 许浩

[74] 专利代理机构 东莞市华南专利商标事务有限公司
代理人 张瑞娜

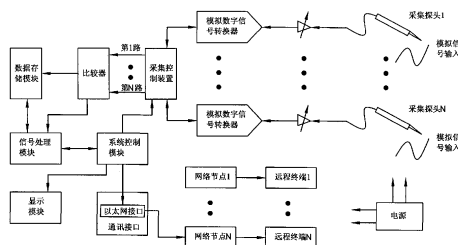
权利要求书1页 说明书5页 附图3页

[54] 实用新型名称

一种逻辑分析仪

[57] 摘要

本实用新型涉及信号处理领域，尤其涉及一种逻辑分析仪，该种逻辑分析仪，包括数据采集模块、数据存储模块、信号处理模块、系统控制模块和显示模块，所述系统控制模块与数据采集模块、数据存储模块、信号处理模块、显示模块相连接，所述数据采集模块包括连接在一起的采集控制装置和比较器，所述系统控制模块连接有通讯接口，所述通讯接口包括以太网接口，由于系统控制模块连接有以太网通讯接口，使得该逻辑分析仪既可单机使用，又可通过以太网通讯接口实现远程共享，连接远程终端 PC 机进行数据分析。



1、一种逻辑分析仪，包括数据采集模块、数据存储模块、信号处理模块、系统控制模块和显示模块，所述系统控制模块与数据采集模块、数据存储模块、信号处理模块、显示模块相连接，所述数据采集模块包括连接在一起的采集控制装置和比较器，其特征在于：所述系统控制模块连接有通讯接口，所述通讯接口包括以太网接口。

2、根据权利要求1所述的一种逻辑分析仪，其特征在于：所述通讯接口进一步包括USB接口和串行接口，该USB接口和串行接口分别连接系统控制模块。

3、根据权利要求2所述的一种逻辑分析仪，其特征在于：所述信号处理模块包括一USB通讯协议触发单元和串行通讯协议触发单元，该USB通讯协议触发单元和串行通讯协议触发单元分别连接系统控制模块。

4、根据权利要求1所述的一种逻辑分析仪，其特征在于：所述信号处理模块包括毛刺信号检测单元和毛刺信号存储单元，所述毛刺信号控制单元连接系统控制模块，毛刺信号存储单元连接毛刺信号控制单元和系统控制模块。

5、根据权利要求1所述的一种逻辑分析仪，其特征在于：所述信号处理模块还包括等精度频率计单元，该等精度频率计单元连接系统控制模块。

6、根据权利要求1所述的一种逻辑分析仪，其特征在于：所述系统控制模块包括一降速存储控制单元，该降速存储控制单元连接所述数据采集模块的采集控制装置。

一种逻辑分析仪

技术领域:

本实用新型涉及信号处理领域，尤其涉及一种逻辑分析仪。

背景技术:

逻辑分析仪是随着数字技术和计算技术的发展而产生的一种适用于硬件分析和软件分析的测量仪器。

传统的逻辑分析仪一般包括数据采集模块、数据存储模块、信号处理模块、系统控制模块和显示模块，数据采集模块包括采集控制装置、比较器、多个采集探头和模拟数字信号转换器。由于传统的逻辑分析仪没有连接以太网等通讯接口，只能单机使用，在很大程度上影响了其在实际中的应用。

实用新型内容:

本实用新型的目的在于针对现有技术的不足，提供一种可远程共享的逻辑分析仪。

为实现上述目的，本实用新型通过以下技术方案实现：提供一种逻辑分析仪，包括数据采集模块、数据存储模块、信号处理模块、系统控制模块和显示模块，所述系统控制模块与数据采集模块、数据存储模块、信号处理模块、显示模块相连接，所述数据采集模块包括连接在一起的采集控制装置和比较器，所述系统控制模块连接有通讯接口，所述通讯接口包括以太网接口。

所述通讯接口进一步包括 USB 接口和串行接口，该 USB 接口和串行接口分别连接系统控制模块。

所述信号处理模块包括一 USB 通讯协议触发单元和串行通讯协议触发单

元，该 USB 通讯协议触发单元和串行通讯协议触发单元分别连接系统控制模块。

所述信号处理模块包括毛刺信号检测单元和毛刺信号存储单元，所述毛刺信号控制单元连接系统控制模块，毛刺信号存储单元连接毛刺信号控制单元和系统控制模块。

所述信号处理模块还包括等精度频率计单元，该等精度频率计单元连接系统控制模块。

所述系统控制模块包括一降速存储控制单元，该降速存储控制单元连接所述数据采集模块的采集控制装置。

本实用新型的有益效果：由于系统控制模块连接有以太网通讯接口，使得该逻辑分析仪既可单机使用，又可通过以太网通讯接口实现远程共享，连接远程终端 PC 机进行数据分析。而通讯接口还包括 USB 接口和串行接口，使得该逻辑分析仪可以适用不同接口的外接设备。系统控制模块包括一与采集控制装置连接的降速存储控制单元，保证了采样数据的正确高效的存储。信号处理模块包括与系统控制模块相连接的毛刺信号检测单元和毛刺信号存储单元，能高速准确地检测并显示出毛刺发生的位置。信号处理模块包括一与系统控制模块相连接的等精度频率计单元，保证了在测量范围内对被测信号的测量精度。信号处理模块包括分别与系统控制模块连接的 USB 通讯协议触发单元和串行通讯协议触发单元，使得逻辑分析仪能处理多种通讯协议的数据，功能更强大。

附图说明：

附图 1 为本实用新型的结构示意图；

附图 2 为本实用新型应用 USB 接口和串行接口的示意图；

附图 3 为本实用新型应用降速存储单元的示意图；

附图 4 为本实用新型应用毛刺信号检测和存储单元的示意图；

附图 5 为本实用新型应用等精度频率计单元的示意图。

具体实施方式：

实施例，参考附图 1 至于附图 5，该种逻辑分析仪，包括数据采集模块、数据存储模块、信号处理模块、系统控制模块和显示模块，所述系统控制模块与数据采集模块、数据存储模块、信号处理模块、显示模块相连接，所述数据采集模块包括连接在一起的采集控制装置和比较器，所述系统控制模块连接有通讯接口，所述通讯接口包括以太网接口。

所述通讯接口进一步包括 USB 接口和串行接口，该 USB 接口和串行接口分别连接系统控制模块。

所述信号处理模块包括一 USB 通讯协议触发单元和串行通讯协议触发单元，该 USB 通讯协议触发单元和串行通讯协议触发单元分别连接系统控制模块。

所述信号处理模块包括毛刺信号检测单元和毛刺信号存储单元，所述毛刺信号控制单元连接系统控制模块，毛刺信号存储单元连接毛刺信号控制单元和系统控制模块。

所述信号处理模块还包括等精度频率计单元，该等精度频率计单元连接系统控制模块。

所述系统控制模块包括一降速存储控制单元，该降速存储控制单元连接所述数据采集模块的采集控制装置。

在本实施例中，该逻辑分析仪的硬件系统构架中，采用 SOPC (System on Programmable Chip, 片上可编程系统) 的设计理念，通过自定义的软核把各

个外围功能部件和数字逻辑电路相联结在一块 FPGA（Field Programmable Gate Array，现场可编程门阵列）中实现。

首先，在采集控制装置控制下，N 路模拟信号通过采集探头送入模拟数字信号转换器进行采样，采样后的信号通过一个比较器进行比较采集，采集后的信号存储在数据存储模块中，再在系统控制模块控制下，信号通过信号处理模块进行处理，并在显示模块中显示。

而系统控制模块连接有以太网通讯接口，使得该逻辑分析仪既可单机使用，又可通过以太网通讯接口实现远程共享，连接远程终端 PC 机进行数据分析。当终端有应用需求时就发送连接请求到逻辑分析仪，逻辑分析仪应答所有连接请求并存储所有终端的连接信息，根据这些信息可以确定有多少远程连接、是否只有一个远程连接并且为普通连接，以及是否有远程控制终端。这里有两种情况：第一种为当控制端为逻辑分析仪，有多个普通终端时，逻辑分析仪输入触发配置信息等待触发完毕。当逻辑分析仪触发存储完毕后送数据给单机显示，同时把数据送第一个连接进来的普通终端，如果有其它普通终端的话再由这个普通终端把数据转发到其它普通终端。第二种情况为当控制终端为某个远程终端时，此远程终端通过网络把触发配置信息送逻辑分析仪，等待逻辑分析仪触发完毕传送存储数据给此控制终端，当有其它普通终端时转发这些数据到其它普通终端。

当使用 USB 接口或串行接口作为通讯接口时，在控制系统模块控制下，信号处理模块的 USB 通讯协议触发单元或串行通讯协议触发单元工作，并在显示模块中显示出波形数值，使得逻辑分析仪能处理多种通讯协议的数据，功能更强大。

为了保证采样数据的正确高效的存储，本实施例采用了降速存储技术，

在系统控制模块里包括一与采集控制装置连接的降速存储控制单元，采样时，采集控制装置在采样降速存储控制单元控制下，每采样两次存储一次，第一次采样的数据临时寄存起来。当第二次采样脉冲到来时与第二次采样的数据一并存入数据存储模块中。

当正常采样时，采样脉冲之间可能会出现毛刺，在系统控制模块控制下，毛刺信号检测单元对数据进行鉴别，检测到毛刺后送毛刺信号存储单元存储，再整合正常采样得到的数据和毛刺信号存储单元中的数据送显示模块显示。

在本实施例中，信号处理模块还包括一与系统控制模块相连接的等精度频率计单元，可将被测信号计数时产生的正负 1 个字误差完全取消掉，保证了在测量范围内对被测信号的测量精度。

以上所述仅是本实用新型的较佳实施例，故凡依本实用新型专利申请范围所述的构造、特征及原理所做的等效变化或修饰，均包括于本实用新型专利申请范围内。

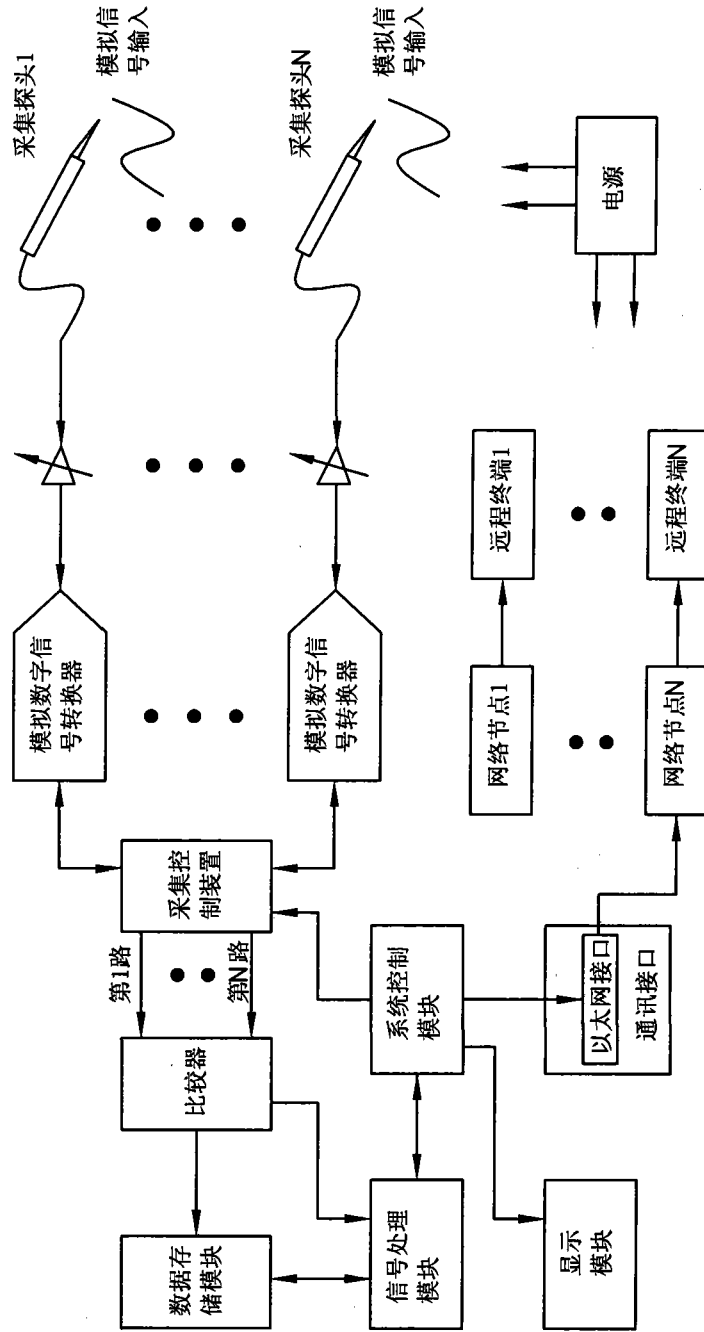


图1

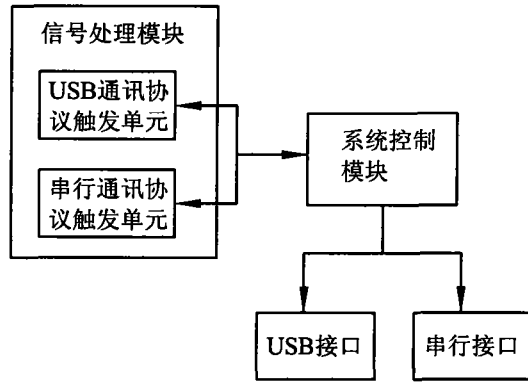


图2

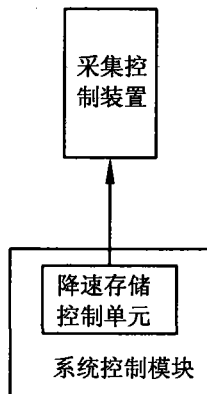


图3

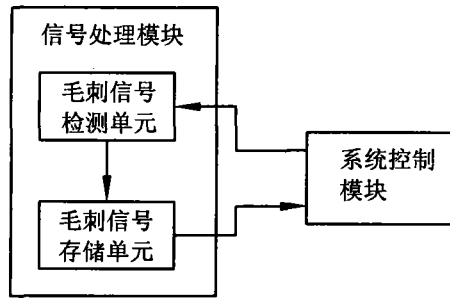


图4

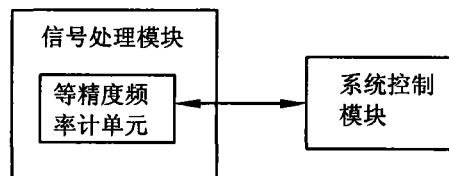


图5